



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년11월14일
(11) 등록번호 10-1329410
(24) 등록일자 2013년11월07일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0069463

(22) 출원일자 2010년07월19일

심사청구일자 2011년11월09일

(65) 공개번호 10-2012-0009570

(43) 공개일자 2012년02월02일

(56) 선행기술조사문헌

KR1020070016356 A*

KR1020090095912 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김중우

경상북도 칠곡군 석적읍 석적로 955-19, 205동 1501호 (우방신천지아파트)

정용채

대구광역시 달서구 한들로 36, 106동 1509호 (장기동, 영남네오빌파크)

(뒷면에 계속)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 7 항

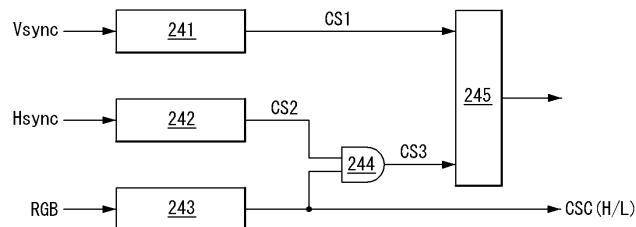
심사관 : 김태연

(54) 발명의 명칭 액정표시장치와 그 구동방법

(57) 요약

본 발명에 따른 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들이 교차되고, 그 교차영역에 액정셀들이 매트릭스 형태로 배치된 액정표시패널; 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로; 및 입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하고, 상기 산출된 결과를 기반으로 상기 입력 영상이 상기 데이터 구동회로의 소비 전력을 증가시키는 문제패턴인지를 판단한 후, 상기 판단된 결과에 따라 소정 기간 동안 상기 데이터 구동회로의 인접 출력 채널을 서로 쇼트시키는 차지 셰어 기능을 선택적으로 활성화시킴과 아울러 상기 데이터전압의 극성 반전 주기를 다르게 제어하는 소비전력 저감회로를 구비한다.

대표도 - 도5



(72) 발명자

변성욱

대구광역시 북구 구암로 180, 동서영남아파트 105
동 707호 (구암동)

김진구

경기도 이천시 신둔면 마소로 116, 대정농산

특허청구의 범위

청구항 1

다수의 데이터라인들과 다수의 게이트라인들이 교차되고, 그 교차영역에 액정셀들이 매트릭스 형태로 배치된 액정표시패널;

상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로; 및

입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하고, 상기 산출된 결과를 기반으로 상기 입력 영상이 상기 데이터 구동회로의 소비 전력을 증가시키는 문제패턴인지를 판단한 후, 상기 판단된 결과에 따라 소정 기간 동안 상기 데이터 구동회로의 인접 출력 채널을 서로 쇼트시키는 차지 쉐어 기능을 선택적으로 활성화시킴과 아울러 상기 데이터전압의 극성 반전 주기를 다르게 제어하는 소비전력 저감회로를 구비하고;

상기 소비전력 저감회로는,

수직 동기신호를 카운트하여 제1 카운트 신호를 발생하는 프레임 카운터;

수평 동기신호를 카운트하여 제2 카운트 신호를 발생하는 라인 카운터;

상기 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하여 상기 입력 영상이 상기 문제패턴인지를 판단하고, 상기 입력 영상이 상기 문제패턴일 때 차지쉐어 제어신호를 로우논리로 발생하는 반면, 상기 입력 영상이 상기 문제패턴이 아닌 정상패턴일 때 상기 차지쉐어 제어신호를 하이논리로 발생하는 문제패턴 판단부;

상기 라인 카운터로부터 입력되는 상기 제2 카운트 신호와 상기 문제패턴 판단부로부터 입력되는 상기 차지쉐어 제어신호를 논리곱 연산하여 제3 카운트 신호를 발생하는 앤드 게이트; 및

상기 프레임 카운터로부터 입력되는 상기 제1 카운트 신호와 상기 앤드 게이트로부터 입력되는 제3 카운트 신호를 참조하여 극성제어신호의 논리 반전 주기를 제어하는 극성 제어부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 소비전력 저감회로는,

상기 입력 영상이 문제패턴인 경우, 상기 극성제어신호의 논리 반전 주기를 디폴트 값으로 미리 설정된 k (k 는 양의 정수) 수평기간에서 1 프레임기간으로 늘림과 동시에 상기 차지쉐어 제어신호를 디폴트 값으로 미리 설정된 하이논리에서 로우논리로 반전시켜 상기 차지 쉐어 기능을 비활성화시키고;

상기 입력 영상이 상기 문제패턴 이외의 정상패턴인 경우, 상기 극성제어신호의 논리 반전 주기를 상기 k 수평기간으로 유지시킴과 동시에 상기 차지쉐어 제어신호를 상기 하이논리로 유지시켜 상기 차지 쉐어 기능을 활성화시키는 것을 특징으로 하는 액정표시장치.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 데이터 구동회로는,

상기 차지 쉐어 기능을 구현하기 위해 인접하는 출력 채널들 사이마다 접속된 다수의 제1 스위치들;

출력 버퍼와 출력 채널의 사이마다 접속된 다수의 제2 스위치들;

상기 차지쉐어 제어신호에 응답하여 소스 출력 인에이블신호를 상기 제1 스위치들에 선택적으로 인가하는 제3

스위치;

상기 소스 출력 인에이블신호를 반전시켜 상기 제2 스위치들에 각각 인가하는 다수의 인버터들을 구비하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 액정표시패널은 데이터전압과 공통전압 간 전위차에 의해 표시 계조를 구현하며;

상기 전위차가 클수록 더 낮은 계조를 구현하는 노멀리 화이트 모드로 상기 액정표시패널이 동작할 때, 상기 문제패턴은 풀 블랙 패턴을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 액정표시패널은 데이터전압과 공통전압 간 전위차에 의해 표시 계조를 구현하며;

상기 전위차가 클수록 더 높은 계조를 구현하는 노멀리 블랙 모드로 상기 액정표시패널이 동작할 때, 상기 문제패턴은 풀 화이트 패턴 및 L80 패턴 중 적어도 어느 하나를 포함하고;

상기 L80 패턴은 유효 표시영역 대비 화이트 영역이 64%이고 블랙 영역이 36%인 데이터 패턴을 지시하는 것을 특징으로 하는 액정표시장치.

청구항 7

다수의 데이터라인들과 다수의 게이트라인들이 교차되고, 그 교차영역에 액정셀들이 매트릭스 형태로 배치된 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로를 갖는 액정표시장치의 구동방법에 있어서,

입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하는 제1 단계;

상기 산출된 결과를 기반으로 상기 입력 영상이 상기 데이터 구동회로의 소비 전력을 증가시키는 문제패턴인지를 판단하는 제2 단계; 및

상기 판단된 결과에 따라 소정 기간 동안 상기 데이터 구동회로의 인접 출력 채널을 서로 쇼트시키는 차지 제어 기능을 선택적으로 활성화시킴과 아울러 상기 데이터전압의 극성 반전 주기를 다르게 제어하는 제3 단계를 포함하고;

상기 제3 단계는,

수직 동기신호를 카운트하여 제1 카운트 신호를 발생하는 단계;

수평 동기신호를 카운트하여 제2 카운트 신호를 발생하는 단계;

상기 입력 영상이 상기 문제패턴일 때 차지제어 제어신호를 로우논리로 발생하는 반면, 상기 입력 영상이 상기 문제패턴이 아닌 정상패턴일 때 상기 차지제어 제어신호를 하이논리로 발생하는 단계;

상기 제2 카운트 신호와 상기 차지제어 제어신호를 논리곱 연산하여 제3 카운트 신호를 발생하는 단계; 및

상기 제1 카운트 신호와 상기 제3 카운트 신호를 참조하여 극성제어신호의 논리 반전 주기를 제어하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 8

제 7 항에 있어서,

상기 제3 단계는,

상기 입력 영상이 문제패턴인 경우, 상기 극성제어신호의 논리 반전 주기를 디폴트 값으로 미리 설정된 k(k는 양의 정수) 수평기간에서 1 프레임기간으로 늘림과 동시에 상기 차지제어 제어신호를 디폴트 값으로 미리 설정된 하이논리에서 로우논리로 반전시켜 상기 차지 제어 기능을 비활성화시키고;

상기 입력 영상이 상기 문제패턴 이외의 정상패턴인 경우, 상기 극성제어신호의 논리 반전 주기를 상기 k 수평 기간으로 유지시킴과 동시에 상기 차지쉐어 제어신호를 상기 하이논리로 유지시켜 상기 차지 쉐어 기능을 활성화시키는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 9

삭제

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 데이터 구동회로의 소비전력을 줄일 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

배경기술

[0002] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시한다. 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 액정셀마다 형성된 박막트랜지스터(Thin Film Transistor, TFT)를 이용하여 액정셀들에 공급되는 데이터전압을 스위칭하여 데이터를 능동적으로 제어하므로 동화상의 표시품질을 높일 수 있다.

[0003] 이와 같은 액정표시장치는 직류 오프셋 성분을 감소시키고 액정의 열화를 줄이기 위하여, 데이터전압의 충전 극성을 소정의 액정셀들 단위로 반전시킨다. 그런데, 이러한 인버전 구동방식에 의하는 경우, 데이터전압의 극성이 바뀔때마다 데이터라인들에 공급되는 데이터전압의 스윙폭이 커지고 데이터 구동회로의 발열온도가 높아져 소비전력이 급증하는 단점이 있다.

[0004] 이에, 데이터전압의 스윙폭을 줄이고 데이터 구동회로의 발열온도 및 소비전력을 줄이기 위하여, 도 1a 및 도 1b와 같은 차지 쉐어(charge share) 방식이 제안된 바 있다. 차지 쉐어 방식은 데이터 구동회로의 인접 출력 채널 사이에 접속된 차지 쉐어 스위치(SW1)를 소스 출력 인에이블신호(SOE)의 하이논리 구간동안 턴 온 시켜 패널 내 양전하(+ charge)와 음전하(- charge)를 쉐어링 시킴으로써, 데이터 구동회로의 초기 출력 레벨을 중간 레벨로 변경한다.

[0005] 한편, 차지 쉐어 방식에 의한다고 해서 항상 데이터 구동회로의 소비전력이 줄어드는 것은 아니다. 통상, 차지 쉐어 방식은, 동일 채널을 통해 연속적으로 출력되는 데이터 간 계조차가 큰 데이터 패턴 표시시에 소비전력을 줄일 수 있는 것으로, 데이터 간 계조차가 작은 데이터 패턴 표시시에는 오히려 소비전력을 증가시킨다.

[0006] 그런데, 종래에는 도 2와 같이 데이터 구동회로에 입력되는 데이터 패턴 특성에 상관없이 차지 쉐어 기능을 무조건 활성화시키고, 또한 동일 채널을 통해 연속적으로 출력되는 데이터전압의 극성 반전 주기를 k(k는 양의 정수) 수평기간으로 고정시켰다. 도 2는 노멀리 화이트 모드(normally white mode)(데이터전압과 공통전압의 차가 클수록 낮은 계조를 구현함)로 동작하는 표시패널을 대상으로, 차지 쉐어 기능을 활성화시키고 수직 2 도트 인버전(2 수평기간을 주기로 데이터전압의 극성을 반전시킴)으로 데이터전압을 인가하여 풀 블랙을 구현할 때, 데이터 구동회로의 출력 스윙폭을 보여준다. 이러한 노멀리 화이트 모드에서, 데이터 구동회로의 출력 스윙폭은 풀 블랙 구현을 위한 데이터 패턴에서 가장 커진다. 도 2에서, 'Vdd' 및 'Vss'는 데이터 구동회로의 출력 범위를 결정하기 위한 전원 전압값을, 'Vcom'의 표시패널의 공통전압값을 각각 지시한다.

[0007] 상기와 같은 조건에서, 종래 기술에서는, 수직 2 도트 인버전 구현을 위해 데이터전압이 2 수평기간을 주기로 (+)max(Vdd)와 (-)max(Vss) 사이에서 스윙되되, 차지 쉐어를 위해 1 수평기간을 주기로 (+)max(Vdd)와 Vcom 사이 또는 (-)max(Vss)와 Vcom 사이에서 스윙되어야 하므로, 데이터전압의 스윙횟수가 많아 데이터 구동회로의 소비전력을 줄이기 어렵다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은 입력 데이터 패턴에 무관하게 데이터 구동회로의 소비전력을 줄일 수 있도록 한 액정 표시장치와 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 다수의 데이터라인들과 다수의 게이트 라인들이 교차되고, 그 교차영역에 액정셀들이 매트릭스 형태로 배치된 액정표시패널; 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로; 및 입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하고, 상기 산출된 결과를 기반으로 상기 입력 영상이 상기 데이터 구동회로의 소비 전력을 증가시키는 문제패턴인지를 판단한 후, 상기 판단된 결과에 따라 소정 기간 동안 상기 데이터 구동회로의 인접 출력 채널을 서로 쇼트시키는 차지 쉐어 기능을 선택적으로 활성화시킴과 아울러 상기 데이터전압의 극성 반전 주기를 다르게 제어하는 소비전력 저감회로를 구비한다.

[0010] 상기 소비전력 저감회로는, 상기 입력 영상이 문제패턴인 경우, 극성제어신호의 논리 반전 주기를 디폴트 값으로 미리 설정된 k (k 는 양의 정수) 수평기간에서 1 프레임기간으로 늘림과 동시에 차지쉐어 제어신호를 디폴트 값으로 미리 설정된 하이논리에서 로우논리로 반전시켜 상기 차지 쉐어 기능을 비활성화시키고; 상기 입력 영상이 상기 문제패턴 이외의 정상패턴인 경우, 상기 극성제어신호의 논리 반전 주기를 상기 k 수평기간으로 유지시킴과 동시에 상기 차지쉐어 제어신호를 상기 하이논리로 유지시켜 상기 차지 쉐어 기능을 활성화시킨다.

[0011] 상기 소비전력 저감회로는, 수직 동기신호를 카운트하여 제1 카운트 신호를 발생하는 프레임 카운터; 수평 동기신호를 카운트하여 제2 카운트 신호를 발생하는 라인 카운터; 상기 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하여 상기 입력 영상이 상기 문제패턴인지를 판단하고, 상기 입력 영상이 문제패턴일 때 상기 차지쉐어 제어신호를 로우논리로 발생하는 반면, 상기 입력 영상이 정상패턴일 때 상기 차지쉐어 제어신호를 하이논리로 발생하는 문제패턴 판단부; 상기 라인 카운터로부터 입력되는 상기 제2 카운트 신호와 상기 문제패턴 판단부로부터 입력되는 상기 차지쉐어 제어신호를 논리곱 연산하여 제3 카운트 신호를 발생하는 앤드 게이트; 및 상기 프레임 카운터로부터 입력되는 상기 제1 카운트 신호와 상기 앤드 게이트로부터 입력되는 제3 카운트 신호를 참조하여 상기 극성제어신호의 논리 반전 주기를 제어하는 극성 제어부를 구비한다.

[0012] 상기 데이터 구동회로는, 상기 차지 쉐어 기능을 구현하기 위해 인접하는 출력 채널들 사이마다 접속된 다수의 제1 스위치들; 출력 버퍼와 출력 채널의 사이마다 접속된 다수의 제2 스위치들; 상기 차지쉐어 제어신호에 응답하여 소스 출력 인에이블신호를 상기 제1 스위치들에 선택적으로 인가하는 제3 스위치; 상기 소스 출력 인에이블신호를 반전시켜 상기 제2 스위치들에 각각 인가하는 다수의 인버터들을 구비한다.

[0013] 상기 액정표시패널은 데이터전압과 공통전압 간 전위차에 의해 표시 계조를 구현하며; 상기 전위차가 클수록 더 낮은 계조를 구현하는 노멀리 화이트 모드로 상기 액정표시패널이 동작할 때, 상기 문제패턴은 풀 블랙 패턴을 포함한다.

[0014] 상기 액정표시패널은 데이터전압과 공통전압 간 전위차에 의해 표시 계조를 구현하며; 상기 전위차가 클수록 더 높은 계조를 구현하는 노멀리 블랙 모드로 상기 액정표시패널이 동작할 때, 상기 문제패턴은 풀 화이트 패턴 및 L80 패턴 중 적어도 어느 하나를 포함하고; 상기 L80 패턴은 유효 표시영역 대비 화이트 영역이 64%이고 블랙 영역이 36%인 데이터 패턴을 지시한다.

[0015] 본 발명의 실시예에 따라 다수의 데이터라인들과 다수의 게이트라인들이 교차되고, 그 교차영역에 액정셀들이 매트릭스 형태로 배치된 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로를 갖는 액정표시장치의 구동방법은, 입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하는 제1 단계; 상기 산출된 결과를 기반으로 상기 입력 영상이 상기 데이터 구동회로의 소비 전력을 증가시키는 문제패턴인지를 판단하는 제2 단계; 및 상기 판단된 결과에 따라 소정 기간 동안 상기 데이터 구동회로의 인접 출력 채널을 서로 쇼트시키는 차지 쉐어 기능을 선택적으로 활성화시킴과 아울러 상기 데이터전압의 극성 반전 주기를 다르게 제어하는 제3 단계를 포함한다.

발명의 효과

[0016] 본 발명에 따른 액정표시장치와 그 구동방법은 입력 데이터 패턴에 따라 선택적으로 차지 쉐어 기능을 활성화시

키고 데이터전압의 극성 반전 주기를 다르게 함으로써, 입력 데이터 패턴에 무관하게 데이터 구동회로의 소비전력을 줄일 수 있다.

도면의 간단한 설명

- [0017] 도 1a 및 도 1b는 차지 셰어 방식을 설명하기 위한 도면들.
- 도 2는 종래 풀 블랙을 구현시, 데이터 구동회로의 출력 스윙폭을 보여주는 도면.
- 도 3은 본 발명의 실시예에 따른 액정표시장치를 보여주는 도면.
- 도 4는 문제패턴의 예를 보여주는 도면.
- 도 5는 입력 데이터 패턴에 따른 소비전력 저감회로의 동작을 보여주는 도면.
- 도 6은 소비전력 저감회로를 상세히 보여주는 도면.
- 도 7a는 문제패턴 입력시 발생되는 제1 내지 제3 카운트 신호와 극성제어신호를 보여주는 도면.
- 도 7b는 정상패턴 입력시 발생되는 제1 내지 제3 카운트 신호와 극성제어신호를 보여주는 도면.
- 도 8 및 도 9는 데이터 드라이버 집적회로를 상세히 보여주는 도면들.
- 도 10은 본 발명의 실시예에 따른 액정표시장치의 구동방법을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 도 3 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0019] 도 3은 본 발명의 실시예에 따른 액정표시장치를 보여준다.
- [0020] 도 3을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(20), 타이밍 콘트롤러(21), 데이터 구동회로(22), 게이트 구동회로(23) 및 소비전력 저감회로(24)를 구비한다.
- [0021] 액정표시패널(20)은 두 장의 유리기관 사이에 배치된 액정분자들을 구비한다. 이 액정표시패널(20)에는 데이터 라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차 구조에 의해 매트릭스 형태로 $m \times n$ (m, n 은 양의 정수) 개의 액정셀들(C1c)이 배치된다.
- [0022] 액정표시패널(20)의 하부 유리기관에는 m 개의 데이터라인들(D1 내지 Dm), n 개의 게이트라인들(G1 내지 Gn), TFT들, TFT에 접속된 액정셀(C1c)의 화소전극들(1), 및 스토리지 커패시터(Cst) 등을 포함한 화소 어레이가 형성된다.
- [0023] 액정표시패널(20)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다.
- [0024] 액정표시패널(20)의 상부 유리기관과 하부 유리기관 각각에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.
- [0025] 데이터 구동회로(22)는 도 8 및 도 9를 각각 포함하는 다수의 데이터 드라이버 집적회로들을 구비한다. 데이터 구동회로(22)는 타이밍 콘트롤러(21)의 제어 하에 디지털 비디오 데이터(RGB)를 래치하고 그 디지털 비디오 데이터를 아날로그 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 데이터전압을 발생하고 그 데이터전압을 데이터라인들(D1 내지 Dm)에 공급한다. 데이터 드라이버 집적회로들은 TCP(Tape Carrier Package) 상에 실장되어 TAB(Tape Automated Bonding) 공정에 의해 액정표시패널(20)의 하부 유리기관에 접합될 수 있다.
- [0026] 게이트 구동회로(23)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 레벨 쉬프터와 게이트라인(G1 내지 Gn) 사이에 접속되는 출력 버퍼등을 포함한다. 게이트 구동회로(23)는 타이밍 콘트롤러(21)의 제어하에 대략 1 수평기간의 펄스폭을 가지는 스캔펄스들을 게이트라인들(G1 내지 Gn)에 순차적으로 공급한다. 게이트 구동회로(23)는 TCP 상에 실장되어 TAB 공정에 의해 액정표시패널(20)의 하부 유리기관에 접합되거나, 또는 GIP(Gate In Panel) 공정에 의해 화소 어레이와 동

시에 하부 유리기관 상에 직접 형성될 수 있다.

- [0027] 타이밍 컨트롤러(21)는 시스템보드(미도시)로부터 입력되는 디지털 비디오 데이터(RGB)를 액정표시패널(20)에 맞게 재정렬하여 데이터 구동회로(22)에 공급한다. 타이밍 컨트롤러(21)는 시스템보드로부터 수직/수평 동기신호(Vsync, Hsync), 데이터 인에이블(Data Enable), 클럭신호(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(22)와 게이트 구동회로(23)의 동작 타이밍을 제어하기 위한 제어신호들을 발생한다.
- [0028] 데이터 구동회로(22)를 제어하기 위한 데이터 타이밍 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 극성제어신호(Polarity : POL), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(22)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 데이터 구동회로(22) 내에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(22)의 출력 타이밍을 제어한다. 극성제어신호(POL)는 데이터 구동회로(22)로부터 출력되는 데이터전압의 수평 극성 반전 타이밍을 제어한다. 극성제어신호(POL)의 논리 반전 주기는 k (k 는 양의 정수) 수평기간으로 고정된다. 예컨대, 극성제어신호(POL)는 수직 2 도트 인버전으로 데이터 구동회로(22)를 제어할 때 2 수평기간 주기로 논리가 반전되고, 수직 1 도트 인버전으로 데이터 구동회로(22)를 제어할 때 1 수평기간 주기로 논리가 반전된다. 데이터 구동회로(22)에서 동일 채널을 통해 연속적으로 출력되는 데이터전압의 극성 반전 주기는 극성제어신호(POL)의 논리 반전 주기에 의존한다.
- [0029] 게이트 구동회로(23)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 1 프레임기간 동안 그 프레임기간의 시작과 동시에 1회 발생하여 첫 번째 게이트펄스를 발생시킨다. 게이트 쉬프트 클럭(GSC)은 쉬프트 레지스터를 구성하는 다수의 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 쉬프트시킨다. 게이트 출력 인에이블신호(GOE)는 게이트 구동회로(23)의 출력을 제어한다.
- [0030] 소비전력 저감회로(24)는 입력 데이터 패턴에 따라 선택적으로 차지 쉐어 기능을 활성화시키고 데이터전압의 극성 반전 주기를 다르게 한다. 다시 말해, 소비전력 저감회로(24)는 입력 데이터 패턴이 도 4와 같은 문제패턴인 경우, 도 5와 같이 극성제어신호(POL)의 논리 반전 주기를 디폴트 값으로 미리 설정된 k (여기서는, '2') 수평기간에서 1 프레임기간으로 늘림과 동시에 차지쉐어 제어신호(CSC)를 디폴트 값으로 미리 설정된 하이논리(H)에서 로우논리(L)로 반전시켜 차지 쉐어 기능을 비활성화(off)시킨다. 반면, 소비전력 저감회로(24)는 입력 데이터 패턴이 문제패턴 이외의 정상패턴인 경우, 도 5와 같이 극성제어신호(POL)의 논리 반전 주기를 k 수평기간으로 유지시킴과 동시에 차지쉐어 제어신호(CSC)를 하이논리(H)로 유지시켜 차지 쉐어 기능을 활성화(on)시킨다.
- [0031] 문제패턴은 데이터 구동회로(22)의 소비 전력을 증가시키는 데이터 패턴을 지시하는 것으로, 도 4에 도시된 것처럼 (A)풀 블랙(Full Black) 패턴, (B)풀 화이트(Full White) 패턴, 및 (C)L80 패턴을 포함할 수 있다. 액정표시패널(20)이 TN 모드와 VA 모드와 같은 노멀리 화이트 모드(normally white mode)(데이터전압과 공통전압의 차가 클수록 낮은 계조를 구현함)로 동작될 때, 데이터 구동회로(22)의 소비 전력은 풀 블랙 패턴에서 매우 커진다. 반면, 액정표시패널(20)이 IPS 모드와 FFS 모드와 같은 노멀리 블랙 모드(normally black mode)(데이터전압과 공통전압의 차가 클수록 높은 계조를 구현함)로 동작될 때, 데이터 구동회로(22)의 소비 전력은 풀 화이트 패턴과 L80 패턴에서 매우 커진다. 여기서, L80 패턴은 유효 표시영역($X*Y$) 대비 화이트 영역이 64%이고 블랙 영역이 36%인 데이터 패턴을 지시한다.
- [0032] 노멀리 화이트 모드 및 노멀리 블랙 모드는 액정 구동 모드로, 액정표시패널(20)의 형성 과정에서 어느 하나로 선택 및 고정된다. 문제패턴은 액정 구동 모드에 따라 소비전력 저감회로(24)에 다르게 미리 설정된다.
- [0033] 도 6은 도 3에 도시된 소비전력 저감회로(24)를 상세히 보여준다. 도 7a 및 도 7b는 각각 문제패턴 및 정상패턴 입력시 발생하는 제1 내지 제3 카운트 신호와 극성제어신호를 보여준다.
- [0034] 도 6을 참조하면, 소비전력 저감회로(24)는 프레임 카운터(241), 라인 카운터(242), 문제패턴 판단부(243), 앤드 게이트(244), 및 극성 제어부(245)를 구비한다. 소비전력 저감회로(24)는 타이밍 컨트롤러(21)에 내장될 수 있다.
- [0035] 프레임 카운터(241)는 수직 동기신호(Vsync)를 카운트하여 제1 카운트 신호(CS1)를 발생한다. 제1 카운트 신호

(CS1)는 1 비트의 2진 신호로 구현된다. 제1 카운트 신호(CS1)는 수직 동기신호(Vsync)에 대한 카운트 값이 '1'씩 증가할 때마다 도 7a 및 도 7b와 같이 '0₂', '1₂' 순으로 발생된다.

[0036] 라인 카운터(242)는 수평 동기신호(Hsync)를 카운트하고 이 카운트하여 제2 카운트 신호(CS2)를 발생한다. 제2 카운트 신호(CS2)는 2 비트의 2진 신호로 구현된다. 제2 카운트 신호(CS2)는 수평 동기신호(Hsync)에 대한 카운트 값이 '1'씩 증가할 때마다 도 7a 및 도 7b와 같이 '00₂', '01₂', '10₂', '11₂' 순으로 발생된다.

[0037] 문제패턴 판단부(243)는 입력 영상(RGB)에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하고, 이 산출 결과를 기반으로 입력 영상(RGB)이 문제패턴인지를 판단한다. 문제패턴이 도 4의 (A)와 같이 풀 블랙 패턴으로 설정된 경우, 문제패턴 판단부(243)는 입력 영상(RGB)에 포함된 블랙 픽셀의 개수를 카운트하고 블랙 픽셀에 대한 카운트 값이 미리 설정된 제1 기준치를 초과하면 입력 영상(RGB)을 문제패턴으로 판단하고, 블랙 픽셀에 대한 카운트 값이 미리 설정된 제1 기준치를 초과하지 않으면 입력 영상(RGB)을 정상패턴으로 판단한다. 또한, 문제패턴이 도 4의 (B)와 같이 풀 화이트 패턴으로 설정된 경우, 문제패턴 판단부(243)는 입력 영상(RGB)에 포함된 화이트 픽셀의 개수를 카운트하고 화이트 픽셀에 대한 카운트 값이 미리 설정된 제2 기준치를 초과하면 입력 영상(RGB)을 문제패턴으로 판단하고, 화이트 픽셀에 대한 카운트 값이 미리 설정된 제2 기준치를 초과하지 않으면 입력 영상(RGB)을 정상패턴으로 판단한다. 또한, 문제패턴이 도 4의 (C)와 같이 L80 패턴으로 설정된 경우, 문제패턴 판단부(243)는 입력 영상(RGB)에 포함된 화이트 픽셀과 블랙 픽셀의 개수를 각각 카운트하고 화이트 픽셀에 대한 카운트 값이 미리 설정된 제1 기준 범위 내에 속함과 동시에 블랙 픽셀에 대한 카운트 값이 미리 설정된 제2 기준 범위 내에 속하면 입력 영상(RGB)을 문제패턴으로 판단하고, 화이트 픽셀에 대한 카운트 값과 블랙 픽셀에 대한 카운트 값이 각각 제1 기준 범위와 제2 기준 범위를 초과하면 입력 영상(RGB)을 정상패턴으로 판단한다.

[0038] 문제패턴 판단부(243)는 입력 영상(RGB)이 문제패턴일 때 차지쉐어 제어신호(CSC)를 로우논리(L)로 발생하는 반면, 입력 영상(RGB)이 정상패턴일 때 차지쉐어 제어신호(CSC)를 하이논리(H)로 발생한다. 차지쉐어 제어신호(CSC)는 2 비트의 2진 신호로 구현된다. 차지쉐어 제어신호(CSC)는 도 7a와 같이 입력 영상(RGB)이 문제패턴일 때 '00₂'으로 발생되고, 도 7b와 같이 입력 영상(RGB)이 정상패턴일 때 '11₂'으로 발생된다.

[0039] 앤드 게이트(244)는 라인 카운터(242)로부터 입력되는 제2 카운트 신호(CS2)와 문제패턴 판단부(243)로부터 입력되는 차지쉐어 제어신호(CSC)를 논리곱 연산하여 제3 카운트 신호(CS3)를 발생한다. 제3 카운트 신호(CS3)는 2 비트의 2진 신호로 구현된다. 제3 카운트 신호(CS3)는 도 7a와 같이 입력 영상(RGB)이 문제패턴일 때 항상 '00₂'으로 발생되고, 도 7b와 같이 입력 영상(RGB)이 정상패턴일 때 제2 카운트 신호(CS2)와 동일하게 발생된다.

[0040] 극성 제어부(245)는 프레임 카운터(241)로부터 입력되는 제1 카운트 신호(CS1)와 앤드 게이트(244)로부터 입력되는 제3 카운트 신호(CS3)를 참조하여 극성제어신호(POL)의 논리 반전 주기를 제어한다.

[0041] 입력 영상(RGB)이 정상패턴인 경우, 극성 제어부(245)는 프레임 누적에 따라 '0₂', '1₂' 순으로 발생하는 제1 카운트 신호(CS1)와 라인 누적에 따라 '00₂', '01₂', '10₂', '11₂' 순으로 발생하는 제3 카운트 신호(CS3)를 참조하여 도 7b와 같이 극성제어신호(POL)의 논리 반전 주기를 디폴트 값으로 지정된 k(여기서는, '2') 수평기간으로 제어한다. 이를 위해, 극성제어신호(POL)는 제1 카운트 신호(CS1)가 '0₂'이고 제3 카운트 신호(CS3)가 '00₂' 또는 '11₂'일 때 '+'로 발생되고, 제1 카운트 신호(CS1)가 '0₂'이고 제3 카운트 신호(CS3)가 '01₂' 또는 '10₂'일 때 '-'로 발생되고, 제1 카운트 신호(CS1)가 '1₂'이고 제3 카운트 신호(CS3)가 '00₂' 또는 '11₂'일 때 '-'로 발생되고, 제1 카운트 신호(CS1)가 '1₂'이고 제3 카운트 신호(CS3)가 '01₂' 또는 '10₂'일 때 '+'로 발생되도록 미리 설정된다.

[0042] 입력 영상(RGB)이 문제패턴인 경우, 극성 제어부(245)는 프레임 누적에 따라 '0₂', '1₂' 순으로 발생하는 제1 카운트 신호(CS1)와 라인 누적에 상관없이 '00₂'으로만 발생하는 제3 카운트 신호(CS3)를 참조하여 도 7a와 같이 극성제어신호(POL)의 논리 반전 주기를 디폴트 값으로 지정된 k(여기서는, '2') 수평기간에서 1 프레임기간으로 확장한다. 극성제어신호(POL)는 제1 카운트 신호(CS1)가 '0₂'이고 제3 카운트 신호(CS3)가 '00₂'인 것에 대응하여 '+'로 발생되고, 제1 카운트 신호(CS1)가 '1₂'이고 제3 카운트 신호(CS3)가 '00₂'인 것에 대응하여 '-'로 발생된다. 이렇게 문제패턴이 입력되는 경우에는 후술하겠지만 데이터 구동회로에서의 차지 쉐어 동작도 중지

되므로, (+)max(Vdd)와 (-)max(Vss) 사이에서 데이터전압이 프레임기간을 주기로 스윙되므로, 종래 라인 단위로 스윙되는 것에 비해 데이터전압의 트랜지션 횟수가 크게 줄어들게 된다. 데이터전압의 트랜지션 횟수가 줄어들면, 데이터 구동회로의 소비 전력도 줄어들게 된다.

- [0043] 도 8 및 도 9는 도 3에 도시된 데이터 구동회로(22)를 구성하는 일 데이터 드라이버 집적회로를 상세히 보여준다.
- [0044] 도 8 및 도 9를 참조하면, 데이터 드라이버 집적회로는 쉬프트 레지스터(221), 제1 래치 어레이(222), 제2 래치 어레이(223), 감마보상전압 발생부(224), 디지털/아날로그 변환기(이하, "DAC"라 한다)(225), 출력회로(226) 및 차지셰어회로(Charge Share Circuit)(227)를 포함한다.
- [0045] 쉬프트레지스터(221)는 소스 샘플링 클럭(SSC)에 따라 샘플링신호를 쉬프트시킨다. 또한, 쉬프트 레지스터(221)는 제1 래치 어레이(222)의 래치수를 초과하는 데이터가 공급될 때 캐리신호(Carry)를 발생한다.
- [0046] 제1 래치 어레이(222)는 쉬프트 레지스터(221)로부터 순차적으로 입력되는 샘플링신호에 응답하여 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 샘플링하고, 그 데이터(RGB)를 1 수평라인 분씩 래치한 다음, 1 수평라인 분의 데이터를 동시에 출력한다.
- [0047] 제2 래치 어레이(223)는 제1 래치 어레이(222)로부터 입력되는 1 수평라인분의 데이터를 래치한 다음, 소스 출력 인에이블신호(SOE)의 로우논리기간 동안 다른 데이터 드라이버 집적회로들의 제2 래치 어레이와 동시에 디지털 비디오 데이터(RGB)를 출력한다.
- [0048] 감마보상전압 발생부(224)는 다수의 감마기준전압들을 디지털 비디오 데이터(RGB)의 비트수로 표현 가능한 계조수만큼 더욱 세분화하여 각 계조에 해당하는 정극성 감마보상전압들(VGH)과 부극성 감마보상전압들(VGL)을 발생한다.
- [0049] DAC(225)는 정극성 감마보상전압(VGH)이 공급되는 P-디코더, 부극성 감마보상전압(VGL)이 공급되는 N-디코더, 극성제어신호(POL)에 응답하여 P-디코더의 출력과 N-디코더의 출력을 선택하는 멀티플렉서를 포함한다. P-디코더는 제2 래치 어레이(223)로부터 입력되는 디지털 비디오 데이터(RGB)를 디코드하여 그 데이터의 계조값에 해당하는 정극성 감마보상전압(VGH)을 출력하고, N-디코더는 제2 래치 어레이(223)로부터 입력되는 디지털 비디오 데이터(RGB)를 디코드하여 그 데이터의 계조값에 해당하는 부극성 감마보상전압(VGL)을 출력한다. 멀티플렉서는 극성제어신호(POL)에 응답하여 정극성의 감마보상전압(VGH)과 부극성의 감마보상전압(VGL)을 선택한다.
- [0050] 출력회로(226)는 도 9와 같은 출력 채널들에 일대일로 접속되는 다수의 버퍼(BUF)들을 포함하여 DAC(225)로부터 공급되는 아날로그 데이터전압의 신호감쇠를 최소화한다.
- [0051] 차지셰어회로(227)는 인접하는 출력 채널들 사이마다 접속된 다수의 제1 스위치들(SW1), 버퍼(BUF)의 출력단과 출력 채널 사이마다 접속된 다수의 제2 스위치들(SW2), 차지셰어 제어신호(CSC)에 의해 스위칭되어 소스 출력 인에이블신호(SOE)를 선택적으로 인가하는 제3 스위치(SW3), 및 소스 출력 인에이블신호(SOE)를 반전시키는 다수의 인버터들(INV)을 구비한다.
- [0052] 제3 스위치(SW3)는 차지셰어 제어신호(CSC)의 하이논리(H)에 따라 턴 온 되어 소스 출력 인에이블신호(SOE)를 차지셰어회로(227)에 인가한다. 소스 출력 인에이블신호(SOE)의 하이논리기간 동안, 제1 스위치들(SW1)은 턴 온 되어 출력 채널들 사이를 쇼트시킴으로써 차지 셰어링 동작을 활성화시키고, 제2 스위치들(SW2)은 턴 오프 되어 데이터전압의 출력을 차단한다. 소스 출력 인에이블신호(SOE)가 로우 논리레벨로 반전되면, 제1 스위치들(SW1)은 턴 오프되어 차지 셰어링 동작을 해제하고, 제2 스위치들(SW2)은 턴 온 되어 데이터전압의 출력을 허용한다.
- [0053] 한편, 제3 스위치(SW3)는 차지셰어 제어신호(CSC)의 로우논리(L)에 따라 턴 오프 되어 차지셰어회로(227)로 소스 출력 인에이블신호(SOE)가 인가되는 것을 차단한다. 이 경우, 제2 스위치들(SW2)은 이 전(이전 프레임과 현재 프레임 사이의 블랭크 기간 동안 회로의 리셋을 위해 턴 온)의 턴 온 상태로 유지되고, 제1 스위치들(SW1)은 턴 온 될 수 없으므로, 차지 셰어링 동작은 비활성화된다.
- [0054] 도 10은 본 발명의 실시예에 따른 액정표시장치의 구동방법을 보여준다.

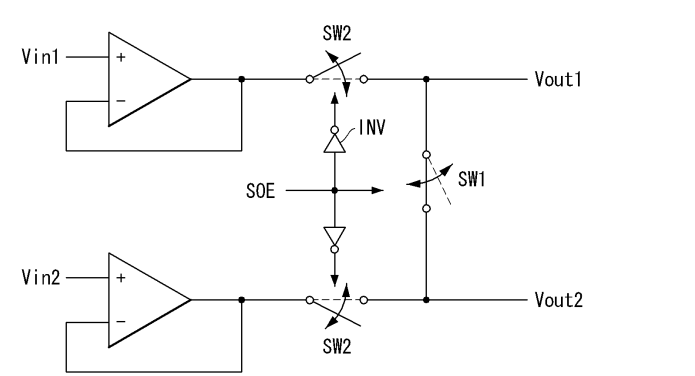
- [0055] 도 10을 참조하면, 본 발명에 따른 액정표시장치의 구동방법은 입력 영상에 포함된 블랙 픽셀과 화이트 픽셀 중 적어도 어느 하나의 개수를 산출하고, 이 산출 결과를 기반으로 입력 영상이 문제패턴인지를 판단한다.(S10~S30)
- [0056] 이 구동방법은 문제패턴이 풀 블랙 패턴으로 설정된 경우에 대응하여, 입력 영상에 포함된 블랙 픽셀의 개수를 카운트하고 블랙 픽셀에 대한 카운트 값이 미리 설정된 제1 기준치를 초과하면 입력 영상을 문제패턴으로 판단하고, 블랙 픽셀에 대한 카운트 값이 미리 설정된 제1 기준치를 초과하지 않으면 입력 영상을 정상패턴으로 판단한다. 또한, 이 구동방법은 문제패턴이 풀 화이트 패턴으로 설정된 경우에 대응하여, 입력 영상에 포함된 화이트 픽셀의 개수를 카운트하고 화이트 픽셀에 대한 카운트 값이 미리 설정된 제2 기준치를 초과하면 입력 영상을 문제패턴으로 판단하고, 화이트 픽셀에 대한 카운트 값이 미리 설정된 제2 기준치를 초과하지 않으면 입력 영상을 정상패턴으로 판단한다. 또한, 이 구동방법은 문제패턴이 L80 패턴으로 설정된 경우에 대응하여, 입력 영상에 포함된 화이트 픽셀과 블랙 픽셀의 개수를 각각 카운트하고 화이트 픽셀에 대한 카운트 값이 미리 설정된 제1 기준 범위 내에 속함과 동시에 블랙 픽셀에 대한 카운트 값이 미리 설정된 제2 기준 범위 내에 속하면 입력 영상을 문제패턴으로 판단하고, 화이트 픽셀에 대한 카운트 값과 블랙 픽셀에 대한 카운트 값이 각각 제1 기준 범위와 제2 기준 범위를 초과하면 입력 영상을 정상패턴으로 판단한다.
- [0057] 이 구동방법은 입력 영상이 문제패턴일 때(S40의 예), 극성제어신호(POL)의 논리 반전 주기를 디폴트 값으로 미리 설정된 k (여기서는, '2') 수평기간에서 1 프레임기간으로 늘림과 동시에, 차지웨어 제어신호(CSC)를 디폴트 값으로 미리 설정된 로우논리에서 하이논리로 반전시켜 데이터 구동회로 내에서 차지 웨어 동작을 비활성화(OFF)시킨다.(S50) 그 결과, 문제패턴의 입력에 대응하여 데이터전압이 (+)max(Vdd)와 (-)max(Vss) 사이에서 프레임기간을 주기로 스위칭되므로, 종래 라인 단위로 스위칭되는 것에 비해 데이터전압의 트랜지션 횟수가 크게 줄어들게 된다. 데이터전압의 트랜지션 횟수가 줄어들면, 데이터 구동회로의 소비 전력도 줄어들게 된다.
- [0058] 이 구동방법은 입력 영상이 정상패턴일 때(S40의 아니오), 극성제어신호(POL)의 논리 반전 주기를 디폴트 값으로 미리 설정된 k (여기서는, '2') 수평기간으로 유지시킴과 동시에, 차지웨어 제어신호(CSC)를 디폴트 값으로 미리 설정된 로우논리로 유지시켜 데이터 구동회로 내에서 차지 웨어 동작을 활성화(ON)시킨다.(S60) 그 결과, 정상패턴의 입력에 대응하여 데이터 구동회로의 초기 출력 레벨이 중간 레벨로 변경되기 때문에, 데이터 구동회로의 소비 전력이 줄어들게 된다.
- [0059] 상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법은 입력 데이터 패턴에 따라 선택적으로 차지 웨어 기능을 활성화시키고 데이터전압의 극성 반전 주기를 다르게 함으로써, 입력 데이터 패턴에 무관하게 데이터 구동회로의 소비전력을 줄일 수 있다.
- [0060] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

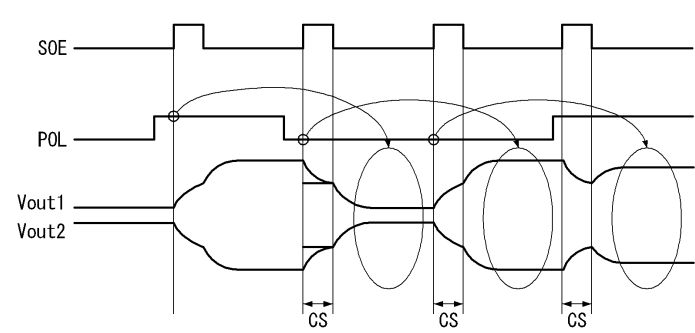
- [0061]
- | | |
|----------------|----------------|
| 20 : 액정표시패널 | 21 : 타이밍 컨트롤러 |
| 22 : 데이터 구동회로 | 23 : 게이트 구동회로 |
| 24 : 소비전력 저감회로 | 241 : 프레임 카운터 |
| 242 : 라인 카운터 | 243 : 문제패턴 판단부 |
| 244 : 앤드 게이트 | 245 : 극성 제어부 |

도면

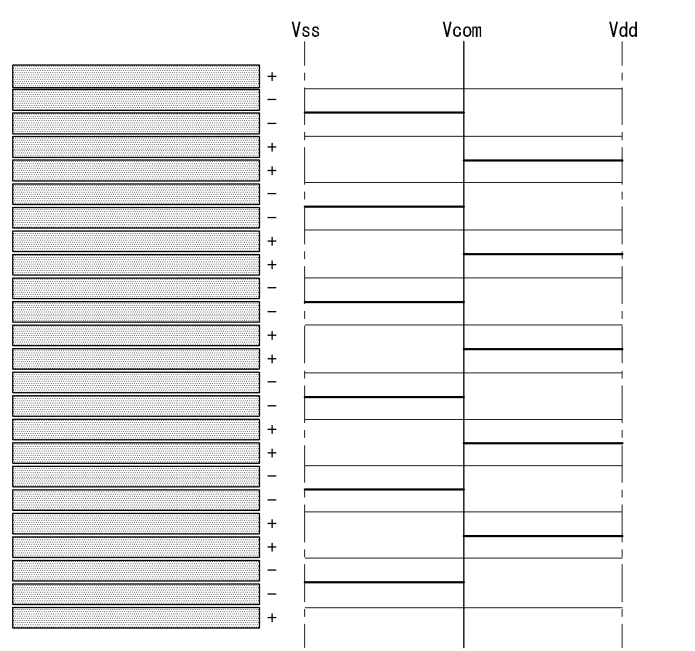
도면1a



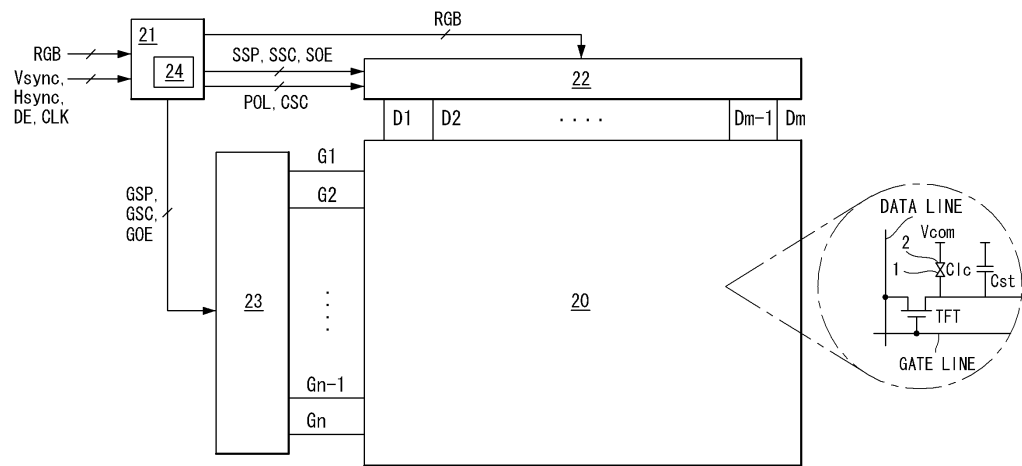
도면1b



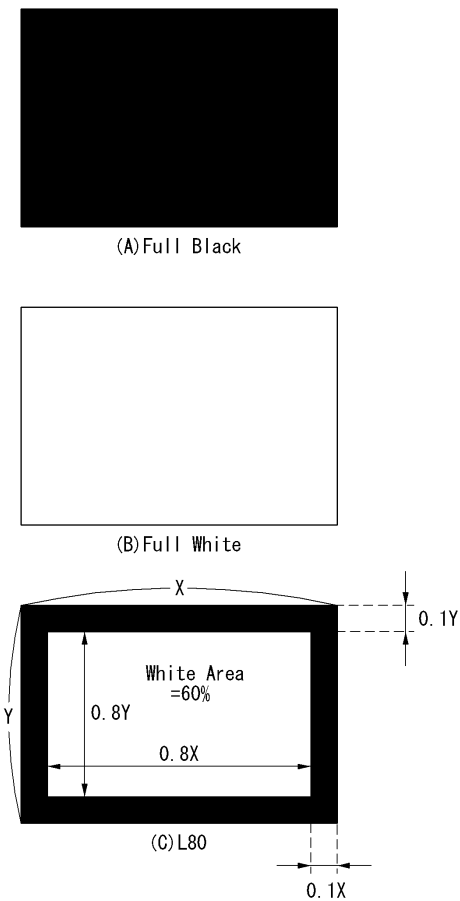
도면2



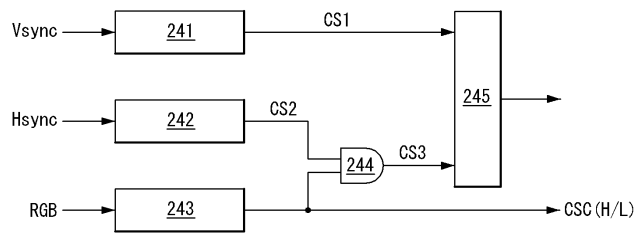
도면3



도면4



도면5



도면6

제어 신호 \ 데이터 패턴	정상 패턴	문제 패턴
POL	V2 dot Inv.	Frame Inv.
CSC	H (on)	L (off)

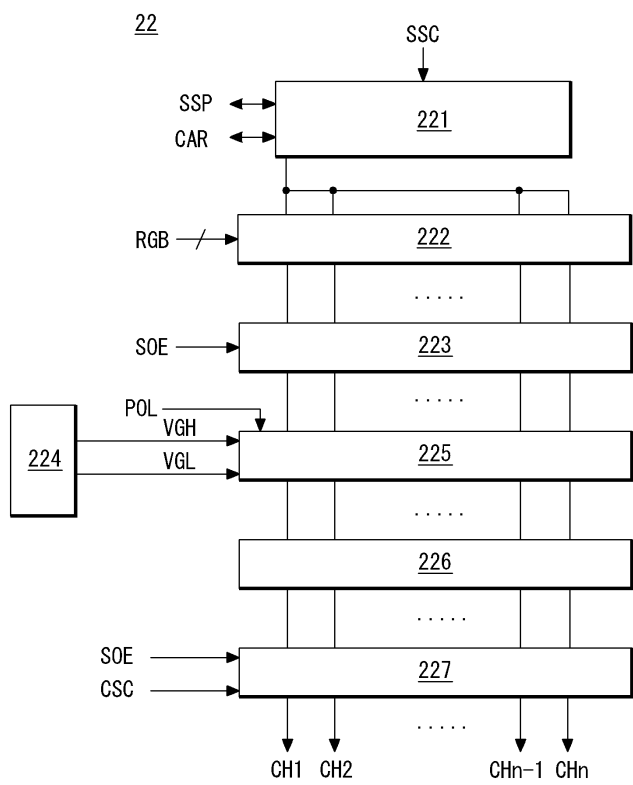
도면7a

CSC : L (00 ₂)			
CS1	CS2	CS3	POL
0 ₂	00 ₂	00 ₂	+
	01 ₂	00 ₂	+
	10 ₂	00 ₂	+
	11 ₂	00 ₂	+
1 ₂	00 ₂	00 ₂	-
	01 ₂	00 ₂	-
	10 ₂	00 ₂	-
	11 ₂	00 ₂	-

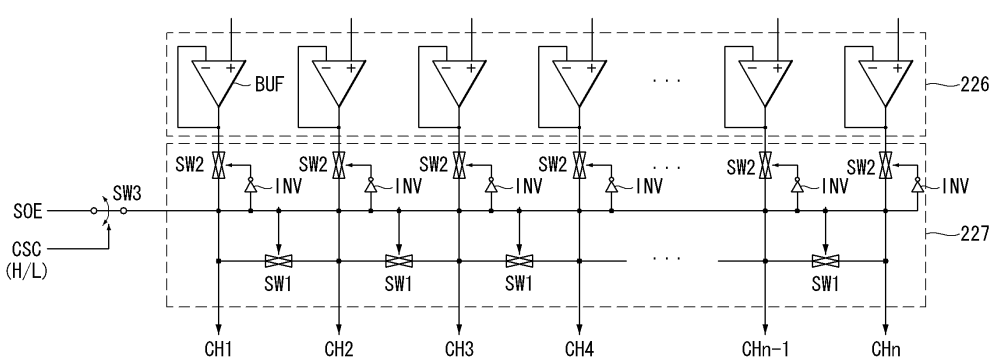
도면7b

CSC : H (11 ₂)			
CS1	CS2	CS3	POL
0 ₂	00 ₂	00 ₂	+
	01 ₂	01 ₂	-
	10 ₂	10 ₂	-
	11 ₂	11 ₂	+
1 ₂	00 ₂	00 ₂	-
	01 ₂	01 ₂	+
	10 ₂	10 ₂	+
	11 ₂	11 ₂	-

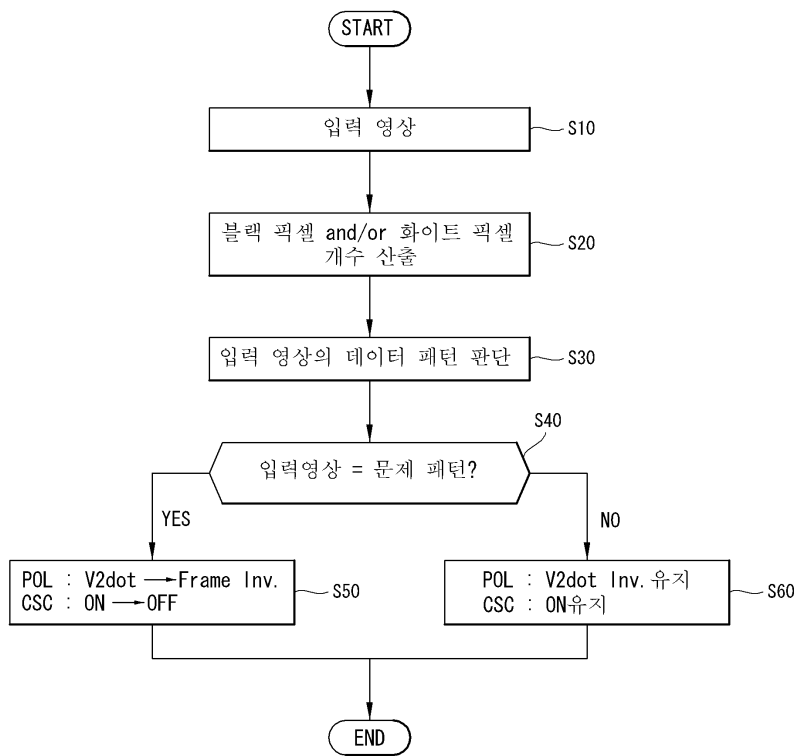
도면8



도면9



도면10



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	KR101329410B1	公开(公告)日	2013-11-14
申请号	KR1020100069463	申请日	2010-07-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JONG WOO 김종우 JUNG YONG CHAE 정용채 BYUN SUNG UK 변성욱 KIM JIN KOO 김진구		
发明人	김종우 정용채 변성욱 김진구		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G3/3688 G09G2330/021		
其他公开文献	KR1020120009570A		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置包括：液晶显示面板，其中多条数据线和多条栅极线彼此交叉，液晶单元在其交叉区域中以矩阵形式排列；一种数据驱动电路，用于向数据线提供数据电压；计算输入图像中包括的黑色像素和白色像素中的至少一个的数量，并基于计算结果确定输入图像是否用于增加数据驱动电路的功耗的问题模式，并且，功耗降低电路用于根据确定的结果选择性地激活电荷共享功能，以使数据驱动电路的相邻输出通道短路预定时段，并且控制数据电压的极性反转周期不同。

