



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0015504

(43) 공개일자 2016년02월15일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01) G02F 1/1339 (2006.01)

(21) 출원번호 10-2014-0097531

(22) 출원일자 2014년07월30일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

나병선

서울특별시 강남구 삼성로 212, 20동 1404호 (대치동, 은마아파트)

곽희준

경기도 용인시 기흥구 관곡로 53, 601동 1702호 (구갈동, 가현마을 신안아파트)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

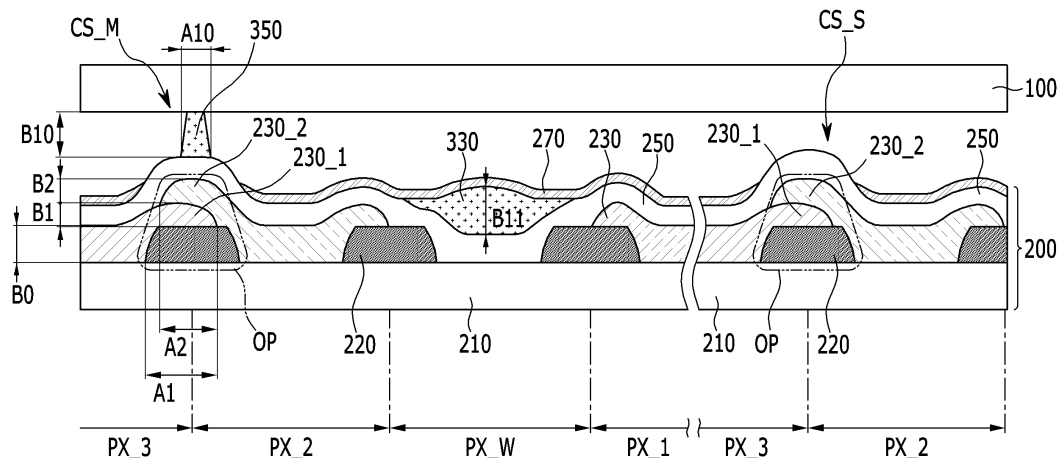
전체 청구항 수 : 총 42 항

(54) 발명의 명칭 액정 표시 패널 및 그 제조 방법

(57) 요약

본 발명은 액정 표시 패널 및 그 제조 방법에 관한 것으로, 특히 백색 화소를 포함하는 액정 표시 패널 및 그 제조 방법에 관한 것이다. 발명의 한 실시예에 따른 액정 표시 패널은 본 발명의 한 실시예에 따른 액정 표시 패널은 서로 마주하는 제1기관 및 제2기관, 상기 제1기관과 상기 제2기관 사이에 위치하는 액정층, 상기 제1기관 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터, 상기 제1기관 위에 위치하며 백색 화소의 투과 영역에 위치하는 투명 필터, 그리고 상기 투명 필터와 동일한 물질을 포함하는 제2 스페이서를 포함하고, 상기 복수의 착색 필터 중 두 개 이상이 상기 제1기관 상에서 중첩하여 중첩부를 이루고, 상기 중첩부는 제1 스페이서를 형성한다.

대표도 - 도2



(72) 발명자

윤석규

충청남도 아산시 배방읍 복수로 183, 108동 801호
(배방롯데캐슬아파트)

임상옥

경기도 용인시 기흥구 탑실로 15, 104동 1601호 (공세동, 탑실마을대주피오레1단지아파트)

백승수

경기도 화성시 메타폴리스로 6, 307동 1302호 (반송동, 시범다운마을삼성래미안아파트)

이성영

경기도 화성시 동탄중앙로 189, 348동 503호 (반송동, 시범다운마을월드메르디앙반도유보라아파트)

임완순

충청남도 천안시 서북구 충무로 124-25, 202동 201호 (쌍용동, 현대아이파크홈타운)

특허청구의 범위

청구항 1

서로 마주하는 제1기판 및 제2기판,
상기 제1기판과 상기 제2기판 사이에 위치하는 액정층,
상기 제1기판 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터,
상기 제1기판 위에 위치하며 백색 화소의 투과 영역에 위치하는 투명 필터, 그리고
상기 투명 필터와 동일한 물질을 포함하는 제2 스페이서를 포함하고,
상기 복수의 착색 필터 중 두 개 이상이 상기 제1기판 상에서 중첩하여 중첩부를 이루고,
상기 중첩부는 제1 스페이서를 형성하는
액정 표시 패널.

청구항 2

제1항에서,
상기 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널.

청구항 3

제2항에서,
상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패널.

청구항 4

제3항에서,
상기 중첩부는 상기 제2 착색 필터 아래에 위치하는 제3 착색 필터를 더 포함하고,
상기 제2 착색 필터의 상기 제3 착색 필터와의 중첩 영역의 폭은 상기 제1폭보다 큰
액정 표시 패널.

청구항 5

제3항에서,
상기 제2 스페이서는 상기 중첩부 위에 위치하는 액정 표시 패널.

청구항 6

제5항에서,
상기 제2 스페이서의 폭은 상기 제1폭보다 작은 액정 표시 패널.

청구항 7

제1항에서,
상기 복수의 착색 필터와 상기 투명 필터 사이에 위치하며 유기 물질을 포함하는 보호막을 더 포함하고,
상기 백색 화소의 투과 영역에 위치하는 상기 투명 필터의 윗면의 높이는 착색 화소의 투과 영역에 위치하는 상기 보호막의 윗면의 높이와 실질적으로 동일한

액정 표시 패널.

청구항 8

제1항에서,

상기 제1기관 위에 위치하며 상기 중첩부와 중첩하는 차광 부재를 더 포함하는 액정 표시 패널.

청구항 9

제1항에서,

상기 제1 스페이서의 윗면의 높이와 상기 제2 스페이서의 윗면의 높이는 서로 다른 액정 표시 패널.

청구항 10

제1항에서,

상기 중첩부는 상기 백색 화소의 투과 영역 안에 위치하는 액정 표시 패널.

청구항 11

제1항에서,

상기 투명 필터와 상기 제2 스페이서는 동일한 층에 위치하는 액정 표시 패널.

청구항 12

서로 마주하는 제1기관 및 제2기관,

상기 제1기관과 상기 제2기관 사이에 위치하는 액정층,

상기 제1기관 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터, 그리고

상기 제1기관 및 상기 착색 필터 위에 위치하며 유기 물질을 포함하는 보호막을 포함하고,

상기 복수의 착색 필터 중 두 개 이상이 상기 기관 상에서 중첩하여 중첩부를 이루고,

상기 중첩부는 스페이서를 형성하고,

백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 착색 화소의 투과 영역에 위치하는 상기 착색 필터의 두께보다 크거나 실질적으로 동일하고,

상기 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 상기 착색 화소의 투과 영역에 위치하는 상기 보호막의 두께보다 큰

액정 표시 패널.

청구항 13

제12항에서,

상기 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널.

청구항 14

제13항에서,

상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패널.

청구항 15

제14항에서,

상기 중첩부는 상기 제2 착색 필터 아래에 위치하는 제3 착색 필터를 더 포함하고,

상기 제2 착색 필터의 상기 제3 착색 필터와의 중첩 영역의 폭은 상기 제1폭보다 큰

액정 표시 패널.

청구항 16

서로 마주하는 제1기관 및 제2기관,

상기 제1기관과 상기 제2기관 사이에 위치하는 액정층, 그리고

상기 제1기관 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터

를 포함하고,

상기 복수의 착색 필터는 상기 백색 화소의 투과 영역 안에 위치하며 서로 다른 색을 나타내는 적어도 두 개의 백색내 착색 필터를 포함하고,

상기 적어도 두 개의 백색내 착색 필터 중 두 개 이상이 백색 화소의 투과 영역 내에서 중첩하여 백색내 중첩부를 이루는

액정 표시 패널.

청구항 17

제16항에서,

상기 백색내 착색 필터는 상기 백색 화소의 투과 영역에서 다른 백색내 착색 필터와 중첩하지 않고 길게 뻗는 부분을 포함하는 액정 표시 패널.

청구항 18

제17항에서,

상기 적어도 두 개의 백색내 착색 필터의 길게 뻗는 부분은 서로 나란하게 뻗는 액정 표시 패널.

청구항 19

제18항에서,

상기 백색내 착색 필터의 길게 뻗는 부분은 상기 백색내 중첩부와 연결되어 있는 액정 표시 패널.

청구항 20

제16항에서,

상기 백색내 중첩부는 스페이서를 형성하는 액정 표시 패널.

청구항 21

제20항에서,

상기 복수의 착색 필터 위에 위치하는 보호막을 더 포함하는 액정 표시 패널.

청구항 22

제21항에서,

상기 보호막은 유기 물질을 포함하고,

상기 백색 화소의 투과 영역에 위치하는 상기 보호막의 윗면의 높이는 착색 화소의 투과 영역에 위치하는 상기 보호막의 윗면의 높이와 실질적으로 동일한

액정 표시 패널.

청구항 23

제16항에서,

상기 백색내 중첩부 위에 위치하는 간격 부재를 더 포함하는 액정 표시 패널.

청구항 24

제16항에서,

상기 백색내 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널.

청구항 25

제24항에서,

상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패널.

청구항 26

제25항에서,

상기 중첩부는 상기 제2 착색 필터 아래에 위치하는 제3 착색 필터를 더 포함하고,

상기 제2 착색 필터의 상기 제3 착색 필터와의 중첩 영역의 폭은 상기 제1폭보다 큰

액정 표시 패널.

청구항 27

제1기판 위에 서로 다른 색을 나타내는 복수의 착색 필터를 형성하는 단계, 그리고

상기 복수의 착색 필터가 형성된 상기 제1기판 위에 동일한 공정에서 투명 필터 및 투명 간격 부재를 형성하는 단계

를 포함하고,

상기 복수의 착색 필터 중 두 개 이상이 상기 기판 상에서 중첩하여 중첩부를 이루어 주변보다 돌출되어 있는

액정 표시 패널의 제조 방법.

청구항 28

제27항에서,

상기 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널의 제조 방법.

청구항 29

제28항에서,

상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패널의 제조 방법.

청구항 30

제29항에서,

상기 투명 간격 부재는 상기 중첩부 위에 위치하는 액정 표시 패널의 제조 방법.

청구항 31

제27항에서,

상기 복수의 착색 필터 형성 후 상기 투명 필터 및 상기 투명 간격 부재 형성 전에 유기 물질을 포함하는 보호막을 형성하는 단계를 더 포함하고,

백색 화소의 투과 영역에 위치하는 상기 투명 필터의 윗면의 높이는 착색 화소의 투과 영역에 위치하는 상기 보호막의 윗면의 높이와 실질적으로 동일한

액정 표시 패널의 제조 방법.

청구항 32

제27항에서,

상기 제1기판 위에 상기 중첩부와 중첩하는 차광 부재를 형성하는 단계를 더 포함하는 액정 표시 패널의 제조 방법.

청구항 33

제27항에서,

상기 제1기판과 마주하는 제2기판을 상기 제1기판과 합착하는 단계를 더 포함하고,

상기 중첩부는 제1 스페이서를 형성하는

액정 표시 패널의 제조 방법.

청구항 34

제27항에서,

상기 투명 간격 부재는 제2 스페이서를 형성하는 액정 표시 패널의 제조 방법.

청구항 35

제1기판 위에 서로 다른 색을 나타내는 복수의 착색 필터를 형성하는 단계, 그리고

상기 복수의 착색 필터가 형성된 상기 제1기판 위에 유기 물질을 포함하는 보호막을 형성하는 단계를 포함하고,

상기 복수의 착색 필터 중 두 개 이상이 상기 기판 상에서 중첩하여 중첩부를 이루어 주변보다 돌출되고,

백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 착색 화소의 투과 영역에 위치하는 상기 착색 필터의 두께보다 크거나 실질적으로 동일하고,

상기 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 상기 착색 화소의 투과 영역에 위치하는 상기 보호막의 두께보다 큰

액정 표시 패널의 제조 방법.

청구항 36

제35항에서,

상기 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널의 제조 방법.

청구항 37

제36항에서,

상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패

널의 제조 방법.

청구항 38

제1기판 위에 서로 다른 색을 나타내는 복수의 착색 필터를 형성하는 단계를 포함하고,

상기 복수의 착색 필터는 상기 백색 화소의 투과 영역 안에 위치하며 서로 다른 색을 나타내는 적어도 두 개의 백색내 착색 필터를 포함하고,

상기 적어도 두 개의 백색내 착색 필터 중 두 개 이상이 상기 백색 화소의 투과 영역 내에서 중첩하여 백색내 중첩부를 이루는

액정 표시 패널의 제조 방법.

청구항 39

제38항에서,

상기 제1기판과 마주하는 제2기판을 상기 제1기판과 합착하는 단계를 더 포함하고,

상기 백색내 중첩부는 스페이서를 형성하는

액정 표시 패널의 제조 방법.

청구항 40

제39항에서,

상기 복수의 착색 필터 위에 유기 물질을 포함하는 보호막을 형성하는 단계를 더 포함하는 액정 표시 패널의 제조 방법.

청구항 41

제38항에서,

상기 백색내 중첩부에서 가장 위에 위치하는 제1 착색 필터의 두께는 그 아래에 위치하는 제2 착색 필터의 두께의 대략 30% 내지 대략 70%인 액정 표시 패널의 제조 방법.

청구항 42

제41항에서,

상기 제1 착색 필터의 상기 제2 착색 필터와의 중첩 영역의 제1폭은 대략 20um 내지 대략 50um인 액정 표시 패널의 제조 방법.

명세서

기술분야

[0001]

본 발명은 액정 표시 패널 및 그 제조 방법에 관한 것으로, 특히 백색 화소를 포함하는 액정 표시 패널 및 그 제조 방법에 관한 것이다.

배경기술

[0002]

액정 표시 장치는 현재 가장 널리 사용되고 있는 표시 장치 중 하나로서 대표적 수광형 표시 장치이다. 액정 표시 장치는 복수의 화소를 포함하는 액정 표시 패널 및 액정 표시 패널에 광을 공급하는 백라이트부를 포함한다. 액정 표시 패널은 액정층 및 액정층에 전기장을 생성하는 전기장 생성 전극을 포함한다.

[0003]

전기장 생성 전극은 화소 전극과 대향 전극을 포함한다. 화소 전극은 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 입력 영상 신호에 대응하는 데이터 전압을 인가 받는다. 대향 전극은 공통 전압을 인가받을 수 있으며 표시판의 전면에 걸쳐 형성되어 있을 수 있다. 화소 전극 및 대향 전극에 전압을 인가하여 액정층에 생성되는 전기장의 세기를 조절하여 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하여 원하는 화상을 표

시할 수 있다.

[0004] 액정 표시 장치는 액정층을 사이에 두고 마주하는 두 기판을 포함하기도 하는데, 이 경우 전기장 생성 전극은 마주하는 두 기판 위에 각각 구비될 수도 있고 두 전기장 생성 전극이 모두 하나의 기판 위에 위치할 수도 있다.

[0005] 예를 들어 마주하는 두 기판 중 한 기판 위에는 전기장 생성 전극 중 데이터 전압을 인가받는 화소 전극과 복수의 박막 트랜지스터가 배열되어 있고, 다른 한 기판 위에는 적색, 녹색 및 청색 등의 기본색을 나타내는 복수의 색필터와 화소 사이의 빛샘을 막을 수 있는 차광 부재가 형성되어 있을 수 있다. 이와 달리 차광 부재 및 색필터 중 적어도 하나를 화소 전극 및 박막 트랜지스터와 동일한 기판 위에 형성할 수도 있다.

[0006] 액정 표시 장치는 대부분 삼원색인 적색, 녹색 및 청색의 영상을 각각 표시할 수 있는 적색 화소, 녹색 화소 및 청색 화소를 포함한다. 적색 화소, 녹색 화소 및 청색 화소는 하나의 도트를 이루며 각 화소의 휘도를 조절하여 다양한 색 표시를 구현할 수 있다. 그러나 적색 화소, 녹색 화소 및 청색 화소는 착색 필터를 포함하므로 백라이트에서 출사된 광량이 색필터를 통과하면서 줄어들어 영상의 휘도가 저하된다. 이러한 이러한 문제점을 해결하기 위해 기본색을 나타내는 화소 외에 착색 필터를 포함하지 않아 백색을 나타낼 수 있는 백색 화소를 더 포함하기도 한다. 백색 화소는 착색 필터를 포함하지 않으므로 영상의 휘도를 높일 수 있다.

발명의 내용

해결하려는 과제

[0007] 액정 표시 장치가 백색 화소를 포함하는 경우 일반적으로 기판 상에 백색 필터용 수지 등의 물질을 전면 증착한 후 사진 식각 공정 등의 방법으로 패터닝하여야 한다. 따라서 백색 화소를 추가하는 경우 휘도를 높일 수 있으나 사진 식각 공정 단계가 추가되어 공정 시간, 공정 비용 등이 증가하고 제조 공정이 복잡해진다.

[0008] 본 발명이 해결하고자 하는 과제는 백색 화소를 포함하는 액정 표시 장치의 제조 공정을 단순히 하여 제조 시간, 제조 비용 등을 줄이는 것이다.

과제의 해결 수단

[0009] 본 발명의 한 실시예에 따른 액정 표시 패널은 서로 마주하는 제1기판 및 제2기판, 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층, 상기 제1기판 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터, 상기 제1기판 위에 위치하며 백색 화소의 투과 영역에 위치하는 투명 필터, 그리고 상기 투명 필터와 동일한 물질을 포함하는 제2 스페이서를 포함하고, 상기 복수의 착색 필터 중 두 개 이상이 상기 제1기판 상에서 중첩하여 중첩부를 이루고, 상기 중첩부는 제1 스페이서를 형성한다.

[0010] 본 발명의 한 실시예에 따른 액정 표시 패널은 서로 마주하는 제1기판 및 제2기판, 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층, 상기 제1기판 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터, 그리고 상기 제1기판 및 상기 착색 필터 위에 위치하며 유기 물질을 포함하는 보호막을 포함하고, 상기 복수의 착색 필터 중 두 개 이상이 상기 기판 상에서 중첩하여 중첩부를 이루고, 상기 중첩부는 스페이서를 형성하고, 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 착색 화소의 투과 영역에 위치하는 상기 착색 필터의 두께보다 크거나 실질적으로 동일하고, 상기 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 상기 착색 화소의 투과 영역에 위치하는 상기 보호막의 두께보다 크다.

[0011] 본 발명의 한 실시예에 따른 액정 표시 패널은 서로 마주하는 제1기판 및 제2기판, 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층, 그리고 상기 제1기판 위에 위치하며 서로 다른 색을 나타내는 복수의 착색 필터를 포함하고, 상기 복수의 착색 필터는 상기 백색 화소의 투과 영역 안에 위치하며 서로 다른 색을 나타내는 적어도 두 개의 백색내 착색 필터를 포함하고, 상기 적어도 두 개의 백색내 착색 필터 중 두 개 이상이 백색 화소의 투과 영역 내에서 중첩하여 백색내 중첩부를 이룬다.

[0012] 본 발명의 한 실시예에 따른 액정 표시 패널의 제조 방법은 제1기판 위에 서로 다른 색을 나타내는 복수의 착색 필터를 형성하는 단계, 그리고 상기 복수의 착색 필터가 형성된 상기 제1기판 위에 동일한 공정에서 투명 필터 및 투명 간격 부재를 형성하는 단계를 포함하고, 상기 복수의 착색 필터 중 두 개 이상이 상기 기판 상에서 중첩하여 중첩부를 이루어 주변보다 돌출되어 있다.

[0013] 본 발명의 한 실시예에 따른 액정 표시 패널의 제조 방법은 제1기판 위에 서로 다른 색을 나타내는 복수의 착색

필터를 형성하는 단계, 그리고 상기 복수의 착색 필터가 형성된 상기 제1기판 위에 유기 물질을 포함하는 보호막을 형성하는 단계를 포함하고, 상기 복수의 착색 필터 중 두 개 이상이 상기 기판 상에서 중첩하여 중첩부를 이루어 주변보다 돌출되고, 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 착색 화소의 투과 영역에 위치하는 상기 착색 필터의 두께보다 크거나 실질적으로 동일하고, 상기 백색 화소의 투과 영역에 위치하는 상기 보호막의 두께는 상기 착색 화소의 투과 영역에 위치하는 상기 보호막의 두께보다 크다.

[0014]

본 발명의 한 실시예에 따른 액정 표시 패널의 제조 방법은 제1기판 위에 서로 다른 색을 나타내는 복수의 착색 필터를 형성하는 단계를 포함하고, 상기 복수의 착색 필터는 상기 백색 화소의 투과 영역 안에 위치하며 서로 다른 색을 나타내는 적어도 두 개의 백색내 착색 필터를 포함하고, 상기 적어도 두 개의 백색내 착색 필터 중 두 개 이상이 상기 백색 화소의 투과 영역 내에서 중첩하여 백색내 중첩부를 이룬다.

발명의 효과

[0015]

본 발명의 실시예에 따르면 백색 화소를 포함하는 액정 표시 패널의 제조 공정을 단순히 하여 제조 시간, 제조 비용 등을 줄일 수 있다.

도면의 간단한 설명

[0016]

도 1A는 본 발명의 한 실시예에 따른 액정 표시 패널의 개략적인 단면도이고,
 도 1B는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고,
 도 2 내지 도 7은 각각 도 1B에 도시한 액정 표시 패널을 II-II 선을 따라 잘라 도시한 단면도이고,
 도 8A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고,
 도 8B 및 도 9는 각각 도 8A에 도시한 액정 표시 패널을 VIII-VIII 선을 따라 잘라 도시한 단면도이고,
 도 10A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고,
 도 10B, 도 11 내지 도 33은 각각 도 10A에 도시한 액정 표시 패널을 X-X 선을 따라 잘라 도시한 단면도이고,
 도 34A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고,
 도 34B, 도 35 내지 도 37은 각각 도 34A에 도시한 액정 표시 패널을 XXXIV-XXXIV 선을 따라 잘라 도시한 단면도이고,
 도 38은 본 발명의 한 실시예에 따른 액정 표시 패널의 이웃한 세 화소에 대한 배치도이고,
 도 39 내지 도 44는 각각 도 38에 도시한 액정 표시 패널을 XXXIX-XXXIX 선을 따라 잘라 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0017]

그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0018]

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0019]

본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0020]

명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐만 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0021]

먼저 도 1A를 참조하여 본 발명의 한 실시예에 따른 액정 표시 패널을 포함하는 액정 표시 장치에 대하여 설명한다.

- [0022] 도 1A를 참조하면, 본 발명의 한 실시예에 따른 액정 표시 장치(1)는 액정 표시 패널(300) 및 액정 표시 패널(300)에 광을 공급하는 백라이트부(900)를 포함한다. 백라이트부(900)가 공급하는 광은 백색광일 수도 있고 특정 파장의 기본색의 빛일 수도 있다.
- [0023] 액정 표시 패널(300)은 서로 마주하는 박막 트랜지스터 패널(100) 및 대향 패널(200)과 두 패널(100, 200) 사이에 위치하는 액정층(3)을 포함한다. 도시하지 않았으나 평면상으로 볼 때 본 발명의 한 실시예에 따른 액정 표시 패널(300)은 영상을 표시하는 표시 영역을 포함하며, 표시 영역은 복수의 화소를 포함한다. 여기서 평면상으로 본다는 것은 액정 표시 패널(300)의 윗면 또는 아랫면에 수직인 방향으로 액정 표시 패널(300)을 관찰하는 방향에서 보는 것을 의미한다.
- [0024] 박막 트랜지스터 패널(100)은 복수의 박막 트랜지스터 및 이와 연결되어 있는 복수의 신호선을 포함한다. 신호선은 박막 트랜지스터에 게이트 신호를 전달하는 게이트선 및 박막 트랜지스터에 데이터 신호를 전달하는 데이터 신호를 포함할 수 있다. 박막 트랜지스터는 스위칭 소자로서 게이트 신호에 따라 제어되어 데이터선의 데이터 전압을 전달할 수 있다.
- [0025] 대향 패널(200)에는 복수의 착색 필터가 위치할 수 있으나 이에 한정되는 것은 아니다. 착색 필터는 화이트가 아닌 특정 파장의 색의 빛을 통과시킬 수 있으며, 색 표시를 구현하기 위한 복수의 기본색 필터를 포함할 수 있다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 착색 필터는 박막 트랜지스터 패널(100)에 위치할 수도 있다.
- [0026] 액정층(3)은 액정 분자(도시하지 않음)를 포함한다. 액정층(3)은 양의 유전을 이방성 또는 음의 유전을 이방성을 가질 수 있다. 액정 분자는 액정층(3)에 전기장이 없는 상태에서 그 장축이 박막 트랜지스터 패널(100) 또는 대향 패널(200)의 표면에 대하여 거의 수평 또는 수직을 이루도록 배향되어 있을 수 있다. 이를 위해 박막 트랜지스터 패널(100) 또는 대향 패널(200)의 안쪽 면에는 배향막이 형성되어 있을 수 있다. 배향막은 패널의 안쪽 면에 배향액을 도포한 후 러빙 등의 물리적 처리, 광조사 등의 광학적 처리 또는 화학적 처리 등의 방법으로 형성될 수 있다. 또한 배향막 또는 액정층(3)은 액정 분자를 배향시키기거나 선정사를 부여하기 위한 중합체 등의 배향 보조 수단을 포함할 수 있다. 배향 보조 수단은 광학적 또는 화학적 방법으로 형성될 수 있다.
- [0027] 본 발명의 한 실시예에 따른 박막 트랜지스터 패널(100)은 박막 트랜지스터를 통해 데이터 전압을 인가받는 화소 전극(도시하지 않음)을 포함한다. 대향 패널(200) 또는 박막 트랜지스터 패널(100)은 대향 전극(도시하지 않음)을 포함한다. 화소 전극과 대향 전극은 함께 액정층(3)에 전기장을 생성할 수 있는 전기장 생성 전극이다. 화소 전극과 대향 전극에 전압이 인가되면 액정층(3)에 전기장이 생성되고 액정 분자가 재배열된다. 액정층(3)에 생성되는 전기장의 세기를 조절하여 액정 분자의 재배열 정도를 조절할 수 있고 이에 따라 액정층(3)을 통과하는 빛의 편광의 변화 정도를 조절할 수 있다. 그러면 액정층(3)을 통과한 빛은 편광자 등을 통해 투과율을 조절할 수 있어 이를 통해 영상을 표시할 수 있다.
- [0028] 그러면 본 발명의 한 실시예에 따른 액정 표시 패널이 포함하는 대향 패널(200)의 구체적인 구조에 대해 도 1A와 함께 도 1B, 도 2 내지 도 9를 참조하여 설명한다.
- [0029] 도 1B는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고, 도 2 내지 도 7은 각각 도 1B에 도시한 액정 표시 패널을 II-II 선을 따라 잘라 도시한 단면도이고, 도 8A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고, 도 8B 및 도 9는 각각 도 8A에 도시한 액정 표시 패널을 VIII-VIII 선을 따라 잘라 도시한 단면도이다.
- [0030] 도 1B 및 도 2를 참조하면, 본 발명의 한 실시예에 따른 액정 표시 패널은 복수의 화소를 포함하며, 복수의 화소는 복수의 착색 화소(color pixel)(PX_1, PX_2, PX_3) 및 백색 화소(white pixel)(PX_W)를 포함한다. 복수의 화소는 대략 행렬 형태로 배열되어 있을 수 있으나 이에 한정되는 것은 아니다.
- [0031] 서로 다른 색을 나타내는 착색 화소(PX_1, PX_2, PX_3) 및 이와 이웃한 백색 화소(PX_W)는 함께 하나의 도트를 이루어 회색, 백색, 흑색을 포함한 여러 가지 색의 영상을 표시할 수 있다. 특히 백색 화소(PX_W)는 색을 표현하지 않고 투명하여 그가 속한 도트가 나타내는 영상의 휘도를 높이는 역할을 할 수 있다.
- [0032] 여기서 화소란 하나의 입력 영상 신호에 대응하는 영상을 표시하는 단위 영역을 의미할 수 있으며, 빛이 실제로 투과하거나 출사되는 투과 영역(개구 영역이라고도 함) 및 빛이 차단되는 차광 영역을 포함할 수 있다. 차광 영역에는 해당 화소의 박막 트랜지스터 등의 전기 소자 또는 차광 부재(220)가 위치할 수 있다.
- [0033] 본 발명의 실시예에서는 세 종류의 착색 화소(PX_1, PX_2, PX_3)만 도시하고 있으나 서로 다른 색을 나타내는

착색 화소(PX_1, PX_2, PX_3)의 수는 이에 한정되지 않는다. 또한 하나의 도트가 하나의 백색 화소(PX_W)만을 포함하는 것으로 도시하고 있으나 하나의 도트에 포함된 백색 화소(PX_W)의 수도 이에 한정되는 것은 아니다

[0034] 본 발명의 한 실시예에 따른 대향 패널(200)은 단면 구조로 볼 때 복수의 기관(210) 위에 위치하는 착색 필터(230), 백색 필터(330), 그리고 차광 부재(220)를 포함한다.

[0035] 기관(210)은 유리, 플라스틱 등의 절연 물질로 이루어질 수 있다.

[0036] 기관(210) 위에는 차광 부재(220)가 위치할 수 있다. 표시 영역에 위치하는 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 화소(PX_1, PX_2, PX_3, PX_W)의 투과 영역을 정의하는 복수의 개구부를 가진다. 차광 부재(220)는 이웃한 화소(PX_1, PX_2, PX_3, PX_W) 사이에 위치하여 빛샘을 방지할 수 있다. 차광 부재(220)는 블랙 카본(black carbon) 등의 차광용 안료를 포함할 수 있으며 감광성 유기 물질을 포함할 수 있다.

[0037] 기관(210) 및 차광 부재(220) 위에는 복수의 착색 필터(230)가 위치한다. 착색 필터(230)는 색을 나타내는 안료를 포함하며, 바인더, 광개시제, 모노머 등의 유기 물질을 포함할 수 있다. 착색 필터(230)는 예를 들어 적색, 녹색, 청색 등 삼원색을 각각 나타낼 수 있는 적색 필터, 녹색 필터, 그리고 청색 필터를 포함할 수 있다. 그러나 착색 필터(230)가 나타내는 색은 이에 한정되는 것은 아니고 다른 기본색, 예를 들어 마젠타, 시안, 옐로우 등의 삼원색을 나타낼 수도 있다.

[0038] 하나의 착색 화소(PX_1, PX_2, PX_3)에는 해당하는 색을 나타내는 착색 필터(230)가 위치한다. 기관(210)의 일부 영역 위에는 차광 부재(220), 복수의 착색 필터(230) 중 적어도 두 개가 중첩되게 쌓여 함께 중첩부(OP)를 형성한다. 중첩부(OP)는 차광 부재(220), 박막 트랜지스터 패널(100)의 박막 트랜지스터, 게이트선, 데이터선 등의 신호선과 중첩하는 곳에 위치할 수 있으나 이에 한정되는 것은 아니다. 도 2는 차광 부재(220) 위에 두 개의 서로 다른 색의 착색 필터(230)가 중첩하여 쌓인 예를 도시한다. 도 2에 도시한 바와 달리 서로 중첩하는 착색 필터(230) 아래에 차광 부재(220)가 위치하지 않을 수도 있다.

[0039] 편의상, 중첩부(OP)를 이루는 착색 필터(230) 중 맨 아래에 위치하는 착색 필터를 제1 착색 필터(230_1)라 하고, 그 위의 n번째(n은 2 이상의 자연수)에 위치하는 착색 필터를 제n 착색 필터(230_n)라 한다.

[0040] 서로 중첩하여 중첩부(OP)를 이루는 착색 필터(230)는 도 2에 도시한 바와 같이 이웃한 착색 화소(PX_1, PX_2, PX_3)의 착색 필터(230)와 연결되어 있을 수도 있고 이격되어 있을 수도 있다.

[0041] 중첩부(OP)에서 차광 부재(220) 위에 위치하는 제1 착색 필터(230_1)의 두께(B1)는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 두께(B0)보다 작을 수 있다. 예를 들어 두께(B1)는 두께(B0)의 대략 30% 내지 대략 70% 정도일 수 있다. 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 두께(B0)는 대략 1.5um 내지 대략 2.5um일 수 있으나 이에 한정되지 않는다.

[0042] 중첩부(OP)에서 제1 착색 필터(230_1) 위에 위치하는 제2 착색 필터(230_2)의 두께(B2)도 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 두께(B0) 및 제1 착색 필터(230_1)의 두께(B1)보다 작을 수 있다. 예를 들어 두께(B2)는 두께(B1)보다 작으면서 두께(B0)의 대략 20% 내지 대략 50% 정도일 수 있다. 나아가 제n 착색 필터(230_n)의 두께는 바로 아래의 제(n-1) 착색 필터(230_(n-1))의 두께보다 작을 수 있고, 예를 들어 제(n-1) 착색 필터(230_(n-1))의 두께의 대략 30% 내지 대략 70%일 수 있다.

[0043] 이러한 중첩부(OP)를 이루는 착색 부재의 두께는 중첩 영역의 면적에 따라 조절될 수 있다.

[0044] 중첩(OP)부에서 제n 착색 필터(230_n)의 중첩 면적은 바로 아래의 제(n-1) 착색 필터(230_(n-1))의 중첩 면적보다 작거나 같을 수 있다. 또한 제n 착색 필터(230_n)의 제(n-1) 착색 필터(230_(n-1))과의 중첩 영역은 제(n-1) 착색 필터(230_(n-1))와 그 아래층의 중첩 영역 내부에 위치할 수 있다.

[0045] 중첩부(OP)를 이루는 착색 필터(230) 중 가장 위에 위치하는 착색 필터(230)의 중첩폭은 예를 들어 대략 20um 내지 대략 50um일 수 있다. 여기서 중첩폭이란 그 아래의 층과 중첩하는 부분의 폭을 의미한다. 도 2에 도시한 실시예에서 제1 착색 필터(230_1)와 중첩하는 제2 착색 필터(230_2)의 중첩폭(A2)은 대략 20um 내지 대략 50um일 수 있고, 차광 부재(220)와 중첩하는 제1 착색 필터(230_1)의 중첩폭(A1)은 중첩폭(A2)보다 크거나 같을 수 있다.

[0046] 위에서 설명한 바와 같은 설계 조건으로 중첩부를 형성하면 중첩부를 안정적으로 형성할 수 있다.

[0047] 착색 필터(230) 및 기관(210) 위에는 오버코트막(overcoat layer)(250)이 전면적으로 형성되어 있다. 오버코트막(250)은 투명한 유기 물질을 포함하며 그 점도는 적절히 조절되어 기관(210)의 상에서의 평탄도를 조절할 수

있다. 백색 화소(PX_W)의 투과 영역에서 오버코트막(250)의 윗면의 높이는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에서 오버코트막(250) 윗면의 높이보다 낮을 수 있으며, 그 높이차는 오버코트막(250)의 점도에 따라 다를 수 있다.

[0048] 오버코트막(250) 위에는 투명 필터(330) 및 투명 간격 부재(transparent spacing member)(350)가 위치한다.

[0049] 투명 필터(330)는 백색 필터라고도 한다. 투명 필터(330)는 설명의 편의를 위해 필터라는 용어를 사용하나 투명 필터(330)를 통과하는 빛의 파장이 실질적으로 바뀌지 않고 통과되는 빛의 색이 대체로 유지될 수 있는 필터를 의미한다. 즉 투명 필터(330)를 백색광이 입사하면 백색광이 그대로 출사되고 녹색광이 입사되면 녹색광이 그대로 출사될 수 있다. 그러나 투명 필터(330)의 특성에 따라 통과되는 빛의 파장이 일정 범위에서 변할 수도 있다. 예를 들어 투명 필터(330)를 녹색광이 통과할 경우 녹색광이 출사되더라도 색좌표가 일정 범위 안에서 변화된 녹색광이 출사될 수도 있다.

[0050] 투명 필터(330)는 백색 화소(PX_W)의 투과 영역에 위치하는 부분을 포함한다. 투명 필터(330)는 오버코트막(250)의 윗면의 높이가 낮은 부분에 위치하여 오버코트막(250)의 높이차를 보상할 수 있다. 따라서 착색 화소(PX_1, PX_2, PX_3)에서 오버코트막(250)의 윗면의 높이와 백색 화소(PX_W)에서 투명 필터(330)의 윗면의 높이는 대략 유사하여 전체적으로 평탄화될 수 있다. 이에 따라 백색 화소(PX_W)의 셀갭이 착색 화소(PX_1, PX_2, PX_3)의 셀갭과 유사하거나 실질적으로 동일할 수 있다. 그러면 액정 표시 패널을 측면에서 볼 때 색좌표가 틀어지는 것을 방지할 수 있다. 특히 본 실시예에서는 오버코트막(250)의 점도 및 투명 필터(330)의 두께 중 적어도 하나를 적절히 조절하여 전체적인 평탄도를 조절하기 용이하다.

[0051] 투명 간격 부재(350)는 도 2에 도시한 바와 같이 차광 부재(220), 복수의 착색 필터(230) 중 적어도 두 개가 중첩되게 쌓여 형성된 복수의 중첩부(OP) 중 적어도 하나 위에 위치할 수도 있고, 중첩부(OP) 외의 곳 중 화소의 투과 영역을 제외한 곳에 위치할 수도 있다. 특히 도 2에 도시한 바와 같이 투명 간격 부재(350)가 중첩부(OP)와 중첩하는 곳에 위치하는 경우 중첩부(OP)와 투명 간격 부재(350), 그리고 그 사이의 오버코트막(250)은 주변보다 높은 윗면을 가지고 돌출되어 있어 메인 스페이서(CS_M)를 형성할 수 있다. 메인 스페이서(CS_M)는 액정층(3)의 셀갭, 즉 대향 패널(200)과 박막 트랜지스터 패널(100) 사이의 간격을 유지하는 역할을 할 수 있다.

[0052] 투명 간격 부재(350)가 위치하지 않는 중첩부(OP)의 윗면은 메인 스페이서(CS_M)의 윗면보다는 낮으나 주변보다는 높고 돌출되어 서브 스페이서(CS_S)를 형성한다. 서브 스페이서(CS_S)는 외부의 압력에 의해 대향 패널(200) 또는 박막 트랜지스터 패널(100)이 안쪽으로 휘는 경우에도 액정층(3)의 셀갭을 유지하는 역할을 할 수 있다.

[0053] 투명 간격 부재(350)의 폭(A10)은 중첩부(OP)의 가장 위쪽에 위치하는 제2 착색 필터(230_2)의 중첩폭(A2)보다 작거나 같을 수 있다. 또한 투명 간격 부재(350)의 제2 착색 필터(203_2)와의 중첩 영역은 제2 착색 필터(203_2)와 그 바로 아래의 제1 착색 필터(230_1)와의 중첩 영역 내부에 위치할 수 있다.

[0054] 투명 간격 부재(350)와 투명 필터(330)는 동일한 공정에서 동일한 물질로 형성될 수 있다. 투명 간격 부재(350)와 투명 필터(330)는 투명한 유기 물질을 포함할 수 있으며, 예를 들어 아크릴계 수지 등을 포함할 수 있다.

[0055] 투명 간격 부재(350)의 두께(B10)와 투명 필터(330)의 두께(B11)는 서로 같을 수도 있고 서로 다를 수도 있다. 본 실시예에서는 투명 간격 부재(350)가 투명 필터(330)보다 더 높은 곳에 위치하므로 투명 간격 부재(350)의 두께(B10)는 투명 필터(330)의 두께(B11)보다 작은 예를 도시하고 있으나, 이에 한정되지 않고 투명 필터(330)의 두께(B11)가 투명 간격 부재(350)의 두께(B10)보다 작을 수도 있다. 본 발명의 다른 실시예에 따르면 하프톤(halftone)을 포함하는 광마스크를 이용해 투명 간격 부재(350)의 두께(B10)와 투명 필터(330)의 두께(B11)를 다르게 목표하여 형성할 수도 있다.

[0056] 오버코트막(250) 및 투명 필터(330) 위에는 대향 전극(270)이 위치한다. 대향 전극(270)은 ITO, IZO 등의 투명 도전 물질을 포함할 수 있으며 공통 전압을 전달할 수 있다. 대향 전극(270)은 패터닝되어 있을 수 있으며 투명 간격 부재(350) 및 중첩부(OP) 위에는 대향 전극(270)이 위치하지 않는다.

[0057] 이러한 대향 패널(200)의 제조 방법에 대해 설명하면, 먼저 기판(210) 위에 차광 부재용 물질을 적층하고 노광 및 현상하는 사진 공정을 통해 복수의 개구부를 가지는 차광 부재(220)를 형성한다.

[0058] 다음, 차광 부재(220) 위에 복수의 착색 필터(230)를 형성한다. 특히 도 2에 도시한 바와 같이 차광 부재(220), 복수의 착색 필터(230) 중 적어도 두 개가 중첩하는 중첩부(OP)를 형성한다. 이때 착색 필터(230)의 패

터닝은 사진 공정을 이용할 수 있다.

- [0059] 다음, 기관(210) 전면에 유기 물질을 적층하여 오버코트막(250)을 형성한다.
- [0060] 다음, 오버코트막(250) 위에 투명 유기 물질을 적층하고 패터닝하여 투명 간격 부재(350) 및 투명 필터(330)를 함께 형성한다. 이때 투명 간격 부재(350) 및 투명 필터(330)의 패터닝은 하나의 광마스크를 이용한 사진 공정을 이용할 수 있다.
- [0061] 다음 오버코트막(250) 및 투명 필터(330) 위에 투명 도전 물질을 적층하고 패터닝하여 대향 전극(270)을 형성한다.
- [0062] 이와 같이 본 발명의 실시예에 따르면 메인 스페이스(CS_M)를 이루는 투명 간격 부재(350)와 백색 화소(PX_W)의 투명 필터(330)를 하나의 사진 공정을 통해 동시에 형성하므로 광마스크 및 사진 공정의 추가가 없어 공정을 단순히 할 수 있고 공정 시간 및 공정 비용을 줄일 수 있다. 앞에서 설명한 바와 같이 투명 필터(330)는 백색 화소(PX_W)의 셀갯을 착색 화소(PX_1, PX_2, PX_3)의 셀갯에 동등한 정도로 만들어 측면에서의 색좌표 변화를 막아 표시 품질을 높일 수 있다.
- [0063] 나아가 본 발명의 실시예에 따르면 차광 부재(220) 및 복수의 착색 필터(230) 중 적어도 두 개를 중첩하여 복수의 중첩부(OP)를 형성하고 그 중 일부에 투명 간격 부재(350)를 형성하므로 높이가 다른 메인 스페이스(CS_M)와 서브 스페이스(CS_S) 모두를 추가 공정 없이 용이하게 형성할 수 있고, 다양한 외부의 압력에도 액정 표시 패널의 셀갯을 안정적으로 유지할 수 있다.
- [0064] 또한 본 발명의 실시예에 따르면 안정된 메인 스페이스(CS_M) 및 서브 스페이스(CS_S)를 형성할 수 있다.
- [0065] 이와 같이 제조된 대향 패널(200)은 별도로 제조된 박막 트랜지스터 패널(100)과 합착되고, 액정 물질을 두 기관(110, 210) 사이에 주입하여 액정 표시 패널을 완성할 수 있다.
- [0066] 다음 도 3을 참조하면, 본 실시예에 따른 대향 패널(200)은 도 1B 및 도 2에 도시한 실시예와 대부분 동일하지만 차광 부재(220) 위에 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부(OP)를 형성하는 예를 보여준다. 즉 중첩부(OP)는 차광 부재(220)와 그 위의 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0067] 중첩부(OP)에서 차광 부재(220) 위에 위치하는 제1 착색 필터(230_1)의 두께(B1)는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 두께(B0)보다 작을 수 있으며, 예를 들어 두께(B1)는 두께(B0)의 대략 30% 내지 대략 70% 정도일 수 있다. 중첩부(OP)에서 제2 착색 필터(230_2)의 두께(B2)도 제1 착색 필터(230_1)의 두께(B1)보다 작을 수 있으며, 예를 들어 두께(B0)의 대략 20% 내지 대략 50% 정도일 수 있다. 또한 제3 착색 필터(230_3)의 두께(B3)도 제2 착색 필터(230_2)의 두께(B2)보다 작을 수 있으며, 예를 들어 두께(B0)의 대략 10% 내지 대략 40% 정도일 수 있다.
- [0068] 중첩부(OP)를 이루는 착색 필터(230) 중 가장 위에 위치하는 제3 착색 필터(230_3)의 중첩폭(A3)은 예를 들어 대략 20 μ m 내지 대략 50 μ m일 수 있고, 그 밑의 제2 착색 필터(230_2)의 중첩폭(A2)은 중첩폭(A3)보다 크고 제1 착색 필터(230_1)의 중첩폭(A1)은 중첩폭(A2)보다 클 수 있다.
- [0069] 본 실시예에서 중첩부(OP) 위에 위치하는 투명 간격 부재(350)의 폭(A10)은 중첩부(OP)의 가장 위쪽에 위치하는 제3 착색 필터(230_3)의 중첩폭(A3)보다 작거나 같아 안정적으로 쌓여 있을 수 있다.
- [0070] 이 밖에 도 1B 및 도 2의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0071] 다음 도 4를 참조하면, 본 실시예에 따른 대향 패널(200)은 도 1B 및 도 2에 도시한 실시예와 대부분 동일하나 투명 간격 부재(350)가 중첩부(OP)와 중첩부(OP) 위에 위치하지 않고 화소의 투과 영역을 제외한 다른 곳, 예를 들어 차광 부재(220) 또는 박막 트랜지스터와 중첩하는 곳에 위치할 수 있다.
- [0072] 이 경우 차광 부재(220)과 복수의 착색 필터(230) 중 적어도 두 개가 중첩하는 중첩부(OP)의 윗면과 투명 간격 부재(350)의 윗면의 높이는 서로 다를 수도 있고 서로 실질적으로 동일할 수도 있다. 도 4에 도시한 바와 같이 중첩부(OP)의 윗면이 투명 간격 부재(350)의 윗면보다 높은 경우 중첩부(OP)는 그 위의 오버코트막(250) 등과 함께 메인 스페이스(CS_M)를 이루고, 투명 간격 부재(350)는 서브 스페이스(CS_S)를 이룰 수 있다. 이와 달리 중첩부(OP)의 윗면과 투명 간격 부재(350)의 윗면이 실질적으로 동일한 경우 동일한 스페이스(CS)로 기능할 수 있다.

- [0073] 이 밖에 도 1B 및 도 2의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0074] 다음 도 5를 참조하면, 본 실시예에 따른 대향 패널은 도 4에 도시한 실시예와 대부분 동일하지만 차광 부재(220) 위에 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부(OP)를 형성하는 예를 보여준다. 즉 중첩부(OP)는 차광 부재(220)와 그 위의 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0075] 이 밖에 도 4의 실시예 및 도 3에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0076] 다음 도 6을 참조하면, 본 실시예에 따른 대향 패널은 도 4에 도시한 실시예와 대부분 동일하나 중첩부(OP)의 윗면이 투명 간격 부재(350)의 윗면보다 낮은 예를 보여준다. 이 경우 중첩부(OP)는 그 위의 오버코트막(250) 등과 함께 서브 스페이서(CS_S)를 이루고, 투명 간격 부재(350)는 메인 스페이서(CS_M)를 이룰 수 있다. 이와 달리 중첩부(OP)의 윗면과 투명 간격 부재(350)의 윗면이 실질적으로 동일한 경우 동일한 스페이서(CS)로 기능할 수 있다.
- [0077] 다음 도 7을 참조하면, 본 실시예에 따른 대향 패널은 도 6에 도시한 실시예와 대부분 동일하지만 차광 부재(220) 위에 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부(OP)를 형성하는 예를 보여준다. 즉 중첩부(OP)는 차광 부재(220)와 그 위의 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0078] 이 밖에 도 6의 실시예 및 도 3에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0079] 다음 도 8A 및 도 8B를 참조하면, 본 실시예에 따른 대향 패널은 도 1B 및 도 2에 도시한 실시예와 대부분 동일하나 투명 필터(330) 및 투명 간격 부재(350)를 형성하지 않는다. 즉 백색 화소(PX_W)에는 별도의 투명 필터가 형성되어 있지 않으며 셀갭을 유지하기 위한 별도의 스페이서가 형성되지 않는다. 따라서 투명 필터 및 투명 간격 부재를 형성하기 위한 사진 공정이 생략될 수 있어 제조 공정이 더욱 단순화된다. 대신, 차광 부재(220) 및 복수의 착색 필터(230)의 적어도 두 개가 중첩하여 형성된 중첩부(OP)의 윗면이 주변보다 높게 형성되어 중첩부(OP) 및 그 위의 오버코트막(250)이 함께 셀갭을 유지하는 스페이서(CS)로 기능한다.
- [0080] 백색 화소(PX_W)의 투과 영역은 오버코트막(250)이 대부분 채울 수 있다. 따라서 백색 화소(PX_W)의 투과 영역에 위치하는 오버코트막(250)의 두께는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 두께와 실질적으로 동일하거나 두꺼울 수 있다. 또한 백색 화소(PX_W)의 투과 영역에 위치하는 오버코트막(250)의 두께는 착색 화소(PX_1, PX_2, PX_3)의 착색 필터(230) 위에 위치하는 오버코트막(250)의 두께보다 클 수 있다. 이에 따라 백색 화소(PX_W)에서 오버코트막(250)의 윗면의 높이는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터(230)의 윗면의 높이와 실질적으로 동일하거나 높을 수 있다.
- [0081] 백색 화소(PX_W)에서 오버코트막(250)의 윗면이 착색 화소(PX_1, PX_2, PX_3)에서 오버코트막(250)의 윗면보다 밑으로 쳐져 백색 화소(PX_W)의 셀갭이 착색 화소(PX_1, PX_2, PX_3)의 셀갭과 달라지는 것을 막기 위해 오버코트막(250)은 충분한 점도를 가지는 고평탄화 유기 물질을 포함할 수 있다.
- [0082] 다음 도 9를 참조하면, 본 실시예에 따른 대향 패널은 도 8A 및 도 8B에 도시한 실시예와 대부분 동일하나 차광 부재(220) 위에 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부(OP)를 형성하는 예를 보여준다. 즉 중첩부(OP)는 차광 부재(220)와 그 위의 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0083] 이 밖에 도 8A 및 도 8B의 실시예 및 도 3에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0084] 그러면 본 발명의 한 실시예에 따른 액정 표시 패널이 포함하는 박막 트랜지스터 패널(100)의 구체적인 구조에 대해 도 1A와 함께 도 10A, 도 10B, 도 11 내지 도 37을 참조하여 설명한다.
- [0085] 도 10A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고, 도 10B, 도 11 내지 도 37은 각각 도 10A에 도시한 액정 표시 패널을 X-X 선을 따라 잘라 도시한 단면도이고, 도 34A는 본 발명의 한 실시예에 따른 액정 표시 패널의 배치도이고, 도 34B, 도 35 내지 도 37은 각각 도 34A에 도시한 액정 표시 패널을 XXXIV-XXXIV

선을 따라 잘라 도시한 단면도이다.

- [0086] 도 10A 및 도 10B를 참조하면, 본 발명의 한 실시예에 따른 박막 트랜지스터 패널(100)은 기판(110) 위에 위치하는 복수의 박막 트랜지스터 및 이와 연결된 화소 전극(191) 등을 포함한다.
- [0087] 기판(110)은 유리, 플라스틱 등의 절연 물질로 이루어질 수 있다.
- [0088] 기판(110) 위에는 게이트선을 포함하는 게이트 도전체(도시하지 않음)이 위치하고 그 위에 게이트 절연막(140)이 위치한다. 게이트 절연막(140)은 질화규소, 산화규소와 같은 무기 절연 물질을 포함할 수 있다.
- [0089] 게이트 절연막(140) 위에는 반도체층(도시하지 않음) 및 데이터 도전체가 위치한다. 데이터 도전체는 데이터 전압을 전달하는 복수의 데이터선(171)을 포함한다. 데이터선(171)은 대체로 이웃한 화소 사이를 뺄 수 있으나 이에 한정되는 것은 아니다. 도 10B는 데이터선(171)이 이웃한 화소 사이에 위치하는 예를 도시하고 있다. 데이터선(171)이 이웃한 화소 사이를 뺄 부분을 포함하는 경우 데이터선(171)은 박막 트랜지스터 패널(100) 또는 대향 패널(200)에 위치하는 차광 부재에 의해 가려질 수 있다.
- [0090] 박막 트랜지스터는 게이트선 및 데이터선(171)과 연결되어 있다.
- [0091] 데이터 도전체를 포함한 박막 트랜지스터 위에는 제1 보호막(180a)이 위치한다. 제1 보호막(180a)은 이 위치한다. 제1 보호막(180a)은 무기 절연 물질 또는 유기 절연 물질을 포함할 수 있다.
- [0092] 제1 보호막(180a) 위에는 복수의 착색 필터가 위치한다. 하나의 착색 화소(PX_1, PX_2, PX_3)에는 해당하는 색을 나타내는 착색 필터가 위치한다. 기판(110)의 일부 영역 위에는 복수의 착색 필터 중 적어도 두 개가 중첩되게 쌓여 함께 중첩부(OP)를 형성한다. 도 10B는 제1 착색 필터(230_1) 및 제2 착색 필터(230_2)의 두 착색 필터가 중첩하여 중첩부(OP)를 형성하는 예를 도시한다. 중첩부(OP)는 박막 트랜지스터, 게이트선, 데이터선(171), 대향 패널(200)의 차광 부재 등과 중첩하는 곳에 위치할 수 있으나 이에 한정되는 것은 아니다.
- [0093] 대향 패널(200) 또는 박막 트랜지스터 패널(100)에는 차광 부재가 위치할 수 있는데, 차광 부재가 박막 트랜지스터 패널(100)에 위치하는 경우 중첩부(OP)는 차광 부재와 중첩할 수 있다.
- [0094] 중첩부(OP)는 데이터선(171)과 중첩할 수도 있고 데이터선(171)에 인접할 수도 있다.
- [0095] 중첩부(OP)를 이루는 착색 필터 중 제2 착색 필터(230_2) 또는 그 위에 위치하는 착색 필터는 이웃한 착색 화소(PX_1, PX_2, PX_3)의 착색 필터와 연결되어 있을 수도 있고 도 10B에 도시한 바와 같이 이격되어 있을 수도 있다. 제1 착색 필터(230_1)는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 부분을 포함할 수 있다.
- [0096] 중첩부(OP)에서 제2 착색 필터(230_2)의 두께(D2)는 그 밑에 위치하는 제1 착색 필터(230_1)의 두께(D1)보다 작을 수 있다. 예를 들어 두께(D2)는 두께(D1)의 대략 30% 내지 대략 70% 정도일 수 있다. 나아가 중첩부(OP)를 구성하는 제n 착색 필터(230_n)의 두께는 바로 아래의 제(n-1) 착색 필터(230_(n-1))의 두께보다 작을 수 있고, 예를 들어 제(n-1) 착색 필터(230_(n-1))의 두께의 대략 30% 내지 대략 70%일 수 있다. 가장 밑에 위치하는 착색 필터의 두께는 대략 2.5um 내지 대략 4.0um일 수 있으나 이에 한정되지 않는다.
- [0097] 앞에서 설명한 실시예와 유사하게, 중첩부(OP)에서 제n 착색 필터(230_n)의 중첩 면적은 바로 아래의 제(n-1) 착색 필터(230_(n-1))의 중첩 면적보다 작거나 같을 수 있다. 또한 제n 착색 필터(230_n)의 제(n-1) 착색 필터(230_(n-1))와의 중첩 영역은 제(n-1) 착색 필터(230_(n-1))와 그 아래층의 중첩 영역 내부에 위치할 수 있다.
- [0098] 중첩부(OP)를 이루는 착색 필터 중 가장 위에 위치하는 착색 필터의 중첩폭은 예를 들어 대략 20um 내지 대략 50um일 수 있다. 도 10B에 도시한 실시예에서 제2 착색 필터(230_2)의 중첩폭(C2)은 대략 20um 내지 대략 50um일 수 있다.
- [0099] 착색 필터 및 제1 보호막(180a) 위에는 투명 필터(330) 및 투명 간격 부재(350)가 위치할 수 있다.
- [0100] 투명 필터(330)는 백색 화소(PX_W)의 투과 영역에 위치하는 부분을 포함하며 그 윗면은 착색 화소(PX_1, PX_2, PX_3)의 착색 필터의 윗면과 실질적으로 동일한 높이를 가질 수 있다. 이에 따라 기판(110) 윗면에 실질적으로 평탄화될 수 있고 백색 화소(PX_W)의 셀갭을 착색 화소(PX_1, PX_2, PX_3)의 셀갭과 실질적으로 동일하게 만들 수 있다. 이에 따라 액정 표시 패널을 측면에서 볼 때 색좌표가 틀어지는 것을 방지할 수 있다.
- [0101] 투명 간격 부재(350)는 도 10B에 도시한 바와 같이 복수의 착색 필터 중 적어도 두 개가 중첩되게 쌓여 형성된 복수의 중첩부(OP) 중 적어도 하나 위에 위치할 수도 있고, 중첩부(OP) 외의 곳 중 화소의 투과 영역을 제외한

곳에 위치할 수도 있다. 특히 도 10B에 도시한 바와 같이 투명 간격 부재(350)가 중첩부(OP)와 중첩하는 곳에 위치하는 경우 중첩부(OP)와 투명 간격 부재(350)는 주변보다 높은 윗면을 가지고 돌출되어 메인 스페이스(CS_M)를 형성할 수 있다.

[0102] 투명 간격 부재(350)가 위치하지 않는 중첩부(OP)의 윗면은 메인 스페이스(CS_M)의 윗면보다는 낮으나 주변보다는 높게 돌출되어 서브 스페이스(CS_S)를 형성한다.

[0103] 투명 간격 부재(350)의 폭(C10)은 중첩부(OP)의 가장 위쪽에 위치하는 제2 착색 필터(230_2)의 중첩폭(C2)보다 작거나 같을 수 있다. 또한 투명 간격 부재(350)의 제2 착색 필터(203_2)와의 중첩 영역은 제2 착색 필터(203_2)와 그 바로 아래의 제1 착색 필터(230_1)와의 중첩 영역 내부에 위치할 수 있다.

[0104] 투명 간격 부재(350)와 투명 필터(330)는 동일한 공정에서 동일한 물질로 형성될 수 있다. 투명 간격 부재(350)와 투명 필터(330)는 투명한 유기 물질을 포함할 수 있으며, 예를 들어 아크릴계 수지 등을 포함할 수 있다.

[0105] 투명 간격 부재(350)의 두께(D10)와 투명 필터(330)의 두께(D11)는 서로 같을 수도 있고 서로 다를 수도 있다. 본 실시예에서는 투명 간격 부재(350)가 투명 필터(330)보다 더 높은 곳에 위치하므로 투명 간격 부재(350)의 두께(D10)는 투명 필터(330)의 두께(D11)보다 작을 수 있다. 본 발명의 다른 실시예에 따르면 하프톤(halftone)을 포함하는 광마스크를 이용해 투명 간격 부재(350)의 두께(D10)와 투명 필터(330)의 두께(D11)를 다르게 목표하여 형성할 수도 있다.

[0106] 제2 착색 필터(230_2), 투명 간격 부재(350) 및 투명 필터(330) 위에는 덮개막(capping layer)(80)이 위치할 수 있다. 덮개막(80)은 그 아래의 착색 필터 및 투명 필터(330)가 들뜨는 것을 방지하고 착색 필터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 액정 표시 패널의 구동 시 초래될 수 있는 잔상과 같은 불량을 방지할 수 있다.

[0107] 덮개막(80) 위에는 복수의 화소 전극(191) 및 차폐 전극(199)이 위치한다. 화소 전극(191)과 차폐 전극(199)은 IT0, IZO 등의 투명한 도전 물질을 포함할 수 있다.

[0108] 화소 전극(191)은 패터닝되어 복수의 가지 전극(도시하지 않음)을 포함하는 형태를 가질 수 있으나 이에 한정되는 것은 아니다. 화소 전극(191)은 덮개막(80), 제1 보호막(180a), 그리고 게이트 절연막(140)의 적어도 일부에 형성된 접촉 구멍(도시하지 않음)을 통해 박막 트랜지스터와 연결되어 데이터 전압을 인가받을 수 있다.

[0109] 차폐 전극(199)은 데이터선(171)을 덮는 부분을 포함할 수 있다. 차폐 전극(199)은 데이터선(171)으로부터의 전기장을 차폐하여 이웃한 화소 사이의 빛샘을 차단할 수 있다. 이에 따르면 데이터선(171)과 중첩하는 별도의 차광 부재를 형성할 필요가 없어 화소의 개구율 및 투과율을 높일 수 있다.

[0110] 이러한 박막 트랜지스터 패널(100)의 제조 방법에 대해 설명하면, 먼저 기판(110) 위에 금속 등을 적층하고 패터닝하여 게이트선을 포함하는 게이트 도전체를 형성한다.

[0111] 다음, 게이트 도전체 위에 게이트 절연막(140)을 적층하고, 그 위에 반도체층을 적층하고, 그 위에 금속 등을 적층하고 패터닝하여 데이터선(171)을 포함하는 데이터 도전체를 형성한다. 게이트 도전체, 반도체층, 그리고 데이터 도전체는 함께 복수의 박막 트랜지스터를 형성할 수 있다.

[0112] 다음, 박막 트랜지스터 위에 절연 물질을 적층하여 제1 보호막(180a)을 형성하고, 그 위에 복수의 착색 필터를 형성한다. 특히 도 10B에 도시한 바와 같이 복수의 착색 필터 중 적어도 두 개가 중첩하는 중첩부(OP)를 형성한다. 이때 착색 필터의 패터닝은 사진 공정을 이용할 수 있다.

[0113] 다음, 착색 필터 및 제1 보호막(180a) 위에 투명 유기 물질을 적층하고 패터닝하여 투명 필터(330) 및 투명 간격 부재(350)를 형성한다. 이때 패터닝은 하나의 광마스크를 이용한 사진 공정을 이용할 수 있다.

[0114] 다음, 기판(210) 전면에서 덮개막(80)을 적층한 후 덮개막(80), 제1 보호막(180a), 그리고 게이트 절연막(140)을 사진 식각 공정 등으로 패터닝하여 접촉 구멍을 형성한다.

[0115] 다음, 덮개막(80) 위에 IT0, IZO 등의 투명 도전 물질을 적층하고 패터닝하여 복수의 화소 전극(191) 및 차폐 전극(199)을 형성한다.

[0116] 이와 같이 본 발명의 실시예에 따르면 메인 스페이스(CS_M)를 이루는 투명 간격 부재(350)와 백색 화소(PX_W)의 투명 필터(330)를 하나의 사진 공정을 통해 동시에 형성하므로 광마스크 및 사진 공정의 추가가 없어 공정을 단

순히 할 수 있고 공정 시간 및 공정 비용을 줄일 수 있다. 앞에서 설명한 바와 같이 투명 필터(330)는 백색 화소(PX_W)의 셀궤를 착색 화소(PX_1, PX_2, PX_3)의 셀궤에 동등한 정도로 만들어 측면에서의 색차표 변화를 막아 표시 품질을 높일 수 있다.

[0117] 나아가 본 발명의 실시예에 따르면 차광 부재(220) 및 복수의 착색 필터 중 적어도 두 개를 중첩하여 복수의 중첩부(OP)를 형성하고 그 중 일부에 투명 간격 부재(350)를 형성하므로 높이가 다른 메인 스페이서(CS_M)와 서브 스페이서(CS_S) 모두를 추가 공정 없이 용이하게 형성할 수 있고, 다양한 외부의 압력에도 액정 표시 패널의 셀궤를 안정적으로 유지할 수 있다.

[0118] 이와 같이 제조된 박막 트랜지스터 패널(100)은 별도로 제조된 대향 패널(200)과 합착되고, 액정 물질을 두 기판(110, 210) 사이에 주입하여 액정 표시 패널을 완성할 수 있다.

[0119] 다음 도 11을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 10A 및 도 10B에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0120] 중첩부에서 제2 착색 필터(230_2)의 두께(D2)는 그 아래의 제1 착색 필터(230_1) 또는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 제1 착색 필터(230_1)의 두께(D1)보다 작을 수 있으며, 예를 들어 두께(D2)는 두께(D1)의 대략 30% 내지 대략 70% 정도일 수 있다. 중첩부에서 제3 착색 필터(230_3)의 두께(D3)도 제2 착색 필터(230_2)의 두께(D2)보다 작을 수 있으며, 예를 들어 제1 착색 필터(230_1)의 두께(D1)의 대략 20% 내지 대략 50% 정도일 수 있다.

[0121] 중첩부를 이루는 착색 필터 중 가장 위에 위치하는 제3 착색 필터(230_3)의 중첩폭(C3)은 예를 들어 대략 20um 내지 대략 50um일 수 있고, 그 밑의 제2 착색 필터(230_2)의 중첩폭(C2)은 중첩폭(C3)보다 크다.

[0122] 본 실시예에서 중첩부 위에 위치하는 투명 간격 부재(350)의 폭(C10)은 중첩부의 가장 위쪽에 위치하는 제3 착색 필터(230_3)의 중첩폭(C3)보다 작거나 같아 안정적으로 쌓여 있을 수 있다.

[0123] 이 밖에 도 10A 및 도 10B의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.

[0124] 다음 도 12를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 10A 및 도 10B에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 12에 도시한 바와 같이 덮개막(80)은 투명 필터(330) 및 투명 간격 부재(350)의 아래에 위치하며 중첩부의 제2 착색 필터(230_2) 및 제1 보호막(180a) 위에 위치할 수 있다. 덮개막(80)은 그 아래의 착색 필터가 들뜨는 것을 방지하고 착색 필터로부터 유입되는 용제와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 액정 표시 패널의 구동 시 초래될 수 있는 잔상과 같은 불량을 방지할 수 있다.

[0125] 이에 따라 투명 필터(330) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.

[0126] 다음 도 13을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 12에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0127] 다음 도 14를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 10A 및 도 10B에 도시한 실시예와 대부분 동일하나 착색 필터와 투명 필터(330) 사이에 위치하는 제2 보호막(180b)을 더 포함할 수 있다. 제2 보호막(180b)은 유기 절연 물질 또는 SiOC와 같은 무기 절연 물질 또는 유기 절연 물질과 무기 절연 물질의 화합물 등으로 만들어질 수 있다. 제2 보호막(180b)의 유전 상수는 3.5 이하일 수 있으나 이에 한정되는 것은 아니다.

[0128] 제2 보호막(180b)은 데이터선(171)을 덮는 부분을 포함한다. 제2 보호막(180b)은 도 14에 도시한 바와 같이 기판(110) 전면에 형성되어 있을 수도 있고 데이터선(171)을 덮도록 일부분에만 형성되어 있을 수도 있다. 제2 보호막(180b)은 데이터선(171)과 이웃한 화소의 화소 전극 또는 대향 전극 사이의 기생 정전 용량을 낮춰 데이터선(171)의 신호 지연을 줄일 수 있다.

[0129] 제2 보호막(180b)의 점도는 적절히 조절되어 기판(110)의 상에서의 평탄도를 조절할 수 있다. 백색 화소(PX_W)의 투과 영역에서 제2 보호막(180b)의 윗면의 높이는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에서 제2 보호

막(180b) 윗면의 높이보다 낮을 수 있으며, 그 높이차는 제2 보호막(180b)의 점도에 따라 다를 수 있다.

- [0130] 본 실시예에서 가장 밑에 위치하는 착색 필터의 두께는 대략 1.5um 내지 대략 2.5um일 수 있으나 이에 한정되지 않는다.
- [0131] 본 실시예에 따르면 제2 보호막(180b) 위에 투명 필터(330) 및 투명 간격 부재(350)가 위치한다.
- [0132] 투명 필터(330)는 백색 화소(PX_W)의 투과 영역에 위치하는 부분을 포함한다. 투명 필터(330)는 제2 보호막(180b)의 윗면의 높이가 낮은 부분에 위치하여 제2 보호막(180b)의 높이차를 보상할 수 있다. 제2 보호막(180b)의 점도를 조절하여 위치에 따른 높이차를 어느 정도 줄일 수 있으나 백색 화소(PX_W)에서의 제2 보호막(180b)의 윗면의 높이가 상대적으로 낮을 수 있다. 본 실시예에 따르면 백색 화소(PX_W)의 투과 영역에 투명 필터(330)를 형성하므로 착색 화소(PX_1, PX_2, PX_3)에서 제2 보호막(180b)과 착색 필터(230)의 두께의 합은 백색 화소(PX_W)에서 제2 보호막(180b)과 투명 필터(330)의 두께의 합과 유사하거나 실질적으로 동일할 수 있다. 즉, 착색 화소(PX_1, PX_2, PX_3)에서 제2 보호막(180b)의 윗면의 높이와 백색 화소(PX_W)에서 투명 필터(330)의 윗면의 높이는 대략 유사하여 전체적으로 평탄도가 향상될 수 있다.
- [0133] 이에 따라 백색 화소(PX_W)의 셀갭이 착색 화소(PX_1, PX_2, PX_3)의 셀갭과 유사하거나 실질적으로 동일할 수 있다. 그러면 액정 표시 패널을 측면에서 볼 때 색좌표가 틀어지는 것을 방지할 수 있다. 특히 본 실시예에 따르면 점도 조절이 용이한 제2 보호막(180b)을 사용하면서 투명 간격 부재(350)와 동시에 형성되는 투명 필터(330)를 백색 화소(PX_W)에 형성하므로 전체적인 평탄도 조절이 더욱 용이해진다.
- [0134] 본 실시예에서 덮개막(80)은 생략될 수도 있다.
- [0135] 이 밖에 도 10A 및 도 10B의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0136] 다음 도 15를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 14에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0137] 이 밖에 도 14 및 도 11의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0138] 다음 도 16을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 14에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 16에 도시한 바와 같이 덮개막(80)은 제2 보호막(180b) 아래에 위치하며 중첩부의 제2 착색 필터(230_2) 및 제1 보호막(180a) 위에 위치할 수 있다. 덮개막(80)은 그 아래의 착색 필터가 들뜨는 것을 방지하고 착색 필터로부터 유입되는 용제와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 액정 표시 패널의 구동 시 초래될 수 있는 잔상과 같은 불량을 방지할 수 있다.
- [0139] 이에 따라 투명 필터(330) 및 제2 보호막(180b) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.
- [0140] 다음 도 17을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 16에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0141] 이 밖에 도 16 및 도 11의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0142] 다음 도 18을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 10에 도시한 실시예와 대부분 동일하나 투명 간격 부재(350)가 중첩부 위에 위치하지 않고 화소의 투과 영역을 제외한 다른 곳, 예를 들어 차광 부재, 박막 트랜지스터, 게이트선, 데이터선(171) 등의 신호선과 중첩하는 곳에 위치할 수 있다.
- [0143] 이 경우 복수의 착색 필터(230) 중 적어도 두 개가 중첩하는 중첩부의 윗면과 투명 간격 부재(350)의 윗면의 높이는 서로 다를 수도 있고 서로 실질적으로 동일할 수도 있다. 도 18에 도시한 바와 같이 중첩부의 윗면이 투명 간격 부재(350)의 윗면보다 높은 경우 중첩부는 그 위의 덮개막(80) 등과 함께 메인 스페이서(CS_M)를 이루고, 투명 간격 부재(350)는 서브 스페이서(CS_S)를 이룰 수 있다. 이와 달리 중첩부의 윗면과 투명 간격 부재(350)의 윗면이 실질적으로 동일한 경우 동일한 스페이서(CS)로 기능할 수 있다.

- [0144] 다음 도 19를 참조하면, 본 실시예에 따른 대향 패널은 도 18에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0145] 이 밖에 도 18의 실시예 및 도 11에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0146] 다음 도 20을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 18에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 20에 도시한 바와 같이 덮개막(80)은 투명 필터(330) 및 투명 간격 부재(350) 아래에 위치하며 착색 필터(230) 및 제1 보호막(180a) 위에 위치할 수 있다. 덮개막(80)은 그 아래의 착색 필터(230)가 들뜨는 것을 방지하고 착색 필터(230)로부터 유입되는 용제와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 액정 표시 패널의 구동 시 초래될 수 있는 잔상과 같은 불량을 방지할 수 있다.
- [0147] 이에 따라 투명 필터(330) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.
- [0148] 다음 도 21을 참조하면, 본 실시예에 따른 대향 패널은 도 20에 도시한 실시예와 대부분 동일하지만 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0149] 이 밖에 도 20의 실시예 및 도 11에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0150] 다음 도 22를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 18에 도시한 실시예와 대부분 동일하나 착색 필터(230)와 투명 필터(330) 사이에 위치하는 제2 보호막(180b)을 더 포함할 수 있다. 제2 보호막(180b)은 유기 절연 물질 또는 SiOC와 같은 무기 절연 물질 또는 유기 절연 물질과 무기 절연 물질의 화합물 등으로 만들어질 수 있다. 제2 보호막(180b)의 유전 상수는 3.5 이하일 수 있으나 이에 한정되는 것은 아니다.
- [0151] 본 실시예에서 덮개막(80)은 생략될 수도 있다.
- [0152] 이 밖에 도 18 및 도 14에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0153] 다음 도 23을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 22에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0154] 이 밖에 도 22 및 도 11의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0155] 다음 도 24를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 22에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 24에 도시한 바와 같이 덮개막(80)은 제2 보호막(180b) 아래에 위치하며 착색 필터(230) 및 제1 보호막(180a) 위에 위치할 수 있다. 덮개막(80)은 그 아래의 착색 필터(230)가 들뜨는 것을 방지하고 착색 필터(230)로부터 유입되는 용제와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 액정 표시 패널의 구동 시 초래될 수 있는 잔상과 같은 불량을 방지할 수 있다.
- [0156] 이에 따라 투명 필터(330) 및 제2 보호막(180b) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.
- [0157] 다음 도 25를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 24에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0158] 이 밖에 도 24 및 도 11의 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.
- [0159] 다음 도 26을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 18에 도시한 실시예와 대부분 동일하나 중첩부의 윗면이 투명 간격 부재(350)의 윗면보다 낮은 예를 보여준다. 이 경우 중첩부는 그 위의 덮개막

(80) 등과 함께 서브 스페이스(CS_S)를 이루고, 투명 간격 부재(350)는 메인 스페이스(CS_M)를 이룰 수 있다. 이와 달리 중첩부의 윗면과 투명 간격 부재(350)의 윗면이 실질적으로 동일한 경우 동일한 스페이스(CS)로 기능할 수 있다.

[0160] 다음 도 27을 참조하면, 본 실시예에 따른 대향 패널은 도 26에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0161] 이 밖에 도 26의 실시예 및 도 11에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.

[0162] 다음 도 28을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 26에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 28에 도시한 바와 같이 덮개막(80)은 투명 필터(330) 및 투명 간격 부재(350) 아래에 위치하며 착색 필터(230) 및 제1 보호막(180a) 위에 위치할 수 있다. 이에 따라 투명 필터(330) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.

[0163] 다음 도 29를 참조하면, 본 실시예에 따른 대향 패널은 도 28에 도시한 실시예와 대부분 동일하지만 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0164] 이 밖에 도 28의 실시예 및 도 11에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.

[0165] 다음 도 30을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 26에 도시한 실시예와 대부분 동일하나 착색 필터(230)와 투명 필터(330) 사이에 위치하는 제2 보호막(180b)을 더 포함할 수 있다. 본 실시예에서 덮개막(80)은 생략될 수도 있다.

[0166] 이 밖에 도 26 및 도 14에 도시한 실시예에 대한 여러 특징 및 효과가 본 실시예에도 동일하게 적용될 수 있으며 동일한 설명은 생략한다.

[0167] 다음 도 31을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 30에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0168] 다음 도 32를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 30에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 32에 도시한 바와 같이 덮개막(80)은 제2 보호막(180b) 아래에 위치하며 착색 필터(230) 및 제1 보호막(180a) 위에 위치할 수 있다. 이에 따라 투명 필터(330) 및 제2 보호막(180b) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.

[0169] 다음 도 33을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 32에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.

[0170] 다음 도 34A 및 도 34B를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 14에 도시한 실시예와 대부분 동일하나 투명 필터(330) 및 투명 간격 부재(350)를 형성하지 않는다. 즉 백색 화소(PX_W)에는 별도의 투명 필터가 형성되어 있지 않으며 셀갭을 유지하기 위한 별도의 스페이스가 형성되지 않는다. 따라서 투명 필터 및 투명 간격 부재를 형성하기 위한 사진 공정이 생략될 수 있어 제조 공정이 더욱 단순화된다. 대신, 서로 다른 착색 필터의 적어도 두 개가 중첩하여 형성된 중첩부의 윗면이 주변보다 높게 형성되어 중첩부 및 그 위의 제2 보호막(180b)과 덮개막(80) 등과 함께 셀갭을 유지하는 스페이스(CS)로 기능한다.

[0171] 백색 화소(PX_W)의 투과 영역은 제2 보호막(180b)이 대부분 채울 수 있다. 따라서 백색 화소(PX_W)의 투과 영역에 위치하는 제2 보호막(180b)의 두께는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터의 두께와 실질적으로 동일하거나 두꺼울 수 있다. 또한 백색 화소(PX_W)의 투과 영역에 위치하는 제2 보호막(180b)의 두께는 착색 화소(PX_1, PX_2, PX_3)의 착색 필터 위에 위치하는 제2 보호막(180b)의 두께보다 클 수 있다. 이에 따라 백색 화소(PX_W)에서 제2 보호막(180b)의 윗면의 높이는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에 위치하는 착색 필터의 윗면의 높이와 실질적으로 동일하거나 높을 수 있다.

- [0172] 백색 화소(PX_W)에서 제2 보호막(180b)의 윗면이 착색 화소(PX_1, PX_2, PX_3)에서 제2 보호막(180b)의 윗면보다 밑으로 처져 백색 화소(PX_W)의 셀갭이 착색 화소(PX_1, PX_2, PX_3)의 셀갭과 달라지는 것을 막기 위해 제2 보호막(180b)은 충분한 점도를 가지는 고평탄화 유기 물질을 포함할 수 있다.
- [0173] 다음 도 35를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 34A 및 도 34B에 도시한 실시예와 대부분 동일하나 세 개의 서로 다른 색의 착색 필터가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉, 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0174] 다음 도 36을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 3A 및 도 34B에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 36에 도시한 바와 같이 덮개막(80)은 제2 보호막(180b) 아래에 위치하며 중첩부의 제2 착색 필터(230_2) 및 제1 보호막(180a) 위에 위치할 수 있다. 이에 따라 제2 보호막(180b) 위에 복수의 화소 전극(191) 및 차폐 전극(199)이 위치할 수 있다.
- [0175] 다음 도 37을 참조하면, 본 실시예에 따른 대향 패널은 도 36에 도시한 실시예와 대부분 동일하지만 세 개의 서로 다른 색의 착색 필터(230)가 중첩하여 중첩부를 형성하는 예를 보여준다. 즉 중첩부는 제1 착색 필터(230_1), 그 위의 제2 착색 필터(230_2), 그리고 그 위의 제3 착색 필터(230_3)를 포함할 수 있다.
- [0176] 그러면 본 발명의 한 실시예에 따른 액정 표시 패널에 대하여 도 38 내지 도 44를 참조하여 설명한다. 앞에서 설명한 실시예와 동일한 구성 요소에 대해서는 동일한 도면 부호를 부여하고, 동일한 설명은 생략하며 차이점을 중심으로 설명한다.
- [0177] 도 38은 본 발명의 한 실시예에 따른 액정 표시 패널의 이웃한 세 화소에 대한 배치도이고, 도 39 내지 도 44는 각각 도 38에 도시한 액정 표시 패널을 XXXIX-XXXIX 선을 따라 잘라 도시한 단면도이다.
- [0178] 본 실시예에 따른 액정 표시 패널은 앞에서 설명한 여러 실시예와 대부분 동일하나 착색 필터의 위치 및 구조 등이 다를 수 있다.
- [0179] 도 38을 참조하면, 차광 부재(220)의 개구부에 의해 착색 화소(PX_1 PX_2, PX_3) 및 백색 화소(PX_W)의 투과 영역이 정의될 수 있다. 본 발명의 실시예에 따르면 백색 화소(PX_W)의 투과 영역 안에도 착색 필터(230)가 위치한다. 백색 화소(PX_W)의 투과 영역 안에 위치하는 착색 필터(230)는 착색 화소(PX_1 PX_2, PX_3)에 위치하는 착색 필터(230)와 구별하여 백색내 착색 필터(color filter in white)(230_W1, 230_W2, 230_W3)라 한다. 도 38은 하나의 백색 화소(PX_W) 내에 서로 다른 세 착색 필터(230_W1, 230_W2, 230_W3)가 위치하는 예를 도시하나 이에 한정되지 않고 두 개의 서로 다른 착색 필터가 위치할 수도 있다.
- [0180] 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 평면상 모양 및 단면상 구조는 다양하게 설정될 수 있다. 도 38을 참조하면, 본 발명의 한 실시예에 따른 백색내 착색 필터(230_W1, 230_W2, 230_W3)는 서로 중첩하지 않고 가로 방향 또는 세로 방향으로 길게 뻗는 부분 및 적어도 일부가 서로 중첩하는 부분을 포함할 수 있다. 특히 각 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 길게 연장된 방향은 백색 화소(PX_W)의 장변이 뻗는 방향과 나란하지 않을 수 있다. 즉, 도 38에 도시한 실시예와 같이 백색 화소(PX_W)가 가로 방향보다 세로 방향으로 더 긴 경우 백색내 착색 필터(230_W1, 230_W2, 230_W3) 각각이 뻗는 방향은 대략 가로 방향일 수 있다. 또한 복수의 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 길게 뻗는 방향은 서로 나란할 수 있다.
- [0181] 하나의 백색 화소(PX_W)에 위치하는 복수의 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 적어도 두 개가 서로 중첩하는 부분은 앞에서 설명한 여러 실시예에 따른 액정 표시 패널의 중첩부와 유사하다.
- [0182] 도 38 내지 도 40을 참조하여 착색 필터(230) 및 차광 부재(220)가 대향 패널(200)에 위치하는 예에 대해 먼저 설명한다.
- [0183] 기관(210) 위에 개구부를 포함하는 차광 부재(220)가 위치하고, 그 위에 복수의 착색 필터(230)가 위치한다. 앞에서 설명한 바와 같이 백색 화소(PX_W)의 투과 영역 안에 적어도 두 개의 착색 필터(230)가 형성되어 백색내 착색 필터(230_W1, 230_W2, 230_W3)를 구성한다. 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 적어도 두 개가 서로 중첩하는 부분을 앞선 실시예의 중첩부와 구별하여 백색내 중첩부(WOP)라 한다. 백색내 중첩부(WOP) 중 가장 아래의 착색 필터는 제1 착색 필터(230_1)라 하고, 그 위의 n번째(n은 2 이상의 자연수)에 위치하는 착색 필터를 제n 착색 필터(230_n)라 한다. 백색내 중첩부(WOP)를 이루는 착색 필터의 중첩 영역의 면적 및 두께 등은 앞에서 설명한 바와 동일하므로 여기서 상세한 설명은 생략한다.
- [0184] 백색내 중첩부(WOP)은 각 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 서로 중첩하지 않고 길게 뻗는 부분과

연결되어 있을 수 있으며, 이에 따라 백색내 중첩부(WOP)의 안정성을 높일 수 있다.

- [0185] 착색 필터(230) 및 차광 부재(220) 위에 오버코트막(250)이 위치한다. 오버코트막(250)의 점도를 적절히 조절하여 기관(210) 상에서의 평탄도를 조절할 수 있다. 즉 오버코트막(250)의 점도를 적절히 낮추어 백색 화소(PX_W)의 투과 영역에서의 오버코트막(250)의 윗면의 높이를 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에서의 오버코트막(250)의 윗면의 높이를 실질적으로 동일하게 맞출 수 있다. 특히 백색 화소(PX_W)의 투과 영역에는 적어도 두 개의 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 위치하므로 백색 화소(PX_W) 안에서 오버코트막(250)의 윗면이 아래로 꺼지는 것을 방지할 수 있어 평탄도가 더욱 향상될 수 있다.
- [0186] 백색내 중첩부(WOP)와 그 위의 오버코트막(250)은 주변보다 높은 윗면을 가져 액정층(3)의 셀갭을 유지하는 스페이서(CS)를 형성할 수 있다. 따라서 별도의 스페이서를 형성할 필요가 없어 광마스크 수를 줄일 수 있다.
- [0187] 오버코트막(250) 위에는 대향 전극(270)이 위치한다. 대향 전극(270)은 패터닝되어 있을 수 있으며 스페이서를 형성하는 백색내 중첩부(WOP) 위에는 형성되어 있지 않을 수 있다.
- [0188] 도 40에 도시한 실시예는 도 39에 도시한 실시예와 대부분 동일하나 백색내 중첩부(WOP) 위에 간격 부재(370)가 더 위치한다. 백색내 중첩부(WOP), 그 위의 덮개막, 그리고 간격 부재(370)는 주변보다 높은 윗면을 가져 스페이서(CS)를 형성할 수 있다. 특히 도 39에 도시한 스페이서(CS)도 함께 형성하는 경우 도 40에 도시한 간격 부재(370)가 위치하는 스페이서(CS)는 상대적으로 높이가 높으므로 메인 스페이서로서 기능하고 도 48에 도시한 스페이서(CS)는 서브 스페이서로 기능할 수 있다.
- [0189] 본 실시예에 따르면 백색 화소(PX_W) 내부에 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 위치하므로 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 면적 등을 조절하여 백색 화소(PX_W)의 색좌표를 조절하기가 용이하다.
- [0190] 다음, 도 41 내지 도 44를 참조하여 착색 필터(230)가 박막 트랜지스터 패널(100)에 위치하는 예에 대해 설명한다. 이 경우 차광 부재(220)는 박막 트랜지스터 패널(100) 또는 대향 패널(200) 중 어느 곳에 위치할 수 있다.
- [0191] 박막 트랜지스터 패널(100)의 기관(110) 위에 게이트 도전체(도시하지 않음), 게이트 절연막(140), 반도체층(도시하지 않음)이 차례대로 위치하고, 그 위에 데이터선(171)을 포함하는 데이터 도전체가 위치한다. 데이터선(171)은 대체로 이웃한 화소 사이를 뺄 수 있으나 이에 한정되는 것은 아니다.
- [0192] 데이터 도전체 위에는 제1 보호막(180a)이 위치한다. 제1 보호막(180a)은 이 위치한다.
- [0193] 제1 보호막(180a) 위에는 복수의 착색 필터(230)가 위치한다. 앞에서 설명한 바와 같이 백색 화소(PX_W)의 투과 영역 안에 적어도 두 개의 착색 필터(230)가 형성되어 백색내 착색 필터(230_W1, 230_W2, 230_W3)를 구성한다. 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 적어도 두 개가 서로 중첩하는 부분, 즉 백색내 중첩부(WOP)라 한다. 백색내 중첩부(WOP) 중 가장 아래의 착색 필터는 제1 착색 필터(230_1)라 하고, 그 위의 n번째(n은 2 이상의 자연수)에 위치하는 착색 필터를 제n 착색 필터(230_n)라 한다. 백색내 중첩부(WOP)를 이루는 착색 필터의 중첩 영역의 면적 및 두께 등은 앞에서 설명한 바와 동일하므로 여기서 상세한 설명은 생략한다.
- [0194] 본 실시예에서도 백색내 중첩부(WOP)은 각 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 서로 중첩하지 않고 길게 뻗는 부분과 연결되어 있을 수 있으며, 이에 따라 백색내 중첩부(WOP)의 안정성을 높일 수 있다.
- [0195] 착색 필터(230) 위에는 유기 물질을 포함하는 제2 보호막(180b)이 위치할 수 있다. 제2 보호막(180b)의 점도는 적절히 조절되어 기관(110)의 상에서의 평탄도를 조절할 수 있다. 특히 본 실시예에 따르면 백색 화소(PX_W)의 투과 영역 내부에 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 형성되어 있으므로 별도의 백색 필터가 형성되지 않은 백색 화소(PX_W)의 투과 영역에서 제2 보호막(180b)의 윗면이 아래에 꺼지지 않는다. 즉, 백색 화소(PX_W)의 투과 영역에서의 제2 보호막(180b)의 윗면의 높이는 착색 화소(PX_1, PX_2, PX_3)의 투과 영역에서 제2 보호막(180b) 윗면의 높이와 대략 동일할 수 있어 기관(110) 상 평탄도를 향상시킬 수 있다.
- [0196] 백색 화소(PX_W) 내부에 백색내 착색 필터(230_W1, 230_W2, 230_W3)가 위치하므로 백색내 착색 필터(230_W1, 230_W2, 230_W3)의 면적 등을 조절하여 백색 화소(PX_W)의 색좌표를 조절하기가 용이하다.
- [0197] 제2 보호막(180b) 위에는 덮개막(80)이 위치할 수 있다. 이와 달리 덮개막(80)은 생략될 수도 있다.
- [0198] 덮개막(80) 위에는 복수의 화소 전극(191)이 위치한다.
- [0199] 백색내 중첩부(WOP)와 그 위의 오버코트막(250)은 주변보다 높은 윗면을 가져 액정층(3)의 셀갭을 유지하는 스페이서(CS)를 형성할 수 있다. 따라서 별도의 스페이서를 형성할 필요가 없어 광마스크 수를 줄일 수 있다.

[0200] 다음 도 42를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 41에 도시한 실시예와 대부분 동일하나 덮개막(80)의 위치가 다를 수 있다. 예를 들어 도 42에 도시한 바와 같이 덮개막(80)은 착색 필터(230) 위 및 제2 보호막(180b)의 아래에 위치할 수 있다.

[0201] 다음 도 43을 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 42에 도시한 실시예와 대부분 동일하나 백색내 증착부(WOP) 위에 간격 부재(370)가 더 위치할 수 있다. 백색내 증착부(WOP), 그 위의 덮개막(80), 제2 보호막(180b), 그리고 간격 부재(370)는 주변보다 높은 윗면을 가져 스페이서(CS)를 형성할 수 있다. 특히 도 42에 도시한 스페이서(CS)도 함께 형성하는 경우 도 43에 도시한 간격 부재(370)가 위치하는 스페이서(CS)는 상대적으로 높이가 높으므로 메인 스페이서로서 기능하고 도 42에 도시한 스페이서(CS)는 서브 스페이서로 기능할 수 있다.

[0202] 다음 도 44를 참조하면, 본 실시예에 따른 박막 트랜지스터 패널(100)은 도 41에 도시한 실시예와 대부분 동일하나 백색내 증착부(WOP) 위에 간격 부재(370)가 더 위치할 수 있다. 백색내 증착부(WOP), 그 위의 덮개막(80), 제2 보호막(180b), 그리고 간격 부재(370)는 주변보다 높은 윗면을 가져 스페이서(CS)를 형성할 수 있다. 특히 도 41에 도시한 스페이서(CS)도 함께 형성하는 경우 도 44에 도시한 간격 부재(370)가 위치하는 스페이서(CS)는 상대적으로 높이가 높으므로 메인 스페이서로서 기능하고 도 41에 도시한 스페이서(CS)는 서브 스페이서로 기능할 수 있다.

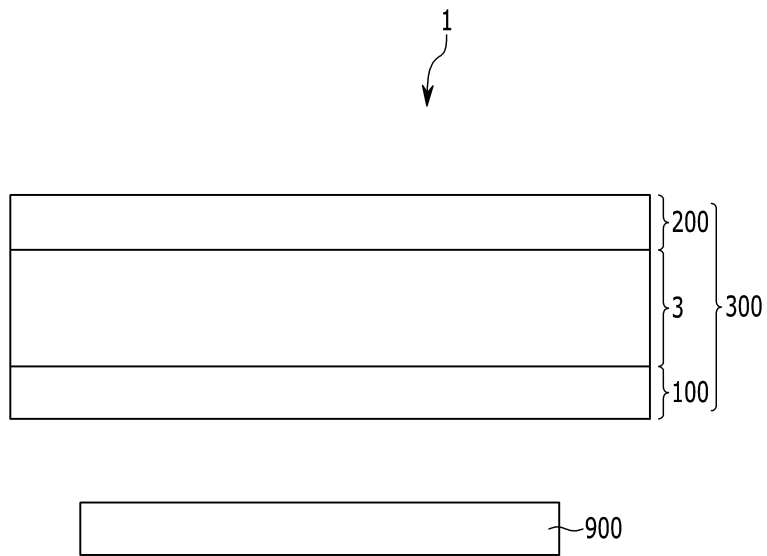
[0203] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

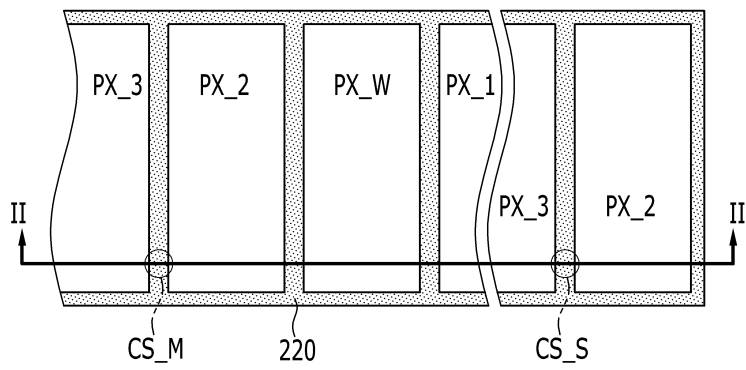
[0204] 80: 덮개막
100: 박막 트랜지스터 패널
110, 210: 기판
121: 게이트선
140: 게이트 절연막
171: 데이터선
180a, 180b: 보호막
191: 화소 전극
200: 대향 패널
220: 차광 부재
230: 착색 부재
270: 대향 전극
350: 투명 간격 부재
370: 간격 부재

도면

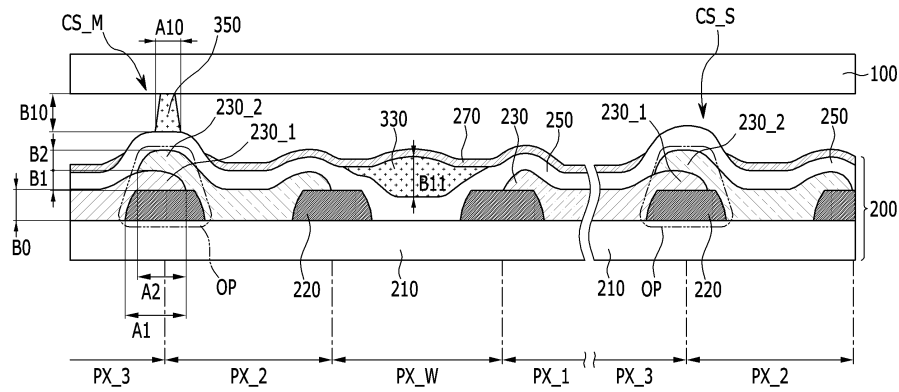
도면1a



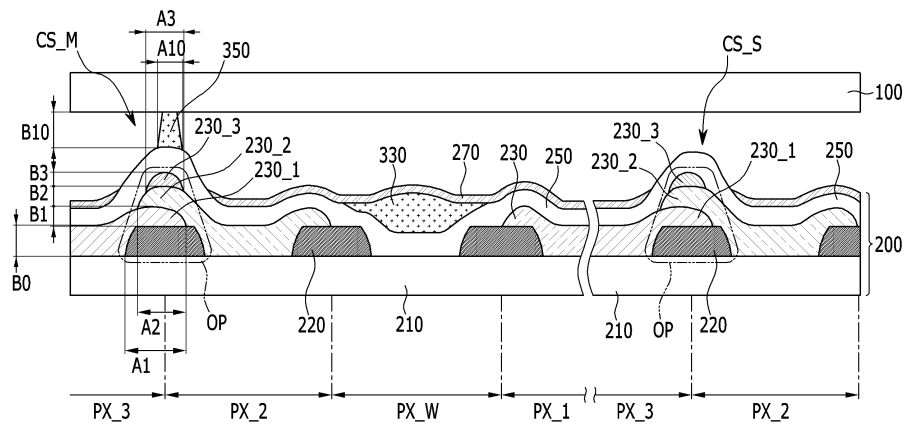
도면1b



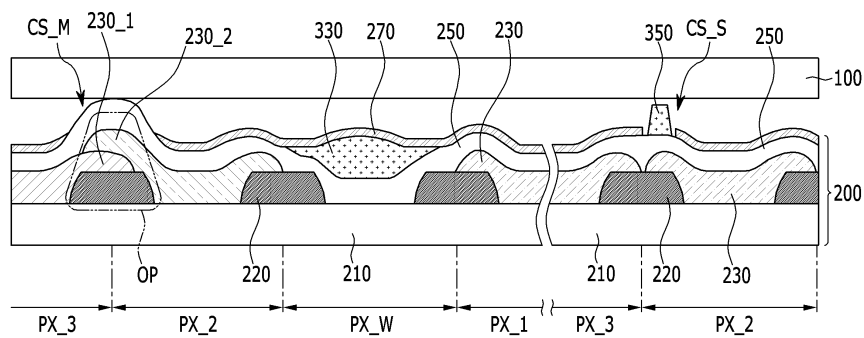
도면2



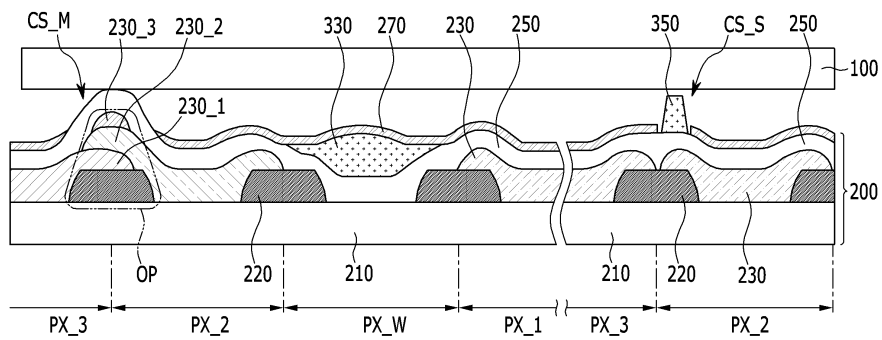
도면3



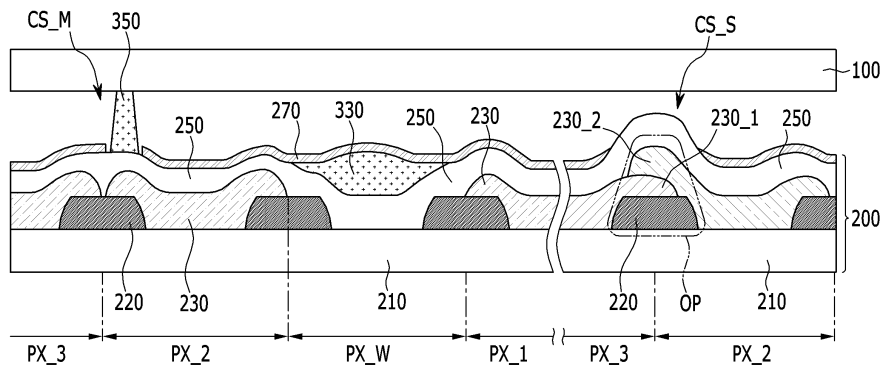
도면4



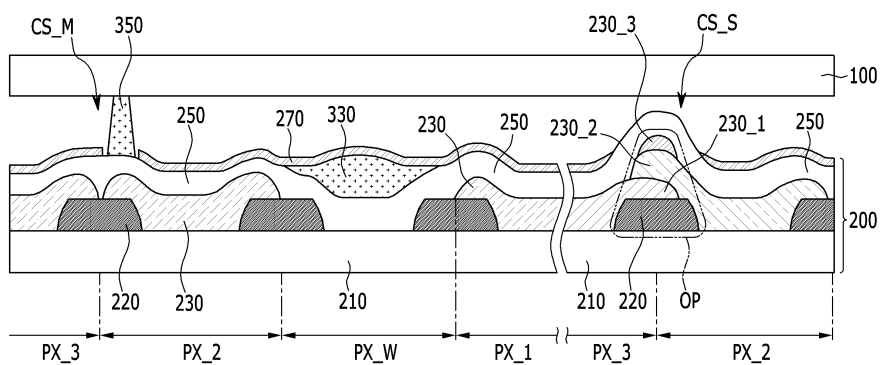
도면5



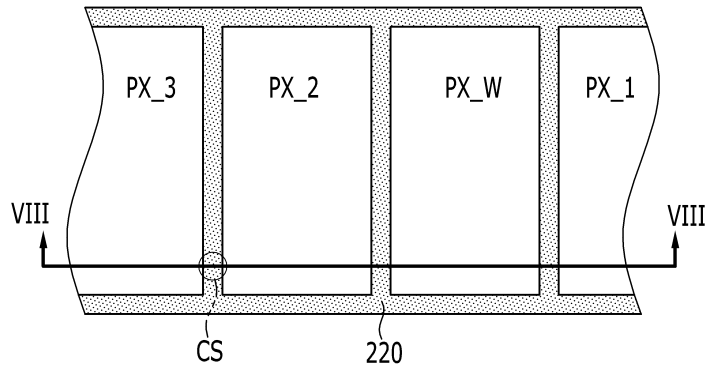
도면6



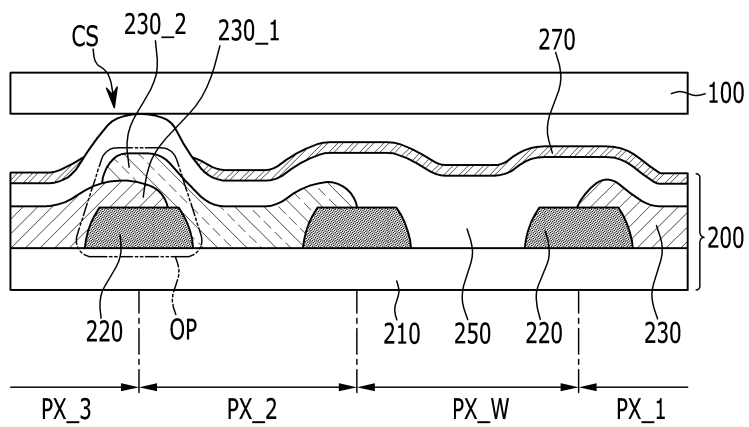
도면7



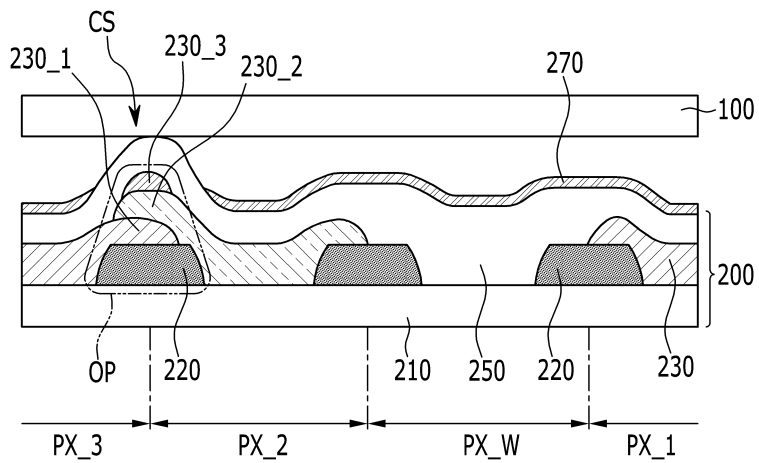
도면8a



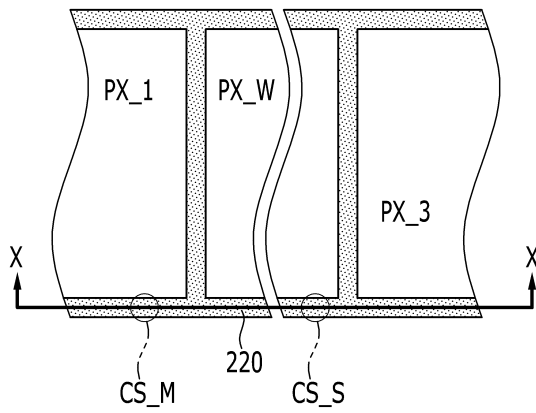
도면8b



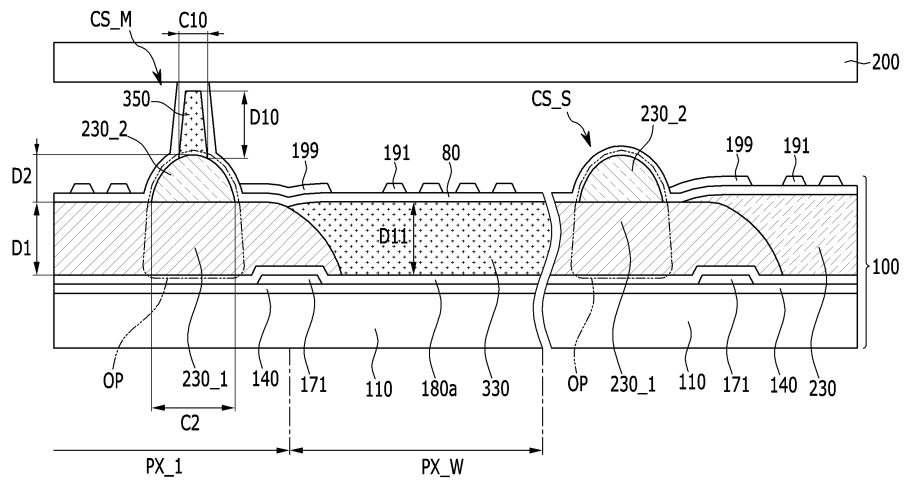
도면9



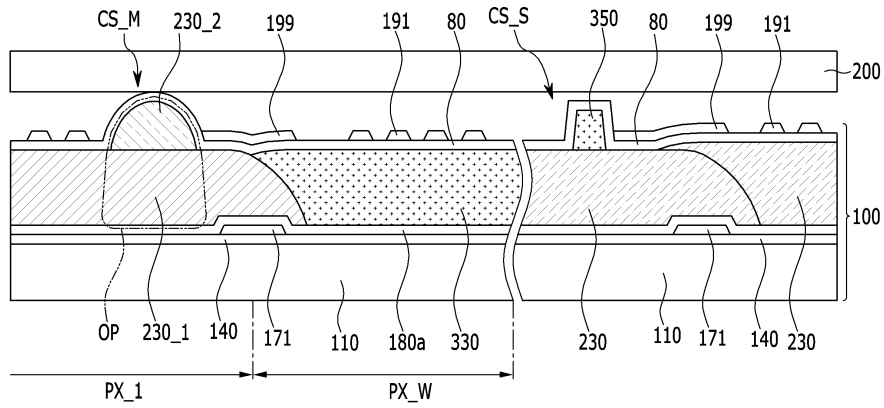
도면10a



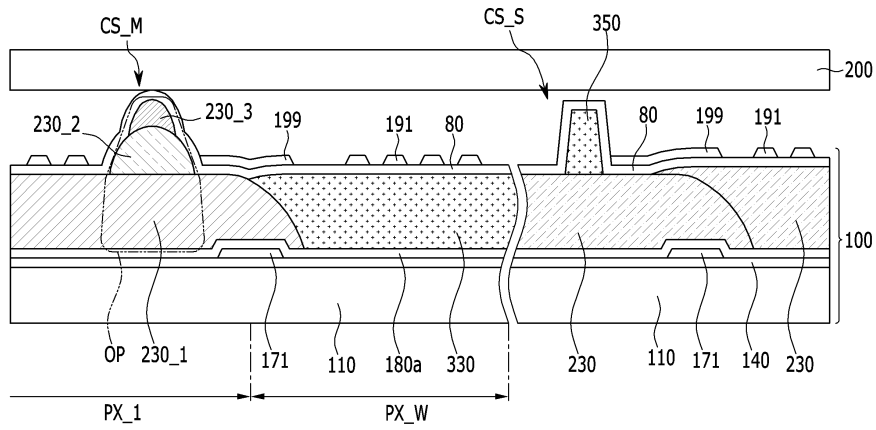
도면10b



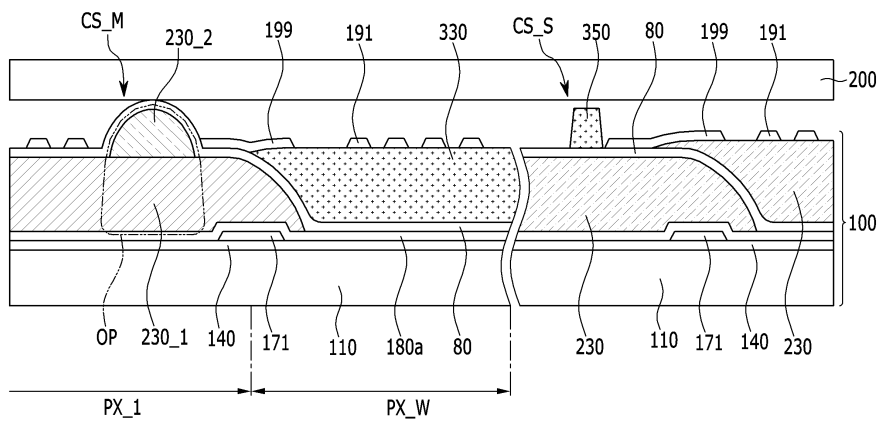
도면18



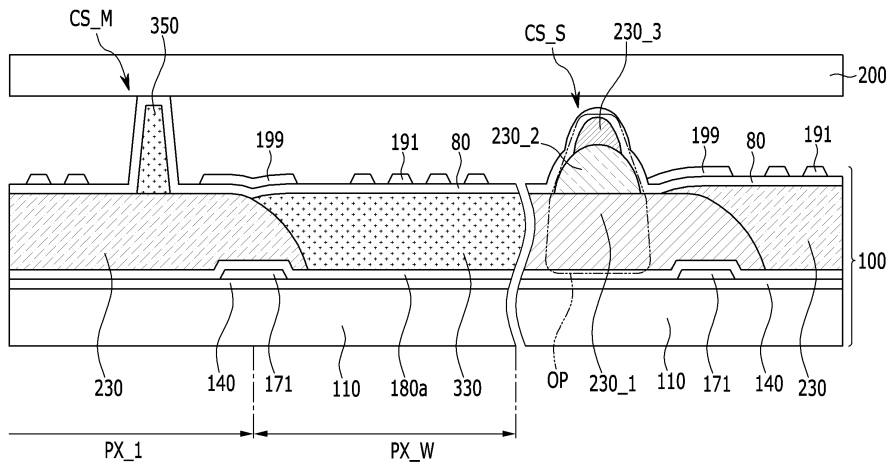
도면19



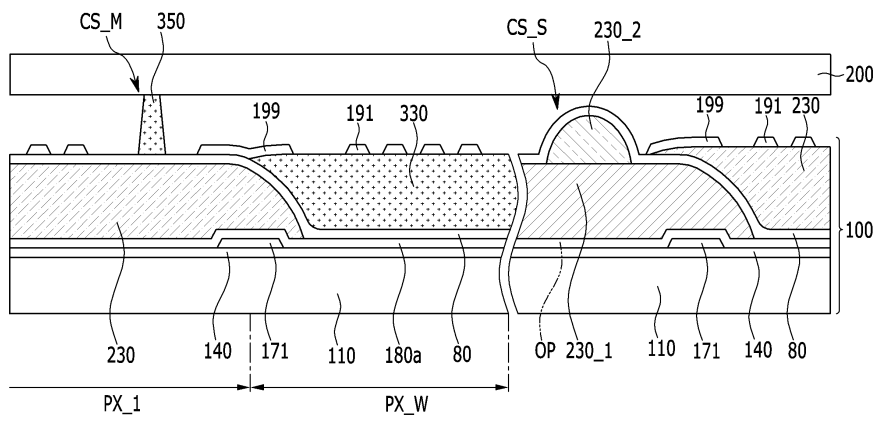
도면20



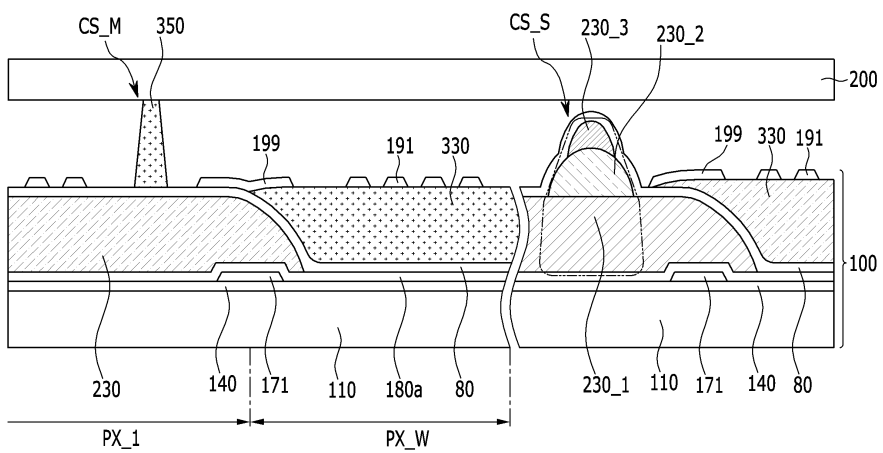
도면27



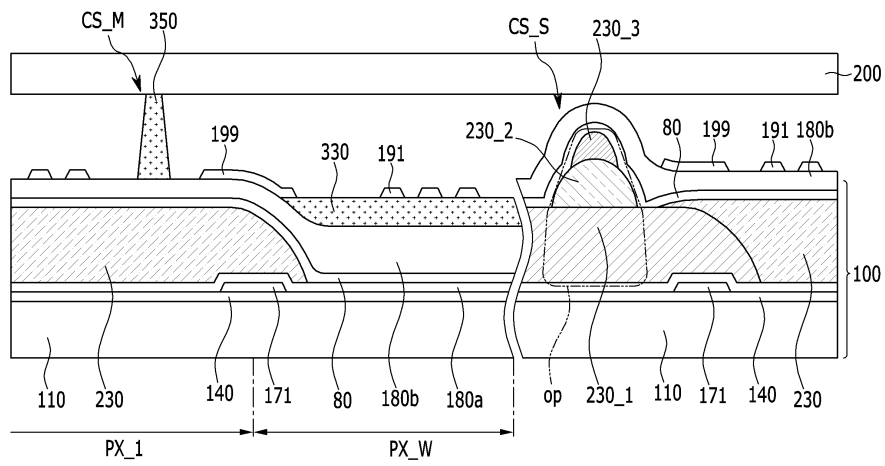
도면28



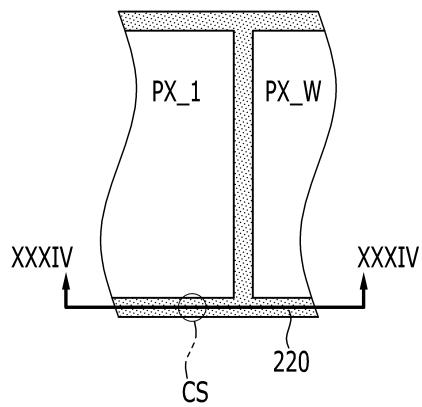
도면29



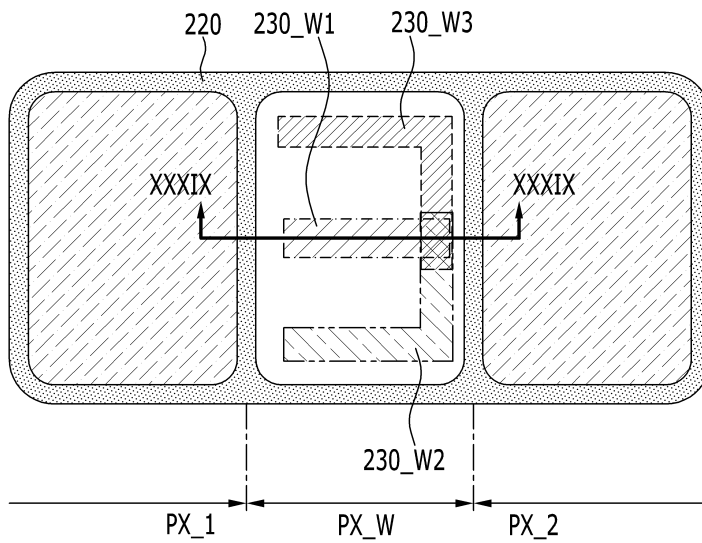
도면33



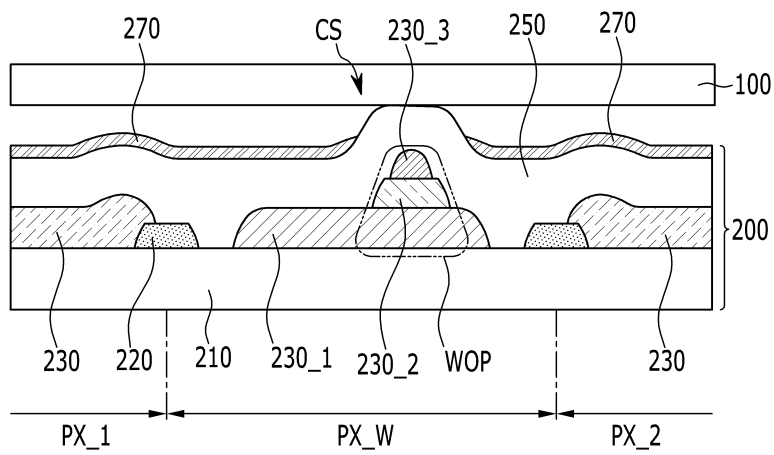
도면34a



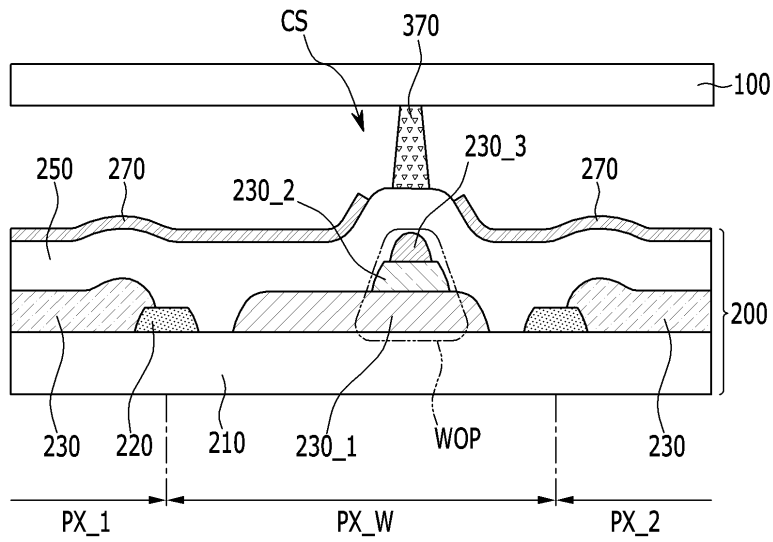
도면38



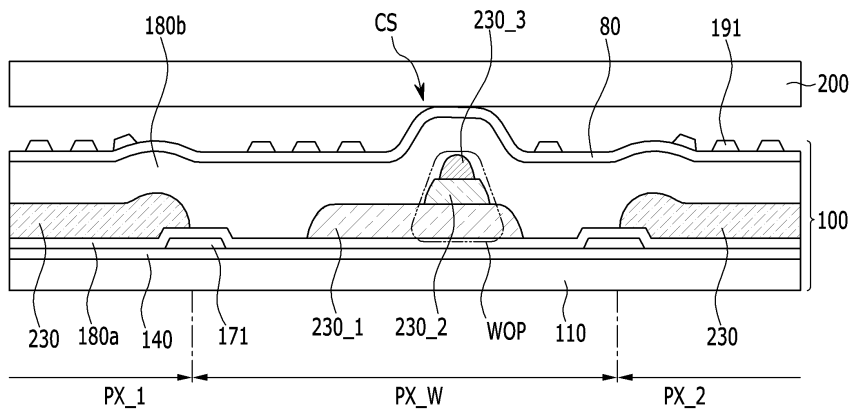
도면39



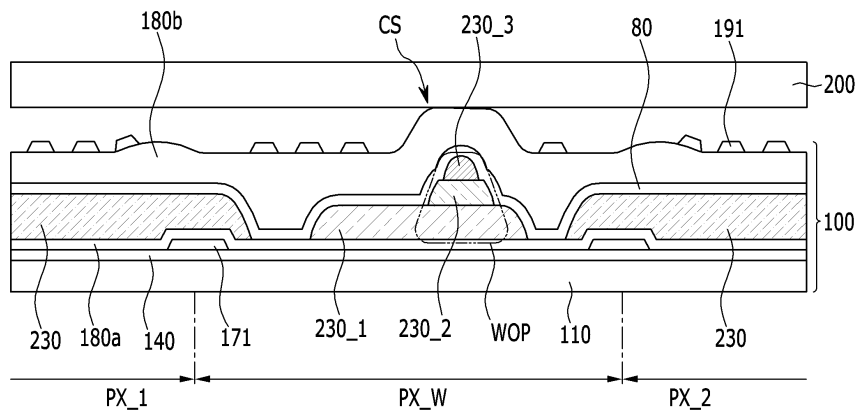
도면40



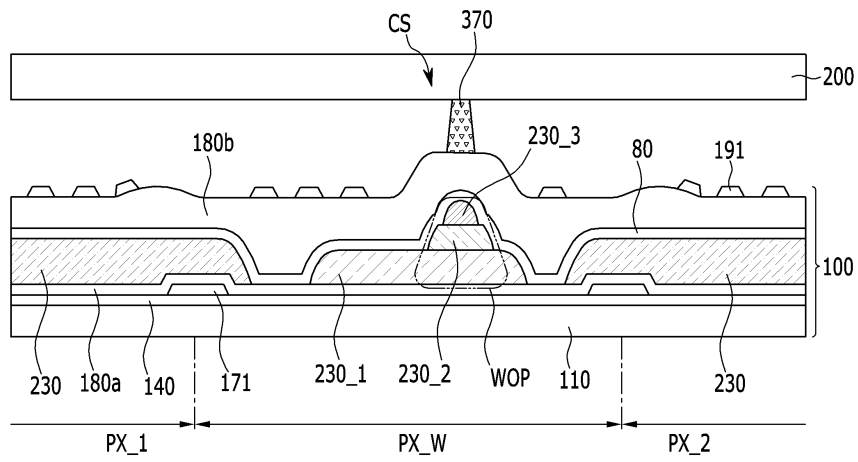
도면41



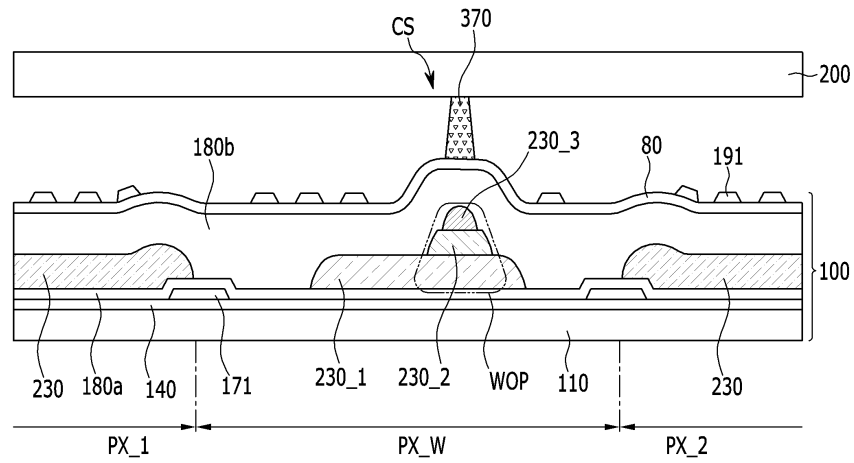
도면42



도면43



도면44



专利名称(译)	标题：液晶显示面板及其制造方法		
公开(公告)号	KR1020160015504A	公开(公告)日	2016-02-15
申请号	KR1020140097531	申请日	2014-07-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	NA BYOUNG SUN 나병선 KWAK HEE JUNE 곽희준 YOON SEOK KYU 윤석규 LIM SANG UK 임상욱 BAEK SEUNG SOO 백승수 LEE SEONG YOUNG 이성영 IM WAN SOON 임완순		
发明人	나병선 곽희준 윤석규 임상욱 백승수 이성영 임완순		
IPC分类号	G02F1/1335 G02F1/1339		
CPC分类号	G02F1/133514 G02F1/13394 G02F2001/136222 G02F1/133305 G02F1/133345 G02F1/133512 G02F1/133516 G02F1/1339 G02F2001/13396 G02F2001/13398		
外部链接	Espacenet		

摘要(译)

液晶显示面板及其制造方法技术领域本发明涉及液晶显示面板及其制造方法。特别地，本发明涉及一种包括白色像素的液晶显示面板及其制造方法。根据本发明实施方式的液晶显示面板包括彼此面对的第一基板和第二基板。位于第一基板和第二基板之间的液晶层；多个滤色器位于第一基板上并指示不同的颜色；透明滤光片，位于第一基板上，位于白色像素的透射区域内；第二隔离物包括与透明滤光片相同的材料。滤色器中的两个或更多个滤色器在第一基板上重叠以形成重叠部分。重叠部分形成第一间隔物。

