



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0112219
(43) 공개일자 2011년10월12일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1337 (2006.01)

(21) 출원번호 10-2011-0030999

(22) 출원일자 2011년04월05일

심사청구일자 없음

(30) 우선권주장

JP-P-2010-087658 2010년04월06일 일본(JP)

JP-P-2011-038640 2011년02월24일 일본(JP)

(71) 출원인

소니 주식회사

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

나카무라 마사히코

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내

스와 슈니치

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내

(뒷면에 계속)

(74) 대리인

최달용

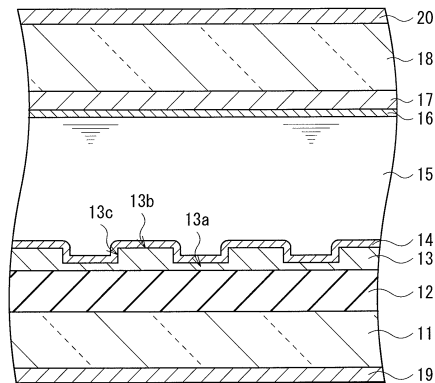
전체 청구항 수 : 총 20 항

(54) 액정 표시 장치, 액정 표시 장치의 제조 방법

(57) 요약

본 발명은 양호한 전압 응답 특성을 유지하면서, 고투과율을 실현하는 것이 가능한 액정 표시 장치 및 액정 표시 장치의 제조 방법을 제공하는 것이다. 본 발명의 액정 표시 장치는 액정층과, 상기 액정층을 끼우고 대향 배치된 제 1 및 제 2의 기판과, 상기 제 1의 기판의 상기 액정층측에 마련된 복수의 화소 전극과, 상기 복수의 화소 전극에 대향하여, 상기 제 2의 기판에 마련된 대향 전극을 구비하고, 상기 화소 전극 및 상기 대향 전극의 한쪽 또는 양쪽의 상기 액정층측의 면이 요철 구조를 갖는다.

대표도 - 도2



(72) 발명자

미야카와 마사시

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사
내

이노우에 유이치

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사
내

이소자키 타다아키

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사
내

나가세 요지

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사
내

특허청구의 범위

청구항 1

액정층과,

상기 액정층을 끼우고 대향 배치된 제 1 및 제 2의 기관과,

상기 제 1의 기관의 상기 액정층측에 마련된 복수의 화소 전극과,

상기 복수의 화소 전극에 대향하여, 상기 제 2의 기관에 마련된 대향 전극을 구비하고,

상기 화소 전극 및 상기 대향 전극의 한쪽 또는 양쪽의 상기 액정층측의 면이 요철 구조를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1항에 있어서,

각 화소 전극이 상기 요철 구조를 가지며,

상기 대향 전극의 상기 액정층측의 면은 평탄하게 되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 2항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분이 기관면에 수직하게 되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 2항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분이 테이퍼면인 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 2항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분이 역테이퍼면인 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 2항에 있어서,

상기 화소 전극의 상기 액정층과 반대측의 면은 평탄하게 되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제 2항에 있어서,

상기 복수의 화소 전극과 상기 제 1의 기관과의 사이에, 요철 구조를 갖는 하지층(foundation layer)을 더 가지며,

각 화소 전극의 상기 액정층측의 면은, 상기 하지층의 요철 구조의 표면 형상을 모방한 요철 구조를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 7항에 있어서,

상기 하지층이, 상기 제 1의 기관의 표면을 덮는 평탄화막인 것을 특징으로 하는 액정 표시 장치.

청구항 9

제 7항에 있어서,

상기 제 1의 기관의 표면을 덮는 평탄화막을 더 가지며,

상기 평탄화막상에, 상기 하지층으로서 포토레지스트막이 마련되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제 7항에 있어서,

상기 제 1의 기관의 표면을 덮는 평탄화막을 더 가지며,

상기 평탄화막상에, 상기 하지층으로서 절연막이 마련되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 11

제 7항에 있어서,

상기 하지층이, 상기 제 1의 기관상에 마련된 컬러 필터층인 것을 특징으로 하는 액정 표시 장치.

청구항 12

제 7항에 있어서,

상기 제 1의 기관상에 컬러 필터층을 더 가지며,

상기 컬러 필터층상에, 상기 하지층으로서 절연막이 마련되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 13

제 1항에 있어서,

상기 액정층에서는, 상기 화소 전극 및 상기 대향 전극의 부근에서 프리틸트가 부여되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 14

제 1의 기관상에 복수의 화소 전극을 형성하는 공정과,

제 2의 기관상에 대향 전극을 형성하는 공정과,

상기 제 1 및 제 2의 기관 사이에, 상기 화소 전극 및 상기 대향 전극을 대향시켜서 액정층을 밀봉하는 공정과,

상기 화소 전극과 상기 대향 전극을 통하여 상기 액정층에 전압을 인가하면서, 상기 액정층을 노광함에 의해, 상기 액정층에 프리틸트를 부여하는 공정을 포함하고,

상기 화소 전극 및 상기 대향 전극의 한쪽 또는 양쪽의 상기 액정층측의 면에 요철 구조를 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 15

제 14항에 있어서,

각 화소 전극에 상기 요철 구조를 형성하고,

상기 대향 전극의 상기 액정층측의 면을 평탄하게 하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 16

제 15항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분을 기관면에 수직하게 하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 17

제 15항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분을 테이퍼면으로 하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 18

제 15항에 있어서,

상기 요철 구조에서의 오목면 및 볼록면 사이의 단차 부분을 역테이퍼면으로 하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 19

제 15항에 있어서,

상기 화소 전극의 상기 액정층과 반대측의 면을 평탄하게 하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 20

제 15항에 있어서,

상기 복수의 화소 전극의 하지층으로서, 상기 제 1의 기판의 표면을 덮고서 평탄화막을 형성한 후, 상기 평탄화막의 표면에 요철 구조를 형성하고,

상기 복수의 화소 전극을 형성하는 공정에서는,

각 화소 전극을, 그 액정층측의 면이 상기 평탄화막의 요철 구조를 모방한 요철 구조가 되도록, 상기 평탄화막 상에 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

명세서

기술분야

[0001] 본 발명은, 예를 들면 VA 모드의 액정을 이용한 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 근래, 액정 표시 장치(LCD : Liquid Crystal Display)에서는 예를 들면 VA(Vertical Alignment : 수직 배향) 모드가 사용되고 있다. 액정 표시 장치에서는, 화소 전극을 갖는 기판과 대향 전극을 갖는 기판 사이에, 굴절을 이방성을 갖는 액정층이 밀봉되는데, 이 액정층에 전압을 인가하여 굴절을 이방성의 축을 변화시킴으로써, 그곳을 통과하는 광의 투과율을 제어한다. 이와 같이, 액정 표시 장치는, 전기적인 자극을 광학적인 스위칭에 이용하는 표시 디바이스이다.

[0003] VA 모드의 액정 표시 장치에서는, 액정층이, 부(負)의 유전율 이방성, 즉 액정 분자의 유전율이 그 단축 방향보다도 장축 방향에서 작다는 성질을 갖고 있다. 이에 의해, 액정층에서는, 전압 무인가시(오프 상태)에는 액정 분자의 장축 방향이 기판면에 대해 거의 수직인 방향에 따라 배향하고, 전압 인가시(온 상태)에는, 그 전압의 크기에 응하여 액정 분자가 경사진(기울어진) 배향이 된다.

[0004] 그런데, 전압 무인가의 상태에서 액정층에 전압이 인가되면, 기판면에 거의 수직하게 배향하고 있던 액정 분자가 기울어지는데, 그 기울어지는 방향은 임의이다. 이 때문에, 액정 분자의 배향이 흐트러지고, 전압에 대한 응답이 늦어진다, 또는 소망하는 투과율을 얻기 어려운 등의 폐해가 발생한다.

[0005] 그래서, 전압 응답시에 있어서의 액정 분자의 배향을 규제하는 수법으로서, 지금까지도 다양한 제안이 이루어지고 있다. 예를 들면, MVA(Multi-domain Vertical Alignment) 방식이나 PVA(Patterned Vertical Alignment) 방식, 또는 광배향막을 사용하는 수법(예를 들면, 일본국 특개평5-232473호 공보 참조)이 제안되어 있다. PVA 방식에서는, 슬릿이나 리브(돌기)를 이용함에 의해, 배향 제어를 행하면서 고시야각을 실현한다. 최근에는, 이 밖에도, 화소 전극에 복수의 미세한 슬릿을 마련하고, 대향 전극을 슬릿이 없는 베타 전극으로 한 구조(이른바 파

인(fine) 슬릿 구조)가 제안되어 있다(예를 들면, 일본국 특개2002-357830호 공보 참조).

발명의 내용

해결하려는 과제

- [0006] 그러나, 상기한 바와 같은 수법에서는, 전압 응답 특성을 개선할 수는 있는 것이지만, 액정층 중, 슬릿에 대응하는 부분(슬릿의 바로 위)에서는, 전압이 인가되지 않고, 액정 분자가 배향하기 어렵다(기울어지기 어렵다). 이 때문에, 슬릿 위치에 대응하여 암선(dark line)(국소적으로 광투과량이 적은 부분)이 생기고, 고투과율을 얻기 어렵다는 문제가 있다.
- [0007] 본 발명은 이러한 문제점을 감안하여 이루어진 것으로서, 그 목적은, 양호한 전압 응답 특성을 유지하면서, 고투과율을 실현하는 것이 가능한 액정 표시 장치 및 액정 표시 장치의 제조 방법을 제공하는 것에 있다.

과제의 해결 수단

- [0008] 본 발명의 액정 표시 장치는, 액정층과, 액정층을 끼우고 대향 배치된 제 1 및 제 2의 기관과, 제 1의 기관의 액정층측에 마련된 복수의 화소 전극과, 복수의 화소 전극에 대향하여 제 2의 기관에 마련된 대향 전극을 구비한 것이다. 화소 전극 및 대향 전극의 한쪽 또는 양쪽의 액정층측의 면이 요철 구조를 갖고 있다.
- [0009] 본 발명의 액정 표시 장치의 제조 방법은, 제 1의 기관상에 복수의 화소 전극을 형성하는 공정과, 제 2의 기관상에 대향 전극을 형성하는 공정과, 제 1 및 제 2의 기관 사이에 화소 전극 및 대향 전극을 대향시켜서 액정층을 밀봉하는 공정과, 화소 전극과 대향 전극을 통하여 액정층에 전압을 인가하면서 액정층을 노광함에 의해, 액정층에 프리틸트(pre-tilt)를 부여하는 공정을 포함하고, 화소 전극 및 대향 전극의 한쪽 또는 양쪽의 액정층측의 면에 요철 구조를 형성하는 것이다.
- [0010] 본 발명의 액정 표시 장치 및 그 제조 방법에서는, 화소 전극 및 대향 전극의 한쪽 또는 양쪽의 액정층측의 면에 요철 구조를 마련함에 의해, 전압 인가시의 액정층에서는, 요철 구조에서의 오목면 및 볼록면 사이의 고저차(단차)에 의해, 전계 왜곡(횡전계)이 발생한다. 한편으로, 슬릿과 같은 전극 노치(notch) 부분이 존재하지 않기 때문에, 액정층에 있어서 전압이 인가되지 않는 영역이 없어지고, 국소적인 영역에서 액정 분자의 배향이 불충분하게 되는 것이 억제된다.

발명의 효과

- [0011] 본 발명의 액정 표시 장치 및 액정 표시 장치의 제조 방법에 의하면, 화소 전극 및 대향 전극의 한쪽 또는 양쪽의 액정층측의 면에 요철 구조를 마련하도록 하였기 때문에, 전압 인가시에는, 액정층에 전계 왜곡을 발생시켜, 이에 의해 프리틸트 부여를 효율적으로 행할 수 있다. 또한, 국소적인 영역에서 액정 분자의 배향이 불충분하게 되는 것을 억제할 수 있기 때문에, 그 결과, 투과율의 저하를 억제할 수 있다. 따라서, 양호한 전압 응답 특성을 유지하면서, 고투과율을 실현하는 것이 가능해진다.

도면의 간단한 설명

- [0012] 도 1은 본 발명의 한 실시의 형태에 관한 액정 표시 장치의 전체 구성을 도시하는 블록도.
- 도 2는 도 1에 도시한 화소의 일부 영역을 도시하는 단면도.
- 도 3a 내지 도 3c는 도 2에 도시한 화소 전극의 평면도 및 단면 확대도.
- 도 4a 및 도 4b는 화소 전극의 다른 구성을 도시하는 평면도.
- 도 5a 내지 도 5e는 화소 전극의 다른 구성을 도시하는 평면도.
- 도 6a 및 도 6b는 화소 전극의 다른 구성을 도시하는 평면도.
- 도 7은 액정 분자의 틸트각을 설명하기 위한 모식도.
- 도 8a 내지 도 8c는 도 1에 도시한 액정 표시 장치의 제조 방법(화소 전극의 형성 공정)을 설명하기 위한 단면도.
- 도 9a 및 도 9b는 도 8a 내지 도 8c에 계속되는 공정(프리틸트 부여 공정)을 설명하기 위한 단면 모식도.

- 도 10은 비교예에 관한 액정 표시 장치에서의 화소의 일부 영역을 도시하는 단면도.
- 도 11은 비교예에서의 전극 부근의 액정 분자의 배향 상태를 모식적으로 도시하는 평면도 및 단면도.
- 도 12는 실시의 형태에서의 전극 부근의 액정 분자의 배향 상태를 모식적으로 도시하는 평면도 및 단면도.
- 도 13은 실시의 형태에서의 전계 분포(등전위 분포)를 도시한 특성도.
- 도 14는 비교예에서의 전계 분포(등전위 분포)를 도시한 특성도.
- 도 15a 및 도 15b는 전압과 응답 시간의 관계를 도시하는 특성도 및 전압과 투과율과의 관계를 도시하는 특성도.
- 도 16a 및 도 16b는 투과율 분포의 측정 결과를 도시한 평면도.
- 도 17은 변형례 1에 관한 액정 표시 패널에서의 화소의 일부 영역을 도시하는 단면도.
- 도 18a 내지 도 18c는 도 17에 도시한 화소 전극의 형성 프로세스를 설명하기 위한 단면도.
- 도 19a 내지 도 19c는 변형례 2에 관한 화소 전극의 형성 프로세스를 설명하기 위한 단면도.
- 도 20은 변형례 3에 관한 액정 표시 패널에서의 화소의 일부 영역을 도시하는 단면도.
- 도 21은 도 20에 도시한 액정 표시 패널의 투과율 분포의 측정 결과를 도시한 평면도.
- 도 22는 변형례 4에 관한 액정 표시 패널에서의 화소의 일부 영역을 도시하는 단면도.
- 도 23은 변형례 5-1에 관한 요철 구조를 설명하기 위한 단면도.
- 도 24a 및 도 24b는 변형례 5-2에 관한 요철 구조를 설명하기 위한 단면도.
- 도 25는 변형례 5-3에 관한 요철 구조를 설명하기 위한 단면도.
- 도 26은 변형례 5-4에 관한 요철 구조를 설명하기 위한 단면도.
- 도 27은 변형례 5-5에 관한 요철 구조를 설명하기 위한 단면도.
- 도 28a 및 도 28b는 변형례 6에 관한 화소 전극(전극 단부 구조)을 설명하기 위한 사시도 및 평면도.
- 도 29는 파인 슬릿 구조를 갖는 샘플의 구조를 도시하는 사시도.
- 도 30은 도 28a 및 도 28b에 도시한 화소 전극을 이용한 샘플의 전압과 투과율과의 관계를 도시하는 특성도.
- 도 31은 도 28a 및 도 28b에 도시한 화소 전극을 이용한 샘플의 전압과 틸트각과의 관계를 도시하는 특성도.
- 도 32는 도 28a 및 도 28b에 도시한 화소 전극을 이용한 샘플의 전압과 응답 속도와의 관계를 도시하는 특성도.
- 도 33a 내지 도 33c는 전압 응답시에 있어서의 액정 분자의 경사를 나타내는 시뮬레이션 결과를 도시하는 도면.
- 도 34a 및 도 34b는 전극 부근의 액정 분자의 배향 상태를 도시하는 모식도.
- 도 35a 내지 도 35c는 파인 슬릿 구조인 경우의 배향 상태를 설명하기 위한 모식도.
- 도 36a 및 도 36b는 도 28a 및 도 28b에 도시한 화소 전극의 다른 구조예를 설명하기 위한 사시도 및 평면도.
- 도 37은 실시예 1에 관한 단차(nm) 및 투과율의 관계를 도시하는 특성도.
- 도 38은 실시예 2에 관한 요철 구조의 스케일을 설명하기 위한 단면도.
- 도 39는 실시예 2에 관한 볼록면의 폭 및 투과율의 관계를 도시하는 특성도.
- 도 40은 실시예 3에 관한 요철 구조의 스케일을 설명하기 위한 단면도.
- 도 41은 실시예 3에 관한 볼록면의 단차 및 투과율의 관계를 도시하는 특성도.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하, 본 발명의 실시의 형태에 관해 도면을 참조하여 상세히 설명한다. 또한, 설명은 이하의 순서로 행한다.
- [0014] 1. 실시의 형태(화소 전극의 표면에 요철 구조를 마련하고, 이면을 평탄하게 한 예)

- [0015] 2. 변형례 1(화소 전극의 하지층(foundation layer)(평탄화막)에 요철 구조를 마련한 예)
- [0016] 3. 변형례 2(화소 전극의 요철 구조를 2단계 프로세스로 형성한 예)
- [0017] 4. 변형례 3(화소 전극의 요철 구조가 테이퍼(taper)를 갖는 예)
- [0018] 5. 변형례 4(화소 전극의 요철 구조가 역테이퍼를 갖는 예)
- [0019] 6. 변형례 5-1 내지 5-5(화소 전극의 하지층에 요철 구조를 마련하는 경우의 상세 구성례)
- [0020] 7. 변형례 6(화소 전극 단부의 구조예)
- [0021] 8. 실시예
- [0022] · 실시예 1(요철 구조의 단차를 변화시킨 경우의 투과율의 측정 결과)
- [0023] · 실시예 2(변형례 3에서 윗바닥(上底)의 폭을 변화시킨 경우의 투과율의 측정 결과)
- [0024] · 실시예 3(변형례 3에서 단차를 변화시킨 경우의 투과율의 측정 결과)
- [0025] <1. 실시의 형태>
- [0026] [액정 표시 장치(1)의 구성]
- [0027] 도 1은, 본 발명의 한 실시의 형태에 관한 액정 표시 장치(액정 표시 장치(1))의 전체 구성을 도시하는 것이다. 액정 표시 장치(1)는, 예를 들면 액정 표시 패널(2), 백라이트(3), 데이터 드라이버(51), 게이트 드라이버(52), 타이밍 제어부(61) 및 백라이트 구동부(62)를 구비하고, 외부 입력 신호(Din)에 의거하여 영상 표시를 행하는 것이다.
- [0028] 백라이트(3)는, 액정 표시 패널(2)을 향하여 광을 조사하는 광원이고, 액정 표시 패널(2)의 배면(후술하는 편광판(19)측의 면)측에 배설되어 있다. 상기 백라이트(3)는, 예를 들면 LED(Light Emitting Diode : 발광 다이오드)나 CCFL(Cold Cathode Fluorescent Lamp) 등을 포함하는 것이다. 백라이트 구동부(62)는, 그 백라이트(3)의 점등 동작(발광 동작)을 제어하는 것이다.
- [0029] 타이밍 제어부(61)는, 게이트 드라이버(52), 데이터 드라이버(51) 및 백라이트 구동부(62)의 구동 타이밍을 제어함과 함께, 외부 입력 신호(Din)에 의거한 영상 신호를 데이터 드라이버(51)에 공급하는 것이다.
- [0030] 게이트 드라이버(52)는, 타이밍 제어부(61)에 의한 타이밍 제어에 따라, 액정 표시 패널(2) 내의 각 화소(10)를 구동하는 것이다. 데이터 드라이버(51)는, 타이밍 제어부(61)로부터 공급되는 영상 신호(외부 입력 신호(Din)에 의거한 영상 신호)에 대해 D/A 변환을 행함과 함께, 그 D/A 변환 후의 영상 신호를 액정 표시 패널(2)의 각 화소(10)에 출력하는 것이다.
- [0031] 액정 표시 패널(2)은, 게이트 드라이버(52)로부터 공급되는 구동 신호 및 데이터 드라이버(51)로부터 공급되는 영상 신호에 의거하여, 백라이트(3)로부터 발하여지는 광을 변조하는 것이다. 이 액정 표시 패널(2)은, 전체로서 매트릭스형상으로 배치된 복수의 화소(10)를 포함한다.
- [0032] 도 2는, 액정 표시 패널(2)의 단면 구성을 도시하는 것이다. 단, 도 2에서는, 화소(10)의 일부 영역만을 나타내고 있다. 액정 표시 패널(2)은, 구동 기관(11)과 대향 기관(18) 사이에 액정층(15)을 끼워 넣은 것이고, 구동 기관(11) 및 대향 기관(18)의 외측에는, 편광판(19) 및 편광판(20)이 접합되어 있다. 구동 기관(11)상에는, 구동 기관(11)의 표면을 덮고서 평탄화막(12)이 형성되어 있다. 이 평탄화막(12)상에, 화소 전극(13)이 화소(10)마다 배설되어 있고, 이 화소 전극(13)의 표면을 덮고서 배향막(14)이 형성되어 있다. 대향 기관(18)의 액정층(15)측의 면에는, 유효 표시 영역의 거의 전면에 걸쳐서 대향 전극(17)이 마련되고, 이 대향 전극(17)의 표면을 덮고서 배향막(16)이 형성되어 있다.
- [0033] 구동 기관(11)은, 예를 들면 유리 기관상에 화소(10)를 구동하기 위한 구동 회로, 예를 들면 전술한 게이트 드라이버(52), 데이터 드라이버(51), 타이밍 제어부(61) 및 백라이트 제어부(62) 등이 배설된 것이다. 이 구동 기관(11)상에서, 각 화소 전극(13)에는, 게이트 드라이버(52) 및 데이터 드라이버(51)로부터의 각 구동 신호가 전송되는 게이트선이나 소스선 등의 배선과, TFT(박막 트랜지스터)(어느것도 도시 생략) 등이 접속되어 있다.
- [0034] 평탄화막(12)은, 상기한 바와 같은 구동 회로나 배선 등이 배설된 구동 기관(11)의 표면을 평탄화하는 오버코트

막이다. 이 평탄화막(12)은, 열경화성 수지 또는 광반응성 수지로 이루어지는 유기막으로 이루어지는 절연막이고, 예를 들면 두께가 1 μ m 내지 10 μ m이다. 또는, 이와 같은 유기막으로 이루어지는 평탄화막(12) 대신에, 예를 들면 실리콘 산화막(SiO₂), 실리콘 질화막(SiN), 실리콘산 질화막(SiON) 등의 무기 절연막이 마련되어 있어도 좋다.

[0035] (화소 전극의 구성)

[0036] 화소 전극(13)은, 예를 들면 ITO(인듐주석 산화물)나 IZO 등의 투명 도전막으로 이루어지고, 표면(액정층(15)측의 면)에 요철 구조를 갖고 있다. 본 실시의 형태에서, 요철 구조는, 기판면에 평행한 방향에 따라 교대로 배열하는 오목면(13a) 및 볼록면(13b)을 갖음과 함께, 이들 사이의 단차(段差) 부분은, 기판면에 수직한 수직면(13c)으로 되어 있다. 또한, 화소 전극(13)의 액정층(15)측의 면만이 요철 구조를 갖고 있고, 평탄화막(12)측의 면은 평탄하게 되어 있다.

[0037] 도 3a는, 화소 전극(13)의 평면 구성의 한 예를 모식적으로 도시한 것이다. 이와 같이, 화소 전극(13)에 마련된 요철 구조는, 예를 들면 소정의 패턴(요철 패턴)으로 형성되어 있다. 즉, 오목면(13a)이, 전극면 내의 복수의 방향(여기서는 4개의 방향(A1 내지 A4))에 따라 연재하여 마련되고, 그 밖의 부분이 볼록면(13b)으로 되어 있다. 이와 같은 요철 패턴을 갖음에 의해, 화소(10) 내에 배향 방향이 다른 영역이 형성(배향분할)되기 때문에, 시야각 특성이 향상한다.

[0038] 도 3b는, 화소 전극(13)의 단면 구성의 일부를 확대한 것이다. 오목면(13a)의 폭(S)은, 예를 들면 1 μ m 내지 20 μ m인 것이 바람직하고, 이 오목면(13a)과 같은 방향으로 연재하는 볼록면(13b)의 폭(L)(=오목면(13a)끼리의 간격(피치))은, 예를 들면 1 μ m 내지 20 μ m인 것이 바람직하다. 폭(S, L)이 1 μ m보다 좁으면, 화소 전극(13)의 형성이 어려워지고, 충분한 수율을 확보하는 것이 곤란해진다. 한편, 폭(S, L)이 20 μ m보다 넓으면, 구동 전압을 인가한 경우에, 화소 전극(13)과 대향 전극과의 사이에 양호한 경사 전계가 생기기 어려워지고, 액정 분자 전체의 배향이 약간 흐트러지기 쉽게 된다. 특히, 폭(S)이 2 μ m 이상 10 μ m 이하임과 함께, 폭(L)이 2 μ m 이상 10 μ m 이하인 것이 보다 바람직하다. 충분한 수율이 확보되면서, 구동 전압 인가시에 있어서의 액정 분자의 배향이 보다 양호하게 되기 때문이다.

[0039] 오목면(13a)부터 화소 전극(13) 이면까지의 거리(두께(Ta))는, 예를 들면 50nm 내지 250nm인 것이 바람직하고, 볼록면(13b)부터 화소 전극(13) 이면까지의 거리(두께(Tb))는, 예를 들면 100nm 내지 300nm인 것이 바람직하다. 상세는 후술하지만, 이들의 오목면(13a) 및 볼록면(13b) 사이의 단차(두께(Ta, Tb)의 차)에 응하여, 전압 인가시의 액정층(15)에서의 투과율이 변화한다. 단, 그 단차는, 50nm 이상인 것이 바람직하다. 양호한 배향 제어가 가능해지고, 충분한 수율을 확보할 수 있음과 함께, 투과율의 저하, 프로세스 시간의 연장을 막을 수 있기 때문이다.

[0040] (화소 전극에서의 다른 요철 패턴예)

[0041] 또한, 요철 패턴으로서, 이와 같은 오목면(13a)이 4방향에 따라 연재하는 패턴으로 한정하지 않고, 예를 들면 스트라이프형상이나 V자형상 등 다양한 패턴을 채용할 수 있다. 또한, 오목면(13a)의 폭(S)이나 그 수, 볼록면(13b)의 폭(L)이나 그 수에 대해서도 임의로 설정 가능하다.

[0042] 또한, 오목면(13a) 및 볼록면(13b)의 각 평면 형상을, 예를 들면 다음과 같이 설정하여도 좋다. 예를 들면 도 4a에 도시한 바와 같이, 화소 전극(13)의 에지부(EE)에서, 오목면(13a1) 및 볼록면(13b1)의 외측 단부(E1)가, 그들의 연재 방향(여기서는, 방향(A4))과 직교하는 방향에 따라 절단되는 구조(이하, 직각 구조라고 한다)로 하여도 좋다. 여기서, 도 3c에 도시한 바와 같이, 예를 들면 에지부(EE)에서 외측 단부(E0)가, 화소 전극(13)의 사각형 형상의 각 변에 따라 비스듬하게 절단되는 구조의 경우, 외측 단부(E0) 부근의 액정 분자는 화살표(태선(thick line)) 방향으로 기울어져, 배향 제어의 장애가 될 우려가 있다. 그래서, 외측 단부(E1)를 상기한 바와 같은 직각 구조로 함으로써, 도 4e에 도시한 바와 같이, 외측 단부(E1) 부근의 액정 분자는 방향(A4)에 따라 기울어지기 쉽게 되고, 배향 제어가 용이해진다.

[0043] 또는, 도 5a 내지 도 5e에 도시한 바와 같은 평면 구성으로 하여도 좋다. 단, 도 5a, 및 도 5b는 화소 전극 전체의 평면 구성을 도시한 것이고, 도 5c는 화소 전극의 일부, 도 5d는 하나의 오목면을 확대하여 도시한 것이다. 도 5a 및 도 5b에 도시한 바와 같이, 화소 전극(13)의 언저리(緣) 부분에서, 볼록면(13b2, 13b3)이 각각 연결되어 있는 구조라도 좋다. 또한 역으로, 도시는 하지 않지만, 언저리 부분에서 오목면(13a2, 13a3)이 각각 연결되어 있어도 좋다.

- [0044] 또한, 도 5c에 도시한 바와 같이, 오목면(13a4)의 내측 단부(E2)(도 3a에서 영역(EC)에 대응하는 부분)가, 상기 외측 단부(E1)와 마찬가지로 오목면(13a4)의 연재 방향(여기서는 방향(A1))과 직교하는 방향에 따라 절단된 직각 구조로 되어 있어도 좋다. 또한, 오목면(13a4)의 외측 단부(E1)와 내측 단부(E2)의 양쪽이 직각 구조로 되어 있어도 좋다.
- [0045] 더욱, 상기한 바와 같은 직각 구조 외에도, 예를 들면 도 5d에 도시한 바와 같이, 각 볼록면(13b5)의 외측 단부(E3)가 둥글게 성형되는 R형상을 갖고 있어도 좋다. 이에 의해, 도 5(D)의 화살표로 도시한 바와 같이 임의의 방향에 액정 분자를 배향시킬 수 있다. 또는, 그와 같은 R형상으로 한정하지 않고, 예를 들면 도 5e에 도시한 바와 같이, 외측 단부(E4)가 다각형 형상을 갖고 있어도 좋다. 또한, 도시하지 않지만, 각 오목면의 외측 단부와 내측 단부의 한쪽 또는 양쪽이, 상기한 바와 같은 R형상이나 다각형 형상을 갖고 있어도 좋다.
- [0046] 또한, 상기 설명에서는, 4개의 방향(A1 내지 A4)에 따라 오목면 및 볼록면이 각각 연재하여 마련된 화소 전극 구조(4개의 영역으로 배향 분할된 구조)를 예로 들었지만, 오목면 및 볼록면의 연재 방향은, 이것으로 한정되지 않는다. 예를 들면, 도 6a에 도시한 바와 같이, 오목면(13a7)이 전극면 내의 2개의 방향(A5, A6)에 따라 연재하여 마련되고, 그 밖의 부분이 볼록면(13b7)으로 되어 있는 구조(2개의 영역으로 배향 분할된 구조)라도 좋다. 또한, 도 6b에 도시한 바와 같이, 화소 전극의 언저리 부분에서 볼록면(13b8)이 연결되어 있는 구조라도 좋다. 또한, 이들의 2분할 구조의 경우에는, 편광판(19, 20)의 광축축이, 4분할 구조의 경우의 광축으로부터 45° 비껴지게 된다.
- [0047] 대향 기관(18)은, 유리 기관의 표면(대향 전극(17)측의 면 또는 편광판(20)측의 면)에, 예를 들면 적색(R), 녹색(G), 청색(B)의 필터가 배열하여 이루어지는 컬러 필터(도시 생략)를 갖는 것이다. 단, 이 컬러 필터는, 대향 기관(18)에 마련되어 있어도 좋지만, 구동 기관(11)에 마련되어 있어도 좋다(COA(Color Filter On Array)) 구조라도 좋다).
- [0048] 대향 전극(17)은, 예를 들면 ITO 등의 투명 도전막으로 이루어지고, 각 화소(10)에 공통의 전극으로서 (모든 화소 전극(13)과 대향하여) 마련되어 있다. 이 대향 전극(17)의 액정층(15)측의 면은, 여기서는 슬릿이나 간극 등이 없는 평탄한 면으로 되어 있다. 단, 대향 전극(17)은, 간극이나 슬릿 등의 전극 노치 부분이 없는 전극이면 좋고, 예를 들면 액정층(15)측의 면이 요철면으로 되어 있거나, 단차가 형성되어 있어도 좋다.
- [0049] 배향막(14, 16)은, 예를 들면 수직 배향막이고, 액정층(15) 내의 액정 분자(상세하게는 배향막(14, 16) 부근의 액정 분자)를, 그 장축 방향(다이렉터(director))이 기관면에 대해 거의 수직하게 되도록 배향시키는 것이다. 이와 같은 배향막(14, 16)으로서, 예를 들면 폴리이미드나 폴리실록산 등의 수직 배향제가 사용된다.
- [0050] 액정층(15)은, 예를 들면 수직 배향형의 액정 분자를 포함하는 것이다. 이 액정층(15)에서는, 액정 분자가, 예를 들면 장축 및 단축을 각각 중심축으로 하여 회전 대칭의 형상을 하고, 부(negative)의 유전율 이방성(장축 방향에서의 유전율이 단축 방향보다도 작은 성질)을 나타낸다.
- [0051] 이 액정층(15)에서는, 도 7에 도시한 바와 같이, 배향막(14, 16)과의 계면 부근의 액정 분자(액정 분자(15a))가, 배향막(14, 16)으로부터의 규제에 의해 장축 방향(D1)이 기관면에 거의 수직하게 되도록 배향하면서, 그 수직 방향에서 약간 기울어진 상태로 유지되어 있다. 즉, 액정층(15)의 배향막(14, 16)과의 계면 부근에서는, 이른바 프리틸트가 부여되어 있고, 액정 분자(15a)의 수직 방향에서의 경사각(틸트각)(θ)은, 예를 들면 1° 내지 4° 정도이다. 틸트각(θ)이 클수록, 시각의 응답 속도는 빨라지지만, 전압 무인가시에 있어서의 후회도가 저하되기 때문에, 콘트라스트가 악화한다. 이와 같은 프리틸트는, 액정층(15)의 배향막(14, 16)과의 계면 부근에서 폴리머에 의해 유지되고, 이 계면 부근의 액정 분자의 배향을 모방하여 다른 액정 분자(예를 들면 액정층(15)의 두께 방향에서 중앙 부근의 액정 분자)도 동등한 방향으로 배향하고 있다.
- [0052] 편광판(19) 및 편광판(20)은, 예를 들면 서로 크로스 니콜(cross-nicol)의 상태로 배치되어 있고, 백라이트(3)로부터의 광을 전압 무인가 상태(오프 상태)에서는 차단시키고, 전압 인가 상태(온 상태)에서는 투과시키도록 되어 있다. 즉, 노멀리 블랙형(normally black type)이 되도록, 편광판(19) 및 편광판(20)이 구동 기관(11) 및 대향 기관(18)에 접합되어 있다.
- [0053] [액정 표시 장치(1)의 제조 방법]
- [0054] (1. 패널 밀봉 공정)
- [0055] 액정 표시 장치(1)는, 예를 들면 다음과 같이 하여 제조할 수 있다. 즉, 우선 도 8a에 도시한 바와 같이, 구동 기관(11)의 표면을 덮도록, 평탄화막(12)을 예를 들면 스핀 코팅법에 의해 성막한다. 또한, 이 평탄화막(12) 대

신에 무기 절연막을 성막하는 경우에는, 예를 들면 CVD법에 의해, 상술한 바와 같은 실리콘 산화막 등을 형성하면 좋다. 이 후, 도 8b에 도시한 바와 같이, 평탄화막(12)상의 전면에 걸쳐서, 예를 들면 IT0로 이루어지는 화소 전극(13)을 예를 들면 증착법이나 스퍼터법에 의해 성막한다. 계속해서, 도 8c에 도시한 바와 같이, 화소 전극(13)의 선택 영역(오목면(13a)에 대응하는 영역)을, 예를 들면 포토 리소그래피에 의한 하프 에칭법에 의해 제거함에 의해, 오목면(13a), 볼록면(13b), 및 수직면(13c)으로 이루어지는 요철 구조를 형성한다. 또한, 평탄화막(12)에는 콘택트 홀을 마련하고, 이 콘택트 홀을 통하여 화소 전극(13)을 각각, 구동 기관(11)상에 형성된 구동 회로에 전기적으로 접속되도록 한다.

[0056] 이와 같이 하여 형성한 화소 전극(13)의 표면, 구체적으로는 오목면(13a), 볼록면(13b), 및 수직면(13c)을 덮도록, 수직 배향제를 예를 들면 스핀 코트법에 의해 도포하고, 베이킹함에 의해, 배향막(14)을 형성한다.

[0057] 한편, 대향 기관(18)의 표면에, 대향 전극(17)을 예를 들면 증착법이나 스퍼터법에 의해 성막한 후, 이 대향 전극(17)의 표면에 수직 배향제를, 예를 들면 스핀 코트법에 의해 도포하고, 베이킹함에 의해, 배향막(16)을 형성한다.

[0058] 이 후, 구동 기관(11)의 주연(周緣) 영역에, 예를 들면 UV 경화성이나 열경화성의 실(seal) 부를 인쇄하고, 이 실 부에 둘러싸여진 영역에, 예를 들면 UV 경화성의 모노머를 혼입시킨 액정층(15)을 적하 주입한다. 이 후, 구동 기관(11)상에, 대향 기관(18)을, 예를 들면 감광성의 아크릴 수지로 이루어지는 스페이서를 통하여 맞결쳐, 실 부를 경화시킨다. 이와 같이 하여, 구동 기관(11) 및 대향 기관(18) 사이에 액정층(15)이 밀봉된 패널 밀봉체가 형성된다.

[0059] (2. 프리틸트 부여 공정)

[0060] 계속해서, 상기한 바와 같이 하여 형성한 패널 밀봉체에서, 액정층(15)에 전압을 인가하면서 노광(UV 조사)함에 의해, 액정층(15)에 프리틸트를 부여한다. 구체적으로는, 도 9a에 도시한 바와 같이, 대향 전극(17) 및 화소 전극(13)을 통하여 액정층(15)에 전압(V)을 인가한다.

[0061] 이 전압 인가에 의해, 액정층(15)에서는, 화소 전극(13) 표면에 형성된 오목면(13a) 및 볼록면(13b) 사이의 고저차(단차)에 기인하여, 전계 왜곡(횡전계)이 발생한다. 이에 의해, 액정 분자(15a)가 화소 전극(13)의 요철 패턴에 응하여 기울어진다. 이 액정 분자(15a)가 기울어진 상태에서, UV 조사를 행함에 의해, 액정층(15)에 혼입된 모노머가, 배향막(14, 16)과의 계면 부근에서 경화한다. 그 후, 도 9b에 도시한 바와 같이, 액정층(15)을 전압 무인가 상태로 되돌리면, 그 계면 부근에 형성된 폴리머가 액정 분자(15a)를 수직 방향에서 약간 기울인 상태로 유지한다. 이와 같이 하여, 액정 분자(15a)에는, 도 7에 도시한 바와 같은 틸트각(θ)이 부여된다.

[0062] 상기한 바와 같이 하여 프리틸트 부여 후의 패널 밀봉체의 구동 기관(11)의 이면에, 편광판(19), 대향 기관(18)의 표면에 편광판(20)을, 서로 크로스 니콜 배치가 되도록 접합한다. 이에 의해, 도 1에 도시한 액정 표시 장치(1)가 완성된다.

[0063] 또한, 프리틸트를 부여하기 위한 수법은, 상기한 것으로 한정되는 것은 아니고, 적어도 액정 봉입 후에, 전압을 인가하면서 노광하는 공정을 포함하는 것이면 좋다. 예를 들면, 다음과 같은 특수한 배향막을 사용하여, 프리틸트를 부여하여도 좋다. 즉, 측쇄(side chain)에서, 프리틸트 부여를 위한 기(基)와, 부여한 프리틸트를 고정하기 위한 기(감광기)를 포함하는 고분자를 갖는 배향막, 또는 감광성 모노머를 포함하는 배향막 등을 사용할 수 있다. 이와 같은 특수한 배향막을, 구동 기관(11)측 및 대향 기관(18)측의 한쪽 또는 양쪽에 형성하고(단, 한쪽의 기관측에만 형성하는 경우는, 다른 편의 기관측에는 수직 배향막을 형성한다), 모노머를 포함하지 않는 VA형의 액정을 봉입한 후, 전압을 인가하면서 노광을 행한다. 이와 같은 수법에 의해서도, 프리틸트를 부여할 수 있다.

[0064] [액정 표시 장치(1)의 작용]

[0065] (영상 표시 동작)

[0066] 액정 표시 장치(1)에서는, 이하의 요령으로 화소 전극(13)과 대향 전극(17) 사이에, 외부 입력 신호(Din)에 의거한 구동 전압을 인가함에 의해, 영상이 표시된다. 구체적으로는, 타이밍 제어부(61)의 제어에 응하여, 게이트 드라이버(52)가, 각 화소(10)에 접속된 게이트선에 주사 신호를 순차적으로 공급함과 함께, 데이터 드라이버(51)가, 외부 입력 신호(Din)에 의거한 영상 신호를, 소정의 소스선에 공급한다. 이에 의해, 영상 신호가 공급된 소스선과 주사 신호가 공급된 게이트선과의 교차점에 위치하는 화소(10)가 선택되고, 그 화소(10)에 구동 전압이 인가되게 된다.

- [0067] 선택된 화소(10)에서는, 구동 전압이 인가되면, 액정층(15)에 포함되는 액정 분자(15a)의 배향 상태가, 화소 전극(13) 및 대향 전극(17) 사이의 전압에 의하여 변화한다. 구체적으로는, 전압 무인가 상태에서부터 구동 전압이 인가됨에 의해, 배향막(14, 16)의 부근에 위치하는 액정 분자(15a)가 기울어지고, 그 동작을 모방하도록, 액정층(15)의 두께 방향 중앙부를 향하여, 순차적으로 액정 분자(15a)가 기울어진다. 이 때, 액정 분자(15a)에 틸트 각이 부여되어 있음에 의해, 액정 분자(15a)가 그 스스로의 기울어지는 방향으로 기울어지기 쉽게 되므로, 구동 전압에 대한 응답 시간이 짧아진다. 그 결과, 액정층(15)에서의 광학적 특성이 변화하고, 백라이트(3)로부터 액정 표시 패널(2)에 입사한 광은, 변조되어 출사한다. 액정 표시 장치(1)에서는, 이와 같이 하여 영상이 표시된다.
- [0068] 여기서, 비교예에 관한 액정 표시 장치에 관해 설명한다. 도 10은, 비교예에 관한 액정 표시 장치의 화소의 단면 구성의 일부를 도시한 것이다. 이 액정 표시 장치는, 구동 기관(101)과 대향 기관(108) 사이에 액정층(105)을 끼워 넣은 것이고, 구동 기관(101) 및 대향 기관(108)의 외측에는, 입사측 편광판(109) 및 출사측 편광판(110)이 접합되어 있다. 구동 기관(101)의 액정층(105)의 면에는, 평탄화막(102)을 통하여 화소 전극(103)이 화소마다 배설되어 있고, 이 화소 전극(103)의 표면을 덮고서 배향막(104)이 형성되어 있다. 대향 기관(108)의 액정층(105)측의 면에는, 유효 표시 영역의 거의 전면에 걸쳐서 대향 전극(107)이 마련되고, 이 대향 전극(107)의 표면을 덮고서 배향막(106)이 형성되어 있다. 즉, 비교예의 액정 표시 장치에서는, 화소 전극(103)이, 복수의 슬릿(103a)을 갖는, 이른바 파인 슬릿 구조가 채용되어 있다.
- [0069] 도 11은, 상기 비교예의 전압 인가시에 있어서의 액정 분자의 배향의 양상을 모식적으로 도시한 것이다. 단, 도 11a는, 도 10에서의 영역(B)의 화소 전극(103) 부근을 윗면에서 본 것, 도 11b는 그 단면(斷面) 구성에 상당한다. 또한, 간편화를 위해, 배향막(104)은 도시하고 있지 않다. 이와 같이, 비교예에서는, 화소 전극(103)에 슬릿(103a), 즉 전극을 노치한 부분이 존재하기 때문에, 그 바로 위의 영역에는 전압이 인가되지 않고, 액정 분자가 소망하는 방향으로 배향하기 어렵다(기울어지기 어렵다). 그 때문에, 액정 분자(15a)가 기울어지지 않고, 기관면에 거의 수직한 방향으로 서있도록 배향된다. 이와 같은 배향 상태에서는, 슬릿(103a)에 대응하는 영역에서 광의 투과율이 내려가기 때문에, 투과율이 저하되어 버린다.
- [0070] 이에 대해, 본 실시의 형태에서는, 전압 인가시에 있어서의 액정 분자(15a)의 배향 상태는 이하와 같이 된다. 도 12는, 본 실시의 형태에서의 전압 인가시의 액정 분자(15a)의 배향의 양상을 모식적으로 도시한 것이다. 단, 도 12a는, 화소 전극(13) 부근을 윗면에서 본 것, 도 12b는 그 단면 구성에 상당한다. 또한, 간편화를 위해, 배향막(14)은 도시하고 있지 않다. 이와 같이, 화소 전극(13)은 그 표면에 요철 구조를 갖지만, 슬릿과 같은 전극 노치 부분은 존재하지 않기 때문에, 볼록면(13b)상뿐만 아니라, 오목면(13a)상에서도, 인가 전압이 불충분하게 되는 것을 억제할 수 있다. 이 때문에, 오목면(13a)상에서도, 액정 분자(15a)가 기울어진다. 따라서, 상기한 바와 같은 국소적인 영역에서 액정 분자의 배향이 불충분한 것에 수반하는 투과율의 저하가 억제된다.
- [0071] 여기서, 도 13에, 전압 인가시에 있어서의 액정층(15)의 전계 분포(등전위 분포)에 관해 도시한다. 단, 각 도면에서, $X(\mu\text{m})$ 는 기관면에 있어서 오목면(13a)의 연재 방향과 직교하는 방향에서 스케일을 나타내고 있다. $Z(\mu\text{m})$ 는, 액정층(15)의 두께 방향에서 스케일이고, $Z=0$ 은 화소 전극(13)측(배향막(14)측), $Z=3.5\mu\text{m}$ 는 대향 전극(17)측(배향막(16)측)을 나타낸다. 또한, 화소 전극(13)의 오목면(13a)의 폭(S)을 $4\mu\text{m}$, 두께(Ta)를 50nm, 볼록면(13b)의 폭(L)을 $4\mu\text{m}$, 두께(Tb)를 300nm로 하였다. 배향막(14, 16)은, 수직 배향막(JALS2131-R6 : JSR제)을, 제 1 서브 전극(12A)상에 도포하고, 핫 플레이트상에서 80℃, 80초간 건조시킨 후, 질소 분위기의 클린 오븐 내에서 200℃, 60분간 베이킹함에 의해 형성하였다. 액정층(15)으로서, VA 액정 재료에, 아크릴 모노머(A-BP-2E : 신나카무라 화학제)를 0.3wt% 혼입한 것을 이용하고, 액정층(15)의 두께를 $3.5\mu\text{m}$ 로 하였다. 또한, 도 14에는, 상기 비교예의 액정층(105)의 전계 분포에 관해 도시한다. 또한, 화소 전극 이외의 구성 조건 및 프로세스 조건은, 상기과 마찬가지로 하였다. 도 14로부터 알 수 있는 바와 같이, 비교예에서는, 특히 화소 전극측의 영역에서, 슬릿(103a)에 대응하는 영역에서는, 전극 부분(103b)에 대응하는 영역보다도 인가되는 전압이 낮게 되어 있음을 알 수 있다. 한편, 도 13에 도시한 본 실시의 형태에서는, 오목면(13a)에 대응하는 영역에서도, 볼록면(13b)에 대응하는 영역과 거의 같은 정도의 전압이 인가되고 있음을 알 수 있다.
- [0072] 또한, 도 15a에는 전압(V)과 응답 시간(ms : 밀리초)과의 관계, 도 15b에는, 전압(V)과 투과율(%)과의 관계를 도시한다. 전압 응답에 관해서는, 도 15a에 도시한 바와 같이, 파인 슬릿 구조를 갖는 비교예보다도 양호한 특성을 실현할 수 있음을 알 수 있다. 한편, 투과율은, 도 15b에 도시한 바와 같이, 본 실시의 형태에서는 비교예에 비하여 대폭적으로 향상되었다.
- [0073] 한 예로서, 투과율 분포에 관한 시뮬레이션 결과를 도 16a에 도시한다. 단, $Y(\mu\text{m})$ 는, 기관면에서의 오목면(13

a)의 연재 방향을 나타내고, 화소 전극(13)의 X, Y평면에서의 치수를 $30 \times 30 \mu\text{m}$, 오목면(13a) 및 볼록면(13b)의 각 폭을 $4 \mu\text{m}$ 로 하였다. 또한, 액정층(15)의 두께를 $3.5 \mu\text{m}$, 인가 전압을 7.5V, 입사광의 파장을 $550 \mu\text{m}$ 로 하였다. 또한, 도 16b는, 화소 전극에 폭 $4 \mu\text{m}$ 의 슬릿을 $4 \mu\text{m}$ 간격으로 마련한 파인 슬릿 구조에 관한 투과율 분포이다. 이 파인 슬릿 구조에서는, 화소 전극에 슬릿을 마련한 것 이외에는, 상기와 같은 조건으로 하였다. 이와 같이, 화소 전극에 요철 구조를 마련함에 의해, 파인 슬릿 구조에 비하여, 암선(dark line)이 경감되어 투과율이 향상됨과 함께, 균일한 투과율 분포를 실현하기 쉽게 된다. 단, 각 도면에서는, 투과율 분포를 흑백의 농담으로 나타내고 있다(흰색에 가까울수록, 투과율이 높고, 검은 색에 가까울수록, 투과율이 낮은 것을 나타내고 있다).

[0074] 이상 설명한 바와 같이, 본 실시의 형태에서는, 화소 전극(13)의 액정층(15)측의 면에 요철 구조, 구체적으로는 오목면(13a), 볼록면(13b) 및 수직면(13c)으로 이루어지는 요철 구조를 마련하였기 때문에, 전압 인가시에는, 액정층(15)에 전계 왜곡을 발생시킬 수 있다. 따라서, 프리틸트 부여를 효율적으로 행할 수 있다. 한편, 국소적인 영역에서의 인가 전압의 저하를 억제할 수 있기 때문에, 그 결과, 투과율의 저하를 억제할 수 있다. 따라서, 양호한 전압 응답 특성을 유지하면서, 고투과율을 실현하는 것이 가능해진다.

[0075] 이하, 상기 실시의 형태의 변형례(변형례 1 내지 4)에 관해 설명한다. 또한, 상기 실시의 형태와 같은 구성 요소에 관해서는 동일한 부호를 붙이고, 적절히 설명을 생략한다.

[0076] <변형례 1>

[0077] 도 17은, 변형례 1에 관한 액정 표시 장치에서의 액정 표시 패널의 단면 구성(화소의 일부에 상당)을 도시하는 것이다. 본 변형례의 액정 표시 패널은, 상기 실시의 형태의 액정 표시 패널(2)과 마찬가지로 구동 기관(11)과 대향 기관(18) 사이에 액정층(15)을 끼워 넣고, 구동 기관(11) 및 대향 기관(18)의 외측에 편광판(19, 20)이 접합된 것이다. 또한, 구동 기관(11)상에는, 구동 기관(11)의 표면을 덮고서 평탄화막(21)이 형성되고, 이 평탄화막(21)상에, 화소 전극(22)이 화소(10)마다 마련되어 있다. 이와 같은 구성에서, 본 변형례에서도, 화소 전극(22)의 액정층(15)측의 면이 요철 구조를 가지며, 대향 전극(17)의 액정층(15)측의 면은 평탄하게 되어 있다.

[0078] 단, 본 변형례에서는, 화소 전극(22)의 하지층이 되는 평탄화막(21)의 표면에 요철 구조가 형성되어 있고, 화소 전극(22)은, 평탄화막(21)상에, 그 표면 형상을 모방하여 거의 동일한 두께로 마련되어 있다. 구체적으로는, 평탄화막(21)은, 표면이 오목면(21a) 및 볼록면(21b)을 기관면에 평행한 방향에 따라 교대로 배열하여 이루어지는 요철 구조를 갖고 있다. 화소 전극(22)의 표면에는, 평탄화막(21)의 오목면(21a)에 대응하여 오목면(22a), 평탄화막(21)의 볼록면(21b)에 대응하여 볼록면(22b)을 갖는 요철 구조가 형성되어 있다. 또한, 이 평탄화막(21)은, 상기 실시의 형태의 평탄화막(12)과 마찬가지로 유기 절연막에 의해 구성되어 있다. 단, 이 평탄화막(21) 대신에, 예를 들면 실리콘 산화막, 실리콘 질화막, 실리콘산 질화막 등의 무기 절연막이 마련되어 있어도 좋다.

[0079] 이와 같은 화소 전극(22)의 요철 구조는, 예를 들면 다음과 같이 하여 형성할 수 있다. 즉, 우선 도 18a에 도시한 바와 같이, 구동 기관(11)상에 평탄화막(21)을, 상기 실시의 형태와 같은 수법에 의해 형성한다. 계속해서, 도 18b에 도시한 바와 같이, 평탄화막(21)의 선택 영역(오목면(21a)에 대응하는 영역)을, 예를 들면 소정의 깊이분만큼 에칭함에 의해, 평탄화막(21)의 표면에 오목면(21a) 및 볼록면(21b)을 형성한다. 이 후, 도 18c에 도시한 바와 같이, 평탄화막(21)의 요철 구조를 덮도록, 화소 전극(22)을, 예를 들면 증착법이나 스퍼터법 등에 의해 형성함에 의해, 도 17에 도시한 화소 전극(22)이 형성된다.

[0080] 본 변형례에서도, 상기 실시의 형태와 마찬가지로 화소 전극(22)의 액정층(15)측의 면에, 오목면(22a) 및 볼록면(22b)을 갖는 요철 구조가 형성되어 있음에 의해, 전압 인가시에는, 액정층(15)에 프리틸트 부여에 효과적인 전계 왜곡이 발생한다. 한편, 화소 전극(22) 전체로서는, 슬릿과 같은 전극 노치 부분이 존재하지 않기 때문에, 액정층(15)의 국소적인 영역에서 투과율이 저하하는 것이 억제된다. 따라서, 상기 실시의 형태와 동등한 효과를 얻을 수 있다.

[0081] <변형례 2>

[0082] 도 19a 내지 도 19c는, 변형례 2에 관한 액정 표시 장치에서의 화소 전극(13)의 다른 제조 방법을 공정순으로 도시한 것이다. 상기 실시의 형태에서는, 화소 전극(13)의 요철 구조를, 평탄화막(12)상에 화소 전극(13)을 전면 형성한 후, 하프 에칭함에 의해 형성하였지만, 다음과 같이 하여 형성하는 것도 가능하다. 즉, 도 19a에 도시한 바와 같이, 구동 기관(11)상에, 평탄화막(12)을 형성한 후, 이 평탄화막(12)의 전면에 걸쳐서, ITO로 이루어지는 전극층(130)을, 예를 들면 증착법이나 스퍼터법에 의해 성막한다. 계속해서, 도 19b에 도시한 바와 같이, 전극층(130)의 선택 영역(오목면(13a)에 대응하는 영역)을, 예를 들면 포토 리소그래피법을 이용한 에칭에 의해 제거한다. 이 후, 도 19c에 도시한 바와 같이, ITO로 이루어지는 전극층(131)을, 예를 들면 증착법이나

스퍼터법에 의해 성막한다. 이에 의해, 노출한 평탄화막(12)의 표면이 전극층(131)에 의해 덮히고, 오목면(13a) 및 볼록면(13b)을 갖는 요철 구조가 형성된다.

[0083] 이와 같이, 화소 전극(13)의 요철 구조는, 상기 실시의 형태로 설명한 것으로 한정하지 않고, 다양한 수법에 의해 형성할 수 있다. 즉, 화소 전극(13)의 액정층(15)측의 면이 요철 구조로 되어 있으면, 상기 실시의 형태와 동등한 효과를 얻을 수 있다.

[0084] <변형례 3>

[0085] 도 20은, 변형례 3에 관한 액정 표시 장치에서의 액정 표시 패널의 단면 구성(화소의 일부에 상당)을 도시하는 것이다. 본 변형례의 액정 표시 패널은, 상기 실시의 형태의 액정 표시 패널(2)과 마찬가지로 구동 기관(11)과 대향 기관(18) 사이에 액정층(15)을 끼워 넣고, 구동 기관(11) 및 대향 기관(18)의 외측에 편광판(19, 20)이 접합된 것이다. 또한, 구동 기관(11)상에는, 평탄화막(12)을 통하여 화소 전극(23)이 화소(10)마다 마련되어 있다. 이와 같은 구성에서, 본 변형례에서도, 화소 전극(23)의 액정층(15)측의 면이 요철 구조를 가지며, 대향 전극(17)의 액정층(15)측의 면은 평탄하게 되어 있다.

[0086] 단, 본 변형례에서는, 화소 전극(23)의 요철 구조가 테이퍼를 갖고 있다. 구체적으로는, 요철 구조가, 기관면에 평행한 방향에 따라 교대로 배열하는 오목면(23a) 및 볼록면(23b)을 갖음과 함께, 이들 사이의 단차 부분이 테이퍼면(23c)으로 되어 있다. 이 테이퍼면(23c)의 테이퍼각(기관면에 수직한 방향을 0°로 한다)은, 예를 들면 0°보다 크고 80°이하이다. 즉, 본 변형례에서는, 화소 전극(23)의 표면에, 단면 형상을 사다리꼴로 하는 볼록부가 소정의 간격으로 배열한 요철 구조가 형성되어 있다.

[0087] 이와 같은 화소 전극(23)의 요철 구조는, 예를 들면 포토 리소그래피에 의한 에칭에 의해 형성할 수 있다.

[0088] 본 변형례에서도, 상기 실시의 형태와 마찬가지로 화소 전극(23)의 액정층(15)측의 면에, 오목면(23a) 및 볼록면(23b)을 갖는 요철 구조가 형성되어 있음에 의해, 전압 인가시에는, 액정층(15)에 프리틸트 부여에 효과적인 전계 왜곡이 발생한다. 한편, 화소 전극(23) 전체로서는, 슬릿과 같은 전극 노치 부분이 존재하지 않기 때문에, 액정층(15)의 국소적인 영역에서 투과율이 저하하는 것이 억제된다. 따라서, 상기 실시의 형태와 동등한 효과를 얻을 수 있다.

[0089] 여기서, 도 21에, 투과율 분포에 관한 시뮬레이션 결과를 도시한다. 또한, 화소 전극(13)의 치수, 요철 구조, 액정층(15)의 두께, 인가 전압, 입사광의 파장 등의 조건에 관해서는, 상기 실시의 형태에서의 시뮬레이션(도 16a)과 마찬가지로 하였다. 단, 테이퍼각은, 기관면에 수직한 방향에서 30°경사시켰다. 이와 같이, 단차 부분에 테이퍼면을 갖는 요철 구조를 마련함에 의해서도, 상기 실시의 형태와 마찬가지로 암선이 경감되어 투과율이 향상함과 함께, 균일한 투과율 분포를 실현하기 쉽게 됨을 알 수 있다.

[0090] <변형례 4>

[0091] 도 22는, 변형례 4에 관한 액정 표시 장치에서의 액정 표시 패널의 단면 구성(화소의 일부에 상당)을 도시하는 것이다. 본 변형례의 액정 표시 패널은, 상기 실시의 형태의 액정 표시 패널(2)과 마찬가지로 구동 기관(11)과 대향 기관(18) 사이에 액정층(15)을 끼워 넣고, 구동 기관(11) 및 대향 기관(18)의 외측에 편광판(19, 20)이 접합된 것이다. 또한, 구동 기관(11)상에는, 평탄화막(12)을 통하여 화소 전극(24)이 화소(10)마다 마련되어 있다. 이와 같은 구성에서, 본 변형례에서도, 화소 전극(24)의 액정층(15)측의 면이 요철 구조를 가지며, 대향 전극(17)의 액정층(15)측의 면은 평탄하게 되어 있다.

[0092] 단, 본 변형례에서는, 화소 전극(24)의 요철 구조가 역테이퍼를 갖고 있다. 구체적으로는, 요철 구조가, 기관면에 평행한 방향에 따라 교대로 배열하는 오목면(24a) 및 볼록면(24b)을 갖음과 함께, 이들 사이의 단차 부분이 역테이퍼면(24c)으로 되어 있다. 즉, 본 변형례에서는, 화소 전극(24)의 표면에, 단면 형상을 역사다리꼴로 하는 볼록부가 소정의 간격으로 배열한 요철 구조가 형성되어 있다.

[0093] 이와 같은 화소 전극(24)의 요철 구조는, 예를 들면 포토 리소그래피에 의한 에칭에 의해 형성할 수 있다.

[0094] 본 변형례에서도, 상기 실시의 형태와 마찬가지로 화소 전극(24)의 액정층(15)측의 면에, 오목면(24a) 및 볼록면(24b)을 갖는 요철 구조가 형성되어 있음에 의해, 전압 인가시에는, 액정층(15)에 프리틸트 부여에 효과적인 전계 왜곡이 발생한다. 한편, 화소 전극(22) 전체로서는, 슬릿과 같은 전극 노치 부분이 존재하지 않기 때문에, 액정층(15)의 국소적인 영역에서 투과율이 저하하는 것이 억제된다. 따라서, 상기 실시의 형태와 동등한 효과를 얻을 수 있다. 또한, 단차 부분이 역테이퍼면이므로, 수직면의 경우에 비하여, 작은 단차로 전계 왜곡을 발생시

킬 수 있다. 이 때문에, 화소 전극 전체의 막두께의 증가가 없이도 배향 제어가 가능해진다.

[0095] 계속해서, 상기 변형례 1에서 설명한 바와 같은, 화소 전극의 하지층에 요철 구조를 갖는 경우의 상세 구성에 관해, 이하의 변형례 5-1 내지 5-5를 예로 들어 설명한다.

[0096] <변형례 5-1>

[0097] 도 23은, 변형례 5-1에 관한 요철 구조예를 설명하기 위한 단면도이다. 본 변형례는, 상기 변형례 1과 같은 요철 구조를 갖는 경우(화소 전극(22)의 하지층인 평탄화막(21)의 표면에 요철 구조(21ab)를 갖는 경우)의 상세 구성례이다. 도 23에 도시한 바와 같이, 평탄화막(21)은, 기판(11a) 위의 트랜지스터(120)(TFT)나 도시하지 않은 배선 등을 덮도록 마련되어 있다. 트랜지스터(120)는, 예를 들면 게이트 전극(121)상에, 게이트 절연막(122)을 통하여 반도체층(123)을 갖고 있다. 반도체층(123)상에는 소스/드레인 전극(124)이 마련되고, 이들이 보호막(125)에 의해 피복되어 있다. 또한, 트랜지스터(120)로서는, 그와 같은 보텀 게이트형의 것으로 한정하지 않고, 탑 게이트형의 것이라도 좋다.

[0098] 평탄화막(21)에는, 이와 같은 트랜지스터(120)(소스/드레인 전극(124))와 화소 전극(22)과의 전기적 도통을 확보하기 위한 콘택트 홀(H1)이 마련되어 있다. 화소 전극(22)은, 평탄화막(21)상에서, 콘택트 홀(H1)의 저부를 매입함과 함께, 요철 구조(21ab)의 표면 형상을 모방하여, 대략 일정한 두께로 형성되어 있다.

[0099] 이와 같은 평탄화막(21)에서 요철 구조(21ab)는, 예를 들면 다음과 같이 하여 형성할 수 있다. 즉, 도시는 생략하지만, 우선, 구동 기관(11)상에 평탄화막(21)을 상술한 바와 같은 수법에 의해 성막한 후, 그 평탄화막(21)의 표면에, 포토 리소그래피법을 이용하고, 요철 구조(21ab) 및 콘택트 홀(H1)을 형성한다. 구체적으로는, 우선, 평탄화막(21)상에 포토레지스트를 도포 형성하고, 소정의 포토 마스크를 이용하여 노광 및 현상을 행하여, 포토레지스트를 패터닝한다. 이 때, 포토 마스크로서는, 콘택트 홀(H1)에 대응하여 투과 영역(투과율 약 100%)을 갖음과 함께, 요철 구조(21ab)의 형성 영역에 대응하여 반투과 영역(투과율 수% 내지 수십%)을 갖는 마스크를 이용한다. 이 요철 구조(21ab)에 대응하는 영역은, 이른바 하프톤 마스크(half-tone mask)로 되어 있다. 그 후, 에칭을 행하고, 포토레지스트를 제거함에 의해, 평탄화막(21)의 일부 영역에, 소스/드레인 전극(124)의 표면까지 관통하는 콘택트 홀(H1)이 형성되는 한편, 다른 선택 영역에는, 그 표면에 소정의 요철 구조(21ab)가 형성된다. 이 요철 구조(21ab)에서의 오목부 깊이(볼록부 높이) 및 오목부폭(볼록부 폭)은, 상기 포토 마스크에서의 반투과 영역의 투과율이나 그 패턴에 의해 조정할 수 있다. 이 후, 평탄막(21)상에 화소 전극(22)을 형성하면 좋다.

[0100] 본 변형례와 같이, 화소 전극(22)의 하지층(평탄화막(21))에 요철 구조(21ab)를 마련하는 경우에, 하프톤 마스크를 이용한 포토 리소그래피법을 이용함으로써, 콘택트 홀(H1)의 형성과 함께, 요철 구조(21ab)를 형성할 수 있다. 즉, 새롭게 제조 공정을 늘리지 않고도, 평탄화막(21)에 요철 구조(21ab)를 형성하는 것이 가능하다.

[0101] <변형례 5-2>

[0102] 도 24a는, 변형례 5-2에 관한 요철 구조예를 설명하기 위한 단면도이다. 본 변형례는, 상기 변형례 5-1과 마찬가지로 화소 전극(22)의 하지층에 요철 구조를 갖는 것이지만, 다음의 점에서 상기 변형례 5-1과 다르다. 즉, 본 변형례에서는, 평탄화막(12)의 표면이 평탄하게 되어 있고, 이 평탄화막(12)상에 요철 구조(25ab)를 구성하는 포토레지스트(25)가 마련되어 있다. 평탄화막(12)에는, 상기 변형례 5-1과 마찬가지로 화소 전극(22)과 소스/드레인 전극(124)과의 전기적 도통을 확보하기 위한 콘택트 홀(H1)이 마련되어 있다. 포토레지스트(25)는, 이 콘택트 홀(H1)에 대응하는 영역에 개구를 갖음과 함께, 다른 선택 영역에서 패터닝되어 요철 구조(25ab)를 형성하고 있다. 화소 전극(22)은, 이 포토레지스트(25)상에, 콘택트 홀(H1)의 저부를 매입함과 함께, 요철 구조(25ab)의 형상을 모방하여, 개략 일정한 두께로 형성되어 있다.

[0103] 이와 같은 포토레지스트(25)를 이용한 요철 구조(25ab)는, 예를 들면 다음과 같이 하여 형성할 수 있다. 즉, 도시는 생략하지만, 우선, 구동 기관(11)상에 평탄화막(12)을 상술한 바와 같은 수법에 의해 성막한 후, 포토 리소그래피법을 이용하여 콘택트 홀(H1)을 형성한다. 계속해서, 평탄화막(12)상에 포토레지스트(25)를 도포 형성한 후, 이 포토레지스트(25)의 노광 및 현상을 행하고, 콘택트 홀(H1)에서 소스/드레인 전극(124)의 표면이 노출함과 함께, 요철 구조(25ab)의 형성 영역에서 평탄화막(12)의 표면이 노출하도록, 패터닝을 행한다. 이에 의해, 포토레지스트(25)를 이용한 요철 구조(25ab)가 평탄화막(12)상에 형성된다.

[0104] 화소 전극(22)의 하지층에 요철 구조를 마련하는 경우에는, 상기 변형례 5-1에서 설명한 바와 같이 평탄화막(21) 자체에 요철 구조(21ab)를 마련하여도 좋지만, 본 변형례와 같이, 포토레지스트(25)를 이용하여 요철 구조(25ab)를 형성하여도 좋다. 이에 의해, 요철 구조(25ab)를, 에칭 공정을 경유하는 일 없이 형성 가능하다.

또한, 본 변형례에서는, 요철 구조(25ab)에서의 오목부 깊이(볼록부 높이) 및 오목부폭(볼록부 폭)은, 포토레지스트(25)의 막두께나 패턴에 의해 조정할 수 있다. 또한, 여기서는, 요철 구조(25ab)에서, 포토레지스트(25)가 선택 영역에서 평탄화막(12)의 표면까지 제거되어(평탄화막(12)의 표면의 일부가 화소 전극에 접촉하여) 있지만, 포토레지스트(25)는 반드시 평탄화막(12)의 표면까지 완전히 제거되지 않아도 좋다. 즉, 도 24b에 도시한 바와 같이, 포토레지스트(25)의 화소 전극(22)측의 적어도 일부에 요철 구조(25ab)가 마련되어 있으면 좋고, 평탄화막(12)측의 면은 평탄하여도 좋다.

[0105] <변형례 5-3>

[0106] 도 25a는, 변형례 5-3에 관한 요철 구조예를 설명하기 위한 단면도이다. 본 변형례는, 상기 변형례 5-1, 5-2와 마찬가지로 화소 전극(22)의 하지층에 요철 구조를 갖는 것이다. 또한, 상기 변형례 5-2와 마찬가지로 평탄화막(12)의 표면은 평탄하게 되어 있고, 이 평탄화막(12)상에 별도 요철 구조를 형성하도록 되어 있다. 단, 본 변형례에서는, 평탄화막(12)상에, 무기 절연막(26)이 마련되고, 이 무기 절연막(26)에 요철 구조(26ab)가 형성되어 있다. 이 무기 절연막(26)은, 예를 들면 실리콘 산화막, 실리콘 질화막, 실리콘산 질화막 등에 의해 구성되고, 콘택트 홀(H1)에 대응하는 영역과, 요철 구조(26ab)를 구성하는 영역에서 각각 패터닝되어 있다. 화소 전극(22)은, 이 무기 절연막(26)상에, 콘택트 홀(H1)의 저부를 매입함과 함께, 요철 구조(26ab)의 형상을 모방하여, 개략 일정한 두께로 형성되어 있다.

[0107] 이와 같은 무기 절연막(26)을 이용한 요철 구조(26ab)는, 예를 들면 다음과 같이 하여 형성할 수 있다. 즉, 도시는 생략하지만, 우선, 구동 기관(11)상에 평탄화막(12)을 상술한 바와 같은 수법에 의해 성막한 후, 포토 리소그래피법을 이용하여 콘택트 홀(H1)을 형성한다. 계속해서, 평탄화막(12)상에 무기 절연막(26)을 예를 들면 CVD법 등에 의해 성막한 후, 이 무기 절연막(26)을, 포토 리소그래피법에 의해, 콘택트 홀(H1)에 대응하는 영역과, 요철 구조(26ab)의 형성 영역에서 에칭한다. 이에 의해, 무기 절연막(26)을 이용한 요철 구조(26ab)가 평탄화막(12)상에 형성된다.

[0108] 화소 전극(22)의 하지층에 요철 구조를 마련하는 경우, 본 변형례와 같이, 평탄화막(12)상에 마련한 무기 절연막(26)을 이용하여 요철 구조(26ab)를 형성하여도 좋다. 무기 절연막(26)을 이용함에 의해, 요철 구조(26ab)에서 소망하는 요철 형상을 형성하기 쉽게 되고, 형상 안정성도 높아진다. 또한, 이 무기 절연막(26)에 대해서도, 상기 변형례 5-2의 포토레지스트(25)와 마찬가지로 요철 구조(26ab)에서 반드시 평탄화막(12)의 표면까지 제거되어 있지 않아도 좋고, 요철 구조(26ab)가 화소 전극(22)측의 적어도 일부에만 마련되어 있어도 좋다. 또한, 무기 절연막으로 한정하지 않고 유기 절연막을 이용하여도 좋다.

[0109] <변형례 5-4>

[0110] 도 26은, 변형례 5-4에 관한 요철 구조예를 설명하기 위한 단면도이다. 본 변형례는, 상기 변형례 5-1 내지 5-3과 마찬가지로 화소 전극(22)의 하지층에 요철 구조를 갖는 것이다. 단, 본 변형례는, 상기 변형례 5-1 내지 5-3과 달리, 구동 기관(11)상에 컬러 필터층(27)을 갖는 COA 구조에의 적용례이다. 본 변형례에서는, 기관(11)상에 마련된 트랜지스터(120)를 덮도록 컬러 필터층(27)이 형성되어 있다. 이 컬러 필터층(27)상에는, 이 컬러 필터층(27)의 보호층으로서의 절연막(28)이 마련되어 있고, 이 절연막(28)이 요철 구조(28ab)를 갖고 있다. 컬러 필터층(27)은, 예를 들면 수지 재료와, 안료나 염료 등을 포함하는 것이고, 화소마다 R, G, B의 어느 한쪽의 색으로 분류 도색되어 있다. 절연막(28)은, 예를 들면 열경화성 수지, 광반응성 수지 등의 유기막 또는 실리콘 산화막, 실리콘 질화막, 실리콘산 질화막 등의 무기막에 의해 구성되고, 콘택트 홀(H1)에 대응하는 영역과, 요철 구조(28ab)를 구성하는 영역에서 각각 패터닝되어 있다. 화소 전극(22)은, 이 절연막(28)상에, 콘택트 홀(H1)의 저부를 매입함과 함께, 요철 구조(28ab)의 형상을 모방하여, 개략 일정한 두께로 형성되어 있다.

[0111] 이와 같은 절연막(28)을 이용한 요철 구조(28ab)는, 예를 들면 다음과 같이 하여 형성할 수 있다. 즉, 도시는 생략하지만, 우선, 구동 기관(11)상에 컬러 필터층(27)을 성막한 후, 예를 들면 유기막으로 이루어지는 절연막(28)을 도포한다. 이 후, 포토 리소그래피법을 이용하여 콘택트 홀(H1)을 형성함과 함께, 요철 구조(28ab)를 형성한다. 이에 의해, 절연막(28)을 이용한 요철 구조(28ab)가 컬러 필터층(27)상에 형성된다. 또한, 절연막(28)을 패터닝하여 요철 구조(28ab)를 형성함에 의해, 컬러 필터층(27)의 표면의 일부가 보호막이 되는 절연막(28)으로부터 노출되는데, 이 노출된 컬러 필터 면은, 최종적으로 화소 전극(22)에 의해 덮히게 된다. 즉, 화소 전극(22)(예를 들면 IT0)이 보호막으로서 기능하기 때문에, 요철 구조(28ab)의 형성에 의해, 컬러 필터층(27)이 열화되기 쉽게 되는 일은 없다.

[0112] 화소 전극(22)의 하지층에 요철 구조를 마련하는 경우, 본 변형례와 같은 COA 구조에도 적용 가능하고, 이

경우, 컬러 필터층(27)상에 마련되는 절연막(28)에 요철 구조(28ab)를 형성하여도 좋다. 또한, 이 절연막(28)에 대해서도, 상기 변형례 5-2와 마찬가지로 요철 구조(28ab)에서, 반드시 컬러 필터층(27)의 표면까지 제거되었지 않아도 좋고, 절연막(28)의 화소 전극(22)측의 적어도 일부에만 요철 구조(28ab)가 마련되어 있어도 좋다.

[0113] 또한, 절연막(28)으로서, 무기막을 사용하는 경우에는, 구동 기관(11)상에 컬러 필터층(27)을 성막한 후, 우선 컬러 필터층(27)에 콘택트 홀(H1)을 형성한다. 뒤이어, 이 컬러 필터층(27)상에, 상술한 바와 같은 무기막을 예를 들면 CVD법에 의해 성막한 후, 패터닝을 행하여 요철 구조(28ab)를 형성하면 좋다.

[0114] <변형례 5-5>

[0115] 또한, 도 27에 도시한 바와 같이, 상기 변형례 5-4에서 설명한 바와 같은 COA 구조에서, 컬러 필터층(29)의 표면에 직접적으로 요철 구조(29ab)를 형성하여도 좋다. 또한, 이 경우, 상기 변형례 5-1에서 설명한 바와 같은 소정의 포토 마스크를 이용함으로써, 요철 구조(29ab)를, 콘택트 홀(H1)과 동일 공정에서 일괄 형성할 수 있다. 또한, 본 변형례에서는, 컬러 필터층(29)의 전면을 화소 전극(22)이 덮고, 이 화소 전극(22)이 컬러 필터층(29)의 보호막으로서 기능하도록 되어 있다. 이와 같이, 컬러 필터층(29) 자체에 요철 구조(29ab)를 마련하여도 좋다.

[0116] 또한, 상기 변형례 5-1 내지 5-5에서, 화소 전극(22)의 하지층에 요철 구조를 마련하는 경우에 관해 설명하였지만, 이것은, 대향 전극(17)측에 요철 패턴을 형성하는 경우에도 적용 가능하다. 예를 들면, 대향 기관(18)측에 컬러 필터층이 마련되는 경우에는, 이 컬러 필터층의 표면 또는 컬러 필터층의 보호막의 표면에 요철 구조를 형성하고, 형성한 요철 구조를 덮도록 대향 전극(17)을 형성하면 좋다.

[0117] <변형례 6>

[0118] 도 28a 및 도 28b는, 화소 전극 단부의 구성을 설명하기 위한 모식도로서, 도 28a는 사시 구성을 나타내고, 도 28b는 구동 기관(11)상에 평탄화막(21)을 통하여 마련된 화소 전극(22)을 화소 전극(22)의 측에서 본 것이다. 상기 실시의 형태 및 변형례에서 설명한 화소 전극에서는, 그 단부(구체적으로는, 블랙매트릭스층에 대향하는 비(非)표시부분)가 제거되어 있어도 좋다. 또한, 화소 전극으로서, 이하에서는, 상기 변형례 1 및 변형례 5-1 내지 5-5에서 설명한, 요철 구조를 갖는 하지층의 위에 마련된 화소 전극(화소 전극(22))을 예로 든다. 구체적으로는, 화소 전극(22)은, 그 전극단(電極端)(22E)(주변부)이 이와 같은 전극단(22E)을 갖는 화소 전극(22)은, 평탄화막 등의 요철 구조를 갖는 하지층의 위에 화소 전극(22)을 형성한 후, 그 단부를 에칭 제거함에 의해 형성한다.

[0119] 이와 같이, 화소 전극(22)이 패터닝된 전극단(22E)을 갖음으로써, 화소 단부에서, 경사 단계가 강하게 되어 액정이 소망하는 방향으로 배향하기 쉽게 된다.

[0120] 여기서, 상기 변형례 5-1의 평탄화막(21)상에, 전극단(22E)을 갖는 화소 전극(22)을 형성하여 이루어지는, 다음과 같은 샘플을 제작하여, 측정 실험 및 시뮬레이션을 행하였다. 즉, 우선, 유리 기관상에, 열경화 수지(JSR사 제품 SS3969)를 스핀 코팅법에 의해 도포하고, 핫 플레이트를 이용하여 프리 베이킹(90℃, 90초간)하였다. 그 후, 230℃에 설정한 오븐에서, 1시간 베이킹하여, 막두께 2μm의 평탄화막(21)을 성막하였다. 이 평탄화막(21)의 표면에, 포토 리소그래피법에 의해, 스트라이프형상의 오목부(홈)을, 폭 4μm(볼록부의 폭 역시 4μm), 깊이 100nm로 패턴 형성한 후, ITO를 100nm의 두께로 전면에서 걸쳐서 형성하고, 포토 리소그래피법에 의해 단부만을 에칭 제거하였다. 형성하는 화소 전극(22)과, 별도로 준비한 대향 기관(패터닝하지 않은 고체 대향 전극이 형성된 기관)과의 각 전극 표면에 배향막(JSR사 제품 FPA 재료)을 도포하였다. 계속해서, 이들의 화소 전극(22) 및 대향 전극 사이에, 액정 재료(마크사 제품 MLC-7026)를 밀봉하였다. 이 후, 화소 전극(22) 및 대향 전극을 통하여 액정에 전압을 공급하면서, UV 노광을 행함으로써, 배향막 부근의 액정 분자에 프리틸트를 부여하였다. 이와 같이 하여 제작한 샘플(샘플(A) : 홈 깊이 100nm)에서, 투과율, 틸트각 및 응답 특성에 관해 각각 측정하였다. 또한, 평탄화막(21)에 형성하는 홈의 깊이 이외는 상기과와 마찬가지로 조건으로 제작한 샘플(B)(홈 깊이 200nm) 및 샘플(C)(홈 깊이 300nm)에 대해서도, 마찬가지로 측정을 행하였다.

[0121] 또한, 상기 샘플(A 내지 C)의 비교예로서, 다음과 같은 샘플(D)을 제작하고, 마찬가지로 측정을 행하였다. 또한, 샘플(D)에서의 구동 기관측의 구조로서는, 도 29에 도시한 바와 같이, 기관(101)상에 평탄화막(102)을 형성하고, 이 평탄화막(102)상에, 파인 슬릿 구조를 갖는 화소 전극(103)을 배설한 것을 이용하였다. 구체적으로는, 우선, 유리 기관상에, 상기한 바와 마찬가지로 하여 막두께 2μm의 평탄화막(102)(요철 구조 없음)을 성막한 후, 이 평탄화막(102)의 전면에서 걸쳐서, ITO를 100nm의 두께로 성막하였다. 이 후, 성막한 ITO를 포토 리소그래피법에 의해 패터닝하여, 슬릿(103a)에 대응하는 스트라이프형상의 영역과, 단부 영역을 선택적으로 에칭 제거

하였다. 또한, 이 슬릿(103a)의 폭은, 상기 샘플(A 내지 C)과 동등하게 되도록 하고, 대향 전극층의 구성, 배향 막 및 액정의 재료, 전압 인가 조건, UV 노광 조건은 상기 샘플(A 내지 C)과 마찬가지로 하였다.

[0122] 상기한 바와 같이 하여 측정한 투과율, 틸트각 및 응답 특성에 관해, 도 30 내지 도 32에 각각 도시한다. 또한, 틸트각은, UV 노광시에 각 전극에 인가된 전압과, 그에 의해 부여되는 틸트각에 관해 도시한 것이다. 또한, 이 틸트각의 측정치로서는, 어느 영역 내에 존재하는 액정 분자의 각각의 틸트각을 측정하고, 그러한 평균을 취한 것을 나타낸다.

[0123] 도 30에 도시한 바와 같이, 파인 슬릿 구조를 이용한 샘플(D)에 비교하여, 화소 전극에 요철 패턴을 갖는 샘플(A 내지 C)에서는, 투과율이 약 17%나 향상하였다.

[0124] 또한, 도 31에 도시한 바와 같이, 샘플(D)에 비하여, 샘플(A 내지 C)에서는, 부여되는 틸트각이 크게 되어 있는 것을 알 수 있다. 이것은, 상세는 후술하지만, 샘플(D)에서는, 액정 분자의 배향 상태에 흐트러짐이 생기고, 샘플(A 내지 C)에서는 배향 상태가 일정한 상태로 정돈되기 쉬움에 기인하기 때문이라고 생각된다. 상기한 바와 같이 틸트각은, 어느 영역 내에 존재한 액정 분자의 틸트각의 평균치이기 때문에, 액정 분자의 기울어지는 방향에 편차가 있거나, 기울어지지 않는 액정 분자가 존재하고 있는 경우, 그들의 평균치는 작은 값으로 되기 쉽다. 한편, 액정 분자의 기울어지는 방향이 일정한 방향으로 정돈되어 있으면, 액정 분자의 실제의 틸트각과, 그 평균치가 가까운 값으로 되기 쉽다.

[0125] 더욱, 도 32에 도시한 바와 같이, 샘플(D)에 비하여, 샘플(A 내지 C)에서는 전압에 대한 응답이 빨라지는 것을 알 수 있다. 이것은, 프리틸트의 방위가 정조됨으로써 액정 분자가 일정한 방향으로 기울어지기 쉽게 되기 때문이고 생각된다. 또한, 상기 결과중, 이 응답 특성과 투과율에 관해서는, 홈 깊이를 100nm, 200nm, 300nm로 한 샘플(A 내지 C) 사이에서, 거의 차이가 보여지지 않음도 알았다.

[0126] 이들의 결과의 증거로서, 프리틸트 부여할 때의 전압을 변화시킨 경우(5V, 7.5V, 10V)의 액정 분자의 배향에 관해 시뮬레이션한 것을 도 33b, 도 33c에 도시한다. 단, 도 33b는 파인 슬릿 구조를 갖는 전극을 도시하고, 도 33c는 요철 패턴을 갖는 전극을 도시하고, 도 33b, 및 도 33c는, 도 33a에 도시한 바와 같은 전극의 블록부와 오목부의 경계 부근(파인 슬릿에서는 전극 부분과 슬릿 부분과의 경계 부근)의 영역(S1)을 도시한다. 또한, 각 도면에는 액정 분자를 다이렉터의 방향을 나타내는 선분(D1)과, 장축 방향에서의 단부(D21, D22)를 이용하여 모식적으로 나타낸다. 예를 들면, 단부(D21, D22) 사이의 길이(선분(D1)의 길이)가 비교적 길게 표시된 액정 분자는, 선분(D1)에 따른 방향에서 보다 큰 각도로 기울어져 있는 것을 나타낸다. 이러한 시뮬레이션 결과로부터도, 파인 슬릿 구조에 비하여, 요철 구조를 갖는 경우의 액정 분자에는 보다 큰 틸트각이 부여되어 있음을 알 수 있다. 또한, 파인 슬릿 구조에서는, 전극 장변 방향(슬릿의 연재 방향)에 따라 기울어져 있는 액정 분자에 더하여, 전극 장변 방향에 직교하는 방향으로 기울어져 있는 액정 분자도 수많이 존재하고, 액정 분자의 기울어지는 방향에 흐트러짐이 생기고 있는 것을 알 수 있다. 이에 대해, 요철 구조의 경우에는, 액정 분자가, 거의 전극 장변 방향(오목부의 연재 방향)을 따라 기울어져 있는 것을 알 수 있다.

[0127] 또한, 도 34a 및 도 34b에는, 파인 슬릿 구조 및 요철 구조의 각 경우의 액정 분자의 배향 상태를 모식적으로 도시한다. 도 34a에 도시한 바와 같이, 파인 슬릿 구조에서는, 전극 부분과 슬릿 부분의 경계 부근에서, 액정 분자가 비틀어져서(화소 전극부터 대향 전극을 향해 다이렉터가 회전하면서) 배향한다. 또한, 전극 부분과 슬릿 부분이 교대로 연속하여 배치되기 때문에, 오른쪽으로 감는(R1) 비틀어짐(트위스트)과, 왼쪽으로 감는(L1)의 비틀어짐이 교대로 나타난다. 도 35b 내지 도 35d에, 이와 같은 파인 슬릿 구조에서의 액정 분자의 배향 상태에 관해, 다른 각도에서 본 것을 도시한다. 또한, 도 35b는, 도 35a의 화살표(F1), 도 35c는 화살표(F2), 도 35d는 화살표(F3)로 각각 본 배향 상태를 나타내고 있다. 이와 같이, 파인 슬릿 구조에서는, 액정 분자의 기울어지는 방향이 변하고, 이것은 응답 속도의 저하를 초래한다.

[0128] 이에 대해, 도 34b에 도시한 바와 같이, 요철 구조의 경우에는, 액정 분자가 개략 일정한 방향으로 배향되고 기울어져 있고, 이것으로부터 유연한 전압 응답이 실현되는 것을 알 수 있다.

[0129] 또한, 상기 변형례 6에서는, 화소 전극(22)의 전극단(22E)(주연부)이 패터닝 제거되는 구성에 관해 설명하였지만, 이와 같은 구성으로 한정되지 않고, 도 36a 및 도 36b에 도시한 바와 같이, 주연부는 제거되지 않아도 좋다.

[0130] <8. 실시예>

[0131] 이하, 상기 실시의 형태 및 변형례에 관한 액정 표시 장치의 실시예(실시예 1 내지 3)에 관해 설명한다.

[0132] (실시예 1)

[0133] 도 37에, 상기 실시의 형태에 관한 액정 표시 패널(2)에서, 단차(볼록면(13b)의 두께(Tb)와 오목면(13a)의 두께(Ta)와의 차)를 변화시킨 경우의 투과율의 측정 결과를 도시한다. 이때, IT0로 이루어지는 화소 전극(13)의 오목면(13a)의 폭(S)을 $4\mu\text{m}$, 볼록면(13b)의 폭(L)을 $4\mu\text{m}$, 액정층(15)의 두께를 $3.5\mu\text{m}$, 인가 전압을 7.5V, 입사광의 파장을 550nm로 하였다. 또한, 단차는, 50nm 내지 500nm의 범위에서는 50nm씩 변화시키고, 1000nm 내지 3000nm의 범위에서는 500nm씩 변화시켰다. 또한, 500nm 내지 800nm의 범위에서는, 750nm 및 800nm의 2점에서 측정을 행하였다. 어느 경우에도, 액정은 문제 없이 배향하였지만, 단차가 커짐에 따라, 투과율은 감소하는 경향을 나타냈다. 여기서, 파인 슬릿 구조에서의 투과율(REF=0.71)보다 높은 투과율을 실현할 수 있기 때문에, 단차는 50nm 내지 750nm의 범위인 것이 바람직하다. 또한, 보다 바람직하게는, 50nm 내지 300nm이다. 성막 공정이나 에칭 공정에서의 택트 타임(tact time)을 단축할 수 있음과 함께, 단차가 저감됨에 의해, 표면 형상이 평탄한 배타전극의 구조에 보다 근접하기 때문에, 투과율 향상을 기대할 수 있다.

[0134] (실시예 2)

[0135] 실시예 2로서, 상기 변형례 3에서 설명한 화소 전극(23)에서의 테이퍼면(23c)의 테이퍼각(θ_t)을 변화시킨 경우의 투과율을 측정하였다. 구체적으로는, 도 38에 도시한 바와 같이, 오목면(23a)의 폭(S)($4\mu\text{m}$), 두께(Ta)(50nm), 피치(=사다리꼴 모양의 볼록부의 아랫바닥(下底)의 폭 : $4\mu\text{m}$) 및 볼록면(23b)의 두께(Tb)(200nm)를 각각 고정으로 하여, 볼록면(23b)의 폭(Da)을 가변으로 하여, 테이퍼각(θ_t)을 변화시켰다. 이 때, 폭(Da)은, 3.5 내지 $1\mu\text{m}$ 의 범위에 있어서 $0.5\mu\text{m}$ 씩 변화시켰다. 어느 경우에도, 액정은 문제 없이 배향하고, 도 39에 도시한 바와 같이 고투과율이 되었다. 또한, 투과율은, 폭(Da)이 $1\mu\text{m}$ 일 때에 가장 높아졌다.

[0136] (실시예 3)

[0137] 실시예 3으로서, 상기 실시예 2와 마찬가지로 테이퍼면(23c)의 테이퍼각(θ_t)을 변화시킨 경우의 투과율을 측정하였다. 단, 본 실시예에서는, 도 40에 도시한 바와 같이, 오목면(23a)의 폭(S)($4\mu\text{m}$), 두께(Ta)(50nm), 피치(=사다리꼴 모양의 볼록부의 아랫바닥의 폭 : $4\mu\text{m}$) 및 볼록면(23b)의 폭($1\mu\text{m}$)을 각각 고정으로 하고, 볼록면(23b)의 두께(Tb)를 가변으로 하여, 단차(=Tb-50)를 변화시켰다. 단차는, 200 내지 60nm의 범위에서, 20nm씩 변화하도록 하였다. 어느 경우에도, 액정은 문제 없이 배향하고, 도 41에 도시한 바와 같이 고투과율이 되었다. 또한, 단차가 작아짐에 따라 보다 높은 투과율을 나타냈다.

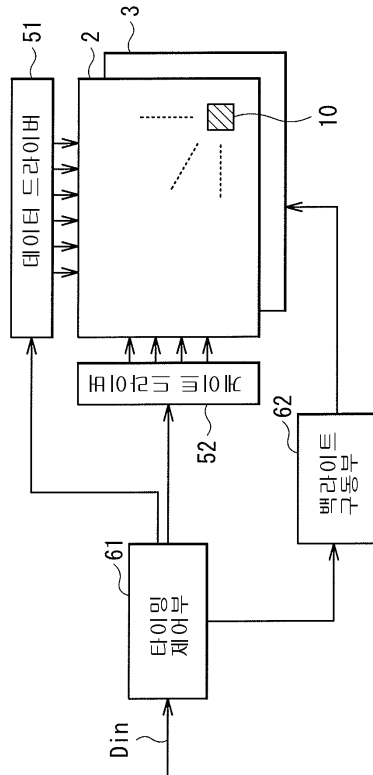
[0138] 이상, 실시의 형태 및 변형례를 들어서 본 발명을 설명하였지만, 본 발명은 이들의 실시의 형태 등으로 한정되지 않고, 여러가지의 변형이 가능하다. 예를 들면, 상기 실시의 형태 등에서는, 화소 전극의 표면에만 요철 구조를 형성하는 경우를 예로 들어 설명하였지만, 요철 구조는, 대향 전극의 표면에 마련하여도 좋다. 즉, 대향 전극의 표면에 요철 구조를 마련하고 화소 전극의 표면을 플랫폼하게 형성하여도 좋고, 화소 전극과 대향 전극의 양쪽의 표면에 요철 구조를 마련하여도 좋다.

[0139] 또한, 상기 실시의 형태 등에서는, 요철 구조의 단차 부분을 수직면, 테이퍼면 및 역테이퍼면의 어느 하나로 한 경우를 예로 들어 설명하였지만, 이것으로 한정되지 않고, 곡면이라도 좋다. 또한, 단차 부분을 테이퍼면으로 하는 요철 구조로서는, 단면 형상이 사다리꼴 모양이 되는 것을 예로 들어 설명하였지만, 단면 형상이 삼각형 형상(즉 윗바닥(上底)이 없는 형상)이 되는 것이라도 좋다.

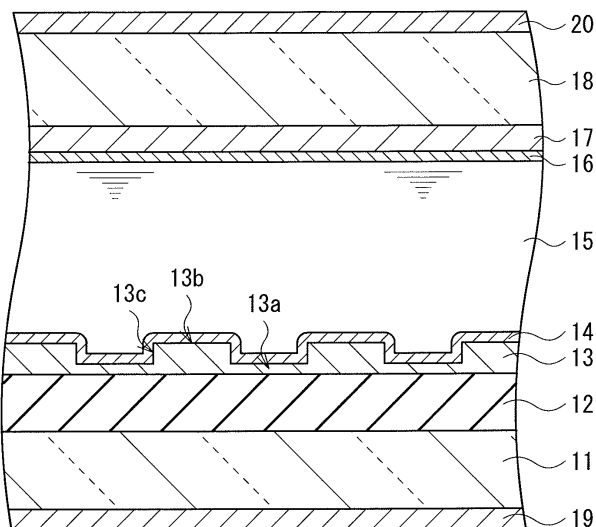
[0140] 또한, 본 발명의 액정 표시 장치에서의 각 층의 재료나 두께, 치수 등은, 상술한 것으로 한정되지 않는다. 예를 들면, 화소 전극에서는, 오목면의 폭(S)과 볼록면의 폭(L)이 서로와 동등한($S=L=4\mu\text{m}$) 경우를 예로 들어 설명하였지만, 슬릿의 폭(S)과 전극 부분의 폭(L)은 서로 달라도 좋다.

도면

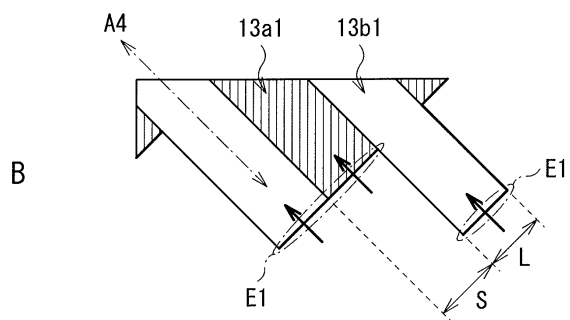
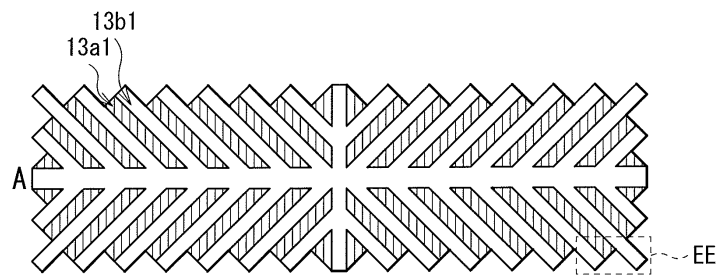
도면1



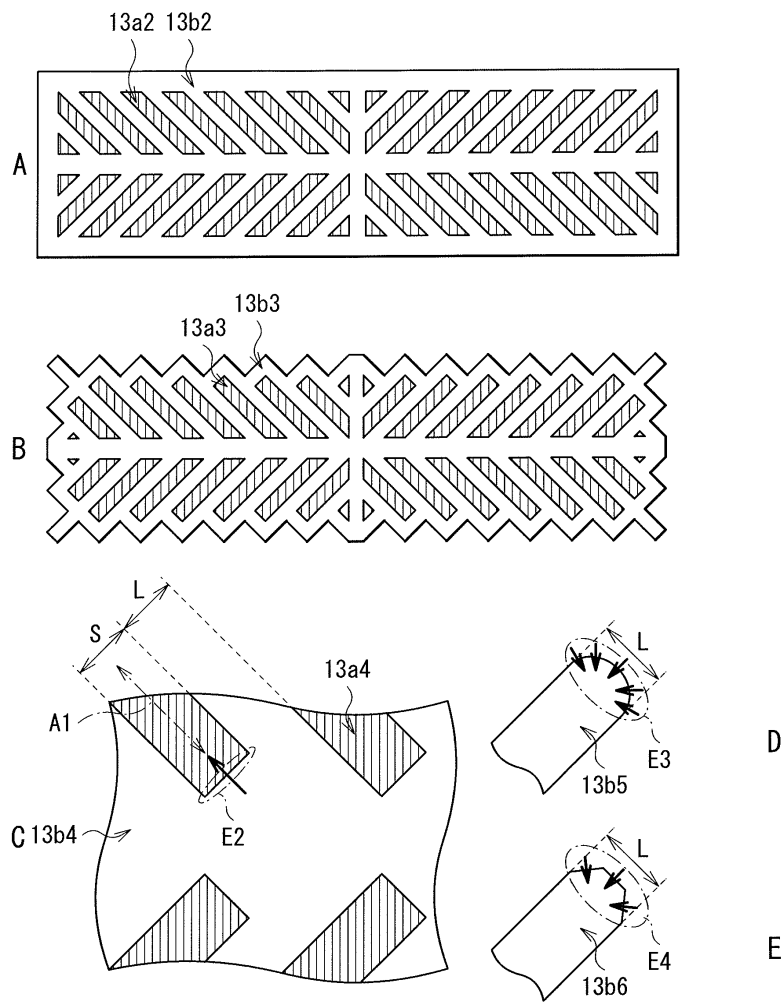
도면2



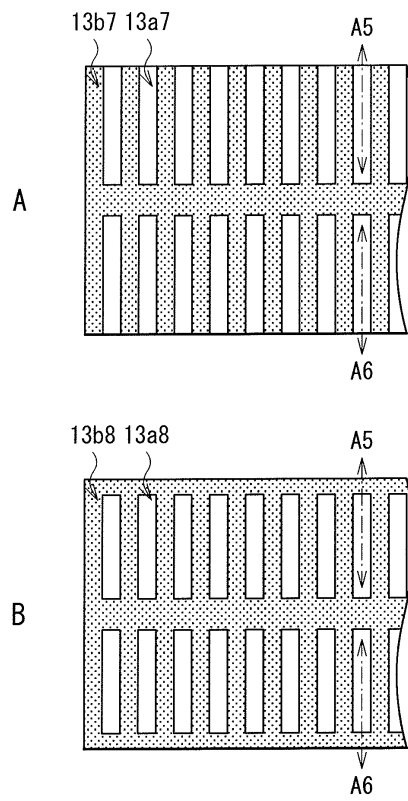
도면4



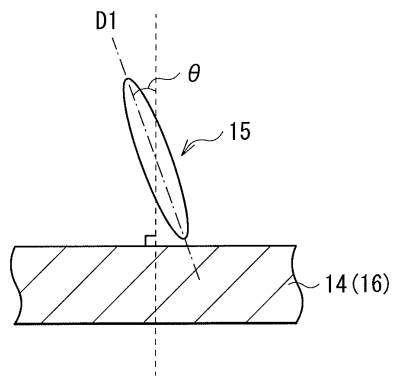
도면5



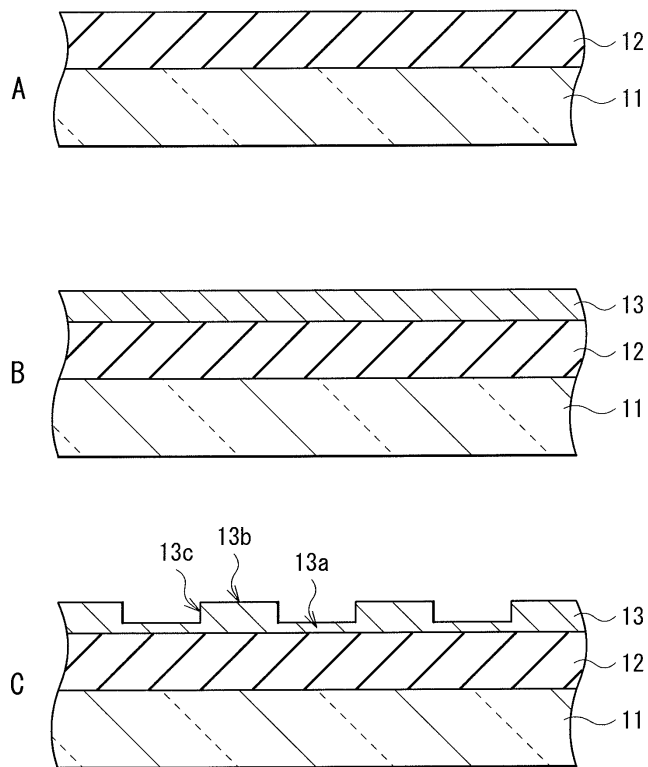
도면6



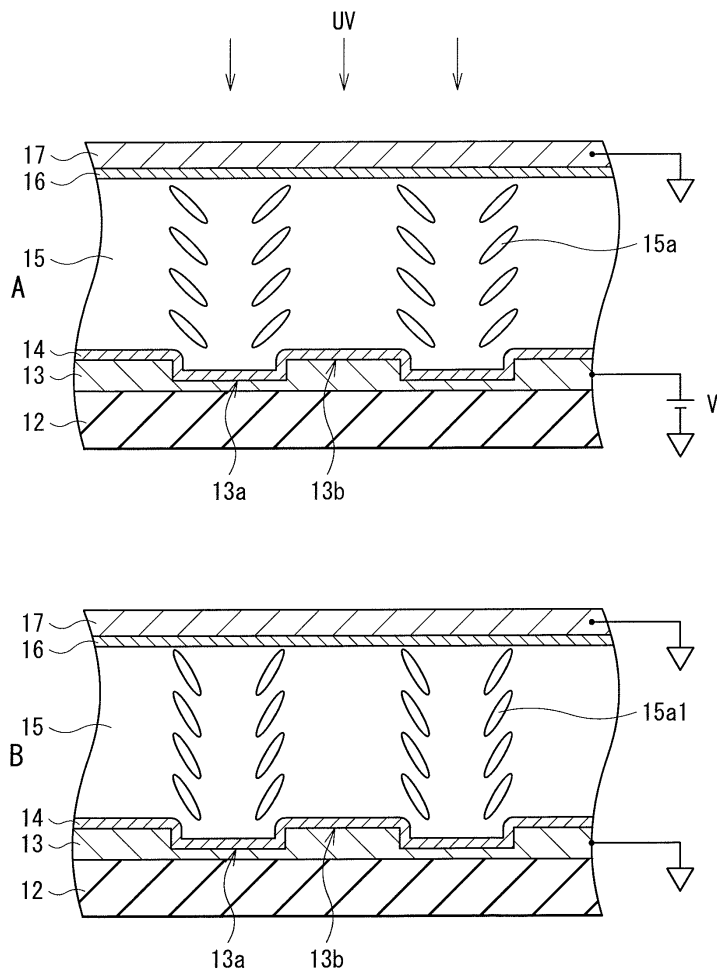
도면7



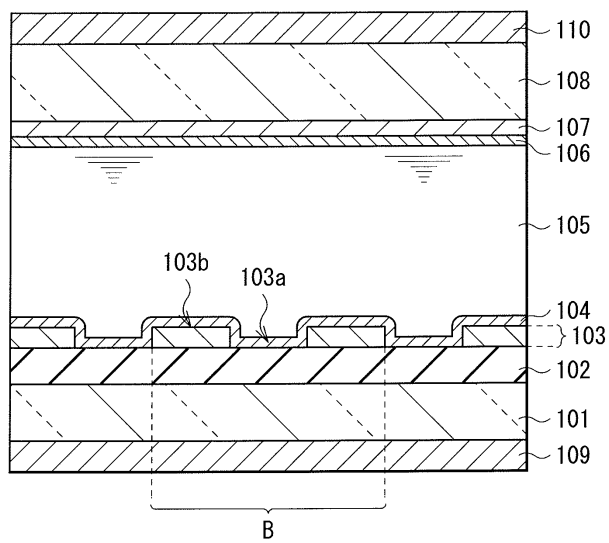
도면8



도면9

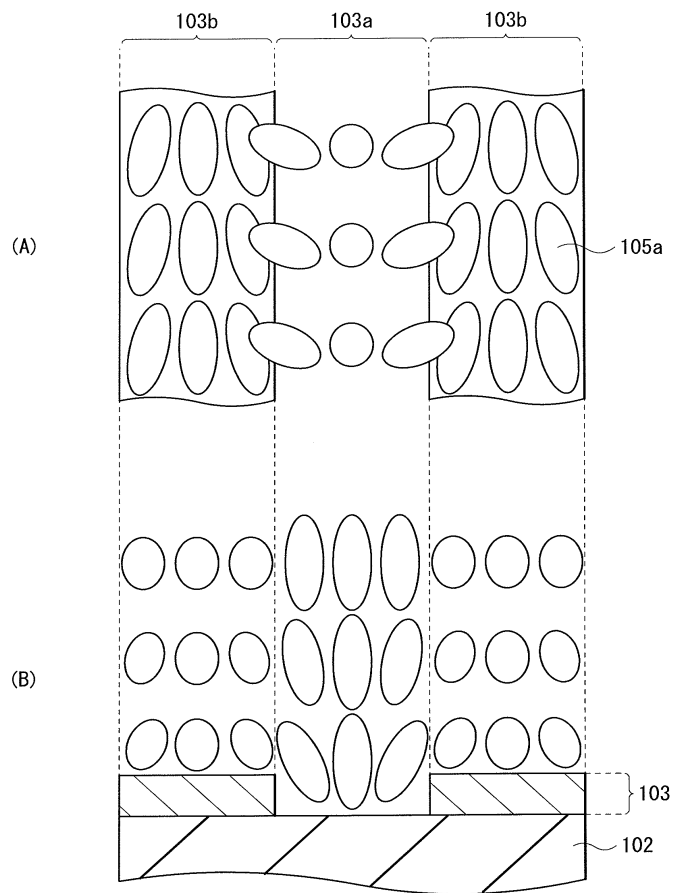


도면10



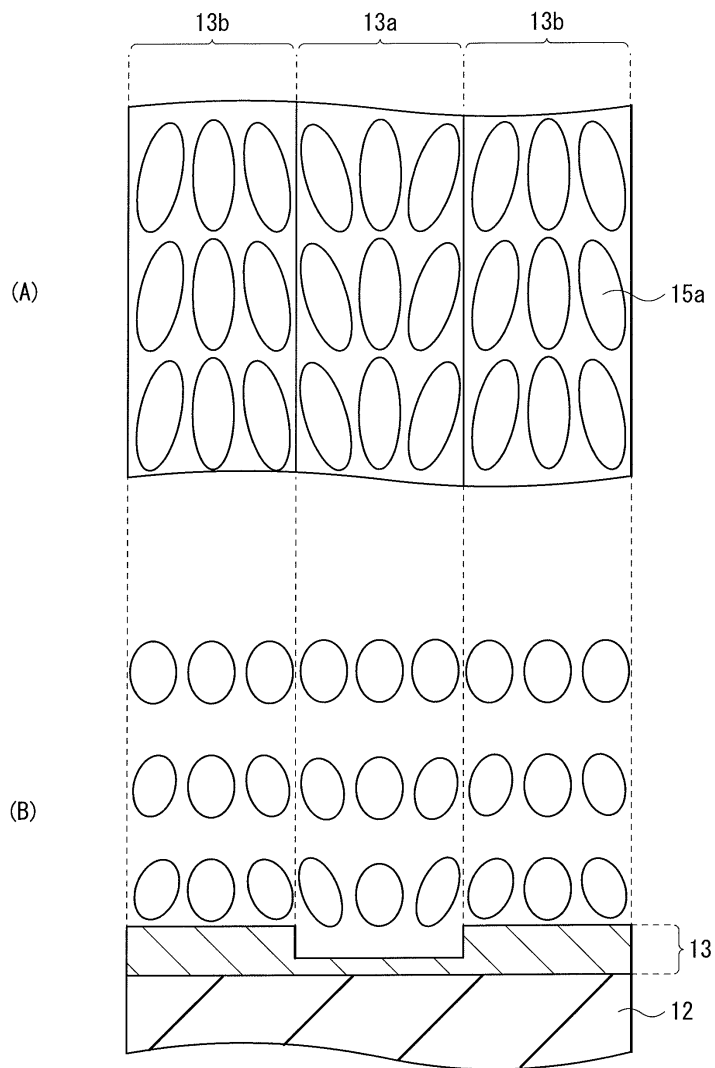
종래기술

도면11

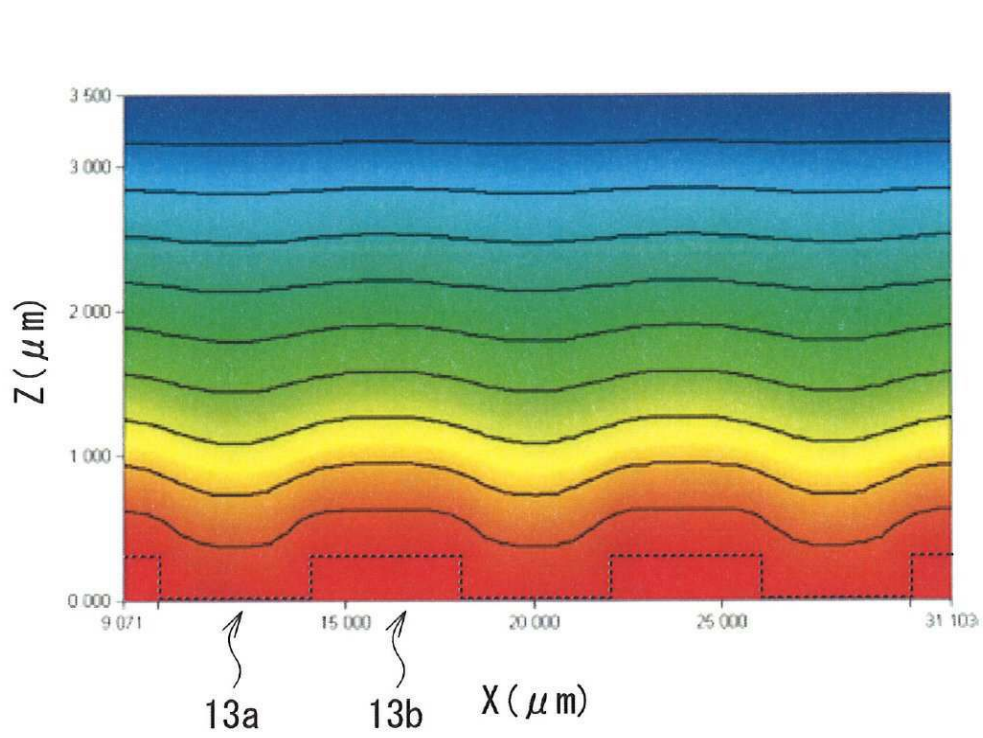


종래기술

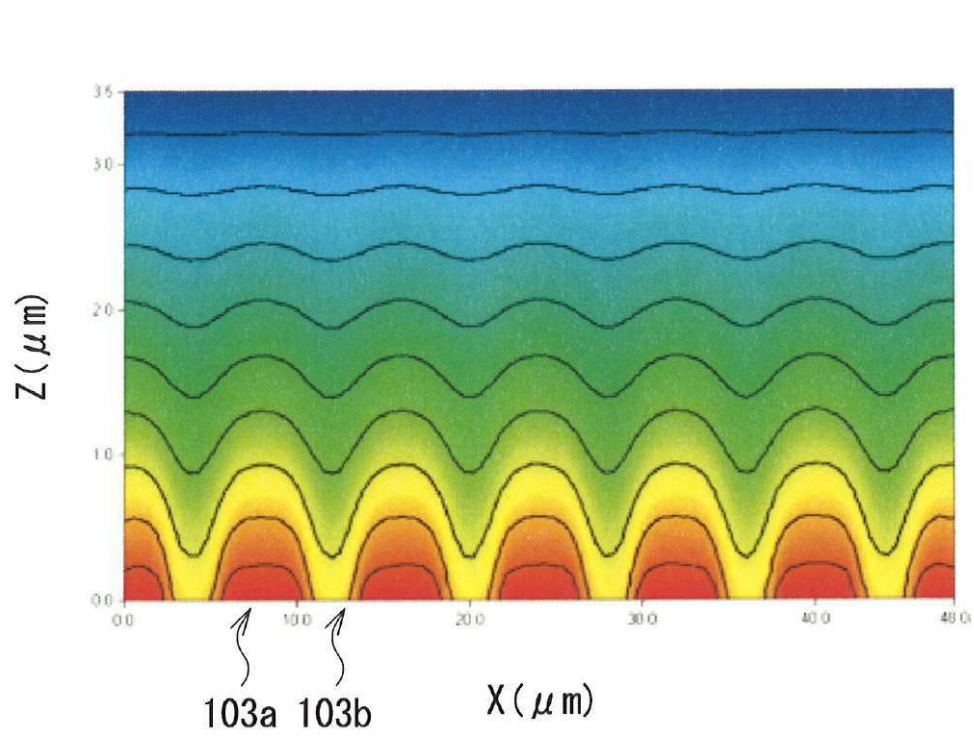
도면12



도면13

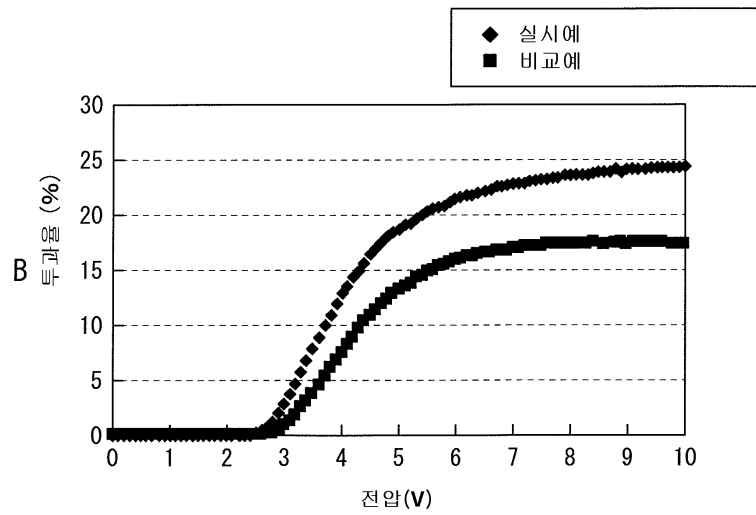
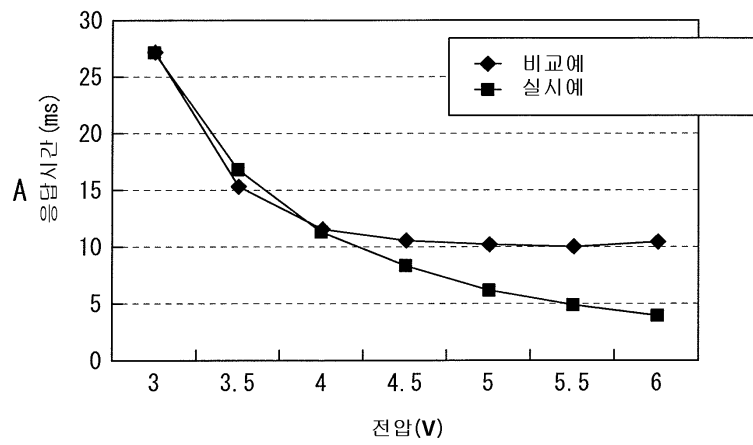


도면14

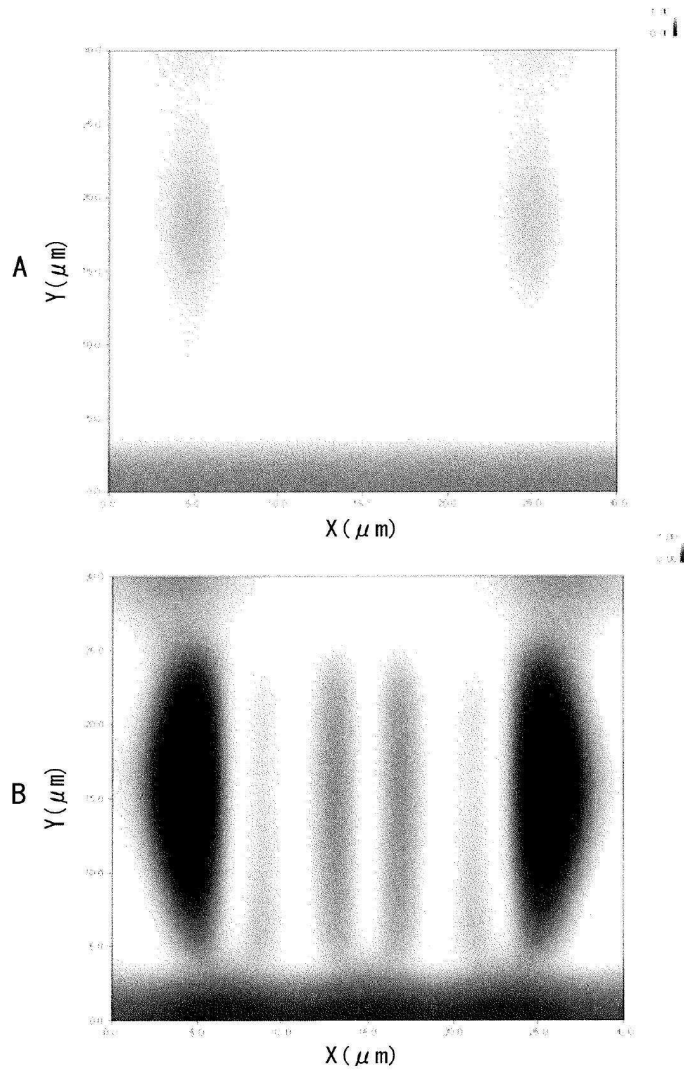


종래기술

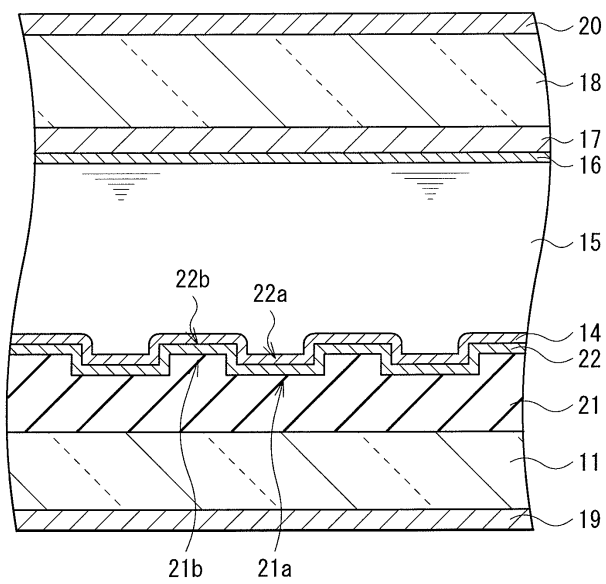
도면15



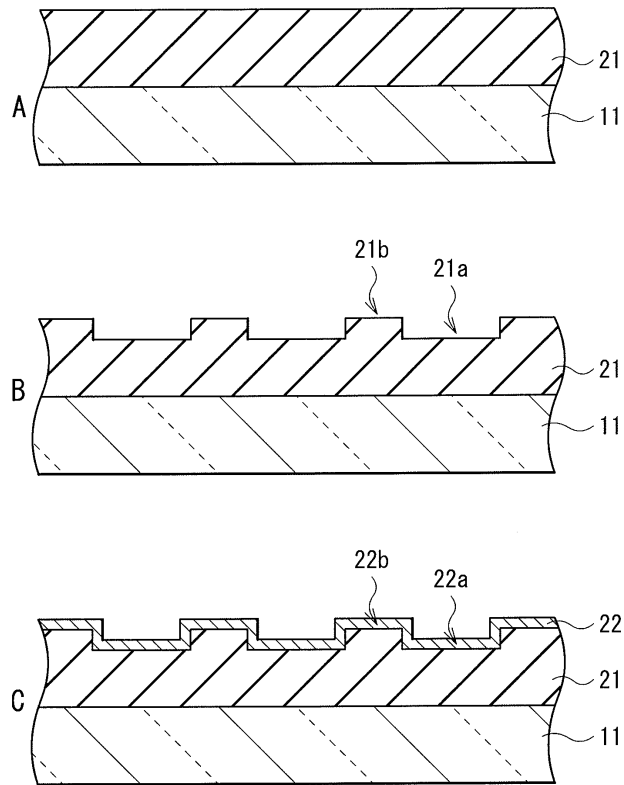
도면16



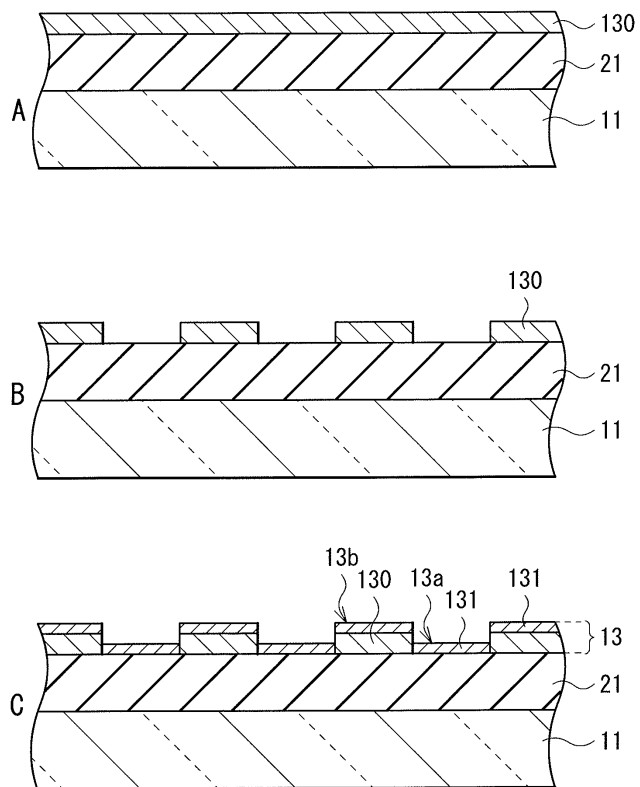
도면17



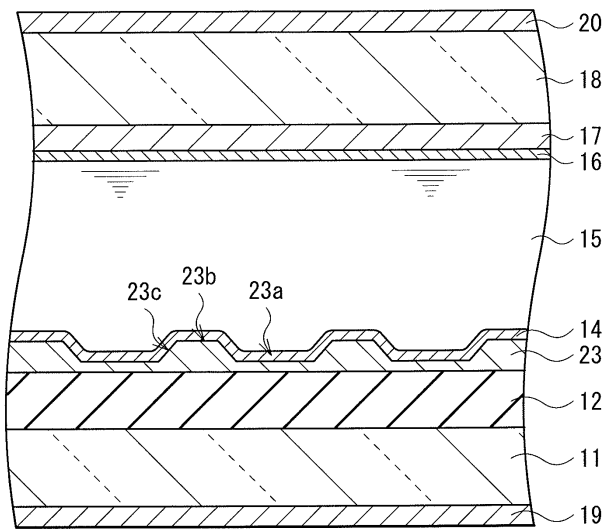
도면18



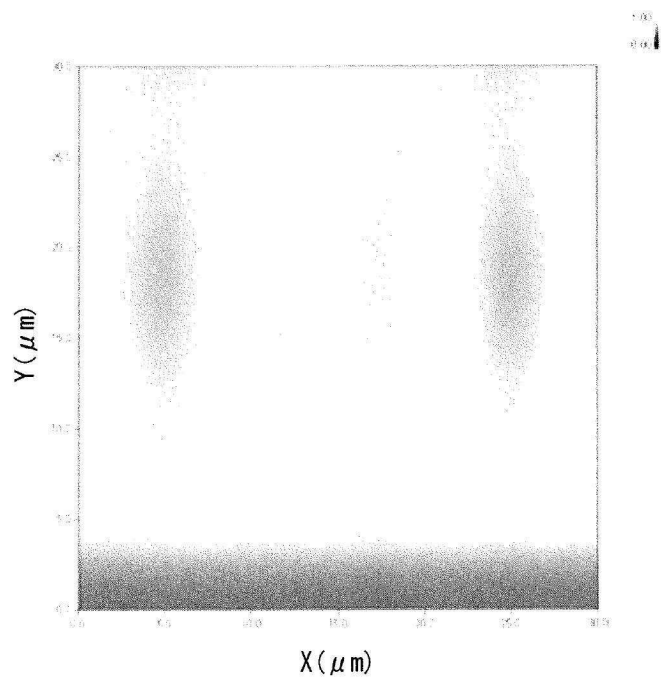
도면19



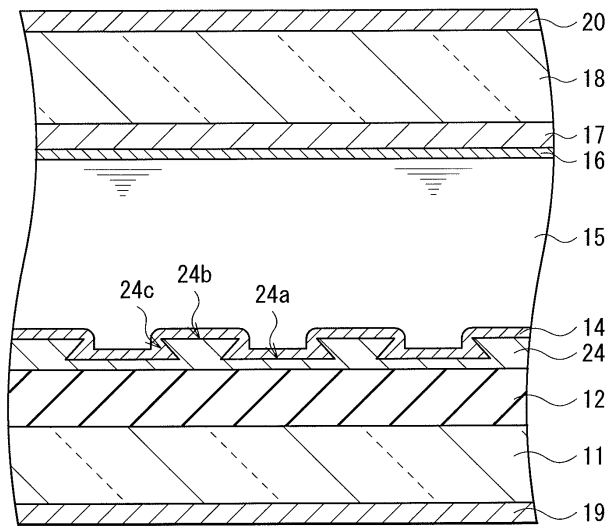
도면20



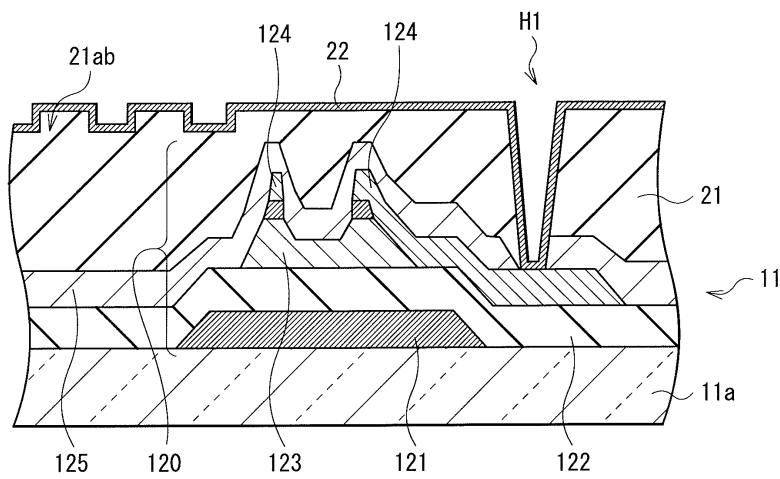
도면21



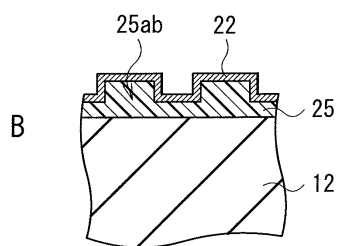
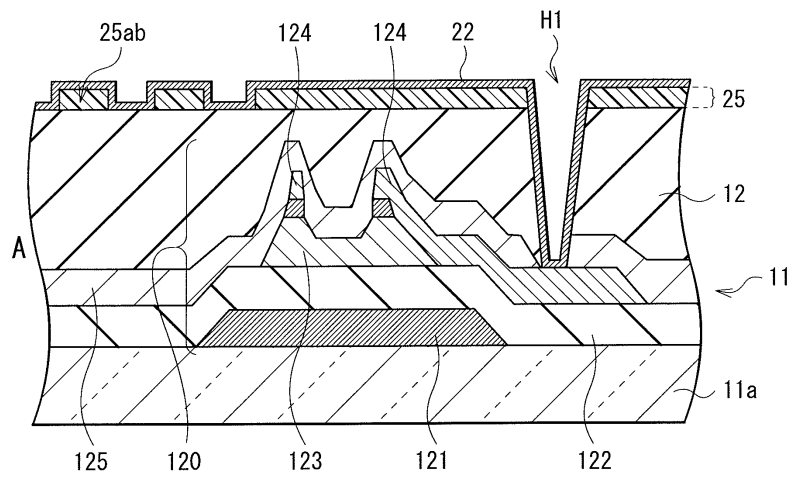
도면22



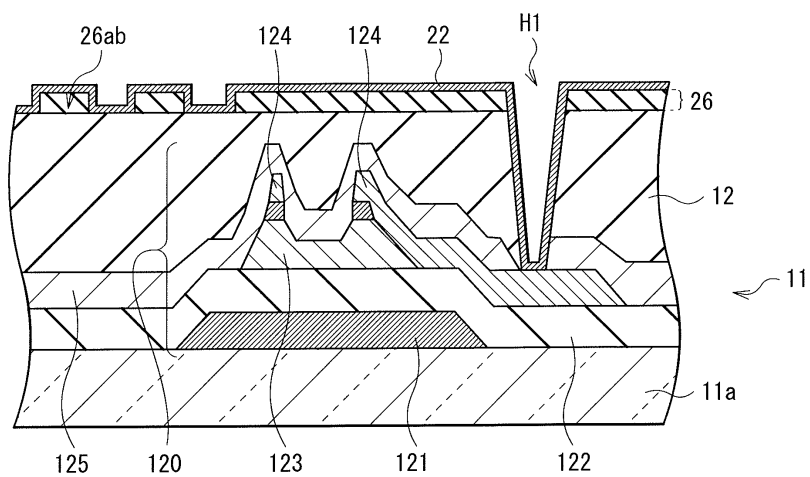
도면23



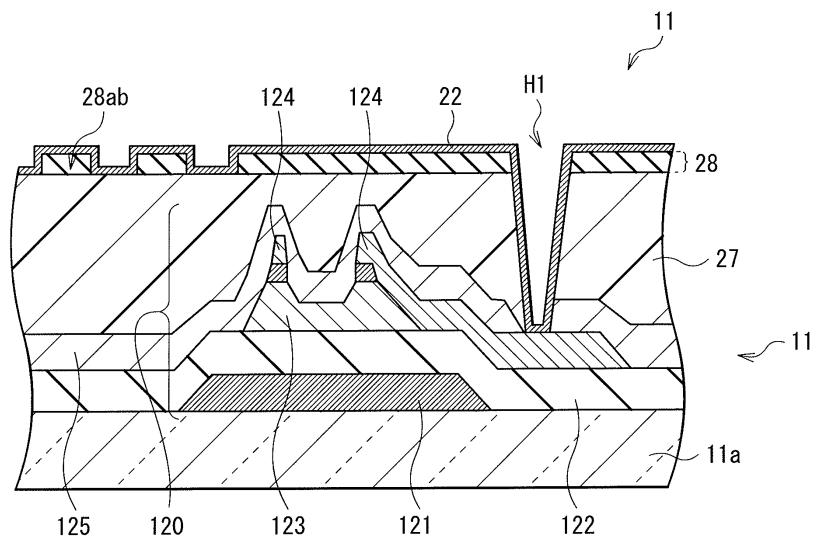
도면24



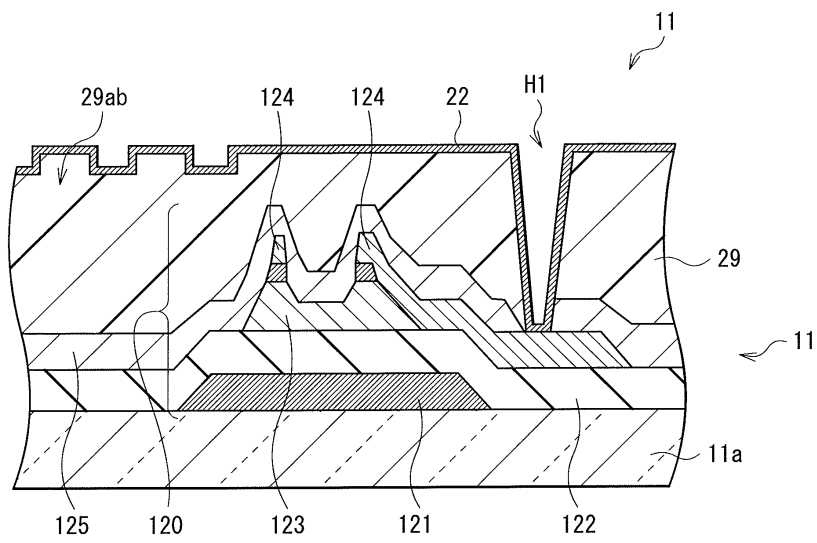
도면25



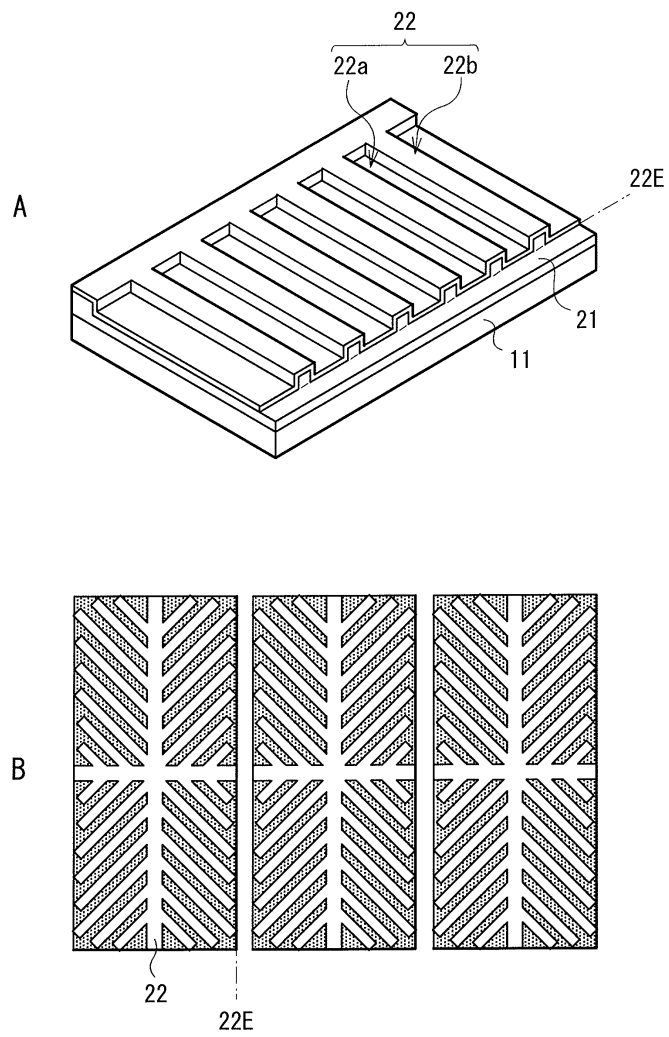
도면26



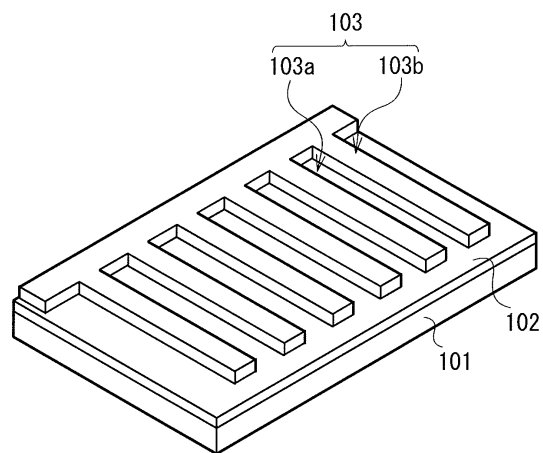
도면27



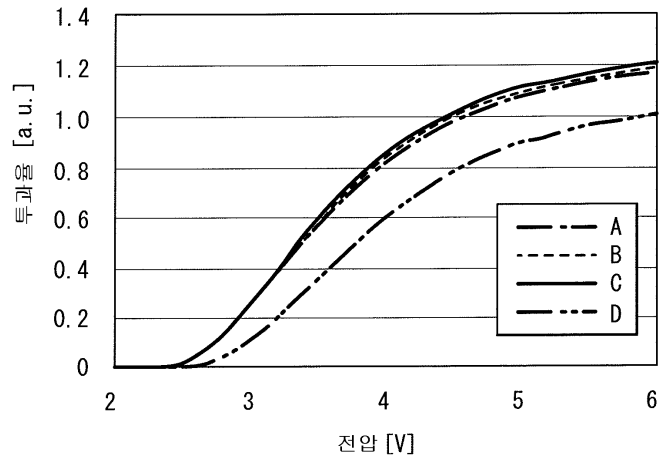
도면28



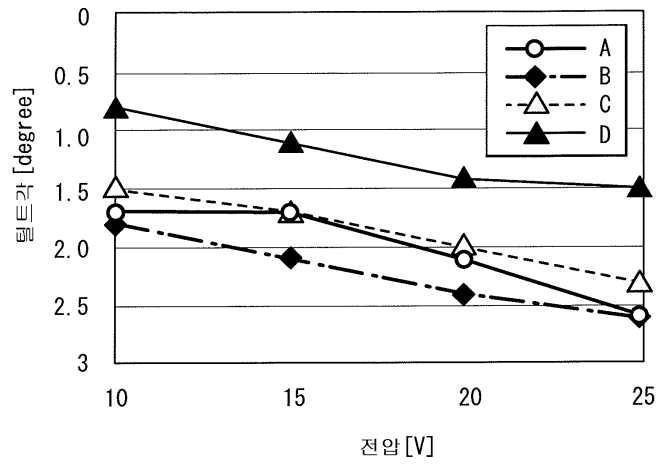
도면29



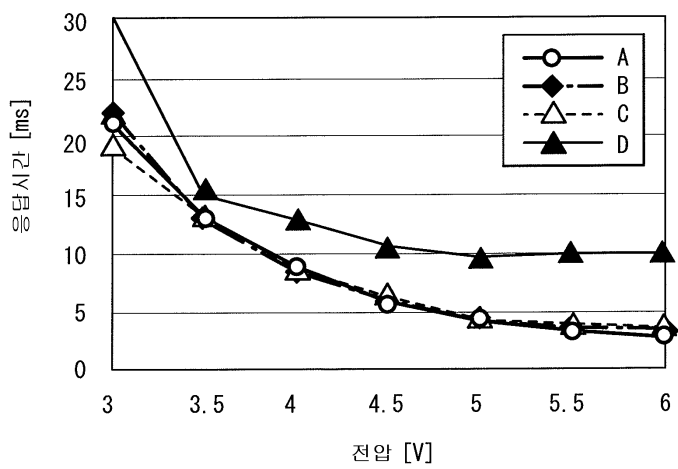
도면30



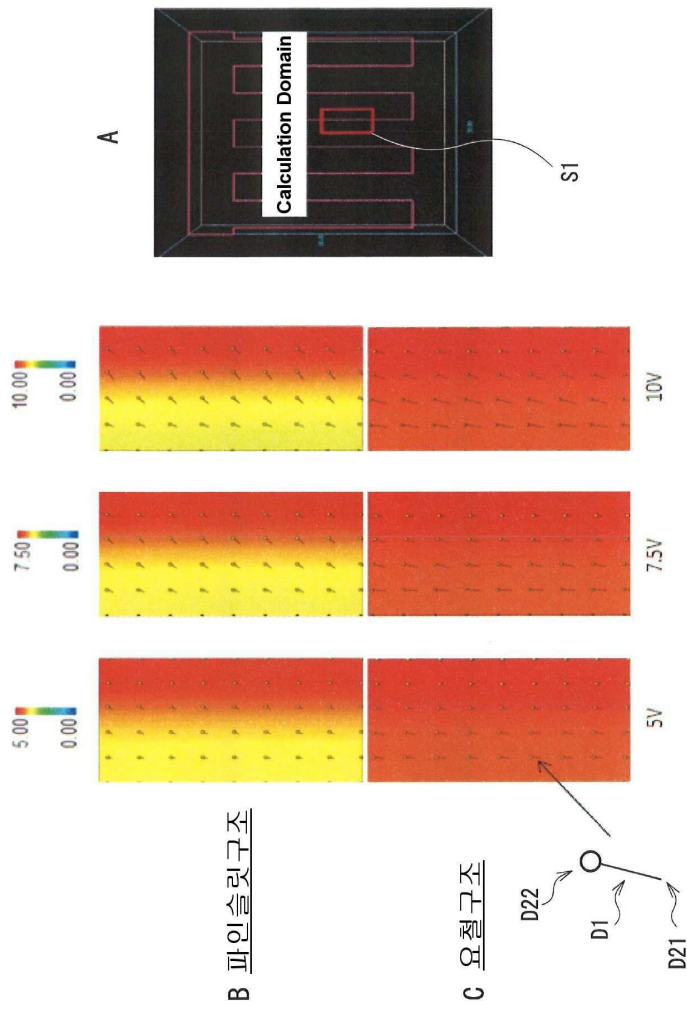
도면31



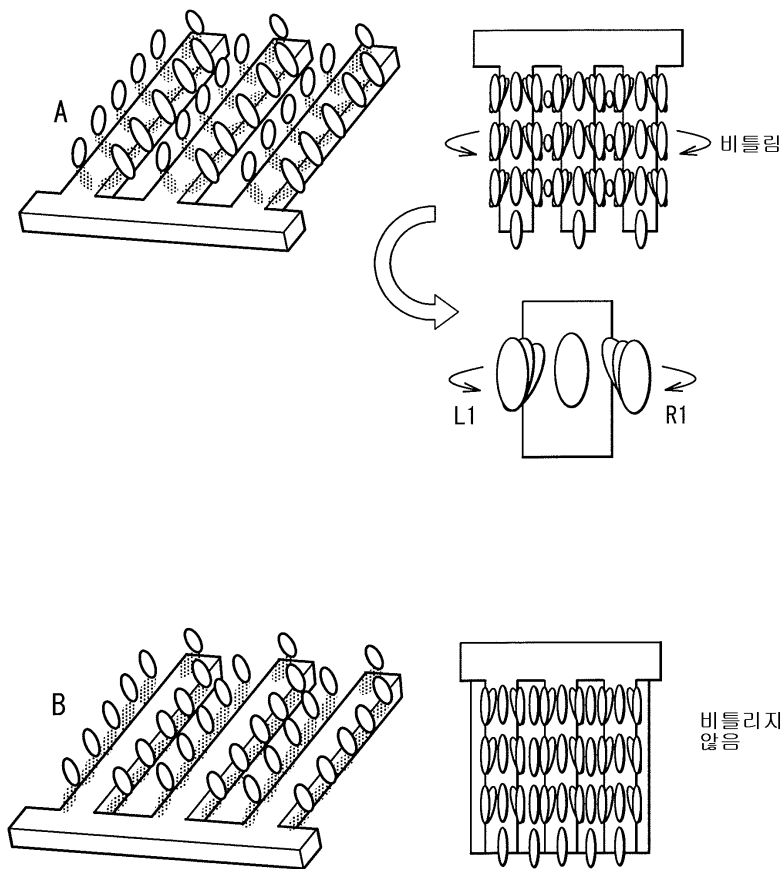
도면32



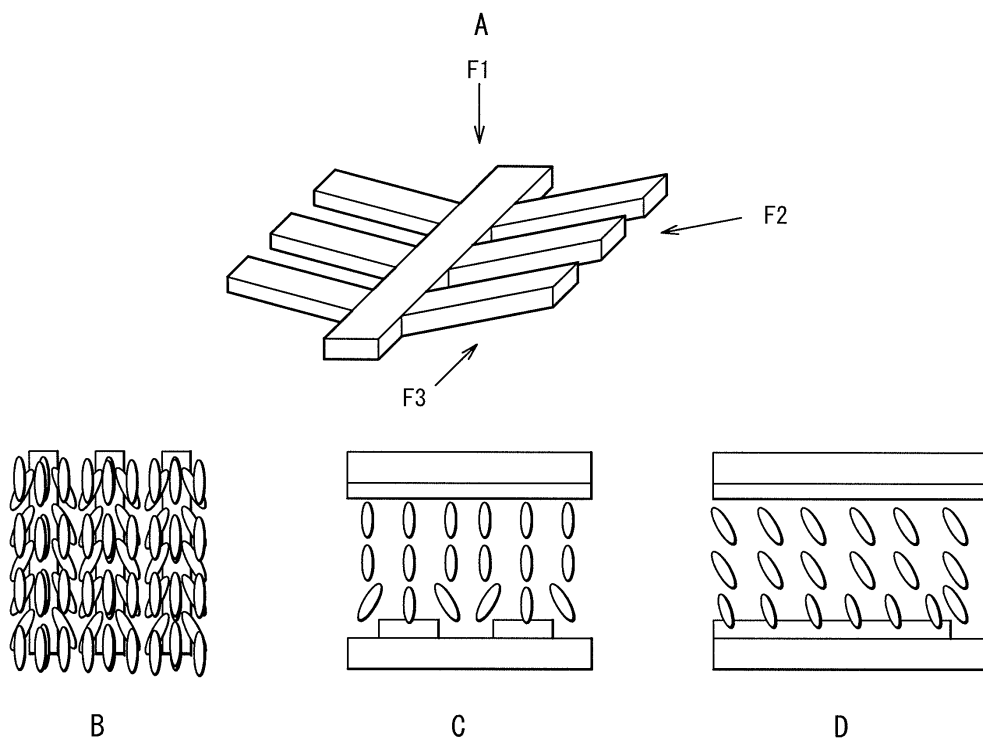
도면33



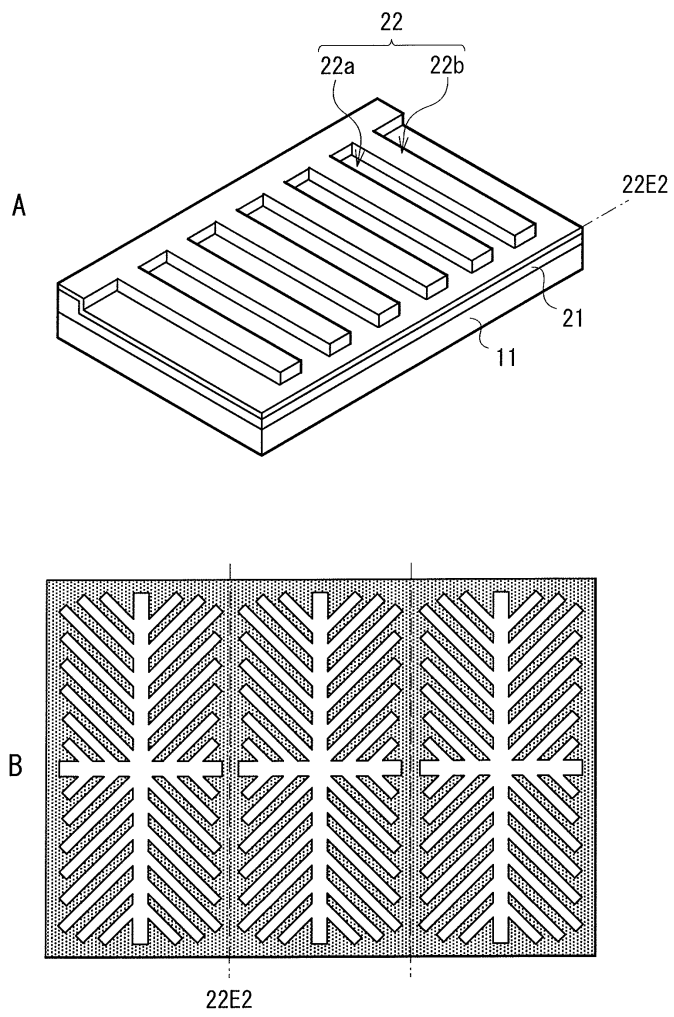
도면34



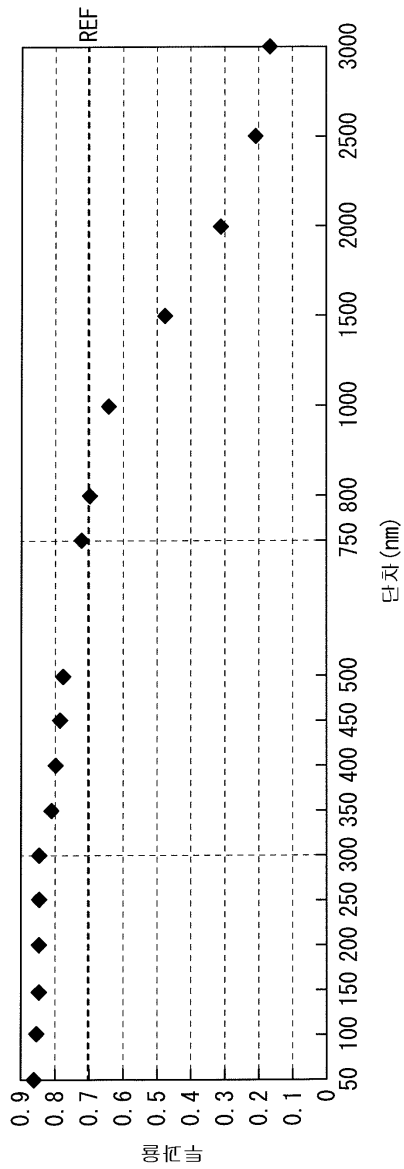
도면35



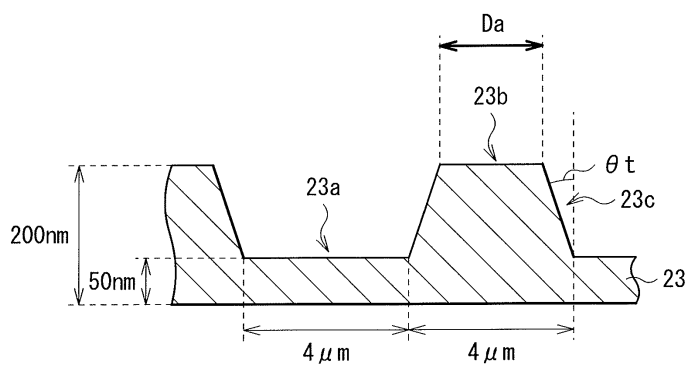
도면36



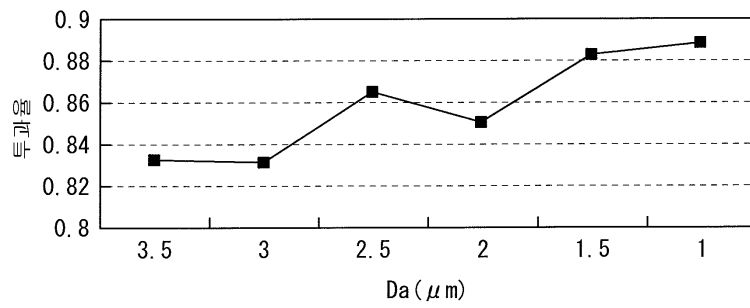
도면37



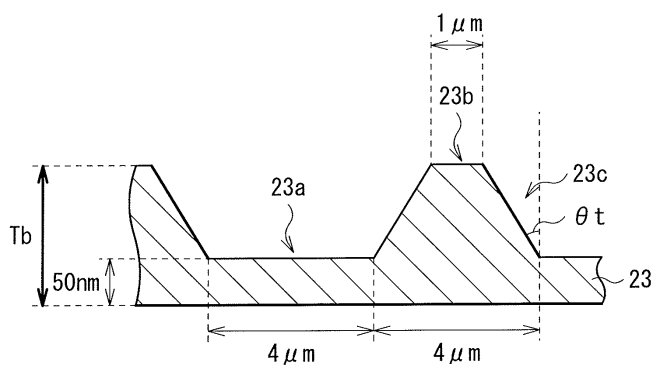
도면38



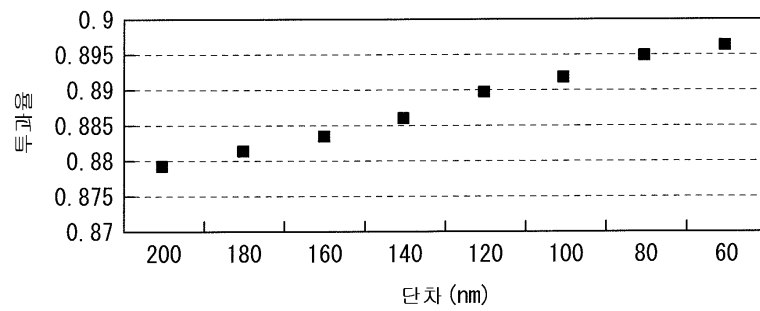
도면39



도면40



도면41



专利名称(译)	液晶显示装置，液晶显示装置的制造方法		
公开(公告)号	KR1020110112219A	公开(公告)日	2011-10-12
申请号	KR1020110030999	申请日	2011-04-05
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	NAKAMURA MASAHIKO 나카무라마사히코 SUWA SHUNICHI MIYAKAWA MASASHI 미야카와마사시 INOUE YUICHI 이노우에유이치 ISOZAKI TADAAKI 이소자키타다아키 NAGASE YOJI 나가세요지		
发明人	나카무라마사히코 스와슈니치 미야카와마사시 이노우에유이치 이소자키타다아키 나가세요지		
IPC分类号	G02F1/1343 G02F1/1337 G02F1/1345 G02F1/1368 G02F1/1362 G02F1/1335 F21V8/00		
CPC分类号	G02F1/13452 G02F1/133753 G02F1/1368 G02F1/136286 G02F1/133528 G02B6/0046		
代理人(译)	用最甜		
优先权	2011038640 2011-02-24 JP 2010087658 2010-04-06 JP		
其他公开文献	KR101814208B1		
外部链接	Espacenet		

摘要(译)

一种能够在保持良好的电压响应特性的同时实现高透射率的液晶显示装置，以及制造液晶显示装置的方法。本发明的液晶显示装置包括液晶层，彼此相对设置且液晶层夹在其间的第一和第二基板，多个像素电极设置在第一基板的液晶层侧，并且，对置电极设置在第二基板上以面向电极，并且液晶层侧的像素电极和对电极中的一个或两个的表面具有凹凸结构。

