



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0132323
(43) 공개일자 2009년12월30일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2008-0058524

(22) 출원일자 2008년06월20일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김종인

경기 용인시 기흥구 농서동 삼성전자(주)기흥공장
산24번지난초동 518호

김장수

경기 용인시 기흥구 서천동 현대홈타운 104동
2003호

이영욱

경기도 수원시 영통구 매탄동 514-14번지 미래빌
리지 E동 108호

(74) 대리인

팬코리아특허법인

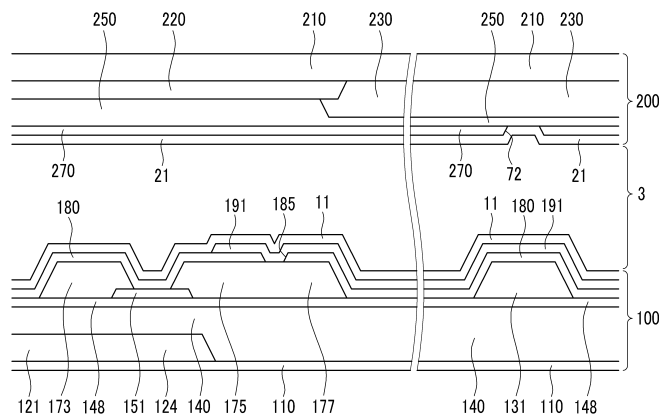
전체 청구항 수 : 총 23 항

(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것이다. 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 상에 형성되어 있는 제1 도전체, 상기 제1 기판 및 상기 제1 도전체 상에 형성되어 있는 제1 절연막, 상기 제1 절연막 상에 형성되어 있는 제2 절연막, 상기 제2 절연막 상에 형성되어 있는 반도체층, 그리고 상기 반도체층 및 상기 제2 절연막 상에 형성되어 있는 제2 도전체를 포함하고, 상기 반도체층은 산화물 반도체이고, 상기 제2 도전체는 소스 전극, 드레인 전극 및 유지 전극선을 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

제1 기관,

상기 제1 기관 위에 형성되어 있는 제1 도전체,

상기 제1 기관 및 상기 제1 도전체 위에 형성되어 있는 제1 절연막,

상기 제1 절연막 위에 형성되어 있는 제2 절연막,

상기 제2 절연막 위에 형성되어 있는 반도체층, 그리고

상기 반도체층 및 상기 제2 절연막 위에 형성되어 있는 제2 도전체를 포함하고, 상기 반도체층은 산화물 반도체이고, 상기 제2 도전체는 소스 전극, 드레인 전극 및 유지 전극선을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 제1 도전체, 상기 제1 절연막, 상기 제2 절연막, 상기 반도체층, 상기 소스 전극 그리고 상기 드레인 전극은 박막 트랜지스터를 이루고, 상기 소스 전극, 상기 드레인 전극 및 상기 유지 전극선은 동일한 층에 위치하는 액정 표시 장치.

청구항 3

제2항에서,

상기 유지 전극선은 지그재그 모양을 가지며 데이터선 방향을 따라 뻗어 있는 액정 표시 장치.

청구항 4

제3항에서,

상기 제2 도전체 위에 형성되어 있는 보호막,

상기 보호막 위에 형성되어 있는 화소 전극, 그리고

상기 제1 기관에 대응하는 제2 기관 하부면에 형성되고, 상기 화소 전극과 마주보고 있는 공통 전극을 더 포함하고, 상기 공통 전극은 절개부를 갖고, 상기 유지 전극선은 상기 공통 전극의 절개부와 중첩하는 액정 표시 장치.

청구항 5

제4항에서,

상기 유지 전극선 하부에서 상기 제1 절연막과 상기 제1 기관 사이에 게재되고 상기 유지 전극선과 동일한 패턴을 갖는 광차단막을 더 포함하는 액정 표시 장치.

청구항 6

제1항에서,

상기 제1 기관과 상기 제1 도전체 사이에 형성되어 있는 버퍼층을 더 포함하는 액정 표시 장치.

청구항 7

제1항에서,

상기 제1 절연막의 두께는 상기 제1 도전체의 두께보다 두꺼운 액정 표시 장치.

청구항 8

제7항에서,

상기 제1 도전체의 두께는 $0.5\mu\text{m}$ 내지 $5\mu\text{m}$ 이고, 상기 제1 절연막의 두께는 $0.5\mu\text{m}$ 내지 $5\mu\text{m}$ 인 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 절연막의 유전 상수는 3.5 이하인 표시 장치.

청구항 10

제9항에서,

상기 제1 절연막은 무기 절연물 또는 유기 절연물을 포함하는 표시 장치.

청구항 11

제10항에서,

상기 무기 절연물은 불소 도핑된 산화규소(SiO_2F), 탄소 도핑된 산화규소(SiO_2C), 수소 도핑된 산화규소(SiO_2H), 다공성 산화규소(porous SiO_2), 다공성 탄소 산화규소(porous SiO_2C) 및 고다공성 산화물(highly porous oxides) 중 적어도 어느 하나를 포함하는 액정 표시 장치.

청구항 12

제10항에서,

상기 유기 절연물은 수소실세스퀴옥산(hydrogen silsesquioxane, HSQ), 메틸실세스퀴옥산(methylsilsesquioxane), 폴리이미드(polyimide), 폴리노르보르넨(polynorbornenes), 벤조사이클로부텐(benzocyclobutene), 방향성 폴리머(aromatic polymers), 기상 증착 파릴렌(vapor-deposited parylene), 파릴렌F(parylene-F), 불소 도핑된 비정질 탄소(fluorine doped amorphous carbon) 및 PTFE 테플론(PTFE teflon) 중 적어도 어느 하나를 포함하는 액정 표시 장치.

청구항 13

제9항에서,

상기 반도체층을 이루는 상기 산화물 반도체는 Zn 산화물, Ga 산화물, Sn 산화물, In 산화물, InGaZnO_4 , Zn-In-O, Zn-Sn-O로 이루어진 일군에서 선택된 하나인 액정 표시 장치.

청구항 14

제1항에서,

상기 제1 도전체 또는 상기 제2 도전체는 알루미늄(Al), 은(Ag), 그리고 구리(Cu) 중 적어도 어느 하나를 포함하는 액정 표시 장치.

청구항 15

제1 기관 상에 제1 도전체를 형성하는 단계,

상기 제1 기관 및 상기 제1 도전체 상에 제1 절연막을 증착하는 단계,

상기 제1 절연막 위에 게이트 절연막을 형성하는 단계,

상기 게이트 절연막 위에 반도체층을 형성하는 단계, 그리고

상기 반도체층 및 상기 게이트 절연막 상에 소스 전극, 드레인 전극 및 유지 전극선을 포함하는 제2 도전체를 형성하는 단계를 포함하고, 상기 유지 전극선은 상기 소스 전극 및 상기 드레인 전극과 동일한 층에 형성되는

액정 표시 장치의 제조 방법.

청구항 16

제15항에서,

상기 유지 전극선은 지그재그 모양을 가지며 데이터선 방향을 따라 뻗도록 형성하는 액정 표시 장치의 제조 방법.

청구항 17

제16항에서,

상기 제2 도전체 위에 보호막을 형성하는 단계,

상기 보호막 위에 화소 전극을 형성하는 단계,

상기 제1 기판에 대응하는 제2 기판 하부면에 상기 화소 전극과 마주보고 있는 공통 전극을 형성하는 단계를 포함하고, 상기 공통 전극은 절개부를 가지며, 상기 유지 전극선이 상기 절개부와 중첩하는 액정 표시 장치의 제조 방법.

청구항 18

제17항에서,

상기 제1 도전체를 형성하는 단계에서 상기 유지 전극선과 동일한 패턴을 갖는 광차단막을 형성하는 액정 표시 장치의 제조 방법.

청구항 19

제15항에서,

상기 제1 도전체를 형성하기 전에

상기 제1 기판 상에 버퍼층을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 20

제15항에서,

상기 제1 도전체를 형성하는 단계는

알루미늄 계열 금속, 은 계열 금속 및 구리 계열 금속 중 적어도 어느 하나를 스퍼터링, 전해 도금, 무전해 도금, 잉크젯 인쇄 및 그래비어 인쇄 중 어느 하나의 방법을 이용해 적층하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 21

제20항에서,

상기 제1 도전체의 두께는 $0.5\mu\text{m}$ 내지 $5\mu\text{m}$ 로 형성하는 액정 표시 장치의 제조 방법.

청구항 22

제15항에서,

상기 제1 절연막은 유전 상수가 3.5 이하인 저유전율 절연막으로 형성하는 액정 표시 장치의 제조 방법.

청구항 23

제15항에서,

상기 반도체층을 형성하는 단계와 상기 제2 도전체를 형성하는 단계는 하나의 마스크를 사용하여 함께

진행하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 액정 표시 장치 및 그 제조방법에 관한 것이다.

배경 기술

<2> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고, 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

<3> 이러한 액정 표시 장치 중에서도 현재 주로 사용되는 것은 전기장 생성 전극이 두 표시판에 각각 구비되어 있는 것이다. 이중에서도 한 표시판에는 복수의 화소 전극이 행렬의 형태로 배열되어 있고 다른 표시판에는 하나의 공통 전극이 표시판 전면을 덮고 있는 구조의 액정 표시 장치가 주류이다. 액정 표시 장치에서의 화상의 표시는 각 화소 전극에 별도의 전압을 인가함으로써 이루어진다. 이를 위해서 화소 전극에 인가되는 전압을 스위칭 하기 위한 삼단자 소자인 박막 트랜지스터를 각 화소 전극에 연결하고 이 박막 트랜지스터를 제어하기 위한 신호를 전달하는 게이트선과 화소 전극에 인가될 데이터 전압을 전달하는 데이터선을 표시판에 설치한다. 박막 트랜지스터는 게이트선을 통하여 전달되는 게이트 신호에 따라 데이터선을 통하여 전달되는 데이터 전압을 화소 전극에 전달 또는 차단하는 스위칭 소자로서의 역할을 한다.

<4> 최근 액정 표시 장치의 대형화 및 고정세화 경향이 점차 가속화되면서 이를 실현하기 위한 차세대 공정 기술이 요구된다. 특히, 대화면에서 초고해상도와 120헤르츠(Hz) 구동 기술을 적용하려면, 패널 구동의 관점에서 RC 딜레이를 감소시키고 박막 트랜지스터의 특성을 향상시킬 필요가 있다.

발명의 내용

해결 하고자하는 과제

<5> 따라서, 본 발명이 해결하고자 하는 과제는 저유전율 절연막을 사용하여 얻을 수 있는 효과를 극대화하고, 생산성을 높이기 위한 액정 표시 장치 및 그 제조 방법을 제공하는데 있다.

과제 해결수단

<6> 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 상에 형성되어 있는 제1 도전체, 상기 제1 기판 및 상기 제1 도전체 상에 형성되어 있는 제1 절연막, 상기 제1 절연막 상에 형성되어 있는 제2 절연막, 상기 제2 절연막 상에 형성되어 있는 반도체층, 그리고 상기 반도체층 및 상기 제2 절연막 상에 형성되어 있는 제2 도전체를 포함하고, 상기 반도체층은 산화물 반도체이고, 상기 제2 도전체는 소스 전극, 드레인 전극 및 유지 전극선을 포함한다.

<7> 상기 제1 도전체, 상기 제1 절연막, 상기 제2 절연막, 상기 반도체층, 상기 소스 전극 그리고 상기 드레인 전극은 박막 트랜지스터를 이루고, 상기 소스 전극, 상기 드레인 전극 및 상기 유지 전극선은 동일한 레벨에 위치할 수 있다.

<8> 상기 유지 전극선은 게이트선과 데이터선의 교차에 의해 형성되는 화소 영역에서 데이터선 방향을 따라 지그재그 모양을 가질 수 있다.

<9> 상기 액정 표시 장치는 상기 제2 도전체 상에 형성되어 있는 보호막, 상기 보호막 상에 형성되어 있는 화소 전극, 그리고 상기 제1 기판에 대응하는 제2 기판 하부면에 형성되고, 상기 화소 전극과 마주보고 있는 공통 전극을 더 포함할 수 있다. 여기서, 상기 공통 전극은 절개부를 갖고, 상기 유지 전극선은 상기 공통 전극의 절개부와 중첩할 수 있다.

<10> 상기 액정 표시 장치는 상기 유지 전극선 하부에서 상기 제1 절연막과 상기 제1 기판 사이에 게재되고

상기 유지 전극선과 동일한 패턴을 갖는 광차단막을 더 포함할 수 있다.

- <11> 상기 제1 기판과 상기 제1 도전체 사이에 형성되어 있는 버퍼층을 더 포함할 수 있다.
- <12> 상기 제1 절연막의 두께는 상기 제1 도전체의 두께보다 두꺼울 수 있다.
- <13> 상기 제1 도전체의 두께는 0.5 μm 내지 5 μm 이고, 상기 제1 절연막의 두께는 0.5 μm 내지 5 μm 일 수 있다.
- <14> 상기 제1 도전체 또는 상기 제2 도전체는 알루미늄(Al), 은(Ag), 그리고 구리(Cu) 중 적어도 어느 하나를 포함할 수 있다.
- <15> 상기 제1 절연막의 유전 상수는 3.5 이하일 수 있다.
- <16> 상기 제1 절연막은 무기 절연물 또는 유기 절연물을 포함할 수 있다.
- <17> 상기 무기 절연물은 불소 도핑된 산화규소(SiO_2F), 탄소 도핑된 산화규소(SiO_2C), 수소 도핑된 산화규소(SiO_2H), 다공성 산화규소(porous SiO_2), 다공성 탄소 산화규소(porous SiO_2C) 및 고다공성 산화물(highly porous oxides) 중 적어도 어느 하나를 포함할 수 있다.
- <18> 상기 유기 절연물은 수소실세스퀴옥산(hydrogen silsesquioxane, HSQ), 메틸실세스퀴옥산(methylsilsesquioxane), 폴리이미드(polyimide), 폴리노르보르넨(polynorbornenes), 벤조사이클로부텐(benzocyclobutene), 방향성 폴리머(aromatic polymers), 기상 증착 파릴렌(vapor-deposited parylene), 파릴렌F(parylene-F), 불소 도핑된 비정질 탄소(fluorine doped amorphous carbon) 및 PTFE 테프론(PTFE teflon) 중 적어도 어느 하나를 포함할 수 있다.
- <19> 상기 반도체층을 이루는 상기 산화물 반도체는 Zn 산화물, Ga 산화물, Sn 산화물, In 산화물, InGaZnO_4 , Zn-In-O, Zn-Sn-O로 이루어진 일군에서 선택된 하나일 수 있다.
- <20> 본 발명의 한 실시예에 따른 액정 표시 장치의 제조 방법은 제1 기판 상에 제1 도전체를 형성하는 단계, 상기 제1 기판 및 상기 제1 도전체 상에 제1 절연막을 증착하는 단계, 상기 제1 절연막 상에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 상에 반도체층을 형성하는 단계, 그리고 상기 반도체층 및 상기 게이트 절연막 상에 소스 전극, 드레인 전극 및 유지 전극선을 포함하는 제2 도전체를 형성하는 단계를 포함한다. 여기서, 상기 유지 전극선은 상기 소스 전극 및 상기 드레인 전극과 동일한 레벨에 형성될 수 있다.
- <21> 상기 유지 전극선은 게이트선과 데이터선의 교차에 의해 형성되는 화소 영역에서 데이터선 방향을 따라 지그재그 모양으로 형성할 수 있다.
- <22> 상기 액정 표시 장치의 제조 방법은 상기 제2 도전체 상에 보호막을 형성하는 단계, 상기 보호막 상에 화소 전극을 형성하는 단계, 상기 제1 기판에 대응하는 제2 기판 하부면에 상기 화소 전극과 마주보고 있는 공통 전극을 형성하는 단계를 포함하고, 상기 공통 전극은 절개부를 갖으며, 상기 유지 전극선이 상기 절개부와 중첩할 수 있다.
- <23> 상기 제1 도전체를 형성하는 단계에서 상기 유지 전극선과 동일한 패턴을 갖는 광차단막을 형성할 수 있다.
- <24> 상기 제1 도전체를 형성하기 전에 상기 제1 기판 상에 버퍼층을 형성하는 단계를 더 포함할 수 있다.
- <25> 상기 제1 도전체를 형성하는 단계는 알루미늄 계열 금속, 은 계열 금속 및 구리 계열 금속 중 적어도 어느 하나를 스퍼터링, 전해 도금, 무전해 도금, 잉크젯 인쇄 및 그래비어 인쇄 중 어느 하나의 방법을 이용해 적층하는 단계를 포함할 수 있다.
- <26> 상기 제1 도전체의 두께는 0.5 μm 내지 5 μm 로 형성할 수 있다.
- <27> 상기 제1 절연막은 유전 상수가 3.5 이하인 저유전율 절연막으로 형성할 수 있다.
- <28> 상기 반도체층을 형성하는 단계와 상기 제2 도전체를 형성하는 단계는 동일한 마스크를 사용하여 수행할 수 있다.

효 과

<29> 이와 같이 본 발명에 따르면, 박막 트랜지스터의 채널부에서 저유전율 절연막을 사용하여도 온 전류 저하를 방지할 수 있고, 유지 전극부에서 별도의 저유전율 절연막을 패터닝하는 공정을 필요로 하지 않아 설비 비용 절감을 통해 생산량을 증대시킬 수 있다.

발명의 실시를 위한 구체적인 내용

<30> 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

<31> 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.

<32> 먼저, 도 1을 참조하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

<33> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.

<34> 도 1을 참조하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 그 사이에 들어 있는 액정층(3)을 포함한다.

<35> 하부 표시판(100)에는 게이트선(GL), 데이터선(DL) 및 유지 전극선(SL)을 포함하는 신호선, 게이트선(GL) 및 데이터선(DL)에 연결된 스위칭 소자(Q), 이에 연결된 화소 전극(PE)이 구비되어 있다.

<36> 게이트선(GL)은 게이트 신호를 전달하고 데이터선(DL)은 데이터 신호를 전달하며, 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 데이터선(DL)은 게이트선(GL)과 교차한다. 그리고 유지 전극선(SL)은 데이터선(DL) 방향을 따라 형성되고, 지그재그(zigzag) 모양을 이루어 직선 형태인 경우보다 그 길이가 길어진다. 유지 전극선(SL)은 데이터선(DL)과 동일 레벨에 위치한다.

<37> 스위칭 소자(Q)는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 화소 전극(PE)과 연결되어 있다.

<38> 다음 상부 표시판(200)에는 공통 전극(CE) 및 색필터(CF)가 구비되어 있다.

<39> 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다.

<40> 한편 색 표시를 구현하기 위해서는 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 1은 공간 분할의 한 예로서 화소(PX)가 화소 전극(PE)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 1과는 달리 색 필터(CF)는 하부 표시판(100)의 화소 전극(PE) 위 또는 아래에 둘 수도 있다.

<41> 다음으로 액정층(3)은 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 도 1에서와는 달리 공통 전극(CE)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(PE, CE) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

<42> 하부 표시판(100)의 화소 전극(PE)과 상부 표시판(200)의 공통 전극(CE)은 두 전극(PE, CE) 사이의 액정층(3)을 유전체로 하여 액정 축전기(C1c)를 이룬다.

<43> 또한 화소 전극(PE)과 유지 전극선(SL)은 절연체를 사이에 두고 중첩하여 액정 축전기(C1c)의 보조적인 역할을 하는 유지 축전기(Cst)를 이룬다.

<44> 액정 표시 장치에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.

<45> 이러한 액정 표시 장치에서, 화소 전극(PE)은 데이터선(DL)을 통해 데이터 전압을 인가 받고 공통 전극(CE)은 공통 전압(Vcom)을 인가 받는다. 두 전압의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로

나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 액정 표시 장치는 영상을 표시한다.

<46> 그러면 도 2 및 도3을 참조하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세히 설명한다.

<47> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 3은 도 2의 액정 표시 장치를 III-III'와 III'-III'' 선을 따라 자른 단면도이다.

<48> 도 2 및 도 3을 참조하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

<49> 먼저, 하부 표시판(100)에 대하여 설명한다.

<50> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

<51> 게이트선(121)은 게이트 신호를 전달하고 주로 가로 방향으로 뻗으며, 위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 게이트 구동부(도시하지 않음)와의 접촉을 위한 넓은 끝 부분(129)을 포함한다. 게이트 구동부(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

<52> 게이트 도전체(121)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 그리고 구리(Cu)나 구리 합금 등 구리 계열 금속 등 저항이 낮은 금속 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 그러나 게이트 도전체(121)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

<53> 게이트 도전체(121)의 두께는 0.5 μ m 내지 5 μ m일 수 있다.

<54> 게이트 도전체(121) 위에는 저유전율 절연막(140)이 형성되어 있다.

<55> 저유전율 절연막(140)은 수소실세스퀴옥산(hydrogen silsesquioxane, HSQ), 메틸실세스퀴옥산(methylsilsesquioxane, MSQ), 폴리이미드(polyimide), 폴리노르보르넨(polynorbornenes, PN), 벤조사이클로부텐(benzocyclobutene), 방향성 폴리머(aromatic polymers), 기상 증착 파릴렌(vapor-deposited parylene), 파릴렌F(parylene-F), 불소 도핑된 비정질 탄소(fluorine doped amorphous carbon) 및 PTFE 테프론(PTFE teflon) 등의 유기 절연물 따위로 만들어진다. 저유전율 절연막(140)은 불소 도핑된 산화규소(SiO₂F), 탄소 도핑된 산화규소(SiO₂C), 수소 도핑된 산화규소(SiO₂H), 다공성 산화규소(porous SiO₂), 다공성 탄소 산화규소(porous SiO₂C) 및 고다공성 산화물(highly porous oxides) 등의 무기 절연물로 만들어질 수도 있다.

<56> 저유전율 절연막(140)은 3.5 이하의 유전 상수(relative permittivity)를 가질 수 있으며 표면이 평탄할 수 있다. 저유전율 절연막(140)이 유기 절연물로 이루어진 경우 유기 절연물은 고내열성일 수 있다.

<57> 저유전율 절연막(140)의 두께는 0.5 μ m 내지 5 μ m일 수 있으며, 게이트 도전체(121)의 두께보다 두꺼우며 표면이 거의 평탄하다. 즉, 레벨링(leveling) 특성이 좋은 저유전율 절연막(140)을 증착하여 평탄화 공정을 생략할 수 있고, 게이트 도전체(121) 위의 막을 제거하는 것이 아니라 게이트 도전체(121) 위에 저유전율 절연막이 충분한 두께로 형성된다. 따라서 두꺼운 게이트 도전체(121)에 의해 저유전율 절연막(140)의 위쪽에 위치할 다른 층의 단차가 커지는 것을 방지할 수 있으며 단선(disconnection) 등의 불량을 막을 수 있다.

<58> 저유전율 절연막(140) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(148)이 형성되어 있다.

<59> 게이트 절연막(148) 위에는 반도체층(151)이 형성되어 있다. 여기서, 반도체층(151)은 산화물 반도체로 형성되어 있다. 반도체층(151)은 게이트 절연막(148)을 사이에 두고 저유전율 절연막(140)과 중첩한다.

<60> 산화물 반도체는 이동도(Mobility)가 기존의 수소화 비정질 실리콘(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀)에 비하여 수배 또는 수십 배까지 높다. 따라서, 박막 트랜지스터부에서 온 전류(Ion)가 감소하는 것을 방지하기 위해 저유전율 절연막을 제거하는 경우가 있으나, 본 발명의 실시예에 따르면 반도체층(151) 하부에 저유전율 절연막(140)을 제거하지 않더라도 온 전류를 기존과 마찬가지로 유지

할 수 있다. 또한, 저유전을 절연막(140)을 패터닝하기 위한 공정을 생략할 수 있어 공정을 단순화할 수 있다. 그리고, 저유전을 절연막(140)을 박막 트랜지스터부 전체에 적용함으로써 RC 딜레이 감소를 극대화할 수 있다.

<61> 또한, 산화물 반도체는 금속과 오믹 콘택(Ohmic contact)을 이루므로 비정질 실리콘과 달리 저항성 접촉 부재의 역할을 하는 n+ 수소화 비정질 실리콘층 또는 실리사이드(silicide)층을 형성할 필요가 없다.

<62> 반도체층(151) 위에는 복수의 데이터선(data line)(171) 및 복수의 드레인 전극(drain electrode)(175), 이와 동일한 레벨에 형성되어 있는 유지 전극선(131)을 포함하는 데이터 도전체가 형성되어 있다.

<63> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗어 U자형으로 굽은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 데이터 구동부(도시하지 않음)와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 구동부(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

<64> 드레인 전극(175)은 게이트 전극(124)을 중심으로 소스 전극(173)과 마주하며, 넓은 한 쪽 끝 부분(177)과 막대형인 다른 쪽 끝 부분을 포함한다. 막대형 끝 부분은 구부러진 소스 전극(173)으로 일부 둘러싸여 있다.

<65> 유지 전극선(131)은 공통 전압(Vcom)을 인가하기 위해 화소 영역의 세로 방향을 따라 형성되어 있다. 이 경우, 유지 전극선(131)의 개수가 증가하여 패널의 전체적인 개구율 감소가 일어날 수 있다. 따라서, 본 발명의 실시예에서는 개구율 감소를 방지하기 위해 유지 전극선(131)을 단순한 직선 형태가 아니라 상부 표시판(200)의 공통 전극(270)의 절개부(72) 영역에 유지 전극선(131)을 배치한다. 따라서, 원래 개구율에 기여하지 못하는 절개부(72)에 유지 전극선(131)을 형성함으로써 개구율 감소를 최소화할 수 있다. 또한, 본 발명의 실시예에서 유지 전극선(131)은 화소 영역의 세로 방향을 따라 지그재그(zigzag) 구조로 형성되어 있다. 이 때, 유지 전극선(131)의 길이는 패널의 가로 방향을 따라 직선 구조로 형성할 때보다 4배 이상 길어질 수 있기 때문에 유지 전극선(131)의 폭을 1/4로 줄여도 동등한 크기의 커패시터가 확보될 수 있다. 따라서, 기존 구조와 비교할 때 추가적인 개구율 감소를 최소화할 수 있다.

<66> 유지 전극선(131) 하부에 광차단막(미도시)이 형성되어 있을 수 있다. 광차단막은 유지 전극선(131) 하부에서 절연 기판(110)과 저유전을 절연막(140) 사이에 게재될 수 있다. 광차단막은 유지 전극선(131)과 동일한 패턴을 갖는다. 유지 전극선(131)이 지그재그 구조로 형성될 때, 광차단막은 액정 방향자가 편광축과 45도 각도를 이루게 되어 빛샘이 발생하는 문제를 방지할 수 있다.

<67> 데이터 도전체(131, 171, 175)는 폴리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어질 수 있으며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 또는 게이트 도전체(121)와 같이 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 그리고 구리(Cu)나 구리 합금 등 구리 계열 금속 등 저항이 낮은 금속 따위로 만들어질 수 있다.

<68> 또한 게이트 도전체(121)와 같이 그 두께가 0.5 μ m 내지 5 μ m일 수 있다. 그러나 데이터 도전체(131, 171, 175)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

<69> 이와 같이 게이트 도전체(121) 또는 데이터 도전체(171, 175)를 저저항 금속으로 만들거나 그 두께를 두껍게 하여 배선 저항을 충분히 낮출 수 있다.

<70> 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(151)층과 함께 박막 트랜지스터(thin film transistor, TFT)(Q)를 이루며, 박막 트랜지스터(Q)의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 반도체층(151)에 형성된다.

<71> 반도체층(151)은 소스 전극(173)과 드레인 전극(175) 사이에 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

<72> 데이터 도전체(131, 171, 175) 및 노출된 반도체층(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 4.0 이하의 유전 상수를 가질 수 있고, 감광성(photosensitivity)을 가질 수도 있다.

- <73> 보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)의 넓은 끝 부분(177)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 저유전율 절연막 (140), 게이트 절연막(148)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.
- <74> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- <75> 화소 전극(191)에는 제1 절개부(92), 제2 절개부(93)가 형성되어 있으며, 화소 전극(191)은 이들 절개부(92, 93)에 의하여 복수의 영역(partition)으로 분할될 수 있다. 절개부(92, 93)는 화소 전극(191)을 이동시키는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이룬다.
- <76> 제1 및 제2 절개부(92, 93)의 사선부는 서로 거의 나란하며, 게이트선(121)에 대하여 약 45도의 각도를 이룰 수 있다.
- <77> 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.
- <78> 접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <79> 다음으로, 상부 표시판(200)에 대하여 설명한다.
- <80> 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191) 사이의 빛샘을 막고 화소 전극(191)과 마주하는 개구 영역을 정의한다.
- <81> 기관(210) 및 차광 부재(220) 위에는 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- <82> 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- <83> 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며, 공통 전압(Vcom)을 인가 받는다.
- <84> 공통 전극(270)에는 절개부(72)가 형성되어 있다. 절개부(72)는 화소 영역의 가로 중심선에 대하여 거의 대칭 구조를 이루고 있다. 절개부(72)는 비스듬하게 뻗은 적어도 하나의 사선부를 포함하며 각 사선부에는 움푹 패이거나 볼록 튀어나온 복수의 노치가 형성되어 있을 수 있다.
- <85> 화소 전극(191) 및 공통 전극(270)의 절개부(72, 92, 93)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있으며, 절개부(72, 92, 93)의 모양 및 배치는 변형될 수 있다. 절개부(72, 92, 93)는 복수개로 형성될 수도 있다.
- <86> 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며 이들은 수직 배향막일 수 있다.
- <87> 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있을 수 있으며, 두 편광자(도시하지 않음)의 투과축은 직교하며 이 가운데 하나의 투과축은 게이트선(121)에 대하여 나란할 수 있다.
- <88> 하부 표시판(100)과 상부 표시판(200) 사이에 들어 있는 액정층(3)은 음의 유전율을 이방성을 가지는 액정 분자를 포함하며 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- <89> 화소 전극(191)과 공통 전극(270)은 그 사이의 액정층(3) 부분과 함께 액정 축전기(Clc)를 이루어 박막 트랜지스터(Q)가 턴 오프된 후에도 인가된 전압을 유지한다.

- <90> 화소 전극(191)은 유지 전극선(131)과 중첩하여 유지 축전기(Cst)를 이루며, 유지 축전기(Cst)는 액정 축전기(Clc)의 전압 유지 능력을 강화한다. 기존 구조는 유지 축전기(Cst)가 게이트 도전체와 화소 전극 사이에 형성되어 있었다. 그러나, 본 발명의 실시예에서 유지 축전기(Cst)는 소스 전극(173) 및 드레인 전극(175)과 동일 레벨에 형성되어 있는 유지 전극선(131)과 화소 전극(191) 사이에 형성되므로 유지 축전기(Cst)가 저유전을 절연막의 영향을 받지 않는다. 따라서, 드레인 전극(175)의 넓은 끝 부분(177)과 유지 전극선(131)이 중첩하는 부분에서 저유전을 절연막(140)을 제거하여 개구부를 형성할 필요가 없어 공정을 단순화할 수 있다. 또한, 유지 축전기(Cst)의 용량을 크게 할 수 있으며 전압 유지 능력이 더욱 강화된다.
- <91> 데이터 전압이 인가된 화소 전극(191)은 공통 전압(Vcom)을 인가 받는 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이러한 전기장은 표시판(100, 200)의 표면에 직각인 수직 성분과 표시판(100, 200) 표면에 평행하며 절개부(72, 92, 93)와 수직인 수평 성분을 포함한다. 액정 분자들이 기울어지는 방향은 일차적으로 전기장의 수평 성분에 의하여 결정되며 액정 분자들이 기울어지는 방향은 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- <92> 또한 앞에서 설명한 바와 같이 금속 도전체(121, 131, 171, 175)를 저항이 낮은 금속으로 만들고 그 두께를 두껍게 하여 배선 저항을 낮추고 저유전을 절연막(140)을 유전율이 낮은 절연물로 형성함으로써, 액정 표시 장치의 구동시 RC 지연에 의한 신호 지연을 줄일 수 있고, 화소 전압의 충전 시간을 충분히 확보할 수 있다. 특히 대면적 또는 고해상도 액정 표시 장치에 유리하며 액정 표시 장치의 구동시 표시의 불균일성 등의 문제를 해결할 수 있다.
- <93> 그러면, 도 1 내지 도 3에 도시한 액정 표시 장치의 하부 표시판(100)을 본 발명의 한 실시예에 따라 제조하는 방법에 대하여 도 4 내지 도 8을 참조하여 상세하게 설명한다. 도 2 및 도 3을 함께 참조하여 설명한다.
- <94> 도 4 내지 도 8은 도 1 내지 도 3에 도시한 액정 표시 장치의 하부 표시판을 본 발명의 한 실시예에 따라 제조하는 방법을 차례로 도시한 단면도로서, 도 2의 III-III'와 III'-III'' 선을 따라 잘라 도시한 단면도이다.
- <95> 먼저 도 4를 참조하면, 투명한 유리 따위로 만들어진 절연 기판(110) 위에 알루미늄 계열 금속, 은 계열 금속, 그리고 구리 계열 금속 등 저항이 낮은 금속 따위로 게이트 도전층(도시하지 않음)을 적층하고 사진 식각하여 복수의 게이트선(121)을 포함하는 게이트 도전체(121)를 형성한다. 이 때, 추후에 형성될 유지 전극선(131) 하부 및 기판(110) 상에 광차단막(미도시)을 형성할 수 있다. 광차단막은 게이트 도전층을 사진 식각하여 형성할 수 있다. 광차단막은 유지 전극선(131)과 동일한 패턴으로 형성할 수 있다.
- <96> 게이트 도전층(도시하지 않음)의 적층은 스퍼터링(sputtering), 전해 도금(electroplating), 무전해 도금(electroless plating), 잉크젯 인쇄(inkjet printing), 그리고 그라비아 인쇄(gravure printing) 따위의 방법을 이용할 수 있다. 게이트 도전체(121)의 두께는 0.5 μm 내지 5 μm 일 수 있다. 이 때, 게이트 도전층(도시하지 않음)의 적층시 스트레스(stress)로 인하여 기판(110)이 휘는 것을 방지하기 위해 질화 규소(SiNx) 따위로 만들어진 하부 버퍼층(buffer layer)을 게이트 도전층을 적층하기 전에 기판(110) 상에 증착할 수 있다.
- <97> 도 5를 참조하면, 레벨링(leveling) 특성이 좋은 저유전을 절연막(140)을 0.5 내지 5 μm 의 두께로 게이트 도전체(121) 및 기판(110) 상에 증착한다. 게이트 도전체(121) 위의 막을 제거하는 것이 아니라 저유전 효과를 위하여 두꺼운 게이트 도전체(121) 위에 저유전을 절연막(140)이 충분한 두께로 형성하는 것이 바람직하다.
- <98> 저유전을 절연막(140)은 수소실세스퀴옥산(hydrogen silsesquioxane, HSQ), 메틸실세스퀴옥산(methylsilsesquioxane, MSQ), 폴리이미드(polyimide), 폴리노르보르넨(polynorbornenes, PN), 벤조사이클로부텐(benzocyclobutene), 방향성 폴리머(aromatic polymers), 기상 증착 파릴렌(vapor-deposited parylene), 파릴렌F(parylene-F), 불소 도핑된 비정질 카본(fluorine doped amorphous carbon) 및 PTFE 테프론(PTFE teflon) 등의 감광성 유기 절연물일 수 있다. 적층한 저유전을 절연막(140)이 평탄하지 않을 경우 연마하여 평탄하게 할 수 있다. 저유전을 절연막(140) 상에 게이트 절연막(148)을 증착할 수 있다. 게이트 절연막(148)은 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들 수 있다.
- <99> 게이트 절연막(148) 위에 산화물 반도체를 증착하고 사진 식각하여 반도체층(151)을 형성할 수 있다. 저유전을 절연막(140), 게이트 절연막(148) 및 산화물 반도체의 증착은 화학 기상 증착법 등을 이용할 수 있다.

- <100> 도 6을 참조하면, 반도체층(151) 위에 데이터 도전층을 적층한다. 데이터 도전층을 사진 식각하여 박막 트랜지스터의 채널부를 형성하고, 소스 전극(173)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175), 그리고 이와 동일한 레벨에 형성되어 있는 유지 전극선(131)을 포함하는 데이터 도전체를 형성할 수 있다. 도 2 및 도 3을 다시 참조하면, 유지 전극선(131)은 화소 영역 세로 방향을 따라 형성될 수 있고, 지그재그(zigzag) 모양으로 패터닝할 수 있다.
- <101> 본 실시예에서 반도체층(151)과 소스 전극(173) 및 드레인 전극(175)을 형성하는 것은 하나의 마스크를 이용하여 동시에 패터닝할 수도 있다. 이 경우에는 데이터선(171), 드레인 전극(175) 및 반도체층(151)을 하나의 감광막 패터를 식각 마스크로 이용하여 형성하므로 제조 공정을 단순화할 수 있다.
- <102> 다음으로, 도 7에 도시한 바와 같이, 유기 절연 물질 또는 무기 절연 물질을 도포하거나 적층하여 보호막(180)을 형성한 다음 사진 식각하여 복수의 접촉 구멍(181, 182, 185)을 형성한다. 이 때 게이트선(121)의 끝 부분(129)을 드러내는 접촉 구멍(181)을 형성하기 위해 게이트 절연막(148)도 함께 식각한다. 추가적인 식각을 통해 콘택 영역의 저유전율 절연막(140)을 부분적으로 제거한다.
- <103> 마지막으로, 도 8에 도시한 바와 같이 보호막(180) 위에 IZO 또는 ITO 층을 스퍼터링 방법으로 증착하고 패터닝하여 복수의 화소 전극(191)을 형성한다. 도 2에 나타난 바와 같이 화소 전극(191)은 절개부(92, 93)를 포함할 수 있다.
- <104> 상기에서 살펴본 바와 같이 본 발명의 실시예에 따르면 저유전율 절연막에 의한 커패시터 저감 효과를 최대한 활용할 수 있고, 택트 타임(Tact Time)의 감소 및 설비 비용 절감을 통해 생산량을 증대시킬 수 있다.

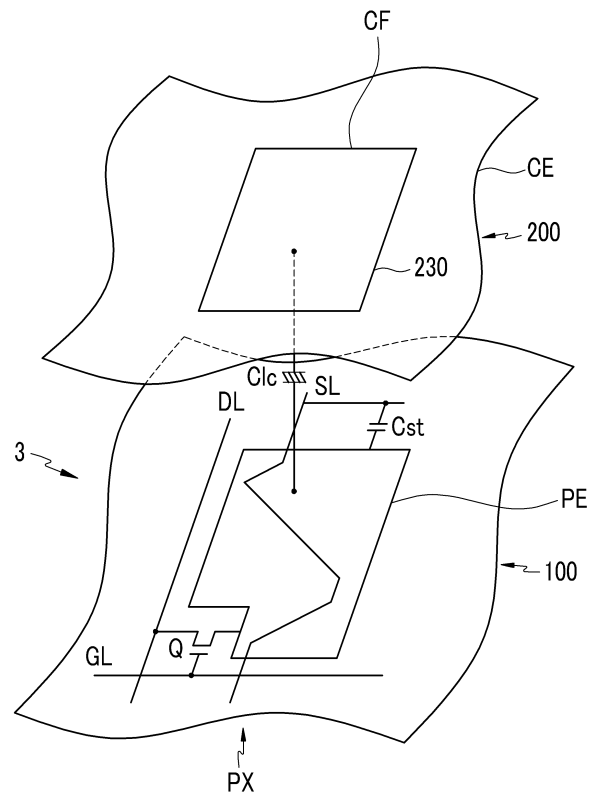
<105>

도면의 간단한 설명

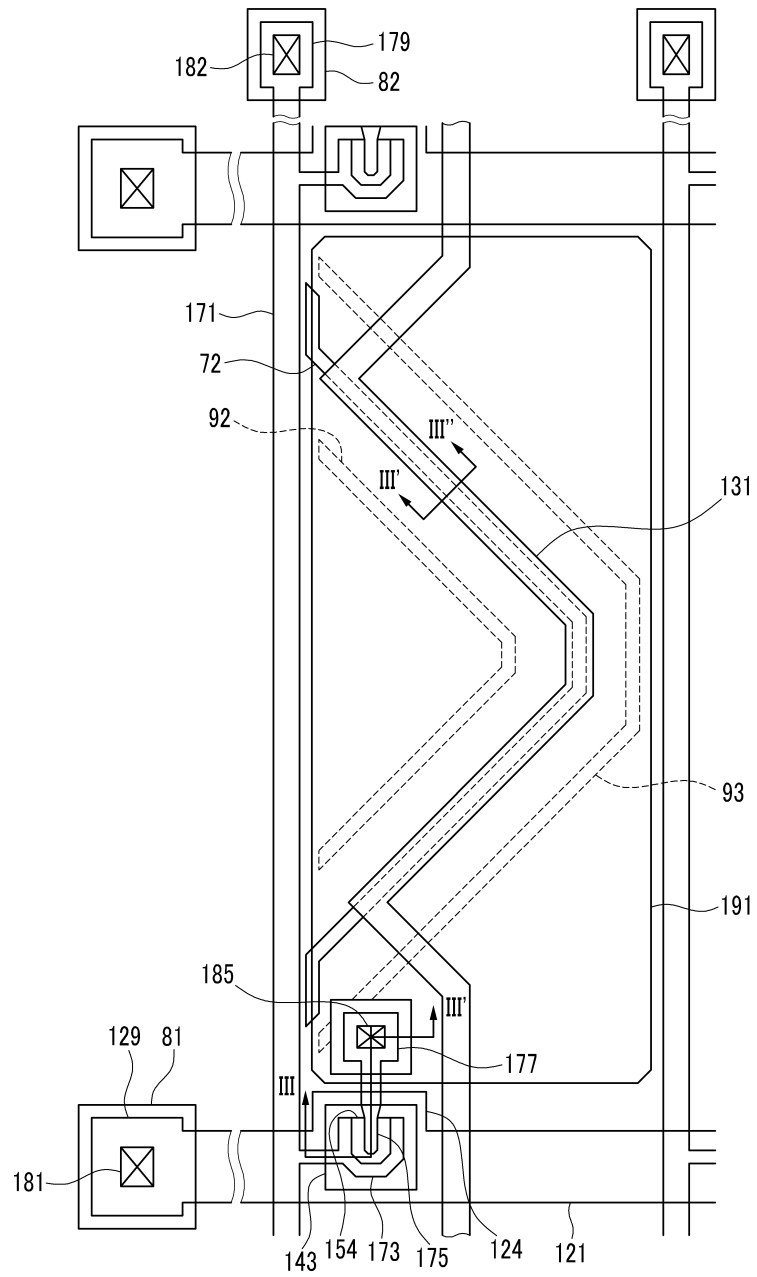
- <106> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이다.
- <107> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.
- <108> 도 3은 도 2의 액정 표시 장치를 III-III'와 III'-III'' 선을 따라 자른 단면도이다.
- <109> 도 4 내지 도 8은 도 1 내지 도 3에 도시한 액정 표시 장치의 하부 표시판을 본 발명의 한 실시예에 따라 제조하는 방법을 차례로 도시한 단면도로서 도 2의 III-III'와 III'-III'' 선을 따라 자른 단면도이다.
- <110> <도면의 주요 부분에 대한 부호의 설명>
- | | | | | |
|-------|---------------|---------|--------|----------|
| <111> | 3 | 액정층 | 11, 21 | 배향막 |
| <112> | 72, 92, 93 | 절개부 | 81, 82 | 접촉 보조 부재 |
| <113> | 110, 210 | 기관 | 121 | 게이트선 |
| <114> | 131 | 유지 전극선 | 140 | 저유전율 절연막 |
| <115> | 148 | 게이트 절연막 | 151 | 반도체 |
| <116> | 171 | 데이터선 | 173 | 소스 전극 |
| <117> | 175 | 드레인 전극 | 180 | 보호막 |
| <118> | 181, 182, 185 | 접촉 구멍 | 191 | 화소 전극 |
| <119> | 220 | 차광 부재 | 230 | 색필터 |
| <120> | 250 | 덮개막 | 270 | 공통 전극 |

도면

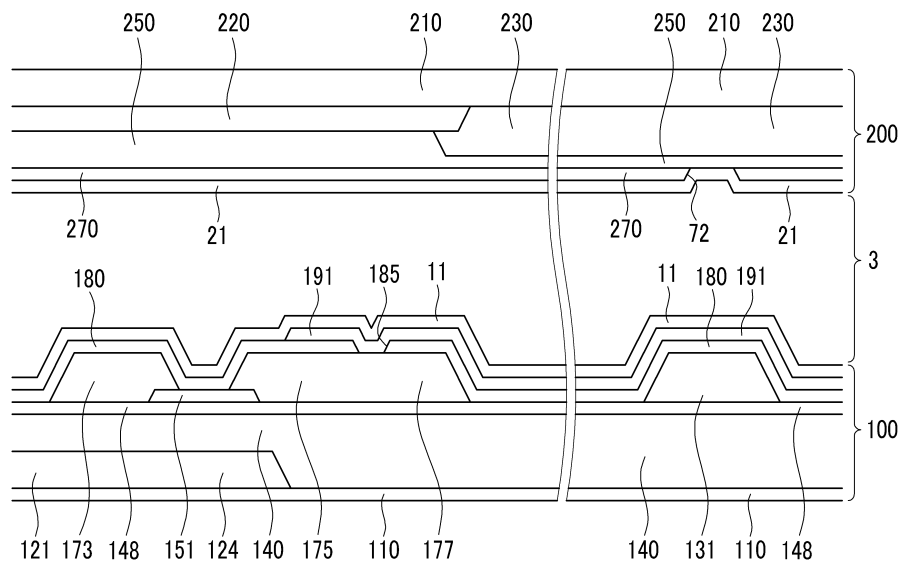
도면1



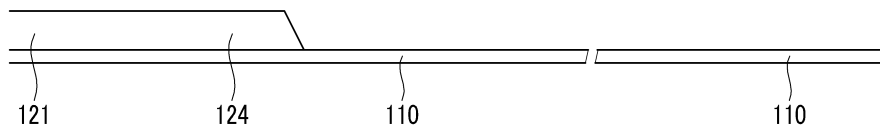
도면2



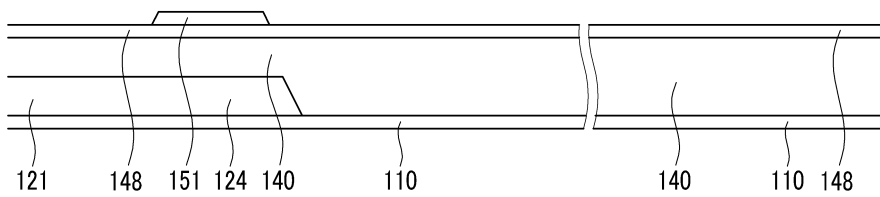
도면3



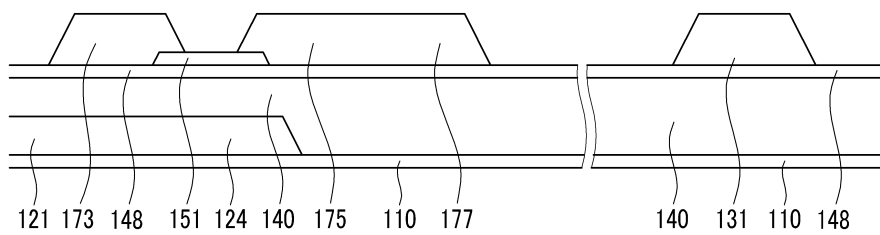
도면4



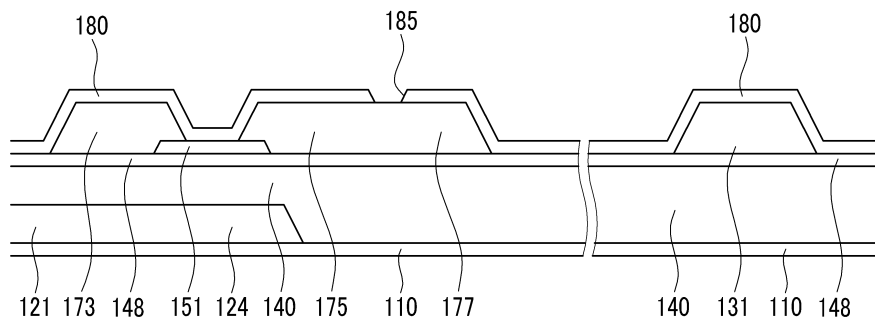
도면5



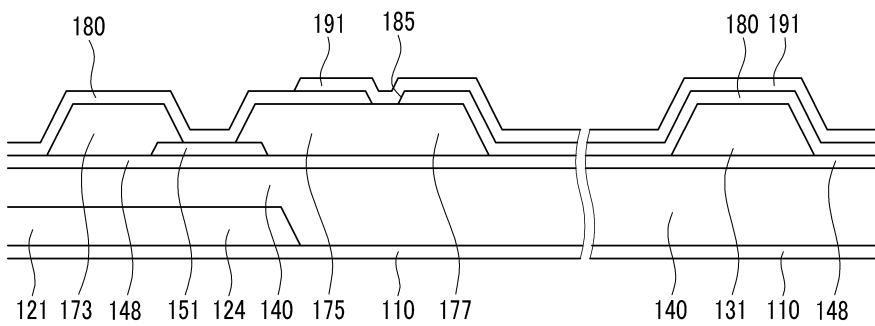
도면6



도면7



도면8



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020090132323A	公开(公告)日	2009-12-30
申请号	KR1020080058524	申请日	2008-06-20
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JONG IN 김종인 KIM JANG SOO 김장수 LEE YOUNG WOOK 이영욱		
发明人	김종인 김장수 이영욱		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	H01L27/1214 H01L27/1225 H01L29/7869 H01L27/1255		
其他公开文献	KR101479997B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其制造方法本发明涉及液晶显示装置及其制造方法。根据本发明实施例的液晶显示装置包括第一基板，形成在第一基板上的第一导体，形成在第一基板和第一导体上的第一绝缘膜，形成在第一绝缘膜上的第二绝缘膜，形成在第二绝缘膜上的半导体层，以及形成在半导体层和第二绝缘膜上的第二导体，氧化物半导体和第二导体包括源电极，漏电极和维持电极线。

