



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0095228
(43) 공개일자 2008년10월28일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0100720(분할)

(22) 출원일자 2008년10월14일

심사청구일자 2008년10월14일

(62) 원출원 특허 10-2001-0088976

원출원일자 2001년12월31일

심사청구일자 2006년11월16일

(71) 출원인

하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

신광석

경기도 이천시 부발읍 아미리 고담기숙사 102동 503호

장대용

서울특별시 서초구 양재동 9-17 201호

(74) 대리인

조영현, 나승택

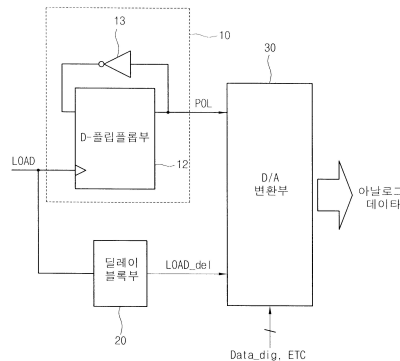
전체 청구항 수 : 총 2 항

(54) 박막트랜지스터 액정표시장치의 소스 드라이브 구동회로

(57) 요약

본 발명은 TFT-LCD의 소스 드라이브 구동회로에 관한 것으로, 반전구동에 관계되는 타이밍 컨트롤러에서의 폴(POL) 신호의 기능을 소스 드라이브 IC에 로드(Load) 신호와 겸하여 사용하도록 하므로써, 타이밍 컨트롤러의 면적을 감소시킬 수 있다. 이를 위한 본 발명에 의한 TFT-LCD의 소스 드라이브 구동회로는 로드(Load) 신호의 라이징 에지마다 토글되는 제 1 신호를 발생하는 토글신호 발생부와, 상기 로드(Load) 신호를 수신하여 소정의 시간동안 지연된 제 2 신호를 발생하는 딜레이부와, 상기 제 1 및 제 2 신호, 디지털 데이터 신호 및 제어 신호를 수신하여, 반전구동에 필요한 폴(POL) 신호를 발생하는 D/A 변환부를 구비한 것을 특징으로 한다.

대표도 - 도4



특허청구의 범위

청구항 1

박막트랜지스터 액정표시장치(TFT-LCD)의 소스 드라이브 구동회로에 있어서,

로드(Load) 신호의 라이징 에지마다 토글되는 제 1 신호를 발생하는 토글신호 발생부와,

상기 로드(Load) 신호를 수신하여 소정의 시간동안 지연된 제 2 신호를 발생하는 딜레이부와,

상기 제 1 및 제 2 신호, 디지털 데이터 신호 및 제어 신호를 수신하여, 반전구동에 필요한 폴(POL) 신호를 발생하는 D/A 변환부를 구비한 것을 특징으로 하는 박막트랜지스터 액정표시장치(TFT-LCD)의 소스 드라이브 구동회로.

청구항 2

제 1 항에 있어서, 상기 토글신호 발생부는,

상기 로드(Load) 신호를 클럭 신호로 수신하고 자신의 출력 신호를 반전시켜 입력하는 D-플립플롭으로 구성된 것을 특징으로 하는 박막트랜지스터 액정표시장치(TFT-LCD)의 소스 드라이브 구동회로.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 박막트랜지스터 액정표시장치(TFT-LCD)의 소스 드라이브 구동회로에 관한 것으로서, 특히 반전구동에 관계되는 타이밍 컨트롤러(Timing Controler)에서의 폴(POL) 신호의 기능을 소스 드라이브(Source Drive) IC에 로드(Load) 신호와 결합하여 사용하도록 하므로써, 타이밍 컨트롤러의 면적을 감소시킨 TFT-LCD의 소스 드라이브 구동회로에 관한 것이다.

배경 기술

- <2> 일반적으로, 액정표시소자는 차세대 표시장치로서 막대한 시장이 형성될 것으로 전망되고 있다. 이러한 액정표시소자의 기술동향도 TN-LCD에서 STN-LCD, MIM-LCD, TFT-LCD 로 발전하였으며, 그의 표시성능도 현저하게 향상되었다.
- <3> 액정표시소자중 TFT-LCD는 화소전극이 TFT(Thin Film Transistor)에 의해 구동되는 표시소자로서, 도 1에 도시된 바와같은 TFT 화소배열구조를 갖는다. 즉, 도 1에서 보는 바와같이 종래의 TFT-LCD(100)는 데이터 라인(D1-Dn)과 게이트 라인(G1-Gm)이 오버랩되는 부분에 TFT(TP)가 배열되어 있는데, 이들 TFT(TP)는 모두 한쪽방향으로만 배열된 구조를 갖는다.
- <4> 이러한 TFT 배열구조를 갖는 액정표시소자(100)의 구동하는 방식으로는, 직류전압에 의한 액정의 열화를 방지하기 위하여 데이터 인버전 구동방식이 채택되고 있다. 액정의 열화를 방지하기 위한 데이터 인버전 방식은 한 화소를 기준으로 필드에 따라 (+) 신호와 (-)신호를 번갈아 인가하여 LCD를 교류 구동하는 방식으로, 필드(field) 인버전 구동방식, 라인 인버전 구동방식과 칼럼(column) 인버전 구동방식 그리고 도트(dot) 인버전 구동방식이 있다.
- <5> 이 중 도트인버전(dot inversion) 구동방식은 도 2에 도시된 바와같이, 라인인버전 구동방식과 칼럼인버전 구동방식을 조합한 구동방식으로, 수평 및 수직으로 인접한 화소에 서로 반대극성을 갖는 전압을 인가하여 줌으로써, 수직 및 수평방향의 서로 인접한 화소에서 발생하는 플리커가 서로 상쇄되어 감소한다.
- <6> TFT-LCD에서 액정의 경화를 방지하고, 또 경화로 인한 잔상을 방지하기 위해 반전구동방식을 사용한다. 이를 위해 타이밍 컨트롤러(Timing Control)에서는 POL 신호를 발생하여 도트인버전의 경우 한 주기(1H)마다 '하이'/'로우'의 신호를 반전시키고, 그 값에 따라 드라이브 IC내에서 구동 전압의 알고리즘을 구현한다.
- <7> 도 3a는 타이밍 컨트롤러에서의 POL 신호와 도트인버전의 구동전압의 극성을 나타낸 것이고, 도 3b는 타이밍 컨트롤러에서의 POL 신호와 드라이브 IC에서의 로드(Load) 신호의 전압 파형도를 나타낸 것이다.

발명의 내용

해결 하고자하는 과제

- <8> 그러나, 상기 구성을 갖는 종래 기술에 따른 TFT-LCD는, 타이밍 컨트롤러내에서 POL 신호를 발생시키기 때문에 타이밍 컨트롤러의 구조가 복잡하여 구동방식이 복잡할 뿐만 아니라 타이밍 컨트롤러내에서 면적이 증가되는 문제점이 있었다.
- <9> 따라서, 본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로, 본 발명의 목적은 반전구동에 관계되는 타이밍 컨트롤러에서의 폴(POL) 신호의 기능을 소스 드라이브 IC에 로드(Load) 신호와 겸하여 사용하도록 하므로써, 타이밍 컨트롤러의 면적을 감소시킨 TFT-LCD의 소스 드라이브 구동회로를 제공하는데 있다.

과제 해결수단

- <10> 상기 목적을 달성하기 위하여, 본 발명에 의한 박막트랜지스터 액정표시장치(TFT-LCD)의 소스 드라이브 구동회로는,
- <11> 로드(Load) 신호의 라이징 에지마다 토글되는 제 1 신호를 발생하는 토글신호 발생부와,
- <12> 상기 로드(Load) 신호를 수신하여 소정의 시간동안 지연된 제 2 신호를 발생하는 딜레이부와,
- <13> 상기 제 1 및 제 2 신호, 디지털 데이터 신호 및 제어 신호를 수신하여, 반전구동에 필요한 폴(POL) 신호를 발생하는 D/A 변환부를 구비한 것을 특징으로 한다.
- <14> 상기 토글신호 발생부는 상기 로드(Load) 신호를 클럭 신호로 수신하고 자신의 출력 신호를 반전시켜 입력하는 D-플립플롭으로 구성된 것을 특징으로 한다.

효 과

- <15> 이상에서 자세히 설명된 바와 같이, 본 발명의 TFT-LCD의 소스 드라이브 구동회로는 반전구동에 관계되는 타이밍 컨트롤러에서의 폴(POL) 신호의 기능을 소스 드라이브 IC에 로드(Load) 신호와 겸하여 사용하도록 하므로써, 타이밍 컨트롤러 내의 신호를 단순화 시킬 수 있고 또한 면적을 감소시킬 수 있다.
- <16> 아울러 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가등이 가능할 것이며, 이러한 수정 변경등은 이하의 특허청구범위에 속하는 것으로 보아야 할 것이다.

발명의 실시를 위한 구체적인 내용

- <17> 이하, 본 발명의 실시예에 관하여 첨부도면을 참조하면서 상세히 설명한다.
- <18> 또, 실시예를 설명하기 위한 모든 도면에서 동일한 기능을 갖는 것은 동일한 부호를 사용하고 그 반복적인 설명은 생략한다.
- <19> 도 4는 본 발명에 의한 TFT-LCD의 소스 드라이브 구동회로를 나타낸 블록구성도이다.
- <20> 상기 TFT-LCD의 구동 회로는 토글 블록부(10), 딜레이 블록부(20), D/A 변환부(30)를 구비한다.
- <21> 상기 토글 블록부(10)는 소스 드라이브 IC에서의 로드(Load) 신호를 클럭(CLK) 신호로 수신하고 자신의 출력 신호(POL)를 반전시켜 입력하는 D-플립플롭부(12)로 구성된다. 상기 D-플립플롭부(12)는 상기 로드(Load) 신호의 라이징(Rising) 에지마다 토글(toggle)되는 신호(POL)를 발생한다.
- <22> 상기 딜레이 블록부(20)는 상기 로드(Load) 신호를 수신하여 소정의 시간동안 지연된 신호를 발생한다.
- <23> 상기 D/A 변환부(30)는 상기 D-플립플롭부(12)에서 출력된 신호(POL)와 상기 딜레이 블록부(20)에서 출력된 신호(LOAD_del), 디지털 데이터신호(Data_dig) 및 제어 신호(ETC)를 수신하여 기존의 타이밍 컨트롤러에서 사용되었던 폴(POL) 신호와 동일한 펄스 신호를 발생한다.
- <24> 그러면, 상기 구성을 갖는 TFT-LCD의 소스 드라이브 구동회로의 동작을 도 3b 및 도 5a 및 도 5b를 참조하여 설명하기로 한다.
- <25> 먼저, 도 3b에 도시된 바와 같이, 타이밍 컨트롤러의 POL 신호와 소스 드라이브 IC의 로드(LOAD) 신호는 그 주

기가 동일하다. 다만, 로드(LOAD) 신호는 POL 신호가 라이징된 후 소정의 시간후에 액티브되는 것을 알수 있다.

<26> 그러므로, 본 발명에서는 타이밍 컨트롤러에서 POL 신호는 제거시키고, 반전구동에 필요한 POL 신호의 역할을 할 신호를 소오스 드라이브 IC에서 로드(LOAD) 신호를 이용하여 발생시키도록 하였다.

<27> 즉, 로드(LOAD) 신호와 POL 신호는 그 주기가 동일하기 때문에, 도 5a에 도시된 로드(LOAD) 신호의 라이징 에지를 사용하여 도 5b에 도시된 바와 같이, 로드(LOAD) 신호의 라이징 에지마다 레벨이 토글되는 신호를 발생시켰다. 이를 위해, 본 발명에서는 토글 블록부(10)를 구현하였다.

<28> 상기 토글 블록부(10)는 D-플립플롭부(12)로 구성되며, 상기 로드(Load) 신호의 라이징(Rising) 에지마다 토글(toggle)되는 신호(POL)를 발생한다.

<29> 이런 방법으로 소스 드라이브 IC 내에서 POL 신호를 발생한다.

<30> 하지만, 실제 IC에서 구현시 타이밍 상 로드(LOAD) 신호가 POL 신호보다 나중에 입력 되므로, 타이밍 마진(timing margin)을 주기 위해 로드(LOAD) 신호를 딜레이 시키는 딜레이 블록부(20)를 구현하였다.

<31> *상기 딜레이 블록부(20)는 상기 로드(Load) 신호를 수신하여 소정의 시간동안 지연된 신호를 발생한다.

<32> 마지막으로, 상기 D/A 변환부(30)는 상기 D-플립플롭부(12)에서 출력된 신호(POL)와 상기 딜레이 블록부(20)에서 출력된 신호(LOAD_del)를 수신하여 기존의 타이밍 컨트롤러에서 사용되었던 폴(POL) 신호와 동일한 펄스 신호를 발생한다.

도면의 간단한 설명

<33> 도 1은 종래의 TFT-LCD 의 TFT 화소배열을 도시한 도면,

<34> 도 2는 통상적인 TFT-LCD에 있어서, 도트인버전 구동방식을 설명하기 위한 도면

<35> 도 3a는 종래의 타이밍 컨트롤러에서의 POL 신호와 도트인버전의 구동전압의 극성을 나타낸 도면

<36> 도 3b는 종래의 타이밍 컨트롤러에서의 POL 신호와 드라이브 IC에서의 로드(Load) 신호의 전압 파형도

<37> 도 4는 본 발명에 의한 TFT-LCD의 소스 드라이브 구동회로를 나타낸 블록구성도

<38> 도 5a 및 도 5b는 본 발명에 의한 TFT-LCD의 소스 드라이브 구동회로의 동작을 설명하기 위한 파형도

<39> (도면의 주요 부분에 대한 부호의 설명)

<40> 10 : 토글 블록부 20 : 딜레이 블록부

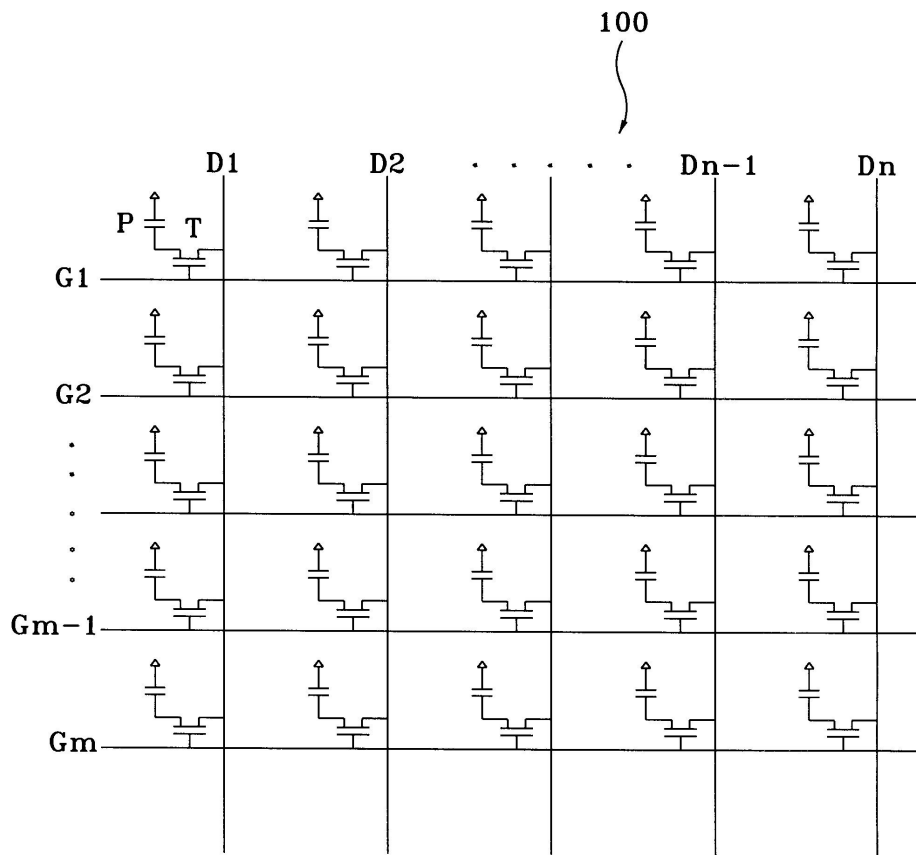
<41> 30 : D/A 변환부

<42> D1 - Dn : 데이터 라인 G1 - Gm : 게이트 라인

<43> T11 - Tmn : TFT P11 - Pmn : 화소전극

도면

도면1



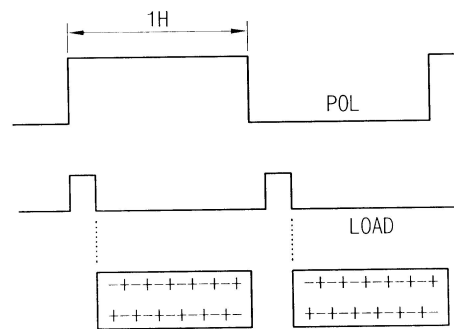
도면2

	D1	D2	·	·	·	Dn-1	Dn
G1	+	-	+	-	+	-	+
G2	-	+	-	+	-	+	-
·	+	-	+	-	+	-	+
·	-	+	-	+	-	+	-
Gm-1	+	-	+	-	+	-	+
Gm	-	+	-	+	-	+	-

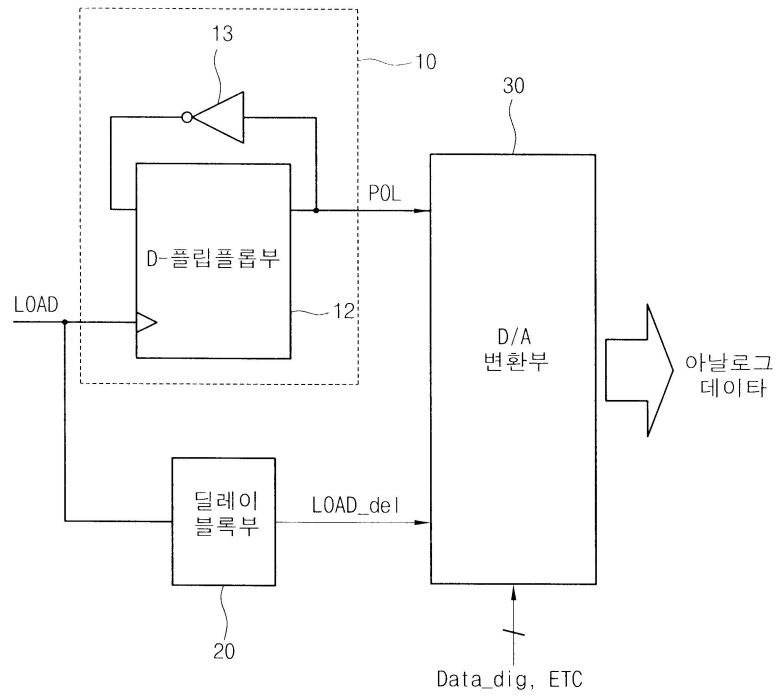
도면3a

컨트롤입력	출력 극성				
	POL	홀수	짝수		홀수
1	-	+	...	+	-
0	+	-	...	-	+

도면3b



도면4



도면5a



도면5b



专利名称(译)	薄膜晶体管液晶显示器的源极驱动驱动电路		
公开(公告)号	KR1020080095228A	公开(公告)日	2008-10-28
申请号	KR1020080100720	申请日	2008-10-14
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	SHIN KWANG SUK 신광석 JANG DAE YONG 장대용		
发明人	신광석 장대용		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
代理人(译)	赵龙HYUN		
其他公开文献	KR100907347B1		
外部链接	Espacenet		

摘要(译)

本发明涉及TFT-LCD的源极驱动驱动电路。并且在连接到反向驱动器的定时控制器处的极 (POL) 信号的功能在源驱动集成电路中与负载信号一起使用并且它使用。以这种方式，可以减少定时控制器的面积。用于此的TFT-LCD的源极驱动驱动电路包括：触发信号产生单元，其产生负载信号的上升沿被切换的第一信号，产生接收负载信号的第二信号的延迟，并且被延迟。接收预定时间，第一和第二信号，以及数字数据信号，以及产生反转驱动控制信号所需的极 (POL) 信号的数字模拟转换器。LCD和驱动电路。

