



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년02월28일
(11) 등록번호 10-1707212
(24) 등록일자 2017년02월09일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2009-0117739
(22) 출원일자 2009년12월01일
심사청구일자 2014년11월27일
(65) 공개번호 10-2011-0061177
(43) 공개일자 2011년06월09일
(56) 선행기술조사문헌
KR1020090084166 A*
KR1020070060256 A*
KR1020020077008 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
조선아
부산광역시 금정구 수림로 46-4 (장전동)
도희욱
충청남도 천안시 서북구 월봉7길 77, 청솔2차아파트 203동 1308호 (쌍용동)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 9 항

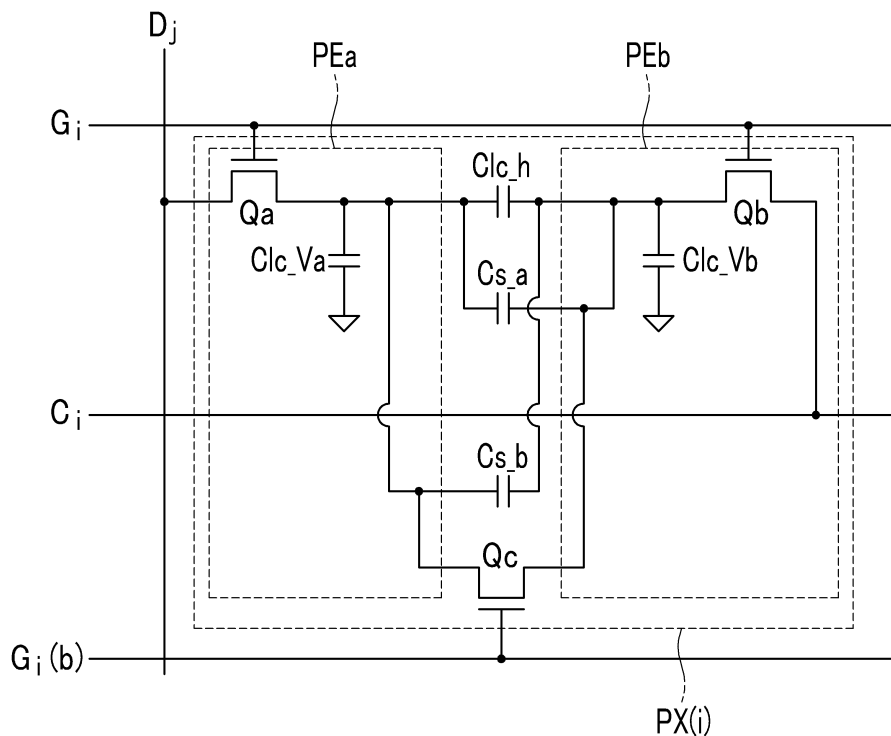
심사관 : 이수한

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 기판 및 제2 기판, 상기 제1 및 제2 기판 사이에 개재되어 있으며 액정 분자를 포함하는 액정층, 상기 제1 기판 위에 배치되어 있으며 게이트 신호를 전달하는 제1 게이트선 및 제2 게이트선, 상기 제1 기판 위에 배치되어 있는 데이터선, 상기 제1 기판 위에 배치되어 있는 (뒷면에 계속)

대표도 - 도4



공통 전압선, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선 및 상기 공통 전압선과 연결되어 있는 제2 스위칭 소자, 상기 제2 게이트선에 연결되어 있는 제3 스위칭 소자, 상기 제1 스위칭 소자에 연결되어 있는 제1 화소 전극, 그리고 상기 제2 스위칭 소자에 연결되어 있으며, 상기 제1 화소 전극과 분리되어 있는 제2 화소 전극을 포함하고, 상기 공통 전압선에는 일정한 크기를 가지는 공통 전압이 인가된다. 상기 제1 화소 전극과 상기 제2 스위칭 소자의 출력 전극을 두 단자로 하는 제1 공유 축전기, 그리고 상기 제2 화소 전극과 상기 제1 스위칭 소자의 출력 전극을 두 단자로 하는 제2 공유 축전기를 더 포함할 수 있다.

명세서

청구범위

청구항 1

서로 마주하는 제1 기관 및 제2 기관,
 상기 제1 및 제2 기관 사이에 개재되어 있으며 액정 분자를 포함하는 액정층,
 상기 제1 기관 위에 배치되어 있으며 게이트 신호를 전달하는 제1 게이트선 및 제2 게이트선,
 상기 제1 기관 위에 배치되어 있는 데이터선,
 상기 제1 기관 위에 배치되어 있는 공통 전압선,
 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자,
 상기 제1 게이트선 및 상기 공통 전압선과 연결되어 있는 제2 스위칭 소자,
 상기 제2 게이트선에 연결되어 있는 제3 스위칭 소자,
 상기 제1 스위칭 소자에 연결되어 있는 제1 화소 전극,
 상기 제2 스위칭 소자에 연결되어 있으며, 상기 제1 화소 전극과 분리되어 있는 제2 화소 전극,
 상기 제1 화소 전극과 상기 제2 스위칭 소자의 출력 전극을 두 단자로 하는 제1 공유 축전기, 그리고
 상기 제2 화소 전극과 상기 제1 스위칭 소자의 출력 전극을 두 단자로 하는 제2 공유 축전기를 포함하고,
 상기 공통 전압선에는 일정한 크기를 가지는 공통 전압이 인가되고,
 상기 제3 스위칭 소자의 입력 단자는 상기 제2 공유 축전기의 두 단자 중 상기 제1 스위칭 소자의 출력 전극과 연결되고,
 상기 제3 스위칭 소자의 출력 단자는 상기 제1 공유 축전기의 두 단자 중 상기 제2 스위칭 소자의 출력 전극과 연결되고,
 상기 제1 게이트선에 게이트 온 신호가 인가되는 경우,
 상기 제1 화소 전극에는 상기 데이터선을 통해 제1 데이터 전압이 인가되고,
 상기 제2 화소 전극에는 상기 공통 전압선을 통해 공통 전압이 인가되고,
 상기 제1 데이터 전압의 절대 값은 상기 공통 전압의 절대 값보다 큰 액정 표시 장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제1항에서,
 상기 제1 게이트선에 게이트 온 신호가 인가되는 경우,
 상기 제1 공유 축전기에는 상기 공통 전압에 의해 제1 전하가 축전되고,
 상기 제2 공유 축전기에는 상기 데이터선을 통해 인가되는 상기 제1 데이터 전압에 의해 제2 전하가 축전되고,

상기 제2 전하의 양이 상기 제1 전하의 양 보다 큰 액정 표시 장치.

청구항 6

제1항에서,

상기 제2 게이트선에 게이트 온 신호가 인가되는 경우,

상기 제3 스위칭 소자를 통해 상기 제2 공유 축전기에 충전된 제2 전하가 상기 제1 공유 축전기로 이동하는 액정 표시 장치.

청구항 7

제6항에서,

상기 제2 게이트선에 게이트 온 신호가 인가되는 경우,

상기 제1 공유 축전기의 한 단자인 상기 제1 화소 전극과 상기 제2 공유 축전기의 한 단자인 제2 화소 전극은 플로팅 상태인 액정 표시 장치.

청구항 8

제7항에서,

상기 제3 스위칭 소자를 통해 상기 제2 공유 축전기에 충전된 제2 전하가 상기 제1 공유 축전기로 이동하여,

상기 제1 공유 축전기의 한 단자인 상기 제1 화소 전극의 전압은 증압하고,

상기 제2 공유 축전기의 한 단자인 제2 화소 전극의 전압은 감압하는 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 화소 전극의 전압은 상기 공통 전압보다 높아지고,

상기 제2 화소 전극의 전압은 상기 공통 전압보다 낮아지는 액정 표시 장치.

청구항 10

제1항에서,

상기 제2 기관 위에 배치되어 있는 공통 전극을 더 포함하고,

상기 액정 분자는 상기 액정층에 전기장이 가해지지 않았을 때,

상기 제1 기관 및 상기 제2 기관의 표면과 평행하게 배열되어 있는 액정 표시 장치.

청구항 11

삭제

청구항 12

제10항에서,

상기 액정 분자는 음의 유전율 이방성을 가지는 액정 표시 장치.

청구항 13

제1항에서,

상기 제1 화소 전극 및 상기 제2 화소 전극은 복수의 가지 전극을 포함하며,

상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극은 교대로 배치되어 있는 액정 표시 장치.

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

삭제

청구항 54

삭제

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

청구항 59

삭제

청구항 60

삭제

청구항 61

삭제

청구항 62

삭제

청구항 63

삭제

청구항 64

삭제

청구항 65

삭제

청구항 66

삭제

청구항 67

삭제

청구항 68

삭제

청구항 69

삭제

청구항 70

삭제

청구항 71

삭제

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0004] 이러한 액정 표시 장치는 외부의 그래픽 제어기로부터 입력 영상 신호를 수신하며, 입력 영상 신호는 각 화소의 휘도 정보를 담고 있으며 각 휘도는 정해진 수효를 가지고 있다. 각 화소는 원하는 휘도 정보에 대응되는 데이터 전압을 인가 받는다. 화소에 인가된 데이터 전압과 공통 전압의 차이에 따라 화소 전압으로 나타나며, 화소

전압에 따라 각 화소는 영상 신호의 계조가 나타내는 휘도를 표시한다. 이 때 액정 표시 장치가 이용할 수 있는 화소 전압 범위는 구동부에 따라 정해져 있다.

[0005] 한편 액정 표시 장치의 구동부는 다수의 집적 회로 칩의 형태로 표시판에 직접 장착되거나 가요성 회로막 등에 장착되어 표시판에 부착되는데, 이러한 집적 회로 칩은 액정 표시 장치의 제조 비용에 높은 비율을 차지한다. 특히, 데이터 전압을 인가하는 데이터선의 수효가 많아질수록, 액정 표시 장치의 구동부의 비용이 높아진다.

[0006] 또한, 액정 표시 장치 표시 품질을 높이기 위하여, 높은 대비비(contrast ratio)와 높은 휘도, 우수한 광시야각, 빠른 응답 속도를 가질 수 있는 액정 표시 장치를 구현하는 것이 필요하다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명이 이루고자 하는 또 다른 기술적 과제는 액정 표시 장치의 높은 대비비와 높은 휘도 등을 확보할 수 있고, 데이터선의 수효를 줄여 액정 표시 장치의 구동부의 비용을 줄일 수 있는 액정 표시 장치를 제공하는 것이다.

과제 해결수단

[0008] 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 기판 및 제2 기판, 상기 제1 및 제2 기판 사이에 개재되어 있으며 액정 분자를 포함하는 액정층, 상기 제1 기판 위에 배치되어 있으며 게이트 신호를 전달하는 제1 게이트선 및 제2 게이트선, 상기 제1 기판 위에 배치되어 있는 데이터선, 상기 제1 기판 위에 배치되어 있는 공통 전압선, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선 및 상기 공통 전압선과 연결되어 있는 제2 스위칭 소자, 상기 제2 게이트선에 연결되어 있는 제3 스위칭 소자, 상기 제1 스위칭 소자에 연결되어 있는 제1 화소 전극, 그리고 상기 제2 스위칭 소자에 연결되어 있으며, 상기 제1 화소 전극과 분리되어 있는 제2 화소 전극을 포함하고, 상기 공통 전압선에는 일정한 크기를 가지는 공통 전압이 인가된다.

[0009] 상기 제1 화소 전극과 상기 제2 스위칭 소자의 출력 전극을 두 단자로 하는 제1 공유 축전기, 그리고 상기 제2 화소 전극과 상기 제1 스위칭 소자의 출력 전극을 두 단자로 하는 제2 공유 축전기를 더 포함할 수 있다.

[0010] 상기 제3 스위칭 소자의 입력 단자는 상기 제2 공유 축전기의 두 단자 중 상기 제1 스위칭 소자의 출력 전극과 연결되고, 상기 제3 스위칭 소자의 출력 단자는 상기 제1 공유 축전기의 두 단자 중 상기 제2 스위칭 소자의 출력 단자와 연결될 수 있다.

[0011] 상기 제1 게이트선에 게이트 온 신호가 인가되는 경우, 상기 제1 화소 전극에는 상기 데이터선을 통해 제1 데이터 전압이 인가되고, 상기 제2 화소 전극에는 상기 공통 전압선을 통해 공통 전압이 인가되고, 상기 제1 데이터 전압의 절대 값은 상기 공통 전압의 절대 값보다 클 수 있다.

[0012] 상기 제1 게이트선에 게이트 온 신호가 인가되는 경우, 상기 제1 공유 축전기에는 상기 공통 전압에 의해 제1 전하가 충전되고, 상기 제2 공유 축전기에는 상기 데이터 전압에 의해 제2 전하가 충전되고, 상기 제2 전하량이 상기 제1 전하량 보다 클 수 있다.

[0013] 상기 제2 게이트선에 게이트 온 신호가 인가되는 경우, 상기 제3 스위칭 소자를 통해 상기 제2 공유 축전기에 충전된 제2 전하가 상기 제1 공유 축전기로 이동할 수 있다.

[0014] 상기 제2 게이트선에 게이트 온 신호가 인가되는 경우, 상기 제1 공유 축전기의 한 단자인 상기 제1 화소 전극과 상기 제2 공유 축전기의 한 단자인 제2 화소 전극은 플로팅 상태일 수 있다.

[0015] 상기 제3 스위칭 소자를 통해 상기 제2 공유 축전기에 충전된 제2 전하가 상기 제1 공유 축전기로 이동하여, 상기 제1 공유 축전기의 한 단자인 상기 제1 화소 전극의 전압은 상승하고, 상기 제2 공유 축전기의 한 단자인 제2 화소 전극은 감압할 수 있다.

[0016] 상기 제1 화소 전극의 전압은 상기 공통 전압보다 높아지고, 상기 제2 화소 전극의 전압은 상기 공통 전압보다 낮아질 수 있다.

[0017] 상기 제2 기판 위에 배치되어 있는 공통 전극을 더 포함할 수 있다.

[0018] 상기 액정 분자는 상기 액정층에 전기장이 가해지지 않았을 때, 상기 제1 기판 및 상기 제2 기판의 표면과 평행

하게 배열될 수 있다.

- [0019] 상기 액정 분자는 음의 유전율 이방성을 가질 수 있다.
- [0020] 상기 제1 화소 전극 및 상기 제2 화소 전극은 복수의 가지 전극을 포함하며, 상기 제1 화소 전극의 가지 전극과 상기 제2 화소 전극의 가지 전극은 교대로 배치될 수 있다.
- [0021] 상기 액정 분자는 상기 액정층에 전기장이 가해지지 않았을 때, 상기 제1 기관 및 상기 제2 기관의 표면과 평행하게 배열될 수 있다.
- [0022] 상기 액정 분자는 상기 액정층에 전기장이 가해지지 않았을 때, 상기 제1 기관 및 상기 제2 기관의 표면과 수직을 이루도록 배열될 수 있다.
- [0023] 상기 액정 분자는 양의 유전율 이방성을 가질 수 있다.

효 과

- [0024] 본 발명의 한 실시예에 따르면 액정 표시 장치의 표시 품질을 높일 수 있을 뿐만 아니라, 데이터선의 수효를 줄여 액정 표시 장치 구동부의 비용을 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

- [0025] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0026] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0027] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도면을 참고하여 상세하게 설명한다.
- [0028] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.
- [0029] 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400), 데이터 구동부(data driver)(500), 게조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.
- [0030] 도 2를 참고하면, 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0031] 액정 축전기는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하는 부분(C1c_h)과 제1 화소 전극(PEa) 및 제2 화소 전극(PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하는 부분(C1c_Va, C1c_Vb)이 있으며, 제1 및 제2 화소 전극(PEa, PEb) 사이에 배치되어 있는 액정층(3)과 제1 및 제2 화소 전극(PEa, PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 제1 화소 전극(PEa)은 제1 스위칭 소자(도시하지 않음)와 연결되며, 제2 화소 전극(PEb)은 제2 스위칭 소자(도시하지 않음)와 연결되어 있다. 제1 스위칭 소자와 제2 스위칭 소자는 각기 대응하는 게이트선(도시하지 않음) 및 데이터선(도시하지 않음)에 연결되어 있다.
- [0032] 액정층(3)은 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수평을 이루도록 배향되어 있을 수 있다. 액정층(3)은 음의 유전율 이방성을 가질 수 있다.
- [0033] 제1 화소 전극(PEa) 및 제2 화소 전극(PEb)은 서로 다른 같은 층에 형성될 수 있다. 액정 축전기(C1c)의 보조적인 역할을 하는 제1 및 제2 유지 축전기(도시하지 않음)는 하부 표시판(100)에 구비된 별도의 전극(도시하지 않음)이 제1 및 제2 화소 전극(PEa, PEb) 각각과 절연체를 사이에 두고 중첩하여 형성될 수 있다.
- [0034] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합

으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 제1 및 제2 화소 전극(PEa, PEb)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 제1 및 제2 화소 전극(PEa, PEb) 위 또는 아래에 둘 수도 있다.

[0035] 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.

[0036] 그러면 도 3a 및 도 3b와 함께 도 1 및 도 2를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다. 도 3a 및 도 3b는 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다. 도 3a는 액정 표시 장치에 전압을 인가하지 않은 상태를 나타내고, 도 3b는 액정 표시 장치에 전압을 인가한 상태를 나타낸다.

[0037] 도 3a를 참고하면, 두 표시판(100, 200) 사이에 배치되어 있는 액정 분자(3)는 두 표시판(100, 200)의 표면과 수평하게 일정한 방향으로 배향되어 있다. 도시하지는 않았지만, 두 표시판(100, 200)의 안쪽 표면에는 배향막(도시하지 않음)이 배치되어 있고, 배향막은 수평 배향막일 수 있다.

[0038] 도 3b를 참고하면, 각 화소 전극(PEa, PEb)에 연결되어 있는 스위칭 소자를 통해 데이터 전압이 해당 화소(PX)에 인가되고, 공통 전극(CE)에는 공통 전압(Vcom)이 인가되면, 제1 화소 전극(PEa)과 제2 화소 전극(PEb) 사이에 수평 전계가 생성되고, 이 수평 전계는 공통 전극(CE)에 인가되는 공통 전압(Vcom)의 영향으로 제1 화소 전극(PEa)과 제2 화소 전극(PEb) 사이에만 전압이 인가되는 경우보다 더 강해질 수 있다. 이처럼, 제1 화소 전극(PEa)과 제2 화소 전극(PEb) 사이에 수평 전계가 생성되면, 액정 분자(31)들이 그 장축이 전기장의 방향에 수직이 되도록 수평이동한다. 액정 분자(31)들의 회전 정도는 제1 및 제2 화소 전극(PEa, PEb)에 인가되는 전압의 크기에 따라 다르다. 또한 액정 분자(31)들의 기울어진 정도에 따라 액정층(3)을 통과하는 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 원하는 소정의 휘도를 표시한다.

[0039] 이 때 제1 및 제2 화소 전극(PEa, PEb)에 인가되는 전압은 화소(PX)가 표시하고자 하는 휘도에 대응되는 전압이며 공통 전압(Vcom)에 대하여 각각 극성이 서로 반대일 수 있다.

[0040] 이렇게 한 화소(PX)에 공통 전압(Vcom)에 대한 극성이 서로 다른 전압을 인가함으로써 구동 전압을 높일 수 있고 액정 분자의 응답 속도를 빠르게 할 수 있으며 액정 표시 장치의 투과율을 높일 수 있다. 또한 한 화소(PX)에 인가되는 두 전압의 극성이 서로 반대이므로 데이터 구동부(500)에서의 반전 형태가 열반전 또는 행반전일 경우에도 점반전 구동과 마찬가지로 플리커(flicker)로 인한 화질 열화를 막을 수 있다.

[0041] 그러면, 도 2와 함께, 도 4를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 신호선 및 화소의 배치와 그 구동 방법에 대하여 설명한다. 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0042] 도 2 및 도 4를 참고하면, 본 실시예에 따른 액정 표시 장치는 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 포함하는 복수의 화소(PX(i)), 그리고 이에 연결되어 있는 복수의 신호선(Gi(a), Gi(b), Ci, Dj)을 포함한다. 신호선(Gi(a), Gi(b), Ci, Dj)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수 쌍의 게이트선(Gi(a) 및 Gi(b))과 데이터 전압을 전달하는 복수의 데이터선(Dj), 그리고 소정의 공통 전압(Vcom)을 전달하는 복수의 공통 전압선(Ci)을 포함한다.

[0043] 화소(PX(i))(i=1, 2, ..., n)는 복수의 신호선(Gi(a), Gi(b), Ci, Dj)에 연결되어 있는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 제3 스위칭 소자(Qc) 및 이에 연결된 액정 축전기(Clc_h, Clc_Va, Clc_Vb), 제1 공유 축전기(Cs_a) 및 제2 공유 축전기(Cs_b)를 포함한다.

[0044] 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb) 및 제3 스위칭 소자(Qc)는 박막 트랜지스터 등의 삼단자 소자로서, 제1 스위칭 소자(Qa)의 제어 단자는 한 쌍의 게이트선(Gi(a), Gi(b)) 중 제1 게이트선(Gi(a))에 연결되어 있고, 입력 단자는 데이터선(Dj)에 입력되어 있고, 출력 단자는 제1 공유 축전기(Cs_a) 및 액정 축전기(Clc_h, Clc_Va)에 연결되어 있다. 제2 스위칭 소자(Qb)의 제어 단자는 제2 게이트선(Gi(b))에 연결되어 있고, 입력 단자는 공통 전압선(Ci)에 연결되어 있고, 출력 단자는 액정 축전기(Clc_h, Clc_Vb) 및 제2 공유 축전기(Cs_b)에 연결되어 있다. 제3 스위칭 소자(Qc)의 제어 단자는 한 쌍의 게이트선(Gi(a), Gi(b)) 중 제2 게이트선(Gi(b))에 연결되어 있고, 입력 단자는 제2 공유 축전기(Cs_b)에 연결되어 있고, 출력 단자는 제1 공유 축전기(Cs_a)에 연결되어 있다. 제1 공유 축전기(Cs_a)는 제1 화소 전극(PEa)에 연결되어 있는 제1 스위칭 소자(Qa)의 출력 단자와 제2 화소 전극(PEb)을 두 단자로 하고, 제2 공유 축전기(Cs_b)는 제2 화소 전극(PEb)에 연결되어 있는 제2

스위칭 소자(Qb)의 출력 단자와 제1 화소 전극(PEa)을 두 단자로 한다. 도시한 바와 같이, 액정 축전기는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하는 부분(C1c_h)과 제1 화소 전극(PEa) 및 제2 화소 전극(PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하는 부분(C1c_Va, C1c_Vb)이 있다.

[0045] 그러면, 본 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다.

[0046] 제1 게이트선(Gi(a))에 인가되는 제1 게이트 신호가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면 이에 연결된 제1 및 제2 스위칭 소자(Qa, Qb)가 턴 온된다. 이에 따라 데이터선(Dj)에 인가된 데이터 전압이 턴온된 제1 스위칭 소자(Qa)를 통하여 제1 화소 전극(PEa)과 제1 공유 축전기(Cs_a)에 인가되고, 공통 전압선(Ci)에 인가된 공통 전압이 턴온된 제2 스위칭 소자(Qb)를 통하여 제2 화소 전극(PEb)과 제2 공유 축전기(Cs_b)에 인가된다. 이때, 제1 화소 전극(PEa)에 인가된 데이터 전압의 절대값이 제2 화소 전극(PEb)에 인가된 공통 전압의 절대값보다 크다.

[0047] 그런 후 제1 게이트 신호는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌고, 동시에 제2 게이트선(Gi(b))에 인가되는 제2 게이트 신호가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면, 제1 및 제2 스위칭 소자(Qa, Qb)는 턴 오프되고 제3 스위칭 소자(Qc)가 턴 온된다. 그러면 제3 스위칭 소자(Qc)를 통하여, 제2 공유 축전기(Cs_b)로부터 제1 공유 축전기(Cs_a)가 전하가 이동하여, 제2 공유 축전기(Cs_b)의 전위는 하강하고, 제1 공유 축전기(Cs_a)의 전위는 상승한다.

[0048] 한편, 제1 공유 축전기(Cs_a) 및 제2 공유 축전기(Cs_b)의 한쪽 단자인 제1 화소 전극(PEa)과 제2 화소 전극(PEb)은 제3 스위칭 소자(Qc)가 턴온될 때 부유(floating) 상태에 있다. 따라서, 제1 공유 축전기(Cs_a)의 전위는 상승하고, 제2 공유 축전기(Cs_b)의 전위는 하강함에 따라서, 제1 화소 전극(PEa)의 전위도 상승하고 제2 화소 전극(PEb)의 전위도 하강하게 된다.

[0049] 이에 의해, 제1 화소 전극(PEa)의 전압은 공통 전압보다 크고 제2 화소 전극(PEb)의 전압은 공통 전압보다 작아져서, 한 화소(PX)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 공통 전압(Vcom)에 대한 극성이 서로 다른 두 전압을 인가할 수 있다. 제1 공유 축전기(Cs_a)와 제2 공유 축전기(Cs_b)의 유지 용량을 조절함으로써, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 충전되는 전압의 크기를 조절할 수 있다.

[0050] 일반적으로, 본 발명의 실시예와 같이 한 화소를 두 개의 화소 전극(PEa, PEb)으로 나누어, 서로 다른 스위칭 소자를 이용하여 서로 다른 극성을 가지는 전압을 인가하여 액정 축전기(C1c)에 원하는 크기의 전압을 충전하기 위하여, 한 화소는 하나의 게이트선과 서로 다른 두 개의 데이터선에 연결되어야 한다. 즉 각 화소의 제1 및 제2 화소 전극에 연결되어 있는 제1 및 제2 스위칭 소자는 같은 게이트 선에 연결되어 있지만, 각기 서로 다른 데이터선에 연결되어, 서로 다른 데이터선을 통해 데이터 전압을 인가 받는다.

[0051] 그러나, 본 실시예에 따른 액정 표시 장치의 한 화소는 서로 쌍을 이루는 두 게이트선과, 하나의 데이터선, 그리고 하나의 공통 전압선에 연결된다. 따라서, 데이터선의 수효가 줄어들어, 액정 표시 장치의 구동부의 비용을 줄일 수 있다. 본 실시예에 따른 액정 표시 장치의 신호선 및 화소 배치에 의하면, 일반적인 신호선 및 화소의 배치에 비하여, 게이트선이 쌍을 이루어 배치되게 되어, 게이트선의 수효가 늘어나지만, 게이트 신호는 게이트 온/오프 신호에 불과하여, 데이터 구동부에 비하여 게이트 구동부의 동작이 비교적 간단하여, 제조 비용이 낮다고 알려져 있다. 또한, 공통 전압선이 추가되지만, 공통 전압선에는 항상 동일한 크기의 공통 전압이 인가되기 때문에, 공통 전압을 인가하기 위한 간단한 구동부만을 추가하면 되고, 따라서, 구동 방법이 간단하고 제조 비용이 낮다.

[0052] 이제 도 5 내지 도 7을 참고하여, 앞에서 설명한 액정 표시판 조립체의 한 예에 대하여 상세하게 설명한다. 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 6은 도 5의 액정 표시판 조립체를 VI-VI 선을 따라 잘라 도시한 단면도이고, 도 7은 도 5의 액정 표시판 조립체를 VII-VII 선을 따라 잘라 도시한 단면도이다.

[0053] 도 5 내지 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

[0054] 먼저, 하부 표시판(100)에 대하여 설명한다.

[0055] 절연 기판(110) 위에 복수의 게이트선(gate line)(121a, 121b)과 공통 전압선(common voltage line)(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

[0056] 제1 게이트선(121a) 및 제2 게이트선(121b)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있으며, 제1 게

이트선(121a)은 하부로 돌출한 제1 게이트 전극(gate electrode)(124a) 및 제2 게이트 전극(124b)을 포함하고, 제2 게이트선(121b)은 하부로 돌출한 제3 게이트 전극(124c)을 포함한다.

- [0057] 공통 전압선(131)은 공통 전압(Vcom)의 소정의 전압을 인가 받으며, 게이트선(121a, 121b)과 평행하게 뻗어 있고, 제1 게이트선(121a)과 제2 게이트선(121b) 사이에 배치될 수 있다. 공통 전압선(131)은 확장부(137)를 포함한다.
- [0058] 게이트 도전체(121a, 121b, 131)는 단일막 또는 다중막 구조를 가질 수 있다.
- [0059] 게이트 도전체(121a, 121b, 131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0060] 게이트 절연막(140) 위에는 수소화 비정질 또는 다결정 규소 등으로 만들어진 제1 섬형 반도체(154a), 제2 섬형 반도체(154b) 및 제3 섬형 반도체(154c)가 형성되어 있다. 제1 섬형 반도체(154a), 제2 섬형 반도체(154b), 그리고 제3 섬형 반도체(154c) 각각 제1 게이트 전극(124a), 제2 게이트 전극(124b), 그리고 제3 게이트 전극(124c) 위에 위치한다.
- [0061] 제1 반도체(154a) 위에는 섬형 저항성 접촉 부재(ohmic contact)(163a, 165a1, 165a2)가 형성되어 있고, 제2 반도체(154b) 위에는 섬형 저항성 접촉 부재(163b, 165b1)가 형성되어 있고, 제3 반도체(154c) 위에도 섬형 저항성 접촉 부재(163c, 165c)가 형성되어 있다. 저항성 접촉 부재(163a, 165a1, 165a2, 163b, 165b1, 163a, 165c)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- [0062] 저항성 접촉 부재(163a, 165a1, 165a2, 163b, 165b1, 163a, 165c) 및 게이트 절연막(140) 위에는 데이터선(data line)(171), 쌍을 이루는 제1 드레인 전극(drain electrode)(175a1, 175a2), 제2 소스 전극(source electrode)(173b) 및 쌍을 이루는 제2 드레인 전극(175b1, 175b2)을 포함하는 데이터 도전체가 형성되어 있다.
- [0063] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a, 121b) 및 공통 전압선(131)과 교차한다. 데이터선(171)은 제1 소스 전극(173a)을 포함한다. 제2 소스 전극(173b)의 한쪽 끝부분을 확장되어 확장부(177)를 이룬다. 쌍을 이루는 제1 드레인 전극(175a1, 175a2) 중 제1 서브 드레인 전극(175a1)은 막대형인 한쪽 끝부분과 면적이 넓은 나머지 한쪽 끝부분을 포함하고, 제2 서브 드레인 전극(175a2)은 제3 소스 전극(173c)과 연결되어 있다. 쌍을 이루는 제2 드레인 전극(175b1, 175b2) 중 제3 서브 드레인 전극(175b1)은 막대형인 한쪽 끝부분과 면적이 넓은 나머지 한쪽 끝부분을 포함하고, 제4 서브 드레인 전극(175b2)은 제3 드레인 전극(175c)과 연결되어 있다.
- [0064] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 쌍의 드레인 전극(1751, 175a2)은 제1 섬형 반도체(154a)와 함께 하나의 제1 박막 트랜지스터(thin film transistor, TFT)(Qa)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173a)과 드레인 전극(1751, 175a2) 사이의 반도체(154a)에 형성된다. 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 쌍의 드레인 전극(175b1, 175b2)은 제2 섬형 반도체(154b)와 함께 하나의 제2 박막 트랜지스터(Qb)를 이루고, 제3 게이트 전극(124c), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)은 제3 섬형 반도체(154c)와 함께 하나의 제3 박막 트랜지스터(Qc)를 이룬다.
- [0065] 데이터 도전체(171, 173b, 175a1, 175a2, 175b1, 175b2)는 단일막 또는 다중막 구조를 가질 수 있다.
- [0066] 데이터 도전체(171, 173b, 175a1, 175a2, 175b1, 175b2)는 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있다.
- [0067] 보호막(180)에는 데이터선(171)의 끝 부분, 제2 소스 전극(173b)의 확장부(177), 제1 서브 드레인 전극(175a1)의 넓은 끝 부분, 제3 서브 드레인 전극(175b1)의 넓은 끝 부분을 각각 드러내는 복수의 접촉 구멍(도시하지 않음, 184a, 185a, 185b)이 형성되어 있으며, 보호막(180) 및 게이트 절연막(140)에는 게이트선(121a, 121b)의 끝 부분(도시하지 않음)과 공통 전극선(131)의 확장부(137)를 각각 드러내는 복수의 접촉 구멍(도시하지 않음, 184b)이 형성되어 있다.
- [0068] 보호막(180) 위에는 제1 화소 전극(191a), 제2 화소 전극(191b) 및 연결 부재(196)가 형성되어 있다. 제1 화소 전극(191a)은 제1 용량 전극(193a)을 포함하고, 제2 화소 전극(191b)은 제2 용량 전극(193b)을 포함한다.
- [0069] 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 가로부와 가로부로부터 뻗어 나온 복수의 가지부를 포함한다. 가지부는 데이터선(171)과 예각을 이룬다. 제1 화소 전극(191a)의 가지부와 제2 화소 전극(191b)의 가지부는

일정한 간격을 두고 서로 맞물려서 교대로 배치되어 빗살 무늬를 이룬다.

- [0070] 그러나, 본 발명의 실시예에 따른 액정 표시판 조립체의 한 화소의 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 형태는 이에 한정되지 않고, 화소 전극은 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 적어도 일부분이 같은 층에 형성되어 서로 교대로 배치되는 모든 형태를 포함할 수 있다.
- [0071] 접촉 구멍(184a, 184b)에 의해 노출된 공통 전극선(131)의 확장부(137)와 제2 소스 전극(173b)은 연결 부재(196)를 통하여 물리적, 전기적으로 연결된다.
- [0072] 제1 화소 전극(191a)은 접촉 구멍(185a)을 통하여 제1 서브 드레인 전극(175a1)과 물리적, 전기적으로 연결되어 제1 서브 드레인 전극(175a1)으로부터 데이터 전압을 인가 받고, 제2 화소 전극(191b)은 접촉 구멍(185b)을 통하여 제3 드레인 전극(175b1)과 물리적, 전기적으로 연결되어 제3 드레인 전극(175b1)으로부터 공통 전압을 인가 받는다. 제1 화소 전극(191a)의 제1 용량 전극(193a)과 제4 서브 드레인 전극(175b2)은 보호막(180)을 사이에 두고 중첩하여 제1 공유 축전기(Cs_a)를 이루고, 제2 화소 전극(191b)의 제2 용량 전극(193b)과 제2 서브 드레인 전극(175a2)은 보호막(180)을 사이에 두고 중첩하여 제2 공유 축전기(Cs_b)를 이룬다.
- [0073] 이제 상부 표시판(200)에 대하여 설명한다.
- [0074] 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빔샘을 막아준다.
- [0075] 기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191a, 191b) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0076] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다.
- [0077] 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다.
- [0078] 도시하지는 않았지만, 두 표시판(100, 200)의 안쪽 면에는 배향막(도시하지 않음)이 형성되어 있고, 배향막은 수평 배향막일 수 있다.
- [0079] 액정층(3)의 액정 분자는 음의 유전율 이방성을 가질 수 있고, 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수평을 이루도록 배향되어 있을 수 있다.
- [0080] 그러면, 도 4와 함께, 도 8a 및 도 8b를 참고하여, 본 발명의 실시예에 따른 액정 표시 장치의 구동 시뮬레이션 결과에 대하여 설명한다.
- [0081] 도 8a 및 도 8b는 본 발명의 한 실험예에 따른 액정 표시 장치의 구동 시뮬레이션 결과를 나타내는 그래프이다. 본 실험예에서는 약 -5의 유전율 이방성을 가지는 액정을 사용하였다.
- [0082] 도 8a 및 도 8b에서, 제1 게이트선(Gi(a))에 인가되는 전압은 선(V_Ga)으로 나타내었고, 제2 게이트선(Gi(b))에 인가되는 전압은 선(V_Gb)으로 나타내었고, 공통 전압선(Ci)에 인가되는 전압은 선(V_c)으로 나타내었고, 데이터선(Dj)에 인가되는 전압은 선(V_D)으로 나타내었고, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가되는 전압은 각기 선(V_PEa, V_PEb)으로 나타내었다.
- [0083] 도 8a를 참고하면, 공통 전압선(Ci)에 인가되는 전위가 약 6V인 경우, 최종 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가되는 전압은 약 13V와 약 2V로 공통 전압(6V)를 기준으로 각기 양의 극성과 음의 극성을 가질 수 있음을 알 수 있었다. 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 하나의 데이터선(Dj)과 하나의 공통 전압선(Ci)을 이용하여 두 개의 화소 전극(PEa, PEb)에 공통 전압을 기준으로 극성이 서로 다른 전압을 인가할 수 있음을 알 수 있었다.
- [0084] 도 8b는 도 8a에 비하여, 제1 공유 축전기(Cs_a)의 용량 크기를 제2 공유 축전기(Cs_b)의 용량 크기보다 크게 형성한 경우이다. 도 8b를 참고하면, 공통 전압선(Ci)에 인가되는 전위가 약 6V이고, 최종 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가되는 전압은 약 12V와 약 0V로 공통 전압(6V)를 기준으로 각기 양의 극성과 음의 극성을 가질 수 있을 뿐만 아니라, 공통 전압(6V)를 기준으로, 대칭을 이루고 있음을 알 수 있었다. 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 제1 공유 축전기(Cs_a)와 제2 공유 축전기(Cs_b)의 용량 크기를 조절함으로써, 하나의 데이터선(Dj)과 하나의 공통 전압선(Ci)을 이용하여 두 개의 화소 전극(PEa, PEb)에 공통 전압을 기준으로 극성이 서로 다르고, 서로 대칭인 값을 가지는 전압을 인가할 수 있음을 알 수 있었다.

- [0085] 그러면, 도 8c를 참고하여, 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 투과율 특성에 대하여 설명한다. 도 8c는 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 투과율을 나타내는 사진이다.
- [0086] 본 실험예에서는 액정은 약 1° 정도로 선경사를 갖도록 러빙하였고, 제1 화소 전극(PEa)에 인가된 전압은 +6V 이었고, 제2 화소 전극(PEb)에 인가된 전압은 -4V였다. 또한, 공통 전압은 0V이고, 데이터선(Dj)에 인가된 데이터 전압은 $\pm 7V$ 이었다.
- [0087] 도 8c를 참고하면, 화소 전극(PEa, PEb)의 사이뿐만 아니라 화소 전극(PEa, PEb) 위에서도 높은 투과율을 나타내었으며, 화소의 경계부에서도 텍스처 없이 선명하게 표시함을 알 수 있었다.
- [0088] 그러면, 도 9 내지 도 11을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이고, 도 10은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 간략한 단면도이고, 도 11은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 두 개의 화소에 대한 등가 회로도이다.
- [0089] 도 9를 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0090] 액정 축전기(C1c)는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하며 제1 및 제2 화소 전극(PEa, PEb) 사이의 액정층(3)은 유전체로서 기능한다. 제1 화소 전극(PEa)은 제1 스위칭 소자(도시하지 않음)와 연결되며, 제2 화소 전극(PEb)은 제2 스위칭 소자(도시하지 않음)와 연결되어 있다. 제1 스위칭 소자와 제2 스위칭 소자는 각기 대응하는 게이트선(도시하지 않음) 및 데이터선(도시하지 않음)에 연결되어 있다.
- [0091] 액정층(3)은 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 액정층(3)은 양의 유전율 이방성을 가질 수 있다.
- [0092] 액정 축전기(C1c)의 보조적인 역할을 하는 제1 및 제2 유지 축전기(도시하지 않음)는 하부 표시판(100)에 구비된 별도의 전극(도시하지 않음)이 제1 및 제2 화소 전극(PEa, PEb) 각각과 절연체를 사이에 두고 중첩하여 형성될 수 있다.
- [0093] 그러면 도 9와 함께 도 10을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다.
- [0094] 도 9 및 도 10을 참고하면, 각 화소 전극(PEa, PEb)에 연결되어 있는 스위칭 소자를 통해 전압이 해당 화소(PX)에 인가된다. 이 때 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 인가되는 전압은 화소(PX)가 표시하고자 하는 휘도에 대응되는 전압이며 공통 전압(Vcom)에 대하여 각각 극성이 서로 반대일 수 있다.
- [0095] 이렇게 제1 화소 전극(PEa) 및 제2 화소 전극(PEb)에 인가된 극성이 서로 다른 두 전압의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 축전기(C1c)의 양단에 전위차가 생기면 도 10에 도시한 바와 같이 표시판(100, 200)의 표면에 평행한 전기장이 제1 및 제2 화소 전극(PEa, PEb) 사이의 액정층(3)에 생성된다. 액정 분자(31)들이 양의 유전율 이방성을 가진 경우, 액정 분자(31)들은 그 장축이 전기장의 방향에 평행하도록 기울어지며 그 기울어진 정도는 화소 전압의 크기에 따라 다르다. 이러한 액정층(3)을 EOC(electrically-induced optical compensation) 모드라 한다. 또한 액정 분자(31)들의 기울어진 정도에 따라 액정층(3)을 통과하는 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 원하는 소정의 휘도를 표시한다.
- [0096] 이렇게 한 화소(PX)에 공통 전압(Vcom)에 대한 극성이 서로 다른 두 전압을 인가함으로써 구동 전압을 높일 수 있고 액정 분자의 응답 속도를 빠르게 할 수 있으며 액정 표시 장치의 투과율을 높일 수 있다. 또한 한 화소(PX)에 인가되는 두 전압의 극성이 서로 반대이므로 데이터 구동부(500)에서의 반전 형태가 열반전 또는 행반전일 경우에도 점반전 구동과 마찬가지로 플리커(flicker)로 인한 화질 열화를 막을 수 있다.
- [0097] 또한 한 화소(PX)에서 제1 및 제2 스위칭 소자가 턴 오프될 때 제1 및 제2 화소 전극(PEa, PEb)에 인가되는 전압이 모두 각각의 킥백 전압(kickback voltage)만큼 하강하므로 화소(PX)의 충전 전압에는 거의 변화가 없다. 따라서 액정 표시 장치의 표시 특성을 향상시킬 수 있다.
- [0098] 그러면, 도 9와 함께, 도 11을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 신호선 및 화소의 배치와 그 구동 방법에 대하여 설명한다. 도 11 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

- [0099] 도 9 및 도 11을 참고하면, 본 실시예에 따른 액정 표시 장치는 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 포함하는 복수의 화소(PX(i)), 그리고 이에 연결되어 있는 복수의 신호선(Gi(a), Gi(b), Ci, Dj)을 포함한다. 신호선(Gi(a), Gi(b), Ci, Dj)은 게이트 신호를 전달하는 복수 쌍의 게이트선(Gi(a) 및 Gi(b))과 데이터 전압을 전달하는 복수의 데이터선(Dj), 그리고 소정의 공통 전압을 전달하는 복수의 공통 전압선(Ci)을 포함한다.
- [0100] 화소(PX(i))(i=1, 2, ..., n)는 복수의 신호선(Gi(a), Gi(b), Ci, Dj)에 연결되어 있는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 제3 스위칭 소자(Qc) 및 이에 연결된 액정 축전기(Clc_h, Clc_Va, Clc_Vb), 제1 공유 축전기(Cs_a) 및 제2 공유 축전기(Cs_b)를 포함한다.
- [0101] 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb) 및 제3 스위칭 소자(Qc)는 박막 트랜지스터 등의 삼단자 소자로서, 제1 스위칭 소자(Qa)의 제어 단자는 한 쌍의 게이트선(Gi(a), Gi(b)) 중 제1 게이트선(Gi(a))에 연결되어 있고, 입력 단자는 데이터선(Dj)에 입력되어 있고, 출력 단자는 제1 공유 축전기(Cs_a) 및 액정 축전기(Clc_h, Clc_Va)에 연결되어 있다. 제2 스위칭 소자(Qb)의 제어 단자는 제2 게이트선(Gi(b))에 연결되어 있고, 입력 단자는 공통 전압선(Ci)에 연결되어 있고, 출력 단자는 액정 축전기(Clc_h, Clc_Vb) 및 제2 공유 축전기(Cs_b)에 연결되어 있다. 제3 스위칭 소자(Qc)의 제어 단자는 한 쌍의 게이트선(Gi(a), Gi(b)) 중 제2 게이트선(Gi(b))에 연결되어 있고, 입력 단자는 제2 공유 축전기(Cs_b)에 연결되어 있고, 출력 단자는 제1 공유 축전기(Cs_a)에 연결되어 있다. 제1 공유 축전기(Cs_a)는 제1 화소 전극(PEa)에 연결되어 있는 제1 스위칭 소자(Qa)의 출력 단자와 제2 화소 전극(PEb)을 두 단자로 하고, 제2 공유 축전기(Cs_b)는 제2 화소 전극(PEb)에 연결되어 있는 제2 스위칭 소자(Qb)의 출력 단자와 제1 화소 전극(PEa)을 두 단자로 한다. 도시한 바와 같이, 액정 축전기는 하부 표시판(100)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)을 두 단자로 하는 부분(Clc_h)과 제1 화소 전극(PEa) 및 제2 화소 전극(PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하는 부분(Clc_Va, Clc_Vb)이 있다.
- [0102] 그러면, 본 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다.
- [0103] 제1 게이트선(Gi(a))에 인가되는 제1 게이트 신호가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면 이에 연결된 제1 및 제2 스위칭 소자(Qa, Qb)가 턴 온된다. 이에 따라 데이터선(Dj)에 인가된 데이터 전압이 턴온된 제1 스위칭 소자(Qa)를 통하여 제1 화소 전극(PEa)과 제1 공유 축전기(Cs_a)에 인가되고, 공통 전압선(Ci)에 인가된 공통 전압이 턴온된 제2 스위칭 소자(Qb)를 통하여 제2 화소 전극(PEb)과 제2 공유 축전기(Cs_b)에 인가된다. 이때, 제1 화소 전극(PEa)에 인가된 데이터 전압의 절대값이 제2 화소 전극(PEb)에 인가된 공통 전압의 절대값보다 크다.
- [0104] 그런 후 제1 게이트 신호는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌고, 동시에 제2 게이트선(Gi(b))에 인가되는 제2 게이트 신호가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면, 제1 및 제2 스위칭 소자(Qa, Qb)는 턴 오프되고 제3 스위칭 소자(Qc)가 턴 온된다. 그러면 제3 스위칭 소자(Qc)를 통하여, 제2 공유 축전기(Cs_b)로부터 제1 공유 축전기(Cs_a)가 전하가 이동하여, 제2 공유 축전기(Cs_b)의 전위는 하강하고, 제1 공유 축전기(Cs_a)의 전위는 상승한다.
- [0105] 한편, 제1 공유 축전기(Cs_a) 및 제2 공유 축전기(Cs_b)의 한쪽 단자인 제1 화소 전극(PEa)과 제2 화소 전극(PEb)은 제3 스위칭 소자(Qc)가 턴온될 때 부유(floating) 상태에 있다. 따라서, 제1 공유 축전기(Cs_a)의 전위는 상승하고, 제2 공유 축전기(Cs_b)의 전위는 하강함에 따라서, 제1 화소 전극(PEa)의 전위도 상승하고 제2 화소 전극(PEb)의 전위도 하강하게 된다.
- [0106] 이에 의해, 제1 화소 전극(PEa)의 전압은 공통 전압보다 크고 제2 화소 전극(PEb)의 전압은 공통 전압보다 작아져서, 한 화소(PX)의 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 공통 전압에 대한 극성이 서로 다른 두 전압을 인가할 수 있다. 제1 공유 축전기(Cs_a)와 제2 공유 축전기(Cs_b)의 유지 용량을 조절함으로써, 제1 화소 전극(PEa)과 제2 화소 전극(PEb)에 충전되는 전압의 크기를 조절할 수 있다.
- [0107] 일반적으로, 본 발명의 실시예와 같이 한 화소를 두 개의 화소 전극(PEa, PEb)으로 나누어, 서로 다른 스위칭 소자를 이용하여 서로 다른 극성을 가지는 전압을 인가하여 액정 축전기(Clc)에 원하는 크기의 전압을 충전하기 위하여, 한 화소는 하나의 게이트선과 서로 다른 두 개의 데이터선에 연결되어야 한다. 즉 각 화소의 제1 및 제2 화소 전극에 연결되어 있는 제1 및 제2 스위칭 소자는 같은 게이트 선에 연결되어 있지만, 각기 서로 다른 데이터선에 연결되어, 서로 다른 데이터선을 통해 데이터 전압을 인가 받는다.
- [0108] 그러나, 본 실시예에 따른 액정 표시 장치의 한 화소는 서로 쌍을 이루는 두 게이트선과, 하나의 데이터선, 그리고 하나의 공통 전압선에 연결된다. 따라서, 데이터선의 수효가 줄어들어, 액정 표시 장치의 구동부의 비용을 줄일 수 있다. 본 실시예에 따른 액정 표시 장치의 신호선 및 화소 배치에 의하면, 일반적인 신호선 및 화

소의 배치에 비하여, 게이트선이 쌍을 이루어 배치되게 되어, 게이트선의 수효가 늘어나지만, 게이트 신호는 게이트 온/오프 신호에 불과하여, 데이터 구동부에 비하여 게이트 구동부의 동작이 비교적 간단하여, 제조 비용이 낮다고 알려져 있다. 또한, 공통 전압선이 추가되지만, 공통 전압선에는 항상 동일한 크기의 공통 전압이 인가되기 때문에, 공통 전압을 인가하기 위한 간단한 구동부만을 추가하면 되고, 따라서, 구동 방법이 간단하고 제조 비용이 낮다.

- [0109] 이제, 도 12 내지 도 14를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시판 조립체에 대하여 설명한다. 도 12는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 13은 도 12의 액정 표시판 조립체를 XIII-XIII 선을 따라 잘라 도시한 단면도이고, 도 14는 도 12의 액정 표시판 조립체를 XIV-XIV 선을 따라 잘라 도시한 단면도이다.
- [0110] 도 12 내지 도 14를 참고하면, 본 발명의 다른 한 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- [0111] 먼저, 하부 표시판(100)에 대하여 설명한다.
- [0112] 절연 기판(110) 위에 복수의 게이트선(121a, 121b)과 공통 전압선(131)이 형성되어 있다. 공통 전압선(131)은 공통 전압의 소정의 전압을 인가받는다. 공통 전압선(131)은 확장부(137)를 포함한다.
- [0113] 게이트선(121a, 121b)과 공통 전압선(131) 위에는 게이트 절연막(140)이 형성되어 있고, 게이트 절연막(140) 위에는 제1 섬형 반도체(154a), 제2 섬형 반도체(154b) 및 제3 섬형 반도체(154c)가 형성되어 있고, 제1 섬형 반도체(154a), 제2 섬형 반도체(154b) 및 제3 섬형 반도체(154c) 위에는 저항성 접촉 부재(163a, 165a1, 165a2, 163b, 165b1, 163a, 165c)가 형성되어 있고, 저항성 접촉 부재(163a, 165a1, 165a2, 163b, 165b1, 163a, 165c) 및 게이트 절연막(140) 위에는 데이터선(171), 쌍을 이루는 제1 드레인 전극(175a1, 175a2), 제2 소스 전극(173b) 및 쌍을 이루는 제2 드레인 전극(175b1, 175b2)을 포함하는 데이터 도전체가 형성되어 있다. 쌍을 이루는 제1 드레인 전극(175a1, 175a2) 중 제1 서브 드레인 전극(175a1)은 막대형인 한쪽 끝부분과 면적이 넓은 나머지 한쪽 끝부분을 포함하고, 제2 서브 드레인 전극(175a2)은 제3 소스 전극(173c)과 연결되어 있다. 쌍을 이루는 제2 드레인 전극(175b1, 175b2) 중 제3 서브 드레인 전극(175b1)은 막대형인 한쪽 끝부분과 면적이 넓은 나머지 한쪽 끝부분을 포함하고, 제4 서브 드레인 전극(175b2)은 제3 드레인 전극(175c)과 연결되어 있다.
- [0114] 데이터 도전체(171, 173b, 175a1, 175a2, 175b1, 175b2)는 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180)에는 데이터선(171)의 끝 부분, 제2 소스 전극(173b)의 확장부(177), 제1 서브 드레인 전극(175a1)의 넓은 끝 부분, 제3 서브 드레인 전극(175b1)의 넓은 끝 부분을 각각 드러내는 복수의 접촉 구멍(도시하지 않음, 184a, 185a, 185b)이 형성되어 있으며, 보호막(180) 및 게이트 절연막(140)에는 게이트선(121a, 121b)의 끝 부분(도시하지 않음)과 공통 전극선(131)의 확장부(137)를 각각 드러내는 복수의 접촉 구멍(도시하지 않음, 184b)이 형성되어 있다.
- [0115] 보호막(180) 위에는 제1 화소 전극(191a), 제2 화소 전극(191b) 및 연결 부재(196)가 형성되어 있다. 제1 화소 전극(191a)은 제1 용량 전극(193a)을 포함하고, 제2 화소 전극(191b)은 제2 용량 전극(193b)을 포함한다.
- [0116] 제1 화소 전극(191a) 및 제2 화소 전극(191b)은 전체적으로 가상의 가로 중앙선(CL)을 경계로 상하 대칭을 이루고 상하의 두 부영역으로 나뉘어진다.
- [0117] 제1 화소 전극(191a)은 하단의 돌출부, 왼쪽의 세로 줄기부, 세로 줄기부의 중앙 부분에서 오른쪽으로 뺀 가로 줄기부, 그리고 복수의 가지부를 포함한다. 가지부는 오른쪽 위 방향 또는 오른쪽 아래 방향으로 비스듬히 뻗고, 가지부가 게이트선(121a, 121b) 또는 데이터선(171)과 이루는 각은 대략 45도일 수 있다.
- [0118] 제2 화소 전극(191b)은 하단의 돌출부, 오른쪽의 세로 줄기부, 상단 및 하단의 가로 줄기부, 그리고 복수의 가지부를 포함한다. 상단 및 하단의 가로 줄기부는 각각 세로 줄기부의 상단 및 하단에서 왼쪽으로 가로 방향으로 뻗어 있다. 가지부는 세로 줄기부 또는 상단의 가로 줄기부로부터 왼쪽 아래 방향으로 비스듬히 뻗거나 하부에 위치하는 가지부는 세로 줄기부 또는 하단의 가로 줄기부로부터 왼쪽 위 방향으로 비스듬히 뻗는다. 제2 화소 전극(191b)의 가지부 역시 게이트선(121a, 121b) 또는 데이터선(171)과 이루는 각은 대략 45도일 수 있다.
- [0119] 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 가지부는 일정한 간격을 두고 서로 맞물려서 교대로 배치되어 빗살 무늬를 이룬다.
- [0120] 그러나, 본 발명의 실시예에 따른 액정 표시판 조립체의 한 화소의 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 형태는 이에 한정되지 않고, 제1 화소 전극(191a) 및 제2 화소 전극(191b)의 적어도 일부분이 같은 층

에 형성되어 서로 교대로 배치되는 모든 형태를 포함할 수 있다.

- [0121] 접촉 구멍(184a, 184b)에 의해 노출된 공통 전극선(131)의 확장부(137)와 제2 소스 전극(173b)은 연결 부재(196)를 통하여 물리적, 전기적으로 연결된다.
- [0122] 제1 화소 전극(191a)은 접촉 구멍(185a)을 통하여 제1 서브 드레인 전극(175a1)과 물리적, 전기적으로 연결되어 제1 서브 드레인 전극(175a1)으로부터 데이터 전압을 인가 받고, 제2 화소 전극(191b)은 접촉 구멍(185b)을 통하여 제3 드레인 전극(175b1)과 물리적, 전기적으로 연결되어 제3 드레인 전극(175b1)으로부터 공통 전압을 인가 받는다. 제1 화소 전극(191a)의 제1 용량 전극(193a)과 제4 서브 드레인 전극(175b2)은 보호막(180)을 사이에 두고 중첩하여 제1 공유 축전기(Cs_a)를 이루고, 제2 화소 전극(191b)의 제2 용량 전극(193b)과 제2 서브 드레인 전극(175a2)은 보호막(180)을 사이에 두고 중첩하여 제2 공유 축전기(Cs_b)를 이룬다.
- [0123] 이제 상부 표시판(200)에 대하여 설명한다.
- [0124] 절연 기관(210) 위에 차광 부재(220)가 형성되어 있고, 색필터(230)가 형성되어 있다. 색필터(230) 및 차광 부재(220) 위에는 덮개막(250)이 형성되어 있다.
- [0125] 도시하지는 않았지만, 두 표시판(100, 200)의 안쪽 면에는 배향막(도시하지 않음)이 형성되어 있고, 배향막은 수직 배향막일 수 있다.
- [0126] 액정층(3)의 액정 분자는 양의 유전율 이방성을 가질 수 있고, 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0127] 이처럼 본 발명의 실시예에 따른 액정 표시 장치의 한 화소는 서로 쌍을 이루는 두 게이트선과, 하나의 데이터선, 그리고 하나의 공통 전압선에 연결된다. 따라서, 데이터선의 수효가 줄어들어, 액정 표시 장치의 구동부의 비용을 줄일 수 있다. 본 실시예에 따른 액정 표시 장치의 신호선 및 화소 배치에 의하면, 일반적인 신호선 및 화소의 배치에 비하여, 게이트선이 쌍을 이루어 배치되게 되어, 게이트선의 수효가 늘어나지만, 게이트 신호는 게이트 온/오프 신호에 불과하여, 데이터 구동부에 비하여 게이트 구동부의 동작이 비교적 간단하여, 제조 비용이 낮다고 알려져 있다. 또한, 공통 전압선이 추가되지만, 공통 전압선에는 항상 동일한 크기의 공통 전압이 인가되기 때문에, 공통 전압을 인가하기 위한 간단한 구동부만을 추가하면 되고, 따라서, 구동 방법이 간단하고 제조 비용이 낮다.
- [0128] 위에서 설명한 실시예에 따른 액정 표시 장치의 신호선 및 화소의 배치와 구동 방법들은 적어도 일부분이 같은 층에 형성되어 서로 교대로 배치되는 제1 화소 전극과 제2 화소 전극을 포함하는 모든 형태의 화소 구조에 적용될 수 있다.
- [0129] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

- [0130] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.
- [0131] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.
- [0132] 도 3a 및 도 3b는 본 발명의 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다.
- [0133] 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0134] 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이다.
- [0135] 도 6은 도 5의 액정 표시판 조립체를 VI-VI 선을 따라 잘라 도시한 단면도이다.
- [0136] 도 7은 도 5의 액정 표시판 조립체를 VII-VII선을 따라 잘라 도시한 단면도이다.
- [0137] 도 8a 및 도 8b는 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 시뮬레이션 결과를 나타내는 그래프이다.
- [0138] 도 9는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.
- [0139] 도 10은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 간략한 단면도이다.

[0140] 도 11은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 두 개의 화소에 대한 등가 회로도이다.

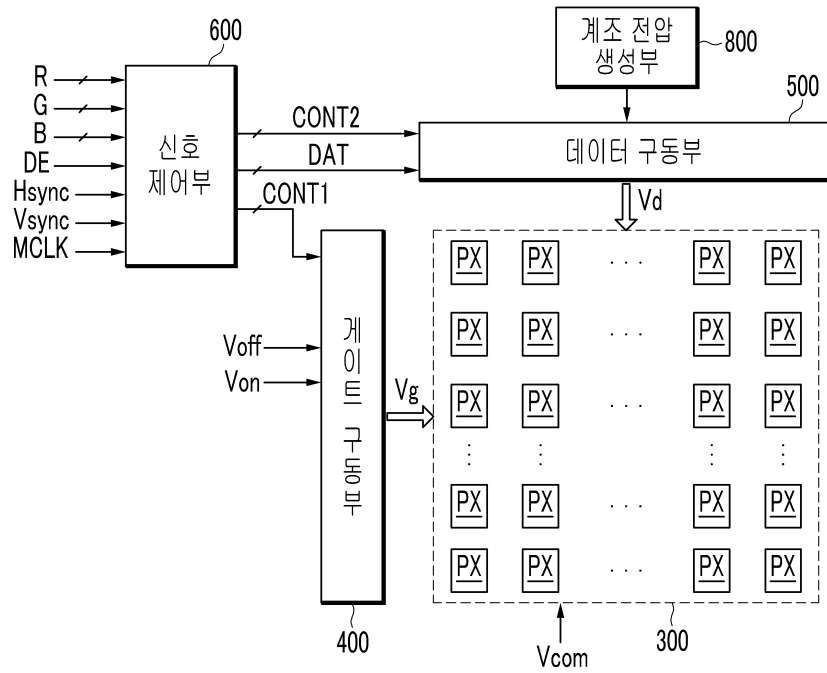
[0141] 도 12는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이다.

[0142] 도 13은 도 12의 액정 표시판 조립체를 XIII-XIII 선을 따라 잘라 도시한 단면도이다.

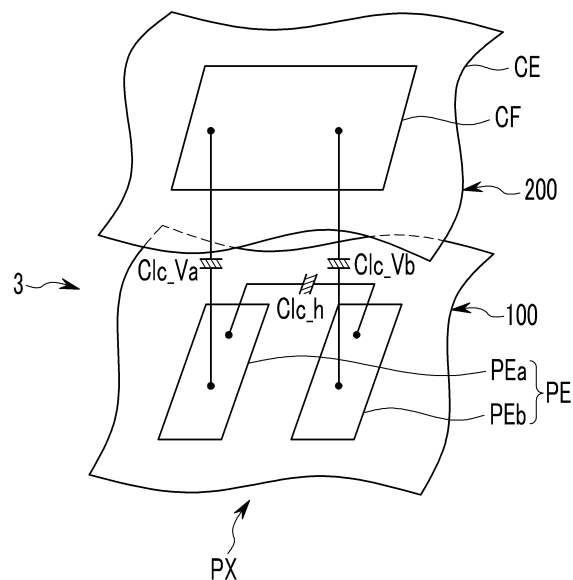
[0143] 도 14는 도 12의 액정 표시판 조립체를 XIV-XIV 선을 따라 잘라 도시한 단면도이다.

도면

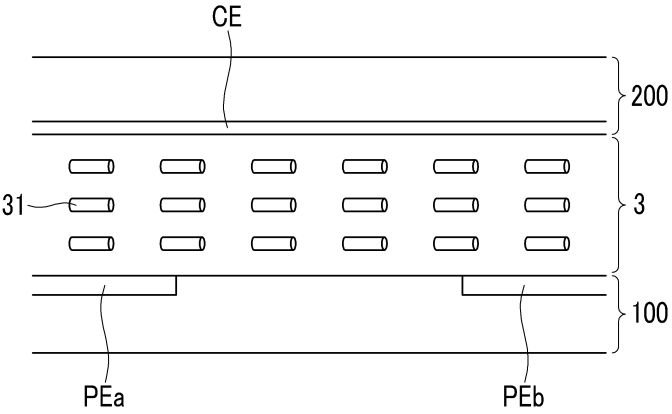
도면1



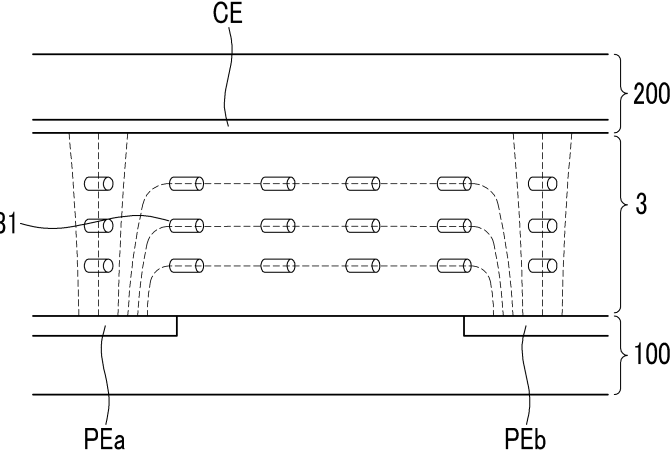
도면2



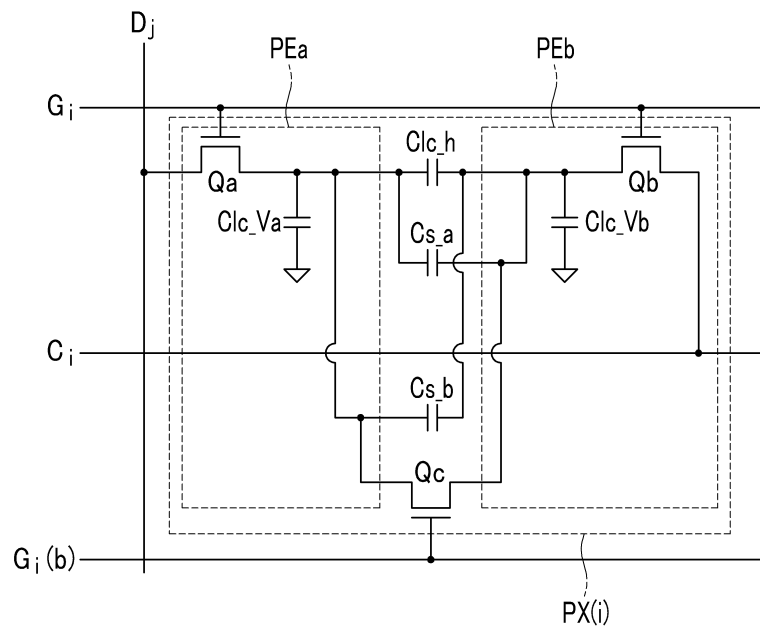
도면3a



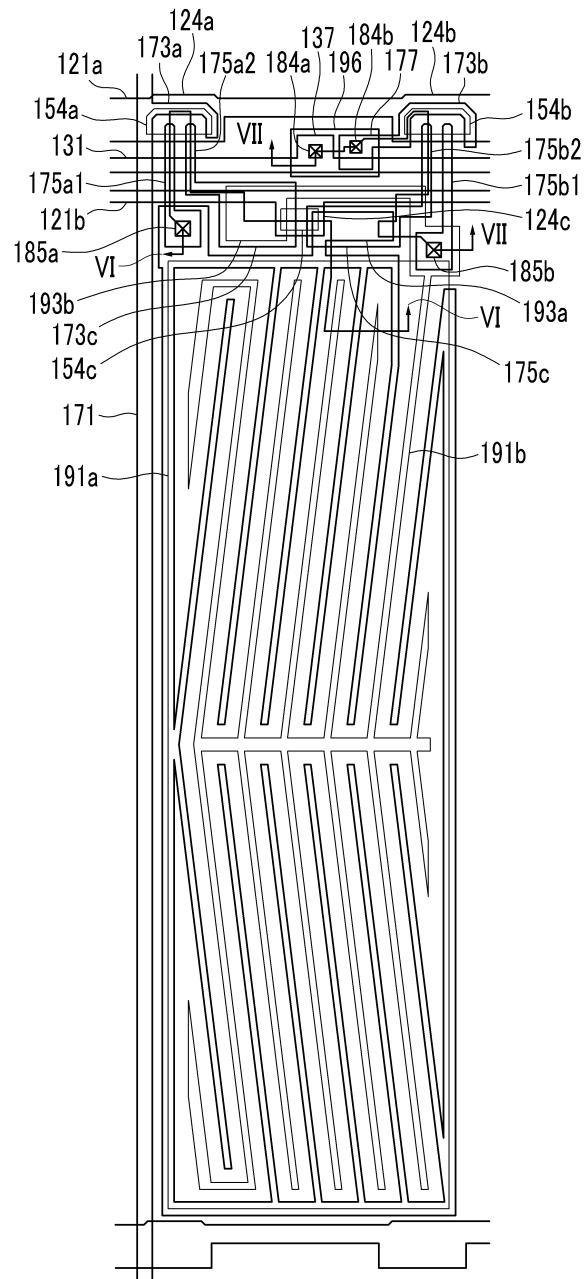
도면3b



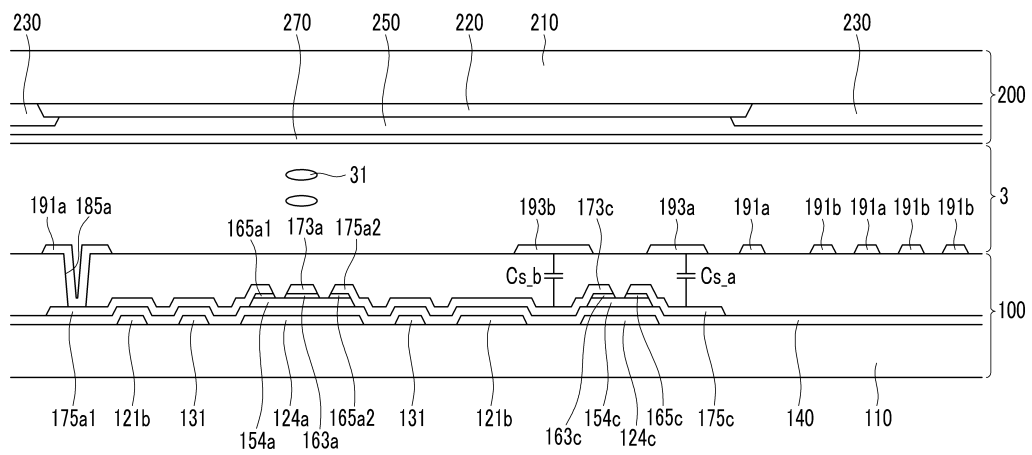
도면4



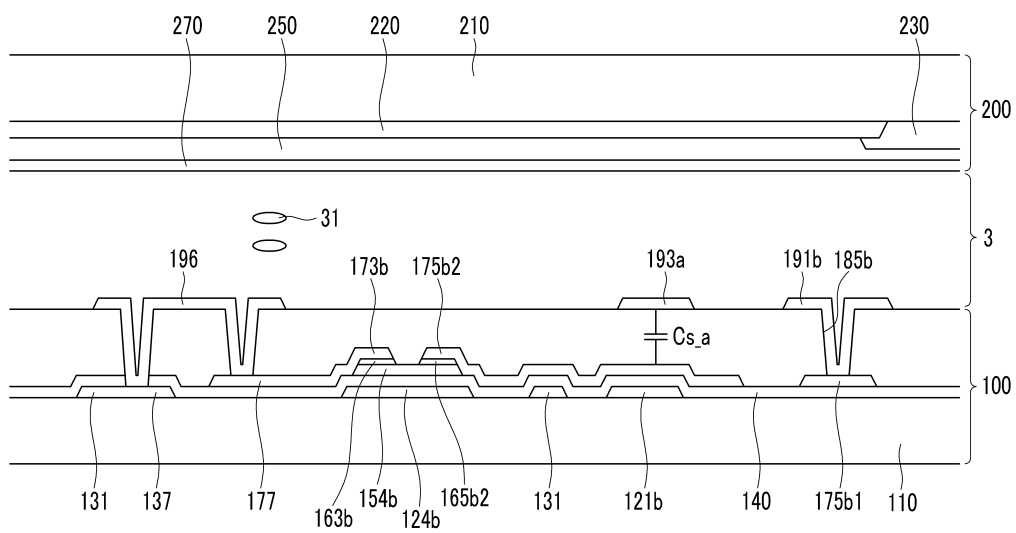
도면5



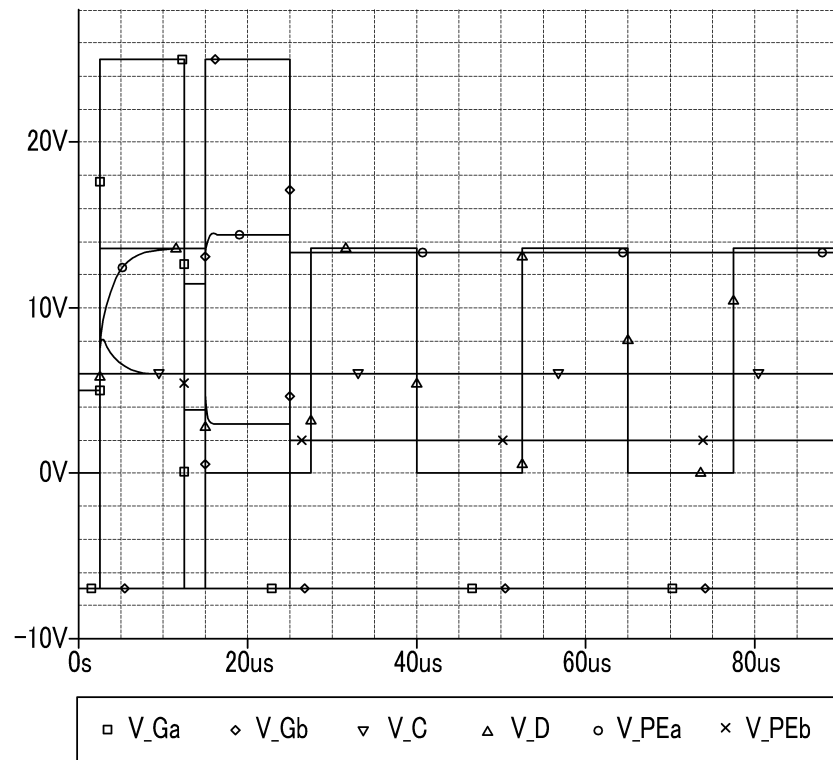
도면6



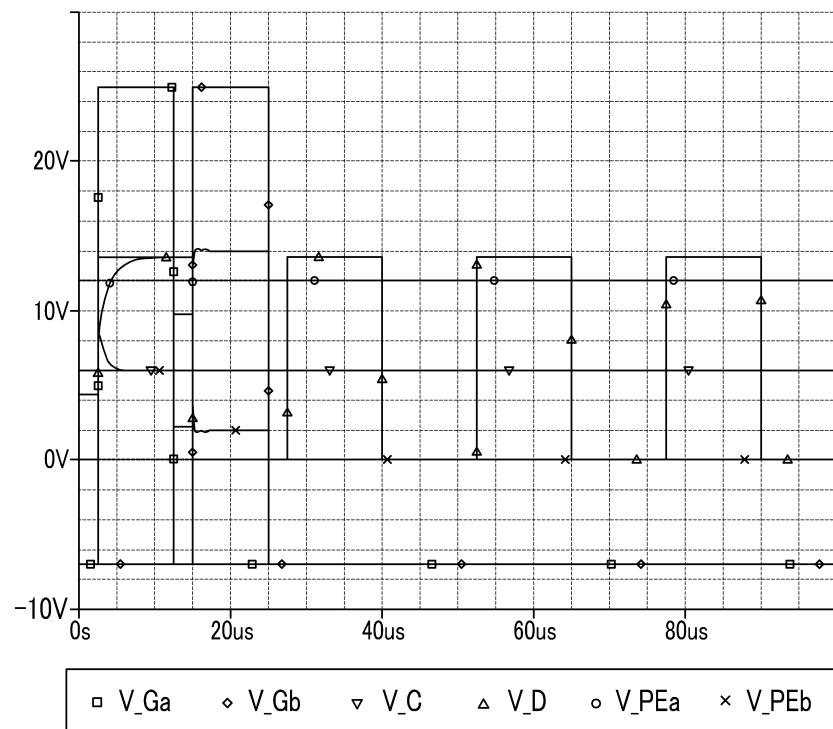
도면7



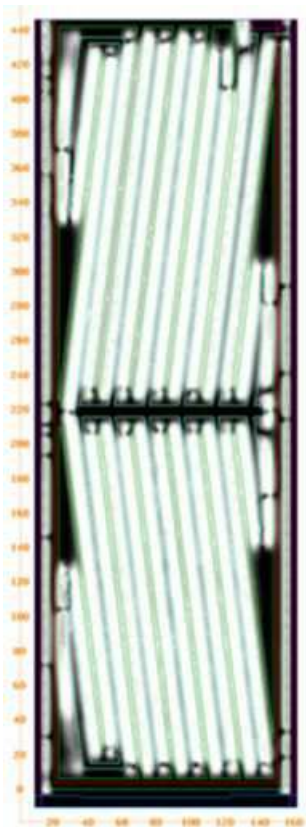
도면8a



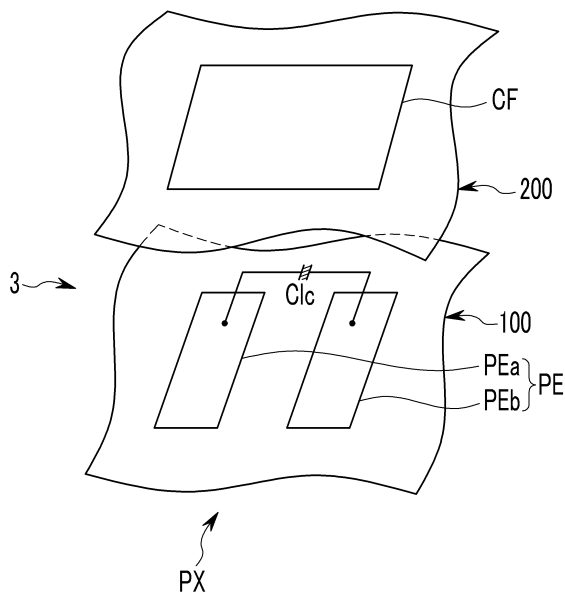
도면8b



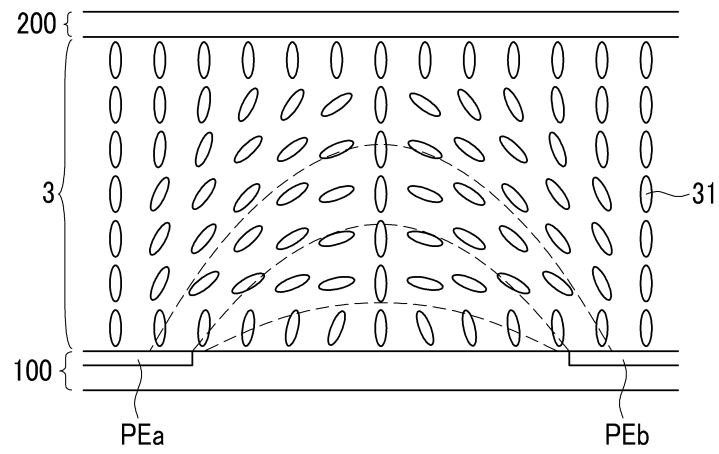
도면8c



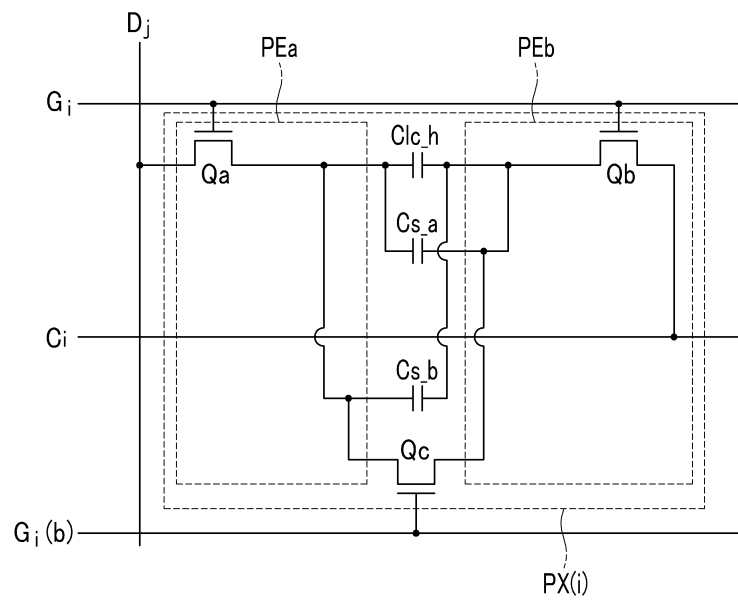
도면9



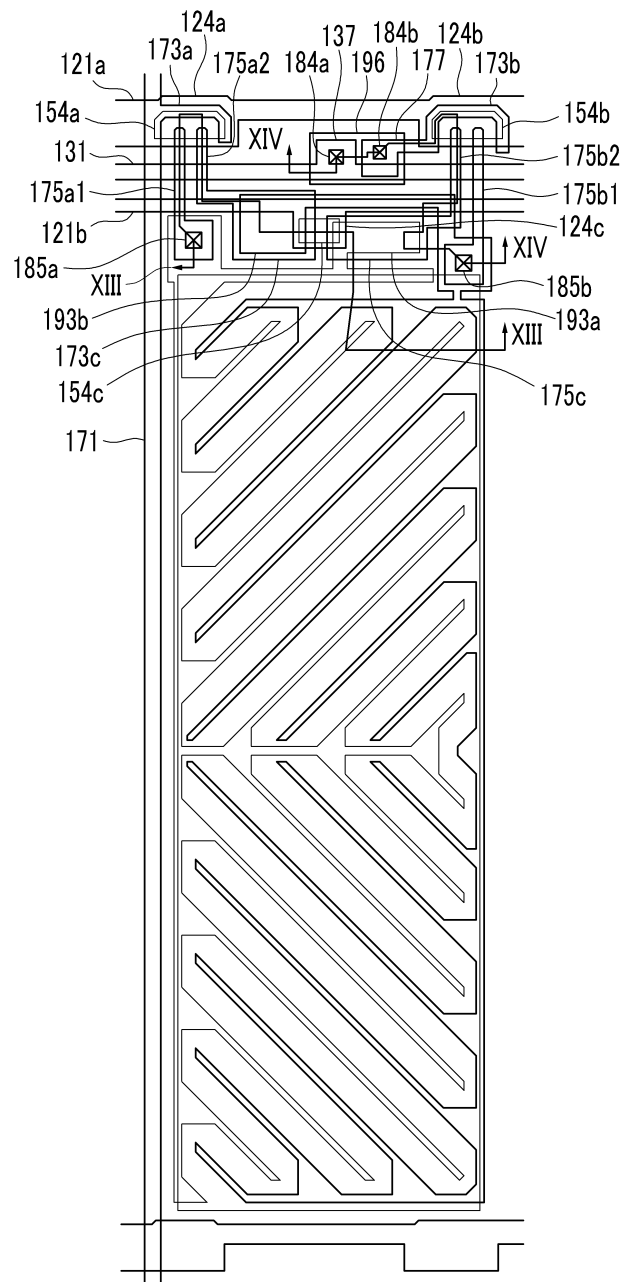
도면10



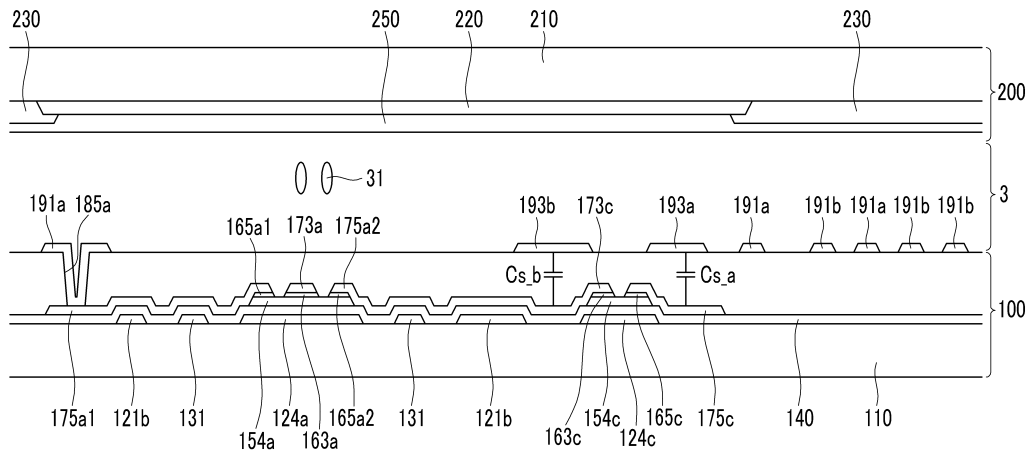
도면11



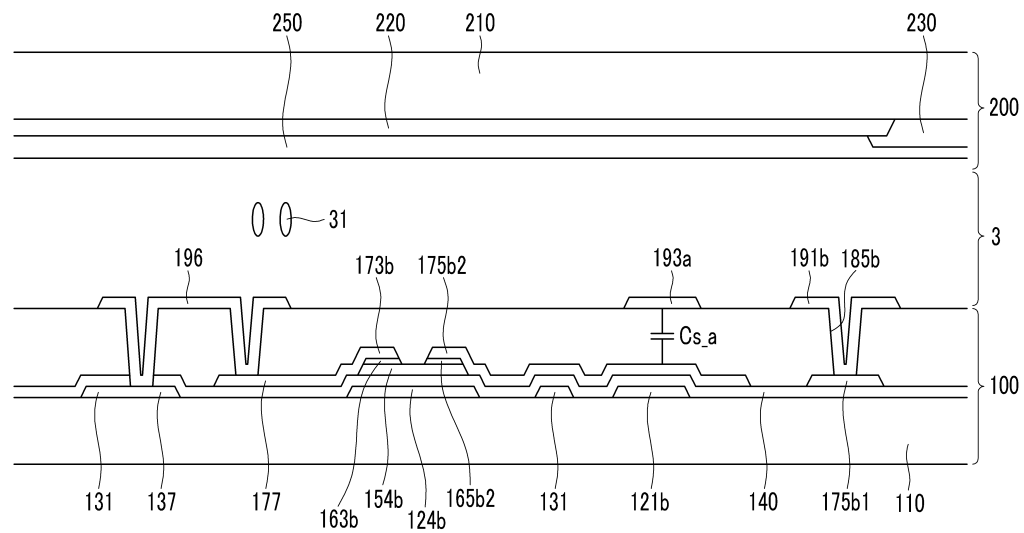
도면12



도면13



도면14



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제5항, 4째줄

【변경전】

인가되는 데이터 전압에

【변경후】

인가되는 상기 제1 데이터 전압에

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 제1항, 22째줄

【변경전】

제2 스위칭 소자의 출력 단자와

【변경후】

제2 스위칭 소자의 출력 전극과

专利名称(译)	液晶显示器		
公开(公告)号	KR101707212B1	公开(公告)日	2017-02-28
申请号	KR1020090117739	申请日	2009-12-01
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHO SEON AH 조선아 DO HEE WOOK 도희욱		
发明人	조선아 도희욱		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F1/1343 G02F1/134309 G02F2001/134345 G02F1/136213 G02F1/13624 G02F1/133 G02F1/134363		
其他公开文献	KR1020110061177A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示装置，以提高液晶显示装置的显示质量，并通过减少数据线的数量来降低制造成本。组成：数据驱动单元（500）驱动液晶设备在第一和第二基板之间。第一栅极线和第二栅极线传输布置在第一衬底上的栅极信号。数据线布置在第一基板上。公共电压线布置在第一基板上。第一开关器件连接到第一栅极线和数据线。第二开关器件连接到第一栅极线和公共电压线。第三开关装置连接到第二栅极线。第一像素电极连接到第一开关装置。

