

호막을 제거하여 셀갭을 추가적으로 확보함으로써 ECB 제어픽셀의 효율 극대화를 통한 시야각 제어효과를 향상시키는 한편, 상기 하프-톤 마스크를 이용하여 상기 ECB 제어픽셀의 화소영역 주변의 단차를 완화시킴으로써 빛샘을 방지하기 위한 것으로, RGB 컬러픽셀과 ECB 제어픽셀의 4개의 서브-화소로 구분되는 제 1 기관 및 제 2 기관을 제공하는 단계; 상기 제 1 기관 위에 게이트전극과 게이트라인을 형성하는 단계; 상기 게이트전극과 게이트라인이 형성된 제 1 기관 위에 게이트절연막을 형성하는 단계; 상기 게이트절연막 위에 액티브패턴을 형성하는 단계; 상기 액티브패턴 위에 상기 액티브패턴의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극을 형성하며, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계; 상기 액티브패턴과 소오스/드레인전극 및 데이터라인이 형성된 제 1 기관 위에 보호막을 형성하는 단계; 하프-톤 마스크를 통해 상기 보호막의 일부영역을 제거하여 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 형성하며, 상기 ECB 제어픽셀의 게이트절연막과 보호막을 제거하여 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀을 형성하는 단계; 상기 하프-톤 마스크를 통해 상기 ECB 제어픽셀의 게이트절연막과 보호막을 선택적으로 제거하여 상기 ECB 제어픽셀의 화소영역의 주변에 게이트절연막의 두께 일부만 남기는 단계; 상기 RGB 컬러픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극 및 상기 화소전극과 교대로 배치되어 횡전계를 발생시키는 공통전극을 형성하는 단계; 상기 ECB 제어픽셀의 화소영역의 홀 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계; 및 상기 제 1 기관과 제 2 기관을 합착하는 단계를 포함한다.

명세서

청구범위

청구항 1

RGB 컬러픽셀과 ECB 제어픽셀의 4개의 서브-화소로 구분되는 제 1 기관 및 제 2 기관을 제공하는 단계;

상기 제 1 기관 위에 게이트전극과 게이트라인을 형성하는 단계;

상기 게이트전극과 게이트라인이 형성된 제 1 기관 위에 게이트절연막을 형성하는 단계;

상기 게이트절연막 위에 액티브패턴을 형성하는 단계;

상기 액티브패턴 위에 상기 액티브패턴의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극을 형성하며, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계;

상기 액티브패턴과 소오스/드레인전극 및 데이터라인이 형성된 제 1 기관 위에 보호막을 형성하는 단계;

하프-톤 마스크를 통해 상기 보호막의 일부영역을 제거하여 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 형성하며, 상기 ECB 제어픽셀의 게이트절연막과 보호막을 제거하여 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀을 형성하는 단계;

상기 하프-톤 마스크를 통해 상기 ECB 제어픽셀의 게이트절연막과 보호막을 선택적으로 제거하여 상기 ECB 제어픽셀의 화소영역의 주변에 게이트절연막의 두께 일부만 남기는 단계;

상기 RGB 컬러픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극 및 상기 화소전극과 교대로 배치되어 횡전계를 발생시키는 공통전극을 형성하는 단계;

상기 ECB 제어픽셀의 화소영역의 홀 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계; 및

상기 제 1 기관과 제 2 기관을 합착하는 단계를 포함하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 2

제 1 항에 있어서, 상기 게이트전극과 게이트라인을 형성하는 제 1 마스크공정을 이용하여 상기 게이트라인에 대해 평행한 방향으로 공통라인을 형성하며, 상기 데이터라인에 대해 평행한 방향으로 연결라인을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 3

제 1 항에 있어서, 상기 액티브패턴과 소오스/드레인전극 및 데이터라인은 제 2 마스크공정을 통해 형성하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 4

제 2 항에 있어서, 상기 하프-톤 마스크를 이용하여 상기 RGB 컬러픽셀의 게이트절연막과 보호막의 일부영역을 제거하여 상기 연결라인의 일부를 노출시키는 제 2 콘택홀을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 5

제 4 항에 있어서, 상기 RGB 컬러픽셀의 공통전극은 상기 제 2 콘택홀을 통해 상기 연결라인과 전기적으로 접속하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 6

제 1 항에 있어서, 상기 하프-톤 마스크를 통해 상기 ECB 제어픽셀의 보호막 전부와 게이트절연막의 두께 일부를 선택적으로 제거하여 상기 ECB 제어픽셀의 화소영역의 주변에 상기 게이트절연막의 두께 일부만 남기는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치의 제조방법.

청구항 7

RGB 컬러픽셀과 ECB 제어픽셀의 4개의 서브-화소로 구분되는 제 1 기관 및 제 2 기관;

상기 제 1 기관 위에 형성된 게이트전극과 게이트라인;

상기 게이트전극과 게이트라인이 형성된 제 1 기관 위에 제 1 두께로 형성된 게이트절연막;

상기 게이트절연막 위에 형성된 액티브패턴;

상기 액티브패턴 위에 형성되며, 상기 액티브패턴의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인;

상기 액티브패턴과 소오스/드레인전극 및 데이터라인이 형성된 제 1 기관 위에 형성되며, 일부 영역이 제거되어 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 포함하는 보호막;

상기 RGB 컬러픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극 및 상기 화소전극과 교대로 배치되어 횡전계를 발생시키는 공통전극; 및

상기 ECB 제어픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 포함하며, 상기 ECB 제어픽셀의 화소전극은 상기 ECB 제어픽셀의 게이트절연막과 보호막이 제거되어 상기 ECB 제어픽셀의 화소영역이 오픈된 홀 내에 형성되며, 상기 오픈된 홀 내에는 상기 제 1 두께보다 작은 두께로 형성되는 게이트절연막을 특징으로 하는 시야각 제어가 가능한 액정표시장치.

청구항 8

제 7 항에 있어서, 상기 게이트전극과 게이트라인을 구성하는 제 1 도전막을 이용하여 상기 게이트라인에 대해 평행한 방향으로 형성된 공통라인 및 상기 데이터라인에 대해 평행한 방향으로 형성된 연결라인을 추가로 포함하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치.

청구항 9

제 8 항에 있어서, 상기 RGB 컬러픽셀의 게이트절연막과 보호막의 일부영역이 제거되어 상기 연결라인의 일부를 노출시키는 제 2 콘택홀을 추가로 포함하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치.

청구항 10

제 9 항에 있어서, 상기 RGB 컬러픽셀의 공통전극은 상기 제 2 콘택홀을 통해 상기 연결라인과 전기적으로 접속하는 것을 특징으로 하는 시야각 제어가 가능한 액정표시장치.

청구항 11

삭제

발명의 설명

발명의 상세한 설명

기술 분야

[0001]

본 발명은 시야각 제어가 가능한 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 광시야각과 협시야각을 선택적으로 구현할 수 있는 시야각 제어가 가능한 액정표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002]

최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

- [0003] 상기 액정표시장치는 크게 컬러필터(color filter) 기판과 어레이(array) 기판 및 상기 컬러필터 기판과 어레이 기판 사이에 형성된 액정층(liquid crystal layer)으로 구성된다.
- [0004] 상기 액정표시장치에 주로 사용되는 구동 방식인 능동 매트릭스(Active Matrix; AM) 방식은 비정질 실리콘 박막 트랜지스터(Amorphous Silicon Thin Film Transistor; a-Si TFT)를 스위칭소자로 사용하여 화소부의 액정을 구동하는 방식이다.
- [0005] 이하, 도 1을 참조하여 일반적인 액정표시장치의 구조에 대해서 상세히 설명한다.
- [0006] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도이다.
- [0007] 도면에 도시된 바와 같이, 상기 액정표시장치는 크게 컬러필터 기판(5)과 어레이 기판(10) 및 상기 컬러필터 기판(5)과 어레이 기판(10) 사이에 형성된 액정층(liquid crystal layer)(30)으로 구성된다.
- [0008] 상기 컬러필터 기판(5)은 적(Red; R), 녹(Green; G) 및 청(Blue; B)의 색상을 구현하는 다수의 서브-컬러필터(7)로 구성된 컬러필터(C)와 상기 서브-컬러필터(7) 사이를 구분하고 액정층(30)을 투과하는 광을 차단하는 블랙매트릭스(black matrix)(6), 그리고 상기 액정층(30)에 전압을 인가하는 투명한 공통전극(8)으로 이루어져 있다.
- [0009] 또한, 상기 어레이 기판(10)은 중첩으로 배열되어 복수개의 화소영역(P)을 정의하는 복수개의 게이트라인(16)과 데이터라인(17), 상기 게이트라인(16)과 데이터라인(17)의 교차영역에 형성된 스위칭소자인 박막 트랜지스터(T) 및 상기 화소영역(P) 위에 형성된 화소전극(18)으로 이루어져 있다.
- [0010] 상기의 컬러필터 기판(5)과 어레이 기판(10)은 화상표시 영역의 외곽에 형성된 실런트(sealant)(미도시)에 의해 대향하도록 합착되어 액정표시패널을 구성하며, 상기 컬러필터 기판(5)과 어레이 기판(10)의 합착은 상기 컬러필터 기판(5) 또는 어레이 기판(10)에 형성된 합착키(미도시)를 통해 이루어진다.
- [0011] 한편, 개인정보보호에 대한 관심이 높아지고 있는 상황에서 예를 들어 노트북PC나 휴대전화를 통해 혼자서만 보고 싶은 화면이 있을 경우 화면에 엿보기 방지 실(seal)을 부착하는 등 엿보기 방지 기술이 개발되고 있지만, 화면이 어두워지거나 시야가 한정되는 등 문제가 있었다.
- [0012] 또한, 사용자의 요구에 따라 광시야각이나 협시야각으로 시야각을 자유롭게 조절할 수 있는 기술에 대한 개발이 요구되고 있다.

발명의 내용

해결 하고자하는 과제

- [0013] 본 발명은 상기한 문제를 해결하기 위한 것으로, 사용자의 요구에 따라 광시야각과 협시야각을 선택적으로 구현할 수 있는 시야각 제어가 가능한 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.
- [0014] 본 발명의 다른 목적은 ECB 제어픽셀의 셀갭을 증가시킴으로써 효율 극대화를 통한 시야각 제어효과를 향상시키도록 한 시야각 제어가 가능한 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0015] 본 발명의 또 다른 목적은 셀갭의 증가에 따른 상기 ECB 제어픽셀의 화소영역 주변의 단차를 완하시킴으로써 빛샘을 방지할 수 있는 시야각 제어가 가능한 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0016] 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제 해결수단

- [0017] 상기한 목적을 달성하기 위하여, 본 발명의 시야각 제어가 가능한 액정표시장치는 RGB 컬러픽셀과 ECB 제어픽셀의 4개의 서브-화소로 구분되는 제 1 기판 및 제 2 기판; 상기 제 1 기판 위에 형성된 게이트전극과 게이트라인; 상기 게이트전극과 게이트라인이 형성된 제 1 기판 위에 제 1 두께로 형성된 게이트절연막; 상기 게이트절연막 위에 형성된 액티브패턴; 상기 액티브패턴 위에 형성되며, 상기 액티브패턴의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인; 상기 액티브패턴과 소오스/드레인전극 및 데이터라인이 형성된 제 1 기판 위에 형성되며, 일부 영역이 제거되어 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 포함하는 보호막; 상기 RGB 컬러픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극 및 상기 화소전극과 교대로

배치되어 횡전계를 발생시키는 공통전극; 및 상기 ECB 제어픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 포함하며, 상기 ECB 제어픽셀의 화소전극은 상기 ECB 제어픽셀의 게이트절연막과 보호막이 제거되어 상기 ECB 제어픽셀의 화소영역이 오픈된 홀 내에 형성되며, 상기 오픈된 홀 내에는 상기 제 1 두께보다 작은 두께로 형성되는 게이트절연막을 특징으로 한다.

[0018]

본 발명의 시야각 제어가 가능한 액정표시장치의 제조방법은 RGB 컬러픽셀과 ECB 제어픽셀의 4개의 서브-화소로 구분되는 제 1 기판 및 제 2 기판을 제공하는 단계; 상기 제 1 기판 위에 게이트전극과 게이트라인을 형성하는 단계; 상기 게이트전극과 게이트라인이 형성된 제 1 기판 위에 게이트절연막을 형성하는 단계; 상기 게이트절연막 위에 액티브패턴을 형성하는 단계; 상기 액티브패턴 위에 상기 액티브패턴의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극을 형성하며, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계; 상기 액티브패턴과 소오스/드레인전극 및 데이터라인이 형성된 제 1 기판 위에 보호막을 형성하는 단계; 하프-톤 마스크를 통해 상기 보호막의 일부영역을 제거하여 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 형성하며, 상기 ECB 제어픽셀의 게이트절연막과 보호막을 제거하여 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀을 형성하는 단계; 상기 하프-톤 마스크를 통해 상기 ECB 제어픽셀의 게이트절연막과 보호막을 선택적으로 제거하여 상기 ECB 제어픽셀의 화소영역의 주변에 게이트절연막의 두께 일부만 남기는 단계; 상기 RGB 컬러픽셀의 화소영역 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극 및 상기 화소전극과 교대로 배치되어 횡전계를 발생시키는 공통전극을 형성하는 단계; 상기 ECB 제어픽셀의 화소영역의 홀 내에 형성되며, 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 화소전극을 형성하는 단계; 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

효 과

[0019]

상술한 바와 같이, 본 발명에 따른 시야각 제어가 가능한 액정표시장치 및 그 제조방법은 하프-톤 마스크를 이용하여 ECB 제어픽셀의 화소영역의 게이트절연막과 보호막을 제거하여 셀갭을 추가적으로 약 5000Å 정도 확보함으로써 ECB 제어픽셀의 효율을 약 19%정도 증가시킬 수 있게 된다. 그 결과 효율 극대화를 통한 시야각 제어효과를 향상시키는 효과를 제공한다.

[0020]

또한, 본 발명에 따른 시야각 제어가 가능한 액정표시장치 및 그 제조방법은 셀갭의 증가에 따른 상기 ECB 제어픽셀의 화소영역 주변의 단차를 완화시킴으로써 상기 ECB 제어픽셀의 화소영역 주변에서의 빛샘을 방지하게 된다. 그 결과 화질이 향상되는 효과를 제공한다.

발명의 실시를 위한 구체적인 내용

[0021]

이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.

[0022]

도 2는 본 발명의 실시예에 따른 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도로서, 적(Red; R), 녹(Green; G) 및 청(Blue; B)색의 컬러픽셀과 ECB(Electrically Controlled Birefringence)모드의 제어픽셀을 하나의 단위 화소로 하는 쿼드 타입(quad type) 구조의 액정표시장치를 예를 들어 나타내고 있다.

[0023]

이때, 상기 RGB 컬러픽셀의 공통전극 및 화소전극이 꺾임 구조를 가지는 경우에는 액정분자가 2방향으로 배열되어 2-도메인(domain)을 형성함으로써 모노-도메인에 비해 시야각이 더욱 향상된다. 다만, 본 발명이 상기 2-도메인 구조의 횡전계방식 액정표시장치에 한정되는 것은 아니며 본 발명은 2-도메인 이상의 멀티-도메인(multi-domain) 구조의 횡전계방식 액정표시장치에 적용 가능하다.

[0024]

참고로, 도면에 도시된 RGB 컬러픽셀은 컬러필터 기판의 서브-컬러필터만을 제외하고는 실질적으로 동일한 구성요소로 이루어져 있으며, 또한 상기 RGB 컬러픽셀 및 ECB 제어픽셀의 4개의 서브-화소(R, G, B, W)는 어레이 기판의 구성에 있어서 상기 ECB 제어픽셀의 서브-화소(W)의 화소전극 구조만을 제외하고는 실질적으로 동일한 구성요소로 이루어져 있다. 따라서, 동일한 구성요소에 대해서는 동일한 도면부호를 적용하며, 편의상 상기 ECB 제어픽셀의 서브-화소(W)를 기준으로 설명하고자 한다.

[0025]

참고로, 도 3은 상기 도 2에 도시된 어레이 기판의 II-II'선에 따른 단면을 개략적으로 나타내는 도면으로써, 상기 ECB 제어픽셀의 서브-화소(W)에 대한 어레이 기판의 단면을 나타내고 있다.

[0026]

도면에 도시된 바와 같이, 본 발명의 실시예의 어레이 기판(110)에는 상기 어레이 기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있으며, 상기 게이트라인(116)과

데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터가 형성되어 있다.

- [0027] 상기 박막 트랜지스터는 상기 게이트라인(116)의 일부를 구성하는 게이트전극(121), 상기 데이터라인(117)에 연결된 소오스전극(122) 및 화소전극라인(118L)을 통해 화소전극(118, 118')에 연결된 드레인전극(123)으로 구성되어 있다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(121)과 소오스/드레인전극(122, 123)의 절연을 위한 게이트절연막(115a) 및 상기 게이트전극(121)에 공급되는 게이트 전압에 의해 상기 소오스전극(122)과 드레인전극(123) 간에 전도채널(conductive channel)을 형성하는 액티브패턴(124)을 포함한다. 이때, 도면에는 소오스전극(122)의 형태가 "L"자형으로 되어 있어 채널의 형태가 "L"자형인 박막 트랜지스터를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며 본 발명은 상기 박막 트랜지스터의 채널 형태에 관계없이 적용 가능하다.
- [0028] 여기서, 상기 ECB 제어픽셀의 서브-화소(W)에는 상부 컬러필터 기관(미도시)의 ITO전극과 함께 액정을 구동하기 위한 화소전극(118')이 형성되게 되며, 상기 상부 ITO전극과 하부 화소전극(118')에 의한 수직전계로 ECB 구동을 하게 된다.
- [0029] 이때, 상기 소오스전극(122)의 일부는 일방향으로 연장되어 상기 데이터라인(117)의 일부를 구성하며, 상기 드레인전극(123)의 일부는 화소영역 쪽으로 연장되어 보호막(115b)에 형성된 제 1 콘택홀(140a, 140a')을 통해 상기 화소전극라인(118L)에 전기적으로 접속하게 된다.
- [0030] 전술한 바와 같이 상기 RGB 컬러픽셀의 화소영역 내에는 횡전계를 발생시키기 위한 다수개의 공통전극(108)과 화소전극(118)이 교대로 배치되어 있으며, 이때 상기 공통전극(108)과 화소전극(118)은 상기 데이터라인(117)에 대해 실질적으로 평행한 방향으로 배열되어 있다.
- [0031] 그리고, 상기 화소전극라인(118L)의 하부에는 상기 게이트라인(116)에 대해 실질적으로 평행하게 배치된 공통라인(108L)이 형성되어 있으며, 이때 상기 공통라인(108L)은 상기 게이트절연막(115a)과 보호막(115b)을 사이에 두고 상기 화소전극라인(118L)의 일부와 중첩하여 스토리지 커패시터(storage capacitor)를 형성하게 된다. 상기 스토리지 커패시터는 액정 커패시터에 인가된 전압을 다음 신호가 들어올 때까지 일정하게 유지시키는 역할을 한다. 이러한 상기 스토리지 커패시터는 신호 유지 이외에도 계조(gray scale) 표시의 안정과 플리커(flicker) 및 잔상(afterimage) 감소 등의 효과를 가진다.
- [0032] 또한, 상기 공통라인(108L)은 상기 데이터라인(117)에 대해 실질적으로 평행하게 배치된 연결라인(108a)과 연결되어 있으며, 상기 RGB 컬러픽셀의 연결라인(108a)은 상기 게이트절연막(115a)과 보호막(115b)에 형성된 제 2 콘택홀(140b)을 통해 공통전극(108)에 전기적으로 접속되게 된다.
- [0033] 이와 같이 구성된 본 발명의 실시예에 따른 액정표시장치는 RGB 컬러픽셀의 경우에는 횡전계에 의한 IPS 구동을 하며, ECB 제어픽셀의 경우에는 수직전계에 의한 ECB 구동을 하는 듀얼 모드(dual mode) 구동을 하는 것을 특징으로 한다.
- [0034] 또한, 본 발명의 실시예에 따른 상기 ECB 제어픽셀의 서브-화소(W)는 ECB 제어픽셀의 화소전극(118')이 게이트절연막(115a)과 보호막(115b)이 제거되어 오픈(open)된 홀(H) 내에 형성됨에 따라 상기 RGB 컬러픽셀의 서브-화소(R, G, B)에 비해 약 5000Å 정도의 셀갭을 추가로 확보할 수 있는 것을 특징으로 한다.
- [0035] 즉, ECB 제어픽셀의 효율 개선을 위해서는 ECB 제어픽셀의 화소전극의 개구부 면적을 넓히거나 셀갭을 증가시켜야 하는데, 개구부 면적을 넓힐 경우 ECB 제어픽셀의 서브-화소의 빛샘과 RGB 컬러픽셀의 서브-화소의 개구율 감소 등의 부작용(side effect)이 발생하게 된다.
- [0036] 또한, 셀갭을 높이기 위해서 높은 점도의 오버코트층 재료를 사용하거나 ECB제어픽셀의 오버코트층을 패터닝하는 방법이 있으나, 높은 점도의 오버코트층의 경우 서브-화소간 단차가 증가하여 경계에서 전경현상(disclination)이 증가하며, 오버코트층을 패터닝하기 위해서는 추가적인 공정이 발생하는 문제가 있다.
- [0037] 이에 시야각을 제어하는 ECB 제어픽셀의 서브-화소의 효율은 셀갭의 증가에 비례한다는 취지에서 본 발명의 실시예의 경우에는 ECB 제어픽셀의 화소영역의 게이트절연막(115a)과 보호막(115b)을 제거함으로써 추가적인 셀갭을 확보할 수 있게 된다. 그 결과 ECB 제어픽셀의 효율을 약 19%정도 증가시킬 수 있게 되어 효율 극대화를 통한 시야각 제어효과를 향상시키는 효과를 제공한다.
- [0038] 이때, 본 발명의 실시예의 경우에는 하프-톤 마스크 또는 회절마스크(이하, 하프-톤 마스크를 지칭하는 경우에는 회절마스크를 포함하는 것으로 한다)를 이용하여 상기 게이트절연막(115a)과 보호막(115b)에 제 1 콘택홀(140a, 140a')과 제 2 콘택홀(140b)을 형성할 때 상기 ECB 제어픽셀의 화소영역의 게이트절연막(115a)과 보호막

(115b)을 제거함으로써 마스크공정이 추가로 필요하지 않게 된다.

- [0039] 이와 더불어 상기 하프-톤 마스크를 이용하여 상기 ECB 제어픽셀의 화소영역 주변, 구체적으로 상기 오픈된 홀(H) 주변에는 게이트절연막(115a)의 두께 일부만 남도록 패터닝함으로써 셀갭의 증가에 따른 상기 ECB 제어픽셀의 오픈된 홀(H) 주변의 단차를 완화시킬 수 있게 된다. 그 결과 상기 ECB 제어픽셀의 오픈된 홀(H) 주변에서의 빛샘을 방지할 수 있게 되는데, 이를 다음의 본 발명의 실시예에 따른 액정표시장치의 제조방법을 통해 상세히 설명한다.
- [0040] 도 4a 내지 도 4d는 상기 도 2에 도시된 어레이 기판의 제조공정을 순차적으로 나타내는 평면도이다.
- [0041] 또한, 도 5a 내지 도 5d는 상기 도 2에 도시된 어레이 기판의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도이다.
- [0042] 도 4a 및 도 5a에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 어레이 기판(110)에 게이트전극(121)을 포함하는 게이트라인(116)과 공통라인(108L) 및 연결라인(108a)을 형성한다.
- [0043] 이때, 상기 게이트전극(121), 게이트라인(116), 공통라인(108L) 및 연결라인(108a)은 제 1 도전막을 상기 어레이 기판(110) 전면에서 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0044] 여기서, 상기 제 1 도전막으로 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo), 몰리브덴 합금(Mo alloy) 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 상기 제 1 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수도 있다.
- [0045] 이때, 상기 공통라인(108L)은 상기 게이트라인(116)에 대해 실질적으로 평행한 방향으로 형성하게 되며, 상기 연결라인(108a)은 후속공정에서 형성될 RGB 컬러픽셀의 공통전극 및 화소전극과 동일한 꺾임 구조로 형성할 수 있다.
- [0046] 다음으로, 도 4b 및 도 5b에 도시된 바와 같이, 상기 게이트전극(121), 게이트라인(116), 공통라인(108L) 및 연결라인(108a)이 형성된 어레이 기판(110) 전면에서 제 1 절연막(115'), 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막을 증착한 후, 포토리소그래피공정(제 2 마스크공정)을 통해 선택적으로 제거함으로써 상기 어레이 기판(110)의 화소부에 상기 비정질 실리콘 박막으로 이루어진 액티브패턴(124)을 형성하며, 상기 제 2 도전막으로 이루어지며 상기 액티브패턴(124)의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극(122, 123)을 형성한다.
- [0047] 또한, 상기 제 2 마스크공정을 통해 상기 제 2 도전막으로 이루어지며, 상기 게이트라인(116)과 교차하여 화소영역을 정의하는 데이터라인(117)을 형성하게 된다, 이때, 상기 데이터라인(117)은 상기 연결라인(108a)에 대해 실질적으로 평행한 방향으로 형성하게 된다.
- [0048] 이때, 상기 제 2 도전막은 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)을 구성하기 위해 알루미늄, 알루미늄 합금, 텅스텐, 구리, 크롬, 몰리브덴 및 몰리브덴 합금 등과 같은 저저항 불투명 도전물질로 이루어질 수 있다. 또한, 상기 제 2 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수도 있다.
- [0049] 이때, 상기 액티브패턴(124) 상부에는 상기 n+ 비정질 실리콘 박막으로 이루어지며 상기 소오스/드레인전극(122, 123)과 동일한 형태로 패터닝된 오믹-콘택층(125n)이 형성되게 된다.
- [0050] 여기서, 본 발명의 실시예에 따른 상기 액티브패턴(124)과 소오스/드레인전극(122, 123) 및 데이터라인(117)은 하프-톤 마스크를 이용함으로써 한번의 마스크공정(제 2 마스크공정)으로 동시에 형성할 수 있다.
- [0051] 다음으로, 도 4c 및 도 5c에 도시된 바와 같이, 상기 액티브패턴(124)이 형성된 어레이 기판(110) 전면에서 제 2 절연막을 형성한 후, 포토리소그래피공정(제 3 마스크공정)을 통해 선택적으로 제거함으로써 상기 어레이 기판(110)의 화소부에 상기 드레인전극(123)의 일부를 노출시키는 제 1 콘택홀(140a, 140a')을 형성하는 한편, 상기 RGB 컬러픽셀의 공통라인(108L)의 일부를 노출시키는 제 2 콘택홀(140b)을 형성한다.
- [0052] 이때, 상기 제 3 마스크공정을 통해 상기 ECB 제어픽셀의 화소영역의 제 1 절연막과 제 2 절연막을 제거함으로써 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀(H)을 형성하게 된다.

- [0053] 그리고, 상기 본 발명의 실시예에 따른 ECB 제어픽셀의 오픈된 홀(H) 주변에는 게이트절연막(115a)의 두께 일부만 남도록 패터닝함으로써 셀갭의 증가에 따른 상기 ECB 제어픽셀의 오픈된 홀(H) 주변의 단차를 완화시킬 수 있게 된다. 그 결과 상기 ECB 제어픽셀의 오픈된 홀(H) 주변에서의 빛샘을 방지할 수 있게 된다. 일 예로, 상기 게이트절연막(115a)을 제 1 두께로 형성하는 경우 상기 오픈된 홀(H) 주변에는 상기 제 1 두께보다 작은 두께로 게이트절연막(115a)이 남아있게 된다.
- [0054] 여기서, 상기 제 3 마스크공정은 하프-톤 마스크를 이용함으로써 한번의 마스크공정을 통해 제 1 콘택홀(140a, 140a')과 제 2 콘택홀(140b) 및 홀(H)을 형성하는 동시에 ECB 제어픽셀의 오픈된 홀(H) 주변은 게이트절연막(115a)의 두께 일부만 남도록 패터닝할 수 있게 되는데, 이하 도면을 참조하여 상기 제 3 마스크공정을 상세히 설명한다.
- [0055] 도 6a 내지 도 6f는 상기 도 4c 및 도 5c에 도시된 본 발명의 실시예에 따른 제 3 마스크공정을 구체적으로 나타내는 단면도이다.
- [0056] 도 6a에 도시된 바와 같이, 상기 액티브패턴(124)과 소오스전극(122) 및 드레인전극(123)이 형성된 어레이 기판(110) 전면에는 제 2 절연막(115")을 형성한다.
- [0057] 여기서, 상기 제 2 절연막(115")은 실리콘질화막이나 실리콘산화막과 같은 무기절연막으로 이루어질 수 있으며, 포토아크릴이나 벤조사이클로부텐(benzocyclobutene; BCB)과 같은 유기절연막으로 이루어질 수도 있다.
- [0058] 이후, 도 6b에 도시된 바와 같이, 상기 어레이 기판(110) 전면에는 포토레지스트와 같은 감광성물질로 이루어진 감광막(170)을 형성한 후 본 발명의 실시예에 따른 하프-톤 마스크(180)를 통해 상기 감광막(170)에 선택적으로 광을 조사한다.
- [0059] 이때, 상기 하프-톤 마스크(180)에는 조사된 광을 모두 투과시키는 제 1 투과영역(I)과 광의 일부만 투과시키고 일부는 차단하는 제 2 투과영역(II) 및 조사된 모든 광을 차단하는 차단영역(III)이 마련되어 있으며, 상기 하프-톤 마스크(180)를 투과한 광만이 감광막(170)에 조사되게 된다.
- [0060] 이어서, 상기 하프-톤 마스크(180)를 통해 노광된 감광막(170)을 현상하고 나면, 도 6c에 도시된 바와 같이, 상기 차단영역(III)과 제 2 투과영역(II)을 통해 광이 모두 차단되거나 일부만 차단된 영역에는 소정 두께의 제 1 감광막패턴(170a) 내지 제 3 감광막패턴(170c)이 남아있게 되고, 모든 광이 투과된 제 1 투과영역(I)에는 상기 감광막이 완전히 제거되어 상기 제 2 절연막(115") 표면이 노출되게 된다.
- [0061] 이때, 상기 차단영역(III)에 형성된 제 1 감광막패턴(170a) 및 제 2 감광막패턴(170b)은 제 2 투과영역(II)을 통해 형성된 제 3 감광막패턴(170c)보다 두껍게 형성된다. 또한, 상기 제 1 투과영역(I)을 통해 광이 모두 투과된 영역에는 상기 감광막이 완전히 제거되는데, 이것은 포지티브 타입의 포토레지스트를 사용했기 때문이며, 본 발명이 이에 한정되는 것은 아니며 네거티브 타입의 포토레지스트를 사용하여도 무방하다.
- [0062] 다음으로, 도 6d에 도시된 바와 같이, 상기와 같이 형성된 제 1 감광막패턴(170a) 내지 제 3 감광막패턴(170c)을 마스크로 하여, 그 하부에 형성된 제 2 절연막(115")의 일부영역을 선택적으로 제거하게 되면, 상기 어레이 기판(110)의 화소부에 상기 드레인전극(123)의 일부를 노출시키는 제 1 콘택홀(140a')이 형성되게 된다.
- [0063] 또한, 도면에는 도시하지 않았지만, 상기 제 3 마스크공정을 통해 RGB 컬러픽셀의 제 1 절연막(115')과 제 2 절연막(115")의 일부영역을 선택적으로 제거하여 상기 RGB 컬러픽셀의 공통라인의 일부를 노출시키는 제 2 콘택홀을 형성하게 된다.
- [0064] 또한, 상기 제 3 마스크공정을 통해 상기 ECB 제어픽셀의 화소영역의 제 1 절연막(115')과 제 2 절연막(115")을 제거함으로써 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀(H)을 형성하게 된다.
- [0065] 이때, 상기 ECB 제어픽셀의 화소영역은 예를 들어, 상기 제 1 절연막(115')과 제 2 절연막(115")을 각각 4000Å (즉, 전술한 제 1 두께)과 1500Å의 두께로 형성할 경우 약 5500Å의 셀갭이 증가하는 효과를 얻을 수 있게된다.
- [0066] 참고로, 예를 들어 ECB 제어픽셀의 셀갭이 4.2 μ m에서 4.7 μ m로 증가될 경우 약 18%의 ECB 제어픽셀의 투과율 증가로 인해 시야각 제어효과가 향상되는 것을 알 수 있다.
- [0067] 또한, 상기 홀(H)은 하부 게이트 배선, 즉 게이트전극(121)을 포함하는 게이트라인(116)과 연결라인(108a) 및 공통라인(180L)과의 단락(short)을 방지하기 위해, 공정조건에 따라 다르지만, 상기 게이트 배선과 약 3~5 μ m의

간격을 두고 형성할 수 있다.

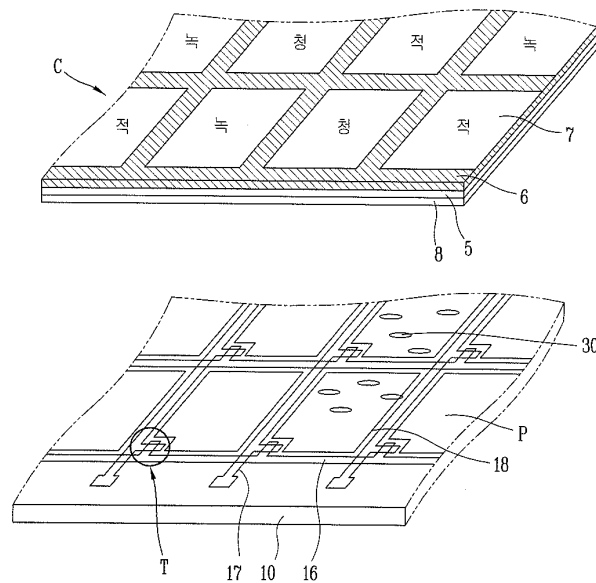
- [0068] 이후, 상기 제 1 감광막패턴(170a) 내지 제 3 감광막패턴(170c)의 일부를 제거하는 애싱(ashing)공정을 진행하게 되면, 도 6e에 도시된 바와 같이, 상기 제 2 투과영역(II)의 제 3 감광막패턴이 완전히 제거되게 된다.
- [0069] 이때, 상기 제 1 감광막패턴 및 제 2 감광막패턴은 상기 제 3 감광막패턴의 두께만큼이 제거된 제 4 감광막패턴(170a') 및 제 5 감광막패턴(170b')으로 상기 차단영역(III)에 대응하는 영역에만 남아있게 된다. 이때, 실질적으로 상기 제 4 감광막패턴(170a') 및 제 5 감광막패턴(170b')이 남아있지 않은 제 1 투과영역(I)과 제 2 투과영역(II)은 상기 제 1 콘택홀(140a')과 제 2 콘택홀 및 홀(H)이 형성된 영역과 상기 ECB 제어픽셀의 화소영역의 주변영역을 의미한다.
- [0070] 이후, 도 6f에 도시된 바와 같이, 상기 제 4 감광막패턴(170a') 및 제 5 감광막패턴(170b')을 마스크로 상기 ECB 제어픽셀의 제 2 절연막 전부와 제 1 절연막의 두께 일부를 제거한다.
- [0071] 이때, 상기 제 1 절연막과 제 2 절연막은 일부영역이 제거되어 최종적으로 게이트절연막(115a)과 보호막(115b)이 되게 되며, 상기 ECB 제어픽셀의 오픈된 홀(H) 주변은 게이트절연막(115a)의 제 1 두께보다 작은 두께만 남도록 패터닝되게 되어 셀갭의 증가에 따른 상기 ECB 제어픽셀의 오픈된 홀(H) 주변의 단차를 완화시킬 수 있게 된다. 그 결과 상기 ECB 제어픽셀의 오픈된 홀(H) 주변에서의 빛샘을 방지할 수 있게 된다.
- [0072] 이와 같이 본 발명의 실시예에 따른 ECB 제어픽셀은 RGB 컬러픽셀과는 달리 다중 셀갭(multi cell gap)을 가지게 된다.
- [0073] 다음으로, 도 4d와 도 5d에 도시된 바와 같이, 상기 제 1 콘택홀(140a, 140a')과 제 2 콘택홀(140b) 및 홀(H)이 형성된 보호막(115b) 위에 제 3 도전막을 형성한 후, 포토리소그래피공정(제 4 마스크공정)을 통해 선택적으로 패터닝하여 상기 RGB 컬러픽셀의 화소영역에 교대로 배치되어 횡전계를 발생시키는 공통전극(108)과 화소전극(118)을 형성하는 한편, 상기 ECB 제어픽셀의 화소영역에 상부 ITO전극과 함께 수직전계를 발생시키는 화소전극(118')을 형성하게 된다.
- [0074] 또한, 상기 제 4 마스크공정을 통해 상기 게이트라인(116)에 대해 실질적으로 평행한 방향으로 상기 제 3 도전막으로 이루어진 화소전극라인(118L)을 형성하게 된다.
- [0075] 이때, 상기 제 3 도전막은 상기 공통전극(108)과 화소전극(118, 118') 및 화소전극라인(118L)을 구성하기 위해 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투과율이 뛰어난 투명한 도전물질질을 포함한다.
- [0076] 여기서, 상기 화소전극라인(118L)은 상기 제 1 콘택홀(140a, 140a')을 통해 드레인전극(123)과 전기적으로 접속하게 되며, 상기 RGB 컬러픽셀의 연결라인(108a)은 상기 제 2 콘택홀(140b)을 통해 공통전극(108)에 전기적으로 접속하게 된다.
- [0077] 또한, 상기 ECB 제어픽셀의 화소전극(118')은 상기 ECB 제어픽셀의 화소영역을 오픈시키는 홀(H) 내에 형성되게 된다.
- [0078] 이와 같이 구성된 상기 본 발명의 실시예의 어레이 기판은 화상표시 영역의 외곽에 형성된 실런트에 의해 컬러필터 기판과 대향하여 합착되게 되는데, 이때 상기 RGB 컬러픽셀의 컬러필터 기판에는 상기 박막 트랜지스터와 게이트라인 및 데이터라인으로 빛이 새는 것을 방지하는 블랙매트릭스와 적, 녹 및 청색의 컬러를 구현하기 위한 컬러필터가 형성되어 있다.
- [0079] 이때, 상기 컬러필터 기판과 어레이 기판의 합착은 상기 컬러필터 기판 또는 어레이 기판에 형성된 합착키를 통해 이루어진다.
- [0080] 본 발명은 액정표시장치뿐만 아니라 박막 트랜지스터를 이용하여 제작하는 다른 표시장치, 예를 들면 구동 트랜지스터에 유기전계발광소자(Organic Light Emitting Diodes; OLED)가 연결된 유기전계발광 디스플레이장치에도 이용될 수 있다.
- [0081] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

도면의 간단한 설명

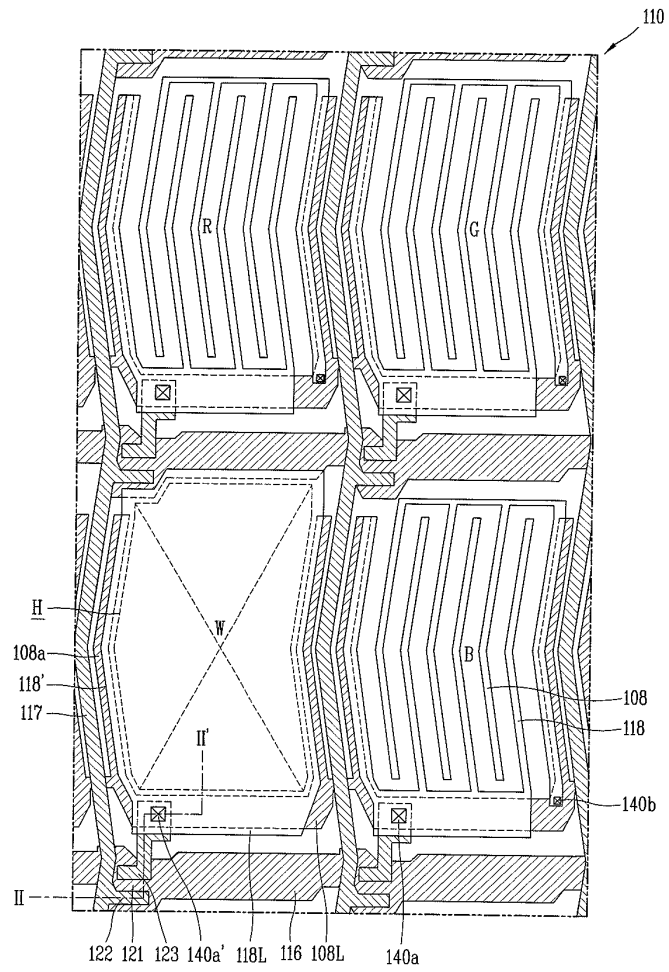
[0082]	도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도.	
[0083]	도 2는 본 발명의 실시예에 따른 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도.	
[0084]	도 3은 상기 도 2에 도시된 어레이 기판의 II-II'선에 따른 단면을 개략적으로 나타내는 도면.	
[0085]	도 4a 내지 도 4d는 상기 도 2에 도시된 어레이 기판의 제조공정을 순차적으로 나타내는 평면도.	
[0086]	도 5a 내지 도 5d는 상기 도 2에 도시된 어레이 기판의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도.	
[0087]	도 6a 내지 도 6f는 상기 도 4c 및 도 5c에 도시된 본 발명의 실시예에 따른 제 3 마스크공정을 구체적으로 나타내는 단면도.	
[0088]	** 도면의 주요부분에 대한 부호의 설명 **	
[0089]	108 : 공통전극	108L : 공통라인
[0090]	110 : 어레이 기판	116 : 게이트라인
[0091]	117 : 데이터라인	118, 118' : 화소전극
[0092]	118L : 화소전극라인	121 : 게이트전극
[0093]	122 : 소오스전극	123 : 드레인전극

도면

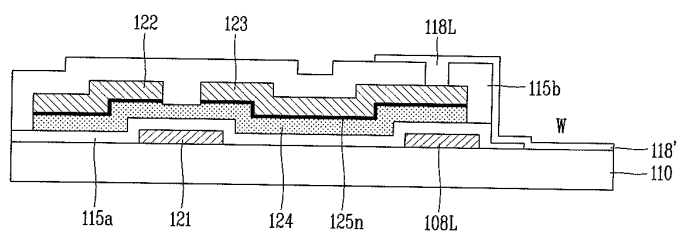
도면1



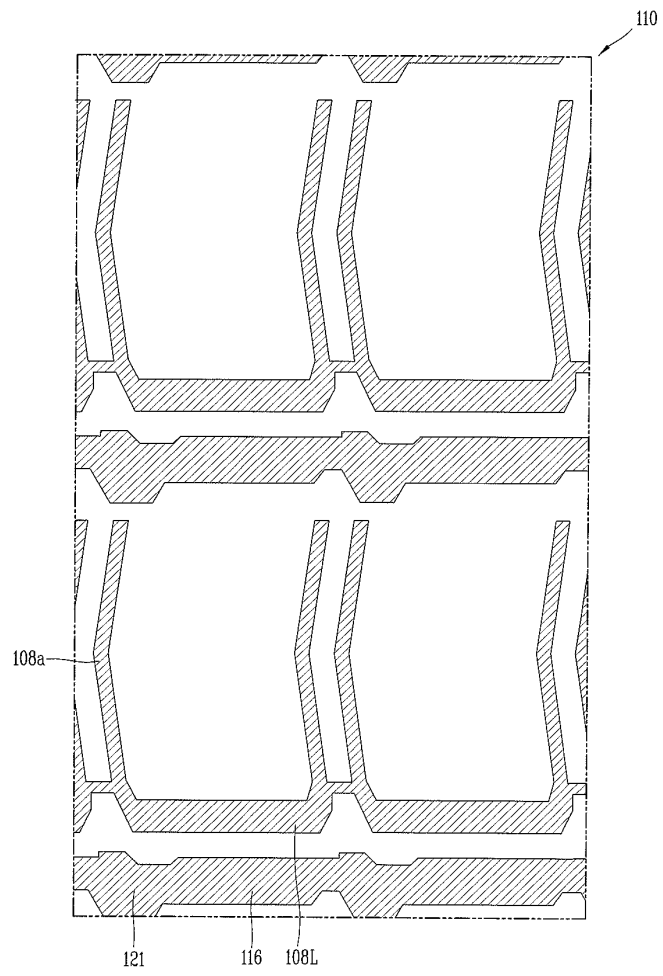
도면2



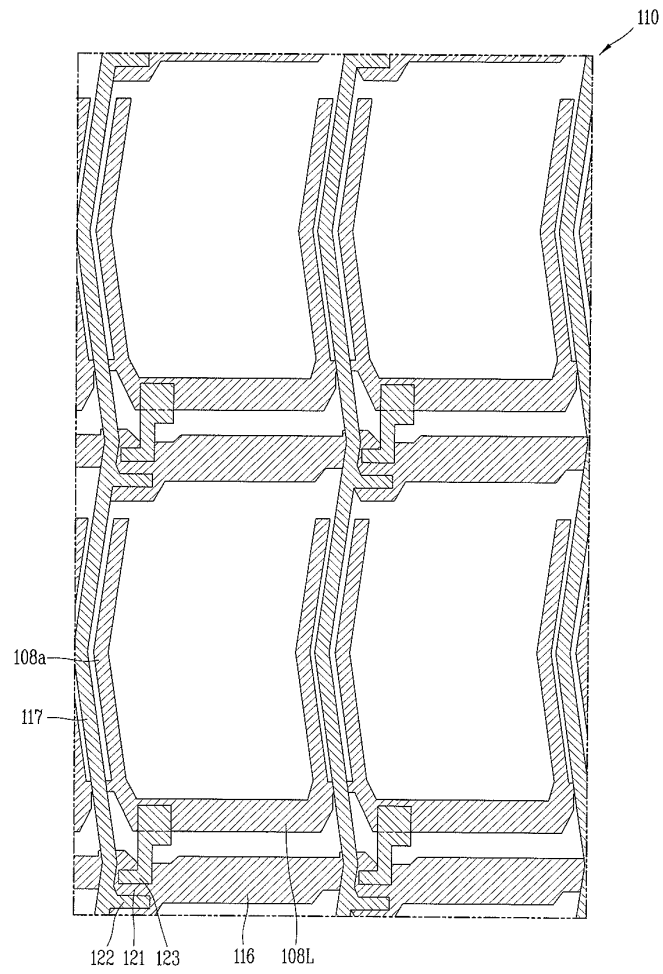
도면3



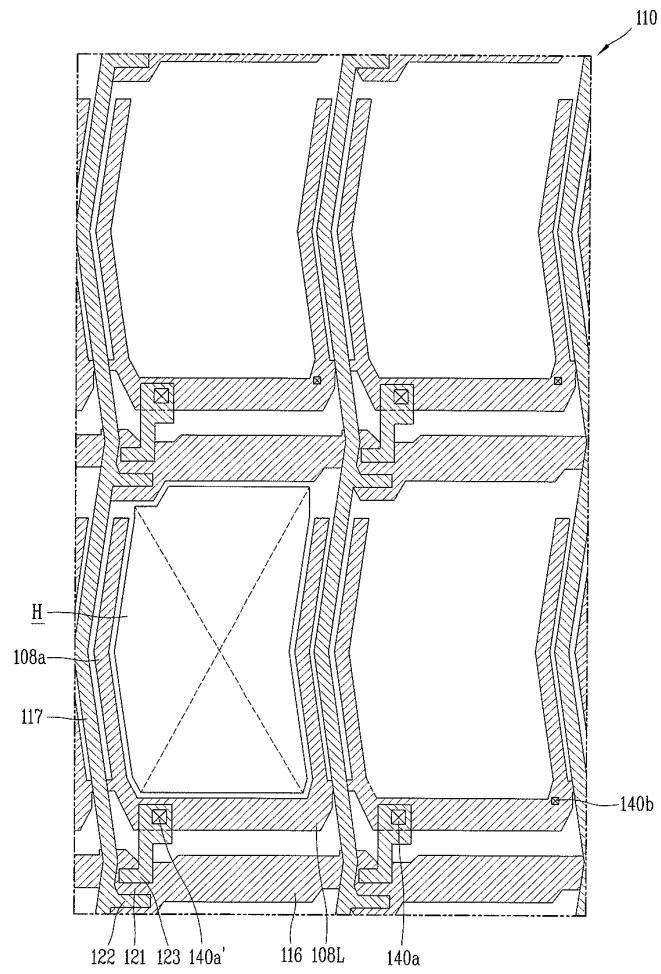
도면4a



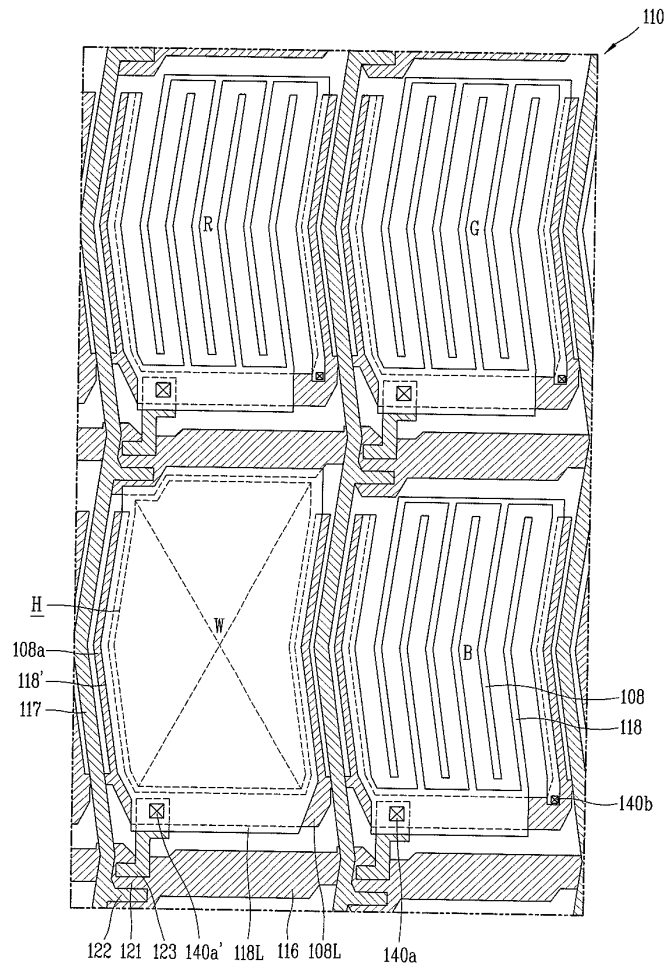
도면4b



도면4c



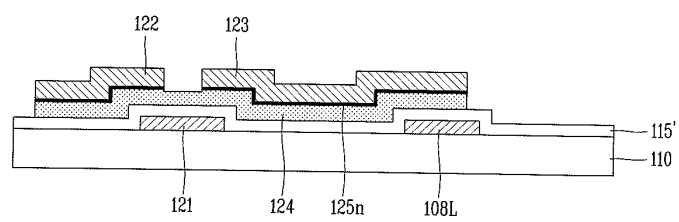
도면4d



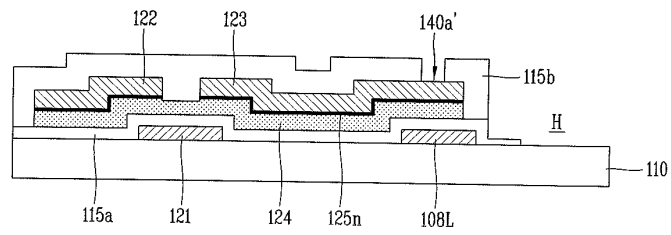
도면5a



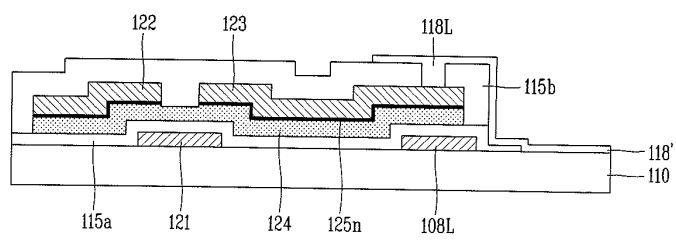
도면5b



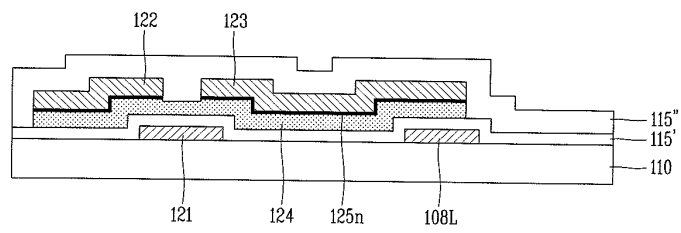
도면5c



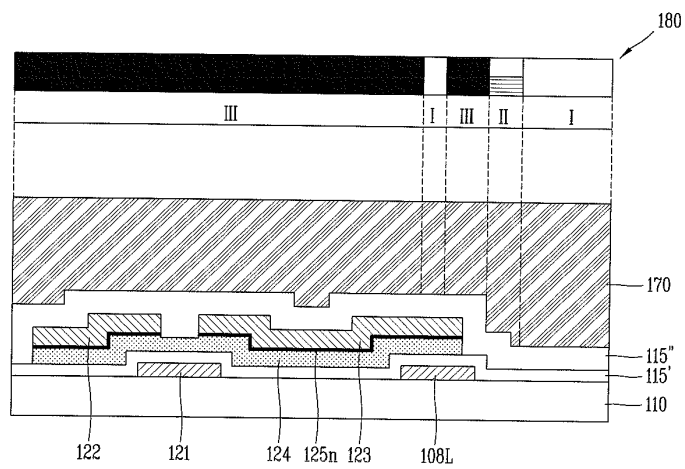
도면5d



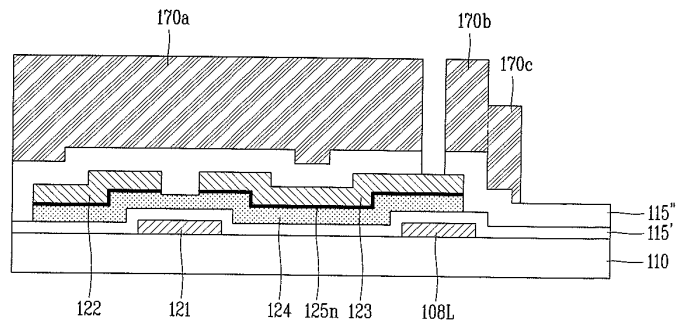
도면6a



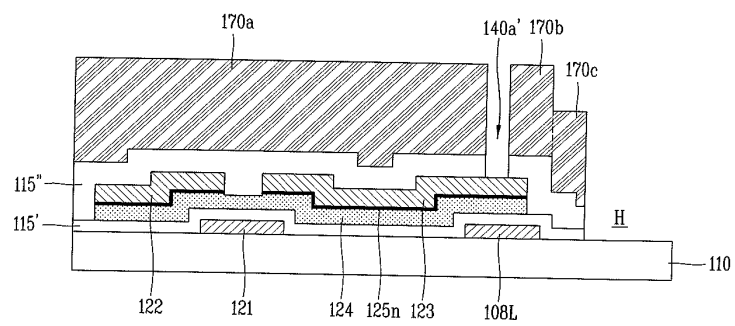
도면6b



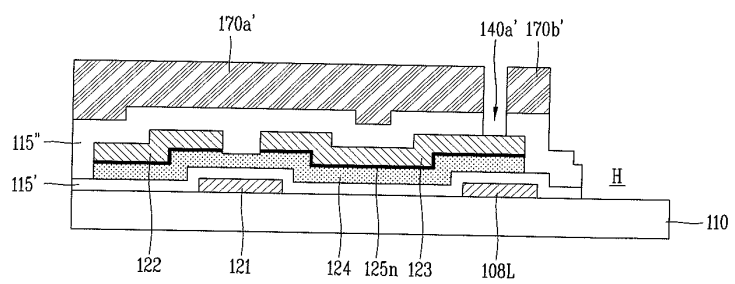
도면6c



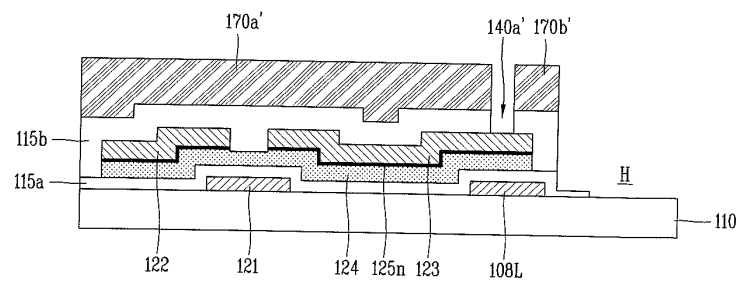
도면6d



도면6e



도면6f



专利名称(译)	标题：能够进行视角控制的液晶显示装置及其制造方法		
公开(公告)号	KR101522241B1	公开(公告)日	2015-05-21
申请号	KR1020080128107	申请日	2008-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HWI DEUK		
发明人	LEE,HWI DEUK		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F2001/134345 H01L27/1214 H01L27/1288 G02F1/13471 G02F2001/134381 G02F1/134363		
代理人(译)	PARK , JANG WON		
其他公开文献	KR1020100069430A		
外部链接	Espacenet		

摘要(译)

公开了一种包括红色、绿色和蓝色像素的视角可控液晶显示装置和电控双折射（ECB）模式的控制像素及其制造方法。通过使用半色调掩模去除ECB控制像素的像素区域处的栅极绝缘层和钝化层，以另外确保单元间隙，从而最大化ECB控制像素的效率，从而改善视角控制效果。另外，通过减小ECB控制像素的像素区域附近的台阶来防止漏光。

