



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년02월25일

(11) 등록번호 10-2080483

(24) 등록일자 2020년02월18일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G06F 3/041 (2006.01)

(21) 출원번호 10-2013-0106706

(22) 출원일자 2013년09월05일

심사청구일자 2018년07월11일

(65) 공개번호 10-2015-0028402

(43) 공개일자 2015년03월16일

(56) 선행기술조사문헌

KR1020120019371 A*

KR1020080066392 A*

KR1020120047540 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김상수

대구광역시 달서구 감삼동 성당래미안 이편한 세상 204-1402

(74) 대리인

네이트특허법인

전체 청구항 수 : 총 8 항

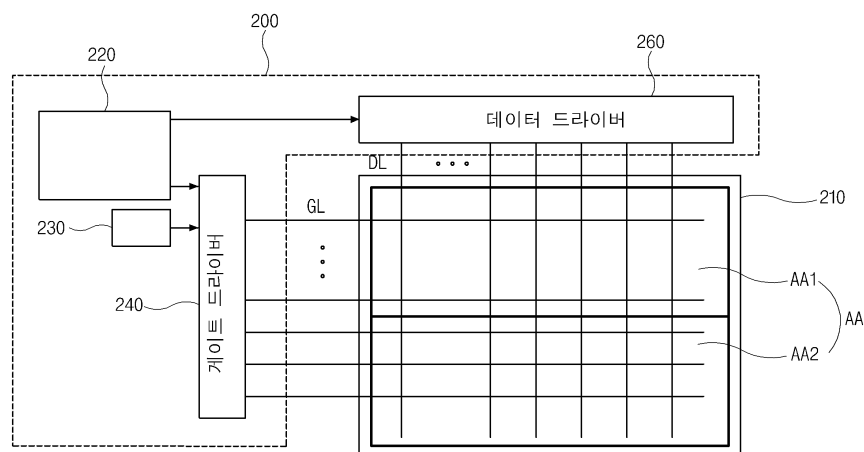
심사관 : 추장희

(54) 발명의 명칭 인셀 터치 액정표시장치

(57) 요약

본 발명은, 제1 표시구간 동안 화상이 표시되는 제1 표시영역과, 상기 제1 터치 구간 이후의 제2 표시구간 동안 화상이 표시되는 제2 표시영역을 포함하는 액정패널과; 상기 액정패널에 게이트 신호 및 데이터 신호를 각각 공급하는 게이트 구동부 및 데이터 구동부와; 상기 제1 및 제2 표시구간 사이의 제1터치구간 동안 상기 게이트 구동부에 보상신호를 인가하는 보상신호 생성부와; 외부로부터 영상신호와 제어신호를 입력 받아 상기 보상신호 생성부와, 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러를 포함하는 인셀 터치 액정표시장치를 제공한다.

대표도 - 도6



명세서

청구범위

청구항 1

제1표시구간 동안 화상이 표시되는 제1표시영역과, 상기 제1표시구간 이후의 제2표시구간 동안 화상이 표시되는 제2표시영역을 포함하는 액정패널과;

상기 액정패널에 게이트 신호 및 데이터 신호를 각각 공급하는 게이트 구동부 및 데이터 구동부와;

상기 제1 및 제2표시구간 사이의 제1터치구간 동안 상기 게이트 구동부에 보상신호를 인가하는 보상신호 생성부와;

외부로부터 영상신호와 제어신호를 입력 받아 상기 보상신호 생성부와, 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러

를 포함하고,

상기 게이트 구동부는 다수의 스테이지로 구성되는 쉬프트레지스터를 포함하고,

상기 보상신호는, 상기 제2표시영역의 상단에 대응되는 상기 다수의 스테이지 중 적어도 하나에 인가되고, 펄스 형태를 갖는 인셀 터치 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 보상신호는 1개 이상의 신호인 인셀 터치 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 다수의 스테이지는 제1 내지 제(2n)스테이지를 포함하고,

상기 보상신호는, 상기 제(n+1) 및 제(n+3)스테이지에 각각 인가되는 제1 및 제2보상신호를 포함하는 인셀 터치 액정표시장치.

청구항 4

제1표시구간 동안 화상이 표시되는 제1표시영역과, 상기 제1표시구간 이후의 제2표시구간 동안 화상이 표시되는 제2표시영역을 포함하는 액정패널과;

상기 액정패널에 게이트 신호 및 데이터 신호를 각각 공급하는 게이트 구동부 및 데이터 구동부와;

상기 제1 및 제2표시구간 사이의 제1터치구간 동안 상기 게이트 구동부에 보상신호를 인가하는 보상신호 생성부와;

외부로부터 영상신호와 제어신호를 입력 받아 상기 보상신호 생성부와, 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러

를 포함하고,

상기 게이트 구동부는 제1 내지 제(2n)스테이지를 포함하는 쉬프트레지스터이고,

상기 보상신호는 상기 제(n+1) 및 제(n+3)스테이지에 각각 인가되는 제1 및 제2보상신호를 포함하고,

상기 제1 내지 제(2n)스테이지에는 미리 정해진 주기의 제1 내지 제4클락신호가 인가되고,

상기 제1보상신호는 상기 제1터치구간의 종료시점으로부터 상기 주기의 1/2 전에 하이레벨이 시작되고 상기 주기의 1/2의 폭을 갖는 펄스형태의 신호이고,

상기 제2보상신호는 상기 제1터치구간의 종료시점으로부터 상기 주기의 1/4 전에 하이레벨이 시작되고 상기 주기의 1/2의 폭을 갖는 펄스형태의 신호인 인셀 터치 액정표시장치.

청구항 5

제 3 항에 있어서,

상기 제1 및 제2보상신호는 하이레벨의 시작시점이 서로 동일하고 하이레벨의 종료시점이 서로 동일한 신호인 것을 특징으로 하는 인셀 터치 액정표시장치.

청구항 6

제 3 항에 있어서,

상기 제(n+1) 및 제(n+3)스테이지는 각각 출력단에 위치하는 풀업 트랜지스터를 포함하고,

상기 제1 및 제2보상신호는 각각 상기 제(n+1) 및 제(n+3)스테이지의 상기 풀업 트랜지스터의 게이트 전극에 인가되는 인셀 터치 액정표시장치.

청구항 7

제 1 항에 있어서,

상기 액정패널은, 상기 제2표시구간 이후의 제3 내지 제m표시구간 동안 각각 화상이 표시되는 제3 내지 제m표시영역을 더 포함하고,

상기 보상신호는, 상기 제2 내지 제m표시영역 각각의 상단에 대응되는 상기 다수의 스테이지 중 2(m-1)개에 인가되는 펄스형태의 2(m-1)개의 신호인 인셀 터치 액정표시장치.

청구항 8

제 3 항에 있어서,

상기 제1 내지 제(2n)스테이지에는 미리 정해진 주기의 제1 내지 제4클락신호가 인가되고,

상기 제1보상신호는 상기 제1터치구간의 시작시점에 하이레벨이 시작되고 상기 제1터치구간과 동일한 폭을 갖는 펄스형태의 신호이고,

상기 제2보상신호는 상기 제1터치구간의 시작시점에 하이레벨이 시작되고 상기 제1터치구간과 상기 주기의 1/4의 합과 동일한 폭을 갖는 펄스형태의 신호인 인셀 터치 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 인셀 터치 액정표시장치에 관한 것으로, 특히 가로뒀(dim)이 개선된 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 디스플레이(display)소자

로 각광받고 있다.

- [0003] 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on), 오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목 받고 있다.
- [0004] 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두 기판 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.
- [0005] 하지만 전술한 구성을 갖는 액정표시장치는 시야각 특성이 우수하지 못하므로 근래 들어서는 동일한 어레이 기판에 공통전극과 화소전극이 배치되어 수평전계에 의해 액정분자를 구동하는 횡전계형 또는 프린지 전계에 의해 구동되는 프린지 필드 스위칭 모드 액정표시장치가 제안되었다.
- [0006] 그리고, 이러한 횡전계형 및 프린지 필드 스위칭 모드 액정표시장치는 TV, 프로젝터, 휴대폰, PDA 등 다양한 응용제품에 이용되고 있으며, 이러한 응용제품들은 최근에 화면을 터치하여 동작할 수 있도록 터치 기능이 기본적으로 장착되고 있는 실정이다. 이렇게 터치 기능이 구비된 액정표시장치를 통상 터치센서 인셀 터치 액정표시장치라 칭하고 있다.
- [0007] 터치센서 인셀 터치 액정표시장치용 어레이 기판에는 터치 센싱 기능 수행을 위해 전술 바와 같은 액정표시장치의 일반적인 구성 요소 일례로 게이트 및 데이터 배선 이외에 추가적으로 사용자의 터치 시 이를 감지하는 다수의 터치 블록과 이와 연결된 센싱 배선이 추가되어 구성된다.
- [0008] 이하 도면을 참조하여 인셀 터치 액정표시장치를 설명한다.
- [0009] 도 1은 종래의 인셀 터치 액정표시장치를 개략적으로 도시한 평면도이다.
- [0010] 도시한 바와 같이 종래의 인셀 터치 액정표시장치는, 액정표시장치의 액정패널(10)은 내부에 화상이 표시되는 표시영역(AA)과 표시영역(AA)을 둘러싸는 비표시영역(NAA)으로 구성된다.
- [0011] 도시하지 않았지만 표시영역(AA)에는 액정층이 위치하고, 액정층을 사이에 두고 화소전극과, 공통전극이 형성된다.
- [0012] 표시영역(AA)에는 서로 교차하며 화소영역을 정의하는 게이트 배선 및 데이터 배선과, 터치센싱을 위한 센싱배선이 구성되고, 각각의 화소에는 박막트랜지스터가 형성되어 화소전극과 전기적으로 연결된다.
- [0013] 그리고, 게이트 배선으로 박막트랜지스터의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역의 화소전극에 데이터배선의 화상신호가 전달되면 공통전극과 화소전극 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.
- [0014] 이때, 표시영역(AA)은 제1 표시영역(AA1)과 제2 표시영역(AA2)로 나뉘는데, 제1 표시구간 동안 게이트 배선과 데이터 배선에 박막트랜지스터의 온/오프(on/off)신호 및 화상신호가 제1 표시영역(AA1)에 순차적으로 인가되고, 이후 제1 터치 구간 동안 센싱배선으로 터치 센싱을 하고, 이후 제2 표시구간 동안 게이트 배선과 데이터 배선에 박막트랜지스터(Tr)의 온/오프(on/off)신호 및 화상신호가 제2 표시영역(AA2)에 인가되고, 이후 제2 터치 구간 동안 센싱배선으로 터치 센싱을 하여 화상이 표시됨과 동시에 터치센서를 구동한다.
- [0015] 이하, 구동 타이밍을 도면을 참조하여 설명한다.
- [0016] 도 2는 종래의 인셀 터치 액정표시장치의 1 프레임 동안의 화상표시 타이밍과, 터치 센싱 타이밍을 도시한 도면이다.
- [0017] 도시한 바와 같이, 종래의 인셀 터치 액정표시장치의 1 프레임은, 제1 표시영역(도 1의 AA1)에 스캔신호와 영상신호가 순차적으로 인가되어 제1 표시영역(도 1의 AA1)에 화상이 표시되는 제1 표시구간과, 터치 배선에 터치 센싱 신호가 인가되어 터치 센싱을 하는 제1 터치 구간과, 제2 표시영역(도 1의 AA2)에 스캔신호와 영상신호가 순차적으로 인가되어 제2 표시영역(도 1의 AA1)에 화상이 표시되는 제2 표시구간과, 터치 배선에 터치 센싱 신호가 인가되어 터치 센싱을 하는 제2 터치 구간으로 구성된다.
- [0018] 즉, 1프레임 중 제1 표시구간 동안에는 제1 표시영역(도 1의 AA1)에 화상이 표시되고, 제1 터치 구간 동안에는 터치 센싱을 하고, 제2 표시구간 동안에는 제2 표시영역(도 1의 AA2)에 화상이 표시되고, 제2 터치 구간 동안에는 터치 센싱을 한다.

- [0019] 이에 따라 1 프레임 동안 터치 센싱이 2번 일어나게 되고, 터치 센싱 품질이 향상된다.
- [0020] 하지만, 제2 표시구간 동안 화상이 표시되는 제2 표시영역(AA2)의 처음 몇 개의 수평 라인이 어둡게 표시되는 가로뒸 현상이 발생한다.
- [0021] 이하 도 3, 도 4 및 도 5를 참조하여 가로뒸 현상이 발생하는 것을 설명한다.
- [0022] 도 3은 종래의 인셀 터치 액정표시장치의 게이트 구동부 및 게이트 신호의 타이밍을 도시한 도면이고, 도 4는 종래의 인셀 터치 액정표시장치의 게이트 구동부의 스테이지 출력부의 회로도를 개략적으로 도시한 도면이고, 도 5는 종래의 인셀 터치 액정표시장치의 스테이지 출력부의 트랜지스터 노드의 전압을 도시한 도면이다.
- [0023] 도시한 바와 같이, 종래의 인셀 터치 액정표시장치의 게이트 구동부는, 시작신호(Vst)와 다수의 클락신호(CLK1 내지 CLK4)가 인가되는 다수의 스테이지(GD1 내지 GD2n) 및 더미스테이지(GDd)을 포함한다.
- [0024] 이때, 제1 스테이지(GD1)에는 시작신호(Vst)와 제1 클락신호(CLK1)가 인가되고 제1 스테이지(GD1)의 제1 출력전압(Vout1)과 제3 클락신호(CLK3)가 제5 스테이지(미도시)에 인가된다.
- [0025] 그리고, 제3 스테이지(GD3)에는 제2 클락신호(CLK2)가 인가되고, 제3 스테이지(GD3)의 제3 출력전압(Vout3)과 제4 클락신호(CLK4)는 제7 스테이지(미도시)로 인가된다. 도시하지 않았지만, 짝수번째의 스테이지들도 전술한 방법과 동일하게 연결된다.
- [0026] 한편, 제n-3 스테이지(GDn-3)의 제n-3 출력전압(Vout n-3)과 제1 클락신호(CLK1)는 제n+1 스테이지(GDn+1)로 인가된다.
- [0027] 그리고, 제n-1 스테이지(GDn-1)의 출력전압 제n-1 출력전압(Vout n-1)과 제2 클락신호(CLK2)는 제n+3 스테이지(GDn+3)로 인가된다.
- [0028] 이때, 제1 내지 제n 스테이지(GD1 내지 GDn)는 제1 표시영역(도 1의 AA1)에 대응되고, 제n+1 내지 제2n 스테이지(GDn+1 내지 GD2n)는 제2 표시영역(도 1의 AA2)에 대응된다.
- [0029] 그리고, 제n 스테이지(미도시)는 제1 표시영역(도 1의 AA1)의 마지막 스테이지이고, 제n+1 스테이지(GDn+1)는 제2 표시영역(도 1의 AA2)의 첫번째 스테이지이다.
- [0030] 그리고, 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3) 각각의 출력전압(Vout n+1, Vout n+3)은 각각 제n+5 스테이지(미도시) 및 제n+7 스테이지(미도시)에 인가된다.
- [0031] 전술한 과정을 거친 출력전압은 제2n-3 스테이지(GD2n-3)와 제2n-1 스테이지(GD2n-1)에 인가되는데, 제2n-3 출력전압(Vout 2n-3)과 제2 클락신호(CLK2)는 더미 스테이지(GDd)에 인가된다.
- [0032] 따라서, 제1 내지 제n 스테이지(GD1 내지 GDn)는 제1 표시구간 동안 제1 표시영역(도 1의 AA1)의 게이트 배선에 순차적으로 하이(high) 신호를 인가하고, 제n+1 스테이지 내지 제2n 스테이지(GDn+1 내지 GD2n)는 제2 표시구간 동안 제2 표시영역(도 1의 AA2)의 게이트 배선에 순차적으로 하이(high) 신호를 인가한다.
- [0033] 이때, 제1 및 제2 표시구간 사이의 제1 터치구간 동안에는 터치 센싱 신호인가를 위하여 제1 내지 제2n 스테이지(GD1 내지 GD2n)는 제1 및 제2 표시영역의 게이트 배선에 로우(low)신호를 인가한다.
- [0034] 제1 터치구간에서는 제1 내지 제2n 스테이지(GD1 내지 GD2n)로 부터는 루우신호가 출력되고 이전 스테이지 출력신호를 입력받은 다음 스테이지로 로우신호가 입력된다.
- [0035] 도 4 및 도 5를 참조하면, 제1 내지 제2n 스테이지(GD1 내지 GD2n)는 내부에 스테이지 내부의 신호전압과 클락 신호가 입력되는 1개의 트랜지스터로 구성되는 풀업(pull-up) 트랜지스터(T1)와, 공통전압(Vss)이 인가되는 2개의 트랜지스터로 구성되는 풀다운(pull-down) 트랜지스터(T2)와, 그 사이에서 출력전압(Vout)이 출력되는 출력단을 포함한다.
- [0036] 이때, 풀업 트랜지스터(T1)의 신호전압이 인가되는 게이트를 Q 노드라 한다. 그리고, 제n+1 스테이지(GDn+1)의 Q 노드를 Q(GDn+1)이라 하고 제n-3 스테이지(GDn-3+1)의 Q 노드를 Q(GD-3)이라 한다.
- [0037] 한편, 제1 터치 구간 동안 제n-1 스테이지(GDn-1) 및 제n-3 스테이지(GDn-3)의 출력(Vout n-1, Vout n-3)이 로우 신호로 출력된다.
- [0038] 이때, 제n-1 스테이지(GDn-1) 및 제n-3 스테이지(GDn-3)의 출력은 각각 제n+1 스테이지(GDn+1) 및 제n+3 스테

이지(GDn+3)의 Q 노드로 인가되어 선충전(pre-charging) 역할을 한다.

- [0039] 하지만, 제n-1 스테이지(GDn-1) 및 제n-3 스테이지(GDn-3)에서 로우 신호로 출력되므로 선충전이 안되고 방전되어 제n-1 스테이지(GDn-1) 및 제n-3 스테이지(GDn-3)의 출력은 정상보다 작은 값을 갖는다.
- [0040] 그리고, 제1 터치 구간 동안 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3) 각각의 출력단의 풀업 트랜지스터(T1)에는 로우신호가 인가되어 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3)는 공통전압(Vss)를 출력한다.
- [0041] 이때, 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3) 각각의 출력단의 Q 노드에 충전된 신호전압이 방전된다.
- [0042] 따라서, 각각의 Q 노드에서 방전된 만큼 신호전압에 손실이 발생하여 제2 표시영역(AA2)에 화상이 표시될 때 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3)에서 화소 박막트랜지스터(미도시)에 인가되는 게이트 신호(V_G)가 낮아지고, 그에 따라 화소 박막트랜지스터(미도시)에 인가되는 구동 전류가 작아서 화소가 충분히 충전되지 않는다.
- [0043] 즉, 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3)의 각각의 출력단에 연결된 화소가 다른 화소에 비해 휘도가 낮게 표시되거나 검게 표시되는 가로딤현상이 발생한다.

발명의 내용

해결하려는 과제

- [0044] 본 발명은, 상기한 문제점을 해결하기 위하여 제시된 것으로, 가로딤현상이 없는 인셀 터치 액정표시장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0045] 상기의 목적을 달성하기 위하여, 본 발명은, 제1 표시구간 동안 화상이 표시되는 제1 표시영역과, 상기 제1 터치 구간 이후의 제2 표시구간 동안 화상이 표시되는 제2 표시영역을 포함하는 액정패널과; 상기 액정패널에 게이트 신호 및 데이터 신호를 각각 공급하는 게이트 구동부 및 데이터 구동부와; 상기 제1 및 제2표시구간 사이의 제1터치구간 동안 상기 게이트 구동부에 보상신호를 인가하는 보상신호 생성부와; 외부로부터 영상신호와 제어신호를 입력 받아 상기 보상신호 생성부와, 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러를 포함하는 인셀 터치 액정표시장치를 제공한다.
- [0046] 이때, 상기 보상신호는 1개 이상의 신호이다.
- [0047] 그리고, 상기 게이트 구동부는 제1 내지 제(2n)스테이지를 포함하고, 상기 보상신호는 상기 제(n+1) 및 제(n+3)스테이지에 각각 인가되는 제1 및 제2보상신호를 포함한다.
- [0048] 이때, 상기 제1 내지 제(2n)스테이지에는 미리 정해진 주기의 제1 내지 제4 클락신호가 인가되고, 상기 제1보상신호는 상기 제1터치구간의 종료시점으로부터 상기 주기의 1/2 전에 하이레벨이 시작되고 상기 주기의 1/2의 폭을 갖는 펄스형태의 신호이고, 상기 제2보상신호는 상기 제1터치구간의 종료시점으로부터 상기 주기의 1/4 전에 하이레벨이 시작되고 상기 주기의 1/2의 폭을 갖는 펄스형태의 신호이다.
- [0049] 그리고, 상기 제1 및 제2보상신호는 동일한 신호인 것을 특징으로 한다.
- [0050] 그리고, 상기 제(n+1) 및 제(n+3)스테이지는 각각 출력단에 위치하는 풀업 트랜지스터를 포함하고, 상기 보상신호는 상기 풀업 트랜지스터의 게이트 전극에 인가된다.
- [0051] 그리고, 상기 액정패널은, 상기 제2표시구간 이후의 제3 내지 제m표시구간 동안 각각 화상이 표시되는 제3 내지 제m표시영역을 더 포함하고, 상기 보상신호는, 상기 제2 내지 제m표시영역의 상단에 대응되는 2(m-1)개의 신호이다.

발명의 효과

- [0052] 본 발명에서는, 보상 신호를 스테이지에 인가함에 따라 터치 센싱 프레임에서 방전되는 전압을 보상함으로써 가로딩현상을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

- [0053] 도 1은 종래의 인셀 터치 액정표시장치를 개략적으로 도시한 평면도이다.
- 도 2는 종래의 인셀 터치 액정표시장치의 1 프레임 동안의 화상표시 타이밍과, 터치 센싱 타이밍을 도시한 도면이다.
- 도 3은 종래의 인셀 터치 액정표시장치의 게이트 구동부 및 게이트 신호의 타이밍을 도시한 도면이다.
- 도 4는 종래의 인셀 터치 액정표시장치의 게이트 구동부의 스테이지 출력부의 회로도를 개략적으로 도시한 도면이다.
- 도 5는 종래의 인셀 터치 액정표시장치의 스테이지 출력부의 트랜지스터 노드의 전압을 도시한 도면이다.
- 도 6은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치를 개략적으로 도시한 도면이다.
- 도 7은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부의 타이밍을 도시한 도면이다.
- 도 8은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치의 스테이지의 충전상태를 나타낸 도면이다.
- 도 9는 본 발명의 제2 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부의 타이밍을 도시한 도면이다.
- 도 10은 본 발명의 제3 실시예에 따른 인셀 터치 액정표시장치의 표시영역을 4개로 분할한 것을 도시한 도면이다.
- 도 11은 본 발명의 제4 실시예에 따른 인셀 터치 액정표시장치의 표시영역을 8개로 분할한 것을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0054] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.
- [0055] 도 6은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치를 개략적으로 도시한 도면이다.
- [0056] 도시한 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 영상을 표시하는 액정패널(210)과 액정패널(210)의 소자들을 동작시키기 위한 신호를 생성, 공급하는 구동부(200)를 포함한다.
- [0057] 이때, 액정패널(210)은 내부에 서로 교차하여 화소 영역을 정의하는 다수의 게이트 배선(GL)과 데이터 배선(DL)과, 터치센싱을 위한 센싱배선(미도시)을 포함한다.
- [0058] 도시하지 않았지만, 각 화소 영역에는 게이트 배선(GL) 및 데이터 배선(DL)과 연결된 박막트랜지스터, 그리고 박막트랜지스터와 연결된 액정 커패시터 및 스토리지 커패시터가 위치한다.
- [0059] 그리고, 구동부(200)는, 타이밍 컨트롤러(timing controller : 220)와 보상 신호 생성부(230), 게이트 구동부(gate driver : 240) 및 데이터 구동부(data driver : 260)를 포함한다.
- [0060] 타이밍 컨트롤러(220)는 외부 시스템(도시하지 않음)으로부터 영상신호(RGB data)와 제어신호를 입력 받아, 영상신호(RGB data)를 재배치한다. 또한, 타이밍 컨트롤러(220)는 게이트 구동부(240)와 데이터 구동부(260)의 구동에 필요한 게이트 제어신호 및 데이터 제어신호를 생성하여, 게이트 구동부(240)에 게이트 제어신호를 공급하고, 데이터 구동부(260)에 데이터 제어신호 및 재배치된 영상신호(RGB data)를 공급한다.
- [0061] 게이트 구동부(240)는 타이밍 컨트롤러(220)로부터 박막트랜지스터의 온/오프를 결정하는 게이트 제어신호에 따라, 액정패널(210)의 게이트 배선(GL)에 게이트 신호(V_g)를 공급하며, 데이터 구동부(260)는 타이밍 컨트롤러(220)로부터의 데이터 제어신호와 화상신호(RGB data)에 따라, 액정패널(100)의 데이터 배선(14)에 데이터 신호(RGB data)를 공급한다.

- [0062] 따라서, 게이트 신호(V_G)와 데이터 신호(RGB data)에 의해, 액정패널(210)은 화상을 표시하게 된다.
- [0063] 이때, 액정패널(210)은 내부에 화상이 표시되는 표시영역(AA)을 포함한다. 그리고, 표시영역(AA)은 제1 표시영역(AA1)과 제2 표시영역(AA2)으로 나뉜다.
- [0064] 그리고, 화상이 표시되는 1 프레임 중 제1 표시구간 동안에는 제1 표시영역(AA1)에 화상이 표시되고, 제1 터치구간 동안에는 터치 센싱을 하고, 제2 표시구간 동안에는 제2 표시영역(AA2)에 화상이 표시되고, 제2 터치구간 동안에는 터치 센싱을 한다.
- [0065] 이때, 제1 터치구간 종료 후 제2 표시구간이 시작될 때 보상 신호 생성부(230)는 게이트 구동부(240)에 보상 신호를 공급하여 게이트 구동부(240) 내부의 스테이지(미도시)에서 방전에 의한 전압강하를 보상한다.
- [0066] 이에 따라 1 프레임 동안 터치 센싱이 2번 일어나게 되고, 터치 센싱 품질이 향상되며, 가로뒸 현상을 방지할 수 있다.
- [0067] 이하 도면을 참조하여 본 발명의 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부(240)가 동작하는 것을 설명한다.
- [0068] 도 7은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부의 타이밍을 도시한 도면이다.
- [0069] 도시한 바와 같이, 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부는, 쉬프트 레지스터를 포함할 수 있고, 쉬프트 레지스터는 외부에서 인가되는 시작신호(V_{st}) 및 다수의 클락신호(CLK1 내지 CLK4)와, 시작신호(V_{st})와 다수의 클락신호(CLK1 내지 CLK4)가 인가되는 다수의 스테이지(GD1 내지 GD2n) 및 더미 스테이지(GDd)를 포함한다.
- [0070] 이때, 제1 스테이지(GD1)에는 시작신호(V_{st})와 제1 클락신호(CLK1)가 인가되고 제1 스테이지(GD1)의 제1 출력전압(V_{out1})과 제3 클락신호(CLK3)가 제5 스테이지(미도시)에 인가된다.
- [0071] 그리고, 제3 스테이지(GD3)에는 제2 클락신호(CLK2)가 인가되고, 제3 스테이지(GD3)의 제3 출력전압(V_{out3})과 제4 클락신호(CLK4)는 제7 스테이지(미도시)로 인가된다. 도시하지 않았지만, 짝수번째의 스테이지들도 전술한 방법과 동일하게 연결된다.
- [0072] 한편, 제n-3 스테이지(GDn-3)의 제n-3 출력전압($V_{out\ n-3}$)과 제1 클락신호(CLK1)는 제n+1 스테이지(GDn+1)로 인가된다.
- [0073] 그리고, 제n-1 스테이지(GDn-1)의 출력전압 제n-1 출력전압($V_{out\ n-1}$)과 제2 클락신호(CLK2)는 제n+3 스테이지(GDn+3)로 인가된다.
- [0074] 이때, 제1 내지 제n 스테이지(GD1 내지 GDn)는 제1 표시영역(도 1의 AA1)에 대응되고, 제n+1 내지 제2n 스테이지(GDn+1 내지 GD2n)는 제2 표시영역(도 1의 AA2)에 대응된다.
- [0075] 그리고, 제n 스테이지(미도시)는 제1 표시영역(도 1의 AA1)의 마지막 스테이지이고, 제n+1 스테이지(GDn+1)는 제2 표시영역(도 1의 AA2)의 첫번째 스테이지이다.
- [0076] 그리고, 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3) 각각의 출력전압($V_{out\ n+1}$, $V_{out\ n+3}$)은 각각 제n+5 스테이지(미도시) 및 제n+7 스테이지(미도시)에 인가된다.
- [0077] 전술한 과정을 거친 출력전압은 제2n-3 스테이지(GD2n-3)와 제2n-1 스테이지(GD2n-1)에 인가되는데, 제2n-3 출력전압($V_{out\ 2n-3}$)과 제2 클락신호(CLK2)는 더미 스테이지(GDd)에 인가된다.
- [0078] 따라서, 제1 스테이지 내지 제n 스테이지(GD1 내지 GDn)는 제1 표시구간 동안 제1 표시영역(도 1의 AA1)의 게이트 배선에 순차적으로 하이(high) 신호를 인가하고, 제n+1 스테이지 내지 제2n 스테이지(GDn+1 내지 GD2n)는 제2 표시구간 동안 제2 표시영역(도 1의 AA2)의 게이트 배선에 순차적으로 하이(high) 신호를 인가한다.
- [0079] 이때, 제1 및 제2 표시구간 사이의 제1 터치구간 동안에는 터치 센싱 신호인가를 위하여 제1 내지 제2n 스테이지(GD1 내지 GD2n)는 제1 및 제2 표시영역의 게이트 배선에 로우(low)신호를 인가한다.
- [0080] 그리고, 터치 센싱 신호가 인가되는 동안 보상 신호 생성부(도 6의 230)가 공급하는 제1 및 제2 보상 신호(PS1 및 PS2)는 각각 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3)에 인가된다.
- [0081] 좀 더 상세하게 설명하면, 제n+1 스테이지(GDn+1) 및 제n+3 스테이지(GDn+3) 각각은 내부에 스테이지 내부의 신

호전압과 클락신호가 입력되는 1개의 트랜지스터로 구성되는 풀업(pull-up) 트랜지스터와, 공통전압이 인가되는 2개의 트랜지스터로 구성되는 풀다운(pull-down) 트랜지스터와, 그 사이에서 출력전압이 출력되는 출력단을 포함하는데, 풀업 트랜지스터의 게이트 전극(이하 Q 노드라 함)에 인가된다.

- [0082] 따라서, 터치 센싱 신호가 인가되는 동안 제2 표시영역(도 6의 AA2)이 화상을 표시하는 제2 표시구간이 시작되는 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)의 방전을 보상할 수 있다.
- [0083] 이하 도면을 참조하여 제1 및 제2 보상신호(PS1 및 PS2)가 인가되는 타이밍을 설명한다.
- [0084] 도 8은 본 발명의 제1 실시예에 따른 인셀 터치 액정표시장치의 스테이지의 충전상태를 나타낸 도면이다.
- [0085] 도시한 바와 같이, 터치 센싱 신호가 인가되는 동안 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)는 각각 제1 및 제2 보상 신호(PS1 및 PS2)로 인해 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$) 각각의 출력단의 Q 노드에서 방전이 보상되어 터치센싱 신호가 인가되기 전 신호 전압을 유지한다.
- [0086] 이때, 제1 및 제2 보상 신호(PS1 및 PS2)는 제1 터치 구간에서 인가된다.
- [0087] 한편, 클락신호(CKL)의 1 주기를 8등분한 값이 1H라 하면, 예를 들어 터치 센싱을 하는 제1 터치 구간이 종료되기 4H전 제1 보상신호(PS1)를 제 $n+1$ 스테이지(GD $n+1$)에 인가하고, 제1 터치 구간이 종료되기 2H전 제2 보상신호(PS2)를 제 $n+3$ 스테이지(GD $n+3$)에 인가하여, 제1 터치 구간 동안 방전된 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)의 Q 노드를 충전할 수 있다. 이때, 제1 보상 신호(PS1)는 제1 터치 구간이 종료되는 시점과 동일한 시간까지 인가되며, 제2 보상신호는 제1 터치구간 종료 2H후까지 인가될 수 있다.
- [0088] 이와 같이, 제1 및 제2 보상신호(PS1 및 PS2)는 제1 터치 구간에서 인가되고, 해당 게이트 신호가 출력될 때까지 4H 동안 유지하는 것이 바람직하다.
- [0089] 도시하지 않았지만, 본 발명의 다른 실시예에서는 제1 터치 구간이 시작되는 시점과 동일한 시간에 제1 및 제2 보상신호(PS1 및 PS2)를 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)에 인가하여 각각의 Q 노드의 방전을 보상할 수 있으며, 예를 들어 제1 보상신호(PS1)는 제1 터치 구간이 시작되는 시점부터 제1 터치 구간 종료 4H전에 인가될 수 있으며, 적어도 4H 동안 유지될 수 있다. 그리고, 제2 보상신호(PS2)는 제1 터치 구간이 시작되는 시점부터 제1 터치 구간 종료 2H전에 인가될 수 있으며, 적어도 4H 동안 유지될 수 있다. 한편, 제1 실시예에서는 제1 및 제2 보상신호(PS1 및 PS2)를 이용하는 것을 예로 들어서 설명하였으나, 다른 실시예에서는 표시영역을 분할하는 개수에 따라 다수의 보상신호를 인가할 수 있다.
- [0090] 이하 도면을 참조하여 다른 실시예를 설명한다.
- [0091] 도 9는 본 발명의 제2 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부의 타이밍을 도시한 도면이다.
- [0092] 이때, 제1 실시예와 동일한 구성에 대하여 설명을 생략할 수 있다.
- [0093] 도시한 바와 같이, 본 발명의 제2 실시예에 따른 인셀 터치 액정표시장치의 게이트 구동부는, 쉬프트 레지스터를 포함할 수 있고, 쉬프트 레지스터는 외부에서 인가되는 시작신호(Vst) 및 다수의 클락신호(CLK1 내지 CLK4)와, 시작신호(Vst)와 다수의 클락신호(CLK1 내지 CLK4)가 인가되는 다수의 스테이지(GD1 내지 GD2n) 및 더미 스테이지(GDd)를 포함한다.
- [0094] 이때, 제1 내지 제 n 스테이지(GD1 내지 GD n)는 제1 표시영역(도 1의 AA1)에 대응되고, 제 $n+1$ 내지 제 $2n$ 스테이지(GD $n+1$ 내지 GD $2n$)는 제2 표시영역(도 1의 AA2)에 대응된다.
- [0095] 이때, 제1 및 제2 표시구간 사이의 제1 터치구간 동안에는 터치 센싱 신호인가를 위하여 제1 내지 제 $2n$ 스테이지(GD1 내지 GD $2n$)는 제1 및 제2 표시영역의 게이트 배선에 로우(low)신호를 인가한다.
- [0096] 그리고, 터치 센싱 신호가 인가되는 동안 보상 신호 생성부(도 6의 230)가 공급하는 보상 신호(PS)는 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)에 인가된다.
- [0097] 이때, 보상 신호(PS)는 제1 터치 구간이 종료되는 시점과 동일한 시간까지 인가된다.
- [0098] 좀 더 상세하게 설명하면, 클락신호(CKL)의 1 주기를 8등분한 값이 1H라 정의하면, 예를 들어 터치 센싱을 하는 제1 터치 구간이 종료되기 4H전 보상신호(PS1)를 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)에 인가하여, 제1 터치 구간 동안 방전된 제 $n+1$ 스테이지(GD $n+1$) 및 제 $n+3$ 스테이지(GD $n+3$)의 Q 노드를 충전할 수 있다. 이때, 제1 보상 신호(PS1)는 제1 터치 구간이 종료되는 시점과 동일한 시간까지 인가될 수 있다.

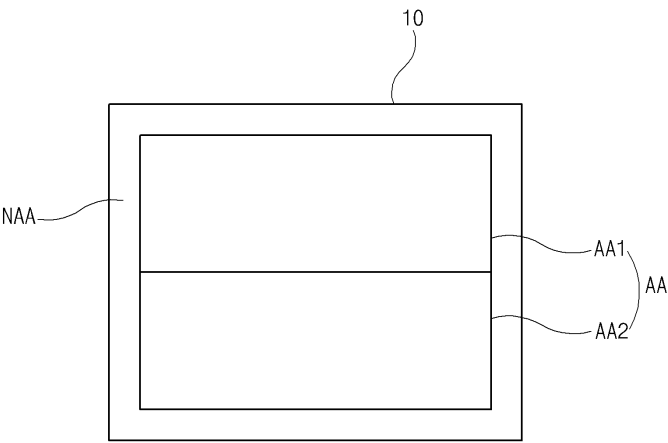
- [0099] 한편, 터치품질 향상을 위해 1 프레임동안 다수개로 분할된 표시영역 각각에 화상을 순차적으로 표시하고 영상 표시 사이에 터치 센싱을 할 경우, 분할 개수에 대응되는 다수의 보상신호를 이용하여 딥과 같은 불량을 방지할 수 있다.
- [0100] 이하 도면을 참조하여 표시영역(도 6의 AA)을 다수개로 분할하여 터치센싱 하는 것을 설명한다.
- [0101] 도 10은 본 발명의 제3 실시예에 따른 인셀 터치 액정표시장치의 표시영역을 4개로 분할한 것을 도시한 도면이고, 도 11은 본 발명의 제4 실시예에 따른 인셀 터치 액정표시장치의 표시영역을 8개로 분할한 것을 도시한 도면이다.
- [0102] 도 10에 도시한 바와 같이, 본 발명의 제3 실시예에 따른 인셀 터치 액정표시장치의 액정패널(310) 내부의 표시영역을 4개로 분할하면, 화상이 표시되는 1 프레임 중 제1 표시구간 동안에는 제1 표시영역(AA1)에 화상이 표시되고, 제1 터치 구간 동안에는 터치 센싱을 하고, 제2 표시구간 동안에는 제2 표시영역(AA2)에 화상이 표시되고, 제2 터치 구간 동안에는 터치 센싱을 하고, 제3 표시구간 동안에는 제3 표시영역(AA3)에 화상이 표시되고, 제3 터치 구간 동안에는 터치 센싱을 하고, 제4 표시구간 동안에는 제4 표시영역(AA4)에 화상이 표시되고, 제4 터치 구간 동안에는 터치 센싱을 한다.
- [0103] 이때, 제1 터치 구간, 제2 터치 구간, 제3 터치 구간 각각이 종료 될 때까지 보상 신호 생성부(330)에서 게이트 구동부(340)에 보상 신호를 인가하여 게이트 구동부(340) 내부의 스테이지(미도시) 출력부에서 Q 노드의 방전을 보상한다.
- [0104] 즉, 제1 표시영역(AA1)과 제2 표시영역(AA2)의 경계와, 제2 표시영역(AA2)과 제3 표시영역(AA3)의 경계와, 제3 표시영역(AA3)과 제4 표시영역(AA4)의 경계 각각에서 2개의 보상신호를 이용하면, 4분할된 표시영역(AA1 내지 AA4)의 Q 노드 방전을 보상하기 위해 6개의 보상신호가 필요하다.
- [0105] 이와 같은 구성에 따라 1 프레임 동안 터치 센싱이 4번 일어나게 되고, 터치 센싱 품질이 향상되며, 가로딥 현상을 방지할 수 있다.
- [0106] 그리고, 도 11에 도시한 바와 같이 본 발명의 제4 실시예에 따른 인셀 터치 액정표시장치의 액정패널(410) 내부의 표시영역을 8개로 분할하면, 화상이 표시되는 1 프레임 중 제1 표시구간 동안에는 제1 표시영역(AA1)에 화상이 표시되고, 제1 터치 구간 동안에는 터치 센싱을 하고, 제2 표시구간 동안에는 제2 표시영역(AA2)에 화상이 표시되고, 제2 터치 구간 동안에는 터치 센싱을 하고, 제3 표시구간 동안에는 제3 표시영역(AA3)에 화상이 표시되고, 제3 터치 구간 동안에는 터치 센싱을 하고, 제4 표시구간 동안에는 제4 표시영역(AA4)에 화상이 표시되고, 제4 터치 구간 동안에는 터치 센싱을 하고, 제5 표시구간 동안에는 제5 표시영역(AA5)에 화상이 표시되고, 제5 터치 구간 동안에는 터치 센싱을 하고, 제6 표시구간 동안에는 제6 표시영역(AA6)에 화상이 표시되고, 제6 터치 구간 동안에는 터치 센싱을 하고, 제7 표시구간 동안에는 제7 표시영역(AA7)에 화상이 표시되고, 제7 터치 구간 동안에는 터치 센싱을 하고, 제8 표시구간 동안에는 제8 표시영역(AA8)에 화상이 표시되고, 제8 터치구간 동안에는 터치 센싱을 한다.
- [0107] 이때, 제1 터치 구간, 제2 터치 구간, 제3 터치 구간, 제4 터치 구간, 제5 터치 구간, 제6 터치 구간, 제7 터치 구간 각각이 종료 될 때까지 보상 신호 생성부(430)에서 게이트 구동부(440)에 보상 신호를 인가하여 게이트 구동부(440) 내부의 스테이지(미도시) 출력부에서 Q 노드의 방전을 보상한다.
- [0108] 즉, 제1 표시영역(AA1)과 제2 표시영역(AA2)의 경계와, 제2 표시영역(AA2)과 제3 표시영역(AA3)의 경계와, 제3 표시영역(AA3)과 제4 표시영역(AA4)의 경계와, 제4 표시영역(AA4)과 제5 표시영역(AA5)의 경계와, 제5 표시영역(AA5)과 제6 표시영역(AA6)의 경계와, 제6 표시영역(AA6)과 제7 표시영역(AA7)의 경계와, 제7 표시영역(AA7)과 제8 표시영역(AA8)의 경계 각각에서 2개의 보상신호를 이용하면, 8분할된 표시영역(AA1 내지 AA8)의 Q 노드 방전을 보상하기 위해 14개의 보상신호가 필요하다.
- [0109] 이에 따라 1 프레임 동안 터치 센싱이 8번 일어나게 되고, 터치 센싱 품질이 향상되며, 가로딥 현상을 방지할 수 있다.
- [0110] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

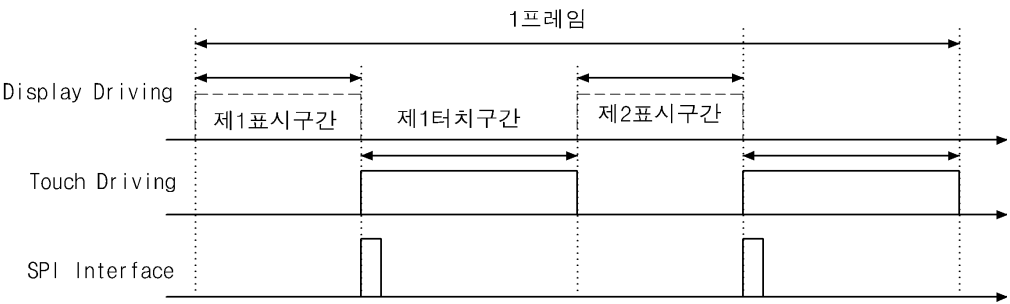
[0111]	100 : 액정패널	200 : 구동부
	220 : 타이밍 컨트롤러	230 : 보상 신호 생성부
	240 : 게이트 구동부	260 : 데이터 구동부
	AA1 : 제1 표시영역	AA2 : 제2 표시영역

도면

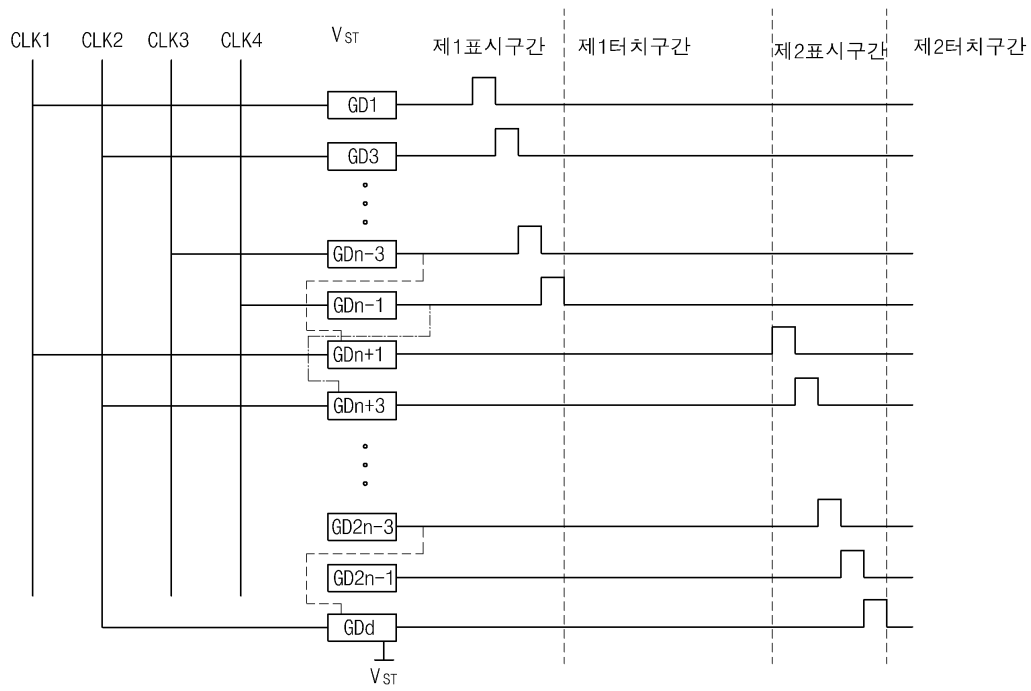
도면1



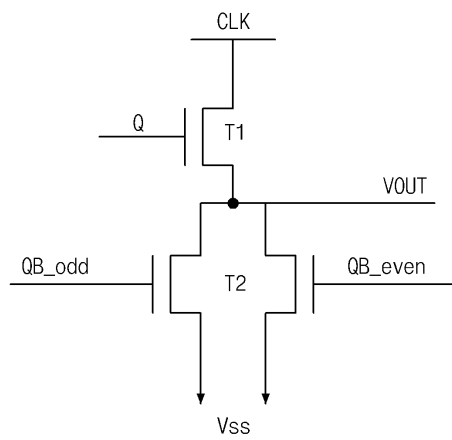
도면2



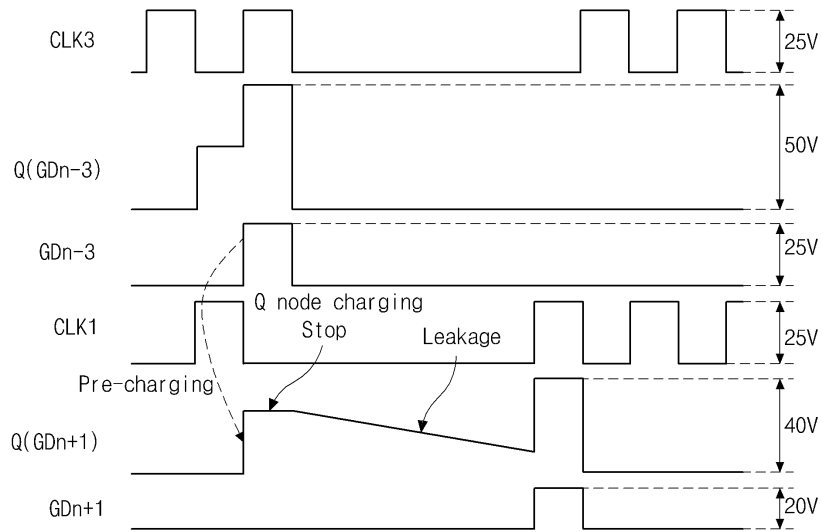
도면3



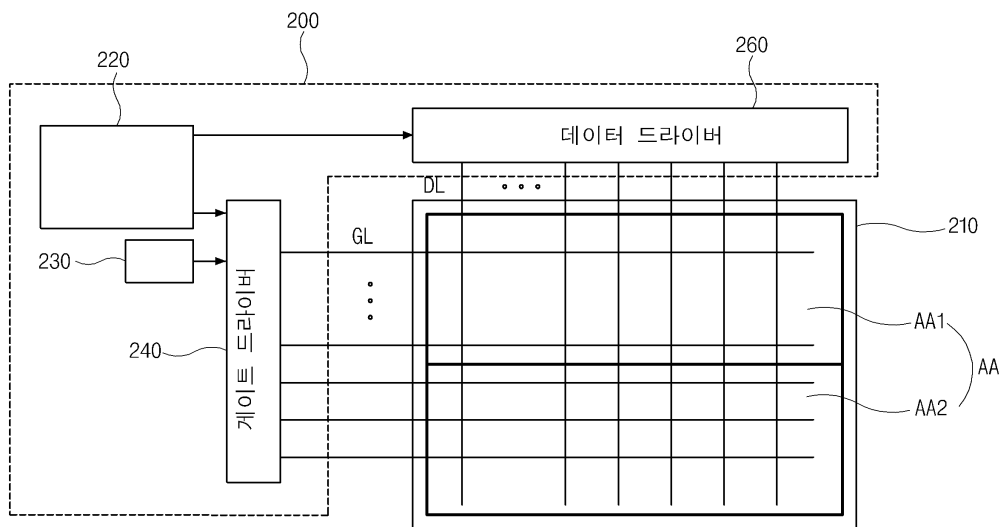
도면4



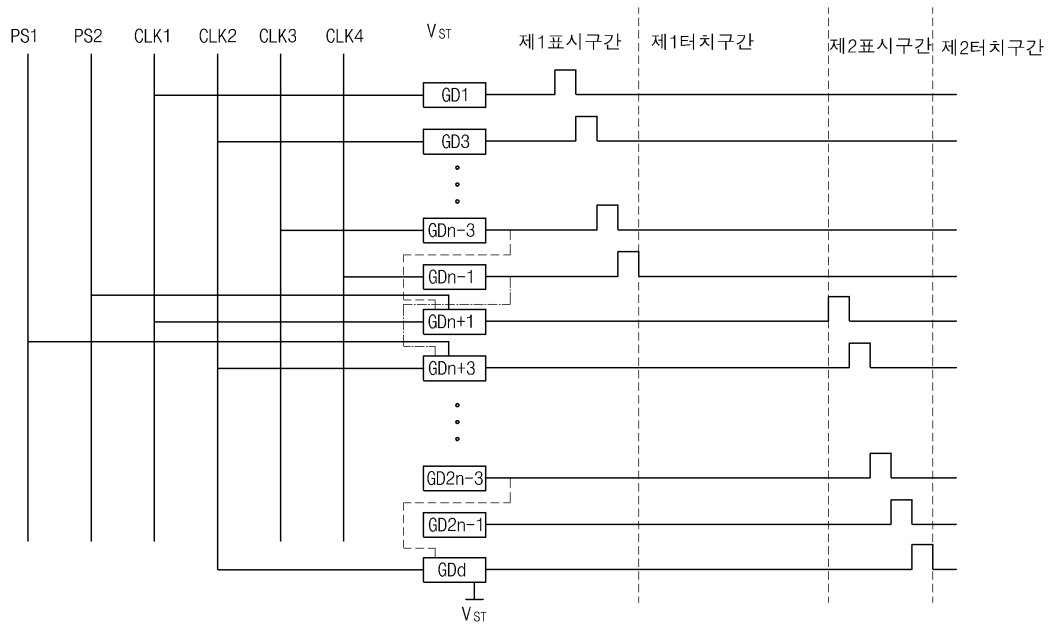
도면5



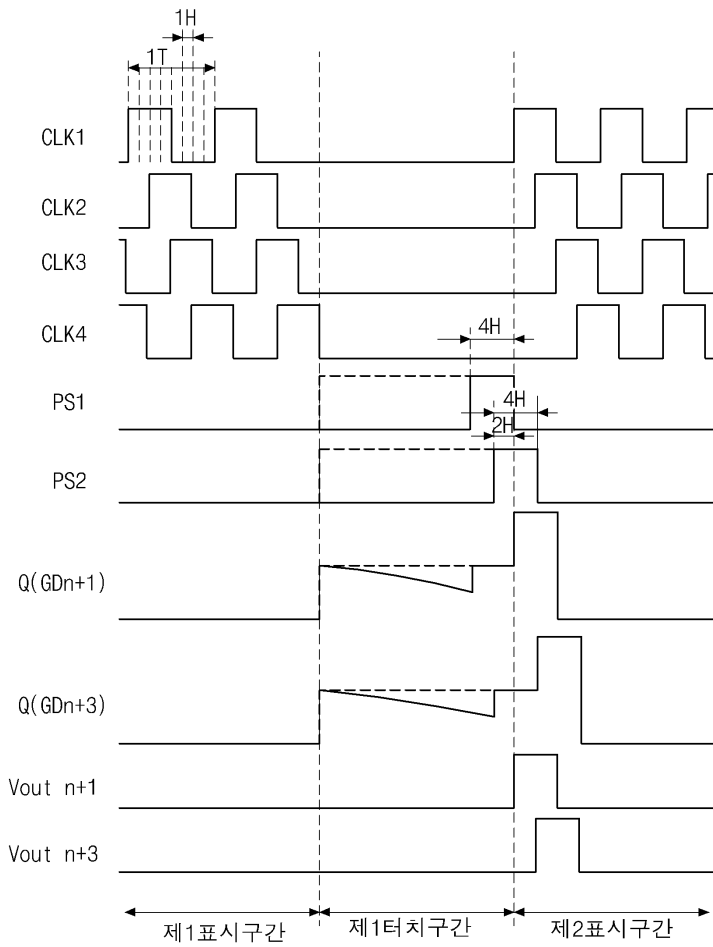
도면6



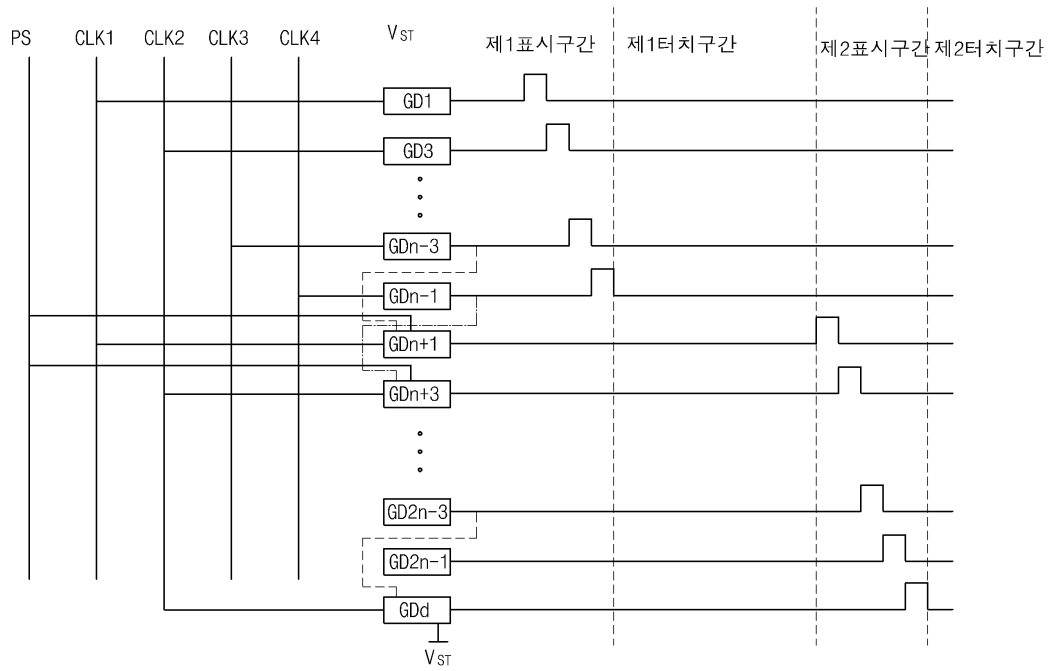
도면7



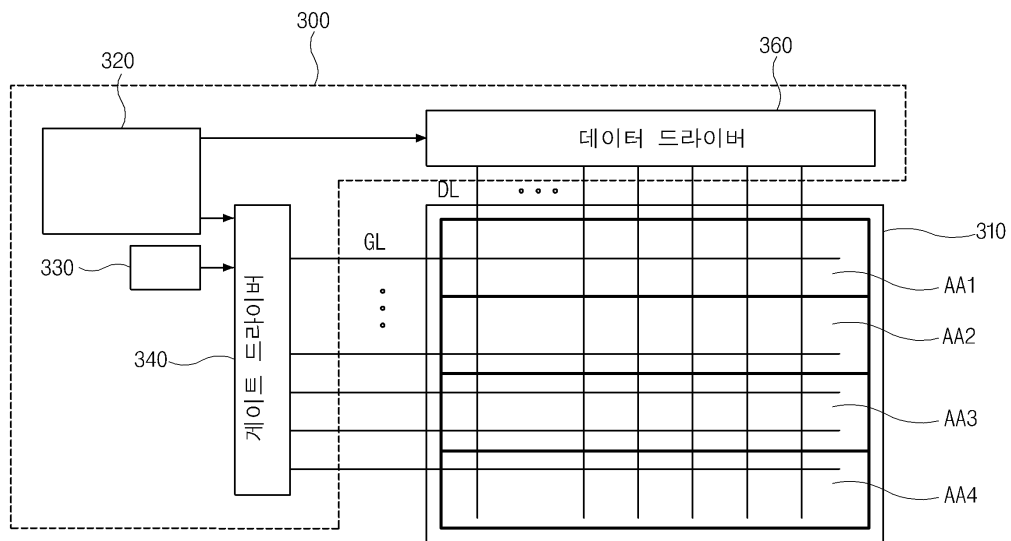
도면8



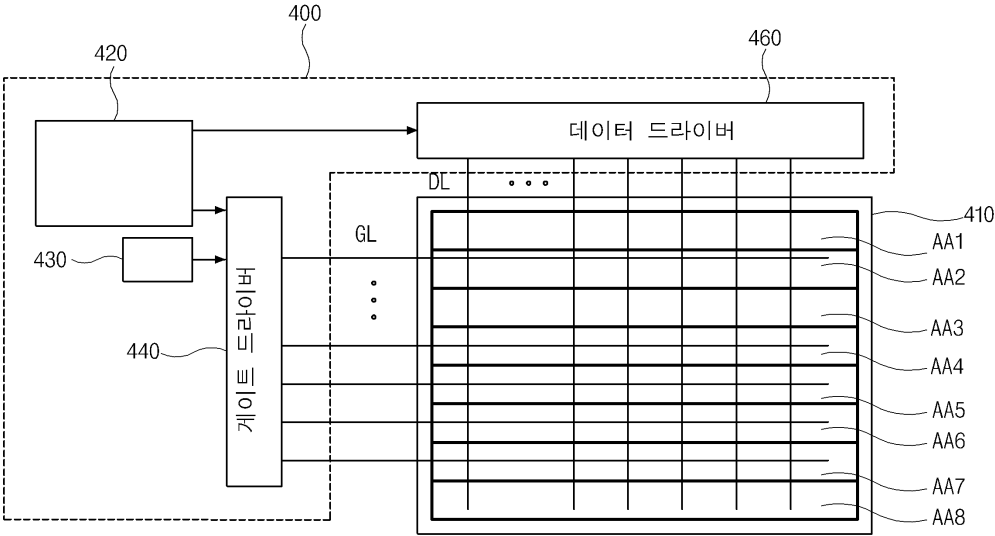
도면9



도면10



도면11



专利名称(译)	内嵌式触摸液晶显示模块		
公开(公告)号	KR102080483B1	公开(公告)日	2020-02-25
申请号	KR1020130106706	申请日	2013-09-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김상수		
发明人	김상수		
IPC分类号	G09G3/36 G06F3/041		
CPC分类号	G02F1/13338 G06F3/0412 G06F3/0416 G09G3/36		
审查员(译)	酋长姬		
其他公开文献	KR1020150028402A		
外部链接	Espacenet		

摘要(译)

本发明提供一种内嵌式触摸液晶显示装置。该装置包括：液晶面板，其包括在第一触摸时段之后在其上显示图像的第一显示区域和在第二触摸时段之后在其上显示图像的第二显示区域；栅极驱动单元和数据驱动单元，分别向液晶面板提供栅极信号和数据信号；补偿信号产生单元，其在第一显示时段和第二显示时段之间的第一触摸时段期间向栅极驱动单元施加补偿信号；时序控制器从外部接收图像信号和控制信号的输入，并控制补偿信号生成单元，栅极驱动单元和数据驱动单元。

