



(52) CPC특허분류

*G02F 1/136286* (2013.01)

*G02F 2201/40* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기판과;  
상기 제1기판 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과;  
상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와;  
상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과;  
상기 제1전극 상부에 배치되고 단일의 제1개구를 갖는 제2전극과;  
상기 제2전극과 상기 제1개구의 중앙부에 대응되는 블랙매트릭스와;  
상기 제1 및 제2기판 사이에 배치되는 액정층  
을 포함하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,  
상기 제1개구는, 마주보며 평행한 제1 및 제2변과, 상기 제1 및 제2변을 연결하며 상기 데이터배선에 평행한 세로방향에 대하여 서로 대칭인 제3 및 제4변을 포함하는 액정표시장치.

#### 청구항 3

제 2 항에 있어서,  
상기 블랙매트릭스는, 상기 제1개구에 대응되는 제1차단부와, 상기 제2전극에 대응되고 서로 연결되는 제2 및 제3차단부를 포함하는 격자 형상을 갖는 액정표시장치.

#### 청구항 4

제 3 항에 있어서,  
상기 제1 내지 제3차단부는 서로 연결되어 상기 제3 및 제4변을 노출하는 제2 및 제3개구를 구성하는 액정표시장치.

#### 청구항 5

제 3 항에 있어서,  
상기 제2전극은 상기 게이트배선에 평행한 가로방향으로 제1폭을 갖고,  
상기 제1차단부의 제2폭은 상기 제1폭의 5% 내지 25%인 액정표시장치.

#### 청구항 6

제 1 항에 있어서,

상기 블랙매트릭스는 상기 제2기판 내면에 배치되는 액정표시장치.

**청구항 7**

제 1 항에 있어서,

상기 제1전극은,

상기 다수의 화소영역 각각에 판 형상으로 배치되고, 투명 도전성 물질로 이루어지는 제1전극층과;

상기 다수의 화소영역 각각에 상기 제2전극 및 상기 제1개구의 중앙부에 대응되도록 배치되고, 불투명 금속 물질로 이루어지는 제2전극층

을 포함하고,

상기 제2전극층은 상기 블랙매트릭스인 액정표시장치.

**청구항 8**

제 1 항에 있어서,

상기 제1전극은 공통전극 및 화소전극 중 하나이고, 상기 제2전극은 상기 공통전극 및 상기 화소전극 중 나머지 하나인 액정표시장치.

**청구항 9**

제 1 항에 있어서,

상기 액정층은 상기 게이트배선에 평행한 가로방향 또는 상기 데이터배선에 평행한 세로방향으로 초기 배향되고,

상기 액정층의 액정분자는 양의 유전율이방성( $\Delta \epsilon > 0$ ) 또는 음의 유전율이방성( $\Delta \epsilon < 0$ )을 갖는 액정표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는, 전극 및 개구에 대응되는 블랙매트릭스를 형성함으로써, 응답속도, 투과율 및 대조비가 개선되는 액정표시장치에 관한 것이다.

**배경 기술**

[0002] 일반적으로 액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 구동된다. 액정분자는 가늘고 긴 구조를 가지므로, 배열에 방향성을 가지고 있으며, 인위적으로 액정분자에 전기장을 인가하여 배열의 방향을 제어할 수 있다.

[0003] 따라서 액정분자의 배열 방향을 임의로 조절하면, 액정분자의 배열이 변하게 되고, 광학적 이방성에 의해 액정분자의 배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 근래에는 박막트랜지스터와 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(active matrix LCD: AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목 받고 있다.

[0005] 액정표시장치는 공통전극이 형성된 컬러필터기판과 화소전극이 형성된 어레이기판과, 두 기판 사이에 개재된 액정층으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극에 의하여 상하로 걸리는 수직전기장이 액정층을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.

[0006] 최근에는 상하 기판 중 하나의 기판에 전극들이 교대로 배치되고 기판들 사이에 액정이 배치되어 영상을 표시하

는 인 플레인 스위칭(in-plane switching: IPS) 모드 액정표시장치가 개발되고 있다.

- [0007] 인 플레인 스위칭 모드 액정표시장치는, 수평전기장을 이용하여 유전율 이방성(dielectric anisotropy:  $\Delta \epsilon$ )을 갖는 액정의 광 투과율을 조절함으로써 화상을 표시한다.
- [0008] 또한, 최근에는 인 플레인 스위칭 모드 액정표시장치보다 시야각 특성이 우수한 프린지 필드 스위칭(fringe field switching: FFS) 모드 액정표시장치가 제안되었다.
- [0009] 한편, 최근 디스플레이의 현실감을 높이기 위해서는 액정표시장치의 고속응답에 대한 연구가 활발해지고 있다.
- [0010] 여기서, 응답속도에 반비례하는 응답시간(response time)은 밝은 회색에서 어두운 회색까지 넘어가는 시간(gray to gray: GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0011] 가상현실(virtual reality: VR) 기기의 경우, 화면과 눈이 근접한 상태로 영상을 시청하기 때문에 액정표시장치의 고속 응답속도가 매우 중요하다.
- [0012] 그러나, 액정표시장치는 유체인 액정의 전기광학효과를 사용하므로, 액정의 거동에 의해 응답속도가 제한되고, 화면이 깜박이는 잔상이 유발된다.
- [0013] 그리고, 종래 프린지 필드 스위칭 모드 액정표시장치도 시야각의 특성은 개선되지만, 응답속도를 향상시키는데 한계가 있는 문제가 있다.

**발명의 내용**

**해결하려는 과제**

- [0014] 본 발명은, 이러한 문제점을 해결하기 위하여 제시된 것으로, 제1전극 상부에 단일의 개구를 갖는 제2전극을 형성함으로써, 액정의 응답시간이 감소되고 휘도 및 투과율이 향상되는 액정표시장치를 제공하는 것을 목적으로 한다.
- [0015] 그리고, 본 발명은, 전극 및 개구에 대응되는 격자 형상의 블랙매트릭스를 형성함으로써, 액정의 응답시간이 감소되고 휘도 및 투과율이 향상되고 블랙 휘도가 감소되어 대조비가 향상되는 액정표시장치를 제공하는 것을 다른 목적으로 한다.

**과제의 해결 수단**

- [0016] 위와 같은 과제의 해결을 위해, 본 발명은, 다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기판과; 상기 제1기판 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과; 상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와; 상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과; 상기 제1전극 상부에 배치되고 단일의 제1개구를 갖는 제2전극과; 상기 제2전극과 상기 제1개구의 중앙부에 대응되는 블랙매트릭스와; 상기 제1 및 제2기판 사이에 배치되는 액정층을 포함하는 액정표시장치를 제공한다.
- [0017] 그리고, 상기 제1개구는, 마주보며 평행한 제1 및 제2변과, 상기 제1 및 제2변을 연결하며 상기 데이터배선에 평행한 세로방향에 대하여 서로 대칭인 제3 및 제4변을 포함할 수 있다.
- [0018] 또한, 상기 블랙매트릭스는, 상기 제1개구에 대응되는 제1차단부와, 상기 제2전극에 대응되고 서로 연결되는 제2 및 제3차단부를 포함하는 격자 형상을 가질 수 있다.
- [0019] 그리고, 상기 제1 내지 제3차단부는 서로 연결되어 상기 제3 및 제4변을 노출하는 제2 및 제3개구를 구성할 수 있다.
- [0020] 또한, 상기 제2전극은 상기 게이트배선에 평행한 가로방향으로 제1폭을 갖고, 상기 제1차단부의 제2폭은 상기 제1폭의 5% 내지 25% 일 수 있다.
- [0021] 그리고, 상기 블랙매트릭스는 상기 제2기판 내면에 배치될 수 있다.
- [0022] 또한, 상기 제1전극은, 상기 다수의 화소영역 각각에 판 형상으로 배치되고, 투명 도전성 물질로 이루어지는 제1전극층과; 상기 다수의 화소영역 각각에 상기 제2전극 및 상기 제1개구의 중앙부에 대응되도록 배치되고, 불투명 금속 물질로 이루어지는 제2전극층을 포함하고, 상기 제2전극층은 상기 블랙매트릭스 일 수 있다.

[0023] 그리고, 상기 제1전극은 공통전극 및 화소전극 중 하나이고, 상기 제2전극은 상기 공통전극 및 상기 화소전극 중 나머지 하나 일 수 있다.

[0024] 또한, 상기 액정층은 상기 게이트배선에 평행한 가로방향 또는 상기 데이터배선에 평행한 세로방향으로 초기 배향되고, 상기 액정층의 액정분자는 양의 유전율이방성( $\Delta \epsilon > 0$ ) 또는 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.

**발명의 효과**

[0025] 본 발명은, 제1전극 상부에 단일의 개구를 갖는 제2전극을 형성함으로써, 액정의 응답시간이 감소되고 휘도 및 투과율이 향상되는 효과를 갖는다.

[0026] 그리고, 본 발명은, 전극 및 개구에 대응되는 격자 형상의 블랙매트릭스를 형성함으로써, 액정의 응답시간이 감소되고 휘도 및 투과율이 향상되고 블랙 휘도가 감소되어 대조비가 향상되는 효과를 갖는다.

**도면의 간단한 설명**

- [0027] 도 1은 본 발명의 제1실시예에 따른 액정표시장치를 도시한 단면도.
- 도 2는 본 발명의 제1실시예에 따른 액정표시장치의 제2전극을 도시한 평면도.
- 도 3은 본 발명의 제2실시예에 따른 액정표시장치를 도시한 단면도.
- 도 4는 본 발명의 제2실시예에 따른 액정표시장치의 제2전극 및 블랙매트릭스를 도시한 평면도.
- 도 5는 본 발명의 제2실시예에 따른 액정표시장치의 블랙매트릭스의 선폭에 따른 대조비 및 화이트 휘도를 도시한 그래프.
- 도 6은 본 발명의 제2실시예에 따른 액정표시장치의 블랙매트릭스의 선폭에 따른 대조비 및 화이트 휘도를 나타낸 표.
- 도 7은 본 발명의 제3실시예에 따른 액정표시장치의 제2전극 및 블랙매트릭스를 도시한 평면도.
- 도 8은 본 발명의 제4실시예에 따른 액정표시장치의 제2전극 및 블랙매트릭스를 도시한 평면도.

**발명을 실시하기 위한 구체적인 내용**

- [0028] 첨부한 도면을 참고로 하여 본 발명에 따른 액정표시장치를 설명한다.
- [0029] 도 1은 본 발명의 제1실시예에 따른 액정표시장치를 도시한 단면도이고, 도 2는 본 발명의 제1실시예에 따른 액정표시장치의 제2전극을 도시한 평면도이다.
- [0030] 도 1 및 도 2에 도시한 바와 같이, 본 발명의 제1실시예에 따른 액정표시장치(110)는, 서로 마주보며 이격되고 다수의 화소영역(P)을 포함하는 제1 및 제2기관(120, 150)과, 제1 및 제2기관(120, 150) 사이에 배치되는 액정층(160)을 포함한다.
- [0031] 제1기관(120) 내면의 각 화소영역(P)에는 박막트랜지스터(T), 제1 및 제2전극(134, 138)이 배치된다.
- [0032] 구체적으로, 제1기관(120) 내면의 각 화소영역(P)에는 게이트전극(122)이 배치되고, 게이트전극(122) 상부의 제1기관(120) 전면에는 게이트절연층(124)이 배치된다.
- [0033] 게이트전극(122)에 대응되는 게이트절연층(124) 상부에는 반도체층(126)이 배치되고, 반도체층(126) 양단 상부에는 서로 이격되는 소스전극(128) 및 드레인전극(130)이 배치된다.
- [0034] 게이트전극(122), 반도체층(126), 소스전극(128) 및 드레인전극(130)은 박막트랜지스터(T)를 구성한다.
- [0035] 도시하지는 않았지만, 제1기관(120) 상부에는 서로 교차하여 화소영역(P)을 정의하는 게이트배선 및 데이터배선이 배치되고, 박막트랜지스터(T)는 게이트배선 및 데이터배선에 연결된다.
- [0036] 박막트랜지스터(T) 상부의 제1기관(120) 전면에는 제1절연층(132)이 배치되고, 제1절연층(132) 상부의 각 화소영역(P)에는 판(plate) 형상의 제1전극(134)이 배치된다.
- [0037] 제1절연층(132)은 산화실리콘( $\text{SiO}_2$ ), 질화실리콘( $\text{SiNx}$ )과 같은 무기절연물질이나 벤조사이클로부텐(BCB), 포토

아크릴(photo acryl)과 같은 유기절연물질로 이루어질 수 있다.

- [0038] 제1전극(134)은 인듐 틴 옥사이드(indium tin oxide: ITO), 인듐 징크 옥사이드(indium zinc oxide: IZO)와 같은 투명도전성 물질로 이루어질 수 있다.
- [0039] 제1전극(134) 상부의 제1기판(120) 전면에는 제2절연층(136)이 배치되고, 제1전극(134)에 대응되는 제2절연층(136) 상부의 각 화소영역(P)에는 단일의 제1개구(op1)를 갖는 제2전극(138)이 배치된다.
- [0040] 제2절연층(136)은 산화실리콘(SiO<sub>2</sub>), 질화실리콘(SiNx)과 같은 무기절연물질이나 벤조사이클로부텐(BCB), 포토아크릴(photo acryl)과 같은 유기절연물질로 이루어질 수 있다.
- [0041] 제2전극(138)은 인듐 틴 옥사이드(indium tin oxide: ITO), 인듐 징크 옥사이드(indium zinc oxide: IZO)와 같은 투명도전성 물질로 이루어질 수 있다.
- [0042] 제2전극(138)은, 제1 및 제2절연층(132, 136)의 드레인콘택홀을 통하여 박막트랜지스터(T)의 드레인전극(130)에 연결되는데, 각 화소영역(P)에 대응되고 중앙부에 단일의 제1개구(op1)를 포함하는 판(plate) 형상을 가질 수 있다.
- [0043] 제1개구(op1)는, 마주보며 평행한 제1 및 제2변(L1, L2)과 제1 및 제2변(L1, L2)를 연결하며 데이터배선에 평행한 세로방향에 대하여 서로 대칭적인 제3 및 제4변(L3, L4)을 포함하는 사다리꼴 형상을 가질 수 있다.
- [0044] 예를 들어, 제2전극(138)이 가로방향으로 제1폭(w1)을 가질 경우, 제1변(L1)의 길이는 제1폭(w1)의 0.15배 내지 0.3배 일 수 있고, 제2변(L2)의 길이는 제1폭(w1)의 0.7배 내지 0.8배 일 수 있다.
- [0045] 그리고, 제1 및 제3변(L1, L3) 사이의 제1둔각( $\theta_1$ )과 제1 및 제4변(L1, L4) 사이의 제2둔각( $\theta_2$ )은, 서로 동일하고, 90도 내지 130도 일 수 있다.
- [0046] 여기서, 제1폭(w1)은 약 5 $\mu\text{m}$  내지 약 6 $\mu\text{m}$  이고, 인접한 화소영역(P)의 제2전극(138) 사이의 이격거리는 약 2 $\mu\text{m}$  내지 약 4 $\mu\text{m}$  일 수 있다.
- [0047] 제1실시예에서는 제1전극(134)이 공통전극이고 제2전극(138)이 박막트랜지스터(T)에 연결되는 화소전극인 것을 예로 들었으나, 다른 실시예에서는 제1전극(134)이 박막트랜지스터(T)에 연결되는 화소전극이고 제2전극(138)이 공통전극일 수도 있다.
- [0048] 공통전극으로 사용되는 제1전극(134) 또는 제2전극(138)은 제1기판(120) 전면에 연결되어 형성되고, 화소전극으로 사용되는 제1전극(134) 또는 제2전극(138)은 각 화소영역(P) 별로 형성될 수 있다.
- [0049] 액정층(160)은 다수의 액정분자(162)를 포함하는데, 액정층(160)은 가로방향 또는 세로방향으로 초기 배향되고, 다수의 액정분자(162)는 양의 유전율이방성( $\Delta \epsilon > 0$ ) 또는 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.
- [0050] 이러한 액정표시장치(110)에서, 액정분자(162)는 초기 배향에 따라 배열되어 있다가, 전압 인가에 의한 전기장에 따라 재배열되고, 이후 전압 제거에 따라 초기 배향으로 복원 되는데, 음의 유전율이방성( $\Delta \epsilon < 0$ )을 갖는 액정분자(162)의 장축이 제1 및 제2기판(120, 150) 내면의 제1 및 제2배향막(미도시)에 의하여 가로방향으로 초기 배향된 경우를 예로 들어 설명한다.
- [0051] 제1 및 제2전극(134, 138)에 전압이 인가되지 않는 초기 상태에서는, 제1 내지 제3영역(A1 내지 A3)에 전기장이 생성되지 않고, 제1개구(op1)의 중앙부에 대응되는 제1영역(A1)과 제3 및 제4변(L3, L4)에 대응되는 제2 및 제3영역(A2, A3)의 액정분자(162)의 장축은 가로방향으로 배열된다.
- [0052] 이후, 제1 및 제2전극(134, 138)에 전압이 인가되는 구동 상태에서는, 제1영역(A1)에 액정분자(162)를 구동하지 못하는 수직방향의 전기장이 생성되고, 제2 및 제3영역(A2, A3)에 제3 및 제4변(L3, L4)에 수직한 방향의 전기장이 생성되고, 음의 유전율이방성( $\Delta \epsilon < 0$ )을 갖는 액정분자(162)의 장축은 전기장에 수직한 방향으로 재배열된다.
- [0053] 즉, 구동 상태에서는, 제1영역(A1)의 액정분자(162)의 장축은 초기 상태와 동일하게 가로방향으로 배열되고, 제2영역(A2)의 액정분자(162)의 장축은 제3변(L3)에 평행한 방향으로 배열되고, 제3영역(A3)의 액정분자(162)의 장축은 제4변(L4)에 평행한 방향으로 배열된다.
- [0054] 이후, 다시 제1 및 제2전극(134, 138)에 전압이 인가되지 않는 복원 상태에서는, 제1 내지 제3영역(A1 내지 A3)에 전기장이 생성되지 않고, 제1 내지 제3영역(A1 내지 A3)의 액정분자(162)의 장축은 초기 상태와 동일하게

가로방향으로 배열된다.

- [0055] 이에 따라, 초기 상태, 구동 상태, 복원 상태로 변화 할 때, 제1영역(A1)의 액정분자(162)는 회전 하지 않고 장축이 가로방향으로 배열된 상태를 유지하고, 제2 및 제3영역(A2, A3)의 액정분자(162)는 회전 하여 장축이 가로 방향에서 제3 및 제4번(L3, L4)에 평행한 방향으로 변화 한 후 다시 가로방향으로 복원된다.
- [0056] 즉, 각 화소영역(P)에는, 고정영역인 제1영역(A1)을 중심으로 상호 대칭을 이루는 회전영역인 제2 및 제3영역(A2, A3)이 배치되고, 전압 인가 시 고정된 제1영역(A1)의 액정분자(162)를 중심으로 상호 대칭을 이루는 제2 및 제3영역(A2, A3)의 액정분자(162)만 회전하게 되므로, 인가된 전압을 제거하는 경우 제1영역(A1)의 액정분자(162)에 의하여 제2 및 제3영역(A2, A3)의 액정분자(162)의 초기 상태로 돌아가려는 복원력이 향상되어 액정분자(162)의 하강시간(falling time)을 단축할 수 있으며, 그 결과 액정분자(162)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고 응답속도(response speed)를 향상시킬 수 있으며, 액정표시장치(110)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0057] 예를 들어, 종래에 비하여 액정분자(162)의 상승시간 및 하강시간은 각각 약 35% 및 약 53.5% 감소될 수 있다.
- [0058] 그리고, 제2전극(138)이 단일의 제1개구(op1)를 갖고, 제1개구(op1)의 중앙부에 단일의 전경선(disclination)이 발생하므로, 액정표시장치(110)의 휘도 및 투과율을 향상시킬 수 있다.
- [0059] 그런데, 이러한 액정표시장치(110)에서는, 제2전극(138)의 단일의 제1개구(op1)의 중앙부에 대응하여 전경선(disclination)이 발생하고, 그 결과 액정표시장치(110)의 대조비가 저하될 수 있다.
- [0060] 다른 실시예에서는 이러한 대조비 저하를 개선하기 위하여 제1개구(op1)에 대응되는 블랙매트릭스를 형성할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0061] 도 3은 본 발명의 제2실시예에 따른 액정표시장치를 도시한 단면도이고, 도 4는 본 발명의 제2실시예에 따른 액정표시장치의 제2전극 및 블랙매트릭스를 도시한 평면도로서, 제1실시예와 동일한 부분에 대한 설명은 생략한다.
- [0062] 도 3 및 도 4에 도시한 바와 같이, 본 발명의 제2실시예에 따른 액정표시장치(210)는, 서로 마주보며 이격되고 다수의 화소영역(P)을 포함하는 제1 및 제2기판(220, 250)과, 제1 및 제2기판(220, 250) 사이에 배치되는 액정층(260)을 포함한다.
- [0063] 제1기판(220) 내면의 각 화소영역(P)에는 박막트랜지스터(T), 제1 및 제2전극(234, 238)이 배치된다.
- [0064] 구체적으로, 제1기판(220) 내면의 각 화소영역(P)에는 게이트전극(222)이 배치되고, 게이트전극(222) 상부의 제1기판(220) 전면에는 게이트절연층(224)이 배치된다.
- [0065] 게이트전극(222)에 대응되는 게이트절연층(224) 상부에는 반도체층(226)이 배치되고, 반도체층(226) 양단 상부에는 서로 이격되는 소스전극(228) 및 드레인전극(230)이 배치된다.
- [0066] 게이트전극(222), 반도체층(226), 소스전극(228) 및 드레인전극(230)은 박막트랜지스터(T)를 구성한다.
- [0067] 도시하지는 않았지만, 제1기판(220) 상부에는 서로 교차하여 화소영역(P)을 정의하는 게이트배선 및 데이터배선이 배치되고, 박막트랜지스터(T)는 게이트배선 및 데이터배선에 연결된다.
- [0068] 박막트랜지스터(T) 상부의 제1기판(220) 전면에는 제1절연층(232)이 배치되고, 제1절연층(232) 상부의 각 화소영역에는 판(plate) 형상의 제1전극(234)이 배치된다.
- [0069] 제1절연층(232)은 산화실리콘(SiO<sub>2</sub>), 질화실리콘(SiNx)과 같은 무기절연물질이나 벤조사이클로부텐(BCB), 포토아크릴(photo acryl)과 같은 유기절연물질로 이루어질 수 있다.
- [0070] 제1전극(234)은 인듐 틴 옥사이드(indium tin oxide: ITO), 인듐 징크 옥사이드(indium zinc oxide: IZO)와 같은 투명도전성 물질로 이루어질 수 있다.
- [0071] 제1전극(234) 상부의 제1기판(220) 전면에는 제2절연층(236)이 배치되고, 제1전극(234)에 대응되는 제2절연층(236) 상부의 각 화소영역(P)에는 단일의 제1개구(op1)를 갖는 제2전극(238)이 배치된다.
- [0072] 제2절연층(236)은 산화실리콘(SiO<sub>2</sub>), 질화실리콘(SiNx)과 같은 무기절연물질이나 벤조사이클로부텐(BCB), 포토아크릴(photo acryl)과 같은 유기절연물질로 이루어질 수 있다.

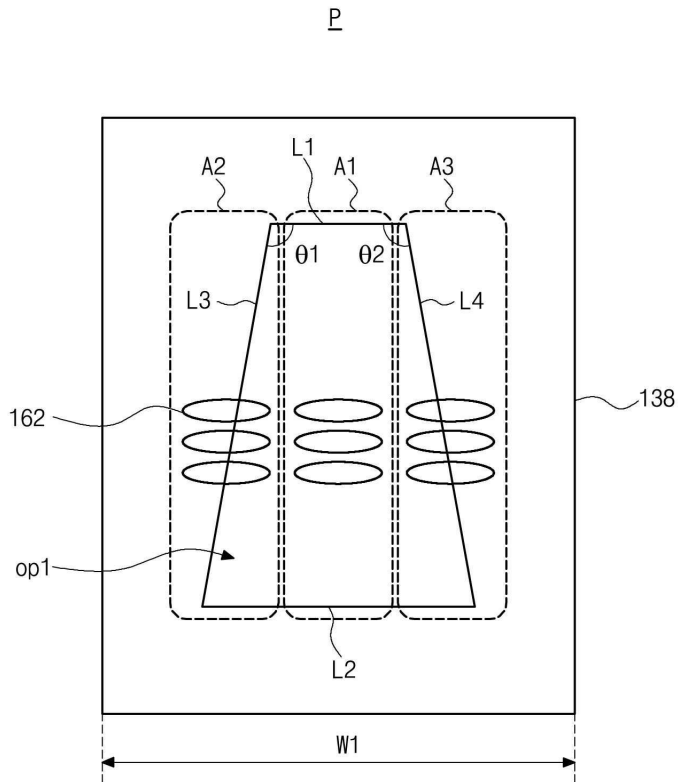
- [0073] 제2전극(238)은 인듐 틴 옥사이드(indium tin oxide: ITO), 인듐 징크 옥사이드(indium zinc oxide: IZO)와 같은 투명도전성 물질로 이루어질 수 있다.
- [0074] 제2전극(238)은, 제1 및 제2절연층(232, 236)의 드레인콘택홀을 통하여 박막트랜지스터(T)의 드레인전극(230)에 연결되는데, 각 화소영역(P)에 대응되고 중앙부에 단일의 제1개구(op1)를 포함하는 판(plate) 형상을 가질 수 있다.
- [0075] 제1개구(op1)는, 마주보며 평행한 제1 및 제2변(L1, L2)과 제1 및 제2변(L1, L2)를 연결하며 데이터배선에 평행한 세로방향에 대하여 서로 대칭적인 제3 및 제4변(L3, L4)를 포함하는 사다리꼴 형상을 가질 수 있다.
- [0076] 예를 들어, 제2전극(238)이 가로방향으로 제1폭(w1)을 가질 경우, 제1변(L1)의 길이는 제1폭(w1)의 0.15배 내지 0.3배 일 수 있고, 제2변(L2)의 길이는 제1폭(w1)의 0.7배 내지 0.8배 일 수 있다.
- [0077] 그리고, 제1 및 제3변(L1, L3) 사이의 제1둔각( $\theta_1$ )과 제1 및 제4변(L1, L4) 사이의 제2둔각( $\theta_2$ )은, 서로 동일하고, 90도 내지 130도 일 수 있다.
- [0078] 여기서, 제1폭(w1)은 약  $5\mu\text{m}$  내지 약  $6\mu\text{m}$  이고, 인접한 화소영역(P)의 제2전극(138) 사이의 이격거리는 약  $2\mu\text{m}$  내지 약  $4\mu\text{m}$  일 수 있다.
- [0079] 제2실시예에서는 제1전극(234)이 공통전극이고 제2전극(238)이 박막트랜지스터(T)에 연결되는 화소전극인 것으로 들었으나, 다른 실시예에서는 제1전극(234)이 박막트랜지스터(T)에 연결되는 화소전극이고 제2전극(238)이 공통전극일 수도 있다.
- [0080] 공통전극으로 사용되는 제1전극(234) 또는 제2전극(238)은 제1기판(220) 전면에 연결되어 형성되고, 화소전극으로 사용되는 제1전극(234) 또는 제2전극(238)은 각 화소영역(P) 별로 형성될 수 있다.
- [0081] 제2기판(250) 하부에는 제2전극(238)과 제1개구(op1)에 대응되는 블랙매트릭스(252)가 배치된다.
- [0082] 블랙매트릭스(252)는, 게이트배선, 데이터배선, 박막트랜지스터(T)와 같이 빛을 방출하지 않는 구성요소를 가림과 동시에, 화소영역(P) 내부의 전경선을 가림으로써, 블랙영상의 휘도를 감소시키고 대조비(contrast ratio)를 향상시키는 역할을 한다.
- [0083] 즉, 제2전극(238)과 제1개구(op1)의 중앙부에서는 수직방향의 전기장이 생성되고 전경선이 발생하는데, 이러한 전경선은 블랙영상의 휘도를 증가시킬 수 있다.
- [0084] 이를 방지하기 위하여, 블랙매트릭스(252)는, 제2전극(238)의 제1개구(op1)에 대응되는 세로방향의 바(bar) 형상의 제1차단부(252a), 제2전극(238)에 대응되고 서로 연결되어 사각링 형상을 이루는 제2 및 제3차단부(252b, 252c)를 포함한다.
- [0085] 즉, 블랙매트릭스(252)는 서로 연결되는 제1 내지 제3차단부(252a, 252b, 252c)를 포함하는 격자 형상을 갖고, 제1 내지 제3차단부(252a, 252b, 252c)는 제2전극(238)의 제1 및 제2변(L1, L2)을 노출하는 제2 및 제3개구(op2, op3)를 구성한다.
- [0086] 여기서, 블랙매트릭스(252)의 제1차단부(252a)는 각각 전경선의 폭과 실질적으로 동일한 제2폭(w2)을 가질 수 있다.
- [0087] 예를 들어, 제2전극(238)이 가로방향으로 제1폭(w1)을 가질 경우, 블랙매트릭스(252)의 제1차단부(252a)의 제2폭(w2)은 제1폭(w1)의 약 5% 내지 약 25%의 범위일 수 있다.
- [0088] 액정층(260)은 다수의 액정분자(262)를 포함하는데, 액정층(260)은 가로방향 또는 세로방향으로 초기 배향되고, 다수의 액정분자(262)가 양의 유전율이방성( $\Delta \epsilon > 0$ ) 또는 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.
- [0089] 이러한 액정표시장치(210)에서는, 액정분자(262)는 초기 배향에 따라 배열되어 있다가, 전압 인가에 의한 전기장에 따라 재배열되고, 이후 전압 제거에 따라 초기 배향으로 복원 되는데, 음의 유전율이방성( $\Delta \epsilon < 0$ )을 갖는 액정분자(262)의 장축이 제1 및 제2기판(220, 250) 내면의 제1 및 제2배향막(미도시)에 의하여 가로방향으로 초기 배향된 경우를 예로 들어 설명한다.
- [0090] 제1 및 제2전극(334, 338)에 전압이 인가되지 않는 초기 상태에서는, 제1 내지 제3영역(A1 내지 A3)에 전기장이 생성되지 않고, 제1개구(op1)의 중앙부에 대응되는 제1영역(A1)과 제3 및 제4변(L3, L4)에 대응되는 제2 및 제3영역(A2, A3)의 액정분자(162)의 장축은 가로방향으로 배열된다.

- [0091] 이후, 제1 및 제2전극(234, 238)에 전압이 인가되는 구동 상태에서는, 제1영역(A1)에 액정분자(262)를 구동하지 못하는 수직방향의 전기장이 생성되고, 제2 및 제3영역(A2, A3)에 제3 및 제4변(L3, L4)에 수직한 방향의 전기장이 생성되고, 음의 유전율이방성( $\Delta \epsilon < 0$ )을 갖는 액정분자(262)의 장축은 전기장에 수직한 방향으로 재배열된다.
- [0092] 즉, 구동 상태에서는, 제1영역(A1)의 액정분자(262)의 장축은 초기 상태와 동일하게 가로방향으로 배열되고, 제2영역(A2)의 액정분자(262)의 장축은 제3변(L3)에 평행한 방향으로 배열되고, 제3영역(A3)의 액정분자(262)의 장축은 제4변(L4)에 평행한 방향으로 배열된다.
- [0093] 이후, 다시 제1 및 제2전극(234, 238)에 전압이 인가되지 않는 복원 상태에서는, 제1 내지 제3영역(A1 내지 A3)에 전기장이 생성되지 않고, 제1 내지 제3영역(A1 내지 A3)의 액정분자(162)의 장축은 초기 상태와 동일하게 가로방향으로 배열된다.
- [0094] 이에 따라, 초기 상태, 구동 상태, 복원 상태로 변화 할 때, 제1영역(A1)의 액정분자(162)는 회전 하지 않고 장축이 가로방향으로 배열된 상태를 유지하고, 제2 및 제3영역(A2, A3)의 액정분자(162)는 회전 하여 장축이 가로방향에서 제3 및 제4변(L3, L4)에 평행한 방향으로 변화 한 후 다시 가로방향으로 복원된다.
- [0095] 즉, 각 화소영역(P)에는, 고정영역인 제1영역(A1)을 중심으로 상호 대칭을 이루는 회전영역인 제2 및 제3영역(A2, A3)이 배치되고, 전압 인가 시 고정된 제1영역(A1)의 액정분자(262)를 중심으로 상호 대칭을 이루는 제2 및 제3영역(A2, A3)의 액정분자(262)만 회전하게 되므로, 인가된 전압을 제거하는 경우 제1영역(A1)의 액정분자(162)에 의하여 제2 및 제3영역(A2, A3)의 액정분자(262)의 초기 상태로 돌아가려는 복원력이 향상되어 액정분자(262)의 하강시간(falling time)을 단축할 수 있으며, 그 결과 액정분자(262)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고 응답속도(response speed)를 향상시킬 수 있으며, 액정표시장치(210)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0096] 예를 들어, 종래에 비하여 액정분자(262)의 상승시간 및 하강시간은 각각 약 35% 및 약 53.5% 감소될 수 있다.
- [0097] 그리고, 제2전극(238)이 단일의 제1개구(op1)를 갖고, 제1개구(op1)의 중앙부에 단일의 전경선(disclination)이 발생하므로, 액정표시장치(210)의 휘도 및 투과율을 향상시킬 수 있다.
- [0098] 또한, 제2전극(238)과 제1개구(op1)의 중앙부에 대응되는 블랙매트릭스(252)에 의하여 전경선을 차단함으로써, 대조비가 증가하는데, 이를 도면을 참조하여 설명한다.
- [0099] 도 5는 본 발명의 제2실시예에 따른 액정표시장치의 블랙매트릭스의 선폭에 따른 대조비(CR) 및 화이트 휘도(WL)를 도시한 그래프이고, 도 6은 본 발명의 제2실시예에 따른 액정표시장치의 블랙매트릭스의 선폭에 따른 대조비(CR) 및 화이트 휘도(WL)를 나타낸 표로서, 도 3 및 도 4를 함께 참조하여 설명한다.
- [0100] 도 5 및 도 6에 도시한 바와 같이, 제1실시예에 따른 액정표시장치(110)에 비하여 제2실시예에 따른 액정표시장치(210)는, 블랙매트릭스(252)의 제1 내지 제3차단부(252a, 252b, 252c)에 의하여 제2전극(238)과 제1개구(op1)의 중앙부의 전경선을 통한 빛샘을 차단함으로써, 블랙 휘도를 감소시켜 대조비를 증가시킬 수 있다.
- [0101] 이때, 블랙매트릭스(252)의 제1차단부(252a)의 선폭을 증가시킬수록 대조비가 증가한다.
- [0102] 예를 들어, 블랙매트릭스(252)의 제1차단부(252a)의 제2폭(w2)이 약 0.50  $\mu\text{m}$ , 약 0.75  $\mu\text{m}$ , 약 1.00  $\mu\text{m}$ , 약 1.25  $\mu\text{m}$ 인 경우 제2실시예의 액정표시장치(210)의 대조비는 제1실시예의 액정표시장치(110)(실질적으로 제2폭(w2)이 0.00  $\mu\text{m}$ )의 대조비인 100%에 대하여 각각 약 112.5%, 약 117.8%, 약 122.5%, 약 125.6%이 되어, 각각 약 12.5%, 약 17.8%, 약 22.5%, 약 25.6%이 증가한다.
- [0103] 물론, 블랙매트릭스(252)에 의하여 화이트 휘도가 다소 감소하지만, 허용할 수 있는 수준이며, 대조비 증가 효과로 이를 상쇄할 수 있다.
- [0104] 이상과 같이, 본 발명의 제2실시예에 따른 액정표시장치(210)에서는, 판 형상의 제1전극(234)과, 단일의 제1개구(op1)를 갖는 제2전극(238)을 이용하여 액정층(260)을 구동함으로써, 액정분자(262)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(210)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0105] 또한, 제2전극(238)과 제1개구(op1)의 중앙부에 대응되는 블랙매트릭스(252)를 형성하여 전경선의 빛샘을 차단함으로써, 액정표시장치(210)의 대조비를 향상시킬 수 있다.

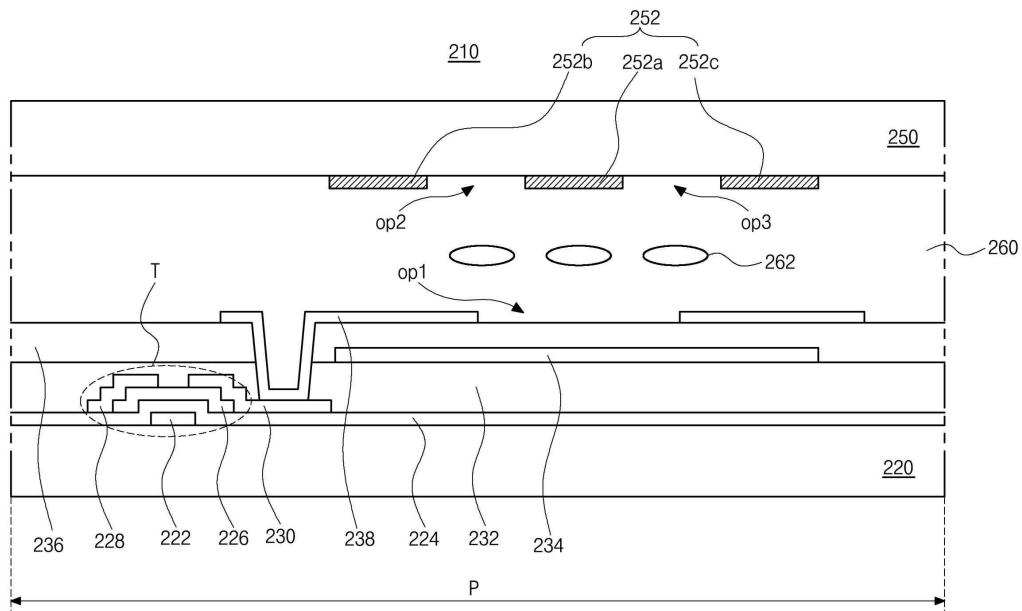
- [0106] 한편, 대조비 향상을 위하여, 제2실시예에서는 제2기판(250) 하부에 제2전극(238)과 제1개구(op1)의 중앙부에 대응되는 블랙매트릭스(252)를 형성하는데, 다른 실시예에서는 제1기판의 제1전극을 투명 도전성물질의 제1전극층과 불투명 금속물질의 제2전극층으로 형성하되, 투명한 제1전극층은 화소영역 전체에 판 형상으로 형성하고 불투명한 제2전극층은 제2전극과 제2전극의 제1개구에 대응되도록 화소영역 일부에 선택적으로 형성할 수도 있다.
- [0107] 이때, 제1전극층의 투명 도전성물질은 인듐 틴 옥사이드(ITO), 인듐 징크 옥사이드(IZO) 중 하나일 수 있고, 제2전극층의 불투명 금속물질은 몰리브덴 티타늄(molybdenum titanium: MoTi) 일 수 있고, 제1 및 제2전극층을 포함하는 제1전극은 반투과 마스크를 이용하는 1회의 마스크공정으로 형성할 수 있다.
- [0108] 그리고, 다른 실시예에서는 제1개구가 다양한 대칭 형상을 가질 수 있는데, 이를 도면을 참조하여 설명한다.
- [0109] 도 7 및 도 8은 각각 본 발명의 제3 및 제4실시예에 따른 액정표시장치의 제2전극 및 블랙매트릭스를 도시한 평면도로서, 제1 및 제2실시예와 동일한 부분에 대한 설명은 생략한다.
- [0110] 도 7에 도시된 바와 같이, 제3실시예에 따른 액정표시장치의 제2전극(338)은, 각 화소영역(P)에 대응되고 중앙부에 단일의 제1개구(op1)를 포함하는 판(plate) 형상을 가질 수 있다.
- [0111] 제1개구(op1)는, 마주보며 평행한 제1 및 제2변(L1, L2)과 제1 및 제2변(L1, L2)를 연결하며 데이터배선에 평행한 세로방향에 대하여 서로 대칭적인 제3 및 제4변(L3, L4)를 포함하는 오목한 다각형 형상을 가질 수 있다.
- [0112] 그리고, 제1변(L1)과 제3 및 제4변(L3, L4) 각각의 상부직선 사이의 제1둔각( $\theta_1$ )은 가로방향의 직선과 제3 및 제4변(L3, L4) 각각의 하부직선 사이의 제2둔각( $\theta_2$ )은, 서로 상이하고, 90도 내지 130도 일 수 있다.
- [0113] 제2전극(338)과 제1개구(op1)에 대응되는 블랙매트릭스(352)는, 게이트배선, 데이터배선, 박막트랜지스터(T)와 같이 빛을 방출하지 않는 구성요소를 가림과 동시에, 화소영역(P) 내부의 전경선을 가림으로써, 블랙영상의 휘도를 감소시키고 대조비(contrast ratio)를 향상시키는 역할을 한다.
- [0114] 제2전극(338)과 제1개구(op1)의 중앙부에서 발생하는 전경선에 의한 블랙영상의 휘도 증가를 방지하기 위하여, 블랙매트릭스(352)는, 제2전극(338)의 제1개구(op1)에 대응되는 세로방향의 바(bar) 형상의 제1차단부(352a), 제2전극(338)에 대응되고 서로 연결되어 사각링 형상을 이루는 제2 및 제3차단부(352b, 352c)를 포함한다.
- [0115] 즉, 블랙매트릭스(352)는 서로 연결되는 제1 내지 제3차단부(352a, 352b, 352c)를 포함하는 격자 형상을 갖고, 제1 내지 제3차단부(352a, 352b, 352c)는 제2전극(338)의 제1 및 제2변(L1, L2)을 노출하는 제2 및 제3개구(op2, op3)를 구성한다.
- [0116] 여기서, 블랙매트릭스(352)의 제1차단부(352a)는 각각 전경선의 폭과 실질적으로 동일한 제2폭(w2)을 가질 수 있다.
- [0117] 예를 들어, 제2전극(338)이 가로방향으로 제1폭(w1)을 가질 경우, 블랙매트릭스(352)의 제1차단부(352a)의 제2폭(w2)은 제1폭(w1)의 약 5% 내지 약 25%의 범위일 수 있다.
- [0118] 도 8에 도시된 바와 같이, 제4실시예에 따른 액정표시장치의 제2전극(438)은, 각 화소영역(P)에 대응되고 중앙부에 단일의 제1개구(op1)를 포함하는 판(plate) 형상을 가질 수 있다.
- [0119] 제1개구(op1)는, 마주보며 평행한 제1 및 제2변(L1, L2)과 제1 및 제2변(L1, L2)를 연결하며 데이터배선에 평행한 세로방향에 대하여 서로 대칭적인 제3 및 제4변(L3, L4)를 포함하는 볼록한 다각형(예를 들어, 육각형) 형상을 가질 수 있다.
- [0120] 예를 들어, 제1변(L1)과 제3 및 제4변(L3, L4) 각각의 상부직선 사이의 제1둔각과 가로방향의 직선과 제3 및 제4변(L3, L4) 각각의 상부직선 사이의 제1예각은 서로 보각 관계이고, 가로방향의 직선과 제3 및 제4변(L3, L4) 각각의 하부직선 사이의 제2예각과 제2변(L2)과 제3 및 제4변(L3, L4) 각각의 하부직선 사이의 제2둔각은 서로 보각 관계일 수 있으며, 제1 및 제2둔각은 서로 동일하고 90도 내지 130도 일 수 있고, 제1 및 제2예각은 서로 동일하고 50도 내지 90도 일 수 있다.
- [0121] 제2전극(438)과 제1개구(op1)에 대응되는 블랙매트릭스(452)는, 게이트배선, 데이터배선, 박막트랜지스터(T)와 같이 빛을 방출하지 않는 구성요소를 가림과 동시에, 화소영역(P) 내부의 전경선을 가림으로써, 블랙영상의 휘도를 감소시키고 대조비(contrast ratio)를 향상시키는 역할을 한다.
- [0122] 제2전극(438)과 제1개구(op1)의 중앙부에서 발생하는 전경선에 의한 블랙영상의 휘도 증가를 방지하기 위하여,



도면2



도면3

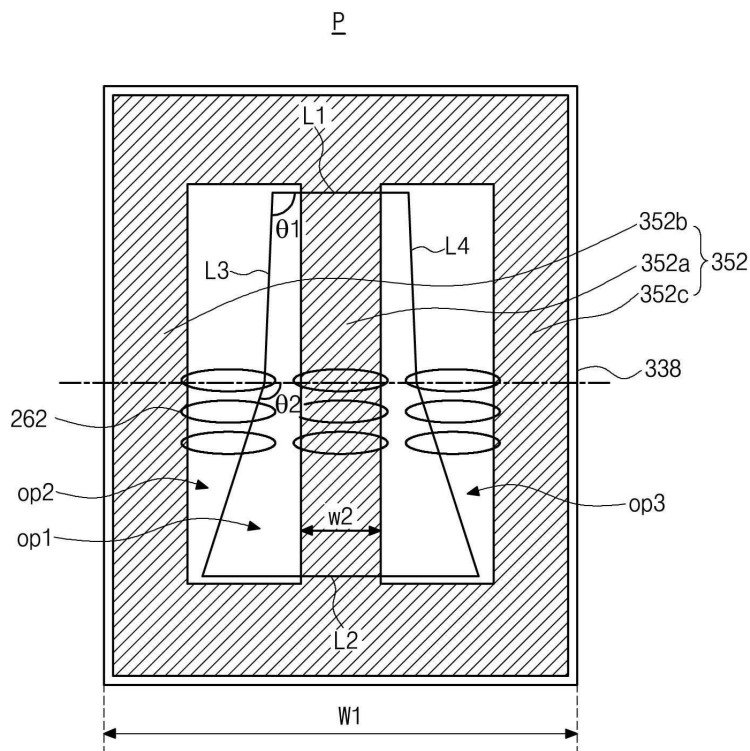




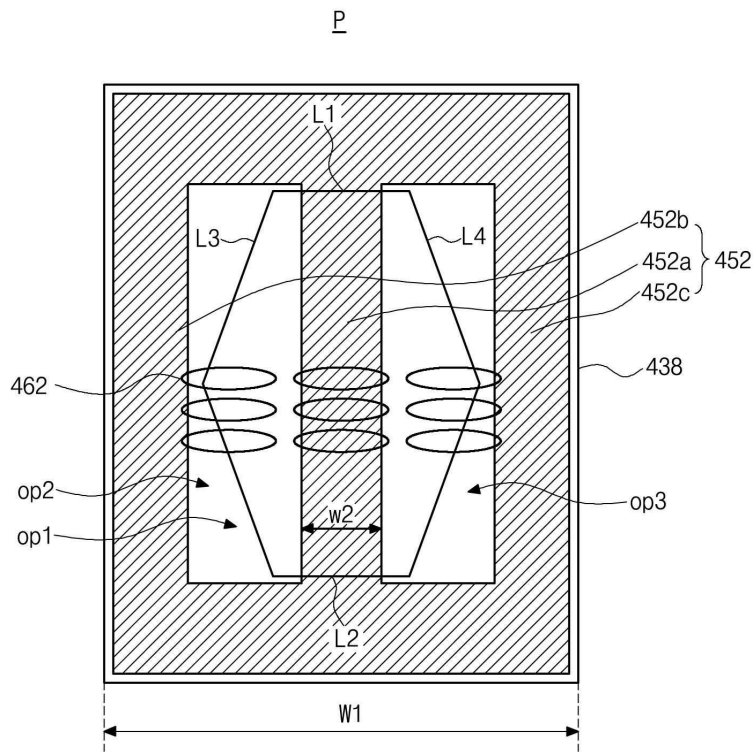
도면6

		CR	WL
제1실시예	0.00 $\mu\text{m}$	100.0%	100.0%
제2실시예	0.50 $\mu\text{m}$	112.5%	99.0%
	0.75 $\mu\text{m}$	117.8%	96.7%
	1.00 $\mu\text{m}$	122.5%	
	1.25 $\mu\text{m}$	125.6%	88.2%

도면7



도면8



专利名称(译)	液晶显示装置		
公开(公告)号	<a href="#">KR1020200023082A</a>	公开(公告)日	2020-03-04
申请号	KR1020180099466	申请日	2018-08-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	조수인 윤상순		
发明人	조수인 윤상순		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1362		
CPC分类号	G02F1/1343 G02F1/133512 G02F1/136286 G02F2201/40		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在本发明中,提供了一种液晶显示装置,其包括:第一基板和第二基板,其包括多个像素区域并且彼此面对地间隔开;以及 栅极布线和数据布线,其布置在第一基板的内表面中并且彼此交叉以限定多个像素区域; 薄膜晶体管,其连接至栅极布线和数据布线并设置在多个像素区域的每一个中; 板状的第一电极设置在薄膜晶体管上; 第二电极设置在第一电极上并具有单个第一开口; 对应于第二电极的中心部分和第一开口的黑矩阵; 液晶层设置在第一和第二基板之间。

