



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0013447

(43) 공개일자 2016년02월04일

(51) 국제특허분류(Int. Cl.)

G02F 1/1337 (2006.01) G02F 1/1339 (2006.01)

(21) 출원번호 10-2014-0094871

(22) 출원일자 2014년07월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

정종욱

경기 파주시 가람로 22, 112동 1401호 (와동동, 가람마을1단지벽산한라아파트)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 9 항

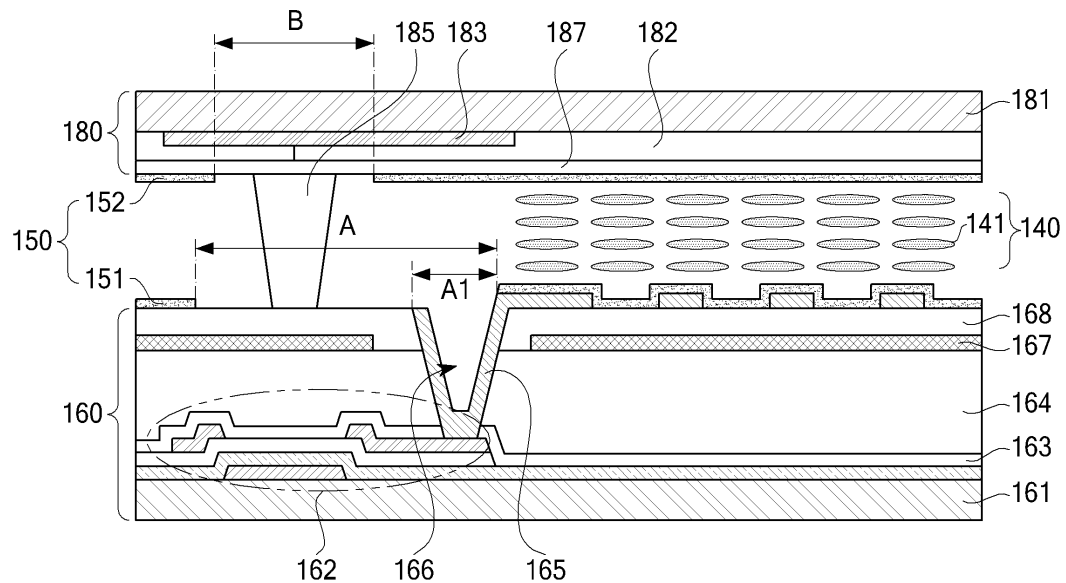
(54) 발명의 명칭 액정 표시패널 및 그 제조방법

(57) 요약

본 발명은 하부기관 및 상기 하부기관과 대향하는 상부기관 사이에 형성되는 컬럼스페이서를 포함하고, 상기 컬럼스페이서가 형성된 영역이 오픈되도록 상기 하부기관 및 상부기관에 형성되는 배향막들을 포함하는 액정 표시패널을 제공하는 것을 기술적 과제로 한다.

(뒷면에 계속)

대표도 - 도3



본 발명에 따른 액정 표시패널은, 하부기관, 상기 하부기관과 대향하며, 블랙매트릭스 및 컬럼스페이서가 형성되어 있는 상부기관, 상기 하부기관에 형성되며, 상기 컬럼스페이서와 마주보는 제1영역이 오픈되어 있는 제1배향막, 상기 상부기관에 형성되며, 상기 컬럼스페이서가 형성된 제2영역이 오픈되어 있는 제2배향막 및 상기 제1배향막 및 제2배향막 사이에 구비되는 액정층을 포함한다.

본 발명에 의하면, 컬럼스페이서가 형성된 영역이 오픈되도록 상기 하부기관 및 상부기관에 배향막들이 형성됨으로써, 액정 표시패널에서 발생하는 빛샘불량이 방지될 수 있다.

명세서

청구범위

청구항 1

하부기관;

상기 하부기관과 대향하며, 블랙매트릭스 및 컬럼스페이서가 형성되어 있는 상부기관;

상기 하부기관에 형성되며, 상기 컬럼스페이서와 마주보는 제1영역이 오픈되어 있는 제1배향막;

상기 상부기관에 형성되며, 상기 컬럼스페이서가 형성된 제2영역이 오픈되어 있는 제2배향막; 및

상기 제1배향막 및 제2배향막 사이에 액정층을 포함하는 액정 표시패널.

청구항 2

제 1 항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 블랙매트릭스가 형성되어 있는 영역보다 작거나 같은 것을 특징으로 하는 액정 표시패널.

청구항 3

제 1 항에 있어서,

상기 제1영역은 상기 하부기관에 형성된 박막트랜지스터와 픽셀전극을 접속시키기 위한 제1컨택홀이 형성되어 있는, 제1컨택홀영역을 포함하는 것을 특징으로 하는 액정 표시패널.

청구항 4

하부기관 상에 스위칭 소자를 형성하는 단계;

상부기관 상에 블랙매트릭스와 컬럼스페이서를 형성하는 단계;

상기 컬럼스페이서와 마주보는 제1영역이 오픈되도록, 상기 하부기관에 제1배향막을 형성하는 단계;

상기 컬럼스페이서가 구비된 제2영역이 오픈되도록, 상기 상부기관에 제2배향막을 형성하는 단계; 및

액정층을 사이에 두고, 상기 하부기관과 상부기관을 합착하는 단계를 포함하는 액정 표시패널 제조방법.

청구항 5

제 4 항에 있어서,

상기 제1배향막 또는 제2배향막을 형성하는 단계는,

패턴이 형성되어 있는 패턴링 몰드를 제작하는 단계;

상기 패턴링 몰드에 배향물질을 형성하는 단계;

상기 패턴 상에 형성된 배향물질을 상기 하부기관 또는 상부기관에 전사하는 단계를 포함하는 것을 특징으로 하는 액정 표시패널 제조방법.

청구항 6

제 5 항에 있어서,

상기 배향물질은 상기 패턴링 몰드 전면에서 형성되는 것을 특징으로 하는 액정 표시패널 제조방법.

청구항 7

제 5 항에 있어서,

상기 패턴과 상기 배향물질 사이의 접촉각은, 상기 하부기판 또는 상부기판과 배향물질 사이의 접촉각보다 큰 것을 특징으로 하는 액정 표시패널 제조방법.

청구항 8

제 5 항에 있어서,

상기 패턴의 높이는, 상기 컬럼스페이스의 높이보다 큰 것을 특징으로 하는 액정표시패널 제조방법.

청구항 9

제 4 항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 블랙매트릭스가 형성되어 있는 영역보다 작거나 같은 것을 특징으로 하는 액정표시패널 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시패널에 관한 것으로서, 특히, 컬럼스페이스가 형성된 영역을 오픈하며 배향막이 선택적으로 패터닝 되어 있는 액정 표시패널 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 정보화 사회로 시대가 발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(FPD : Flat Panel Display Device)의 중요성이 증대되고 있다. 평판 표시장치에는, 액정 표시장치(LCD : Liquid Crystal Display Device), 플라즈마 표시장치(PDP : Plasma Display Panel Device), 유기발광 표시장치(OLED : Organic Light Emitting Display Device) 등이 있으며, 전기영동 표시장치(EPD : Electrophoretic Display Device)도 널리 이용되고 있다.

[0003] 이 중, 박막트랜지스터를 포함하는 액정 표시장치는 해상도, 컬러 표시, 화질 등에서 우수하여 텔레비전, 노트북, 태블릿 컴퓨터, 또는 데스크 탑 컴퓨터의 표시 장치로 널리 상용화되고 있다.

[0004] 도 1은 종래의 일반적인 액정 표시패널의 구조를 나타낸 단면도이다.

[0005] 종래의 일반적인 액정 표시패널(10)은, 도 1에 도시된 바와 같이, 게이트라인들(미도시) 및 데이터라인들(미도시)의 교차영역 마다 픽셀이 형성되어 있는 하부기판(11), 상기 하부기판(11)과 대향하며, 컬럼스페이스(13)가 형성되어 있는 상부기판(12), 상기 하부기판(11) 상면 및 상부기판(12) 하면 전체를 덮는 배향막들(15a, 15b) 및 상기 하부기판(11) 및 상부기판(12) 사이에 형성되는 액정층(14)을 포함한다. 상기 배향막들(15a, 15b) 중 하부배향막(15a)은 하부기판(11)을 덮으며 형성된다. 또한, 상기 배향막들(15a, 15b) 중 상부배향막(15b)은 상기 컬럼스페이스(13)를 포함하는 상기 상부기판(12) 하면 전체를 덮으며 형성된다.

[0006] 상기한 바와 같은 종래의 액정 표시패널(10)에서는, 외부에서 압력이 가해지는 경우(예를 들어, 상기 패널을 누르거나, 상기 패널이 구부러지는 경우), 상기 컬럼스페이스(13)가 압력에 의해 눌리거나, 움직이는 현상이 발생될 수 있다.

[0007] 상기 컬럼스페이스(13)가 움직임에 따라, 상기 컬럼스페이스(13)를 덮고 있는 배향막들(15a, 15b)이 손상된다.

[0008] 또한, 상기 배향막들(15a, 15b)이 손상됨에 따라 배향막들(15a, 15b)의 배향력이 저하되며, 상기 배향막들(15a, 15b)이 손상된 부분으로 빛이 방출되는 빛샘불량이 발생될 수 있다.

[0009] 또한, 상기 배향막들(15a, 15b)이 손상됨에 따라, 상기 표시패널의 액정층(14)으로 배향막들(15a, 15b)로부터 이물이 떨어져 나올 수 있으며, 상기 이물에 의해서도, 빛샘불량은 발생될 수 있다.

[0010] 또한, 상기 컬럼스페이스(13)가 움직임에 따라, 하부기판에 형성된 박막트랜지스터와 픽셀전극이 연결되는 컨택홀 부분에서는, 배향막으로 사용되는 배향물질이 집중될 수 있다.

발명의 내용

해결하려는 과제

- [0011] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 컬럼스페이스가 형성된 영역이 오픈되도록 하부기관 및 상부기관에 형성되는 배향막들을 포함하는 액정 표시패널을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0012] 본 발명에 따른 액정 표시패널은, 하부기관, 상기 하부기관과 대향하며, 블랙매트릭스 및 컬럼스페이스가 형성되어 있는 상부기관, 상기 하부기관에 형성되며, 상기 컬럼스페이스와 마주보는 제1영역이 오픈되어 있는 제1배향막, 상기 상부기관에 형성되며, 상기 컬럼스페이스가 형성된 제2영역이 오픈되어 있는 제2배향막 및 상기 제1배향막 및 제2배향막 사이에 구비되는 액정층을 포함한다.
- [0013] 또한, 본 발명에 따른 액정 표시패널은, 하부기관 상에 스위칭 소자를 형성하는 단계, 상부기관 상에 컬럼스페이스를 형성하는 단계, 상기 컬럼스페이스와 마주보는 제1영역이 오픈되도록, 상기 하부기관에 제1배향막을 형성하는 단계, 상기 컬럼스페이스가 형성된 제2영역이 오픈되도록, 상기 상부기관에 제2배향막을 형성하는 단계 및 액정층을 사이에 두고, 상기 하부기관과 상부기관을 합착하는 단계를 포함한다.

발명의 효과

- [0014] 본 발명에 의하면, 컬럼스페이스가 형성된 영역이 오픈되도록 상기 하부기관 및 상부기관에 배향막들을 형성함으로써, 상기 컬럼스페이스의 움푹임에 따라, 상기 컬럼스페이스를 덮고 있는 배향막들의 손상을 방지할 수 있다. 상기 배향막들의 손상을 방지함에 따라, 상기 배향막들의 배향력이 저하되는 것을 방지할 수 있다.
- [0015] 또한, 상기 배향막들로부터 발생하는 이물이 액정층 내부로 유입되는 현상이 방지될 수 있다. 상기 배향막의 손상 및 액정층으로의 이물유입이 방지됨으로써, 액정 표시패널에서 발생하는 빛샘불량이 방지될 수 있다.
- [0016] 또한, 박막트랜지스터와 픽셀전극이 연결되는 컨택홀 부분에, 배향막으로 사용되는 배향물질이 집중되는 것이 방지될 수 있다.

도면의 간단한 설명

- [0017] 도 1은 종래의 일반적인 액정표시패널의 구조를 나타낸 단면도.
- 도 2는 본 발명에 따른 액정 표시패널이 적용되는 표시장치의 구성을 개략적으로 나타낸 예시도.
- 도 3은 본 발명에 따른 액정 표시패널의 구조를 나타낸 단면도.
- 도 4a 내지 도 4c는 본 발명에 따른 표시패널의 제조방법을 설명하기 위한 예시도들.
- 도 5a 내지 도 5d는 본 발명에 따른 표시패널에 적용되는 배향막 제조방법을 설명하기 위한 예시도들.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0019] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0020] 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

- [0021] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0022] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0023] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0024] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0025] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0026] 이하, 첨부된 도면을 참조하여 본 발명이 상세히 설명된다.
- [0027] 도 2는 본 발명에 따른 액정 표시패널이 적용되는 표시장치의 구성을 개략적으로 나타낸 예시도이다.
- [0028] 본 발명에 따른 액정 표시패널이 적용되는 표시장치는, 도 2에 도시된 바와 같이, 게이트라인들(GL1~GLg)과 데이터라인들(DL1~DLd)의 교차영역마다 픽셀(P)(110)이 형성되어 있는 패널(100), 상기 패널(100)에 형성되어 있는 상기 게이트라인들(GL1~GLg)에 순차적으로 스캔펄스를 공급하기 위한 게이트 드라이버(200), 상기 패널(100)에 형성되어 있는 상기 데이터라인들(DL1~DLd)로 데이터 전압을 공급하기 위한 데이터 드라이버(300) 및 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)의 기능을 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0029] 첫째, 상기 패널(100)의 하부기판(미도시)에는, 다수의 데이터라인들(DL1~DLd), 상기 데이터라인들(DL1~DLd)과 교차되는 다수의 게이트라인들(GL1~GLg), 상기 데이터라인들(DL1~DLd)과 상기 게이트라인들(GL1~GLg)의 교차부들마다에 형성되는 픽셀(P)(110)들에 형성된 박막 트랜지스터(Oxide Thin Film Transistor)들, 상기 픽셀(P)(110)들 각각에 형성되어 있으며 상기 픽셀들 각각에 데이터전압을 충전시키기 위한 픽셀전극들 및 상기 픽셀전극들과 함께 상기 픽셀에 충전된 액정을 구동하기 위한 공통전극들이 형성된다. 상기 데이터 라인들(DL1~DLd)과 상기 게이트 라인들(GL1~GLg)의 교차 구조에 의해 상기 픽셀들이 매트릭스 형태로 배치된다.
- [0030] 상기 패널(100)의 상부기판(미도시)에는 블랙매트릭스(BM: Black Matrix)와 컬러필터가 형성된다.
- [0031] 상기 패널(100)의 상부기판과 하부기판 각각에는 편광판이 부착되고, 액정과 접하는 내면에는 상기 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다. 상기 패널(100)의 상부 유리기판과 하부 유리기판 사이에는 셀갭(Cell gap)을 유지하기 위한 컬럼스페이서(CS: Column Spacer)가 형성될 수 있다. 상기 패널(100)은, 이하, 도 3 내지 도 5를 참조하여 상세히 설명된다.
- [0032] 둘째, 상기 패널구동부(200, 300, 400)는, 도 2에 도시된 바와 같이, 상기 패널(100)에 형성되어 있는 상기 데이터 라인들(DL1~DLd)에 데이터전압을 공급하기 위한 데이터 드라이버(300), 상기 데이터전압이 출력되는 동안 상기 패널(100)에 형성되어 있는 상기 게이트 라인들(GL1~GLg)에 순차적으로 상기 스캔펄스를 공급하기 위한 게이트 드라이버(200) 및 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)를 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0033] 상기 타이밍 컨트롤러(400)는 외부시스템으로부터 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받아, 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)의 동작 타이밍을 제어하기 위한 제어신호들(GCS, DCS)을 발생한다.
- [0034] 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터 입력된 상기 영상데이터를 상기 데이터 전압으로 변환하여, 상기 게이트 라인에 스캔펄스가 공급되는 1수평기간마다 1수평라인분의 데이터 전압을 상기 데이터 라인들에 공급한다.
- [0035] 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 전송되어온 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜, 순차적으로 상기 게이트 라인들(GL1~GLg)에 게이트 온 전압(Von)을 갖는 스캔펄스를 공급한다. 그리고, 상기 게이트 드라이버(200)는 상기 게이트 온 전압(Von)을 갖는 상기 스캔펄스가 공급되지 않는 나머지 기간 동안에는 상기 게이트 라인(GL1~GLn)들

에 게이트 오프 전압(Voff)을 공급한다.

- [0036] 상기 설명에서는, 상기 데이터 드라이버(300), 상기 게이트 드라이버(200) 및 상기 타이밍 컨트롤러(400)가 독립적으로 구성된 것으로서 설명되었으나, 상기 데이터 드라이버(300) 또는 상기 게이트 드라이버(200)들 중 적어도 어느 하나는 상기 타이밍 컨트롤러(400)에 구성될 수도 있다.
- [0037] 도 3은 본 발명에 따른 액정 표시패널의 구조를 나타낸 단면도이다.
- [0038] 본 발명에 따른 액정 표시패널은, 하부기판(160), 상기 하부기판(160)과 대향하며, 블랙매트릭스(183) 및 컬럼스페이서(185)가 형성되어 있는 상부기판(180), 상기 하부기판(160)에 형성되며, 상기 컬럼스페이서(185)와 마주보는 제1영역(A)이 오픈되어 있는 제1배향막(151), 상기 상부기판(180)에 형성되며, 상기 컬럼스페이서(185)가 형성된 제2영역(B)이 오픈되어 있는 제2배향막(152) 및 상기 제1배향막(151) 및 제2배향막(152) 사이에 액정층(140)을 포함한다.
- [0039] 먼저, 상기 하부기판(160)에는, 게이트라인들(미도시) 및 데이터라인들(미도시)의 교차영역 마다 픽셀이 형성되어 있다. 상기 픽셀은 박막 트랜지스터(162), 공통전극(167) 및 픽셀전극(165)을 포함한다.
- [0040] 상기 박막 트랜지스터(162)는, 도면에 상세하게 도시되지는 않았으나, 제1기판(161) 상에 형성된 게이트, 상기 게이트 상에 형성된 게이트 절연막(GI: Gate Insulator), 상기 게이트 절연막 상에 형성된 액티브 및 상기 액티브와 연결되는 제1전극 및 제2전극을 포함한다.
- [0041] 상기 박막 트랜지스터(162)는 각각의 픽셀에 전기적 신호를 전달하고, 제어하는 스위칭 역할을 한다. 상기 제1전극 및 제2전극 상에는, 상기 박막트랜지스터(162)를 덮는 제1보호막(163) 및 평탄화막(164)이 형성된다. 상기 제1보호막(163) 및 평탄화막(164)에는 상기 박막 트랜지스터(162)의 제2전극을 노출시키기 위한 제1콘택홀(166)이 형성되어 있다,
- [0042] 상기 공통전극(167)은, 상기 평탄화막(164) 상에 형성된다. 상기 공통전극(167)에는 액정을 구동하기 위한, 공통전압(Vcom)이 인가된다. 상기 공통전극(167) 상에는 상기 공통전극(167)을 덮는 제2보호막(168)이 형성된다.
- [0043] 상기 픽셀전극(165)은, 상기 공통전극(167)을 덮는 상기 제2보호막(168) 상에 형성된다. 이 때, 상기 픽셀전극(165)은 박막 트랜지스터(162)의 제2전극과 연결된다.
- [0044] 상기 상부기판(180)은 블랙매트릭스(BM)(183)와 컬러필터(182)를 포함한다. 상기 컬러필터(182)에는, R(Red), G(Green), B(Blue) 패턴이 형성되어 있다. 상기 블랙매트릭스(BM)(183)는 상기 컬러필터(182)의 R, G, B 패턴 사이에 각각 배치된다. 또한, 상부기판(180)은 상기 상부기판(180)과 하부기판(160) 사이의 셀갭(Cell gap)을 유지하기 위한 컬럼스페이서(185)를 포함한다.
- [0045] 상기 하부기판(160) 및 상부기판(180)에는, 도 3에 도시된 바와 같이, 상기 액정층(140)에 구비된 액정(141)들을 배향시키기 위한 제1배향막(151) 및 제2배향막(152)이 형성된다.
- [0046] 상기 제1배향막(151)은, 상기 컬럼스페이서(185)와 마주보는 제1영역(A)이 오픈되도록, 상기 하부기판(160)에 형성된다. 상기 제2배향막(152)은 상기 컬럼스페이서(185)가 형성된 제2영역(B)이 오픈되도록, 상기 상부기판(180)에 형성된다.
- [0047] 상기 제1배향막(151) 및 제2배향막(152)은 배향물질이 형성되어 있는 패터닝 몰드에 의해 형성된다. 상기 제1배향막(151) 및 제2배향막(152)은, 상기 패터닝 몰드에 의해 형성되어 있는 배향물질을 상기 상부기판 및 하부기판에 전사함으로써, 형성될 수 있다.
- [0048] 상기 제1영역(A)은 상기 컬럼스페이서(185)가 외력에 의해 이동 가능한 영역이다. 예를 들어 외력에 의해 컬럼스페이서(185)가 이동 가능한 영역은 약 20 μ m 내지 약 30 μ m 정도이며, 이에 한정되는 것은 아니다.
- [0049] 상기 제2영역(B)은 상기 상부기판(180) 상에 형성된 컬럼스페이서(185)와 상기 제2배향막(152)이 접촉하는 영역을 제외한 영역이다.
- [0050] 따라서, 상기 제1영역(A)은 상기 컬럼스페이서(185)에 대응되는 영역보다 크고, 상기 제2영역(B)은 상기 컬럼스페이서(185)가 형성되어 있는 영역보다 크다.
- [0051] 또한, 상기 제1영역(A) 및 상기 제2영역(B)은 상기 블랙매트릭스(183)가 형성되어 있는 영역보다 작거나 같다. 이 때, 상기 제1영역(A)은 상기 하부기판(160)에 형성된 박막트랜지스터(162)와 픽셀전극(165)을 접속시키기 위

한 제1컨택홀(166)이 형성되어 있는, 제1컨택홀영역(A1)을 포함한다.

- [0052] 상기한 바와 같이, 상기 제1영역(A)과 상기 제2영역(B)이 오픈되도록 상기 제1배향막(151) 및 제2배향막(152)이 형성됨에 따라, 외력에 의한 컬럼스페이서(185)의 이동에 의해 발생하는, 배향막들(151, 152)의 손상이 방지될 수 있다. 상기 배향막들(151, 152)의 손상이 방지됨에 따라, 상기 액정 표시패널에서 발생하는 빛샘불량이 개선될 수 있다.
- [0053] 또한, 상기한 바와 같이, 제1배향막(151) 및 제2배향막(152)이 형성됨에 따라, 상기 배향막들(151, 152)의 배향력이 향상될 수 있다. 또한, 배향막들(151, 152)로부터 이물이 액정층(140)에 떨어져 나오는 현상이 방지될 수 있고, 상기 이물에 의한 빛샘불량이 개선될 수 있다.
- [0054] 또한, 상기 제1영역(A)에 포함되는 제1컨택홀영역(A1)이 오픈되며 제1배향막(151)이 형성됨으로써, 상기 제1배향막(151)으로 사용되는 배향물질이 상기 제1컨택홀 영역(A1)에 집중되는 현상이 방지될 수 있다.
- [0055] 상기 제1배향막(151) 및 제2배향막(152)을 형성하는 방법은 이하, 도 4a 내지 도 4c 및 도 5a 내지 도 5d를 참조하여, 상세하게 설명된다.
- [0056] 상기 제1배향막(151) 및 제2배향막(152) 사이에는 액정층(140)이 구비된다. 예를 들어, 상기 액정층(140)은 제1배향막(151)을 포함하는 하부기판 상에 액정(141)이 적하됨으로써 형성될 수 있다. 상기 액정 표시패널(100)에서는 상기 액정층(140)에 구비된 액정(141)이 갖는 여러 가지 성질들 중, 상기 액정(141)에 전압을 가하면 분자의 배열이 변하는 성질을 이용하여 화상이 표시된다.
- [0057] 도 4a 내지 도 4c는 본 발명에 따른 표시패널의 제조방법을 설명하기 위한 예시도들이고, 도 5a 내지 도 5d는 본 발명에 따른 표시패널에 적용되는 배향막 제조방법을 설명하기 위한 예시도들이다.
- [0058] 본 발명에 따른 표시패널의 제조방법은, 도 4a 내지 도 4c는 및 도 5a 내지 도 5d에 도시된 바와 같이, 하부기판(160) 상에 스위칭 소자를 형성하는 단계, 상부기판(180) 상에 컬럼스페이서(185)를 형성하는 단계, 상기 컬럼스페이서(185)와 마주보는 제1영역(A)이 오픈되도록, 상기 하부기판(160)에 제1배향막(151)을 형성하는 단계, 상기 컬럼스페이서(185)가 구비된 제2영역(B)이 오픈되도록, 상기 상부기판(180)에 제2배향막(152)을 형성하는 단계 및 액정층(140)을 사이에 두고, 상기 하부기판(160)과 상부기판(180)을 합착하는 단계를 포함한다.
- [0059] 먼저, 상기 하부기판(160)에는, 도 4a에 도시된 바와 같이, 박막 트랜지스터(162), 공통전극(167) 및 픽셀전극(165)이 형성되어 있다.
- [0060] 상기 박막 트랜지스터(162)는, 도면에 상세하게 도시되지는 않았으나, 제1기판(161) 상에 형성된 게이트, 상기 게이트 상에 형성된 게이트 절연막(GI: Gate Insulator), 상기 게이트 절연막 상에 형성된 액티브, 상기 액티브 상에 형성된 층간 절연막(ILD: Inter Layer Dielectric) 및 상기 층간절연막 상에 형성되어 액티브와 연결되는 제1전극 및 제2전극을 포함한다. 상기 박막 트랜지스터(162)는 각각의 픽셀에 전기적 신호를 전달하고, 제어하는 스위칭 역할을 하는 스위칭 소자이다.
- [0061] 본 발명에 따른 액정 표시패널은 바텀 게이트(Bottom Gate) 방식으로 박막 트랜지스터가 형성되어 있으나, 이에 한정된 것은 아니며, 상기 박막 트랜지스터는 탑 게이트(Top Gate) 방식으로 형성될 수도 있다.
- [0062] 또한, 상기 박막 트랜지스터는 비정질 실리콘 박막 트랜지스터(a-Si TFT), 다결정 실리콘 박막 트랜지스터(poly-Si TFT), 산화물 박막 트랜지스터(Oxide TFT)등이 될 수 있다. 또한, 상기 트랜지스터들은 N형, 또는 P형 박막 트랜지스터가 될 수도 있다.
- [0063] 상기 박막 트랜지스터(162) 상에는 상기 박막 트랜지스터(162)를 덮는 제1보호막(163) 및 평탄화막(164)이 형성된다. 상기 평탄화막(164)은 2.0 μ m~3.0 μ m의 두께를 가지는 포토아크릴(Photo Acryl)로 형성될 수 있으며, 상기 하부기판(160)을 평탄화 시키는 기능을 한다. 상기 제1보호막(163) 및 평탄화막(164)에는 상기 박막트랜지스터(162)의 제2전극을 노출시키는 제1콘택홀(166)이 구비된다. 상기 제1콘택홀(166)을 통해, 상기 제2전극과 픽셀전극(165)이 연결된다.
- [0064] 상기 공통전극(167)은, 상기 평탄화막(164) 상에 형성된다. 상기 공통전극(167)으로는 액정을 구동하기 위한, 공통전압(Vcom)이 인가된다. 상기 공통전극(167)은 예를 들어, 인듐-틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있다. 상기 공통전극(167) 상에는 상기 공통전극(167)을 덮는 제2보호막(168)이 형성된다. 상기 공통전극(167)은 직선 형상 또는 핑거 패턴(finger pattern 또는 comb-shaped)으로 형

성하거나 판 형태(rectangular shape)으로 형성할 수 있으며, 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성할 수도 있으며, 픽셀전극이나 공통전극의 형상에 한정되는 것은 아니다.

[0065] 상기 픽셀전극(165)은, 상기 공통전극(167)을 덮는 상기 제2보호막(168) 상에 형성된다. 상기 픽셀전극(165)은 직선 형상 또는 핑거 패턴(finger pattern 또는 comb-shaped)을 가지도록 형성되거나 적어도 하나 이상의 굴곡을 가지는 지그재그 형상(zig-zag shape)으로 형성될 수 있다. 상기 픽셀전극(165)은 예를 들어, 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성될 수 있다.

[0066] 상기 픽셀전극(165) 및 공통전극(167)은, 상기 픽셀전극(165)이 공통전극(167) 상에 형성된 픽셀전극 온 탑 구조(pixel electrode on the common electrode)로 형성될 수 있다. 그러나, 이에 한정된 것은 아니며, 상기 공통전극(167)이 픽셀전극(165)상에 형성된 공통전극 온 탑 구조(common electrode on the pixel electrode)로도 형성될 수도 있다.

[0067] 다음, 상기 상부기관(180)에는, 도 4b에 도시된 바와 같이, 블랙매트릭스(BM)(183)와 컬러필터(182)가 형성되어 있다. 상기 제2기관(181) 상에는 상기 블랙매트릭스(BM)(183)가 형성되고, 상기 블랙매트릭스(BM)(183) 상에는 상기 컬러필터(182)가 형성된다. 상기 컬러필터(182)에는, R(Red), G(Green), B(Blue) 패턴이 형성되어 있다. 상기 컬러필터(182)는 상기 표시패널(100)에서 컬러를 구현하기 위해 사용된다. 상기 블랙매트릭스(BM)(183)들은 상기 컬러필터(182)의 R, G, B 패턴 사이에 각각 위치되어, 상기 R, G, B의 빛을 구분하거나, 또는, 차단하는 기능을 수행한다. 상기 블랙매트릭스(183)가 형성됨에 따라, 상기 표시패널의 콘트라스트는 향상되고, 상기 박막 트랜지스터(162)의 누설 전류는 감소될 수 있다.

[0068] 상기 컬러필터(182) 상에는 블랙매트릭스(183) 및 컬러필터(182)가 형성된 제2기관(181)을 평탄화시키기 위한, 오버코팅층(187)이 형성된다.

[0069] 상기 오버코팅층(187)을 포함하는, 상기 제2기관(181) 상에는 컬럼스페이서(185)가 형성된다. 상기 컬럼스페이서(185)가 형성됨으로써, 상부기관(180)이 완성된다. 상기 컬럼스페이서(185)는 상기 상부기관(180)과 하부기관(160) 사이의 셀갭(Cell gap)을 유지시켜주는 기능을 수행한다. 상기 컬럼스페이서(185)는, 수지 등이 패턴닝됨으로써 형성될 수 있다. 본 발명에서는 상기 컬럼스페이서(185)가 상부기관에 형성되는 것을 일례로 하여 본 발명이 설명되었으나, 상기 컬럼스페이서(185)는 하부기관(160)에 형성될 수도 있다.

[0070] 다음, 상기 하부기관(160)에는, 도 4a에 도시된 바와 같이, 액정층(140)에 구비된 액정(141)들을 배향시키기 위한 제1배향막(151)이 형성된다.

[0071] 상기 제1배향막(151)을 형성하는 단계는, 도 5a 내지 5d에 도시된 바와 같이, 패턴(620)이 형성되어 있는 패턴닝 몰드(600)를 제작하는 단계, 상기 패턴닝 몰드(600)에 배향물질(153)을 형성하는 단계, 상기 패턴(620) 상에 형성된 배향물질(153)을 상기 하부기관(160)에 전사하는 단계를 포함한다.

[0072] 상기 패턴닝 몰드(600)는 베이스몰드(610) 및 상기 베이스몰드(610)상에 형성된 패턴(620)을 포함하여 구성된다. 상기 베이스몰드(610) 상에는, 상기 하부기관(160)의 제1영역(A)에 대응되는 부분이 형성되도록, 상기 패턴(620)이 형성되어 있다.

[0073] 상기 제1영역(A)은 상기 컬럼스페이서(185)가 외력에 의해 이동 가능한 영역이다. 예를 들어 외력에 의해 컬럼스페이서(185)가 이동 가능한 영역은 약 20 μ m 내지 약 30 μ m 정도이며, 이에 한정되는 것은 아니다. 따라서, 상기 제1영역(A)은 상기 컬럼스페이서(185)에 대응되는 영역보다 크다. 또한, 상기 제1영역(A)은 상기 블랙매트릭스(183)가 형성되어 있는 영역보다 작거나 같다. 이 때, 상기 제1영역(A)에는 상기 박막 트랜지스터(162) 및 픽셀전극(165)을 접속시키기 위한 제1컨택홀(166)이 형성되어 있는 제1컨택홀영역(A1)이 포함된다.

[0074] 상기 패턴(620)은, 도 5a에 도시된 바와 같이, 상기 베이스 몰드(600)로부터 볼록하게 돌출되어 있다. 또한, 상기 하부기관(160)의 제1영역(A)에 대응되는 부분에는, 패턴들이 형성되지 않아 오목하게 형상을 나타낸다.

[0075] 상기 패턴닝 몰드(600) 전면에는, 도 5b에 도시된 바와 같이, 배향물질(153)이 코팅된다. 예를 들어, 상기 배향물질(153)은 스핀코팅 방법을 이용하여 형성될 수 있다. 상기 배향물질(153)로는 폴리이미드(PI: Polyimide)가 사용될 수 있다.

[0076] 상기 패턴닝 몰드(600)에 코팅된 배향물질(153)은, 도 5c에 도시된 바와 같이, 상기 하부기관(160)에 전사된다.

이 경우, 상기 패턴(620)의 돌출된 부분에 코팅된 배향물질(153)만이 상기 하부기판(160)에 전사된다. 상기 배향물질(153)은 50℃ 내지 150℃의 온도 중 어느 한 온도에서 상기 하부기판(160) 상에 전사된다. 상기 배향물질(153)이 상기 하부기판(160)에 전사됨으로써, 상기 하부기판(160) 상에는 제1영역(A)이 오픈된, 상기 제1배향막(151)이 형성된다.

[0077] 이 때, 상기 패턴(620)과 배향물질(153) 사이의 접촉각은, 상기 하부기판(160)과 배향물질(153) 사이의 접촉각보다 크다. 이 경우, 상기 패턴(620)과 배향물질(153) 사이의 접촉각(Contact angle)은 25° 내지 50° 중 어느 하나 일 수 있으며, 상기 하부기판(160)과 배향물질(153) 사이의 접촉각(Contact angle)은 5° 내지 20° 중 어느 하나 일 수 있다. 상기 접촉각은 액체가 고체에 접촉하고 있을 때, 액체면과 고체면 사이의 각도로 정의된다. 상기 접촉각이 클수록 밀착력은 낮아진다.

[0078] 상기 패터닝 몰드(600)는 상기 배향물질(153)이 하부기판에 전사된 후, 제거된다.

[0079] 다음, 상기 상부기판(180)에는, 도 4b에 도시된 바와 같이, 액정층(140)에 구비된 액정(141)들을 배향시키기 위한 제2배향막(152)이 형성된다.

[0080] 상기 제2배향막(152)을 형성하는 단계는 상기 제1배향막(151) 형성하는 단계와 동일하다. 다만, 상기 제2배향막(152) 형성하는 단계에 이용되는 패터닝 몰드(600)와 상기 제1배향막(151)을 형성하는 단계에 이용되는 패터닝 몰드(600)에 그 차이가 있다.

[0081] 상기 패터닝 몰드(600)는 베이스몰드(610) 및 상기 베이스몰드(610)상에 형성된 패턴(620)을 포함하여 구성된다. 상기 베이스몰드(610) 상에는, 상기 상부기판(180)의 제2영역(B)에 대응되는 부분이 오픈되도록 패턴(620)이 형성되어 있다.

[0082] 여기서, 상기 제2영역(B)은 상기 상부기판(180) 상에 형성된 컬럼스페이스(185)가 오픈된 영역이다. 따라서, 상기 제2영역(B)은 상기 컬럼스페이스(185)가 형성된 영역보다 크다. 또한, 상기 제2영역(B)은 상기 블랙매트릭스(183)가 형성되어 있는 영역보다 작거나 같다.

[0083] 상기 패턴(620)은 상기 베이스 몰드(600)로부터 볼록하게 돌출되어 있다. 또한, 상기 상부기판(160)의 제2영역(B)에 대응되는 부분은, 패턴(620)들 사이에서 오목하게 형성되어 있다.

[0084] 상기 제2영역(B) 즉, 컬럼스페이스(185)가 형성되어 있는 영역을 오픈하고, 상기 상부기판(180)에 상기 제2배향막(152)이 전사되어야 하므로, 상기 패턴(620)의 높이는, 상기 컬럼스페이스(185)의 높이보다 크게 형성된다. 상기 패턴(620)의 높이가 상기 컬럼스페이스(185)의 높이보다 크게 형성됨으로써, 상기 컬럼스페이스(185)에는 배향물질(153)이 전사되지 않는다.

[0085] 또한, 상기 제2배향막(152) 및 상기 제1배향막(151)이 커버하는 영역이 서로 다르므로, 상기 제2배향막(152)을 형성하는 단계에 이용되는 패터닝 몰드(600)에 포함되는 패턴(620)의 형태는 상기 제1배향막(151)을 형성하는 단계에 이용되는 패터닝 몰드(600)에 포함되는 패턴(620)의 형태와 다르게 형성된다.

[0086] 상기 패터닝 몰드(600) 전면에는, 배향물질(153)이 코팅된다. 예를 들어, 상기 배향물질(153)은 스핀코팅 방법을 이용하여, 형성될 수 있다. 상기 배향물질(153)로는 폴리이미드(PI: Polyimide)가 사용될 수 있다.

[0087] 상기 패터닝 몰드(600)에 코팅된 배향물질(153)은, 상기 상부기판(180)에 전사된다. 이 경우, 상기 패턴(620)이 형성되어 있는 부분에 코팅된 배향물질(153)만이 상기 상부기판(180)에 전사된다. 상기 배향물질(153)은 50℃ 내지 150℃의 온도 중 어느 한 온도에서 상기 상부기판(180) 상에 전사된다. 또는, 상기 배향물질(153)의 프리베이킹(prebaking) 온도 영역에서 상기 배향물질(153)이 상기 상부기판(180) 상에 전사될 수 있으며, 이에 한정되는 것은 아니다. 이에 따라, 상기 상부기판(180)에는, 상기 제2영역(A)이 오픈되도록 상기 제2배향막(152)이 형성된다.

[0088] 상기 패턴(620)과 배향물질(153) 사이의 접촉각은, 상기 상부기판(180)과 배향물질(153) 사이의 접촉각보다 크다. 이 경우, 상기 패턴(620)과 배향물질(153) 사이의 접촉각(Contact angle)은 25° 내지 50° 중 어느 하나 일 수 있으며, 상기 상부기판(180)과 배향물질(153) 사이의 접촉각(Contact angle)은 5° 내지 20° 중 어느 하나 일 수 있다. 상기 접촉각은, 액체가 고체에 접촉하고 있을 때, 액체면과 고체면 사이의 각도로 정의된다. 상기 접촉각이 클수록 밀착력은 낮아진다.

[0089] 상기 패터닝 몰드(600)는 상기 배향물질(153)이 상부기판(180)에 전사된 후, 제거된다.

[0090] 상기한 바와 같은 방법을 통하여, 별도의 에칭 공정이나 마스크 없이도, 상기 제1배향막(151) 및 제2배향막

(152)은 각각 하부기관(160) 및 상부기관(180)에 패터닝 될 수 있다.

[0091] 마지막으로, 상기 하부기관(160) 또는 상기 상부기관(180)에는 액정층(140)을 형성하는 액정(141)들이 적하된다. 이 경우, 상기 제1영역(A) 및 상기 제2영역(B)에는 액정(141)들이 적하되지 않을 수 있다.

[0092] 상기 하부기관(160)과 상부기관(180)은, 실재(sealant)를 이용하여, 합착된다. 이 때, 하부기관(160) 및 상부기관(180) 사이에는 적하된 액정(141)들에 의해 형성된 액정층(140)이 구비된다. 상기 실재는 상기 하부기관(160) 또는 상기 상부기관(180)에 형성될 수 있다. 상기 액정 표시패널의 표시 영역은 상기 실재(sealant)에 의해 외부와 차폐된다.

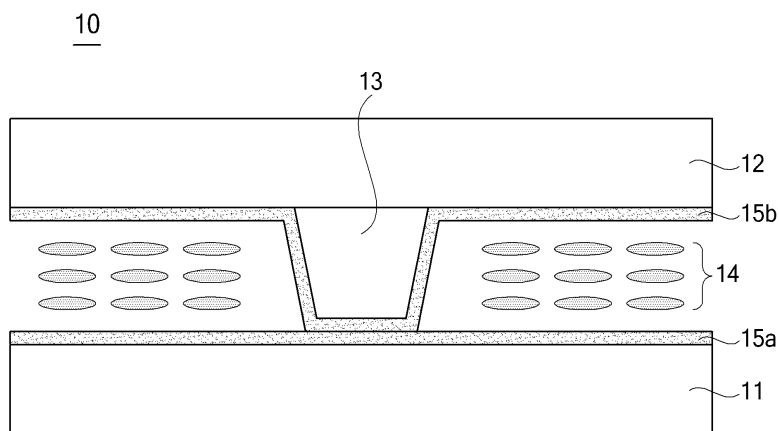
[0093] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

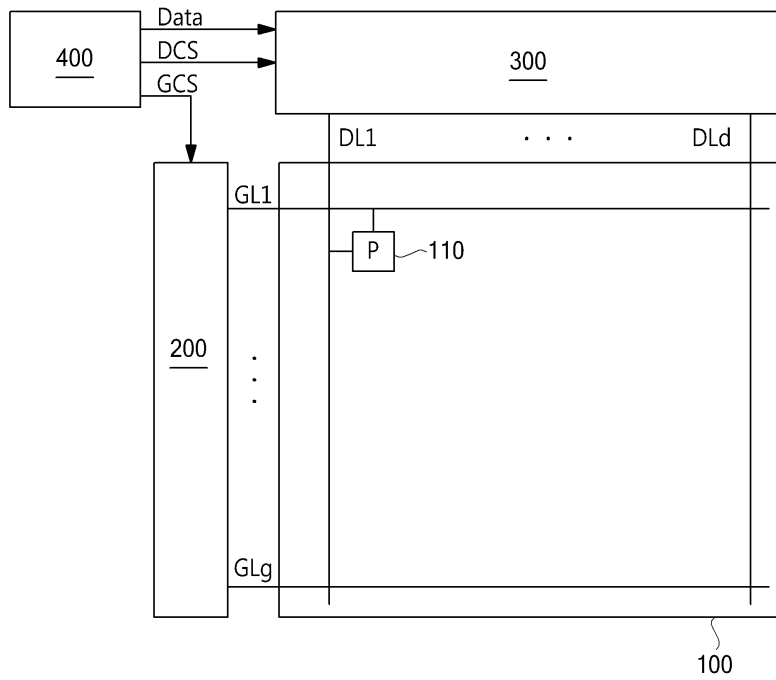
[0094] 100 : 패널 200 : 게이트 드라이버
300 : 데이터 드라이버 400 : 타이밍 컨트롤러

도면

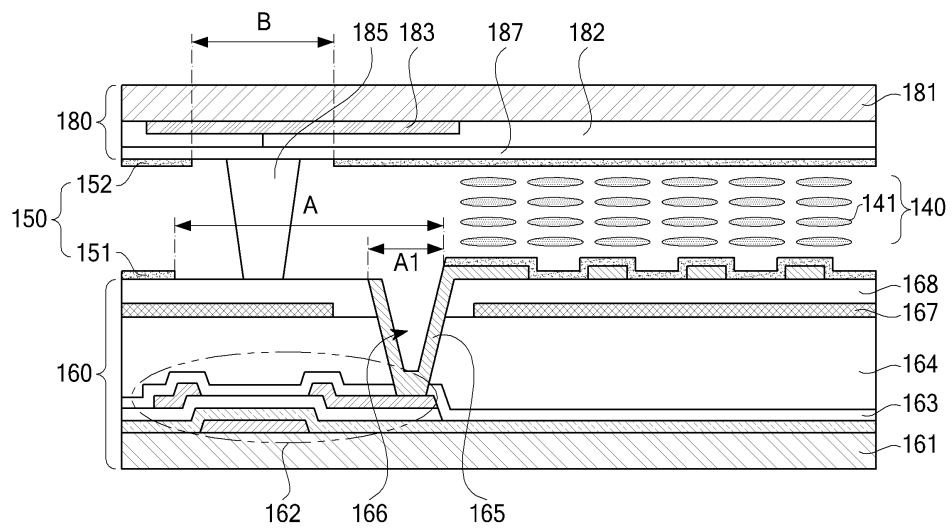
도면1



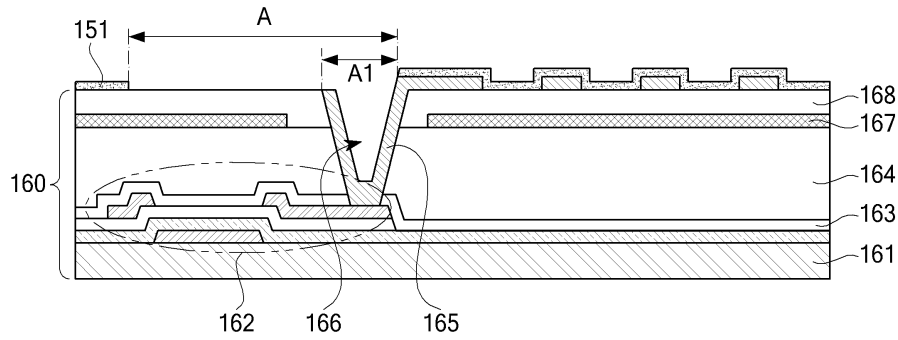
도면2



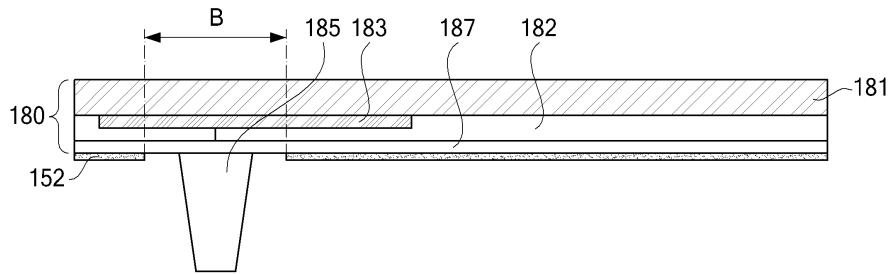
도면3



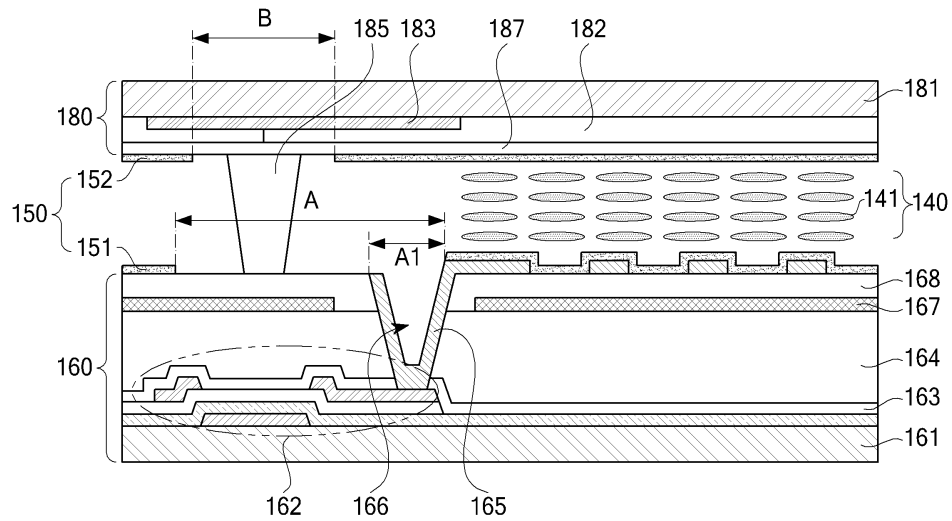
도면4a



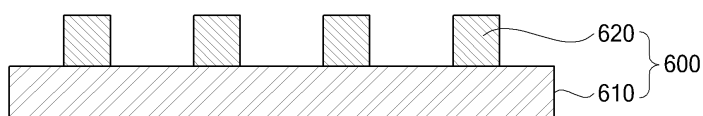
도면4b



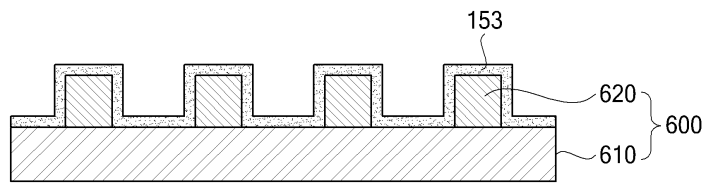
도면4c



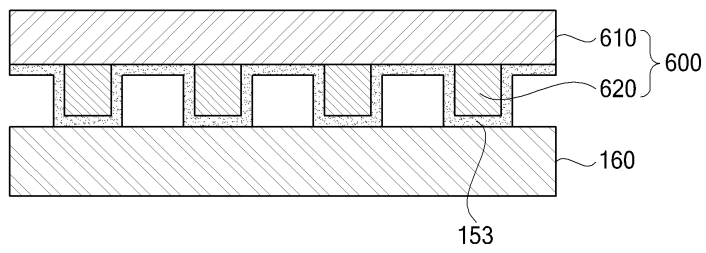
도면5a



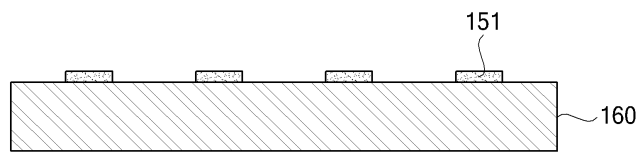
도면5b



도면5c



도면5d



专利名称(译)	标题：液晶显示面板及其制造方法		
公开(公告)号	KR1020160013447A	公开(公告)日	2016-02-04
申请号	KR1020140094871	申请日	2014-07-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JONGWOOK JUNG		
发明人	JONGWOOK JUNG		
IPC分类号	G02F1/1337 G02F1/1339		
CPC分类号	G02F1/133711 G02F1/133512 G02F1/1339 H01L29/786		
外部链接	Espacenet		

摘要(译)

本发明是包括形成在下基板上的取向膜和上层基板具有下基板和面对所述下基板的上基板之间形成的柱状间隔物，并且其中所述柱间隔体被形成成为使得开口的区域的液晶显示面板技术问题是提供。在本发明中根据本发明的液晶显示板包括下基板，面向下基板并具有黑矩阵和形成在其上的柱状间隔物的上基板，形成在下基板上并具有与柱状间隔物相对的第一区域的第一区域，形成在上基板上的取向膜，形成柱状间隔物第二取向层具有开口的第二区域，以及设置在第一取向层和第二取向层之间的液晶层。根据本发明，由于在下基板和上基板上形成取向层，使得形成柱状衬垫料的区域开口，因此可以防止在液晶显示板中产生的光束的缺陷。有。

