



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0074824
(43) 공개일자 2015년07월02일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2013-0162973

(22) 출원일자 2013년12월24일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

노순준

경기 수원시 영통구 영통로90번길 4-27, 105동
1203호 (망포동, 늘푸른벽산아파트)

장혜림

경기 화성시 메타폴리스로 47-11, 2014호 (반송동, 트라이엄프오피스텔)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

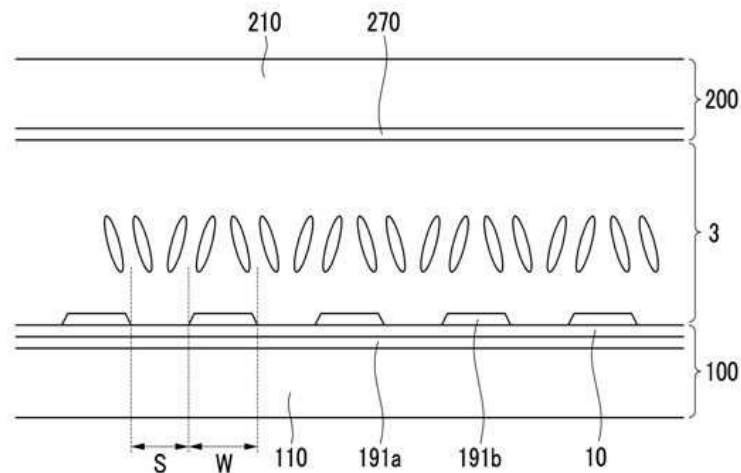
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있는 제1 부화소 전극, 상기 제1 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고, 상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고, 상기 제1 부화소 전극은 통관 형태의 평면 모양을 가지고, 상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 상기 복수의 가지 전극들의 폭과 같거나 넓고, 상기 액정층의 유전율 이방성은 약 30 °C의 온도에서, 약 -2.0 내지 약 -2.7이고, 상기 액정층의 셀 간격은 약 2.6 μ m 내지 약 3 μ m이다.

대표도 - 도1



(72) 발명자

김경민

서울 성북구 종암로14길 6-26, 2층 (종암동)

김진락

경기 오산시 동부대로 332-14, 104동 402호 (청호동, 오산자이)

명세서

청구범위

청구항 1

제1 기관,
상기 제1 기관 위에 형성되어 있는 제1 부화소 전극,
상기 제1 부화소 전극 위에 형성되어 있는 절연막,
상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극,
상기 제1 기관과 마주하는 제2 기관,
상기 제2 기관 위에 형성되어 있는 공통 전극, 그리고
상기 제1 기관과 상기 제2 기관 사이에 주입되어 있는 액정층을 포함하고,
상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고,
상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고,
상기 제1 부화소 전극은 통관 형태의 평면 모양을 가지고,
상기 액정층의 유전율 이방성은 약 30℃의 온도에서, 약 -2.0 내지 약 -2.7인 액정 표시 장치.

청구항 2

제1항에서,
상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 상기 복수의 가지 전극들의 폭과 같거나 넓은 액정 표시 장치.

청구항 3

제2항에서,
상기 복수의 가지 전극들의 폭은 약 2 μ m 내지 약 3 μ m이고,
상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 약 3 μ m 내지 약 4 μ m인 액정 표시 장치.

청구항 4

제3항에서,
상기 액정층의 셀 간격은 약 2.6 μ m 내지 약 3 μ m인 액정 표시 장치.

청구항 5

제1항에서,
상기 복수의 가지 전극들의 폭은 약 2 μ m 내지 약 3 μ m이고,
상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 약 3 μ m 내지 약 4 μ m인 액정 표시 장치.

청구항 6

제5항에서,
상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 인 액정 표시 장치.

청구항 7

제1항에서,
상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 인 액정 표시 장치.

청구항 8

제1항에서,
상기 절연막에 형성되어 있는 접촉 구멍을 통해 상기 제1 부화소 전극과 상기 제2 부화소 전극은 서로 연결되어 있는 액정 표시 장치.

청구항 9

제1항에서,
상기 제1 절연 기판 위에 형성되어 있는 게이트선과 데이터선, 그리고
상기 게이트선과 데이터선에 연결되어 있는 박막 트랜지스터를 더 포함하고,
상기 제1 부화소 전극과 상기 제2 부화소 전극 중 적어도 하나는 상기 박막 트랜지스터의 드레인 전극과 연결되어 있는 액정 표시 장치.

청구항 10

제1 기판,
상기 제1 기판 위에 형성되어 있는 제1 부화소 전극,
상기 제1 부화소 전극 위에 형성되어 있는 절연막,
상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극,
상기 제1 기판과 마주하는 제2 기판,
상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고
상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고,
상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고,
상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고,
상기 제1 부화소 전극은 통관 형태의 평면 모양을 가지고,
상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 상기 복수의 가지 전극들의 폭과 같거나 넓은 액정 표시 장치.

청구항 11

제10항에서,

상기 복수의 가지 전극들의 폭은 약 $2\mu\text{m}$ 내지 약 $3\mu\text{m}$ 이고,

상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 약 $3\mu\text{m}$ 내지 약 $4\mu\text{m}$ 인 액정 표시 장치.

청구항 12

제11항에서,

상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 인 액정 표시 장치.

청구항 13

제10항에서,

상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 인 액정 표시 장치.

청구항 14

제1 기판,

상기 제1 기판 위에 형성되어 있는 제1 부화소 전극,

상기 제1 부화소 전극 위에 형성되어 있는 절연막,

상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극,

상기 제1 기판과 마주하는 제2 기판,

상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고

상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고,

상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고,

상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고,

상기 제1 부화소 전극은 통관 형태의 평면 모양을 가지고,

상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 인 액정 표시 장치.

발명의 설명

기술 분야

[0001]

본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002]

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003]

전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004]

액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전

압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

- [0005] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.
- [0006] 이러한 방식의 액정 표시 장치의 화소 전극에 복수의 슬릿을 형성하여, 복수의 가지 전극을 가지도록 함으로써 광시야각을 구현하는 방법에 제시되었다.
- [0007] 그러나, 이처럼 화소 전극에 복수의 슬릿을 형성하게 되면, 슬릿이 형성된 부분에서 투과율이 저하하고, 액정 표시 장치의 응답 속도가 느려지는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0008] 본 발명이 해결하고자 하는 과제는 화소 전극에 복수의 슬릿을 형성하면서도, 액정 표시 장치의 투과율이 저하되거나 액정 표시 장치의 응답 속도가 늦어지는 것을 방지할 수 있는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0009] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있는 제1 부화소 전극, 상기 제1 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고, 상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고, 상기 제1 부화소 전극은 통판 형태의 평면 모양을 가지고, 상기 액정층의 유전율 이방성은 약 30℃의 온도에서, 약 -2.0 내지 약 -2.7이다.
- [0010] 상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 상기 복수의 가지 전극들의 폭과 같거나 넓을 수 있다.
- [0011] 상기 복수의 가지 전극들의 폭은 약 2 μm 내지 약 3 μm 이고, 상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 약 3 μm 내지 약 4 μm 일 수 있다.
- [0012] 상기 액정층의 셀 간격은 약 2.6 μm 내지 약 3 μm 일 수 있다.
- [0013] 상기 절연막에 형성되어 있는 접촉 구멍을 통해 상기 제1 부화소 전극과 상기 제2 부화소 전극은 서로 연결될 수 있다.
- [0014] 상기 액정 표시 장치는 상기 제1 절연 기판 위에 형성되어 있는 게이트선과 데이터선, 그리고 상기 게이트선과 데이터선에 연결되어 있는 박막 트랜지스터를 더 포함하고, 상기 제1 부화소 전극과 상기 제2 부화소 전극 중 적어도 하나는 상기 박막 트랜지스터의 드레인 전극과 연결될 수 있다.
- [0015] 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있는 제1 부화소 전극, 상기 제1 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고, 상기 제2 부화소 전극은 복수의 가지 전극들을 포함하고, 상기 제1 부화소 전극은 통판 형태의 평면 모양을 가지고, 상기 복수의 가지 전극들 중 서로 인접한 두 개의 가지 전극들 사이의 간격은 상기 복수의 가지 전극들의 폭과 같거나 넓을 수 있다.
- [0016] 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 형성되어 있는 제1 부화소 전극, 상기 제1 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 형성되어 있으며, 상기 제1 부화소 전극과 중첩하는 제2 부화소 전극, 상기 제1 기판과 마주하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 공통 전극, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제2 부화소 전극에는 서로 같은 크기의 전압이 인가되고, 상기 제2 부화소 전극은 복수의 가지 전극

들을 포함하고, 상기 제1 부화소 전극은 통관 형태의 평면 모양을 가지고, 상기 액정층의 셀 간격은 약 $2.6\mu\text{m}$ 내지 약 $3\mu\text{m}$ 일 수 있다.

발명의 효과

[0017] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 화소 전극에 복수의 슬릿을 형성하면서도, 액정 표시 장치의 투과율이 저하되거나 액정 표시 장치의 응답 속도가 늦어지는 것을 방지할 수 있다.

도면의 간단한 설명

[0018] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 간략 단면도이다.
 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.
 도 3은 도 2의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.
 도 4는 도 2의 액정 표시 장치를 IV-IV 선을 따라 잘라 도시한 단면도이다.
 도 5는 본 발명의 실시예에 따른 액정 표시 장치의 하나의 화소 영역의 액정층에 가해지는 전기장의 크기를 설명하기 위한 개념도이다.
 도 6은 기존의 액정 표시 장치의 하나의 화소 영역의 액정층에 가해지는 전기장의 크기를 설명하기 위한 개념도이다.
 도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.
 도 8은 도 7의 액정 표시 장치를 VIII-VIII 선을 따라 잘라 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0019] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0020] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0021] 그러면, 도 1을 참고하여, 본 발명의 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 간략 단면도이다.

[0022] 도 1을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치는 서로 마주보는 제1 표시판(100)과 제2 표시판(200), 그리고 제1 표시판(100)과 제2 표시판(200) 사이에 주입되어 있는 액정층(3)을 포함한다.

[0023] 제1 표시판(100)은 제1 기판(110) 위에 형성되어 있는 제1 부화소 전극(191a), 제1 부화소 전극(191a) 위에 형성되어 있는 절연막(10), 그리고 절연막(10) 위에 형성되어 있는 제2 부화소 전극(191b)을 포함한다.

[0024] 제1 부화소 전극(191a)은 화소 영역 전반에 형성되어 있는 판형태(planar shape)의 평면 형태를 가지고, 제2 부화소 전극(191b)은 복수의 절개부를 가지고, 복수의 절개부에 의해 구분되는 복수의 가지 전극들을 포함한다.

[0025] 복수의 가지 전극들 중 인접한 두 개의 가지 전극들 사이의 간격(S)이 복수의 가지 전극들의 폭(W)보다 크거나 거의 같고, 보다 구체적으로, 복수의 가지 전극들의 폭(W)은 약 $2\mu\text{m}$ 내지 약 $3\mu\text{m}$ 이고, 복수의 가지 전극들 중 인접한 두 개의 가지 전극들 사이의 간격(S)은 약 $3\mu\text{m}$ 내지 약 $4\mu\text{m}$ 이다.

[0026] 제2 표시판(200)은 제2 기판(210) 위에 형성되어 있는 공통 전극(270)을 포함한다.

[0027] 액정층(3)은 복수의 액정 분자(31)를 포함하고, 복수의 액정 분자(31)는 전기장이 가해지지 않았을 때, 제1 기판(110)과 제2 기판(210)의 표면에 대하여 거의 수직한 방향으로 배열되어 있다.

[0028] 액정층(3)의 유전율 이방성($\Delta\epsilon$)은 약 30°C 에서, 약 -2.0 내지 약 -2.7 의 값을 가진다.

- [0029] 액정층(3)의 두께, 즉, 제1 표시판(100)과 제2 표시판(200) 사이의 간격을 나타내는 셀 간격(cell gap)은 약 2.6 μ m 내지 약 3 μ m이다.
- [0030] 액정층(3)은 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)를 포함할 수 있다. 전중합체는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)을 포함할 수 있다. 액정층(3) 내의 전중합체의 비율은 약 0.1% 내지 약 1.0%일 수 있다.
- [0031] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극(191)은 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩한다. 이처럼 화소 전극(191)을 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하도록 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩하도록 형성함으로써, 제2 부화소 전극(191b)의 복수의 가지 전극들 사이에 형성되어 있는 절개부를 통해, 제1 부화소 전극(191a)과 공통 전극(270) 사이에 전기장이 생성된다. 따라서, 액정 표시 장치의 전기장의 세기가 커지고, 특히, 복수의 가지 전극들 사이에 형성되어 있는 절개부와 중첩하는 영역에서도 전기장이 생성될 수 있다. 따라서, 액정 표시 장치의 투과율을 높일 수 있다.
- [0032] 그러면, 도 2 내지 도 4를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 구체적인 구조에 대하여 설명한다. 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 3은 도 2의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이고, 도 4는 도 2의 액정 표시 장치를 IV-IV 선을 따라 잘라 도시한 단면도이다.
- [0033] 도 2 내지 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 표시판(100)과 제2 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0034] 먼저 제1 표시판(100)에 대하여 설명한다.
- [0035] 투명한 유리 또는 플라스틱 등으로 만들어진 제1 기판(110) 위에 게이트선(121)이 형성되어 있다.
- [0036] 게이트선(121)은 게이트 전극(124)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 게이트 패드부(미도시)를 포함한다.
- [0037] 도시하지는 않았지만, 게이트선(121)과 동일한 층으로 이루어진 유지 전압선을 더 포함할 수 있다.
- [0038] 게이트선(121) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0039] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 반도체(154)가 형성되어 있다. 반도체(154)는 산화물 반도체를 포함할 수 있다.
- [0040] 반도체(154) 위에는 복수의 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 반도체(154)가 산화물 반도체를 포함하는 경우, 저항성 접촉 부재는 생략될 수 있다.
- [0041] 저항성 접촉 부재(163, 165)와 게이트 절연막(140) 위에는 데이터선(171)과 드레인 전극(175)이 형성되어 있다.
- [0042] 데이터선(171)은 소스 전극(173)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 데이터 패드부(미도시)를 포함한다.
- [0043] 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(154)와 함께 박막 트랜지스터를 형성하며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 반도체(154)에 형성된다.
- [0044] 데이터선(171) 및 드레인 전극(175) 위에는 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 제1 보호막(passivation layer)(180a)이 형성되어 있다.
- [0045] 제1 보호막(180a) 위에는 유기막(80)이 형성되어 있다. 유기막(80)은 색필터일 수 있다. 색필터는 기본색(primary color) 중 하나를 고유하게 표시할 수 있으며, 기본색의 예로는 적색, 녹색, 청색 등 삼원색 또는 황색(yellow), 청록색(cyan), 자홍색(magenta) 등을 들 수 있다.
- [0046] 유기막(80)이 색필터인 경우, 색필터 위에는 추가적인 덮개막이 형성될 수 있다. 덮개막은 색필터의 성분이 그 위에 형성되는 화소 전극이나 액정층에 유입되는 것을 방지한다.
- [0047] 유기막(80) 위에는 제1 부화소 전극(191a)이 형성되어 있다. 제1 부화소 전극(191a)은 화소 영역 전반에 걸쳐 통관 형태를 가지는 판형(planar shape)의 평면 형태를 가진다. 여기서 통관(plate)은 쪼개지지 아니한 통짜

그대로의 판 모양을 말한다.

- [0048] 제1 부화소 전극(191a) 위에는 제2 보호막(180b)이 형성되어 있다. 제2 보호막(180b)은 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있다.
- [0049] 제2 보호막(180b) 위에는 제2 부화소 전극(191b)이 형성되어 있다.
- [0050] 제2 부화소 전극(191b)은 세로 줄기부(192)와 가로 줄기부(193)로 이루어진 십자형 줄기부(192, 193), 그리고 줄기부(192, 193)로부터 뻗어 나와 있는 서로 다른 네 개의 방향으로 뻗어 있는 복수의 가지 전극들(194)을 포함한다.
- [0051] 복수의 가지 전극들(194) 중 서로 인접한 두 개의 가지 전극들 사이의 간격(S)은 복수의 가지 전극들(194)의 폭(W)과 같거나 넓을 수 있다. 보다 구체적으로, 복수의 가지 전극들(194)의 폭(W)은 약 $2\mu\text{m}$ 내지 약 $3\mu\text{m}$ 이고, 복수의 가지 전극들(194) 중 인접한 두 개의 가지 전극들(194) 사이의 간격(S)은 약 $3\mu\text{m}$ 내지 약 $4\mu\text{m}$ 이다.
- [0052] 복수의 가지 전극들(194)은 줄기부(192, 193)로부터 왼쪽 위 방향으로 뻗어 있는 복수의 제1 가지 전극(194a), 줄기부(192, 193)로부터 오른쪽 위 방향으로 뻗어 있는 복수의 제2 가지 전극(194b), 줄기부(192, 193)로부터 왼쪽 아래 방향으로 뻗어 있는 복수의 제3 가지 전극(194c), 그리고 줄기부(192, 193)로부터 오른쪽 아래 방향으로 뻗어 있는 복수의 가지 전극들(194)을 포함한다. 이처럼 서로 다른 방향으로 뻗어 있는 복수의 가지 전극들(194)을 형성하면, 복수의 가지 전극들(194)의 가장 자리에서 발생하는 프린지 필드의 영향에 의하여, 액정 분자들은 복수의 가지 전극들(194)의 길이 방향에 평행한 방향으로 기울어진다. 한 화소에 서로 다른 네 개의 방향으로 뻗어 있는 복수의 가지 전극을 형성함으로써, 한 화소 영역은 복수의 가지 전극들(194)의 길이 방향이 서로 다른 네 개의 부 영역을 포함한다. 그러므로, 한 화소 영역에서 액정 분자(31)가 기울어지는 방향은 대략 네 방향이 되며, 액정 분자(31)의 배향 방향이 다른 네 개의 도메인이 액정층(3)에 형성된다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0053] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)을 포함하는 화소 전극(191)은 ITO 또는 IZO 등의 투명한 도전 물질로 만들어질 수 있다.
- [0054] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제2 보호막(180b)을 사이에 두고 서로 중첩한다.
- [0055] 화소 전극(191)의 제2 부화소 전극(191b)의 복수의 가지 전극들(194)은 제1 부화소 전극(191a)과 중첩한다. 이와 유사하게, 제2 부화소 전극(191b)의 복수의 가지 전극들(194) 사이의 개구부는 제1 부화소 전극(191a)과 중첩한다.
- [0056] 제2 보호막(180b)에는 제1 부화소 전극(191a)의 일부분을 드러내는 제1 접촉 구멍(183)이 형성되어 있다. 제1 접촉 구멍(183)을 통해 제2 부화소 전극(191b)과 제1 부화소 전극(191a)은 물리적 전기적으로 연결된다.
- [0057] 제1 보호막(180a) 및 유기막(80)에는 드레인 전극(175)의 일부분을 드러내는 제2 접촉 구멍(185)이 형성되어 있고, 제2 접촉 구멍(185)을 통해, 제1 부화소 전극(191a)은 드레인 전극(175)과 물리적 전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.
- [0058] 앞서 설명하였듯이, 제1 접촉 구멍(183)을 통해 제2 부화소 전극(191b)과 제1 부화소 전극(191a)은 물리적 전기적으로 연결되어 있기 때문에, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)에는 동일한 크기의 전압이 인가된다.
- [0059] 본 실시예에 따른 액정 표시 장치의 경우, 제1 부화소 전극(191a)이 제2 접촉 구멍(185)을 통해 드레인 전극(175)과 연결되었지만, 본 발명의 다른 실시예에 따른 액정 표시 장치에 따르면, 제2 부화소 전극(191b)이 제2 접촉 구멍(185)을 통해 드레인 전극(175)과 연결되거나, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 모두 제2 접촉 구멍(185)을 통해 드레인 전극(175)과 연결될 수도 있다. 즉, 제1 부화소 전극(191a)과 제2 부화소 전극(191b) 중 적어도 하나는 제2 접촉 구멍(185)을 통해 드레인 전극(175)과 연결되고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 제1 접촉 구멍(183)을 통해 서로 연결된다.
- [0060] 이제, 제2 표시판(200)에 대하여 설명한다.
- [0061] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.
- [0062] 그러나, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 차광 부재(220)는 제1 표시판(100) 위에 위

치할 수 있고, 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제2 표시판(200)에 위치하는 색필터를 더 포함할 수도 있다.

- [0063] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.
- [0064] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 그러나, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.
- [0065] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배열되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0066] 액정층(3)의 유전율 이방성($\Delta \epsilon$)은 약 30℃에서, 약 -2.0 내지 약 -2.7의 값을 가진다.
- [0067] 액정층(3)의 두께, 즉, 제1 표시판(100)과 제2 표시판(200) 사이의 간격을 나타내는 셀 간격(cell gap)은 약 2.6 μm 내지 약 3 μm 이다.
- [0068] 액정층(3)은 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)를 포함할 수 있다. 전중합체는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)을 포함할 수 있다. 액정층(3) 내의 전중합체의 비율은 약 0.1% 내지 약 1.0%일 수 있다.
- [0069] 앞서 설명하였듯이, 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극(191)은 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩한다. 이처럼 화소 전극(191)을 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하도록 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩하도록 형성함으로써, 액정 표시 장치의 투과율을 높일 수 있다. 보다 구체적으로, 제2 부화소 전극(191b)의 복수의 가지 전극 사이의 개구부에 대응하는 영역에서, 통관 형태의 제1 부화소 전극(191a)과 공통 전극(270) 사이에 전기장이 생성됨으로써, 복수의 가지 전극을 형성하기 위한 절개부가 형성된 영역에서도 전기장의 크기 감소를 방지할 수 있어, 액정 표시 장치의 투과율이 증가할 수 있다.
- [0070] 일반적으로, 복수의 개구부를 가지는 액정 표시 장치에 따르면, 액정층(3)의 셀 간격이 감소하거나 유전율 이방성($\Delta \epsilon$)의 절대값이 감소하는 경우, 액정 표시 장치의 투과율이 저하된다. 그러나, 액정층(3)의 유전율 이방성($\Delta \epsilon$)의 절대값이 감소할 경우, 액정층(3) 내의 액정 분자들(31) 사이의 점도가 감소하여, 액정 분자들(31)의 응답 속도는 증가한다.
- [0071] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 화소 전극(191)을 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하도록 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩하도록 형성함으로써, 액정 표시 장치의 투과율이 증가하기 때문에, 액정층(3)의 유전율 이방성($\Delta \epsilon$)의 절대값이 감소하더라도 액정 표시 장치의 투과율 감소를 방지할 수 있다. 따라서, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율 저하 없이, 액정 표시 장치의 응답 속도를 높일 수 있다.
- [0072] 그러면, 도 5 및 도 6을 참고하여, 본 발명의 실시예에 따른 액정 표시 장치와 기존의 액정 표시 장치의 하나의 화소 영역에 대하여 설명한다. 도 5는 본 발명의 실시예에 따른 액정 표시 장치의 하나의 화소 영역의 액정층에 가해지는 전기장의 크기를 설명하기 위한 개념도이고, 도 6은 기존의 액정 표시 장치의 하나의 화소 영역의 액정층에 가해지는 전기장의 크기를 설명하기 위한 개념도이다.
- [0073] 먼저, 도 5를 참고하면, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 제2 부화소 전극(191b)은 제1 부화소 전극(191a)과 중첩한다.
- [0074] 따라서, 하나의 화소 영역은 제2 부화소 전극(191b)의 복수의 가지 전극들(194)과 공통 전극(270)의 사이에 전기장이 생성되는 제1 영역과 제2 부화소 전극(191b)의 복수의 가지전극들(194) 사이의 개구부와 중첩하는 제1 부화소 전극(191a)과 공통 전극(270) 사이에 전기장이 생성되는 제2 영역을 포함한다.
- [0075] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 제2 부화소 전극(191b)과 공통 전극(270) 사이에 형성되는 제1 전기장(F1)과 함께, 제2 부화소 전극(191b)의 복수의 가지 전극들(194a, 194b, 194c, 194d) 사이의 개구부

와 중첩하는 제1 부화소 전극(191a)과 공통 전극(270) 사이에 형성되는 제2 전기장(F2)에 의하여, 액정층(3)의 액정 분자가 배열되게 된다.

[0076] 반면에, 도 6을 참고하면, 기존의 액정 표시 장치에 따르면, 화소 전극(190)은 복수의 가지 전극들을 포함하며, 통관 형태의 화소 전극은 형성되어 있지 않다.

[0077] 따라서, 기존의 액정 표시 장치에 따르면, 화소 전극(190)의 복수의 가지 전극들과 공통 전극(270) 사이에 형성되는 제1 전기장(F1)에 의하여만, 액정층(3)의 액정 분자가 배열된다.

[0078] 도 5 및 도 6에 도시한 등전위선(EL)과 같이, 본 발명의 실시예에 따른 액정 표시 장치의 액정층에 가해지는 전기장의 세기는 기존의 복수의 가지 전극들을 포함하는 화소 전극만 포함하는 액정 표시 장치의 액정층에 가해지는 전기장의 세기보다 더 크다.

[0079] 이처럼, 복수의 가지 전극들 사이의 개구부와 중첩하는 영역에서 통관 형태의 부화소 전극과 공통 전극 사이에 형성되는 전기장에 의하여, 개구부의 형성에 따른 전기장 세기 저하를 방지할 수 있고, 이에 따라 액정 표시 장치의 투과율 저하를 방지할 수 있다.

[0080] 또한, 앞서 설명하였듯이, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 화소 전극(191)을 통관 형태의 제1 부화소 전극(191a)과 복수의 가지 전극을 포함하는 제2 부화소 전극(191b)을 포함하도록 형성하고, 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 서로 중첩하도록 형성함으로써, 액정 표시 장치의 투과율이 증가하기 때문에, 액정층(3)의 유전율 이방성($\Delta \epsilon$)의 절대값이 감소하더라도 액정 표시 장치의 투과율 감소를 방지할 수 있다. 따라서, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율 저하 없이, 액정 표시 장치의 응답 속도를 높일 수 있다.

[0081] 그러면, 도 7 및 도 8을 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 7은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 8은 도 7의 액정 표시 장치를 VIII-VIII 선을 따라 잘라 도시한 단면도이다.

[0082] 도 7 및 도 8을 참고하면, 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 서로 마주보는 제1 표시판(100)과 제2 표시판(200), 그리고 제1 표시판(100)과 제2 표시판(200) 사이에 주입되어 있는 액정층(3)을 포함한다.

[0083] 먼저 제1 표시판(100)에 대하여 설명한다.

[0084] 투명한 유리 또는 플라스틱 등으로 만들어진 제1 기판(110) 위에 게이트선(121)과 분압 기준 전압선(131)을 포함하는 게이트 도전체가 형성되어 있다.

[0085] 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c)을 포함한다.

[0086] 분압 기준 전압선(131)은 제1 유지 전극(135, 136), 그리고 기준 전극(137)을 포함한다. 분압 기준 전압선(131)에 연결되어 있지는 않으나, 제2 부화소 전극(191b)과 중첩하는 제2 유지 전극(138, 139)이 위치되어 있다.

[0087] 게이트선(121) 및 분압 기준 전압선(131) 위에는 게이트 절연막(140)이 형성되어 있다.

[0088] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b) 및 제3 반도체(154c)가 형성되어 있다.

[0089] 반도체(154a, 154b, 154c) 위에는 복수의 저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c)가 형성되어 있다.

[0090] 저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c) 및 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 복수의 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.

[0091] 데이터 도전체 및 그 아래에 위치되어 있는 반도체 및 저항성 접촉 부재는 하나의 마스크를 이용하여 동시에 형성될 수 있다.

[0092] 제1 게이트 전극(124a), 제1 소스 전극(173a) 및 제1 드레인 전극(175a)은 제1 섬형 반도체(154a)와 함께 하나의 제1 박막 트랜지스터(thin film transistor, TFT)(Qa)를 이루며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체(154a)에 형성된다. 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b) 및 제2 드레인 전극(175b)은 제2 섬형 반도체(154b)와 함께 하나의 제2 박막 트랜지스터(Qb)를 이루며, 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체(154b)에 형성되고,

제3 게이트 전극(124c), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)은 제3 섬형 반도체(154c)와 함께 하나의 제3 박막 트랜지스터(Qc)를 이루며, 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체(154c)에 형성된다.

- [0093] 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있으며, 넓게 확장된 확장부(177)를 포함한다.
- [0094] 데이터 도전체(171, 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 제1 보호막(180a)이 형성되어 있다. 제1 보호막(180a)은 질화규소 또는 산화규소 등의 무기 절연막을 포함할 수 있다. 제1 보호막(180a)은 선펠터(230)의 안료가 노출된 반도체(154a, 154b, 154c) 부분으로 유입되는 것을 방지할 수 있다.
- [0095] 제1 보호막(180a) 위에는 유기막(80)이 형성되어 있다. 유기막(80)은 선펠터일 수 있다.
- [0096] 유기막(80)가 선펠터인 경우, 유기막(80) 위에 덮개막이 더 형성될 수 있다. 덮개막은 선펠터가 들뜨는 것을 방지하고 선펠터로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0097] 유기막(80) 위에는 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1)이 형성되어 있다. 제3 부화소 전극(191a1)은 제1 서브 화소 영역에 위치하고, 제4 부화소 전극(191b1)은 제2 서브 화소 영역에 위치한다. 제1 서브 화소 영역과 제2 서브 화소 영역은 하나의 화소 영역을 이룬다.
- [0098] 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1)은 각기 제1 서브 화소 영역과 제2 서브 화소 영역 전반에 걸쳐 통판 형태를 가지는 판형(planar shape)의 평면 형태를 가진다. 여기서 통판(plate)은 쪼개지지 아니한 통짜 그대로의 판 모양을 말한다.
- [0099] 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1) 위에는 제2 보호막(180b)이 형성되어 있다. 제2 보호막(180b)은 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있다.
- [0100] 제2 보호막(180b) 위에는 제5 부화소 전극(191a2)과 제6 부화소 전극(191b2)이 형성되어 있다.
- [0101] 제5 부화소 전극(191a2)은 제1 세로 줄기부(192a)와 제1 가로 줄기부(193a)로 이루어진 십자형 줄기부, 그리고 줄기부로부터 뻗어 나와 있는 복수의 제5 가지 전극들(1941)을 포함한다. 복수의 제5 가지 전극들(1941) 중 서로 인접한 두 개의 가지 전극들 사이의 간격(S)은 복수의 제5 가지 전극들(1941)의 폭(W)과 같거나 넓을 수 있다. 보다 구체적으로, 복수의 제5 가지 전극들(1941)의 폭(W)은 약 $2\mu\text{m}$ 내지 약 $3\mu\text{m}$ 이고, 복수의 제5 가지 전극들(1941) 중 인접한 두 개의 가지 전극들(1941) 사이의 간격(S)은 약 $3\mu\text{m}$ 내지 약 $4\mu\text{m}$ 이다.
- [0102] 제6 부화소 전극(191b2)은 제2 세로 줄기부(192b)와 제2 가로 줄기부(193b)로 이루어진 십자형 줄기부, 그리고 줄기부로부터 뻗어 나와 있는 복수의 제6 가지 전극들(1942)을 포함한다. 복수의 제6 가지 전극들(1942) 중 서로 인접한 두 개의 가지 전극들 사이의 간격(S)은 복수의 제6 가지 전극들(1942)의 폭(W)과 같거나 넓을 수 있다. 보다 구체적으로, 복수의 제6 가지 전극들(1942)의 폭(W)은 약 $2\mu\text{m}$ 내지 약 $3\mu\text{m}$ 이고, 복수의 제6 가지 전극들(1942) 중 인접한 두 개의 가지 전극들(1941) 사이의 간격(S)은 약 $3\mu\text{m}$ 내지 약 $4\mu\text{m}$ 이다.
- [0103] 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)은 제2 보호막(180b)을 사이에 두고 서로 중첩하고, 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)은 제2 보호막(180b)을 사이에 두고 서로 중첩한다.
- [0104] 제2 보호막(180b)에는 제3 부화소 전극(191a1)의 일부분을 드러내는 제3 접촉 구멍(183a)이 형성되어 있다. 제3 접촉 구멍(183a)을 통해 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)은 물리적 전기적으로 연결된다.
- [0105] 제2 보호막(180b)에는 제4 부화소 전극(191b1)의 일부분을 드러내는 제4 접촉 구멍(183b)이 형성되어 있다. 제4 접촉 구멍(183b)을 통해 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)은 물리적 전기적으로 연결된다.
- [0106] 제1 보호막(180a) 및 유기막(80)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)을 드러내는 제5 접촉 구멍(185a) 및 제6 접촉 구멍(185b)이 형성되어 있다.
- [0107] 제1 보호막(180a) 및 유기막(80), 그리고 게이트 절연막(140)에는 기준 전극(137)의 일부와 제3 드레인 전극(175c)의 일부를 드러내는 제7 접촉 구멍(185c)이 형성되어 있고, 제7 접촉 구멍(185c)은 연결 부재(195)가 덮고 있다. 연결 부재(195)는 제7 접촉 구멍(185c)을 통해 드러나 있는 기준 전극(137)과 제3 드레인 전극(175c)을 전기적으로 연결한다.
- [0108] 앞서 설명하였듯이, 제3 접촉 구멍(183a)을 통해 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)이 물리적

전기적으로 연결되어 있기 때문에, 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)에는 동일한 크기의 전압이 인가된다.

[0109] 또한, 제4 접촉 구멍(183b)을 통해, 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)이 물리적 전기적으로 연결되어 있기 때문에, 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)에는 동일한 크기의 전압이 인가된다.

[0110] 제2 보호막(180b)에는 제4 부화소 전극(191b1)의 일부분을 드러내는 제4 접촉 구멍(183b)이 형성되어 있다. 제4 접촉 구멍(183b)을 통해 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)은 물리적 전기적으로 연결된다.

[0111] 이제, 제2 표시판(200)에 대하여 설명한다.

[0112] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(220)와 공통 전극(270)이 형성되어 있다.

[0113] 그러나, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 차광 부재(220)는 제1 표시판(100) 위에 위치할 수 있고, 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제2 표시판(200)에 위치하는 색필터를 더 포함할 수도 있다.

[0114] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있으며 이들은 수직 배향막일 수 있다.

[0115] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 그러나, 편광자는 두 표시판(100, 200) 중 어느 하나의 바깥쪽 면에만 배치될 수도 있다.

[0116] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배열되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.

[0117] 액정층(3)의 유전율 이방성($\Delta \epsilon$)은 약 30℃에서, 약 -2.0 내지 약 -2.7의 값을 가진다.

[0118] 액정층(3)의 두께, 즉, 제1 표시판(100)과 제2 표시판(200) 사이의 간격을 나타내는 셀 간격(cell gap)은 약 2.6 μm 내지 약 3 μm 이다.

[0119] 액정층(3)은 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)를 포함할 수 있다. 전중합체는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)을 포함할 수 있다. 액정층(3) 내의 전중합체의 비율은 약 0.1% 내지 약 1.0%일 수 있다.

[0120] 그러면, 본 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 간략하게 설명한다.

[0121] 게이트선(121)에 게이트 온 신호가 인가되면, 이에 연결된 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 그리고 제3 스위칭 소자(Qc)가 턴 온된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통하여 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2), 그리고 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 인가된다. 이 때, 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2), 그리고 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 인가된 데이터 전압은 서로 동일하다. 이와 동시에, 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 충전된 전압은 턴 온된 제3 스위칭 소자(Qc)를 통해 분압된다. 이에 의해 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 충전된 전압 값은 공통 전압과 분압 기준 전압의 차이에 의해 낮아지게 된다. 즉, 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2)에 충전된 전압은 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 충전된 전압보다 더 높게 된다. 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2), 그리고 공통 전극(270)은 제1 액정 축전기(C1ca)의 두 단자를 이루고, 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2), 그리고 공통 전극(270)은 제2 액정 축전기(C1cb)의 두 단자를 이룬다.

[0122] 이처럼, 제1 서브 화소 영역에 충전된 전압과 제2 서브 화소 영역에 충전된 전압은 서로 달라지게 된다. 이에 의하여, 제1 서브 화소 영역에서 액정 분자들이 기울어진 각도와 제2 서브 화소 영역에서 액정 분자들이 기울어진 각도는 다르게 되고, 이에 따라 두 서브 화소 영역의 휘도가 달라진다. 따라서, 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2)에 충전된 전압과 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 충전된 전압을 적절하게 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있으며 이렇게 함으로써 측면 시인성을 향상할 수 있다.

- [0123] 도시한 실시예에서, 제3 부화소 전극(191a1) 및 제5 부화소 전극(191a2)에 충전된 전압과 제4 부화소 전극(191b1) 및 제6 부화소 전극(191b2)에 충전된 전압을 다르게 하기 위하여, 제2 스위칭 소자(Qb)의 출력 단자와 분압 기준선(123)에 연결된 제3 스위칭 소자(Qc)를 포함하였지만, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제2 스위칭 소자(Qb)를 감압(step-down) 축전기에 연결할 수도 있다. 구체적으로, 감압 게이트선에 연결된 제1 단자, 제2 액정 축전기(C1cb)에 연결된 제2 단자, 그리고 감압 축전기에 연결된 제3 단자를 포함하는 제3 스위칭 소자를 포함하여, 제2 액정 축전기(C1cb)에 충전된 전하량의 일부를 감압 축전기에 충전되도록 하여, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb) 사이의 충전 전압을 다르게 설정할 수도 있다. 또한, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb)가 각기 서로 다른 데이터선에 연결되어, 서로 다른 데이터 전압을 인가받도록 함으로써, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb) 사이의 충전 전압을 다르게 설정할 수도 있다. 이외에, 다른 여러 가지 방법에 의하여, 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb) 사이의 충전 전압을 다르게 설정할 수도 있다.
- [0124] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 화소 전극(191)은 통관 형태의 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1), 복수의 가지 전극을 포함하는 제5 부화소 전극(191a2)과 제6 부화소 전극(191b2)을 포함하고, 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)은 서로 중첩하고, 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)은 서로 중첩한다.
- [0125] 이처럼, 통관 형태의 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1), 복수의 가지 전극을 포함하는 제5 부화소 전극(191a2)과 제6 부화소 전극(191b2)을 포함하는 화소 전극(191)을 형성함으로써, 액정 표시 장치의 투과율을 높일 수 있다. 보다 구체적으로, 제5 부화소 전극(191a2)과 제6 부화소 전극(191b2)의 복수의 가지 전극 사이의 개구부에 대응하는 영역에서, 통관 형태의 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1), 그리고 공통 전극(270) 사이에 전기장이 생성됨으로써, 복수의 가지 전극을 형성하기 위한 절개부가 형성된 영역에서도 전기장의 크기 감소를 방지할 수 있어, 액정 표시 장치의 투과율이 증가할 수 있다.
- [0126] 일반적으로, 복수의 개구부를 가지는 액정 표시 장치에 따르면, 액정층(3)의 셀 간격이 감소하거나 유전율 이방성($\Delta \epsilon$)의 절대값이 감소하는 경우, 액정 표시 장치의 투과율이 저하된다. 그러나, 액정층(3)의 유전율 이방성($\Delta \epsilon$)의 절대값이 감소할 경우, 액정층(3) 내의 액정 분자들(31) 사이의 점도가 감소하여, 액정 분자들(31)의 응답 속도는 증가한다.
- [0127] 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 화소 전극(191)을 통관 형태의 제3 부화소 전극(191a1)과 제4 부화소 전극(191b1), 복수의 가지 전극을 포함하는 제5 부화소 전극(191a2)과 제6 부화소 전극(191b2)을 포함하는 화소 전극(191)을 형성하고, 제3 부화소 전극(191a1)과 제5 부화소 전극(191a2)을 서로 중첩하도록 형성하고, 제4 부화소 전극(191b1)과 제6 부화소 전극(191b2)을 서로 중첩하도록 형성함으로써, 액정 표시 장치의 투과율이 증가하기 때문에, 액정층(3)의 유전율 이방성($\Delta \epsilon$)의 절대값이 감소하더라도 액정 표시 장치의 투과율 감소를 방지할 수 있다. 따라서, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율 저하 없이, 액정 표시 장치의 응답 속도를 높일 수 있다.
- [0128] 그러면, 이제 표 1 내지 표 3을 참조하여, 본 발명의 실험예에 대하여 설명한다.
- [0129] 본 실험예에서는 화소 전극의 복수의 가지 전극의 폭(W)과 인접한 두 개의 가지 전극 사이의 간격(S), 액정층(3)의 셀 간격(cell gap), 액정층(3)의 유전율 이방성($\Delta \epsilon$), 액정층(3)의 회전 점도($\gamma 1$)를 변화시키면서, 기존의 액정 표시 장치와 같이, 화소 전극을 복수의 절개부와 복수의 절개부에 의해 이격되어 있는 복수의 가지 전극을 포함하도록 형성한 경우와 비교하여, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 화소 전극을 관 형태의 제1 부화소 전극과 제1 부화소 전극과 절연막을 사이에 두고 중첩하며, 복수의 가지 전극을 포함하는 제2 부화소 전극을 포함하도록 형성하고, 제1 부화소 전극과 제2 부화소 전극에 동일한 전압을 인가한 경우의 투과율과 응답 시간의 비율을 측정하였다.
- [0130] 화소 전극의 복수의 가지 전극의 폭(W)과 인접한 두 개의 가지 전극 사이의 간격(S), 액정층(3)의 셀 간격(cell gap), 액정층(3)의 유전율 이방성($\Delta \epsilon$), 액정층(3)의 회전 점도($\gamma 1$)의 값에 따라 표 1 내지 표 3에 그 결과를 나타내었으며, 표 1 내지 표 3에서 case 1과 case 2는 투과율을 비교한 결과이고, case 3과 case 4는 응답 시간을 비교한 결과이다. 각 결과는 기존의 액정 표시 장치의 값에 대한 본 발명의 실시예에 따른 액정 표시 장치의 결과의 비율을 퍼센트로 나타내었다. 표 1 내지 표 3에서 Ton은 액정 표시 장치의 액정 표시 장치가 오프 상태에서 온 상태로 변할 때의 응답 시간이고, Toff는 액정 표시 장치가 온 상태에서 오프 상태로 변할 때의 응답 시간이다.

표 1

[0131]

W/S	Cell Gap	$\Delta \varepsilon$	$\gamma 1$	Case 1 [%]	Case 2 [%]	Case 3		Case 4	
						Ton[%]	Toff[%]	Ton[%]	Toff[%]
3 μ m/3 μ m	3.0 μ m	-2.7	71	103.3	103.8	22.9	102.5	29.2	102.3
	2.8 μ m	-2.7	71	104.0	105.3	20.0	88.5	36.1	89.1
	2.6 μ m	-2.7	71	103.8	105.0	19.3	76.1	43.6	76.6
2 μ m/4 μ m	3.0 μ m	-2.7	71	103.3	103.8	22.0	103.1	22.0	103.0
	2.8 μ m	-2.7	71	104.0	105.3	18.6	89.0	21.7	89.8
	2.6 μ m	-2.7	71	103.8	105.1	16.6	76.6	29.8	77.2

[0132]

위의 표 1은 액정층(3)의 유전율 이방성($\Delta \varepsilon$)은 약 30℃에서 약 -2.7이고, 액정층(3)의 회전 점도($\gamma 1$)는 약 71이고, 화소 전극의 복수의 가지 전극의 폭(W)과 인접한 두 개의 가지 전극 사이의 간격(S)이 각각 약 3 μ m와 약 3 μ m, 약 2 μ m와 약 4 μ m이고, 셀 간격을 약 3.0 μ m, 약 2.8 μ m, 그리고 약 2.6 μ m로 변화시킨 경우에 대하여, 투과율과 응답 시간을 측정하였다.

[0133]

표 1을 참고하면, 기존의 복수의 가지 전극을 포함하는 화소 전극을 형성한 경우에 비하여, 투과율의 비율은 100% 보다 큰 것을 알 수 있었다. 이에 따라, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율이 증가하였음을 알 수 있었다. 또한, 응답 시간의 경우(case 3, case 4), 액정 표시 장치가 오프 상태에서 온 상태로 변할 때의 응답 시간(Ton)은 기존의 액정 표시 장치의 값의 약 17%이고, 액정 표시 장치가 온 상태에서 오프 상태로 변할 때의 응답 속도(Toff)는 기존의 액정 표시 장치의 값의 약 77%에 불과함을 알 수 있었다. 즉, 본 발명의 실시예에 따른 액정 표시 장치의 응답 시간은 기존의 액정 표시 장치의 응답 시간에 비하여 매우 짧아짐을 알 수 있다.

[0134]

이처럼, 본 발명의 실시예에 따른 액정 표시 장치의 경우, 액정 표시 장치의 투과율이 증가하고, 액정 표시 장치의 응답 시간이 짧아져서 응답 속도가 커짐을 알 수 있었다.

표 2

[0135]

W/S	Cell Gap	$\Delta \varepsilon$	$\gamma 1$	Case 1 [%]	Case 2 [%]	Case 3		Case 4	
						Ton[%]	Toff[%]	Ton[%]	Toff[%]
3 μ m/3 μ m	3.0 μ m	-2.7	71	103.3	103.8	22.9	102.5	29.2	102.3
	2.8 μ m	-2.7	71	104.0	105.3	20.0	88.5	36.1	89.1
	2.6 μ m	-2.7	71	103.8	105.0	19.3	76.1	43.6	76.6
2 μ m/4 μ m	3.0 μ m	-2.7	71	103.3	103.8	22.0	103.1	22.0	103.0
	2.8 μ m	-2.7	71	104.0	105.3	18.6	89.0	21.7	89.8
	2.6 μ m	-2.7	71	103.8	105.1	16.6	76.6	29.8	77.2

[0136]

위의 표 1은 액정층(3)의 유전율 이방성($\Delta \varepsilon$)은 약 30℃에서 약 -2.3이고, 액정층(3)의 회전 점도($\gamma 1$)는 약 59이고, 화소 전극의 복수의 가지 전극의 폭(W)과 인접한 두 개의 가지 전극 사이의 간격(S)이 각각 약 3 μ m와 약 3 μ m, 약 2 μ m와 약 4 μ m이고, 셀 간격을 약 3.0 μ m, 약 2.8 μ m, 그리고 약 2.6 μ m로 변화시킨 경우에 대하여, 투과율과 응답 속도를 측정하였다.

[0137]

표 2를 참고하면, 기존의 복수의 가지 전극을 포함하는 화소 전극을 형성한 경우에 비하여, 투과율의 비율은 100% 보다 큰 것을 알 수 있었다. 이에 따라, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율이 증가하였음을 알 수 있었다. 또한, 응답 시간의 경우(case 3, case 4), 액정 표시 장치가 오프 상태에서 온 상태로 변할 때의 응답 시간(Ton)은 기존의 액정 표시 장치의 값의 약 17%이고, 액정 표시 장치가 온 상태에서 오프 상태로 변할 때의 응답 속도(Toff)는 기존의 액정 표시 장치의 값의 약 63%에 불과함을 알 수 있었다. 즉, 본 발명의 실시예에 따른 액정 표시 장치의 응답 시간은 기존의 액정 표시 장치의 응답 시간에 비하여 매우 짧아짐을 알 수 있다.

[0138]

이처럼, 본 발명의 실시예에 따른 액정 표시 장치의 경우, 액정 표시 장치의 투과율이 증가하고, 액정 표시 장치의 응답 시간이 짧아져서 응답 속도가 커짐을 알 수 있었다.

표 3

W/S	Cell Gap	$\Delta \varepsilon$	$\gamma 1$	Case 1 [%]	Case 2 [%]	Case 3		Case 4	
						Ton[%]	Toff[%]	Ton[%]	Toff[%]
3 μ m/3 μ m	3.0 μ m	-2.0	53	101.5	99.3	25.9	73.6	29.3	72.6
	2.8 μ m	-2.0	53	102.8	101.4	23.0	63.8	33.4	63.5
	2.6 μ m	-2.0	53	102.5	101.0	22.6	54.9	39.0	54.6
2 μ m/4 μ m	3.0 μ m	-2.0	53	101.5	99.3	24.8	74.1	25.2	73.1
	2.8 μ m	-2.0	53	102.8	101.5	21.2	64.3	24.7	64.0
	2.6 μ m	-2.0	53	102.5	101.1	19.1	55.3	29.4	55.0

위의 표 1은 액정층(3)의 유전율 이방성($\Delta \varepsilon$)은 약 30℃에서 약 -2.0이고, 액정층(3)의 회전 점도($\gamma 1$)는 약 53이고, 화소 전극의 복수의 가지 전극의 폭(W)과 인접한 두 개의 가지 전극 사이의 간격(S)이 각각 약 3 μ m와 약 3 μ m, 약 2 μ m와 약 4 μ m이고, 셀 간격을 약 3.0 μ m, 약 2.8 μ m, 그리고 약 2.6 μ m로 변화시킨 경우에 대하여, 투과율과 응답 속도를 측정하였다.

표 3을 참고하면, 기존의 복수의 가지 전극을 포함하는 화소 전극을 형성한 경우에 비하여, 투과율의 비율은 100% 보다 큰 경우가 대부분임을 알 수 있었다. 이에 따라, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율이 증가하였음을 알 수 있었다. 또한, 응답 시간의 경우(case 3, case 4), 액정 표시 장치가 오프 상태에서 온 상태로 변할 때의 응답 시간(Ton)은 기존의 액정 표시 장치의 값의 약 17%이고, 액정 표시 장치가 온 상태에서 오프 상태로 변할 때의 응답 속도(Toff)는 기존의 액정 표시 장치의 값의 약 55%에 불과함을 알 수 있었다. 즉, 본 발명의 실시예에 따른 액정 표시 장치의 응답 시간은 기존의 액정 표시 장치의 응답 시간에 비하여 매우 짧아짐을 알 수 있다.

이처럼, 본 발명의 실시예에 따른 액정 표시 장치의 경우, 액정 표시 장치의 투과율이 증가하고, 액정 표시 장치의 응답 시간이 짧아져서 응답 속도가 커짐을 알 수 있었다.

표 1 내지 표 3을 참고하면, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 복수의 가지 전극들의 폭(W)은 약 2 μ m 내지 약 3 μ m이고, 복수의 가지 전극들 중 인접한 두 개의 가지 전극들 사이의 간격(S)은 약 3 μ m 내지 약 4 μ m, 액정층(3)의 셀 간격(cell gap)은 약 2.6 μ m 내지 약 3 μ m이고, 액정층(3)의 유전율 이방성($\Delta \varepsilon$)은 약 30℃에서, 약 -2.0 내지 약 -2.7의 값을 가지는 경우, 기존의 복수의 가지 전극을 포함하는 화소 전극을 형성한 경우에 비하여, 투과율의 비율은 100% 이상인 경우가 대부분임을 알 수 있었다. 이에 따라, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 액정 표시 장치의 투과율이 증가하였음을 알 수 있었다. 즉, 본 발명의 실시예에 따른 액정 표시 장치에 따르면, 복수의 가지 전극들 중 인접한 두 개의 가지 전극들 사이의 간격(S)이 복수의 가지 전극들의 폭(W)보다 크거나 거의 같은 경우에도, 기존의 액정 표시 장치에 비하여 투과율이 증가함을 알 수 있었다. 또한, 액정 표시 장치의 유전율 이방성의 절대 값이 감소하는 경우에도 기존의 액정 표시 장치에 비하여 투과율이 증가함을 알 수 있었다.

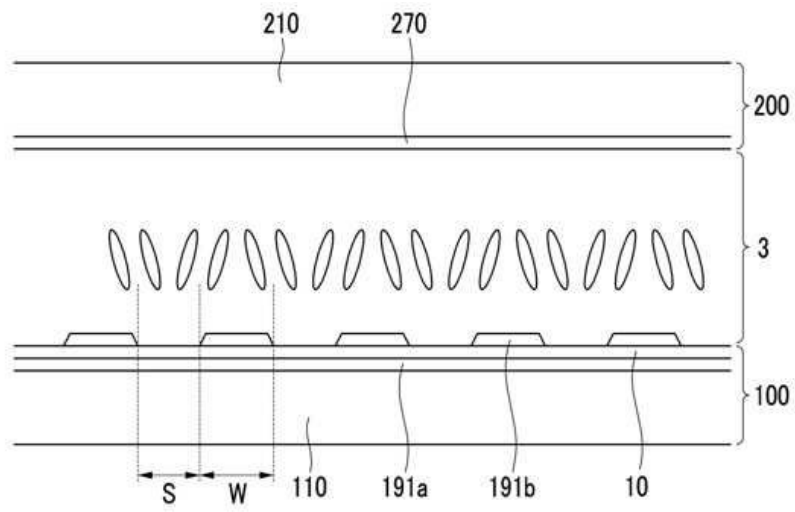
또한, 응답 시간의 비율의 경우, 액정 표시 장치가 오프 상태에서 온 상태로 변할 때의 응답 시간(Ton)은 기존의 액정 표시 장치의 값의 약 17%이고, 액정 표시 장치가 온 상태에서 오프 상태로 변할 때의 응답 속도(Toff)는 액정 표시 장치의 유전율 이방성의 절대 값이 감소함에 따라 기존의 액정 표시 장치의 값보다 더욱 작아짐을 알 수 있었다. 즉, 본 발명의 실시예에 따른 액정 표시 장치의 응답 시간은 기존의 액정 표시 장치의 응답 시간에 비하여 매우 짧아짐을 알 수 있다.

이처럼, 본 발명의 실시예에 따른 액정 표시 장치의 경우, 액정 표시 장치의 투과율이 증가하고, 액정 표시 장치의 응답 시간이 짧아져서 응답 속도가 커짐을 알 수 있었다.

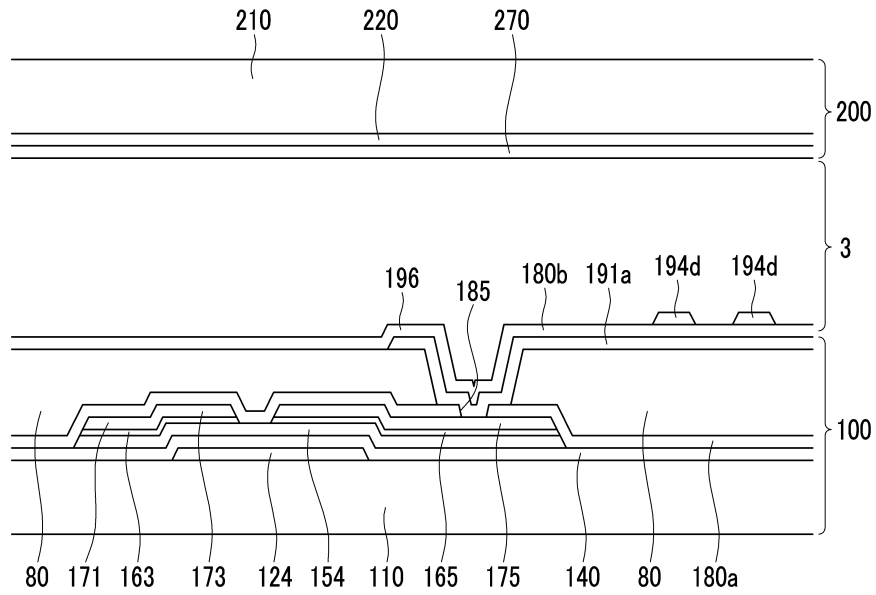
이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

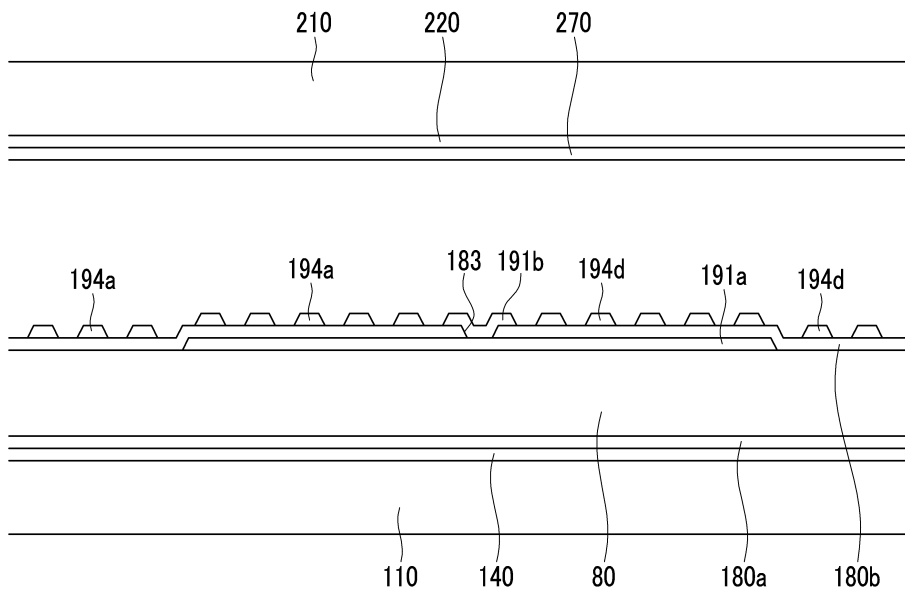
도면1



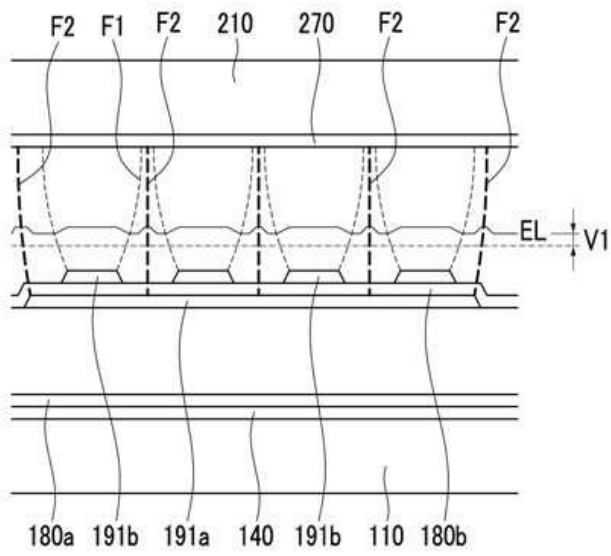
도면3



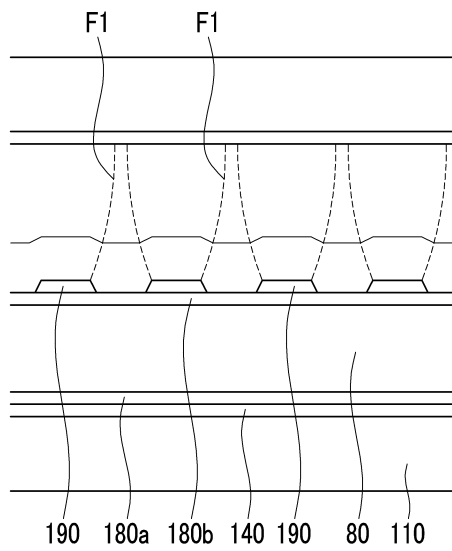
도면4



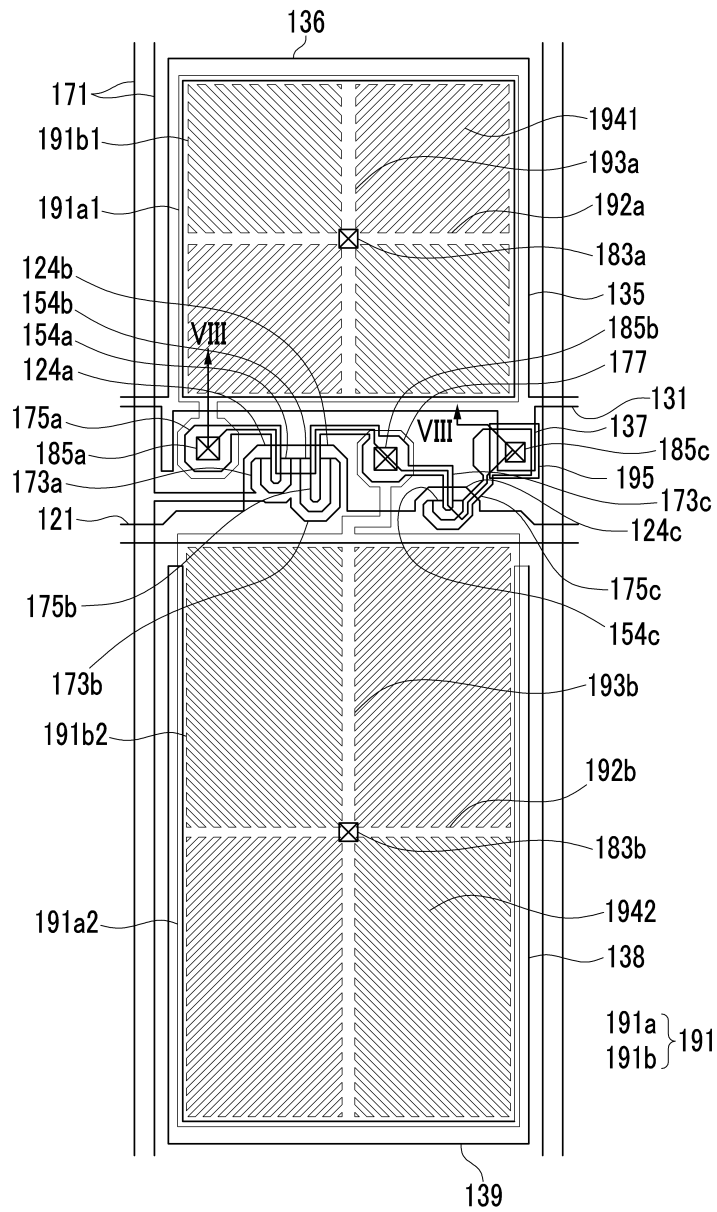
도면5



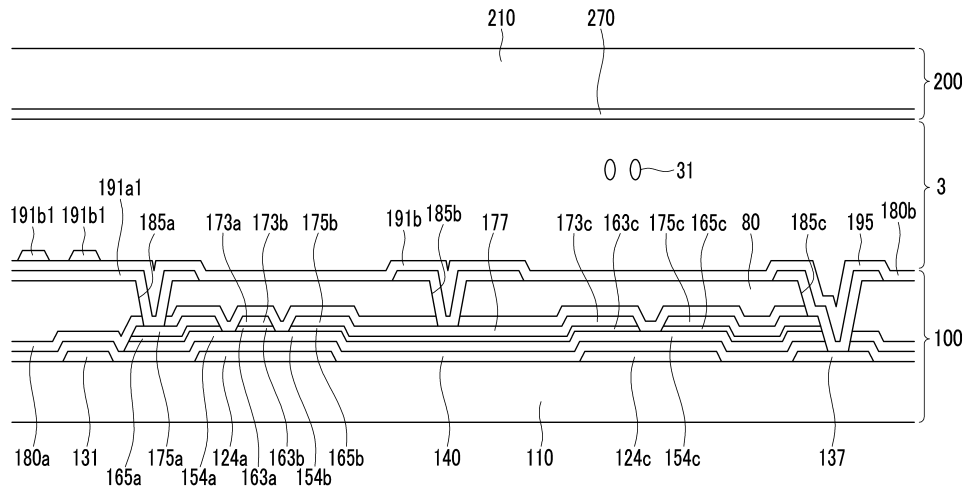
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020150074824A	公开(公告)日	2015-07-02
申请号	KR1020130162973	申请日	2013-12-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	RHO SOON JOON 노순준 JANG HYE LIM 장혜림 KIM KYUNG MIN 김경민 KIM JIN LAK 김진락		
发明人	노순준 장혜림 김경민 김진락		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/136286 G02F2001/134345 G02F1/1368 G02F1/134309 G02F1/133345 G02F1/136227 G02F1/137 G02F2001/13712 G02F1/1393		
外部链接	Espacenet		

摘要(译)

和根据本发明的一个实施方式的液晶显示器被形成在第一基板上，绝缘膜形成在所述第一部分1像素电极，第1部分是在第一衬底上形成的像素电极，绝缘膜，其特征在于，形成与第一子像素电极重叠的第二子像素电极，面向第一基板的第二基板，形成在第二基板上的公共电极，以及介于第一基板和第二基板之间的第二电极的液晶层，其中，第一子像素电极和彼此，第2部分的像素电极相同的尺寸的第二电压被施加到第二子像素电极包括多个分支电极，第一子像素其中，电极具有通孔形式的平面形状，多个分支电极的两个相邻分支电极之间的间隙等于或宽于分支电极的宽度，各向异性在约30°C的温度下，为约-2.0至约-2.7，液晶层的单元间隙是从约1至约2.6 μm 3 μm 。

