



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0075166  
(43) 공개일자 2012년07월06일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0137213

(22) 출원일자 2010년12월28일

심사청구일자 없음

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

권명호

경기도 용인시 기흥구 삼성2로 95 (농서동)

이창진

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 18 항

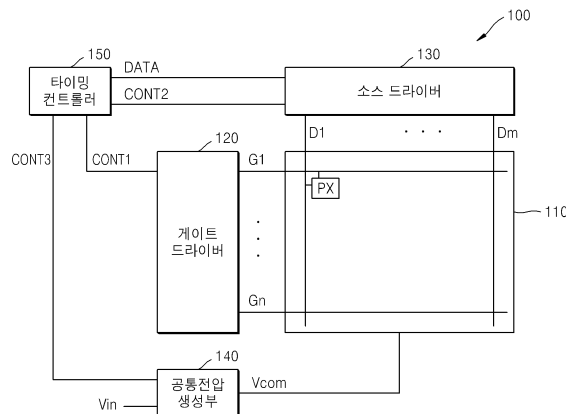
(54) 발명의 명칭 액정표시장치 및 그의 구동 방법

(57) 요약

본 발명은 액정표시장치 및 그의 구동 방법을 개시한다.

본 발명의 액정표시장치는 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 영역에 형성되는 픽셀을 다수 구비하고, 인접하는 한 쌍의 픽셀은 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 액정 패널; 한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 소정 시간 쉬프트시켜 출력하는 공통전압 생성부; 및 라인 인버전 방식의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 상기 공통전압 신호의 극성과 반대 극성으로 출력하여 상기 다수의 픽셀을 도트 인버전 방식으로 구동시키는 소스 드라이버;를 포함할 수 있다.

대표도 - 도1



(72) 발명자

**이창길**

경기도 용인시 기흥구 삼성2로 95 (농서동)

**성류화**

경기도 용인시 기흥구 삼성2로 95 (농서동)

---

## 특허청구의 범위

### 청구항 1

동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 한 쌍의 픽셀을 다수 구비한 액정패널;  
한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 출력하는 공통전압 생성부;  
상기 공통전압 신호의 출력 타이밍을 쉬프트시키는 공통전압 제어신호를 출력하는 타이밍 컨트롤러; 및  
상기 공통전압 신호의 극성과 반대 극성의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 각 데이터 라인으로 출력하는 소스 드라이버;를 포함하는 것을 특징으로 하는 액정표시장치.

### 청구항 2

제1항에 있어서,  
상기 한 쌍의 게이트 라인은 상기 액정패널의 각 수평 라인에 구비되고, 상기 한 쌍의 픽셀 중 홀수 픽셀이 상기 한 쌍의 게이트 라인 중 홀수 게이트 라인에 연결되고 짝수 픽셀이 짝수 게이트 라인에 연결되는 것을 특징으로 하는 액정표시장치.

### 청구항 3

제2항에 있어서,  
상기 픽셀 각각은 스위칭 소자를 통해 상기 게이트 라인 및 데이터 라인에 연결되는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제1항에 있어서,  
상기 공통전압 생성부는 상기 공통전압 제어신호에 따라, 1/4 주기만큼 쉬프트된 공통전압 신호를 출력하는 것을 특징으로 하는 액정표시장치.

### 청구항 5

제4항에 있어서,  
상기 공통전압 신호는 1/4 주기만큼 앞으로 또는 뒤로 쉬프트되어 출력되는 것을 특징으로 하는 액정표시장치.

### 청구항 6

제1항에 있어서,  
상기 한 주기는 두 개의 수평 라인을 구동하는 시간인 것을 특징으로 하는 액정표시장치.

### 청구항 7

제1항에 있어서,  
상기 소스 드라이버는 제1 게이트 라인에 연결된 픽셀에 제1극성의 데이터 신호를 출력하고, 제2 게이트 라인에 연결된 픽셀부터 제2극성의 데이터 신호와 제1극성의 데이터 신호를 교대로 출력하며, 상기 제2 게이트 라인에 연결된 픽셀부터 교대로 출력되는 제2극성의 데이터 신호와 제1극성의 데이터 신호 각각은 두 번 연속 출력되는 것을 특징으로 하는 액정표시장치.

### 청구항 8

제1항에 있어서,

상기 소스 드라이버는 라인 인버전 방식의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 출력하는 것을 특징으로 하는 액정표시장치.

#### 청구항 9

다수의 게이트 라인과 다수의 데이터 라인이 교차하는 영역에 형성되는 픽셀을 다수 구비하고, 인접하는 한 쌍의 픽셀은 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 액정패널;

한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 소정 시간 쉬프트시켜 출력하는 공통전압 생성부; 및

라인 인버전 방식의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 상기 공통전압 신호의 극성과 반대 극성으로 출력하여 상기 다수의 픽셀을 도트 인버전 방식으로 구동시키는 소스 드라이버;를 포함하는 것을 특징으로 하는 액정표시장치.

#### 청구항 10

제9항에 있어서,

상기 한 쌍의 게이트 라인은 상기 액정패널의 각 수평 라인에 구비되고, 상기 한 쌍의 픽셀 중 홀수 픽셀이 상기 한 쌍의 게이트 라인 중 홀수 게이트 라인에 연결되고 짝수 픽셀이 짝수 게이트 라인에 연결되는 것을 특징으로 하는 액정표시장치.

#### 청구항 11

제9항에 있어서,

상기 공통전압 생성부는 상기 공통전압 제어신호에 따라, 1/4 주기만큼 앞으로 또는 뒤로 쉬프트된 공통전압 신호를 출력하는 것을 특징으로 하는 액정표시장치.

#### 청구항 12

제9항에 있어서,

상기 한 주기는 두 개의 수평 라인을 구동하는 시간인 것을 특징으로 하는 액정표시장치.

#### 청구항 13

제9항에 있어서,

상기 공통전압 신호의 출력 타이밍을 쉬프트시키는 공통전압 제어신호를 출력하는 타이밍 컨트롤러;를 더 포함하는 것을 특징으로 하는 액정표시장치.

#### 청구항 14

다수의 게이트 라인과 다수의 데이터 라인이 교차하는 영역에 픽셀을 구비하고, 인접하는 한 쌍의 픽셀은 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 액정패널을 구비한 액정표시장치의 구동 방법에 있어서,

상기 다수의 게이트 라인으로 게이트 신호를 순차적으로 출력하는 단계;

상기 게이트 신호에 의해 턴-온된 픽셀로 한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 쉬프트시켜 상기 액정패널로 출력하는 단계;

상기 공통전압 신호의 출력 타이밍에 동기되어 상기 공통전압 신호의 극성과 반대 극성의 데이터 신호를 상기 다수의 데이터 라인으로 출력하는 단계;를 포함하는 액정표시장치 구동 방법.

#### 청구항 15

제14항에 있어서,

상기 한 쌍의 게이트 라인은 상기 액정패널의 각 수평 라인에 구비되고, 상기 한 쌍의 픽셀 중 홀수 픽셀이 상기 한 쌍의 게이트 라인 중 홀수 게이트 라인에 연결되고 짝수 픽셀이 짝수 게이트 라인에 연결되는 것을

특징으로 하는 액정표시장치 구동 방법.

#### 청구항 16

제14항에 있어서,

상기 공통전압 신호는 1/4 주기만큼 앞으로 또는 뒤로 쉬프트되어 출력되는 것을 특징으로 하는 액정표시장치 구동 방법.

#### 청구항 17

제14항에 있어서,

상기 한 주기는 두 개의 수평 라인을 구동하는 시간인 것을 특징으로 하는 액정표시장치 구동 방법.

#### 청구항 18

제14항에 있어서,

상기 데이터 신호 출력 단계는, 제1 게이트 라인에 연결된 픽셀에 제1극성의 데이터 신호를 출력하고, 제2 게이트 라인에 연결된 픽셀부터 제2극성의 데이터 신호와 제1극성의 데이터 신호를 교대로 출력하는 단계를 포함하며,

상기 제2 게이트 라인에 연결된 픽셀부터 교대로 출력되는 제2극성의 데이터 신호와 제1극성의 데이터 신호 각각은 두 번 연속 출력되는 것을 특징으로 하는 액정표시장치 구동 방법.

### 명세서

#### 기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 라인 인버전 방식의 구동을 위한 구동장치를 이용하여 액정패널을 도트 인버전 방식으로 구동시킬 수 있는 액정표시장치 및 그 구동 방법에 관한 것이다.

#### 배경 기술

[0002] 액정표시장치(Liquid Crystal Display Device, LCD)는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 노트북 컴퓨터 또는 휴대용 텔레비전 등의 표시장치로서 널리 사용되고 있다.

[0003] 이러한 액정표시장치는 광의 투과량을 조절하여 화면에 원하는 화상을 표시하게 된다. 이를 위해 액정표시장치는 매트릭스 형태로 배열된 다수의 픽셀을 구비하는 액정패널과 상기 액정패널을 구동하기 위한 구동회로를 포함한다.

[0004] 액정패널의 구동은 프레임 인버전 방식(Frame Inversion System), 라인 인버전 방식(Line Inversion System), 또는 도트 인버전 방식(Dot Inversion System)과 같은 인버전 구동방식을 사용한다.

[0005] 도트 인버전 방식은 최상의 표시 품질을 제공하나 라인 인버전 방식 대비 설계가 복잡하고 고압 또는 두 가지 극성의 소스 드라이버가 요구되어 집적 칩(IC)의 사이즈가 증가하는 단점이 있다. 이에 따라 IC 가격의 상승과 함께 제품 가격 경쟁력을 저하시킨다.

### 발명의 내용

#### 해결하려는 과제

[0006] 본 발명은 라인 인버전 방식의 구동 장치를 이용하여 액정패널을 도트 인버전 구현함으로써 고품질의 화상을 제공하면서 설계가 간단하고 가격 경쟁력 있는 액정표시장치 및 그 구동방법을 제공한다.

#### 과제의 해결 수단

[0007] 본 발명의 바람직한 일 실시예에 따른 액정표시장치는, 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 한 쌍의 픽셀을 다수 구비한 액정패널; 한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 출력하는 공통전압 생성부; 상기 공통전압 신호의 출력 타이밍을 쉬프트시키는 공통전압 제어신호를 출력하는 타이밍 컨트롤러; 및 상기 공통전압 신호의 극성과 반대 극성

의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 각 데이터 라인으로 출력하는 소스 드라이버;를 포함할 수 있다.

[0008] 상기 한 쌍의 게이트 라인은 상기 액정패널의 각 수평 라인에 구비되고, 상기 한 쌍의 픽셀 중 홀수 픽셀이 상기 한 쌍의 게이트 라인 중 홀수 게이트 라인에 연결되고 짝수 픽셀이 짝수 게이트 라인에 연결된다.

[0009] 상기 공통전압 생성부는 상기 공통전압 제어신호에 따라, 1/4 주기만큼 쉬프트된 공통전압 신호를 출력하며, 상기 공통전압 신호는 1/4 주기만큼 앞으로 또는 뒤로 쉬프트되어 출력된다.

[0010] 상기 한 주기는 두 개의 수평 라인을 구동하는 시간이다.

[0011] 본 발명의 바람직한 일 실시예에 따른 액정표시장치는, 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 영역에 형성되는 픽셀을 다수 구비하고, 인접하는 한 쌍의 픽셀은 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 액정패널; 한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 소정 시간 쉬프트시켜 출력하는 공통전압 생성부; 및 라인 인버전 방식의 데이터 신호를 상기 공통전압 신호의 출력 타이밍에 동기시켜 상기 공통전압 신호의 극성과 반대 극성으로 출력하여 상기 다수의 픽셀을 도트 인버전 방식으로 구동시키는 소스 드라이버;를 포함할 수 있다.

[0012] 본 발명의 바람직한 일 실시예에 따른 액정표시장치 구동 방법은, 다수의 게이트 라인으로 게이트 신호를 순차적으로 출력하는 단계; 상기 게이트 신호에 의해 턴-온된 픽셀로 한 주기에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압 신호를 쉬프트시켜 상기 액정패널로 출력하는 단계; 상기 공통전압 신호의 출력 타이밍에 동기되어 상기 공통전압 신호의 극성과 반대 극성의 데이터 신호를 상기 다수의 데이터 라인으로 출력하는 단계;를 포함하고, 상기 액정표시장치는 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 영역에 픽셀을 구비하고, 인접하는 한 쌍의 픽셀은 동일 데이터 라인을 공유하며 한 쌍의 게이트 라인 사이에 위치하는 액정패널을 구비한다.

[0013] 상기 데이터 신호 출력 단계는, 제1 게이트 라인에 연결된 픽셀에 제1극성의 데이터 신호를 출력하고, 제2 게이트 라인에 연결된 픽셀부터 제2극성의 데이터 신호와 제1극성의 데이터 신호를 교대로 출력하는 단계를 포함하며, 상기 제2 게이트 라인에 연결된 픽셀부터 교대로 출력되는 제2극성의 데이터 신호와 제1극성의 데이터 신호 각각은 두 번 연속 출력된다.

### 발명의 효과

[0014] 본 발명의 액정표시장치는 라인 인버전 방식의 구동 장치를 이용하여 액정패널을 도트 인버전 구현함으로써 IC 사이즈 증가 없이 고품질의 화상을 제공할 수 있다.

### 도면의 간단한 설명

[0015] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 구조를 개략적으로 나타낸 도면이다.

도 2는 본 발명의 일 실시예에 따른 픽셀(PX)의 구조를 나타낸 도면이다.

도 3a 및 도 3b는 액정표시장치의 라인 인버전 구동방식을 설명하는 도면이다.

도 4a 및 도 4b는 액정표시장치의 도트 인버전 구동방식을 설명하는 도면이다.

도 5는 본 발명의 일 실시예에 따른 소스 드라이버의 구조를 개략적으로 나타낸 도면이다.

도 6은 본 발명의 일 실시예에 따른 액정 패널의 픽셀 어레이 일부를 개략적으로 나타낸 도면이다.

도 7a 및 도 7b는 본 발명의 일 실시예에 따른 액정패널에 인가되는 공통전압 신호와 데이터 신호의 타이밍도이다.

도 8a 및 도 8b는 본 발명의 일 실시예에 따른 i번째 프레임에서 액정패널의 구동방법을 설명하기 위한 도면이다.

도 9a 및 도 9b는 본 발명의 일 실시예에 따른 i+1번째 프레임에서 액정패널의 구동방법을 설명하기 위한 도면이다.

### 발명을 실시하기 위한 구체적인 내용

[0016] 이하 본 발명의 바람직한 실시예가 첨부된 도면들을 참조하여 설명될 것이다. 도면상의 동일한 부호는 동일한

요소를 지칭한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

- [0017] 제1, 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들이 이러한 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다.
- [0018] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0019] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0020] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 구조를 개략적으로 나타낸 도면이다. 도 2는 본 발명의 일 실시예에 따른 픽셀(PX)의 구조를 나타낸 도면이다.
- [0021] 도 1을 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치(LCD, liquid crystal display)(100)는 액정 패널(110), 게이트 드라이버(120), 소스 드라이버(130), 공통전압 생성부(140) 및 타이밍 컨트롤러(150)를 포함한다.
- [0022] 액정 패널(110)은 다수의 게이트 라인(G1-Gn), 다수의 데이터 라인(D1-Dm) 및 다수의 픽셀(PX)을 포함한다. 다수의 게이트 라인(G1-Gn)은 일정하게 이격되어 행으로 배열되며 각각 게이트 전압을 전달한다. 다수의 데이터 라인(D1-Dm)은 일정하게 이격되어 열로 배열되며 각각 데이터 전압을 전달한다. 다수의 게이트 라인(G1-Gn)과 다수의 데이터 라인(D1-Dm)은 매트릭스 형태로 배열되며, 이때 그 교차부에는 하나의 픽셀(PX)이 형성된다.
- [0023] 한편, 색 표시를 구현하기 위해서는 각 픽셀(PX)이 원색 중 하나의 색상을 고유하게 표시하거나 각 픽셀(PX)이 시간에 따라 번갈아 원색을 표시하게 하여, 이들 원색의 공간적 또는 시간적 합으로 원하는 색상이 인식되도록 한다. 원색의 예로는 적색(R), 녹색(G) 및 청색(B)을 들 수 있다. 이때, 시간적 합으로 색상을 표시하는 경우에는 한 픽셀에서 시간적으로 R, G 및 B 색상이 번갈아 표시되어서 한 색상이 구현된다. 그리고 공간적 합으로 색상을 표시하는 경우에는 R 픽셀, G 픽셀 및 B 픽셀의 세 픽셀에 의해 한 색상이 구현되므로, 각 픽셀을 서브픽셀이라 부르고 세 개의 서브픽셀을 하나의 픽셀이라 부르기도 한다.
- [0024] 도 2를 참조하여, 도 1의 픽셀(PX)을 설명하겠다. 액정 패널(110)은 제1 기판(210)과 제2 기판(220) 사이에 액정층(미도시)을 구비함으로써 형성된다. 제1 기판(210)에는 다수의 게이트 라인들(G1 내지 Gn), 다수의 데이터 라인들(D1 내지 Dm), 픽셀 스위칭 소자(Qp) 및 픽셀 전극(PE)이 형성된다. 제2 기판(220)에는 컬러 필터(CF)와 공통 전극(CE)이 형성된다. 도 2와 달리, 컬러 필터(CF)는 제1 기판(210)의 픽셀 전극(PE)의 위 또는 아래에 구비될 수 있다.
- [0025] 예를 들어, i번째(i는 1 이상 n 이하의 자연수) 게이트 라인(Gi)과 j번째(j는 1 이상 m 이하의 자연수) 데이터 라인(Dj)에 연결된 픽셀(PX)은, 게이트 라인(Gi)에 연결된 게이트 전극, 데이터 라인(Dj)에 연결된 제1전극, 및 픽셀 전극(PE)에 연결된 제2전극을 구비하는 픽셀 스위칭 소자(Qp)와, 픽셀 스위칭 소자(Qp)의 제2전극에 픽셀 전극(PE)을 통해 커플링된 액정 커패시터(liquid crystal capacitor, Clc) 및 스토리지 커패시터(storage capacitor, Cst)를 포함한다.
- [0026] 액정 커패시터(Clac)는 제1 기판(210)의 픽셀 전극(PE)과, 제2 기판(220)의 공통 전극(CE)을 두 전극으로 하여 형성되고, 두 전극 사이에 유전체로 기능하는 액정층을 구비한다. 공통 전극(CE)에는 공통 전압(Vcom)이 인가된다. 픽셀 전극(PE)에 인가되는 전압에 따라 액정층의 광 투과도가 조절되어, 각 픽셀(PX)의 휘도가 조절된다.
- [0027] 픽셀 전극(PE)은 픽셀 스위칭 소자(Qp)를 통해 데이터 라인(Dj)과 커플링될 수 있다. 픽셀 스위칭 소자(Qp)는 게이트 라인(Gi)에 게이트 전극이 연결되어, 게이트 라인(Gi)에 게이트 온 전압(Von)이 인가되면 턴-온되어,

데이터 라인(Dj)을 통해 전달된 데이터 전압을 픽셀 전극(PE)에 인가한다.

- [0028] 스토리지 커패시터(Cst)는 픽셀 전극(PE)과 제1 기판(210)에 게이트 라인(Gi)과 평행하게 형성된 별개의 신호선(미도시), 예를 들어, 스토리지 라인이 절연체를 사이에 두고 중첩되어 이루어진다. 별개의 신호선에는 공통 전압(Vcom) 또는 스토리지 커패시터(Cst)를 위한 소정의 전압이 인가될 수 있다.
- [0029] 픽셀 스위칭 소자(Qp)는 비정질 실리콘(amorphous silicon)으로 이루어진 박막 트랜지스터(Thin Film Transistor)일 수 있다.
- [0030] 다시 도 1을 참조하면, 게이트 드라이버(120)는 활성레벨의 게이트 온 전압(Von)과 비활성레벨의 게이트 오프 전압(Voff)의 조합을 갖는 게이트 전압(Vg)을 생성하여 다수의 게이트 라인(G1 내지 Gn)을 통하여 액정 패널(110)에 순차적으로 공급할 수 있다.
- [0031] 소스 드라이버(130)는 타이밍 컨트롤러(140)로부터 입력되는 계조를 가지는 입력 영상 데이터(DATA)를 전압 형태의 신호인 데이터 전압(Vd)으로 변환하여 다수의 데이터 라인(D1 내지 Dm)을 통하여 액정패널(110)에 순차적으로 공급할 수 있다. 소스 드라이버(130)는 라인 인버전 방식의 데이터 전압(Vd)을 공통전압(Vcom)의 출력 타이밍에 동기시키면서 공통전압(Vcom)의 극성과 반대 극성으로 출력하여 다수의 픽셀을 도트 인버전 방식으로 구동한다.
- [0032] 공통전압 생성부(140)는 외부의 그래픽 제어기(미도시)로부터 입력 전압(Vin)을 공급받고 공통 전압(Vcom)을 생성하여 액정 패널(110)로 공급한다. 공통전압 생성부(140)는 한 주기(T)에 한 번 극성이 반전되고, 1/2 주기 동안 동일 극성이 두 번 연속 반복되는 공통전압(Vcom)을 소정 시간 쉬프트시켜 액정 패널(110)로 출력한다.
- [0033] 타이밍 컨트롤러(150)는 외부의 그래픽 제어기(미도시)로부터 입력 영상 데이터(DATA) 및 이의 표시를 제어하는 입력 제어 신호를 제공받는다. 입력 제어 신호에는 예를 들어 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭(MCLK)이 있다. 타이밍 컨트롤러(150)는 입력 영상 데이터(DATA)를 소스 드라이버(130)로 전달하고, 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2)를 생성하여 각각 게이트 드라이버(120) 및 소스 드라이버(130)로 전달한다. 게이트 제어 신호(CONT1)는 스캔 시작을 지시하는 스캔 시작 신호와 다수의 클럭 신호를 포함하며, 데이터 제어 신호(CONT2)는 한 행의 픽셀(PX)에 대한 입력 영상 데이터의 전달을 지시하는 수평 동기 시작 신호와 클럭 신호를 포함한다. 타이밍 컨트롤러(150)는 공통전압 제어 신호(CONT3)를 생성하여 공통전압 생성부(140)로 전달한다. 공통전압 제어 신호(CONT3)는 공통전압 신호의 출력 타이밍을 쉬프트시킨다. 또한, 타이밍 컨트롤러(150)는 극성 제어 신호를 출력한다. 극성 제어 신호는 공통 전압(Vcom) 및 데이터 전압(Vd)의 반전을 제어하여 픽셀별로 공통 전압(Vcom)과 데이터 전압(Vd) 간 전위 차의 극성을 반전시킬 수 있다.
- [0034] 상기 게이트 드라이버(120)와 상기 소스 드라이버(130)는 액정 패널(110)의 제1 기판(210) 상에 직접 형성될 수 있고(ASG 방식), 별도로 제작되어 COB(Chip On Board), TAB(Tape Automated Bonding), COG(Chip On Glass) 등과 같은 방식으로 제1 기판(210) 상에 실장될 수 있다.
- [0035] 액정 표시 장치(100)는 액정 패널(110) 상의 픽셀들을 구동하기 위하여 프레임 인버전 방식(Frame Inversion System), 라인 인버전 방식(Line Inversion System), 또는 도트 인버전 방식(Dot Inversion System)과 같은 인버전 구동방식을 사용한다.
- [0036] 프레임 인버전 방식의 액정 패널 구동방법은 액정 열화 방지를 위하여 프레임마다 액정패널 상의 픽셀들에 공급되는 데이터 전압의 극성을 반전시킨다.
- [0037] 라인 인버전 방식의 액정 패널 구동방법은 액정 패널에 공급되는 데이터 전압의 극성을 도 3a 및 도 3b와 같이 액정 패널 상의 게이트 라인마다 그리고 프레임마다 반전시킨다. 이러한 라인 인버전 구동방식은 수평방향 픽셀들 간의 크로스토크가 존재함에 따라 수평 라인들 간에 줄무늬 패턴과 같은 플리커가 발생하는 문제점이 있다.
- [0038] 도트 인버전 방식의 액정패널 구동방법은 도 4a 및 도 4b와 같이 픽셀들 각각에 수평 및 수직 방향으로 인접하는 픽셀들 모두와 상반된 극성의 데이터 전압이 공급되게 하고 프레임마다 그 데이터 전압의 극성이 반전되게 한다. 즉, 도트 인버전 방식은 홀수번째 프레임의 비디오 신호를 표시할 경우 도 4a와 같이 좌측 상단의 픽셀로부터 우측의 서브픽셀로 진행함에 따라 그리고 아래측의 픽셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나도록 데이터 전압을 픽셀들 각각에 공급한다. 그리고, 짝수번째 프레임의 비디오신호를 표시할 경우 도 4b와 같이 좌측상단의 픽셀로부터 우측의 픽셀로 진행함에 따라 그리고 아래측의 픽셀들로 진

행함에 따라 부극성(-) 및 정극성(+)이 번갈아 나타나도록 데이터 전압을 픽셀들 각각에 공급한다. 이러한 도트 인버전 구동방식은 수직 및 수평 방향으로 인접한 픽셀들 간에 발생하는 플리커를 서로 상쇄시킴으로써 다른 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공한다.

- [0039] 그러나, 도트 인버전 구동방식은 소스 드라이버에서 데이터 라인들에 공급되는 데이터 전압의 극성이 수평 및 수직 방향으로 반전되어야 함에 따라 다른 인버전 방식들에 비하여 고압 또는 두 가지 극성의 소스 드라이버가 요구되어 설계가 복잡해지고 IC 사이즈가 증가하는 단점을 가진다.
- [0040] 본 발명의 실시예는 라인 인버전 방식으로 액정 패널을 구동하는 소스 드라이버를 이용하여 IC 사이즈 증가 없이 액정 패널을 도트 인버전 방식으로 구동함으로써, 설계 구조의 변경 없이 고품질의 화상을 구현할 수 있다.
- [0041] 도 5는 본 발명의 일 실시예에 따른 소스 드라이버의 구조를 개략적으로 나타낸 도면이다.
- [0042] 도 5를 참조하면, 본 발명의 실시예에 따른 소스 드라이버(130)는, 쉬프트 레지스터(310), 제1래치(330), 제2래치(350), DAC(Digital Analog Converter, 370) 및 출력 버퍼(390)를 포함한다.
- [0043] 쉬프트 레지스터(310)는 각 데이터 라인에 대응하여 구비되고, 순차 직렬 접속된 다수의 플립플롭을 포함한다. 쉬프트 레지스터(310)는 클럭 신호(CLK)에 동기하여 인접하는 플립플롭에 소스 스타트 펄스(SSP)를 순차적으로 쉬프트하여 쉬프트 펄스 신호(SHF)를 출력한다.
- [0044] 제1래치(330)는 디지털 RGB 데이터를 입력받고, 쉬프트 레지스터(310)의 각 플립플롭에서 출력된 쉬프트 펄스 신호(SHF)에 동기하여 디지털 RGB 데이터를 샘플링(SAM)하여 저장한다.
- [0045] 제2래치(350)는 래치 신호(LS)에 동기하여, 제1래치(330)에 저장된 샘플링된 디지털 RGB 데이터를 홀딩(HLD)한다.
- [0046] DAC(370)는 제2래치(350)로부터 출력되는 디지털 RGB 데이터를 각 데이터 라인에 공급해야 할 아날로그 RGB 데이터(AL)로 변환한다.
- [0047] 출력 버퍼(390)는 DAC(370)로부터의 아날로그 RGB 데이터(AL)를 버퍼링하여 데이터 라인으로 출력한다. 출력 버퍼(390)는 각 데이터 라인마다 구비된 연산 증폭 회로(OPC)를 포함하며, 이들 각 연산 증폭 회로(OPC)가 DAC(370)로부터의 아날로그 RGB 데이터(AL)를 임피던스 변환하여 각 데이터 라인으로 출력한다. 연산 증폭 회로(OPC)는 라인 인버전 방식의 패널 구동을 위한 저전압 파지티브 연산 증폭 회로(OPC)이다.
- [0048] 도 6은 본 발명의 일 실시예에 따른 액정 패널의 픽셀 어레이 일부를 개략적으로 나타낸 도면이다.
- [0049] 도 6을 참조하면, 액정 패널(110)의 픽셀 어레이는 데이터 라인(D1 내지 D<sub>m</sub>)과 게이트 라인(G1 내지 G<sub>n</sub>)이 교차되는 영역에 배치된 다수의 적색(R), 녹색(G), 청색(B) 서브 픽셀들을 구비한다. 각 서브 픽셀은 게이트 라인과 데이터 라인에 연결된 스위칭 소자, 예를 들어 박막 트랜지스터(TFT)를 구비한다.
- [0050] 상기 액정 패널(110)은 인접하는 게이트 라인과 하나의 데이터 라인을 공유하는 한 쌍의 홀수번째 픽셀과 짝수번째 픽셀이 복수개로 구비된 형태를 이룬다. 데이터 라인(D1 내지 D<sub>m</sub>) 각각에는 각 수평 라인(행방향)마다 R, G, B 서브 픽셀들 중 2개의 서브 픽셀들이 좌우측에 연결된다. 좌측의 서브 픽셀은 제1 스위칭 소자(TFT1)를 통해 홀수번째 게이트 라인에 연결되고, 우측의 서브 픽셀은 제2 스위칭 소자(TFT2)를 통해 짝수번째 게이트 라인에 연결된다. 따라서, 데이터 라인 수는 수평 라인 상의 픽셀 수의 절반이 되고, 게이트 라인 수는 수직 라인(열방향) 상의 픽셀 수의 배가 된다.
- [0051] 제1 게이트 라인(G1)부터 제n 게이트 라인(G<sub>n</sub>)으로 순차적으로 게이트 온 전압(Von)이 액정 패널(110)로 인가되고, 상기 게이트 온 전압(Von)에 의해 각 서브 픽셀의 스위칭 소자가 턴-온 되면서 제1 데이터 라인(D1)부터 제m 데이터 라인(D<sub>m</sub>) 순으로 데이터 전압이 서브 픽셀로 인가된다.
- [0052] 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 액정 패널에 인가되는 공통 전압과 데이터 전압의 타이밍도이다.
- [0053] 도 7a 및 도 7b를 참조하면, 공통 전압(Vcom)은 1주기(T) 동안 제1전압(V1)과 제2전압(V2)을 스윙하며 극성이 반전하고, 각 반주기(T/2) 동안은 동일 극성의 전압이 연속 두 번 출력된다. 제1전압(V1)은 제2전압(V2)보다 전압레벨이 낮고, 제1전압(V1)이 인가되는 경우 공통전압(Vcom)은 부극성(-) 신호가 되고, 제2전압(V2)이 인가되는 경우 공통전압(Vcom)은 정극성(+) 신호가 된다.
- [0054] 데이터 전압(Vd)은 1주기(T) 동안 제3전압(V3)과 제4전압(V4)을 스윙하며 극성이 반전하고, 각 반주기(T/2)

동안은 동일 극성의 전압이 연속 두 번 출력된다. 제3전압(V3)은 제4전압(V4)보다 전압레벨이 낮고, 제3전압(V3)이 인가되는 경우 데이터 전압(Vd)은 부극성(-) 신호가 되고, 제4전압(V4)이 인가되는 경우 데이터 전압(Vd)은 정극성(+) 신호가 된다.

[0055] 이때, 공통전압(Vcom)과 데이터 전압(Vd)의 극성은 서로 반대이다.

[0056] 본 발명의 실시예에 따른 액정 패널의 각 수평 라인(행방향)은 한 쌍의 게이트 라인을 구비한다. 상기 한 쌍의 게이트 라인 중 홀수 게이트 라인과 연결된 홀수 서브 픽셀과 짝수 게이트 라인과 연결된 짝수 서브 픽셀 쌍은 하나의 데이터 라인을 공유한다. 따라서 주기(T)는 두 개의 수평 라인을 구동시키는데 필요한 시간이 될 수 있다.

[0057] 이때, 공통전압(Vcom)의 액정 패널로의 입력 타이밍(또는 공통전압(Vcom)의 출력 타이밍)을 제1시점(T1)으로부터 앞으로 또는 뒤로 T/4만큼 쉬프트시켜 공통전압(Vcom)을 액정 패널(110)로 인가하고, 쉬프트된 공통전압(Vcom)의 극성에 반대되는 극성을 갖도록 데이터 전압(Vd)의 극성을 반전한다.

[0058] 또한, 공통전압(Vcom)과 데이터 전압(Vd)은 프레임마다 극성이 반전된다.

[0059] 공통전압(Vcom)의 액정 패널로의 입력 타이밍(또는 공통전압(Vcom)의 출력 타이밍)은, 도 7a에 도시된 바와 같이 제1시점(T1)으로부터 앞으로 T/4만큼 쉬프트된 제2시점(T2)일 수 있고, 도 7b에 도시된 바와 같이 제1시점(T1)으로부터 뒤로 T/4만큼 쉬프트된 제3시점(T3)일 수 있다.

[0060] 도 8a 및 도 8b는 본 발명의 일 실시예에 따른 액정 패널의 구동방법을 설명하기 위한 도면이다.

[0061] 도 8a 및 도 8b를 참조하면, 게이트 전압(Vg)이 제1 게이트 라인(G1)부터 제n 게이트 라인(Gn) 순으로 차례로 인가된다. 도 8a 및 도 8b에서는 설명의 편의를 위해, 제1 게이트 라인 내지 제8 게이트 라인(G1 내지 G8)에 차례로 인가되는 제1 게이트 전압 내지 제8 게이트 전압(Vg1 내지 Vg8)과, 제1 데이터 라인 내지 제3 데이터 라인(D1 내지 D3)을 예시적으로 도시하고 있다.

[0062] 제1 게이트 라인(G1)부터 순차적으로 게이트 전압(Vg)이 인가되어 스위칭 소자가 턴-온 되고, 이에 따라, 제1 데이터 라인 내지 제3 데이터 라인(D1 내지 D3)으로 데이터 전압(Vd)이 인가된다. 이때, 정극성(+)의 공통전압(Vcom)의 출력 타이밍은 T/4만큼 앞으로 쉬프트되고, 쉬프트된 공통전압(Vcom)의 극성과 반대 극성을 갖도록 데이터 전압(Vd)의 극성이 반전된다.

[0063] 이하에서는, 제1 데이터 라인(D1)의 좌우에 연결된 홀수 서브 픽셀과 짝수 서브 픽셀의 쌍들을 예로서 본 발명의 실시예에 따른 인버전 방식을 설명하겠으며, 이는 그 외 데이터 라인에 연결된 서브 픽셀들에 동일하게 적용된다.

[0064] 첫번째 수평 라인(L1)의 제1 게이트 라인(G1)에 연결된 홀수 서브 픽셀에 정극성(+)의 공통전압 신호(Vcom)와 부극성(-)의 데이터 전압(Vd)이 인가된다. 첫번째 수평 라인(L1)의 제2 게이트 라인(G2)에 연결된 짝수 서브 픽셀에 부극성(-)의 공통전압(Vcom)과 정극성(+)의 데이터 전압(Vd)이 인가된다. 두번째 수평 라인(L2)의 제3 게이트 라인(G3)에 연결된 홀수 서브 픽셀에 부극성(-)의 공통전압(Vcom)과 정극성(+)의 데이터 전압(Vd)이 인가된다. 두번째 수평 라인(L2)의 제4 게이트 라인(G4)에 연결된 짝수 서브 픽셀에 정극성(+)의 공통전압(Vcom)과 부극성(-)의 데이터 전압(Vd)이 인가된다.

[0065] 제1 게이트 라인(G1)에 연결된 홀수 서브 픽셀에 출력되는 공통전압(Vcom)과 데이터 전압(Vd)을 제외하고, 이후 출력되는 공통전압(Vcom)과 데이터 전압(Vd)은 동일 극성의 전압이 두 번 연속 출력된다. 따라서, 도 8b에 도시된 바와 같이, 라인 인버전 구동 방식과 동일한 소비전력으로 인접하는 서브 픽셀 간에 정극성(+)과 부극성(-)의 데이터 전압(Vd)이 교대로 인가되는 도트 인버전이 구현될 수 있다.

[0066] 도 9a 및 도 9b는 본 발명의 다른 실시예에 따른 액정 패널의 구동방법을 설명하기 위한 도면이다.

[0067] 도 9a 및 도 9b를 참조하면, 게이트 전압(Vg)이 제1 게이트 라인(G1)부터 제n 게이트 라인(Gn) 순으로 차례로 인가된다. 도 9a 및 도 9b에서는 설명의 편의를 위해, 제1 게이트 라인 내지 제8 게이트 라인(G1 내지 G8)에 차례로 인가되는 제1 게이트 전압 내지 제8 게이트 전압(Vg1 내지 Vg8)과, 제1 데이터 라인 내지 제3 데이터 라인(D1 내지 D3)을 예시적으로 도시하고 있다.

[0068] 제1 게이트 라인(G1)부터 순차적으로 게이트 전압(Vg)이 인가되어 스위칭 소자가 턴-온 되고, 이에 따라, 제1 데이터 라인 내지 제3 데이터 라인(D1 내지 D3)으로 데이터 전압(Vd)이 인가된다. 이때, 정극성(+)의 공통전압(Vcom)의 출력 타이밍은 T/4만큼 뒤로 쉬프트되고, 쉬프트된 공통전압(Vcom)의 극성과 반대 극성을 갖도록

데이터 전압(Vd)의 극성이 반전된다.

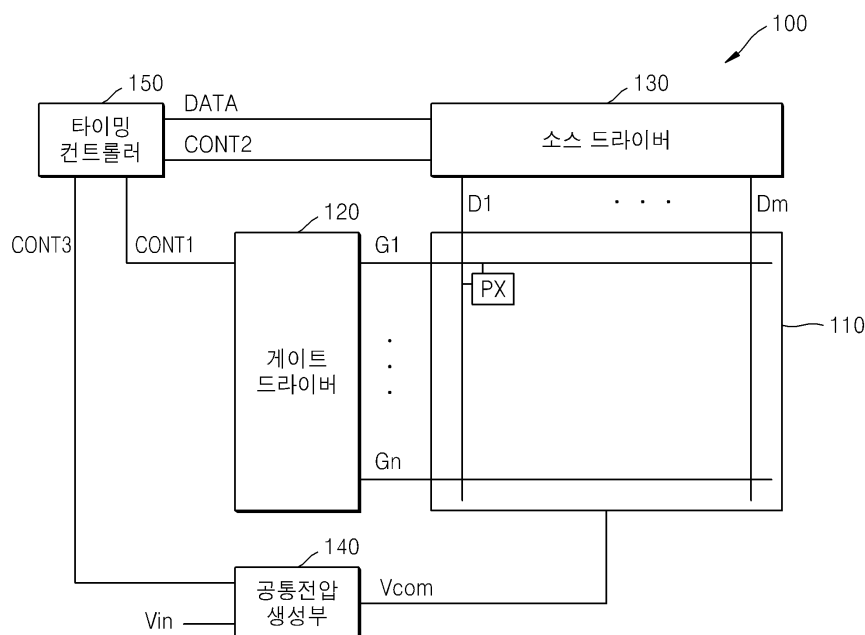
- [0069] 이하에서는, 제1 데이터 라인(D1)의 좌우에 연결된 홀수 서브 픽셀과 짝수 서브 픽셀의 쌍들을 예로서 본 발명의 실시예에 따른 인버전 방식을 설명하겠으며, 이는 그 외 데이터 라인에 연결된 서브 픽셀들에 동일하게 적용된다.
- [0070] 첫번째 수평 라인(L1)의 제1 게이트 라인(G1)에 연결된 홀수 서브 픽셀에 부극성(-)의 공통전압(Vcom)과 정극성(+)의 데이터 전압(Vd)이 인가된다. 첫번째 수평 라인(L1)의 제2 게이트 라인(G2)에 연결된 짝수 서브 픽셀에 정극성(+)의 공통전압(Vcom)과 부극성(-)의 데이터 전압(Vd)이 인가된다. 두번째 수평 라인(L2)의 제3 게이트 라인(G3)에 연결된 홀수 서브 픽셀에 정극성(+)의 공통전압(Vcom)과 부극성(-)의 데이터 전압(Vd)이 인가된다. 두번째 수평 라인(L2)의 제4 게이트 라인(G4)에 연결된 짝수 서브 픽셀에 부극성(-)의 공통전압(Vcom)과 정극성(+)의 데이터 전압(Vd)이 인가된다.
- [0071] 제1 게이트 라인(G1)에 연결된 홀수 서브 픽셀에 출력되는 공통전압(Vcom)과 데이터 전압(Vd)을 제외하고, 이후 출력되는 공통전압(Vcom)과 데이터 전압(Vd)은 동일 극성의 전압이 두 번 연속 출력된다. 따라서, 도 9b에 도시된 바와 같이, 라인 인버전 구동 방식과 동일한 소비전력으로 인접하는 서브 픽셀 간에 정극성(+)과 부극성(-)의 데이터 전압(Vd)이 교대로 인가되는 도트 인버전이 구현될 수 있다.
- [0072] 본 발명의 실시예는 라인 인버전 방식의 구동 장치를 이용하고, 극성이 반전되는 공통전압의 출력 타이밍을 쉬프트시키면서 데이터 전압의 극성을 공통전압에 연동시킴으로써, 액정패널의 도트 인버전을 구현할 수 있다.
- [0073] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

## 부호의 설명

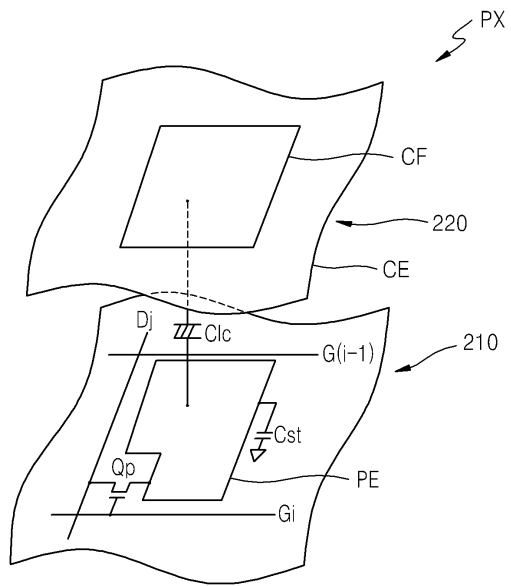
- [0074] 100: 액정표시장치                      110: 액정패널  
120: 게이트 드라이버              130: 소스 드라이버  
140: 공통전압 생성부              150: 타이밍 컨트롤러

## 도면

### 도면1



도면2



도면3a

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |

도면3b

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |
| - | - | - | - | - | - | - | - |
| + | + | + | + | + | + | + | + |

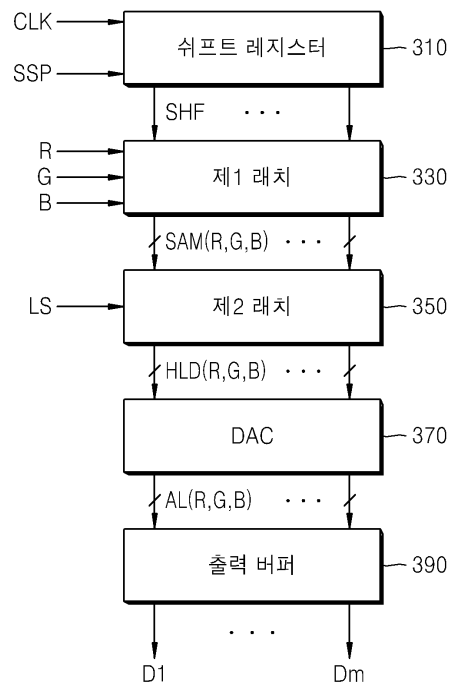
도면4a

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |

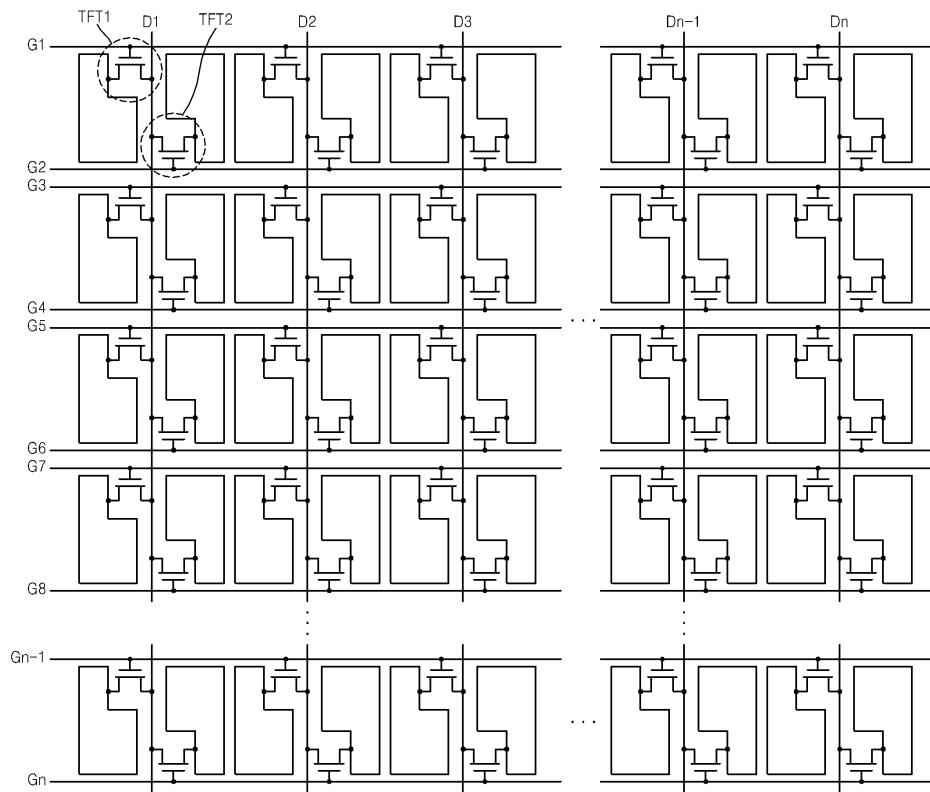
도면4b

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |

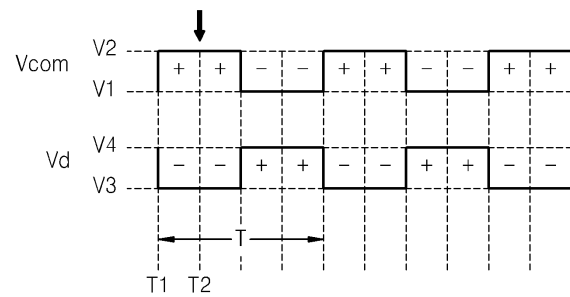
도면5



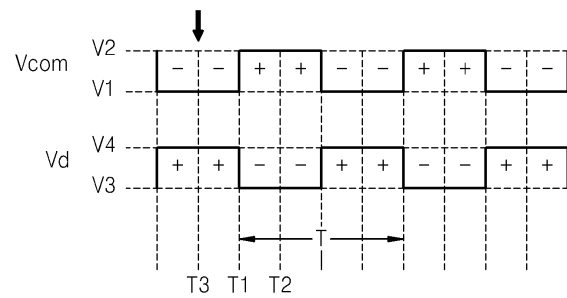
도면6



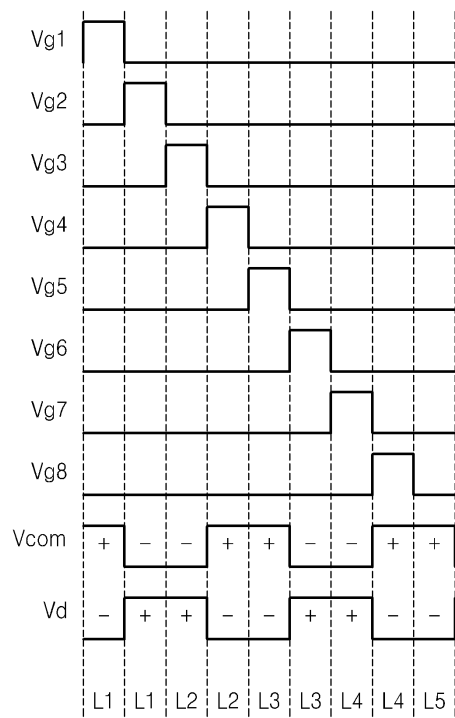
도면7a



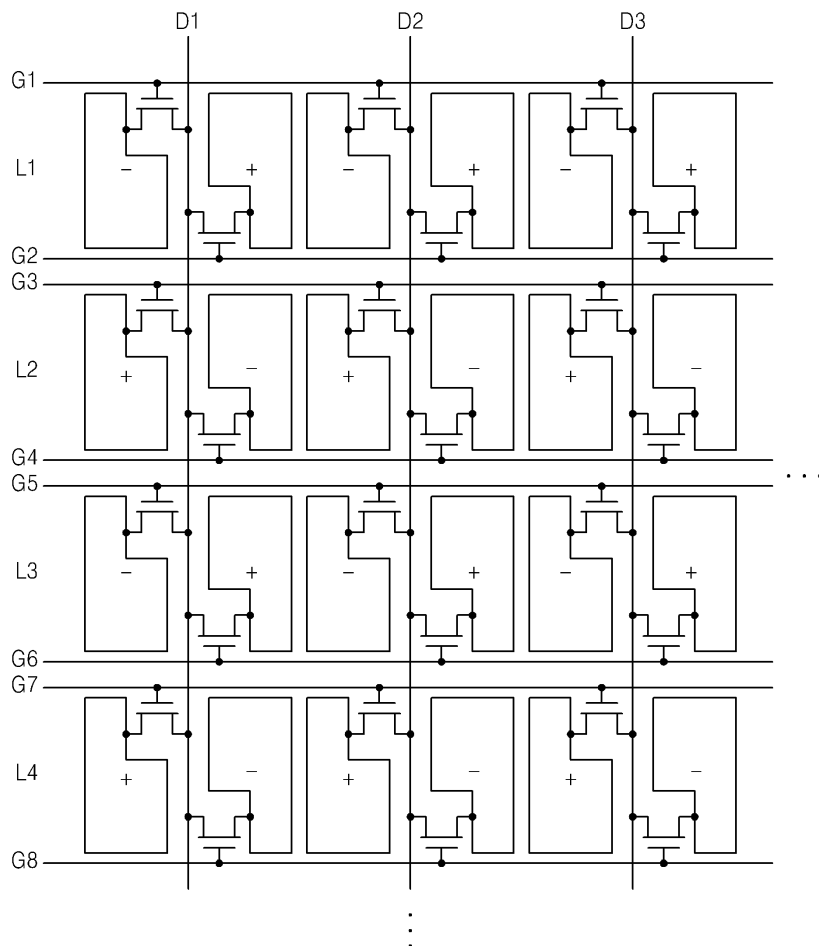
도면7b



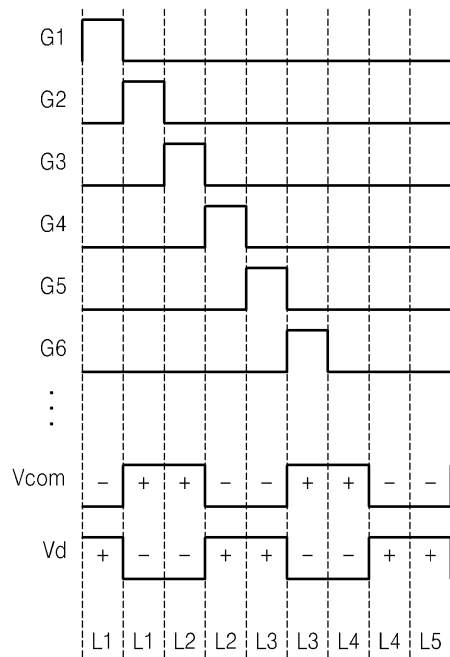
도면8a



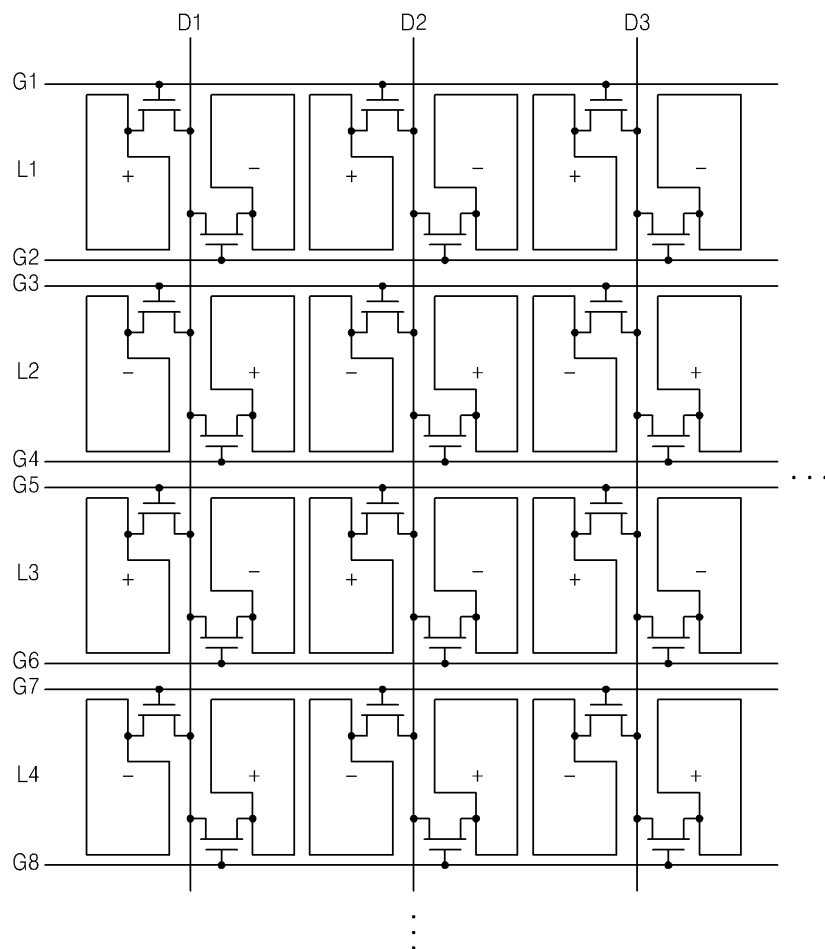
도면8b



도면9a



도면9b



|                |                                                                                          |         |            |
|----------------|------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：液晶显示装置及其驱动方法                                                                          |         |            |
| 公开(公告)号        | <a href="#">KR1020120075166A</a>                                                         | 公开(公告)日 | 2012-07-06 |
| 申请号            | KR1020100137213                                                                          | 申请日     | 2010-12-28 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                                                 |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                                                |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                                                |         |            |
| [标]发明人         | KWON MYOUNG HO<br>권명호<br>LEE DAVID<br>이창진<br>LEE CHANG KIL<br>이창길<br>SUNG RYU HWA<br>성류화 |         |            |
| 发明人            | 권명호<br>이창진<br>이창길<br>성류화                                                                 |         |            |
| IPC分类号         | G09G3/36                                                                                 |         |            |
| CPC分类号         | G09G3/3688 G09G3/3655 G09G3/3614 G09G2300/0426 G09G3/3696 G09G2310/08                    |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                |         |            |

# 摘要(译)

本发明公开了一种液晶显示装置及其驱动方法。本发明的液晶显示装置具有形成在多条栅极线和多条数据线交叉的区域中的多个像素，并且一对相邻的像素共用同一数据线，液晶面板;用于移位公共电压信号的公共电压发生器，其中极性在一个周期中被反转一次并且相同的极性在半个周期中重复两次，持续预定的时间，并且输出;以及通过以与公共电压信号的输出定时同步的方式输出与公共电压信号的极性相反的极性的线反转系统的数据信号，以点反转方式驱动多个像素的源极驱动器那里。

