



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0107915
(43) 공개일자 2011년10월05일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2010-0027089

(22) 출원일자 2010년03월26일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

이주영

경북 구미시 상모동 우방신세계타운 206동 905호

김관열

경기 파주시 교하읍 교하신도시 A15-1블럭 한빛마을 2단지 휴먼빌 아파트 214동 804호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 9 항

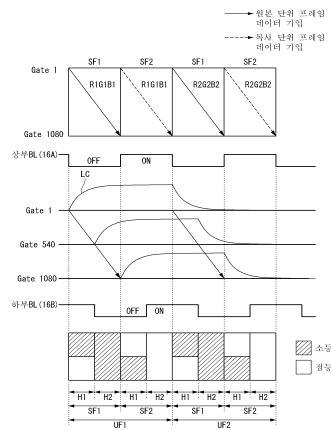
(54) 액정표시장치

(57) 요약

본 발명은 동영상 응답시간을 향상시킬 수 있는 액정표시장치에 관한 것이다.

이 액정표시장치는 액정표시패널; 상기 액정표시패널의 데이터라인들을 구동하는 데이터 구동부; 상기 액정표시패널의 게이트라인들을 구동하는 게이트 구동부; 단위 프레임 기간을 제1 및 제2 서브 프레임 기간으로 분할하고 동일한 단위 프레임 데이터를 상기 제1 및 제2 서브 프레임 기간 동안 상기 데이터 구동회로에 반복 공급하고, 단위 프레임 주파수보다 높은 서브 프레임 주파수로 상기 구동회로들의 동작 타이밍을 제어하는 제어회로; 상기 액정표시패널의 상부 표시면에 가깝게 배치된 제1 백라이트들과, 상기 액정표시패널의 하부 표시면에 가깝게 배치된 제2 백라이트들을 포함한 백라이트 유닛; 및 상기 단위 프레임 기간 내에서 액정 응답을 고려한 제1 시점에 상기 제1 백라이트들을 모두 점등시키고, 상기 제1 시점보다 소정 기간 지연된 제2 시점에 상기 제2 백라이트들을 모두 점등시키는 백라이트 구동부를 구비한다.

대표도 - 도6



특허청구의 범위

청구항 1

액정표시패널;

상기 액정표시패널의 데이터라인들을 구동하는 데이터 구동부;

상기 액정표시패널의 게이트라인들을 구동하는 게이트 구동부;

단위 프레임 기간을 제1 및 제2 서브 프레임 기간으로 분할하고 동일한 단위 프레임 데이터를 상기 제1 및 제2 서브 프레임 기간 동안 상기 데이터 구동회로에 반복 공급하고, 단위 프레임 주파수보다 높은 서브 프레임 주파수로 상기 구동회로들의 동작 타이밍을 제어하는 제어회로;

상기 액정표시패널의 상부 표시면에 가깝게 배치된 제1 백라이트들과, 상기 액정표시패널의 하부 표시면에 가깝게 배치된 제2 백라이트들을 포함한 백라이트 유닛; 및

상기 단위 프레임 기간 내에서 액정 응답을 고려한 제1 시점에 상기 제1 백라이트들을 모두 점등시키고, 상기 제1 시점보다 소정 기간 지연된 제2 시점에 상기 제2 백라이트들을 모두 점등시키는 백라이트 구동부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 백라이트들은 상기 액정표시패널에서 최상단부 수평라인의 액정들이 세츄레이션 상태로 유지되는 기간 동안 모두 점등되고;

상기 제2 백라이트들은 상기 액정표시패널에서 중간부 수평라인의 액정들이 세츄레이션 상태로 유지되는 기간 동안 모두 점등되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 백라이트들의 점등기간과 밝기를 제어하기 위한 제1 백라이트 제어신호와, 상기 제2 백라이트들의 점등기간과 밝기를 제어하기 위한 제2 백라이트 제어신호를 발생하는 백라이트 제어부를 더 구비하고;

상기 제1 및 제2 백라이트 제어신호는 각각 상기 점등기간 제어를 위한 PWM 신호와 상기 밝기 제어를 위한 전류 제어신호를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 PWM 신호의 최대 듀티비는 30% ~ 70%에서 미리 설정되는 것을 특징으로 하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 PWM 신호의 최대 듀티비는 50%로 미리 설정되는 것을 특징으로 하는 액정표시장치.

청구항 6

제 4 항에 있어서,

상기 제1 및 제2 백라이트들로 인가되는 구동전류의 레벨은 상기 전류 제어신호에 의해, 상기 PWM 신호의 최대 듀티비에 반비례하도록 설정되는 것을 특징으로 하는 액정표시장치.

청구항 7

제 1 항에 있어서,

상기 제어회로는,

외부로부터 입력되는 영상 프레임 데이터에 보간 프레임 데이터를 삽입하여 상기 단위 프레임 주파수에 동기되는 상기 단위 프레임 데이터를 생성하는 제1 데이터 변조부; 및

상기 단위 프레임 데이터를 복사하여 상기 서브 프레임 주파수를 상기 단위 프레임 주파수의 2배로 채배하는 제2 데이터 변조부를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 1 항에 있어서,

상기 제1 백라이트들은 상기 액정표시패널 아래에 위치하는 도광판의 상 측면에 배치되고;

상기 제2 백라이트들은 상기 액정표시패널 아래에 위치하는 도광판의 하 측면에 배치되는 것을 특징으로 하는 액정표시장치.

청구항 9

제 1 항에 있어서,

상기 제1 및 제2 백라이트들은 발광 다이오드들로 구현되는 것을 특징으로 하는 액정표시장치.

명세서

기술 분야

[0001] 본 발명은 동영상 응답시간(Moving Picture Response Time : 이하, "MPRT") 을 향상시킬 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스(Active Matrix) 구동방식의 액정표시장치는 스위칭 소자로서 박막트랜지스터(Thin Film Transistor, 이하 "TFT")를 이용하여 동영상을 표시하고 있다. 이 액정표시장치는 음극선관(Cathode Ray Tube, 이하 "CRT)에 비하여 박형화 및 고정세화가 가능하여 휴대용 정보기기, 사무기기, 컴퓨터 등에서 표시기에 응용됨은 물론, 텔레비전에도 응용되어 빠르게 CRT를 대체하고 있다.

[0003] 액정표시장치를 통해 동영상을 표시할 때, 액정의 유지특성으로 인하여 화면이 선명하지 못하고 흐릿하게 보이는 모션 블러링(Motion Blurring)이 나타날 수 있다. MPRT를 향상시켜 모션 블러링을 없애는 기술로서, 블랙 데이터를 삽입하는 방법과 스캐닝 백라이트 구동 방법이 알려져 있다. 그러나, 이러한 방법들에 의하면 화면이 어두워지는 단점이 있다. 이러한 단점을 줄이기 위하여 화면의 밝기에 따라 백라이트의 소등시간을 조절하는 방법을 고려할 수 있지만, 이 경우 밝은 화면에서 소등시간이 짧아지거나 소등시간이 없어지게 되므로 MPRT 개선 효과가 작아지게 된다.

[0004] 특히, 스캐닝 백라이트 구동 기술은 액정표시패널로 출사되는 광을 스캐닝 블럭 단위로 제어할 수 있어야 하기 때문에, 백라이트 유닛에서 광원들의 배치 위치에 제한을 받는다. 스캐닝 백라이트 구동 기술은 통상 직하형(Direct type) 백라이트 유닛을 통해 구현되고, 에지형(Edge type) 백라이트 유닛을 통해서도 구현되기 어렵다. 또한, 스캐닝 백라이트 구동 기술은 광원 블럭들 간 광 간섭이 심각하여 MPRT의 유니포머티가 떨어진다.

발명의 내용

해결하려는 과제

[0005] 따라서, 본 발명의 목적은 휘도 저하 없이 MPRT를 개선시킬 수 있도록 한 액정표시장치를 제공하는 데 있다.

[0006] 본 발명의 다른 목적은 에지형 백라이트 유닛을 이용하여 MPRT를 향상시키되, MPRT의 유니포머티를 높일 수 있

도록 한 액정표시장치를 제공하는 데 있다.

과제의 해결 수단

[0007] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널; 상기 액정표시패널의 데이터라인들을 구동하는 데이터 구동부; 상기 액정표시패널의 게이트라인들을 구동하는 게이트 구동부; 단위 프레임 기간을 제1 및 제2 서브 프레임 기간으로 분할하고 동일한 단위 프레임 데이터를 상기 제1 및 제2 서브 프레임 기간 동안 상기 데이터 구동회로에 반복 공급하고, 단위 프레임 주파수보다 높은 서브 프레임 주파수로 상기 구동회로들의 동작 타이밍을 제어하는 제어회로; 상기 액정표시패널의 상부 표시면에 가깝게 배치된 제1 백라이트들과, 상기 액정표시패널의 하부 표시면에 가깝게 배치된 제2 백라이트들을 포함한 백라이트 유닛; 및 상기 단위 프레임 기간 내에서 액정 응답을 고려한 제1 시점에 상기 제1 백라이트들을 모두 점등시키고, 상기 제1 시점보다 소정 기간 지연된 제2 시점에 상기 제2 백라이트들을 모두 점등시키는 백라이트 구동부를 구비한다.

발명의 효과

[0008] 본 발명에 따른 액정표시장치는 단위 프레임을 제1 및 제2 서브 프레임으로 분할하여 동일한 데이터를 두 번 표시함과 아울러, 상부 백라이트들과 하부 백라이트들을 액정 응답에 맞추어 서로 다른 타이밍에 점등시킨다. 그리고, 단위 프레임 내에서 광원들의 점등시간이 줄어든 만큼 광원 구동전류를 높인다. 이에 따라, 본 발명은 휘도 저하 없이 MPRT를 개선시키되, 특히 MPRT의 유니포머티를 크게 높일 수 있다.

[0009] 나아가, 본 발명에 따른 액정표시장치에서 백라이트 유닛은 서로 다른 타이밍에 블링킹 구동되는 상부 백라이트들과 하부 백라이트들을 포함한 에지형으로 구현되므로, 광 확산을 위해 광원들과 확산판 간 충분한 이격 거리를 요구하는 직하형에 비해 액정표시장치의 전체적인 두께를 쉽게 박형화할 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 실시예에 따른 액정표시장치를 보여주는 도면.

도 2는 도 1의 제어회로의 구성을 상세히 보여주는 도면.

도 3은 에지형 백라이트 유닛을 보여주는 도면.

도 4는 MPRT를 향상시키기 위한 데이터 기입 및 백라이트의 점소등 타이밍을 보여주는 도면.

도 5a 및 도 5b는 액정의 응답속도에 따라 백라이트의 점등 듀티비를 다르게 설정하는 예를 보여주는 도면들.

도 6은 액정응답과 함께 백라이트의 밝기 변화를 보여주는 도면.

도 7은 PWM 신호의 최대 듀티비와 백라이트 구동전류의 관계를 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 도 1 내지 도 7을 참조하여 본 발명의 바람직한 실시예에 대해 설명하기로 한다.

[0012] 도 1은 본 발명의 실시예에 따른 액정표시장치를 보여준다. 그리고, 도 2는 도 1의 제어회로의 구성을 상세히 보여주며, 도 3은 에지형 백라이트 유닛을 보여준다.

[0013] 도 1을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 제어회로(11), 데이터 구동부(12), 게이트 구동부(13), 백라이트 제어부(14), 백라이트 구동부(15) 및 백라이트 유닛(18)을 구비한다.

[0014] 액정표시패널(10)은 두 장의 유리기관과 이들 사이에 형성된 액정층을 포함한다. 액정표시패널(10)의 하부 유리기관에는 다수의 데이터라인들(DL)과 다수의 게이트라인들(GL)이 교차된다. 데이터라인들(DL)과 게이트라인들(GL)의 교차 구조에 의해 액정표시패널(10)에는 액정셀(Clc)들이 매트릭스 형태로 배치된다. 또한, 액정표시패널(10)의 하부 유리기관에는 TFT, TFT에 접속된 액정셀(Clc)의 화소전극(1), 및 스토리지 커패시터(Cst) 등이 형성된다.

- [0015] 액정표시패널(10)의 상부 유리기관에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관에 형성된다. 액정표시패널(10)의 상부 유리기관과 하부 유리기관 각각에는 편광판이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.
- [0016] 데이터 구동부(12)는 다수의 데이터 드라이브 집적회로들을 포함한다. 데이터 드라이브 집적회로는 클럭신호를 샘플링하기 위한 쉬프트레지스터, 디지털 비디오 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 감마기준전압의 참조하에 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(DL)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인(DL) 사이에 접속된 출력버퍼 등을 구비한다. 데이터 구동부(12)는 제어회로(11)의 제어하에 $f(\text{입력 프레임 주파수}) \times N(N \text{은 } 4 \text{ 이상의 양의 정수}) \text{ Hz}$ 의 서브 프레임 주파수에 동기되는 단위 프레임 데이터(RGB)를 래치하고, 이 래치된 데이터(RGB)를 정극성/부극성 감마 보상전압을 이용하여 정극성/부극성 아날로그 데이터전압으로 변환한 후 데이터라인들(DL)에 공급한다.
- [0017] 게이트 구동부(13)는 다수의 게이트 드라이브 집적회로들을 포함한다. 게이트 드라이브 집적회로는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 구비한다. 게이트 구동부(13)는 제어회로(11)의 제어하에 $f \times N \text{ Hz}$ 의 서브 프레임 주파수를 기반으로 스캔펄스(또는 게이트펄스)를 순차적으로 출력하여 게이트라인들(GL)에 공급한다.
- [0018] 백라이트 유닛(18)은 에지형(Edge type)으로 구현된다. 에지형 백라이트 유닛(18)은 도광판(17), 도광판(17)의 측면에 빛을 조사하는 다수의 백라이트들(16), 및 도광판(17)과 액정표시패널(10) 사이에 적층된 다수의 광학시트들을 포함한다. 백라이트들(16)은 도 2와 같이 도광판(17)의 상 측면에 배치된 제1 백라이트들(16A)과 도광판(17)의 하 측면에 배치된 제2 백라이트들(16B)를 포함한다. 제1 백라이트들(16A)에서 발생된 빛은 액정표시패널(10)의 상부 표시면(10A)의 휘도에 지배적으로 영향을 미치고, 제2 백라이트들(16B)에서 발생된 빛은 액정표시패널(10)의 하부 표시면(10B)의 휘도에 지배적으로 영향을 미친다.
- [0019] 백라이트들(16)은 냉음극 형광램프(Cold Cathode Fluorescent Lamp : CCFL) 또는 외부전극 형광램프(External Electrode Fluorescent Lamp : EEFL)로 구현될 수 있으나, 구동전류 조절에 대응하여 휘도 변화가 즉각적인 발광다이오드(Light Emitting Diode : LED)로 구현됨이 보다 바람직하다. 도광판(17)은 그 상부 및/또는 하부 면에 형성된 다수의 음각/양각 패턴들, 프리즘 패턴들, 및 렌티큘라 패턴들 중 적어도 어느 하나를 더 구비할 수 있다. 광학 시트들은 1 매 이상의 프리즘 시트와 1 매 이상의 확산시트를 포함하여 도광판(17)으로부터 입사되는 빛을 확산하고 액정표시패널(10)의 광입사면에 대하여 실질적으로 수직인 각도로 빛의 진행경로를 굴절시킨다. 광학 시트들은 DBEF(dual brightness enhancement film)를 포함할 수도 있다.
- [0020] 백라이트 제어부(14)는 백라이트들(16)의 점소등 기간을 제어하기 위한 점소등 제어신호와, 백라이트들(16)의 밝기를 제어하기 위한 전류 제어신호를 각각 포함하는 제1 및 제2 백라이트 제어신호(LCS1, LCS2)를 발생한다. 제1 백라이트 제어신호(LCS1)는 제1 백라이트들(16A)의 점등기간과 밝기를 제어하고, 제2 백라이트 제어신호(LCS2)는 제2 백라이트들(16B)의 점등기간과 밝기를 제어한다. 점소등 제어신호는 PWM(Pulse Width Modulation)신호, PAM(Pulse Amplitude Modulation), PFM(Pulse Frequency Modulation) 중 어느 하나로 구현될 수 있으며, 바람직하게는 PWM 신호로 구현될 수 있다. PWM 신호의 최대 듀티비(Maximum Duty ratio)는 MPRT가 향상될 수 있도록 소정 범위 내에서 미리 설정될 수 있다. 백라이트들(16)의 구동전류는 MPRT 향상시 휘도 저하를 보상하기 위해 PWM 신호의 최대 듀티비에 반비례하도록 미리 설정될 수 있다. 특히, MPRT의 유니포머티 향상을 위해, 제2 백라이트 제어신호(LCS2)에 포함된 PWM 신호의 위상은 제1 백라이트 제어신호(LCS1)에 포함된 PWM 신호의 위상에 비해 미리 지연된다. 백라이트 제어부(14)는 제어회로(11)에 내장될 수 있다.
- [0021] 백라이트 구동부(15)는 제1 백라이트 제어신호(LCS1)에 응답하여 제1 백라이트들(16A)을 블링킹(Blinking) 구동시키고, 제2 백라이트 제어신호(LCS2)에 응답하여 제2 백라이트들(16B)을 블링킹 구동시킨다. 백라이트 구동부(15)는 제1 및 제2 백라이트들(16A, 16B)의 점등기간 및 밝기를 동일하게 한다. 다만, 백라이트 구동부(15)는 제2 백라이트들(16B)의 점등시점을 제1 백라이트들(16A)의 점등시점에 비해 미리 정해진 소정 시간만큼 지연시킨다.
- [0022] 제어회로(11)는 외부의 시스템회로(미도시)로부터 입력 프레임 주파수에 동기되는 동기 신호들(Vsync, Hsync, DE, DCLK)과 영상 프레임 데이터를 입력받는다. 제어회로(11)는 데이터 변조를 통해 입력 프레임

주파수를 N 배, 바람직하게는 4배로 체배하고, 이 체배된 프레임 주파수를 기준으로 데이터 구동부(12)와 게이트 구동부(13)의 동작 타이밍을 제어한다. 이를 위해, 제어회로(11)는 도 3과 같이, 제1 데이터 변조부(11A), 제2 데이터 변조부(11B) 및 타이밍 컨트롤러(11C)를 포함한다.

- [0023] 제1 데이터 변조부(11A)는 영상 프레임 데이터(RGB(f))에 제1 메모리(M1)에 저장된 보간 프레임 데이터를 삽입하여 단위 프레임 데이터(RGB(2f))를 생성함으로써, 단위 프레임 주파수(2f)를 입력 프레임 주파수(f) 대비 2배로 체배할 수 있다.
- [0024] 제2 데이터 변조부(11B)는 제1 데이터 변조부(11A)로부터 입력되는 단위 프레임 데이터(RGB(2f))를 복사하여 제2 메모리(M2)에 저장한 후, 단위 프레임 데이터(RGB(2f))의 원본에 복사본을 삽입하여 서브 프레임 데이터(RGB(4f))를 생성함으로써, 서브 프레임 주파수(4f)를 단위 프레임 주파수(2f) 대비 2배로 체배할 수 있다.
- [0025] 타이밍 컨트롤러(11C)는 단위 프레임 기간을 제1 및 제2 서브 프레임 기간으로 시분할한다. 그리고, 타이밍 컨트롤러(11C)는 제2 데이터 변조부(11B)로부터 입력되는 동일한 서브 프레임 데이터(RGB(4f))를 서브 프레임 주파수(4f)에 동기시켜 제1 및 제2 서브 프레임 기간 동안 데이터 구동부(12)에 반복해서 공급한다. 타이밍 컨트롤러(11C)는 동기 신호들(Vsync, Hsync, DE, DCLK)에 기초하여 데이터 구동부(12)와 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들(DDC, GDC)을 발생한다. 그리고, 이 타이밍 제어신호들(DDC, GDC)을 서브 프레임 주파수(4f)에 동기시킨다.
- [0026] 도 4는 MPRT를 향상시키기 위한 데이터 기입 및 백라이트의 점소등 타이밍을 보여준다. 그리고, 도 5a 및 도 5b는 액정의 응답속도에 따라 백라이트의 점등 듀티비를 다르게 설정하는 예들을 보여준다.
- [0027] 도 4를 참조하면, 타이밍 컨트롤러는 단위 프레임 주파수 대비 2배로 체배된 서브 프레임 주파수를 이용하여 데이터 구동부 및 게이트 구동부를 제어함으로써, 각 단위 프레임(UF1, UF2)을 제1 서브 프레임(SF1)과 제2 서브 프레임(SF2)으로 시분할 구동한다. 그리고, 타이밍 컨트롤러는 동일한 서브 프레임 데이터를 제1 및 제2 서브 프레임 기간(SF1, SF2) 동안 데이터 구동부에 반복 공급한다. 그 결과, 각 단위 프레임에서, 제1 서브 프레임(SF1) 기간 동안 원본 서브 프레임 데이터가 표시되고, 제2 서브 프레임(SF2) 기간 동안 복사본 서브 프레임 데이터가 액정표시패널에 표시된다.
- [0028] 이때, 백라이트 제어부는 제1 백라이트 제어신호를 통해 제1 백라이트들(16A)의 점등기간을 제1 점등시점($t1_ON$)에서 제1 소등시점($t1_OFF$)까지 유지시킨다. 그리고, 백라이트 제어부는 제2 백라이트 제어신호를 통해 제2 백라이트들(16B)의 점등기간을 제1 점등시점($t1_ON$)으로부터 소정 기간(Td) 지연된 제2 점등시점($t2_ON$)에서, 제1 소등시점($t1_OFF$)으로부터 소정 기간(Td) 지연된 제2 소등시점($t2_OFF$)까지 유지시킨다.
- [0029] 이렇게 프레임 주파수를 체배하고 그에 맞춰 동일한 단위 프레임 데이터를 반복해서 표시함과 아울러 단위 프레임 기간의 일부만을 점등시키면, MPRT가 크게 개선되고, 또한 단위 프레임 기간 내에서 액정표시패널의 위치별 액정 응답에 할애되는 시간차가 크게 줄어들어 MPRT의 유니포머티가 향상된다. 특히, 액정의 세츄레이션 타이밍은 액정표시패널의 스캔 순서에 맞추어 액정표시패널의 하부로 갈수록 늦어지는데, 이에 맞춰 제2 백라이트들(16B)의 점등시점($t2_ON$)을 제1 백라이트들(16A)의 점등시점($t1_ON$)보다 지연시키면 MPRT의 유니포머티는 더욱 향상된다.
- [0030] 백라이트들(16A, 16B)의 점등 듀티는 PWM 신호의 최대 듀티비에 따라 결정된다. PWM 신호의 최대 듀티비는 액정의 응답속도에 따라 30% ~ 70%로 설정될 수 있으며, 바람직하게는 50%로 설정될 수 있다. 액정의 응답속도는 패널의 기생 커패시턴스, 패널 온도 등 다양한 환경적 요인에 영향을 받는다. 예컨대, 도 5a와 같이 액정(LC)이 제1 속도로 세츄레이션(Saturation) 되는 경우에는 PWM 신호의 최대 듀티비는 50%로 설정될 수 있다. 또한, 도 5b의 (A)와 같이 액정(LC)이 상기 제1 속도보다 빠른 제2 속도로 세츄레이션 되는 경우에는 PWM 신호의 최대 듀티비는 70%로 설정될 수 있으며, 도 5b의 (B)와 같이 액정(LC)이 상기 제1 속도보다 느린 제3 속도로 세츄레이션 되는 경우에는 PWM 신호의 최대 듀티비는 30%로 설정될 수 있다. PWM 신호의 레벨은 단위 프레임 기간 내에서 액정(LC)의 세츄레이션 시점(St)을 기준으로 제1 레벨(L1)에서 제2 레벨(L2)로 반전된다.
- [0031] 도 6은 50%의 점등 듀티에서, 액정응답과 함께 백라이트의 밝기 변화를 보여준다.
- [0032] 도 6을 참조하면, 제1 백라이트들(16A)은 액정표시패널에서 최상단부 수평라인(Gate 1)의 액정(LC)들이 세츄레이션 상태로 유지되는 기간 동안 점등되고, 제2 백라이트들(16B)은 액정표시패널에서 중간부 수평라인(Gate 540)의 액정(LC)들이 세츄레이션 상태로 유지되는 기간 동안 점등된다. 다시 말해, 제1 백라이트들(16A)은 단위 프레임 기간(UF)을 주기로 제1 서브 프레임 기간(SF1) 동안 소등되고 제2 서브 프레임 기간(SF2) 동안 점등되며, 제2 백라이트들(16B)의 점소등 시점은 제1 백라이트들(16A)의 점소등 시점으로부터 소정 기간(Td) 즉,

1/2 서브 프레임 기간만큼 지연된다. 그 결과, 제1 서브 프레임 기간(SF1)의 전반부(H1)에서는 제1 백라이트들(16A)은 소등되고 제2 백라이트들(16B)은 점등되며, 제1 서브 프레임 기간(SF1)의 후반부(H2)에서는 제1 및 제2 백라이트들(16A, 16B)이 모두 소등된다. 또한, 제2 서브 프레임 기간(SF2)의 전반부(H1)에서는 제1 백라이트들(16A)은 점등되고 제2 백라이트들(16B)은 소등되며, 제2 서브 프레임 기간(SF2)의 후반부(H2)에서는 제1 및 제2 백라이트들(16A, 16B)이 모두 점등된다.

[0033] 도 7은 PWM 신호의 최대 듀티비와 백라이트 구동전류의 관계를 보여준다.

[0034] PWM 신호의 최대 듀티비를 줄일수록 MPRT는 개선되나, 백라이트의 소등기간이 길어져 화면의 휘도가 떨어지게 된다. 표시 휘도를 저하시키지 않으면서 MPRT를 향상시키기 위해, 본 발명은 액정의 응답속도에 맞추어 PWM 신호의 최대 듀티비를 설정한 후, 도 7과 같이 백라이트 구동전류를 PWM 신호의 최대 듀티비와 반비례 관계를 갖도록 설정할 수 있다. 일 예로, 구동전류의 레벨은 70%의 최대 듀티비로 설정되는 PWM 신호에 대응하여 기준값의 대략 1.4배로, 50%의 최대 듀티비로 설정되는 PWM 신호에 대응하여 기준값의 2배로, 30%의 최대 듀티비로 설정되는 PWM 신호에 대응하여 기준값의 대략 3.3배로 미리 설정될 수 있다. 여기서, 기준값은 100%의 최대 듀티비에 대응되는 전류레벨을 지시한다.

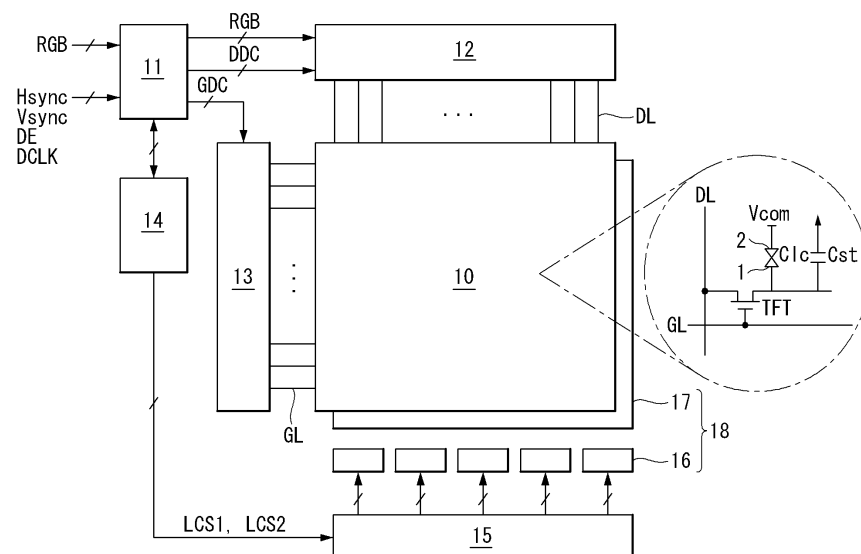
[0035] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

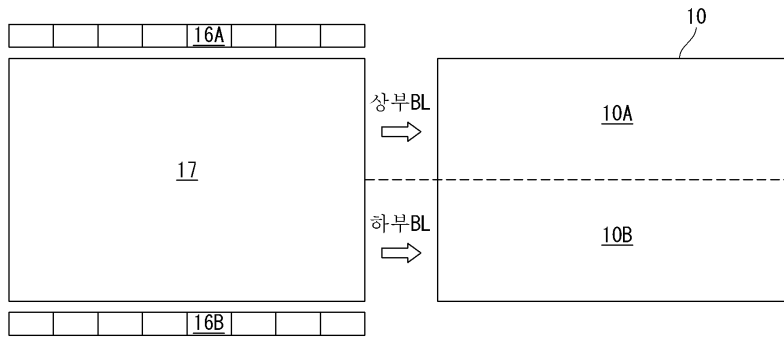
- | | |
|--------------------|----------------|
| [0036] 10 : 액정표시패널 | 11 : 제어회로 |
| 11A, 11B : 데이터 변조부 | 11C : 타이밍 컨트롤러 |
| 12 : 데이터 구동부 | 13 : 게이트 구동부 |
| 14 : 백라이트 제어부 | 15 : 백라이트 구동부 |
| 16 : 백라이트 | 17 : 도광판 |
| 18 : 백라이트 유닛 | |

도면

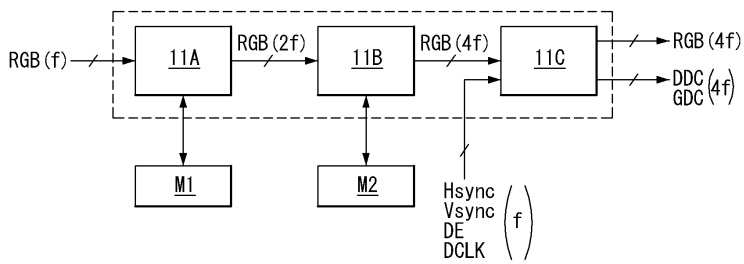
도면1



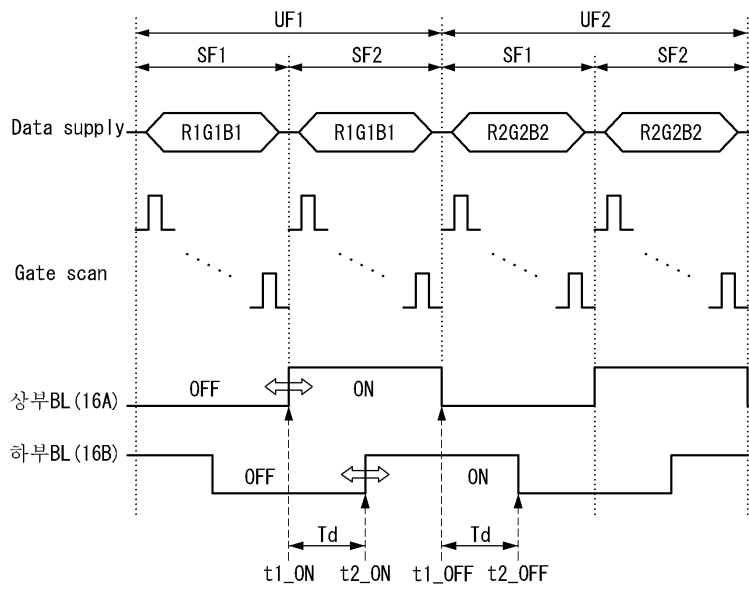
도면2



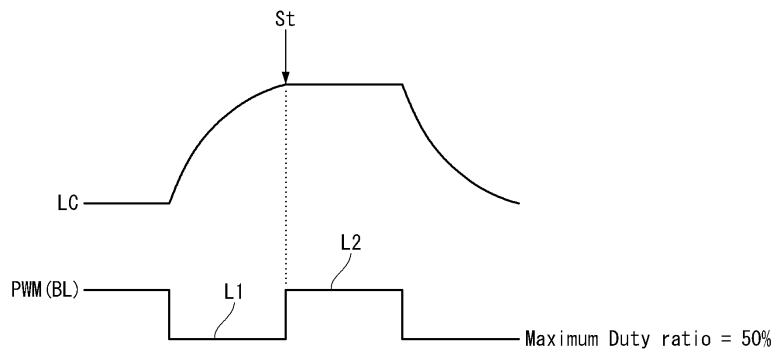
도면3



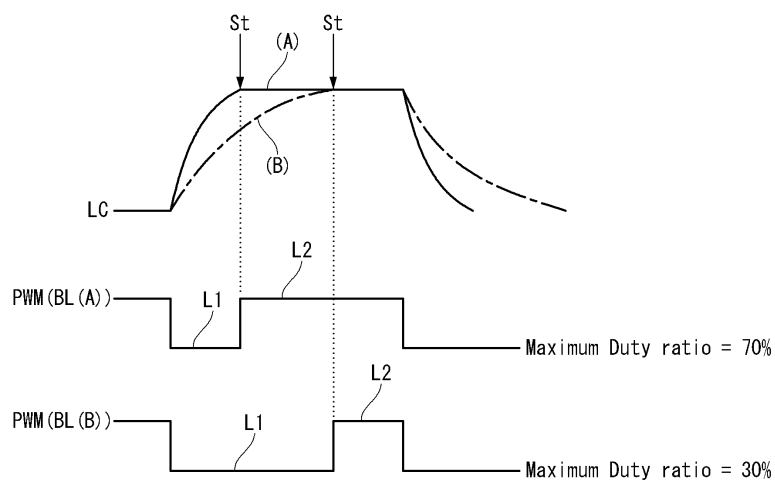
도면4



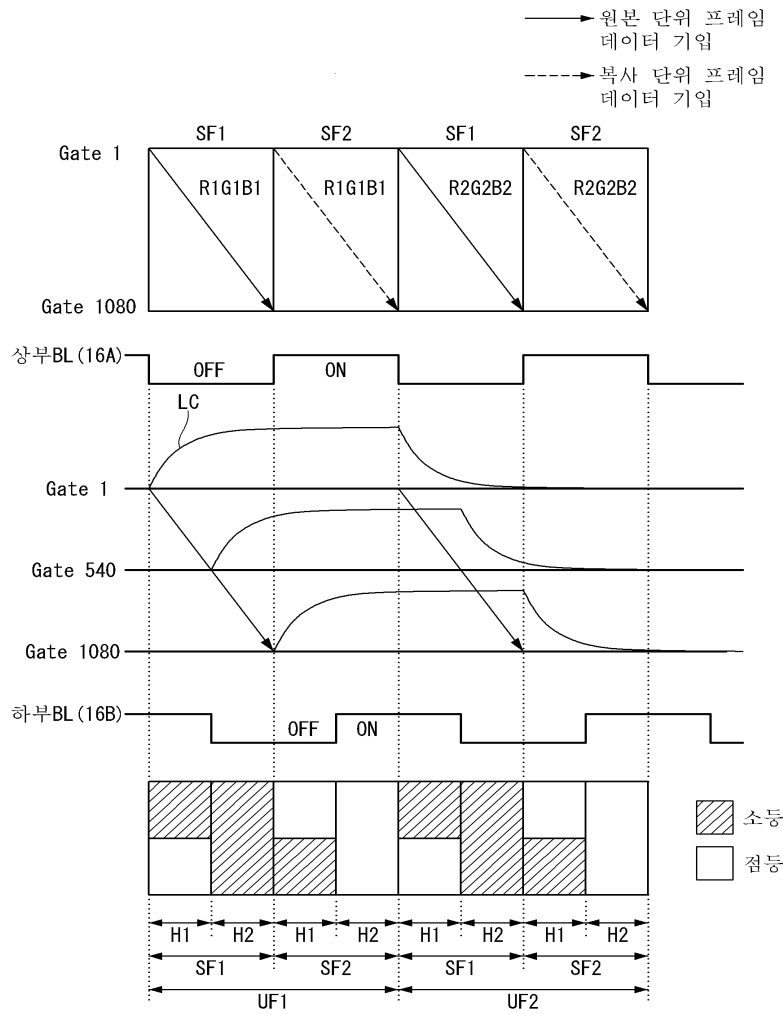
도면5a



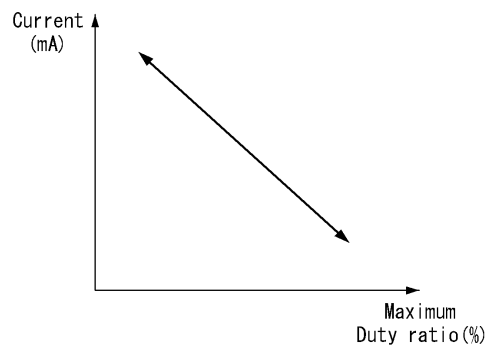
도면5b



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110107915A	公开(公告)日	2011-10-05
申请号	KR1020100027089	申请日	2010-03-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JU YOUNG 이주영 KIM PAN YOUL 김판열		
发明人	이주영 김판열		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G02F1/133615 G09G3/3648 G09G2310/0237 G09G2320/0252 G09G2320/0633		
其他公开文献	KR101653005B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及能够改善运动图像响应时间的液晶显示装置。该液晶显示装置包括液晶显示面板;一种用于驱动液晶显示板数据线的数据驱动器;一种用于驱动液晶显示面板的栅极线的栅极驱动器;单位帧周期被分成第一和第二子帧周期,并且在第一和第二子帧周期期间,相同的单位帧数据被重复地提供给数据驱动电路,控制电路,用于控制路径的操作时序;一种背光单元,包括靠近液晶显示面板的上显示表面设置的第一背光和靠近液晶显示面板的下显示表面设置的第二背光;和用于在时间光转向上的所有第二回第二延迟的第二点比所述第一点光源既为考虑单位帧时段内的液晶的响应的第一时间点的第一背景灯光,并且在预定时间周期的背光驱动单元。

