



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0056228
(43) 공개일자 2010년05월27일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0115297

(22) 출원일자 2008년11월19일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

구남희

전라북도 군산시 수송동 63-127번지 4통 1반

유봉현

경기도 용인시 수지구 풍덕천동 진산마을 삼성5차 아파트 505-305

(뒷면에 계속)

(74) 대리인

특허법인가산

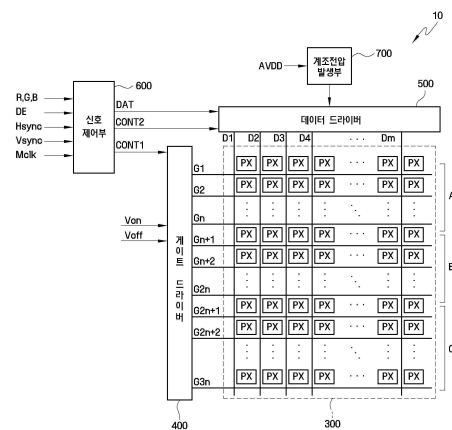
전체 청구항 수 : 총 22 항

(54) 액정 표시 장치 및 그 구동 방법

(57) 요약

액정 표시 장치 및 그 구동 방법을 제공한다. 본 발명의 액정 표시 장치는 복수의 게이트 라인과, 각 게이트 라인과 교차하는 복수의 데이터 라인과, 각 게이트 라인 및 각 데이터 라인과 커플링되어 영상을 표시하는 복수의 화소를 포함하는 표시 패널, 각 게이트 라인과 연결되어 제1 및 제2 게이트 신호를 제공하는 게이트 드라이버, 및 각 데이터 라인과 연결되어 정상 데이터 신호와 임펄스비 데이터 신호를 제공하는 데이터 드라이버를 포함하되, 각 화소는 제1 게이트 신호에 응답하여 정상 데이터 신호를 인가받고, 제2 게이트 신호에 응답하여 임펄스비 데이터 신호를 인가받아 영상을 표시하고, 복수의 게이트 라인은 서로 인접하여 배치된 적어도 하나 이상의 제1 그룹과 제2 그룹으로 구분되고, 제1 그룹의 복수의 게이트 라인의 제1 게이트 신호의 전달 순서와, 제2 그룹의 복수의 게이트 라인의 제1 게이트 신호의 전달 순서는 서로 다른 것을 포함한다.

대표도 - 도1



(72) 발명자

박희범

경기도 성남시 분당구 수내동 파크타운서안아파트
108동 104호

최희진

서울특별시 서대문구 충정로3가 30-2 충정슬레디움
아파트 102동 401호

특허청구의 범위

청구항 1

복수의 게이트 라인과, 상기 각 게이트 라인과 교차하는 복수의 데이터 라인과, 상기 각 게이트 라인 및 상기 각 데이터 라인과 커플링되어 영상을 표시하는 복수의 화소를 포함하는 표시 패널;

상기 각 게이트 라인과 연결되어 제1 및 제2 게이트 신호를 제공하는 게이트 드라이버; 및

상기 각 데이터 라인과 연결되어 정상 데이터 신호와 임펄시브 데이터 신호를 제공하는 데이터 드라이버를 포함 하되,

상기 각 화소는 상기 제1 게이트 신호에 응답하여 상기 정상 데이터 신호를 인가받고, 상기 제2 게이트 신호에 응답하여 상기 임펄시브 데이터 신호를 인가받아 상기 영상을 표시하고,

상기 복수의 게이트 라인은 서로 인접하여 배치된 적어도 하나 이상의 제1 그룹과 제2 그룹으로 구분되고,

상기 제1 그룹의 복수의 게이트 라인의 상기 제1 게이트 신호의 전달 순서와, 상기 제2 그룹의 복수의 게이트 라인의 상기 제1 게이트 신호의 전달 순서는 서로 다른 액정 표시 장치.

청구항 2

제1 항에 있어서,

제1 그룹은 순차적으로 배치된 제 a 내지 제 m 게이트 라인을 포함하고, 상기 제1 그룹은 제1 게이트 신호가 상기 제 a 내지 제 m 게이트 라인 순으로 차례로 전달되고,

제2 그룹은 순차적으로 배치된 제 n 내지 제 x 게이트 라인을 포함하고, 상기 제2 그룹은 제1 게이트 신호가 상기 제 x 내지 제 n 게이트 라인 순으로 차례로 전달되는 액정 표시 장치.

(단, a, m, n, x 는 $a < m$ 이고, $n < x$ 인 자연수)

청구항 3

제2 항에 있어서,

상기 제1 게이트 신호를 인가받은 후 상기 제2 게이트 신호를 인가받을 때까지 시간을 정상 데이터 출력 시간이라고 할 때,

상기 제1 그룹의 상기 제 a 게이트 라인의 상기 정상 데이터 출력 시간과,

상기 제2 그룹의 상기 제 x 게이트 라인의 상기 정상 데이터 출력 시간이 서로 동일한 액정 표시 장치.

청구항 4

제3 항에 있어서,

상기 제1 그룹의 상기 제 m 게이트 라인의 상기 정상 데이터 출력 시간과,

상기 제2 그룹의 상기 제 n 게이트 라인의 상기 정상 데이터 출력 시간은 서로 동일한 액정 표시 장치.

청구항 5

제4 항에 있어서,

상기 제1 그룹에 포함된 상기 복수의 게이트 라인 수와, 상기 제2 그룹에 포함된 상기 복수의 게이트 라인 수는 서로 동일한 액정 표시 장치.

청구항 6

제5 항에 있어서,

상기 제1 그룹의 상기 복수의 게이트 라인 중 f 번째로 상기 제1 게이트 신호를 제공받는 게이트 라인의 상기 정상 데이터 출력 시간과, 상기 제2 그룹의 상기 복수의 게이트 라인 중 상기 f 번째로 상기 제1 게이트 신호를

제공받는 게이트 라인의 상기 정상 데이터 출력 시간은 서로 동일한 액정 표시 장치.

청구항 7

제1 항에 있어서,

원시 영상 신호를 입력받고, 상기 제1 게이트 신호의 전달 순서에 따라 상기 원시 영상 신호의 배열 순서를 바꾸어 상기 정상 데이터 신호를 생성하는 신호 제어부를 더 포함하는 액정 표시 장치.

청구항 8

제7 항에 있어서,

상기 제2 그룹은 순차로 배열된 제 n 내지 제 x 게이트 라인을 포함하고,

상기 신호 제어부는 상기 제 x 내지 제 n 게이트 라인에 대응되는 상기 원시 영상 신호의 배열 순서를 바꾸어 상기 정상 데이터 신호를 생성하는 액정 표시 장치.

청구항 9

제1 항에 있어서,

상기 제1 그룹의 각 게이트 라인은 상기 제2 게이트 신호를 동시에 인가받고, 상기 제2 그룹의 각 게이트 라인은 상기 제2 게이트 신호를 동시에 인가받되,

상기 제2 그룹의 각 게이트 라인과 상기 제1 그룹의 각 게이트 라인은 서로 다른 때에 상기 제2 게이트 신호를 인가받는 액정 표시 장치.

청구항 10

제1 항에 있어서,

상기 제1 및 제2 게이트 신호는 한 프레임을 주기로 반복하여 제공되는 액정 표시 장치.

청구항 11

제1 항에 있어서,

상기 임펄시브 데이터는 블랙 데이터인 액정 표시 장치.

청구항 12

복수의 게이트 라인과, 상기 각 게이트 라인과 교차하는 복수의 데이터 라인과, 상기 각 게이트 라인 및 상기 각 데이터 라인과 커플링되어 영상을 표시하는 복수의 화소를 포함하는 표시 패널을 제공하고,

상기 각 게이트 라인에 제1 및 제2 게이트 신호를 제공하고,

상기 각 데이터 라인에 정상 데이터 신호와 임펄시브 데이터 신호를 제공하되,

상기 각 화소는 상기 제1 게이트 신호에 응답하여 상기 정상 데이터 신호를 인가받고, 상기 제2 게이트 신호에 응답하여 상기 임펄시브 데이터 신호를 인가받아 상기 영상을 표시하고,

상기 복수의 게이트 라인은 서로 인접하여 배치된 적어도 하나 이상의 제1 그룹과 제2 그룹으로 구분되고,

상기 제1 그룹의 복수의 게이트 라인과, 상기 제2 그룹의 복수의 게이트 라인에서 서로 다른 순서로 상기 제1 게이트 신호를 전달하는 것을 포함하는 액정 표시 장치의 구동 방법.

청구항 13

제 12항에 있어서,

상기 제1 게이트 신호를 제공하는 것은,

제1 그룹은 순차적으로 배치된 제 a 내지 제 m 게이트 라인을 포함하고, 상기 제1 그룹은 제1 게이트 신호가 상기 제 a 내지 제 m 게이트 라인 순으로 차례로 제공하고,

제2 그룹은 순차적으로 배치된 제 n 내지 제 x 게이트 라인을 포함하고, 상기 제2 그룹은 제1 게이트 신호가 상기 제 x 내지 제 n 게이트 라인 순으로 차례로 제공하는 액정 표시 장치의 구동 방법.

(단, a, m, n, x 는 $a < m$ 이고, $n < x$ 인 자연수)

청구항 14

제13 항에 있어서,

상기 제1 게이트 신호를 인가받은 후 상기 제2 게이트 신호를 인가받을 때까지 시간을 정상 데이터 출력 시간이 라고 할 때,

상기 제1 그룹의 상기 제 a 게이트 라인의 상기 정상 데이터 출력 시간과,

상기 제2 그룹의 상기 제 x 게이트 라인의 상기 정상 데이터 출력 시간이 서로 동일한 액정 표시 장치의 구동 방법.

청구항 15

제14 항에 있어서,

상기 제1 그룹의 상기 제 m 게이트 라인의 상기 정상 데이터 출력 시간과,

상기 제2 그룹의 상기 제 n 게이트 라인의 상기 정상 데이터 출력 시간은 서로 동일한 액정 표시 장치의 구동 방법.

청구항 16

제15 항에 있어서,

상기 제1 그룹에 포함된 상기 복수의 게이트 라인 수와, 상기 제2 그룹에 포함된 상기 복수의 게이트 라인 수는 서로 동일한 액정 표시 장치의 구동 방법.

청구항 17

제16 항에 있어서,

상기 제1 그룹의 상기 복수의 게이트 라인 중 f 번째로 상기 제1 게이트 신호를 제공받는 게이트 라인의 상기 정상 데이터 출력 시간과, 상기 제2 그룹의 상기 복수의 게이트 라인 중 상기 f 번째로 상기 제1 게이트 신호를 제공받는 게이트 라인의 상기 정상 데이터 출력 시간은 서로 동일한 액정 표시 장치의 구동 방법.

청구항 18

제12 항에 있어서,

상기 정상 데이터 신호를 제공하는 것은,

원시 영상 신호를 입력받고, 상기 제1 게이트 신호의 전달 순서에 따라 상기 원시 영상 신호의 배열 순서를 바꾸는 것을 포함하는 액정 표시 장치의 구동 방법.

청구항 19

제18 항에 있어서,

상기 제2 그룹은 순차로 배열된 제 n 내지 제 x 게이트 라인을 포함하고,

상기 원시 영상 신호의 배열 순서를 바꾸는 것은,

상기 정상 데이터 신호는 상기 제 x 내지 제 n 게이트 라인에 대응되는 상기 원시 영상 신호의 배열 순서를 바꾸는 것을 포함하는 액정 표시 장치의 구동 방법.

청구항 20

제12 항에 있어서, 상기 제2 게이트 신호를 인가하는 것은,

상기 제1 그룹의 각 게이트 라인에 상기 제2 게이트 신호를 동시에 인가하고,

상기 제2 그룹의 각 게이트 라인에 상기 제2 게이트 신호를 동시에 인가하되,

상기 제1 그룹과 상기 제2 그룹의 복수의 게이트 라인은 서로 다른 때에 상기 제2 게이트 신호를 인가하는 액정 표시 장치의 구동 방법.

청구항 21

제12 항에 있어서,

상기 제1 및 제2 게이트 신호는 한 프레임의 주기로 반복하여 제공되는 액정 표시 장치의 구동 방법.

청구항 22

제12 항에 있어서,

상기 임펄시브 데이터는 블랙 데이터인 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 표시 품질이 향상된 액정 표시 장치 및 그 구동 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 개재되어있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 형성한다.

[0003] 이러한 액정 표시 장치에서는 화소 전극과 공통 전극에 각각 영상 데이터 전압과 공통 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임 별로, 행 별로, 또는 화소 별로 공통 전압에 대한 영상 데이터 전압의 극성을 반전시킨다. 그런데 이와 같이 데이터 전압의 극성을 반전시키는 경우에 액정 분자의 응답 속도가 느려 액정 축전기가 목표 전압으로 충전되기까지 시간이 오래 걸리므로 화면이 선명하지 못하고 흐릿해지는(blurring) 현상이 발생한다.

[0004] 이러한 문제를 해결하기 위하여 화면의 특정 부분에 블랙 화면을 삽입하는 블랙 삽입(black insertion) 구동 방식(또는 임펄시브 구동 방식)이 개발되었다.

발명의 내용

해결 하고자하는 과제

[0005] 그런데, 복수의 게이트 라인을 여러 개의 그룹으로 나누어 각 그룹마다 동시에 임펄시브 데이터(또는 블랙 데이터)가 삽입되도록 게이트 온 신호를 인가하는 경우, 어느 한 그룹의 마지막 게이트 라인과 연속되는 다음 그룹의 첫 번째 게이트 간에 정상 데이터 출력 시간의 차이가 커지게 된다. 이로 인해, 불연속적인 계조 차이가 나타나는 휘선 문제가 발생하여 표시 품질이 저해되는 경우가 있었다.

[0006] 본 발명이 해결하고자 하는 과제는, 표시 품질이 향상된 액정 표시 장치를 제공하는 것이다.

[0007] 본 발명이 해결하고자 하는 다른 과제는, 표시 품질이 향상된 액정 표시 장치의 구동 방법을 제공하는 것이다.

[0008] 본 발명이 해결하고자 하는 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제

들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

- [0009] 상기 기술적 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 복수의 게이트 라인과, 상기 각 게이트 라인과 교차하는 복수의 데이터 라인과, 상기 각 게이트 라인 및 상기 각 데이터 라인과 커플링되어 영상을 표시하는 복수의 화소를 포함하는 표시 패널, 상기 각 게이트 라인과 연결되어 제1 및 제2 게이트 신호를 제공하는 게이트 드라이버, 및 상기 각 데이터 라인과 연결되어 정상 데이터 신호와 임펄시브 데이터 신호를 제공하는 데이터 드라이버를 포함하되, 상기 각 화소는 상기 제1 게이트 신호에 응답하여 상기 정상 데이터 신호를 인가받고, 상기 제2 게이트 신호에 응답하여 상기 임펄시브 데이터 신호를 인가받아 상기 영상을 표시하고, 상기 복수의 게이트 라인은 서로 인접하여 배치된 적어도 하나 이상의 제1 그룹과 제2 그룹으로 구분되고, 상기 제1 그룹의 복수의 게이트 라인의 상기 제1 게이트 신호의 전달 순서와, 상기 제2 그룹의 복수의 게이트 라인의 상기 제1 게이트 신호의 전달 순서는 서로 다른 것을 포함한다.
- [0010] 상기 다른 기술적 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법은, 복수의 게이트 라인과, 상기 각 게이트 라인과 교차하는 복수의 데이터 라인과, 상기 각 게이트 라인 및 상기 각 데이터 라인과 커플링되어 영상을 표시하는 복수의 화소를 포함하는 표시 패널을 제공하고, 상기 각 게이트 라인에 제1 및 제2 게이트 신호를 제공하고, 상기 각 데이터 라인에 정상 데이터 신호와 임펄시브 데이터 신호를 제공하되, 상기 각 화소는 상기 제1 게이트 신호에 응답하여 상기 정상 데이터 신호를 인가받고, 상기 제2 게이트 신호에 응답하여 상기 임펄시브 데이터 신호를 인가받아 상기 영상을 표시하고, 상기 복수의 게이트 라인은 서로 인접하여 배치된 적어도 하나 이상의 제1 그룹과 제2 그룹으로 구분되고, 상기 제1 그룹의 복수의 게이트 라인과, 상기 제2 그룹의 복수의 게이트 라인에서 서로 다른 순서로 상기 제1 게이트 신호를 전달하는 것을 포함한다.
- [0011] 본 발명의 기타 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 실시를 위한 구체적인 내용

- [0012] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0013] 하나의 소자(elements)가 다른 소자와 "연결된(connected to)" 또는 "커플링된(coupled to)" 이라고 지칭되는 것은, 다른 소자와 직접 연결 또는 커플링된 경우 또는 중간에 다른 소자를 개재한 경우를 모두 포함한다. 반면, 하나의 소자가 다른 소자와 "직접 연결된(directly connected to)" 또는 "직접 커플링된(directly coupled to)"으로 지칭되는 것은 중간에 다른 소자를 개재하지 않은 것을 나타낸다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0014] 비록 제1, 제2 등이 다양한 소자, 구성요소 및/또는 섹션들을 서술하기 위해서 사용되나, 이들 소자, 구성요소 및/또는 섹션들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 소자, 구성요소 또는 섹션들을 다른 소자, 구성요소 또는 섹션들과 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 소자, 제1 구성요소 또는 제1 섹션은 본 발명의 기술적 사상내에서 제2 소자, 제2 구성요소 또는 제2 섹션일 수도 있음은 물론이다.
- [0015] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0016] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

- [0017] 이하, 첨부된 도면들을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치 및 그 구동 방법을 설명한다.
- [0018] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치 및 그 구동 방법을 설명하기 위한 블록도이다. 도 2는 도 1의 표시 패널이 포함하는 한 화소의 등가 회로도이다. 도 3은 도 1의 신호 제어부를 설명하기 위한 블록도이다. 도 4는 본 발명의 실시예들의 다수의 게이트 라인에 제1 및 제2 게이트 신호가 인가되는 동작을 설명하기 위한 신호도이다. 도 5는 도 4의 각 게이트 라인에 인가되는 정상 데이터 출력 시간 및 임펄시브 데이터 출력 시간을 나타내는 개념도이다. 도 6은 본 발명의 실시예들의 다수의 게이트 라인의 휘도 변화를 설명하기 위한 그래프이다. 도 7은 본 발명의 실시예들의 표시 패널에 영상이 표시되는 형태를 나타내기 위한 도면이다. 도 8은 도 1의 신호 제어부의 정상 데이터 신호의 생성 방식을 설명하기 위한 개념도이다.
- [0019] 도 1을 참조하면, 표시 장치(10)는 표시 패널(300), 신호 제어부(600), 게이트 드라이버(400), 데이터 드라이버(500), 및 계조 전압 발생부(700)를 포함할 수 있다.
- [0020] 표시 패널(300)은 다수의 게이트 라인($G1 \sim G1$)과 다수의 데이터 라인($D1 \sim Dm$) 및 다수의 화소(PX)를 포함한다. 게이트선($G1 \sim G1$)은 대략 행 방향으로 연장되어 서로가 거의 평행하고, 데이터선($D1 \sim Dm$)은 대략 열 방향으로 연장되어 서로가 거의 평행하다. 각 게이트 라인($G1 \sim G1$)과 각 데이터 라인($D1 \sim Dm$)이 교차하는 영역에 각 화소(PX)가 정의된다. 게이트 드라이버(400)으로부터 각 게이트 라인($G1 \sim G1$)에 각 게이트 신호가 입력되고, 데이터 드라이버(500)으로부터 각 데이터 라인($D1 \sim Dm$)에 각 영상 데이터 전압이 입력된다. 각 화소(PX)는 각 영상 데이터 전압에 응답하여 영상을 표시한다. 여기서, 각 게이트 라인($G1 \sim G1$)에 순차로 입력되는 게이트 신호는 제1 게이트 신호와, 제2 게이트 신호를 포함하고, 각 데이터 라인($G1 \sim G1$)에 입력되는 영상 데이터 전압은 정상 영상 데이터 전압과, 임펄시브 데이터 전압을 포함할 수 있다. 또한, 각 화소(PX)는 제1 게이트 신호에 응답하여 상기 정상 영상 데이터 전압을 인가받고, 제2 게이트 신호에 응답하여 상기 임펄시브 데이터 신호를 인가받을 수 있다.
- [0021] 더욱 구체적으로, 다수의 게이트 라인($G1 \sim G3n$)은 복수의 그룹으로 구분되며, 각 그룹은 제1 그룹 또는 제2 그룹으로 정의될 수 있다. 예를 들어, 순차로 배열된 다수의 게이트 라인($G1 \sim G3n$)을 3 개의 그룹(A, B, C)으로 구분할 수 있다. 즉, 제1 내지 제n 게이트 라인을 A 그룹, 제n+1 내지 제2n 게이트 라인을 B 그룹, 제2n+1 내지 제3n 게이트 라인을 C 그룹으로 구분할 수 있다. 이하에서는, 설명의 편의를 위해 A 그룹을 A 파트(part)로, B 그룹을 B 파트로, C 그룹을 C 파트로 지칭한다.
- [0022] 이 때, A 파트와 C 파트를 제1 그룹으로, B 파트를 제2 그룹으로 정의할 수 있다. 따라서, 서로 인접하는 A 파트와 B 파트에 대하여, A 파트는 제1 그룹으로 정의되고 B 파트는 제2 그룹으로 정의될 수 있다. 마찬가지로, 서로 인접하는 B 파트와 C 파트에 대하여, B 파트는 제2 그룹으로 정의되고 C 파트는 제1 그룹으로 정의될 수 있다.
- [0023] 제1 그룹에 포함되는 복수의 게이트 라인의 제1 게이트 신호의 전달 순서와, 제2 그룹에 포함되는 복수의 게이트 라인의 제1 게이트 신호의 전달 순서는 서로 다르다. 도면에 도시된 바와 같이, 제1 그룹으로 정의된 A 파트의 제1 내지 제n 게이트 라인과, C 파트의 제2n+1 내지 제3n 게이트 라인에 제1 게이트 신호가 전달되는 순서와, 제2 그룹으로 정의된 B 파트의 제n+1 내지 제2n 게이트 라인에 제1 게이트 신호가 전달되는 순서는 서로 다르다. 즉, 제1 게이트 신호는, 제1 내지 제n 게이트 라인($G1 \sim Gn$) 순으로 차례로 전달되고, 제2n 내지 제n+1 게이트 라인($G2n \sim Gn+1$) 순으로 차례로 전달되고, 제2n+1 내지 제3n 게이트 라인($G2n+1 \sim G3n$) 순으로 차례로 전달될 수 있다. 이에 대한 더욱 구체적인 설명은 도 4에서 후술하기로 한다.
- [0024] 후술하는 바와 같이, 신호 제어부(600)는 원시 영상 신호(R, G, B)를 입력받아 표시 영상 신호(DAT)를 데이터 드라이버(500)에 출력할 수 있다. 데이터 드라이버(500)는 표시 영상 신호(DAT)에 대응하는 영상 데이터 신호, 즉 영상 데이터 신호와 임펄시브 데이터 신호를 출력할 수 있다. 더욱 구체적으로, 신호 제어부(600)는 원시 영상 신호(R, G, B)를 입력받고, 제1 게이트 신호의 전달 순서에 따라 원시 영상 신호(R, G, B)의 배열 순서를 바꾸어 정상 데이터 신호를 생성할 수 있다. 원시 영상 신호의 배열 순서를 바꾸어 정상 데이터 신호를 생성하는 과정은 도 8에서 더욱 구체적으로 설명한다.
- [0025] 한편, 표시 패널(300)은 매트릭스 형태로 배열된 다수의 화소(PX)를 포함할 수 있다.
- [0026] 도 2에 한 화소에 대한 등가 회로가 도시되어 있다. 화소(PX), 예를 들면 i번째($f=1 \sim 3n$) 게이트 라인(Gi)과 j번째($j=1 \sim m$) 데이터 라인(Dj)에 연결된 화소(PX)는, 게이트 라인(Gi) 및 데이터 라인(Dj)에 연결된 스위칭 소자(Q)와, 이에 연결된 액정 커패시터(liquid crystal capacitor; Clc) 및 유지 커패시터(storage capacitor; Cst)를 포함한다. 액정 커패시터(Clc)는 두 전극 예를 들어, 도시한 바와 같이 제1 표시판(100)의 화소 전극(PE)과, 제2 표시판(200)의 공통 전극(CE) 및 상기 두 전극 사이에 개재된 액정 분자들(150)로 이루어질 수 있

다. 공통 전극(CE)의 일부에는 색필터(CF)가 형성되어 있다.

- [0027] 다시 도 1을 참조하면, 신호 제어부(600)는 원시 영상 신호(R, G, B) 및 이들의 표시를 제어하는 외부 제어 신호들(DE, Hsync, Vsync, Mclk)을 입력받아, 표시 영상 신호(DAT), 게이트 제어 신호(CONT1), 및 데이터 제어 신호(CONT2)를 출력한다. 구체적으로 신호 제어부(600)는 원시 영상 신호(R, G, B)를 입력받아 표시 영상 신호(DAT)를 출력할 수 있다. 신호 제어부(600)는 또한, 외부로부터 외부 제어 신호들(Vsync, Hsync, Mclk, DE)을 입력받아 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2)를 생성할 수 있다. 외부 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭 신호(Mclk), 데이터 인에이블 신호(DE) 등이 있다. 게이트 제어 신호(CONT1)는 게이트 드라이버(400)의 동작을 제어하기 위한 신호이고, 데이터 제어 신호(CONT1)는 데이터 드라이버(500)의 동작을 제어하기 위한 신호이다. 신호 제어부(600)에 대해서는 도 3을 참조하여 더 상세히 설명한다.
- [0028] 게이트 드라이버(400)는 신호 제어부(600)로부터 게이트 제어 신호(CONT1)를 제공받아 제1 및 제2 게이트 신호를 게이트 라인(G1~G3n)에 인가한다. 여기서 제1 및 제2 게이트 신호는 각각 게이트 온/오프 전압 발생부(미도시)로부터 제공된 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어질 수 있다. 예를 들어, 제1 게이트 신호는 정상 영상 데이터용 게이트 온 전압(N)일 수 있으며, 제2 게이트 신호는 임펄시브 데이터용 게이트 온 전압(B)일 수 있다. 제1 및 제2 게이트 신호의 동작에 대해서는 도 4에서 더욱 상세히 설명한다.
- [0029] 데이터 드라이버(500)는 신호 제어부(600)로부터 데이터 제어 신호(CONT2)를 제공받아 표시 영상 신호(DAT)에 대응하는 영상 데이터 전압을 데이터 라인(D1~Dm)에 인가한다. 표시 영상 신호(DAT)에 대응하는 영상 데이터 전압은 계조 전압 발생부(700)로부터 제공된 전압일 수 있다. 여기서, 표시 영상 신호(DAT)는 정상 영상 데이터 신호와, 임펄시브 데이터 신호를 포함한다. 따라서, 영상 데이터 전압은 정상 영상 데이터 신호와, 임펄시브 데이터 신호에 각각 대응하는 정상 영상 데이터 전압과, 임펄시브 데이터 전압을 포함할 수 있다. 또한, 임펄시브 데이터 신호는, 예를 들어 블랙 데이터 신호일 수 있다.
- [0030] 계조 전압 발생부(700)는 표시 영상 신호(DAT)가 가지는 계조에 따라서, 구동 전압(AVDD)을 분배한 영상 데이터 전압을 제공할 수 있다. 계조 전압 발생부(700)는 구동 전압(AVDD)이 인가되는 노드와 그라운드 사이에 직렬로 연결된 복수의 저항을 포함하여, 구동 전압(AVDD)의 전압 레벨을 분배하여 다수의 계조 전압을 생성할 수 있다. 계조 전압 발생부(700)의 내부 회로는 이에 한정되지 않고, 다양하게 구현될 수 있다.
- [0031] 도 3을 참조하면, 신호 제어부(600)는 영상 신호 처리부(610)와, 제어 신호 생성부(620)를 포함할 수 있다.
- [0032] 영상 신호 처리부(610)는 원시 영상 신호(R, G, B)를 입력받아 표시 영상 신호(DAT)를 출력할 수 있다. 상술한 바와 같이, 표시 영상 신호(DAT)는 정상 데이터 신호와, 임펄시브 데이터 신호를 포함할 수 있으며, 영상 신호 처리부(610)는 제1 게이트 신호의 전달 순서에 따라 원시 영상 신호(R, G, B)의 배열 순서를 바꾸어 정상 데이터 신호를 생성할 수 있다. 더욱 구체적으로 설명하면, 제1 그룹의 복수의 게이트 라인의 제1 게이트 신호의 전달 순서와, 제2 그룹의 복수의 게이트 라인의 제1 게이트 신호의 전달 순서가 서로 다르므로, 다수의 게이트 라인(G1~G3n)과 연결된 각 화소(PX)에 정상 데이터 신호가 적절하게 전달되기 위해서는 제1 게이트 신호의 전달 순서를 고려하여 각 화소(PX)에 정상 데이터 신호를 전달해야 한다. 영상 신호 처리부(610)의 정상 데이터 신호 생성 방식은 도 8에서 더욱 상세히 설명한다.
- [0033] 나아가, 표시 영상 신호(DAT)는 표시 품질을 향상시키기 위해 영상 데이터 신호를 보정하는 부가적인 보정 단계를 더 포함할 수도 있다.
- [0034] 제어 신호 생성부(620)는 외부로부터 외부 제어 신호들(DE, Hsync, Vsync, Hsync, Mclk)을 입력받아 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2)를 생성할 수 있다. 게이트 제어 신호(CONT1)는 게이트 드라이버(400)의 동작을 제어하기 위한 신호이다. 게이트 제어 신호(CONT1)는 게이트 드라이버(400)의 동작을 개시하는 수직 시작 신호(STV), 게이트 온 전압의 출력 시기를 결정하는 게이트 클럭 신호(CPV) 및 게이트 온 전압의 펄스 폭을 결정하는 출력 인에이블 신호(OE) 등을 포함할 수 있다. 데이터 제어 신호(CONT2)는 데이터 드라이버(500)의 동작을 제어하는 신호이다. 데이터 제어 신호(CONT2)는 데이터 드라이버(500)의 동작을 개시하는 수평 개시 신호(STH) 및 영상 데이터 전압의 출력을 지시하는 출력 지시 신호(TP) 등을 포함할 수 있다.
- [0035] 도 4를 참조하여, 복수의 게이트 라인(G1~G3n)에 전달되는 제1 및 제2 게이트 신호를 더욱 자세히 살펴본다.
- [0036] 3 개의 파트(A, B, C)으로 구분된 다수의 게이트 라인(G1~G3n)은 제1 또는 제2 그룹으로 정의되고, 이에 따라 각 파트의 다수의 게이트 라인에 전달되는 제1 게이트 신호의 순서가 결정된다. 도면에 도시된 바와 같이, 제1 내지 제n 게이트 라인을 A 파트, 제n+1 내지 제2n 게이트 라인을 B 파트, 제2n+1 내지 제3n 게이트 라인을 C 파트

트로 구분하고, A 파트와 C 파트를 제1 그룹으로, B 파트를 제2 그룹으로 정의할 수 있다. 도면의 A1은 제1 그룹으로 정의된 A 파트를, B2는 제2 그룹으로 정의된 B 파트를, C1은 제1 그룹으로 정의된 C 파트를 의미한다. 도면에 도시된 것은 하나의 예시에 불과하며, 제1 및 제2 그룹을 인접하여 정의하는 한, 다수의 게이트 라인을 구분하는 그룹의 개수 또는 각 그룹에 포함되는 게이트 라인의 수 등에 한정되지 않음은 물론이다.

[0037] 여기서, 제1 및 제2 그룹을 인접하여 정의한다는 것은 순차적으로 배치된 다수의 게이트 라인을 둘 이상의 그룹으로 나누고, 임의의 그룹을 제1 그룹으로 정의하였을 때, 상기 임의의 그룹에 연속되는 그룹을 제2 그룹, 제1 그룹, 및 제2 그룹의 순서로 정의하는 것을 의미할 수 있다. 상기 임의의 그룹을 제2 그룹으로 정의하고, 이에 연속되는 그룹을 제1 그룹, 제2 그룹, 및 제1 그룹의 순서로 정의할 수도 있다.

[0038] 각 게이트 라인(G1~G3n)은 제1 및 제2 게이트 신호를 인가받아 각 게이트 라인(G1~G3n)에 커플링된 화소들에 정상 데이터 전압 및 임펄시브 데이터 전압이 인가되도록 한다. 더욱 구체적으로, 각 화소는 제1 게이트 신호에 응답하여 정상 데이터 신호를 인가받고, 제2 게이트 신호에 응답하여 임펄시브 데이터 신호를 인가받아 각 데이터 신호에 대응하는 영상을 표시 패널에 표시할 수 있다. 즉, 제1 게이트 신호(N)는 정상 데이터용 게이트 온 전압일 수 있으며, 제2 게이트 신호(B)는 임펄시브 데이터용 게이트 온 전압일 수 있다.

[0039] 제1 게이트 신호(N)는 각 게이트 라인(G1~G3n)에 연속적으로 인가되되, 제1 그룹 및 제2 그룹 중 어느 그룹으로 정의되는가에 따라 연속적으로 인가되는 방향이 결정될 수 있다. 즉, 제1 그룹은 순차적으로 배치된 제a 내지 제m 게이트 라인을 포함하고 제1 게이트 신호가 상기 제a 내지 제m 게이트 라인 순으로 차례로 전달되고, 제2 그룹은 순차적으로 배치된 제n 내지 제x 게이트 라인을 포함하고 제1 게이트 신호가 상기 제x 내지 제n 게이트 라인 순으로 차례로 전달될 수 있다.

[0040] 도 4를 참조하여 제1 그룹으로 정의된 A1 파트에 포함되는 다수의 게이트 라인(G1~Gn)의 동작을 살펴보면, A1 파트는 제1 내지 제n 게이트 라인(G1~Gn)을 포함하고 제1 내지 제n 게이트 라인 순으로 차례로 제1 게이트 신호(N)가 전달될 수 있다. 또한, A1 파트의 각 게이트 라인(G1~Gn)은 제2 게이트 신호(B)를 동시에 인가받는다. 상술한 바와 같이, 순차로 제공되는 제1 게이트 신호에 응답하여 각 게이트 라인에 커플링된 다수의 화소에 정상 데이터 신호가 인가되고, 제2 게이트 신호에 응답하여 다수의 화소에 임펄시브 데이터 신호가 인가될 수 있다.

[0041] 이 때, 제1 게이트 신호(N)를 인가받은 후 제2 게이트 신호(B)를 인가받을 때까지, 각 화소는 정상 데이터 전압을 유지할 수 있다. 제1 게이트 신호(N)가 인가되고 제2 게이트 신호(B)가 인가될 때까지의 시간을 정상 데이터 출력 시간으로 지칭할 수 있다.

[0042] 도 4에 도시된 바와 같이, 각 게이트 라인에 제1 게이트 신호가 인가되는 시간의 단위를 1H 라고 정의하고, A1 파트의 제1 게이트 라인(G1)의 정상 데이터 출력 시간을 $M \cdot H$ 라고 정의할 수 있다. M은 임의의 자연수일 수 있으며, 더욱 구체적으로, A1 파트의 제1 게이트 라인(G1)의 정상 데이터 출력 시간을 1H로 나눈 값을 의미할 수 있다. 다시 말하면, $M \cdot H$ 는 제1 게이트 신호(N)가 인가된 후 제2 게이트 신호(B)가 인가될 때까지의 구간을 게이트 신호의 인가 시간(1H)의 배수로 나타낸 것이다. 예를 들어, M은 A1 파트에 포함되는 복수의 게이트 라인(G1~Gn)의 수보다 큰 값을 가질 수 있다.

[0043] 앞서 설명한 바와 같이, 제1 게이트 신호(N)는 제A1 파트에서 제1 내지 제n 게이트 라인(G1~Gn) 순으로 차례로 전달되고, 제2 게이트 신호(B)는 제A1 파트의 제1 내지 제n 게이트 라인에 동시에 인가되므로, A1 파트의 제1 내지 제n 게이트 라인(G1~Gn)의 정상 데이터 출력 시간은 제1 내지 제n 게이트 라인(G1~Gn) 순으로 점점 짧아진다.

[0044] A1 파트의 제1 내지 제n 게이트 라인(G1~Gn)의 정상 데이터 출력 시간을 살펴보면, 제2 게이트 라인(B)의 정상 데이터 출력 시간은, 제1 게이트 라인(G1)의 정상 데이터 출력 시간인 $M \cdot H$ 보다 1H 짧아진 $(M-1) \cdot H$ 이고, 제3 게이트 라인(G3)의 정상 데이터 출력 시간은 제2 게이트 라인(G2)의 정상 데이터 출력 시간보다 1H 더 짧아진 $(M-2) \cdot H$ 이다. 따라서, 제n 게이트 라인(Gn)의 정상 데이터 출력 시간은 $[M-(n-1)] \cdot H$ 라고 할 수 있다.

[0045] 이어서, B2 그룹의 제n+1 내지 제2n 게이트 라인(Gn+1~G2n)의 정상 데이터 출력 시간을 살펴보면, 제n+1 게이트 라인(Gn+1)의 정상 데이터 출력 시간은 $[M-(n-1)] \cdot H$ 이고, 제2n 게이트 라인(G2n)의 정상 데이터 출력 시간은 $M \cdot H$ 이다. 즉, A1 파트의 제1 게이트 라인(G1)의 정상 데이터 출력 시간과, B2 그룹의 제2n 게이트 라인(G2n)의 정상 데이터 출력 시간이 $M \cdot H$ 로 서로 동일하고, A1 파트의 제n 게이트 라인(Gn)의 정상 데이터 출력 시간과, A2 그룹의 제n+1 게이트 라인(Gn+1)의 정상 데이터 출력 시간이 $[M-(n-1)] \cdot H$ 로 서로 동일할 수 있다.

[0046] C1 그룹의 제2n+1 내지 제3n 게이트 라인(G2n+1~G3n)의 정상 데이터 출력 시간은 A1 파트의 제1 내지 제n 게이트 라인(G1~Gn)과 실질적으로 동일하다. 즉, 제2n+1 게이트 라인(G2n+1)의 정상 데이터 출력 시간은 $M \cdot H$ 이고,

제3n 게이트 라인(G3n)의 정상 데이터 출력 시간은 $[M-(n-1)] \cdot H$ 일 수 있다. 즉, C1 그룹의 제2n+1 게이트 라인(G2n+1)의 정상 데이터 출력 시간과 B2 그룹의 제2n 게이트 라인(G2n)의 정상 데이터 출력 시간은 서로 동일할 수 있다.

[0047] 요컨대, 서로 인접하여 정의된 제1 및 제2 그룹에 포함되는 다수의 게이트 라인에, 제1 및 제2 그룹에 따라 서로 다른 순서로 제1 게이트 신호를 제공함으로써, 제1 내지 제3n 게이트 라인(G1~G3n)의 정상 데이터 출력 시간이, 제1 내지 제n 게이트 라인을 포함하는 A1 파트에서 점차 줄어들었다가, 제n+1 내지 제2n 게이트 라인을 포함하는 B2 그룹에서 점차 늘어났다가, 제2n+1 내지 제3n 게이트 라인을 포함하는 C1 그룹에서 다시 줄어든다.

[0048] 도면에서는 제1 게이트 라인의 제2 게이트 신호(B)가 한 프레임(1F)의 중간 정도에 인가되는 것으로 도시하고 있으나, 발명의 목적이나 용도 등에 따라 다양하게 변형될 수 있음은 물론이다. 나아가, 각 그룹이 n 개의 게이트 라인을 포함하는 경우를 도시하고 있으나, 이는 하나의 예일 뿐 각 그룹이 서로 다른 수의 게이트 라인을 포함할 수 있음은 물론이다.

[0049] 도 5를 참조하여, 각 게이트 라인에 인가되는 정상 데이터 출력 시간 및 임펄스비 데이터 출력 시간을 살펴본다. 하나의 직사각형은 각 게이트 라인의 한 프레임 시간을 나타내고, 각 직사각형의 좌측은 정상 데이터 출력 시간(IMAGE)을 나타내며, 각 직사각형의 우측은 임펄스비 데이터 출력 시간(BLACK)을 나타낸다. A1 파트의 정상 데이터 출력 시간(IMAGE)은 제1 게이트 라인(G1)에서 제n 게이트 라인(Gn)으로 갈수록 점점 줄어들고, B2 그룹의 정상 데이터 출력 시간(IMAGE)은 제n+1 게이트 라인(Gn+1)에서 제2n 게이트 라인(G2n)으로 갈수록 점점 증가한다. C1 그룹의 정상 데이터 출력 시간은 A1 파트와 실질적으로 동일한 경향으로 감소된다. 또한, 도면에 도시된 바와 같이, 각 그룹이 접하는 부분의 게이트 라인, 즉 제n 게이트 라인 및 제n+1 게이트 라인과, 제2n 게이트 라인 및 제2n+1 게이트 라인의 정상 데이터 출력 시간은 각각 동일한 시간을 가진다.

[0050] 따라서, 도 6에 도시된 바와 같이, 각 그룹이 접하는 부분의 게이트 라인이 서로 동일한 정상 데이터 출력 시간을 가짐으로써 두 게이트 라인에 커플링된 화소가 나타내는 휘도의 차이가 줄어들 수 있다. 도 6의 가로 축은 다수의 게이트 라인을 나타내고, 세로 축은 각 게이트 라인에 대응되는 휘도를 나타낸다.

[0051] 각 게이트 라인에 블랙 데이터가 인가되는 시간이 길어질수록 각 게이트 라인의 휘도는 상대적으로 낮아지므로, 정상 데이터 출력 시간이 상대적으로 긴 제1 게이트 라인의 휘도를 B_H 이라고 하고, 정상 데이터 출력 시간이 상대적으로 짧은 제n 게이트 라인의 휘도를 B_L 이라고 하면, 제1 내지 제3n 게이트 라인의 휘도는 B_H 와 B_L 사이에서 증감을 반복한다. 더욱 구체적으로, 제1 게이트 라인에서 제n 게이트 라인의 휘도는 B_H 에서 B_L 로 점차 감소하고, 제n+1 게이트 라인에서 제2n 게이트 라인의 휘도는 B_L 에서 B_H 로 점차 증가하였다가 제2n+1 게이트 라인에서 제3n 게이트 라인의 휘도는 다시 감소한다. 도면에 도시된 바와 같이, 제n 게이트 라인과 제n+1 게이트 라인의 휘도가 서로 동일하고, 제2n 게이트 라인과 제2n+1 게이트 라인의 휘도가 서로 동일하며 인접하는 게이트 라인 간의 휘도 변화가 완만한 경향을 보인다. 따라서, 게이트 라인 사이에 휘도가 급격히 감소하거나 증가하지 않으므로, 급격한 휘도 변화로 인해 발생할 수 있는 휘선 문제를 감소시킬 수 있다. 즉, 화질이 향상되는 장점이 있다.

[0052] 나아가, 각 그룹에 포함되는 게이트 라인의 수를 증가시키더라도, 각 그룹이 접하는 부분의 게이트 라인이 서로 유사한 휘도를 가질 수 있다. 그러므로, 제2 게이트 신호를 서로 다른 시간에 여러 번 나누어 인가하지 않아도 되므로 게이트 드라이버에 요구되는 구동 주파수를 낮출 수 있는 장점도 있다.

[0053] 도 7을 참조하여, 상술한 게이트 라인의 동작 방식이 적용되어 표시 패널(300)에 영상이 표시되는 형태를 살펴본다.

[0054] 정사각형은 각 단계의 표시 패널(300)을 나타내고, A, B, 및 C는 다수의 게이트 라인을 각각 포함하는 복수의 그룹을 나타낸다. 앞서 설명한 바와 같이, 다수의 게이트 라인은 복수의 그룹으로 구분될 수 있고, 각 게이트 라인에 커플링된 복수의 화소는 데이터 전압을 인가받아 표시 패널에 영상을 표시하므로, 다수의 게이트 라인을 구분하는 A, B, C 파트는 각각 표시 패널의 A, B, C 파트로 대응될 수 있다. 또한, 도면에 도시된 화살표는 제1 게이트 신호가 차례로 인가되는 방향, 또는 표시 패널에 영상이 표시되는 순서를 나타낸다. 예를 들어, 제1 프레임의 제1 단계(Frame1-1)에서 A 파트의 다수의 게이트 라인은 위에서 아래 방향으로 순차로 제1 게이트 신호를 인가받을 수 있다. 이는, 표시 패널(300)의 A 파트는 위에서 아래 방향으로 영상이 표시되는 것을 의미할 수 있다. 또한, 빗금 친 영역은 각 화소에 임펄스비 데이터 신호가 인가된 영역으로, 예를 들어 블랙 데이터가 인가되어 영상이 표시되지 않을 수 있다.

- [0055] 각 단계별로 살펴보면, 먼저, 제1 프레임의 제1 단계(Frame1-1)에서, A 파트는 a 방향의 순서로 영상이 표시되고, B 파트는 b 방향의 순서로 영상이 표시되며, C 파트는 임펄시브 데이터가 표시된다. 이 때, A 파트의 복수의 게이트 라인($G1 \sim G_n$)은 a 방향으로 제1 게이트 신호를 인가받고, B 파트의 복수의 게이트 라인($G_{n+1} \sim G_{2n}$)은 b 방향으로 제1 게이트 신호를 인가받으며, C 파트의 복수의 게이트 라인($G_{2n+1} \sim G_{3n}$)은 제2 게이트 신호를 인가받을 수 있다.
- [0056] 이어서, 제1 프레임의 제2 단계(Frame1-2)에서, A 파트는 영상이 표시되지 않고, B 파트는 b 방향의 순서로 영상이 표시되며, C 파트는 a 방향의 순서로 영상이 표시된다. 마찬가지로, 제1 프레임의 제3 단계(Frame1-3)에서, A 파트는 a 방향의 순서로 영상이 표시되며, B 파트는 임펄시브 데이터가 표시되며, C 파트는 a 방향의 순서로 영상이 표시된다. 이어서, 제2 프레임의 제1 단계(Frame2-1)는 제1 프레임의 제1 단계를 반복한다. 여기서, 임펄시브 데이터가 표시되는 것은 블랙 영상이 표시되는 것을 포함할 수 있다.
- [0057] 요컨대, 다수의 게이트 라인이 A 내지 C 파트로 구분되고, A 및 C 파트는 제1 그룹, B 파트는 제2 그룹으로 정의되어 A 및 C 파트의 게이트 라인은 a 방향으로 순차로 게이트 신호를 인가받고, B 파트의 게이트 라인은 b 방향으로 순차로 인가받는다. 여기서 a 방향과, b 방향은 서로 다른 방향을 의미할 뿐이며, 도면에 도시된 바와 같이 a 방향은 위에서 아래방향, b 방향은 아래에서 위 방향에 한정되지 않는다. 즉, 제1 및 제2 그룹의 게이트 라인에 서로 다른 순서로 제1 게이트 신호가 인가되는 것을 의미한다. 이 때, 제1 게이트 신호는 연속하여 다수의 게이트 라인에 인가되며, 제1 그룹인 A 파트의 게이트 라인에 순차로 제공된 후, 이어서 제2 그룹인 B 파트의 게이트 라인에 역순으로 제공된다. 마찬가지로, B 파트의 게이트 라인에 제1 게이트 신호를 연속적으로 제공한 후, 제1 그룹인 C 파트의 게이트 라인에 다시 순차로 제공된다.
- [0058] 도 8을 참조하면, 신호 제어부(600)는 원시 영상 신호(R, G, B)를 입력받고, 제1 게이트 신호의 전달 순서에 따라 원시 영상 신호의 배열 순서(DAT')를 바꾸어 정상 데이터 신호를 생성한다. 여기서, 도면의 윗 줄은 원시 영상 신호의 데이터 배열 순서(DAT')를 나타내고, 아래 줄은 원시 영상 신호의 데이터 배열 순서를 바꾼 표시 영상 신호(DAT)의 데이터 배열 순서를 나타낸다. 각 육각형은 각 게이트 라인에 커플링된 다수의 화소들에 인가될 데이터 신호를 의미할 수 있다. 또한, 앞서 설명한 바와 같이, 다수의 게이트 라인이 순차적으로 배치된 제1 내지 제3n 게이트 라인을 포함하고, 제1 내지 제n 게이트 라인을 A 파트, 제n+1 내지 제2n 게이트 라인을 B 파트, 제2n+1 내지 제3n 게이트 라인을 C 파트로 구분하되, A 파트와 C 파트를 제1 그룹으로, B 파트를 제2 그룹으로 정의할 수 있다.
- [0059] 본 발명의 실시예들에 따르면, 정상 데이터 신호는 제1 게이트 신호에 응답하여 각 화소에 인가되므로, 신호 제어부(600)는 제1 게이트 신호의 전달 순서에 따라 원시 영상 신호의 데이터 배열 순서를 바꾸어 정상 데이터 신호를 생성할 수 있다.
- [0060] 원시 영상 신호는 순차적으로 배치된 다수의 게이트 라인, 즉 제1 내지 제3n 게이트 라인의 순서에 각각 대응하여 배열된다. 즉, 원시 영상 신호는 A 내지 C 파트에 상관없이 순차로 배치된 제1 내지 제3n 게이트 라인에 순차로 대응된다. 도면에 도시된 바와 같이, A 파트의 데이터 신호는 제1 내지 제n 게이트 라인에 대응되는 데이터 신호가 순차로 배열되고, B 파트의 데이터 신호는 제n+1 게이트 라인 내지 제2n 게이트 라인에 대응되는 데이터 신호가 순차로 배열되고, C 파트의 데이터 신호 역시 제2n+1 내지 제3n 게이트 라인에 대응되는 데이터 신호가 순차로 배열된다.
- [0061] 이어서, 신호 제어부(600)는 제1 내지 제3n 게이트 라인의 순서로 배열된 데이터 신호를 제1 게이트 신호의 전달 순서에 대응되도록 원시 영상 신호의 데이터 배열 순서를 바꾼다. 즉, 표시 영상 신호(DAT)의 정상 데이터 신호는 제1 게이트 신호의 전달 순서에 대응된다. 더욱 구체적으로, 도면에 도시된 바와 같이, 신호 제어부(600)는 A 및 C 파트에 대응되는 데이터 신호의 배열 순서는 유지하고, B 파트에 대응되는 데이터 신호의 배열 순서를 거꾸로 바꾼다. 순차로 배열된 제n+1 게이트 라인 내지 제2n 게이트 라인이 제2 그룹으로 정의되어 제1 게이트 신호를 제2n 게이트 라인 내지 제n+1 게이트 라인 순으로 인가 받으므로, 제1 게이트 신호를 인가 받는 순서에 대응되도록 데이터 신호의 배열 순서도 제2n 게이트 라인에 대응하는 데이터 신호 내지 제n+1 게이트 라인에 대응하는 데이터 신호 순으로 원시 영상 신호의 배열 순서를 바꾼다.
- [0062] 도면에서는 다수의 게이트 라인을 3 개의 그룹(A, B, C 파트)으로 구분하고, A 및 C 파트를 제1 그룹으로 B 파트를 제2 그룹으로 정의한 경우를 개시하고 있으나, 이는 하나의 예시에 불과할 뿐이다. 즉, 다수의 게이트 라인을 더 많은 수의 그룹으로 구분할 수 있고, 서로 인접하도록 정의한다면 A 파트를 제2 그룹으로 정의할 수도 있을 것이다.

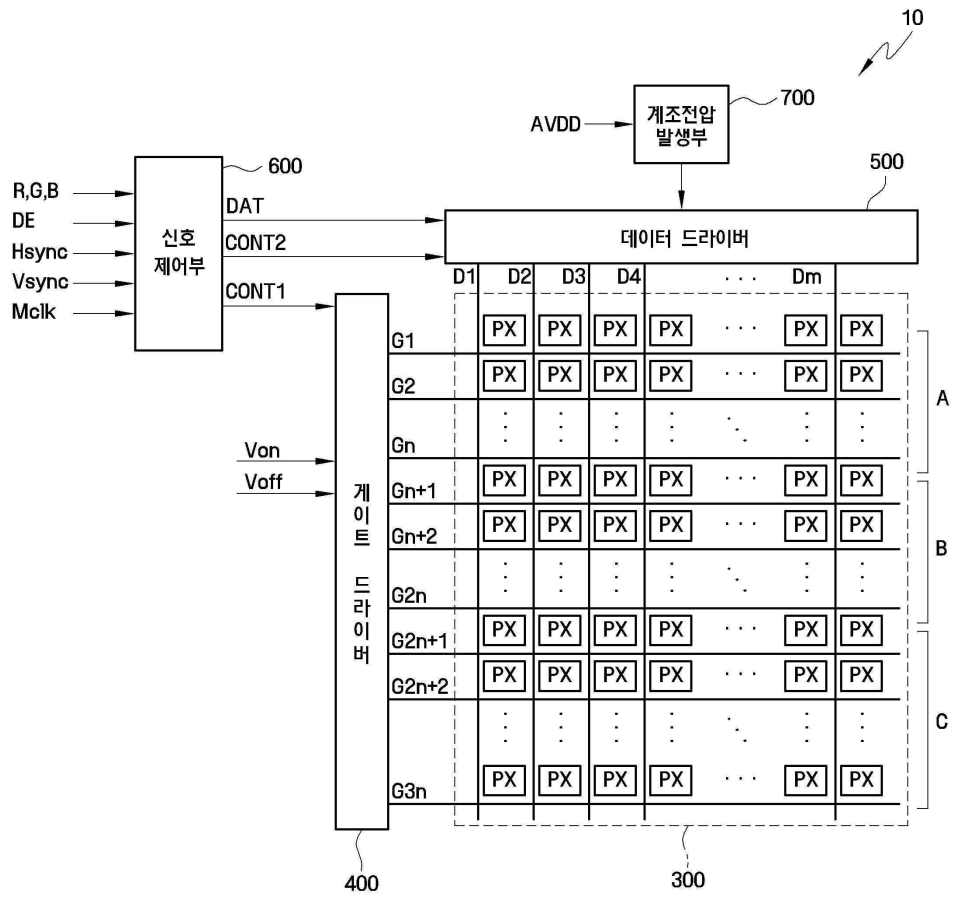
[0063] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

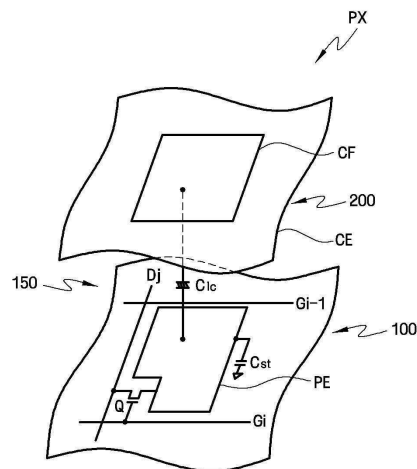
- [0064] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치 및 그 구동 방법을 설명하기 위한 블록도이다.
- [0065] 도 2는 도 1의 표시 패널이 포함하는 한 화소의 등가 회로도이다.
- [0066] 도 3은 도 1의 신호 제어부를 설명하기 위한 블록도이다.
- [0067] 도 4는 본 발명의 실시예들의 다수의 게이트 라인에 제1 및 제2 게이트 신호가 인가되는 동작을 설명하기 위한 신호도이다.
- [0068] 도 5는 도 4의 각 게이트 라인에 인가되는 정상 데이터 출력 시간 및 임펄시브 데이터 출력 시간을 나타내는 개념도이다.
- [0069] 도 6은 본 발명의 실시예들의 다수의 게이트 라인의 휘도 변화를 설명하기 위한 그래프이다.
- [0070] 도 7은 본 발명의 실시예들의 표시 패널에 영상이 표시되는 형태를 나타내기 위한 도면이다.
- [0071] 도 8은 도 1의 신호 제어부의 정상 데이터 신호의 생성 방식을 설명하기 위한 개념도이다.
- [0072] (도면의 주요부분에 대한 부호의 설명)
- | | |
|-----------------------|----------------|
| [0073] 10: 액정 표시 장치 | 100: 제1 표시판 |
| [0074] 150: 액정층 | 200: 제2 표시판 |
| [0075] 300: 표시 패널 | 400: 게이트 드라이버 |
| [0076] 500: 데이터 드라이버 | 600: 신호 제어부 |
| [0077] 610: 영상 신호 처리부 | 620: 제어 신호 생성부 |
| [0078] 700: 계조 전압 발생부 | |

도면

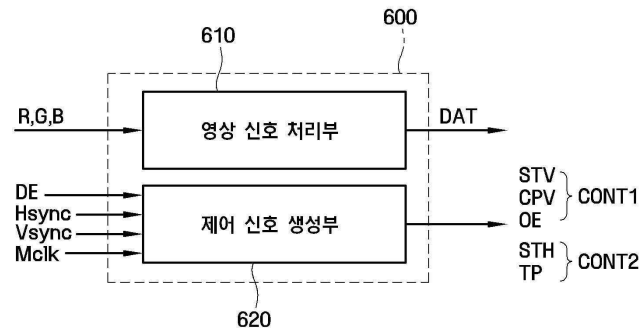
도면1



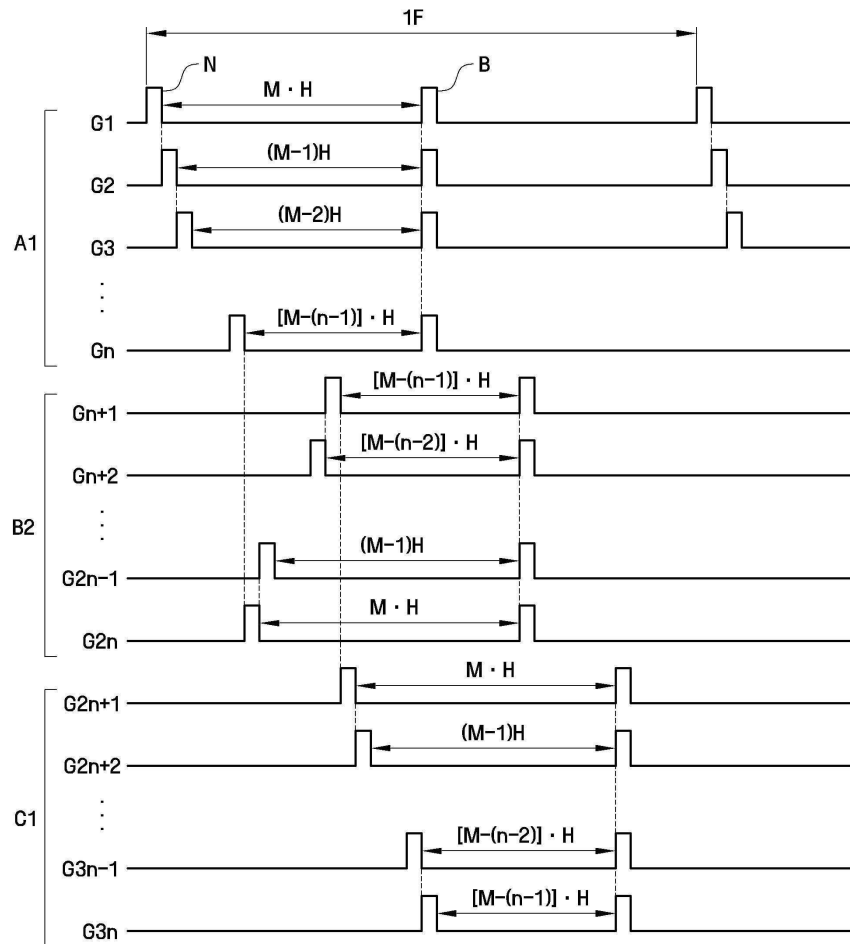
도면2



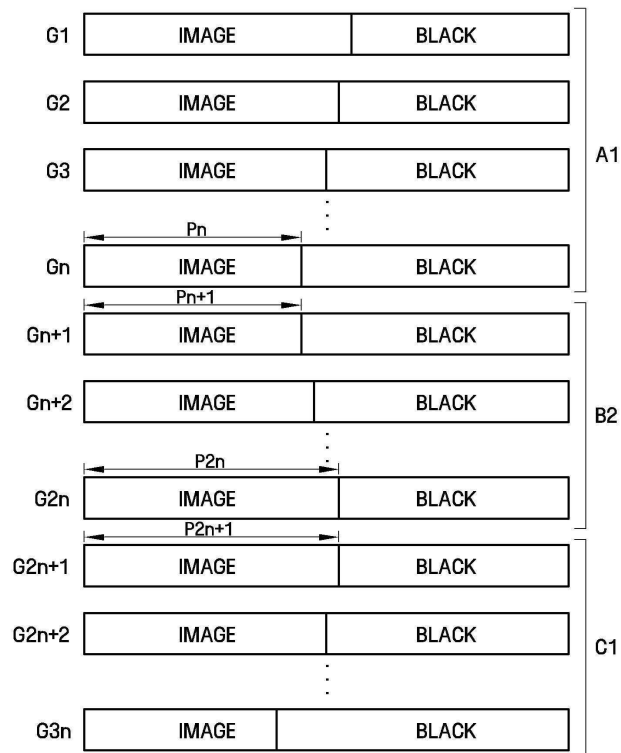
도면3



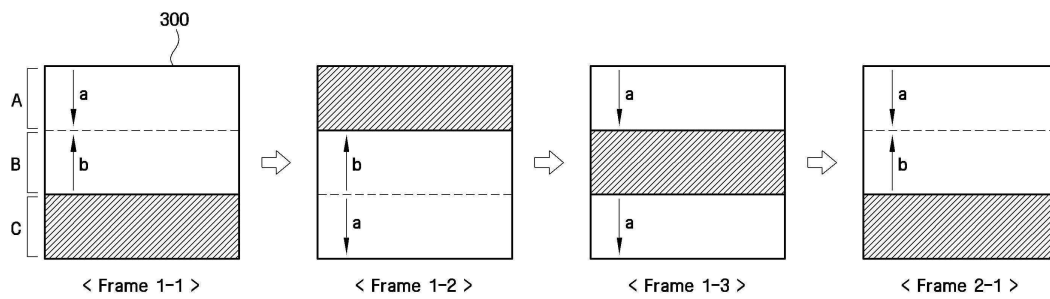
도면4



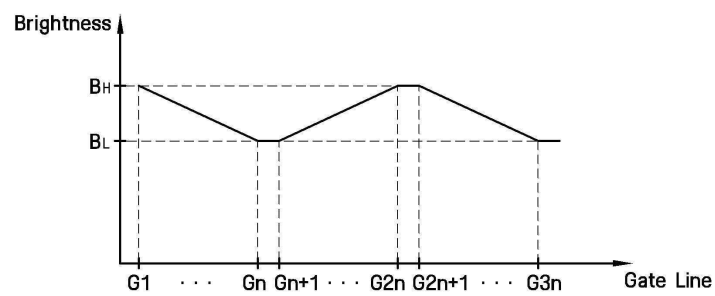
도면5



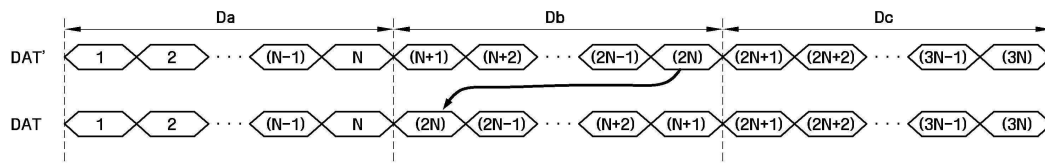
도면6



도면7



도면8



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020100056228A	公开(公告)日	2010-05-27
申请号	KR1020080115297	申请日	2008-11-19
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	GOO NAM HEE 구남희 YOU BONG HYUN 유봉현 PARK HEE BUM 박희범 CHOI HEE JIN 최희진		
发明人	구남희 유봉현 박희범 최희진		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G2320/0252 G09G2320/0233 G09G2310/02 G09G2310/062		
外部链接	Espacenet		

摘要(译)

提供一种液晶显示装置及其驱动方法。本发明的液晶显示装置包括多条栅极线，与每条栅极线交叉的多条数据线，包括与栅极线和数据线耦合的多个像素的显示面板以显示图像，栅极驱动器耦合到栅极线以提供第一和第二栅极信号，以及数据驱动器耦合到每条数据线以提供正常数据信号和脉冲数据信号，以及显示单元，用于通过响应于第二栅极信号接收脉冲数据信号并将多条栅极线分成至少一个彼此相邻布置的第一组和第二组来显示图像，第一组的多条栅极线的第一栅极信号的传输顺序和第二组的多条栅极线的传输顺序第一栅极信号的传输序列，包括不同。

