



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년01월28일
(11) 등록번호 10-1943000
(24) 등록일자 2019년01월22일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2012-0102447
(22) 출원일자 2012년09월14일
심사청구일자 2017년08월17일
(65) 공개번호 10-2014-0035756
(43) 공개일자 2014년03월24일
(56) 선행기술조사문헌
KR1020050082488 A*
KR1020060080773 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최문정
서울특별시 중랑구 봉우재로70길 58-6 (망우동)
(74) 대리인
특허법인(유한) 대아

전체 청구항 수 : 총 10 항

심사관 : 김민수

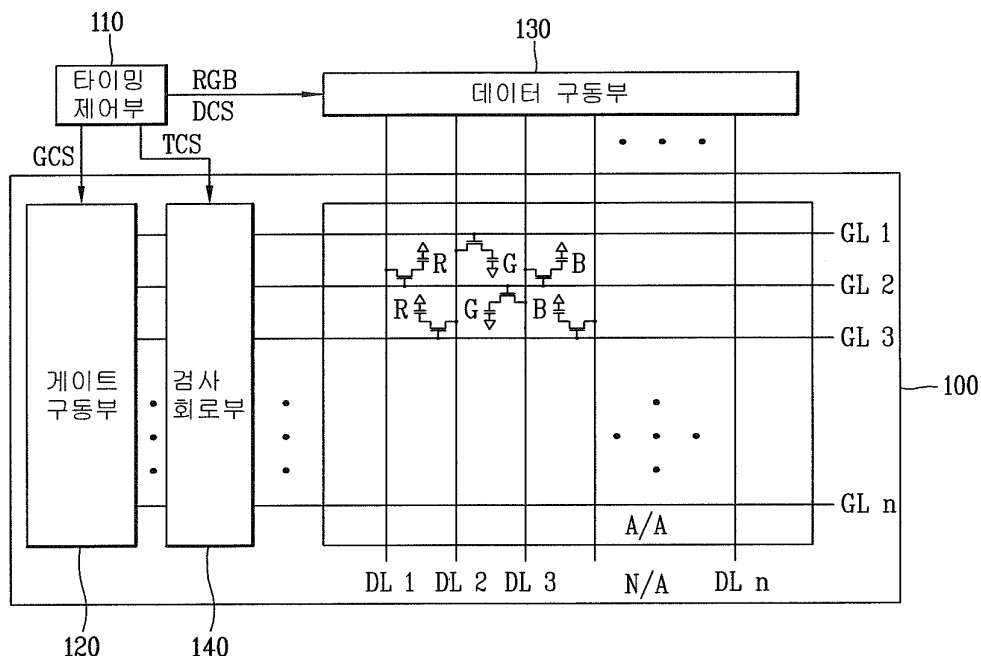
(54) 발명의 명칭 검사회로를 포함하는 액정표시장치 및 이의 검사방법

(57) 요약

본 발명은 액정표시장치를 개시한다. 보다 상세하게는, 본 발명은 컬럼인버전(Column Inversion type) 또는 Z-인버전(Z-inversion type) 구조의 액정표시장치와 같이 하나의 데이터라인을 이웃한 두 개의 화소가 공유하는 구조의 검사회로를 포함하는 액정표시장치에 관한 것이다.

(뒷면에 계속)

대표도 - 도2



본 발명의 실시예에 따른 액정표시장치는, 복수의 게이트배선 및 데이터배선이 교차 배치되고, 교차지점에 복수의 화소가 정의된 액정패널과, 그의 일측에 실장되고 상기 게이트배선에 게이트 구동신호를 출력하는 게이트 구동부와, 데이터배선에 데이터신호를 출력하는 데이터 구동부와, 게이트배선 및 게이트 구동부 사이에 형성되고, 검사모드시 검사제어신호에 대응하여 기수 또는 우수번째 게이트배선 단위로 1/2 프레임씩 교번하여 게이트 구동신호를 출력하는 검사회로부를 포함한다.

전술한 실시예에 따르면, 게이트 구동부와 화소영역 사이에 게이트 구동신호를 기수 및 우수로 분할하여 출력하는 검사회로를 통해 검사하고자 하는 색에 해당하는 화소만을 구동함으로써 개선된 컬럼 인버전 구조에 액정표시장치에서 화소의 검사공정을 정상적으로 진행 할 수 있는 효과가 있다.

명세서

청구범위

청구항 1

복수의 게이트배선 및 데이터배선이 교차 배치되고, 교차지점에 복수의 화소가 정의된 액정패널;
 상기 액정패널의 일측에 실장되고 상기 게이트배선에 게이트 구동신호를 출력하는 게이트 구동부;
 상기 데이터배선에 데이터신호를 출력하는 데이터 구동부; 및
 상기 게이트배선 및 게이트 구동부 사이에 형성되고, 검사모드시 검사제어신호에 대응하여 기수 또는 우수번째 게이트배선 단위로 1/2 프레임씩 교번하여 게이트 구동신호를 출력하는 검사회로부를 포함하고,
 상기 데이터 구동부는 상기 게이트 구동신호가 상기 기수번째 게이트배선에 출력되는 동안 상기 기수번째 게이트배선과 연결된 화소 중 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하고,
 상기 게이트 구동신호가 상기 우수번째 게이트배선에 출력되는 동안 상기 우수번째 게이트배선에 연결된 화소 중 상기 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 액정표시장치.

청구항 2

제 1 항에 있어서,
 상기 검사제어신호는, 기수 검사신호 및 우수 검사신호로 구성되며,
 상기 기수 및 우수 검사신호는 서로 위상이 반대인 신호인 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,
 상기 기수 및 우수 검사신호는,
 게이트 하이신호(VGH) 또는 게이트 로우신호(VGL)와 동일한 레벨의 전압신호인 것을 특징으로 하는 액정표시장치.

청구항 4

제 2 항에 있어서,
 상기 기수 및 우수 검사신호는,
 전원전압(VDD) 또는 접지전압(VSS)와 동일한 레벨의 전압신호인 것을 특징으로 하는 액정표시장치.

청구항 5

제 2 항에 있어서,
 상기 검사회로부는,
 상기 기수 및 우수 검사신호가 각각 인가되는 제1 및 제2 배선;
 상기 기수번째 게이트배선과 연결되는 제1 검사부; 및
 상기 우수번째 게이트배선과 연결되는 제2 검사부를 포함하고,
 상기 제1 검사부는,
 상기 게이트구동부의 기수번째 스테이지의 출력단 및 상기 기수번째 게이트배선과 연결되는 제1 노드;
 게이트 및 소스가 상기 제1 배선과 연결되는 제1-1 트랜지스터;
 애노드가 상기 제1-1 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제1 노드와 연결되는 제1-1 다이오드;

게이트가 상기 제2 배선과 연결되고, 소스가 상기 제1 배선과 연결되는 제1-2 트랜지스터; 및

애노드가 상기 제1-2 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제1 노드와 연결되는 제1-2 다이오드로 이루어지고,

상기 제2 검사부는,

상기 게이트구동부의 우수번째 스테이지의 출력단 및 상기 우수번째 게이트배선과 연결되는 제2 노드;

게이트 및 소스가 상기 제2 배선과 연결되는 제2-1 트랜지스터;

애노드가 상기 제2-1 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제2 노드와 연결되는 제2-1 다이오드;

게이트가 상기 제1 배선과 연결되고, 소스가 상기 제2 배선과 연결되는 제2-2 트랜지스터; 및

애노드가 상기 제2-2 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제2 노드와 연결되는 제2-2 다이오드로 이루어지는 것

을 특징으로 하는 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 복수의 화소는, 동일 수직선상에서 이웃한 화소들이 서로 다른 데이터배선에 연결되는 것을 특징으로 하는 액정표시장치.

청구항 7

액정패널의 게이트배선 및 게이트 구동부 사이에 형성되고, 검사모드시 검사제어신호에 대응하여 기수 또는 우수번째 게이트배선 단위로 교번하여 게이트 구동신호를 출력하는 검사회로부가 상기 액정패널상에 실장된 액정표시장치의 검사방법으로서,

1/2 프레임동안 상기 기수번째 게이트 배선을 구동하는 단계;

상기 기수번째 게이트 배선과 연결된 화소 중, 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계;

1/2 프레임동안 상기 우수번째 게이트 배선을 구동하는 단계; 및

상기 우수번째 게이트 배선과 연결된 화소 중, 상기 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계

를 포함하는 액정표시장치의 검사방법.

청구항 8

제 7 항에 있어서,

상기 검사제어신호는, 기수 검사신호 및 우수 검사신호로 구성되며,

상기 기수 및 우수 검사신호는 서로 위상이 반대인 신호인 것을 특징으로 하는 액정표시장치의 검사방법.

청구항 9

제 8 항에 있어서,

상기 기수 및 우수 검사신호는,

게이트 하이신호(VGH) 또는 게이트 로우신호(VGL)와 동일한 레벨의 전압신호인 것을 특징으로 하는 액정표시장치의 검사방법.

청구항 10

제 8 항에 있어서,

상기 기수 및 우수 검사신호는,

전원전압(VDD) 또는 접지전압(VSS)와 동일한 레벨의 전압신호인 것을 특징으로 하는 액정표시장치의 검사방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 컬럼 인버전(Column Inversion type) 또는 Z-인버전(Z-inversion type) 구조의 액정표시장치와 같이 하나의 데이터라인을 이웃한 두 개의 화소가 공유하는 구조의 검사회로를 포함하는 액정표시장치 및 이의 검사방법에 관한 것이다.

배경 기술

[0002] 최근, 휴대폰(Mobile Phone), 노트북컴퓨터와 같은 각종 포터블기기(portable device) 및 HDTV 등의 고해상도, 고품질의 영상을 구현하는 정보전자장치가 발전함에 따라, 이에 채용되는 평판표시장치(Flat Panel Display Device)에 대한 수요가 점차 증대되고 있다. 이러한 평판표시장치로는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), FED(Field Emission Display) 및 OLED(Organic Light Emitting Diodes) 등이 활발히 연구되었지만, 양산화 기술, 구동수단의 용이성, 고화질의 구현, 대면적 화면의 실현이라는 이유로 인해 현재에는 액정표시장치(LCD)가 각광을 받고 있다.

[0003] 특히, 스위칭 소자로서 박막 트랜지스터(Thin Film Transistor, TFT)가 이용되는 액티브 매트릭스 방식의 액정표시장치는 동적인 영상을 표시하기에 적합하다.

[0004] 이러한 구성을 통해 영상을 표시하는 액정표시장치는 일반적으로 액정의 열화 방지 및 화질 향상을 위해 컬럼 인버전(column inversion), 라인 인버전(line inversion) 및 도트 인버전(dot inversion) 구조를 적용하게 된다. 이중, 도트 인버전 구동은 컬럼 인버전 또는 라인 인버전 구조보다 화상품질이 좋다는 장점이 있는 반면, 매 수평구간마다 각 데이터라인으로 인가되는 데이터신호가 반전되어야 하기 때문에 전력소비가 크고, 화소의 충전특성이 저하되는 단점이 있다. 이와는 반대로 컬럼 인버전 구조는 매 수평구간마다 동일한 극성의 데이터신호가 인가되어 화소 충전특성이 좋다는 장점이 있으나, 동일한 수직선상의 화소들이 모두 동일 극성을 가지므로 수직 크로스토크 불량이 발생될 수 있다는 단점이 있다.

[0005] 최근, 전술한 컬럼 인버전 구조 및 도트 인버전 구조에서 단점을 제거하고, 장점만을 살린 개선된 컬럼 인버전 구조가 제안되었다.

[0006] 도 1a 및 도 1b는 종래의 개선된 컬럼 인버전 구조 액정표시장치의 일부를 나타낸 도면이다.

[0007] 도시된 바와 같이, 종래의 개선된 컬럼 인버전 구조 액정표시장치는 복수의 게이트배선(GL1 내지 GL6) 및 데이터배선(DL1 내지 DL7)이 교차하고, 그 교차지점에 복수의 화소(P11 내지 P22)를 정의한다. 또한, 동일 수평선상에 배치된 화소(P11, P21)는 동일 게이트배선(GL1)에 접속되고, 동일 수직선상에 배치된 화소(P11, P12)들은 서로 다른 데이터배선(DL1, DL2)에 접속된다.

[0008] 이러한 컬럼 인버전 구조 액정표시장치는 정상구동시 이웃한 데이터라인간에 정극성(+) 및 음극성(-)이 교번하는 형태로 데이터신호를 인가하고, 각 프레임마다 데이터신호의 극성을 반전시켜 통상의 컬럼 인버전 방식과 동일한 구동방법으로 동작하는데, 각 화소는 엇갈려 배치된 상하 화소(P11, P22)가 하나의 데이터배선(DL1)에 접속되어 있으므로 도트 인버전 방식으로 구동하는 것과 같은 효과를 얻게 된다.

[0009] 따라서, 개선된 컬럼 인버전 구조 액정표시장치는 각 화소의 충전시간을 충분히 확보하면서도 도트 인버전과 같은 화상품질을 구현할 수 있다.

[0010] 그러나, 전술한 컬럼 인버전 구조 액정표시장치는 각 화소의 동작이상 여부의 검사공정을 진행하는 데 있어 어려움이 있다. 일 예로서, 도 1a에 도시된 바와 같이, R 화소의 정상구동을 검사하기 위해서는, 먼저 모든 게이트배선(GL1 내지 GL6)으로 게이트 하이신호(VGH)를 인가한다. 이는 게이트배선(GL1 ~ GL6)에 신호를 공급하는 게이트 구동부(미도시)는 화소들과 동일 제조공정을 통해 액정패널상에 함께 실장되는 GIP(Gate In Panel)구조이며, 이러한 게이트 구동부는 복수의 쉬프트레지스터가 순차적으로 동작하는 구조로서 각 게이트배선(GL1 내지 GL6)을 통해 순차적으로 게이트 하이신호(VGH)를 인가하거나, 아니면 모든 게이트배선(GL1 내지 GL6)에 동시에 게이트 하이신호(VGH)를 인가하는 방식으로만 구동되기 때문이다.

[0011] 따라서, 모든 게이트배선(GL1 내지 GL6)에 동시에 게이트 하이신호(VGH)을 인가하면 모든 화소의 트랜지스터(T)는 턴-온 하게 되고, 데이터 배선(DL1 ~ DL7)중, R 화소와 접속된 데이터 배선(DL1, DL4, DL7)에 풀-계조(gray)해당하는 데이터신호를 인가하게 된다. 여기서, 데이터 구동부는 통상적으로 액정패널내에 실장되는 것이 아닌, 별도의 IC로 구현되어 부착되는 구조이며 각 데이터 배선(DL1 ~ DL7)마다 별도로 신호를 인가할 수 있다. 따라서, 특정 화소를 검사하기 위해 특성화소와 접속된 데이터배선에만 데이터신호를 인가하게 된다. 그러나, R 화소와 접속된 데이터 배선(DL1, DL4, DL7)에만 데이터신호를 인가한다 하더라도, 해당 데이터 배선(DL1, DL4, DL7)에 R 화소 뿐만 아니라 B 화소도 접속되어 있으므로 동시에 동작하여 혼색됨에 따라 하나의 색상만에 대한 패턴구현이 불가능하게 된다.

[0012] 또한, 다른 R 화소 또는 G 화소를 검사하기 위해, R 화소 또는 G 화소와 접속된 데이터 배선(DL2, DL5)에 풀-계조 데이터신호를 인가하면, 다른 R 화소 뿐만 아니라 G 화소 또한 동작하여 색상이 혼색됨에 따라 정확한 검사가 불가능하다는 문제점이 있다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 기술한 문제점을 해결하기 위해 안출된 것으로, 본 발명은 개선된 컬럼 인버전 구조의 액정표시장치에서 기존의 GIP 게이트 구동부의 구조 변경없이 적용가능하며, 각 화소의 검사공정을 정상적으로 진행할 수 있도록 한 검사회로를 포함하는 액정표시장치를 제공하는 데 목적이 있다.

[0014] 또한, 본 발명은 검사회로에 화소 방전기능을 포함시켜 기존 화소방전을 위한 별도의 방전회로를 생략할 수 있는 액정표시장치를 제공하는 데 다른 목적이 있다.

과제의 해결 수단

[0015] 기술한 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 액정표시장치는, 복수의 게이트배선 및 데이터배선이 교차 배치되고, 교차지점에 복수의 화소가 정의된 액정패널; 상기 액정패널의 일측에 실장되고 상기 게이트배선에 게이트 구동신호를 출력하는 게이트 구동부; 상기 데이터배선에 데이터신호를 출력하는 데이터 구동부; 및 상기 게이트배선 및 게이트 구동부 사이에 형성되고, 검사모드시 검사제어신호에 대응하여 기수 또는 우수번째 게이트배선 단위로 1/2 프레임씩 교번하여 게이트 구동신호를 출력하는 검사회로부

[0016] 를 포함한다.

[0017] 상기 검사제어신호는, 기수 검사신호 및 우수 검사신호로 구성되며, 상기 기수 및 우수 검사신호는 서로 위상이 반대인 신호인 것을 특징으로 한다.

[0018] 상기 기수 및 우수 검사신호는, 게이트 하이신호(VGH) 또는 게이트 로우신호(VGL)와 동일한 레벨의 전압신호인 것을 특징으로 한다.

[0019] 상기 기수 및 우수 검사신호는, 전원전압(VDD) 또는 접지전압(VSS)와 동일한 레벨의 전압신호인 것을 특징으로 한다.

[0020] 상기 검사회로부는, 상기 기수 및 우수 검사신호가 각각 인가되는 제1 및 제2 배선; 상기 기수번째 게이트배선과 연결되는 제1 검사부; 및 상기 우수번째 게이트배선과 연결되는 제2 검사부를 포함하고, 상기 제1 검사부는, 상기 게이트구동부의 기수번째 스테이지의 출력단 및 상기 기수번째 게이트배선과 연결되는 제1 노드; 게이트 및 소스가 상기 제1 배선과 연결되는 제1-1 트랜지스터; 애노드가 상기 제1-1 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제1 노드와 연결되는 제1-1 다이오드; 게이트가 상기 제2 배선과 연결되고, 소스가 상기 제1 배선과 연결되는 제1-2 트랜지스터; 및 애노드가 상기 제1-2 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제1 노드와 연결되는 제1-2 다이오드로 이루어지고, 상기 제2 검사부는, 상기 게이트구동부의 우수번째 스테이지의 출력단 및 상기 우수번째 게이트배선과 연결되는 제2 노드; 게이트 및 소스가 상기 제2 배선과 연결되는 제2-1 트랜지스터; 애노드가 상기 제2-1 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제2 노드와 연결되는 제2-1 다이오드; 게이트가 상기 제1 배선과 연결되고, 소스가 상기 제2 배선과 연결되는 제2-2 트랜지스터; 및 애노드가 상기 제2-2 트랜지스터의 드레인에 연결되고, 캐소드가 상기 제2 노드와 연결되는 제2-2 다이오드로 이루어지는 것을 특징으로 한다.

[0021] 상기 복수의 화소는, 동일 수직선상에서 이웃한 화소들이 서로 다른 데이터배선에 연결되는 것을 특징으로

한다.

[0022] 전술한 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 액정표시장치의 검사방법은, 액정패널의 게이트배선 및 게이트 구동부 사이에 형성되고, 검사모드시 검사제어신호에 대응하여 기수 또는 우수번째 게이트배선 단위로 교번하여 게이트 구동신호를 출력하는 검사회로부가 상기 액정패널상에 실장된 액정표시장치의 검사방법으로서, 1/2 프레임동안 상기 기수번째 게이트 배선을 구동하는 단계; 상기 기수번째 게이트 배선과 연결된 화소 중, 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계; 1/2 프레임동안 상기 우수번째 게이트 배선을 구동하는 단계; 및 상기 우수번째 게이트 배선과 연결된 화소 중, 상기 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계를 포함한다.

[0023] 상기 검사제어신호는, 기수 검사신호 및 우수 검사신호로 구성되며, 상기 기수 및 우수 검사신호는 서로 위상이 반대인 신호인 것을 특징으로 한다.

[0024] 상기 기수 및 우수 검사신호는, 게이트 하이신호(VGH) 또는 게이트 로우신호(VGL)와 동일한 레벨의 전압신호인 것을 특징으로 한다.

[0025] 상기 기수 및 우수 검사신호는, 전원전압(VDD) 또는 접지전압(VSS)와 동일한 레벨의 전압신호인 것을 특징으로 한다.

발명의 효과

[0026] 본 발명의 바람직한 실시예에 따르면, 본 발명의 액정표시장치의 검사회로 및 이의 구동방법은 게이트 구동부와 화소영역 사이에 게이트 구동신호를 기수 및 우수로 분할하여 출력하는 검사회로를 구비하여 검사하고자 하는 색 화소만을 구동함으로써 개선된 컬럼 인버전 구조에 액정표시장치에서 화소의 검사공정을 정상적으로 진행 할 수 있는 효과가 있다.

[0027] 또한, 본 발명의 검사회로는 제어신호에 따라 화소의 박막트랜지스터를 제어하여 화소내에 잔존하는 전하를 방전시키는 역할을 수행하여 기존의 액정표시장치에 별도로 실장되는 방전회로를 생략할 수 있다는 효과가 있다.

도면의 간단한 설명

[0028] 도 1a 및 도 1b는 종래의 개선된 컬럼 인버전 구조 액정표시장치의 일부를 나타낸 도면이다.

도 2는 본 발명의 실시예에 따른 액정표시장치의 전체 구조를 나타낸 도면이다.

도 3a 및 도 3b는 각각 본 발명의 검사회로를 포함하는 액정표시장치의 검사모드시 화소의 구동형태를 나타낸 도면이다.

도 4는 본 발명의 실시예에 따른 검사회로를 포함하는 액정표시장치의 일부를 나타낸 도면이다.

도 5는 도 4에 도시된 검사회로에서 이웃한 두 검사부를 구성하는 소자구조의 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 도면을 참조하여 본 발명의 바람직한 실시예에 따른 검사회로를 포함하는 액정표시장치를 설명한다.

[0030] 도 2는 본 발명의 실시예에 따른 액정표시장치의 전체 구조를 나타낸 도면이다.

[0031] 도시된 바와 같이, 본 발명의 실시예에 따른 액정표시장치는, 화상을 표시하는 액정패널(100)과, 외부시스템으로부터 인가된 영상신호 및 제어신호를 각 구동회로에 공급하는 타이밍 제어부(110)와, 액정패널(100)의 일측에 실장되어 화소를 구동하는 게이트 구동부(120)와, 각 화소에 데이터 신호를 인가하는 데이터 구동부(130)와, 게이트 구동부(120) 및 화소 사이에 구비되어 각 화소를 수평선 단위로 제어하는 검사 회로부(140)를 포함한다.

[0032] 액정패널(100)은 글라스를 이용한 기판 상에 다수의 게이트배선(GL1 ~ GLn)과 다수의 데이터배선(DL1 ~ DLn)이 매트릭스 형태로 교차되고, 교차지점에 다수의 화소를 정의한다. 이러한 액정패널(100)은 박막트랜지스터를 포함하는 화소들이 형성되는 표시영역(A/A)과, 표시영역(A/A)을 둘러싸는 비표시영역(N/A)으로 구비되며, 비표시영역(N/A)상에는 게이트 구동부(120) 및 검사 회로부(140)가 실장된다.

[0033] 표시영역(A/A)에는 R,G,B 삼원색에 각각 대응하는 복수의 화소가 매트릭스 형태로 형성되며, 각 화소는 적어도 하나의 박막트랜지스터(T)와 액정캐패시터가 구성되어 화상을 표시하게 된다.

- [0034] 전술한 박막트랜지스터(T)의 게이트전극은 게이트 라인(GL1 ~ GLn)에 연결되고, 소스전극은 데이터 라인(DL1 ~ DLn)에 연결되며, 그리고 드레인전극은 공통전극과 대향하는 화소전극과 연결되어 하나의 화소를 정의한다. 이러한 박막 트랜지스터(T)의 액티브층을 이루는 물질로는 비정질 실리콘이 널리 이용되나, 본 발명의 실시예와 같이 게이트 구동부(120)가 실장되는 구조의 액정표시장치의 경우에는 박막 트랜지스터(T)의 액티브층은 폴리 실리콘이 이용될 수 있다. 따라서, 후술하는 게이트 구동부(120) 및 검사회로부(140)은 폴리 실리콘 박막트랜지스터로 구성된다.
- [0035] 특히, 본 발명의 액정표시장치는 개선된 컬럼 인버전 구조로서 표시영역(A/A)의 동일 수평선상에 배치된 화소는 동일 게이트배선에 접속되고, 동일 수직선상에 배치된 화소들은 서로 다른 데이터배선에 접속된다.
- [0036] 타이밍 제어부(110)는 외부시스템으로부터 전송되는 디지털 형태의 영상신호(RGB)와, 도시하지는 않았지만 수평 동기신호(Hsync), 수직동기신호(Vsync), 데이터 인에이블 신호(DE)등의 타이밍 신호를 인가받아, 게이트 구동부(120), 데이터 구동부(130) 및 검사회로부(140)의 제어신호들을 생성한다.
- [0037] 특히, 게이트 구동부(120)에 제공하는 게이트 제어신호(GCS)로는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블(Gate Output Enable, GOE) 등이 있다.
- [0038] 전술한 게이트 스타트 펄스(GSP)는 첫번째 게이트배선(GL)에 게이트 구동신호를 출력하는 시기를 결정하는 신호로서 게이트 구동부(120)의 쉬프트 레지스터(미도시)에 인가된다. 게이트 쉬프트 클럭(GSC)은 각 쉬프트 레지스터에 공통으로 인가되는 클럭신호로서, 이에 동기하여 차기 쉬프트 레지스터가 활성화 된다. 또한, 게이트 출력 인에이블 신호(GOE)는 쉬프트 레지스터의 출력을 제어하는 신호이다.
- [0039] 또한, 타이밍 제어부(110)는 데이터 구동부(130)의 제어신호(DCS)를 생성하며, 데이터 제어신호(DCS)로는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 쉬프트 클럭(Source Shift Clock, SSC) 및 소스 출력 인에이블(Source Output Enable, SOE) 등이 있다.
- [0040] 소스 스타트 펄스(SSP)는 데이터 구동부(130)의 영상 데이터의 샘플링 시작 타이밍을 결정하는 신호이다. 소스 쉬프트 클럭(SSC)은 데이터 구동부(130)에서 데이터 샘플링 동작을 제어하는 클럭신호이다. 또한, 소스 출력 인에이블 신호(SOE)는 데이터 구동부(130)의 출력을 제어하는 신호이다.
- [0041] 그리고, 본 발명의 실시예에 따른 타이밍 제어부(110)는 통상의 인터페이스 방식을 통해 영상신호(RGB)를 입력받게 되며, 입력된 영상신호(RGB)를 데이터 구동부(130)가 처리가능한 형태로 정렬하여 출력하게 된다.
- [0042] 또한, 타이밍 제어부(110)는 검사 회로부(140)를 제어하는 검사제어신호(TCS)를 생성한다. 이러한 검사제어신호(TCS)는 기수번째 수평선에 대응하는 게이트배선{GL1, GL3, GL(2n-1)}의 출력을 제어하는 기수 제어신호(ODS) 및 우수번째 수평선에 대응하는 게이트배선{GL2, GL(2n)}의 출력을 제어하는 우수 제어신호(EDS)로 이루어진다.
- [0043] 전술한 기수 제어신호(ODS) 및 우수제어신호(EDS)는 통상의 게이트 하이신호(VGH) 또는 로우신호(VGL)과 동일한 전압레벨이거나, 전원전압(VDD) 또는 접지전압(VSS)와 동일한 전압레벨일 수 있으며, 정상모드시에는 둘 다 로우레벨 또는 접지전압레벨을 유지하고, 검사모드에서는 서로 다른 위상을 갖도록 설정된다. 또한, 방전모드에는 둘다 하이레벨 또는 전원전압레벨을 유지한다.
- [0044] 즉, 검사모드에서 기수 제어신호(ODS)이 하이레벨일 경우, 우수 제어신호(EDS)는 로우레벨로 출력되며, 기수 제어신호(ODS)이 로우레벨일 경우, 우수 제어신호(EDS)는 로우레벨로 출력된다.
- [0045] 한편, 게이트 구동부(120)는 정상모드에서 전술한 타이밍 제어부(110)로부터 입력되는 게이트 제어신호(GCS)에 응답하여 액정패널(100)에 형성된 게이트배선(GL1 ~ GLn)을 통해 하나의 수평기간(1H)동안 게이트 구동신호 순차적으로 출력한다. 이에 따라, 해당 게이트배선(GL)과 연결된 박막트랜지스터(T)는 턴-온(turn-on)하며, 동시에 데이터 구동부(130)는 공급되는 아날로그 파형의 데이터신호가 데이터배선(DL)을 통해 박막트랜지스터(T)에 접속된 화소들로 인가되도록 한다. 또한, 게이트 구동부(120)는 본 발명의 실시예에 따른 검사모드에서는 게이트 배선(GL1 내지 GLm)으로 신호를 출력하지 않고, 정지 상태를 유지한다.
- [0046] 데이터 구동부(130)는 정상모드에서 타이밍 제어부(110)로부터 입력되는 데이터 제어신호(DCS)에 대응하여 입력되는 정렬된 디지털형태의 영상신호(RGB)를 기준전압(Vref)에 따라 아날로그 형태의 데이터신호(VD)으로 변환한다. 전술한 데이터신호(VD)은 하나의 수평선씩 래치되고, 하나의 수평기간(1H)동안 모든 데이터 배선(DL)을 통해 동시에 액정패널(100)에 입력된다.
- [0047] 특히, 데이터 구동부(130)는 검사 모드에서 R,G,B 화소에 대한 데이터신호를 나누어 공급하되, 하나의 색의 화

소에 대한 데이터신호를 1/2 프레임씩 나누어 검사제어신호(TCS)와 동기하여 데이터배선(DL1 ~ DLn)으로 출력한다.

- [0048] 검사 회로부(140)는 게이트 구동부(120)의 출력단과 게이트배선(GL1 ~ GLm)사이에 형성되어 게이트 구동부(120)의 출력은 그대로 게이트배선(GL1 ~ GLm)으로 전달하되, 액정패널(100)의 검사 모드시 검사제어신호(TCS)에 대응하여 1/2 프레임 마다 기수번째 게이트 배선{GL1, GL3, GL(2n-1)} 및 우수번째 게이트 배선{GL2, GL4, GL(2n)}에 교번으로 게이트 하이신호를 인가한다. 이와 동기하여 데이터 구동부(130)는 각 화소에 대응하는 데이터신호를 1/2 프레임씩 해당 데이터 배선으로 전송하게 된다.
- [0049] 따라서, 1 프레임 중 선 프레임에 기수번째 게이트 배선과 접속된 화소의 박막트랜지스터만이 턴-온되고, 그 화소에 접속된 데이터배선에만 풀-계조의 데이터신호가 인가된다. 이때, 화소들은 동일 수직선상에서 교번으로 서로 다른 데이터배선에만 접속되어 있으므로, 각 기수번째 수평선에 해당하는 하나의 색의 화소만이 구동하게 된다. 또한, 1 프레임 중 후 프레임에 우수번째 게이트 배선과 접속된 화소의 박막트랜지스터만이 턴-온되고, 그 화소에 접속된 데이터배선에만 풀-계조의 데이터신호가 인가되어 각 우수번째 수평선에 해당하는 하나의 색의 화소만이 구동하게 된다. 따라서, 각 화소별로 정상 여부를 용이하게 검사할 수 있다.
- [0050] 이하, 도면을 참조하여 본 발명의 실시예에 따른 검사회로를 포함하는 액정표시장치의 검사모드에서의 구동방법을 설명한다.
- [0051] 도 3a 및 도 3b는 각각 본 발명의 검사회로를 포함하는 액정표시장치의 검사모드시 화소의 구동형태를 나타낸 도면이다.
- [0052] 도시된 바와 같이, 본 발명의 액정표시장치는, 개선된 컬럼 인버전 구조가 적용된 것으로 복수의 게이트배선(GL1 내지 GL6) 및 데이터배선(DL1 내지 DL7)이 교차하고, 그 교차지점에 복수의 화소(P11 내지 P22)를 정의한다. 또한, 동일 수평선상에 배치된 화소(P11, P21)는 동일 게이트배선(GL1)에 접속되고, 동일 수직선상에 배치된 화소(P11, P12)들은 서로 다른 데이터배선(DL1, DL2)에 접속된다.
- [0053] 이러한 구조에서, 도 3a를 참조하면 검사모드시 R 화소의 경우에는 1 프레임 중, 전 1/2 프레임동안 검사회로부에 기수제어신호(ODS)가 하이레벨인 검사제어신호(TCS)가 인가되고, 검사회로부는 기수번째 게이트배선(GL1, GL3, G5)에 게이트 하이신호를 인가하게 되며, 이에 따라 기수번째 게이트배선(GL1, GL3, G5)에 접속된 모든 화소들이 도통되게 된다.
- [0054] 또한, 이와 동기하여 데이터 구동부는 R 화소와 접속된 데이터배선 중, 제2 및 제5 데이터배선(DL2, DL5)에 풀-계조의 데이터신호를 인가하게 된다. 따라서, 기수번째 게이트배선(GL1, GL3, G5)과 제2 및 제5 데이터배선(DL2, DL5)에 접속된 R 화소들이 풀-계조로 구동하게 된다.
- [0055] 다음으로, 도 3b를 참조하면, 후 1/2 프레임동안 검사회로부에 우수제어신호(EDS)가 하이레벨인 검사제어신호(TCS)가 인가되고, 검사회로부는 우수번째 게이트배선(GL2, GL4, G6)에 게이트 하이신호를 인가하게 되며, 이에 따라 우수번째 게이트배선(GL2, GL4, G6)에 접속된 모든 화소들이 도통되게 된다.
- [0056] 또한, 이와 동기하여 데이터 구동부는 R 화소와 접속된 데이터배선 중, 제1, 제4 및 제7 데이터배선(DL1, DL4, DL7)에 풀-계조(full-gray)의 데이터신호를 인가하게 된다. 따라서, 우수번째 게이트배선(GL2, GL4, G6)과 제1, 제4 및 제7 데이터배선(DL1, DL4, DL7)에 접속된 R 화소들이 풀-계조로 구동하게 된다.
- [0057] 이에 따라, 1 프레임동안 순차적으로 모든 R 화소를 풀-계조로 구동시켜 R 화소들의 이상유무를 정상적으로 검사할 수 있게 된다.
- [0058] 즉, 본원발명의 액정표시장치 검사방법은 먼저, 1/2 프레임동안 기수번째 게이트 배선을 구동하고, 이와 동기하여 기수번째 게이트 배선과 연결된 화소 중, 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계와, 이후 1/2 프레임동안 우수번째 게이트 배선을 구동하고, 우수번째 게이트 배선과 연결된 화소 중, 상기 하나의 색에 대응하는 화소와 연결된 데이터배선에 풀-계조의 데이터신호를 인가하는 단계로 이루어진다.
- [0059] 또한, 도시하지는 않았지만, G 화소의 검사시에는 전 1/2 프레임에 기수번째 게이트배선(GL1, GL3, G5)과 제3 및 제6 데이터배선(DL3, DL6)에 접속된 G 화소들을 풀-계조로 구동시키고, 후 1/2 프레임에 우수번째 게이트배선(GL2, GL4, G6)과 제2 및 제5 데이터배선(DL2, DL5)에 접속된 G 화소들을 풀-계조로 구동시켜 이상유무를 검사하게 된다. 그리고, B 화소의 검사시에는 전 1/2 프레임에 기수번째 게이트배선(GL1, GL3, G5)과 제4 및 제7 데이터배선(DL4, DL7)에 접속된 B 화소들을 풀-계조로 구동시키고, 후 1/2 프레임에 우수번째 게이트배선(GL2,

GL4, G6)과 제3 및 제6 데이터배선(DL2, DL5)에 접속된 B 화소들을 풀-계조로 구동시켜 이상유무를 검사하게 된다.

- [0060] 이하, 도면을 참조하여 본 발명의 실시예에 따른 검사회로의 구조를 설명한다.
- [0061] 도 4는 본 발명의 실시예에 따른 검사회로를 포함하는 액정표시장치의 일부를 나타낸 도면이다.
- [0062] 도시된 바와 같이, 본 발명의 검사회로를 포함하는 액정표시장치는 액정패널상에 실장된 게이트 구동부(120)와, 게이트 구동부(120) 및 게이트배선(GL1 내지 GLn)사이에 구비되는 검사회로(140)를 포함한다.
- [0063] 도면을 참조하면, 게이트 구동부(120)는 소정의 클럭신호(CLK)를 인가받아 순차적으로 게이트 구동신호를 출력하는 복수의 스테이지(1 st ~ n st)로 구성되는데 각 스테이지 중, 제1 스테이지(1st)는 시작신호(Vst)에 따라 구동을 개시하며, 타 스테이지(2 st ~ n st)는 전단 스테이지(1 st ~ n-1 st)의 출력을 시작신호로 인가받아 구동하는 구조이다.
- [0064] 검사회로(140)는 각 스테이지의 출력단과 일대일로 연결되는 복수의 검사부(1 ct ~ n ct)로 구성되며, 각 검사부(1 ct ~ n ct)는 기수 검사신호(ODS) 및 우수 검사신호(EDS)에 대응하여 게이트 배선(GL1 ~ GLn)으로 게이트 구동신호를 출력한다.
- [0065] 이러한 구조에서, 액정표시장치의 정상모드시 기수 및 우수 검사신호(ODS, EDS)는 둘 다 로우레벨로 출력되어 각 검사부(1 ct ~ n ct)는 동작하지 않고, 검사모드시 기수 검사신호(ODS) 및 우수 검사신호(EDS)는 서로 교번하여 하이레벨 및 로우레벨로 출력되되, 1/2 프레임마다 위상이 서로 반전되어 출력된다.
- [0066] 일례로서, 검사모드에서 게이트구동부(120)는 동작하지 않고, 기수 검사신호(ODS)가 하이레벨일 때, 우수 검사신호(EDS)는 로우레벨로 출력되며, 이에 대응하여 기수번째 검사부들(2n-1 ct)은 기수번째 게이트 배선(GL1, GL2n-1)에 하이레벨의 게이트 구동신호를 출력하고, 다음 1/2 프레임에서 기수 검사신호(ODS)가 로우레벨, 우수 검사신호(EDS)는 하이레벨로 출력되어 우수번째 검사부들(2n ct)은 우수번째 게이트 배선(GL2, GL2n)에 게이트 하이신호를 출력하게 된다.
- [0067] 도 5는 도 4에 도시된 검사회로에서 이웃한 두 검사부를 구성하는 소자구조의 일 예를 나타내는 도면이다.
- [0068] 도시된 바와 같이, 본 발명의 액정표시장치용 검사회로는 게이트 구동부(140)의 기수번째 스테이지(2n-1 st) 및 게이트배선(GL 2n-1)사이에 연결되는 기수번째 검사부(2n-1 ct)와, 우수번째 스테이지(2n st) 및 게이트배선(GL 2n)사이에 연결되는 우수번째 검사부(2n ct)를 포함한다.
- [0069] 각 검사부는 우수 검사신호(ODS)가 인가되는 제1 배선(1L) 및 기수 검사신호(EDS)가 인가되는 제2 배선(2L)과 연결되어 있으며, 하나의 검사부는 적어도 두 개의 트랜지스터 및 다이오드를 포함하고 하나의 노드를 중심으로 대칭되도록 연결되어 있다.
- [0070] 상세하게는, 기수번째 검사부(2n-1 ct)는 게이트와 소스가 제1 배선(L1)에 연결되는 제1-1 트랜지스터(T1-1)와, 제1-1 트랜지스터(T1-1)의 드레인에 캐소드가 연결되고 애노드가 제1 노드(N1)에 연결되는 제1-1 다이오드(D1-1)와, 게이트가 제2 배선(L2)에 연결되고 소스가 제1 배선(L1)에 연결되는 제1-2 트랜지스터(T1-2)와, 제1-2 트랜지스터(T1-2)의 드레인에 캐소드가 연결되고 애노드가 제1 노드(N1)에 연결되는 제1-2 다이오드(D1-2)를 포함한다. 여기서, 제1 노드(N1)는 기수번째 스테이지(2n-1 st)의 출력단 및 기수번째 게이트 배선(GL 2n-1)과 연결된다.
- [0071] 또한, 우수번째 검사부(2n ct)는 전술한 기수번째 검사부(2n-1 ct)와 대칭되는 구조를 갖는다. 즉, 소스가 제2 배선(L2)에 연결되고, 드레인이 각각 제2-1 및 제2-2 다이오드(D2-1, D2-2)을 통해 제2 노드(N2)에 연결되는 제2-1 트랜지스터(T2-1) 및 제2-2 트랜지스터(T2-2)를 포함하고, 제2 노드(N2)는 우수번째 스테이지(2n st)의 출력단 및 기수번째 게이트 배선(GL 2n)과 연결된다.
- [0072] 전술한 구조에 따른 검사회로의 구동방법을 설명하면, 먼저 1/2 프레임동안 제1 배선(L1)에 하이레벨의 검사제어신호(ODS)가 인가되고, 이와 동시에 제2 배선(L2)에 로우레벨의 검사제어신호(EDS)가 인가되며, 이에 따라 제1-1 트랜지스터(T1-1)가 턴-온되어 제1 노드(N1)가 하이레벨로 충전되고 기수번째 게이트 배선(GL 2n-1)에 게이트 하이신호가 출력된다. 이때, 제1-2 및 제2-2 트랜지스터(T1-2, T2-2)는 턴-오프 상태가 되고, 제2-1 트랜지스터(T2-1)도 턴-온 되나, 소스에 인가된 전압이 로우레벨이 되어 제2 노드(N2)가 방전됨에 따라 우수번째 게이트 배선(GL 2n)에 게이트 로우신호가 출력되게 된다.
- [0073] 다음으로, 1/2 프레임동안 제1 배선(L1)에 로우레벨의 검사제어신호(ODS)가 인가되고, 이와 동시에 제2 배선

(L2)에 하이레벨의 검사제어신호(EDS)가 인가되어 제2-2 트랜지스터(T2-2)가 턴-온되며 제2 노드(N2)가 충전되어 우수번째 게이트 배선(GL 2n)에 게이트 하이신호가 출력된다. 또한, 제1-2 트랜지스터(T1-2)가 턴-온되어 제1 노드(N1)가 방전되고 기수번째 게이트 배선(GL 2n-1)에 로우레벨의 게이트 하이신호가 출력되게 된다.

[0074] 따라서, 1/2 프레임씩 게이트 배선(GL)들을 교번으로 구동하게 되며, 이에 동기하여 화소에 데이터신호를 인가함으로써 화소에 이상유무를 검사하게 된다.

[0075] 또한, 제1 및 제2 배선(L1, L2)에 둘다 하이레벨의 전압을 인가하는 경우, 모든 게이트배선(GL)이 동시에 구동되며, 이에 따라 방전회로 기능을 구현할 수 있게 된다.

[0076] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

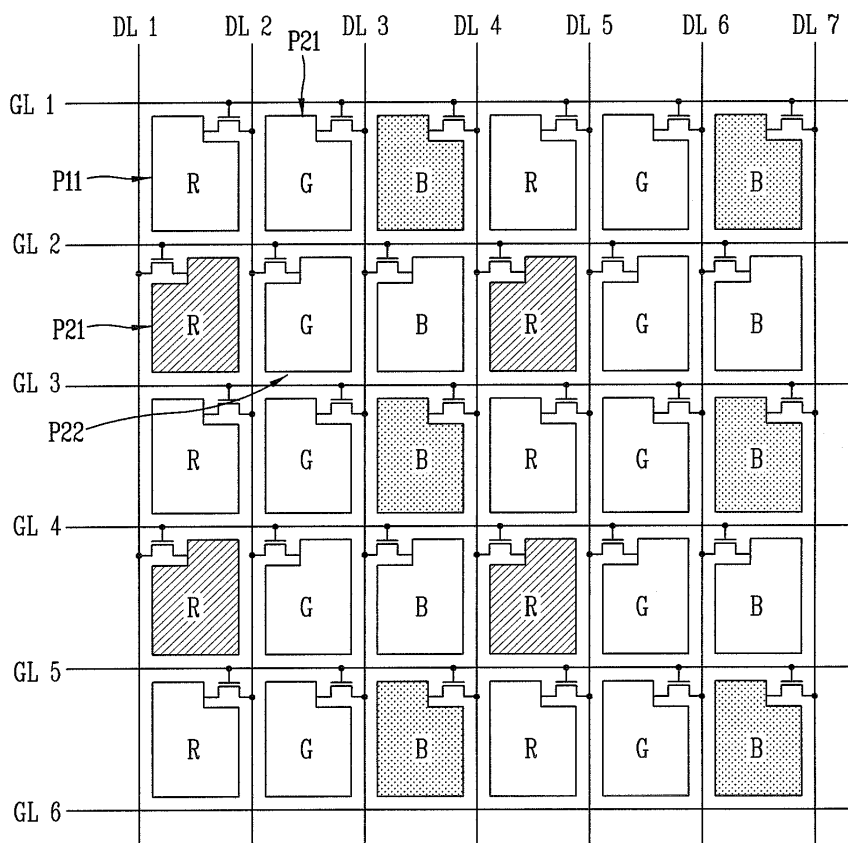
[0077] 100 : 액정패널 110 : 타이밍 제어부

120 : 게이트 구동부 130 : 데이터 구동부

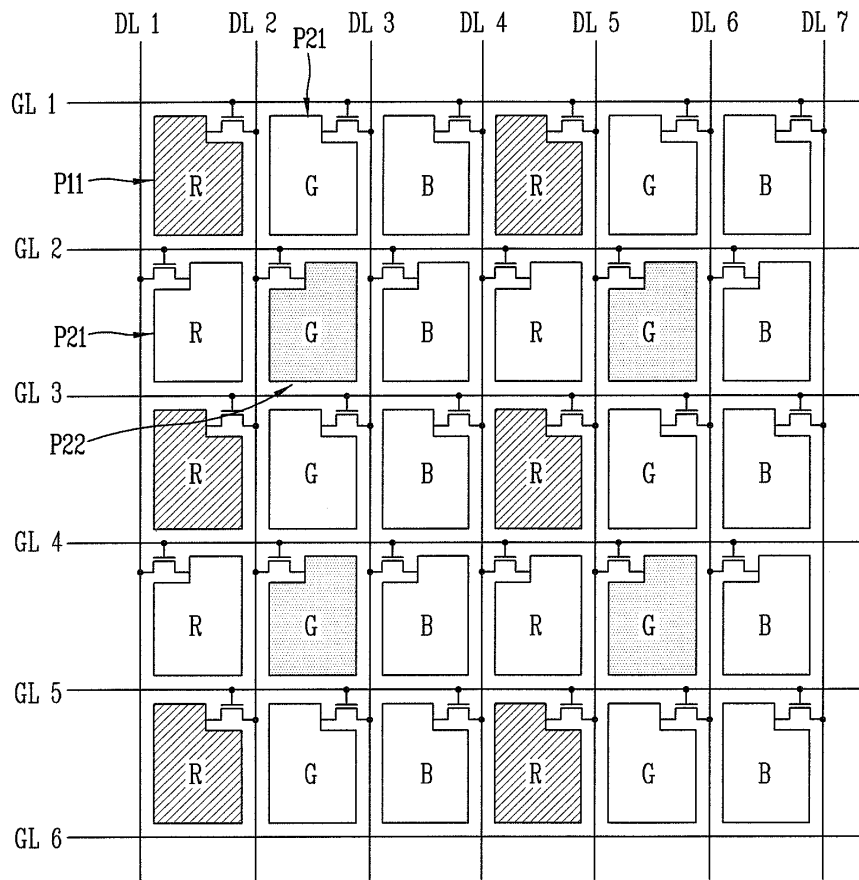
140 : 감사회로부

도면

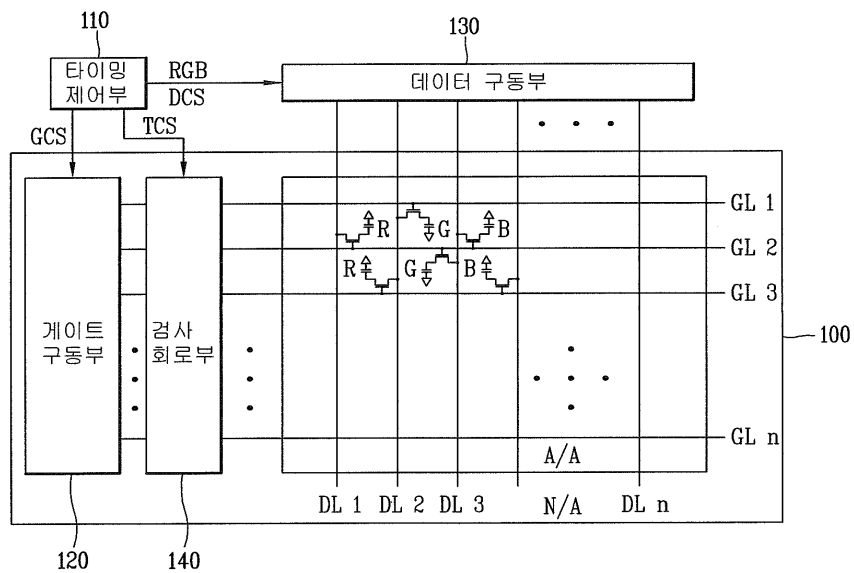
도면1a



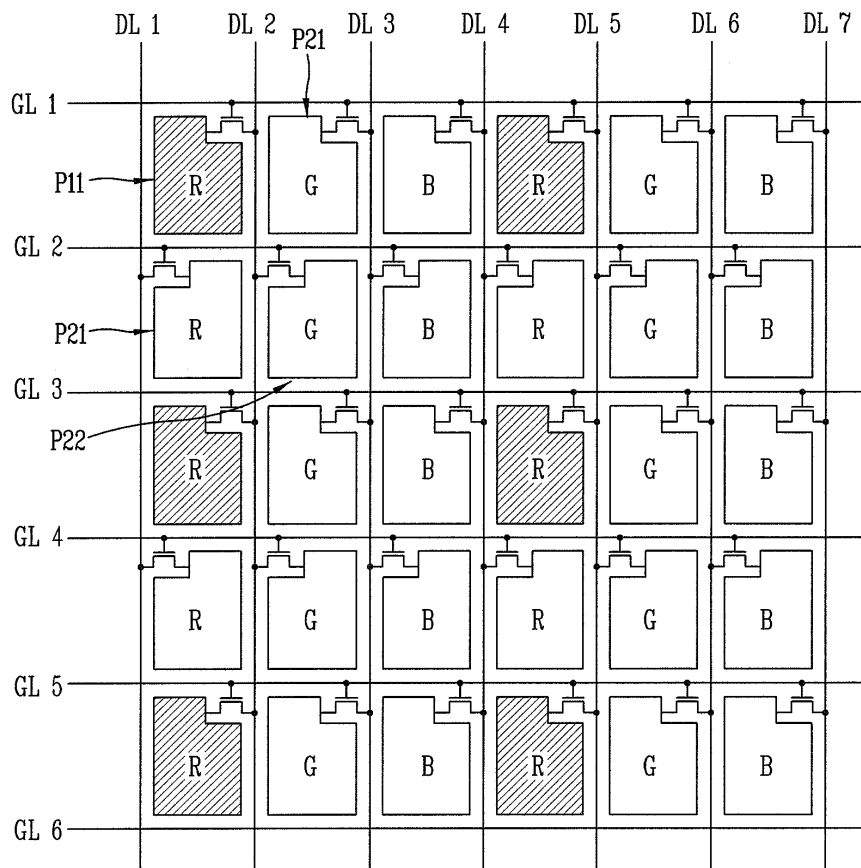
도면1b



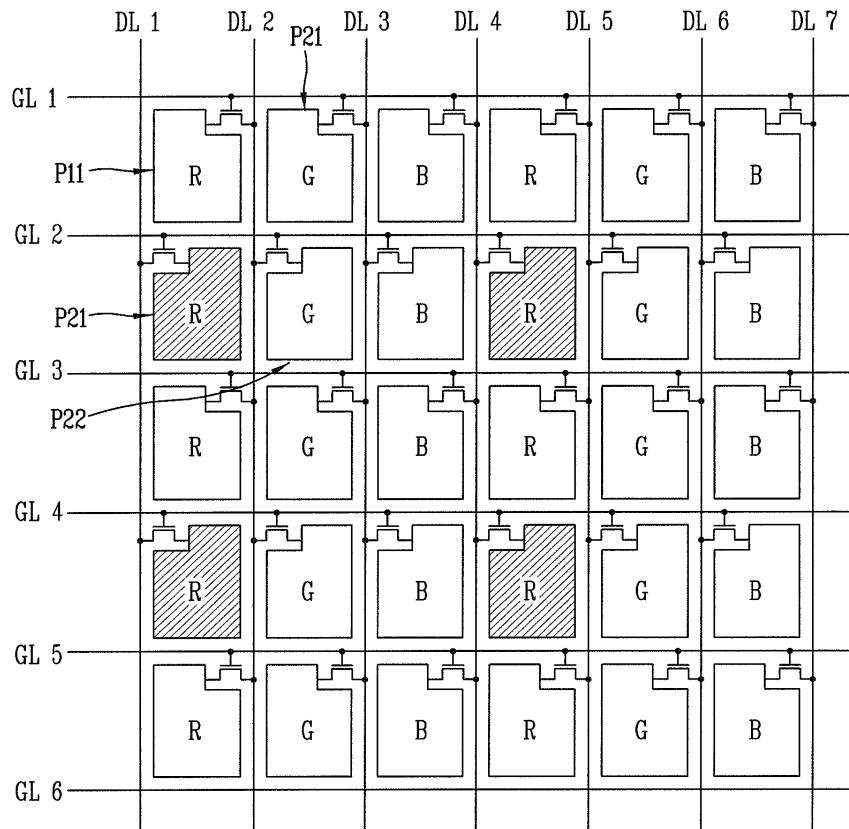
도면2



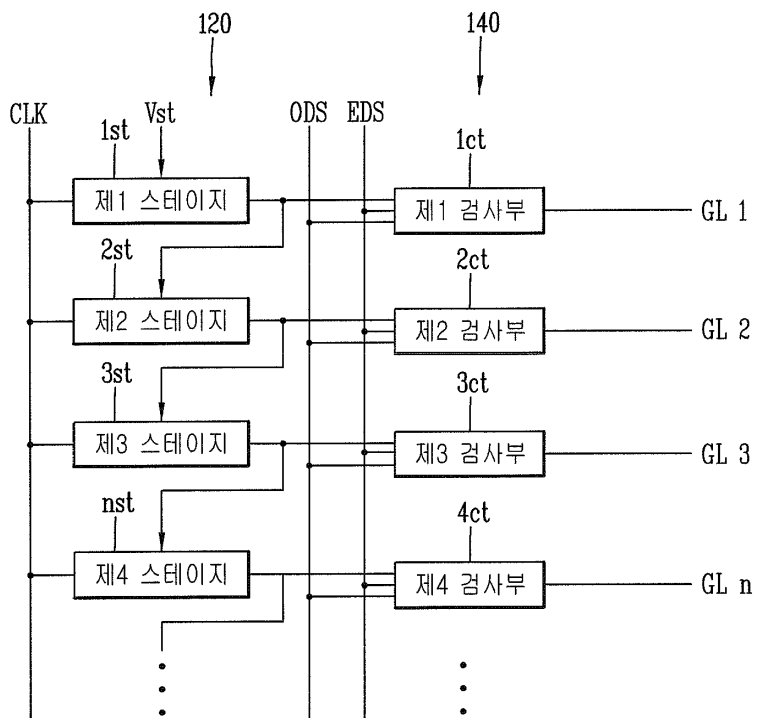
도면3a



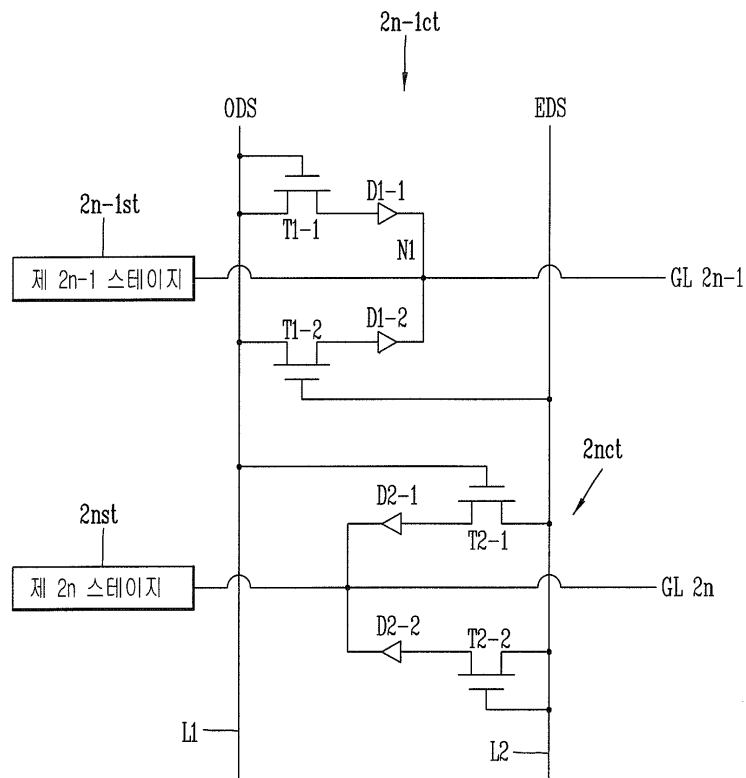
도면3b



도면4



도면5



专利名称(译)	液晶显示器包括检查电路及其检查方法		
公开(公告)号	KR101943000B1	公开(公告)日	2019-01-28
申请号	KR1020120102447	申请日	2012-09-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최문정		
发明人	최문정		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G3/006 G02F2001/136254 G09G3/00 G09G3/36 G09G3/3614 G09G3/3648 G09G2300/0426 G09G2300/0452 G09G2310/0224 G09G2310/0248 G09G2320/0209		
审查员(译)	金		
其他公开文献	KR1020140035756A		
外部链接	Espacenet		

摘要(译)

公开了一种具有诸如列反转型或Z反转型的结构的LCD装置及其检查电路和方法，其中单个数据线可以被两个相邻像素共享。在栅极驱动单元和像素区域之间设置有助于将栅极驱动信号划分为奇数和偶数信号的检查电路，从而仅可以驱动要检查的彩色像素。这可以允许在具有增强的列反转结构的LCD装置中正常检查像素。