



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년03월02일
(11) 등록번호 10-1711086
(24) 등록일자 2017년02월22일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0089405

(22) 출원일자 2010년09월13일

심사청구일자 2015년07월20일

(65) 공개번호 10-2012-0027673

(43) 공개일자 2012년03월22일

(56) 선행기술조사문헌

KR1020090095186 A*

KR1020090095186 A

KR1020080023015 A

KR1020090010764 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

박경호

충청남도 천안시 서북구 두정중3길 14 503호 (두정동)

김소영

제주특별자치도 제주시 과원북4길 86-1 (연동)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 18 항

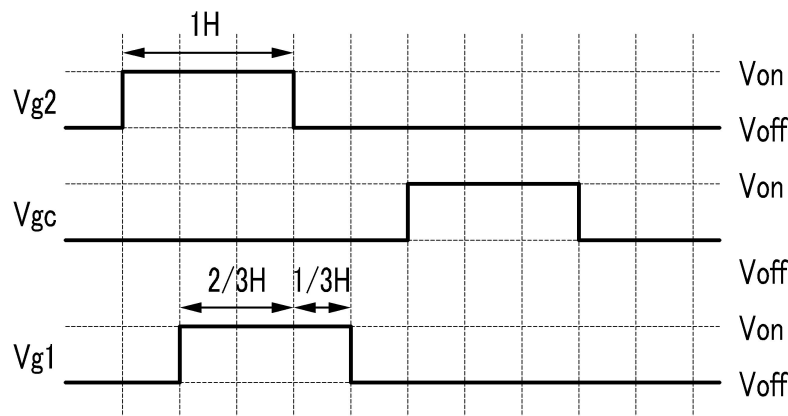
심사관 : 추장희

(54) 발명의 명칭 액정 표시 장치 및 그 구동 방법

(57) 요약

본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것으로, 액정 표시 장치는 제1 게이트선, 변압 게이트선 및 제2 게이트선을 포함하는 복수의 게이트선, 데이터선, 그리고 화소를 포함하고, 상기 화소는 제1 부화소 전극과 공통 전극을 포함하는 제1 액정 축전기 및 제2 부화소 전극과 상기 공통 전극을 포함하는 제2 액정축전기, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제1 부화소 전극과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제2 부화소 전극과 연결되어 있는 제2 스위칭 소자, 상기 변압 게이트선, 상기 제2 스위칭 소자와 연결되어 있는 제3 스위칭 소자, 그리고 상기 제2 게이트선에 연결되어 있는 제1단, 그리고 상기 제3 스위칭 소자에 연결되어 있는 제2단을 포함하는 변압 축전기를 포함한다.

대표도 - 도7



(72) 발명자

안시현

충청남도 천안시 동남구 봉서8길 13 304동 1309호
(봉명동, 청솔3차아파트)

신동희

서울특별시 도봉구 우이천로46가길 8-41,
예원빌라B02호 (쌍문동)

박형준

경기도 성남시 분당구 정자일로 80, 상록마을 임광
아파트 406동 1204호 (정자동)

김수현

충청북도 충주시 거룡8길 15 (용산동)

명세서

청구범위

청구항 1

제1 게이트선, 변압 게이트선 및 제2 게이트선을 포함하는 복수의 게이트선,

데이터선, 그리고

화소

를 포함하고,

상기 화소는 제1 부화소 전극과 공통 전극을 포함하는 제1 액정 축전기 및 제2 부화소 전극과 상기 공통 전극을 포함하는 제2 액정축전기,

상기 제1 게이트선, 상기 데이터선, 그리고 상기 제1 부화소 전극과 연결되어 있는 제1 스위칭 소자,

상기 제1 게이트선, 상기 데이터선, 그리고 상기 제2 부화소 전극과 연결되어 있는 제2 스위칭 소자,

상기 변압 게이트선, 상기 제2 스위칭 소자와 연결되어 있는 제3 스위칭 소자, 그리고

상기 제2 게이트선에 직접적으로 연결되어 있는 제1단, 그리고 상기 제3 스위칭 소자에 연결되어 있는 제2단을 포함하는 변압 축전기

를 포함하고,

상기 제1 게이트선에 게이트 온 전압(Von)이 인가되는 제1 구간과 상기 변압 게이트선에 게이트 온 전압(Von)이 인가되는 제2 구간은 서로 중첩되지 않고,

상기 제2 구간에서 상기 제2 게이트선에 게이트 오프 전압(Voff)이 인가되는 액정 표시 장치.

청구항 2

제1항에서,

프레임 구간 내에서 상기 제2 구간은 상기 제1 구간 뒤에 오는 액정 표시 장치.

청구항 3

제2항에서,

상기 제1 구간에서 상기 제1 스위칭 소자 및 상기 제2 스위칭 소자가 턴 온되어, 상기 제1 액정 축전기 및 상기 제2 액정 축전기는 제1 전압이 충전되는 액정 표시 장치.

청구항 4

제3항에서,

상기 제2 구간에서 상기 제3 스위칭 소자가 턴 온되어, 상기 제2 액정 축전기 및 상기 변압 축전기가 전하를 공유하는 액정 표시 장치.

청구항 5

제4항에서,

상기 제2 구간 이후 상기 제2 액정 축전기는 제2 전압이 충전되는 액정 표시 장치.

청구항 6

제5항에서,

상기 제2 전압은 상기 제1 전압보다 낮은 액정 표시 장치.

청구항 7

제1항에서,

상기 제2 게이트선은 상기 제1 게이트선에 연속하는 게이트선인 액정 표시 장치.

청구항 8

제7항에서,

상기 제2 게이트선은 상기 제1 게이트선 직전의 게이트선인 액정 표시 장치.

청구항 9

제7항에서,

상기 제2 게이트선은 상기 제1 게이트선의 직후의 게이트선인 액정 표시 장치.

청구항 10

제1항에서,

상기 복수의 게이트선 중 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간은 중첩하는 액정 표시 장치.

청구항 11

제10항에서,

상기 복수의 게이트선 각각에 게이트 온 전압이 인가되는 구간은 1H이고, 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간이 2/3H씩 중첩하는 액정 표시 장치.

청구항 12

제11항에서,

상기 제1 게이트선은 i번째 게이트선(i는 2이상의 자연수)이고, 상기 제2 게이트선은 i-1번째 게이트선이고, 상기 변압 게이트선은 i+4번째 게이트선인 액정 표시 장치.

청구항 13

제11항에서,

상기 제1 게이트선은 i번째 게이트선(i는 2이상의 자연수)이고, 상기 제2 게이트선은 i+1번째 게이트선이고, 상기 변압 게이트선은 i+4번째 게이트선인 액정 표시 장치.

청구항 14

제11항에서,

상기 복수의 게이트선에 인가되는 게이트 신호는 제1 내지 제6 클록 신호를

기반으로 생성하되,

상기 제1 내지 제6 클록 신호는 2H 주기를 가지고, 차례로 60도의 위상차를 갖는 액정 표시 장치.

청구항 15

제1 게이트선, 변압 게이트선 및 제2 게이트선을 포함하는 복수의 게이트선, 데이터선, 그리고 화소를 포함하고, 상기 화소는 제1 부화소 전극과 공통 전극을 포함하는 제1 액정 축전기 및 제2 부화소 전극과 상기 공통 전극을 포함하는 제2 액정축전기, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제1 부화소 전극과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제2 부화소 전극과 연결되어 있

는 제2 스위칭 소자, 상기 변압 게이트선, 상기 제2 스위칭 소자와 연결되어 있는 제3 스위칭 소자, 그리고 상기 제2 게이트선에 직접적으로 연결되어 있는 제1단, 그리고 상기 제3 스위칭 소자에 연결되어 있는 제2단을 포함하는 변압 축전기를 포함하는 액정 표시 장치의 구동 방법으로서,

상기 제1 게이트선에 게이트 온 전압(Von)을 인가하여, 상기 제1 액정 축전기 및 상기 제2 액정 축전기에 제1 전압을 충전하는 단계,

상기 변압 게이트선에 게이트 온 전압(Von)을 인가하여, 상기 제2 액정 축전기 및 상기 변압 축전기가 전하를 공유하는 단계, 그리고

상기 변압 게이트선에 게이트 오프 전압(Voff)을 인가하여 상기 제2 액정 축전기에 제2 전압을 충전하는 단계를 포함하고,

상기 변압 게이트선에 게이트 온 전압(Von)이 인가되는 제2 구간은 상기 제1 게이트선에 게이트 온 전압(Von)이 인가되는 제1 구간이 완료된 후에 시작되고,

상기 제2 구간에서 상기 제2 게이트선에 게이트 오프 전압(Voff)이 인가되는 액정 표시 장치의 구동 방법.

청구항 16

제15항에서,

상기 제2 전압은 상기 제1 전압보다 낮은 액정 표시 장치의 구동 방법.

청구항 17

제15항에서,

상기 제2 게이트선은 상기 제1 게이트선에 연속하는 게이트선인 액정 표시 장치의 구동 방법.

청구항 18

제15항에서,

상기 복수의 게이트선 중 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간은 중첩하는 액정 표시 장치의 구동 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 일반적으로 삼단자 소자인 박막 트랜지스터(thin film transistor, TFT)로 구현되는 스위칭 소자를 포함하는 화소와 게이트선 및 데이터선 등의 표시 신호선이 구비된 표시판 등을 포함한다.

[0004] 액정층은 굴절률 이방성을 가지는 액정 물질을 포함하는데 이러한 액정 물질의 굴절률 이방성 때문에 액정 표시 장치를 보는 각도에 따라 색의 변화 및 대비의 변화 등이 커 시야각이 좁아 전면 시인성에 비하여 측면 시인성이 떨어질 수 있다. 이를 해결하기 위하여 하나의 화소 전극을 두 개의 부화소 전극으로 분할하고 두 개의 부화소 전극에 인가하는 전압을 달리하는 방법이 제시되었다. 각 부화소 전극은 인가되는 전압을 스위칭 하기 위한 제1 스위칭 소자와 연결되어 있다.

[0005] 두 개의 부화소 전극에 인가하는 전압을 달리하기 위해, 두 개의 부화소 전극 중 하나의 부화소 전극은 삼단자 소자인 제2 스위칭 소자를 통해 변압 축전기와 연결되어 있다.

[0006] 제1 스위칭 소자와 제2 스위칭 소자는 게이트선을 이용해 제어할 수 있다. 그런데, 제1 스위칭 소자와 제2 스위칭 소자가 턴 온되는 구간이 중첩(overlap)되는 경우, 제2 스위칭 소자와 연결된 부화소 전극의 충전에 문제가 생기게 된다. 또한, 제2 스위칭 소자를 제어하기 위해 게이트선 이외에 신호선을 표시판에 구현할 경우, 투과율이 감소하는 상품화 가능성이 없어지는 문제가 발생한다.

발명의 내용

해결하려는 과제

[0007] 본 발명이 이루고자 하는 기술적 과제는 한 화소가 두 부화소를 포함하는 액정 표시 장치에서 투과율을 확보하면서도 시인성을 개선할 수 있는 구동 방법 및 그 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0008] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 게이트선, 변압 게이트선 및 제2 게이트선을 포함하는 복수의 게이트선, 데이터선, 그리고 화소를 포함하고, 상기 화소는 제1 부화소 전극과 공통 전극을 포함하는 제1 액정 축전기 및 제2 부화소 전극과 상기 공통 전극을 포함하는 제2 액정축전기, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제1 부화소 전극과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제2 부화소 전극과 연결되어 있는 제2 스위칭 소자, 상기 변압 게이트선, 상기 제2 스위칭 소자와 연결되어 있는 제3 스위칭 소자, 그리고 상기 제2 게이트선에 연결되어 있는 제1단, 그리고 상기 제3 스위칭 소자에 연결되어 있는 제2단을 포함하는 변압 축전기를 포함하고, 상기 제1 게이트선에 게이트 온 전압(Von)이 인가되는 제1 구간과 상기 변압 게이트선에 게이트 온 전압(Von)이 인가되는 제2 구간은 서로 중첩되지 않고, 상기 제2 구간에서 상기 제2 게이트선에 게이트 오프 전압(Voff)이 인가된다.

[0009] 프레임 구간 내에서 상기 제2 구간은 상기 제1 구간 뒤에 올 수 있다.

[0010] 상기 제1 구간에서 상기 제1 스위칭 소자 및 상기 제2 스위칭 소자가 턴 온되어, 상기 제1 액정 축전기 및 상기 제2 액정 축전기는 제1 전압이 충전될 수 있다.

[0011] 상기 제2 구간에서 상기 제3 스위칭 소자가 턴 온되어, 상기 제2 액정 축전기 및 상기 변압 축전기가 전하를 공유할 수 있다.

[0012] 상기 제2 구간 이후 상기 제2 액정 축전기는 제2 전압이 충전될 수 있다.

[0013] 상기 제2 전압은 상기 제1 전압보다 낮을 수 있다.

[0014] 상기 제2 게이트선은 상기 제1 게이트선에 연속하는 게이트선일 수 있다.

[0015] 상기 제2 게이트선은 상기 제1 게이트선 직전의 게이트선일 수 있다.

[0016] 상기 제2 게이트선은 상기 제1 게이트선의 직후의 게이트선일 수 있다.

[0017] 상기 복수의 게이트선 중 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간은 중첩할 수 있다.

[0018] 상기 복수의 게이트선 각각에 게이트 온 전압이 인가되는 구간은 1H이고, 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간이 2/3H씩 중첩할 수 있다.

[0019] 상기 제1 게이트선은 i번째 게이트선이고, 상기 제2 게이트선은 i-1번째 게이트선이고, 상기 변압 게이트선은 i+4번째 게이트선일 수 있다.

[0020] 상기 제1 게이트선은 i번째 게이트선이고, 상기 제2 게이트선은 i+1번째 게이트선이고, 상기 변압 게이트선은 i+4번째 게이트선일 수 있다.

[0021] 상기 복수의 게이트선에 인가되는 게이트 신호는 제1 내지 제6 클록 신호를 기반으로 생성하되, 상기 제1 내지 제6 클록 신호는 2H 주기를 가지고, 차례로 60도의 위상차를 갖을 수 있다.

[0022] 본 발명의 다른 실시예에 따른 제1 게이트선, 변압 게이트선 및 제2 게이트선을 포함하는 복수의 게이트선, 데이터선, 그리고 화소를 포함하고, 상기 화소는 제1 부화소 전극과 공통 전극을 포함하는 제1 액정 축전기 및 제2 부화소 전극과 상기 공통 전극을 포함하는 제2 액정축전기, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제1 부화소 전극과 연결되어 있는 제1 스위칭 소자, 상기 제1 게이트선, 상기 데이터선, 그리고 상기 제2 부화소 전극과 연결되어 있는 제2 스위칭 소자, 상기 변압 게이트선, 상기 제2 스위칭 소자와 연결되어 있는 제3 스

위칭 소자, 그리고 상기 제2 게이트선에 연결되어 있는 제1단, 그리고 상기 제3 스위칭 소자에 연결되어 있는 제2단을 포함하는 변압 축전기를 포함하는 액정 표시 장치의 구동 방법은 상기 제1 게이트선에 게이트 온 전압(Von)을 인가하여, 상기 제1 액정 축전기 및 상기 제2 액정 축전기에 제1 전압을 충전하는 단계, 상기 변압 게이트선에 게이트 온 전압(Von)을 인가하여, 상기 제2 액정 축전기 및 상기 변압 축전기가 전하를 공유하는 단계, 그리고 상기 변압 게이트선에 게이트 오프 전압(Voff)을 인가하여 상기 제2 액정 축전기에 제2 전압을 충전하는 단계를 포함하고, 상기 변압 게이트선에 게이트 온 전압(Von)이 인가되는 제2 구간은 상기 제1 게이트선에 게이트 온 전압(Von)이 인가되는 제1 구간이 완료된 후에 시작되고, 상기 제2 구간에서 상기 제2 게이트선에 게이트 오프 전압(Voff)이 인가된다.

[0023] 상기 제2 전압은 상기 제1 전압보다 낮을 수 있다.

[0024] 상기 제2 게이트선은 상기 제1 게이트선에 연속하는 게이트선일 수 있다.

[0025] 상기 복수의 게이트선 중 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간은 중첩할 수 있다.

발명의 효과

[0026] 본 발명의 실시예에 따르면 투과율을 확보하면서도 시인성을 개선할 수 있고, 게이트 구동 마진을 확보할 수 있는 액정 표시 장치 및 그 구동 방법을 제공할 수 있다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면이다.

도 3은 본 발명의 한 실시예에 따른 게이트 구동부의 블록도이고, 도 4는 게이트 구동부에 입력되는 클록 신호의 파형도이고, 도 5는 게이트 구동부에서 출력되는 게이트 신호의 파형도이다.

도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 7은 도 6에 도시한 액정 표시 장치에서 제1 게이트선(121)의 게이트 신호(Vg1), 변압 게이트선(123)의 게이트 신호(Vgc) 및 제2 게이트선(125)의 게이트 신호(Vg2)의 일 예를 보여주는 도면이다.

도 8은 도 6에 도시한 액정 표시 장치에서 도 7과 같이 제1 게이트선(121)의 게이트 신호(Vg1), 변압 게이트선(123)의 게이트 신호(Vgc) 및 제2 게이트선(125)의 게이트 신호(Vg2)를 인가하는 경우, 데이터 전압(Vd), 제1 및 제2 부화소 전극(191h, 191l)의 전압(Vh, Vl) 및 변압 축전기(Cstd)의 제1단의 전압(Vc)을 보여주는 도면이다.

도 9는 도 6에 도시한 액정 표시 장치의 배치도 일 예이고, 도 10은 도 9의 액정 표시 장치를 X-X'선을 따라 잘라 도시한 단면도이다.

도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 12는 도 11에 도시한 액정 표시 장치의 배치도 일 예이다.

발명을 실시하기 위한 구체적인 내용

[0028] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0029] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0030] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 및 도 2를 참고하여 상세하게 설명한다.

[0031] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면이다.

- [0032] 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400) 및 데이터 구동부(data driver)(500)를 포함한다.
- [0033] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(signal line)(G1-Gn, D1-Dm)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0034] 신호선(G1-Gn, D1-Dm)은 하부 표시판(100)에 구비되어 있으며, 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G1-Gn)과 데이터 전압을 전달하는 복수의 데이터선(D1-Dm)을 포함한다.
- [0035] 각 화소(PX), 예를 들면 i 번째($i=1, 2, \dots, n$) 게이트선(G_i)과 j 번째($j=1, 2, \dots, m$) 데이터선(D_j)에 연결된 화소(PX)는 제1 부화소 및 제2 부화소를 포함하며, 제1 및 제2 부화소는 제1 및 제2 액정 축전기(liquid crystal capacitor)(Clch, Clcl)를 각각 포함한다. 제1 및 제2 부화소는 게이트선(G1-Gn), 데이터선(D1-Dm) 및 제1 및 제2 액정 축전기(Clch, Clcl)와 연결된 스위칭 소자(도시하지 않음)를 더 포함한다.
- [0036] 제1 및 제2 액정 축전기(Clch, Clcl)는 하부 표시판(100)의 제1 및 제2 부화소 전극(191h, 191l)과 상부 표시판(200)의 공통 전극(common electrode)(270)을 각각 두 단자로 하며 제1 및 제2 부화소 전극(191h, 191l)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 제2 및 제2 부화소 전극(191h, 191l)은 서로 분리되어 있으며 하나의 화소 전극을 이룬다. 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되어 있을 수도 있다.
- [0037] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 부화소 전극(191h, 191l) 위 또는 아래에 형성할 수도 있다.
- [0038] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다.
- [0039] 다시 도 1을 참고하면, 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D1-Dm)과 연결되어 있으며 데이터 전압을 데이터선(D1-Dm)에 인가한다.
- [0040] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G1-Gn)과 연결되어 있으며 스위칭 소자를 턴 온시킬 수 있는 게이트 온 전압(Von)과 턴 오프시킬 수 있는 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G1-Gn)에 인가한다.
- [0041] 도 3은 본 발명의 한 실시예에 따른 게이트 구동부의 블록도이고, 도 4는 게이트 구동부에 입력되는 클록 신호의 파형도이고, 도 5는 게이트 구동부에서 출력되는 게이트 신호의 파형도이다.
- [0042] 도 3을 참고하면, 게이트 구동부(400)는 게이트선($G_1, \dots, G_{i-1}, G_i, \dots, G_{i+4}, \dots$)에 각각 연결되어 있는 복수의 스테이지(410)를 포함하는 시프트 레지스터이다. 복수의 스테이지(410)는 클록 신호(CK1, CK2, CK3, CK1B, CK2B, CK3B)를 입력받고, 게이트 신호[$G(1), \dots, G(i-1), \dots, G(i+4), \dots$]를 출력한다.
- [0043] 설명의 편의를 위해 도면에는 스테이지가 입력받는 신호로 클록 신호만을 나타내었으나, 스테이지는 클록 신호 외에도 주사 시작 신호(STV), 게이트 오프 전압(Voff) 등을 입력받을 수 있다.
- [0044] 도 4를 참고하면, 클록 신호(CK1, CK2, CK3, CK1B, CK2B, CK3B)의 하이 레벨에 해당하는 전압의 크기는 게이트 온 전압(Von)과 동일하고, 로우 레벨에 해당하는 전압의 크기는 게이트 오프 전압(Voff)과 동일하다. 클록 신호(CK1, CK2, CK3, CK1B, CK2B, CK3B)는 듀티비(duty ratio)가 약 50%이고 2H의 주기를 가지며 차례로 60도의 위상차를 가진다. 클록 신호(CK1, CK2, CK3)와 클록 신호(CK1B, CK2B, CK3B)는 180도의 위상차를 가진다.
- [0045] 다시 도 3을 참고하면, 스테이지[ST(i-1), ST(i), $\dots$, ST(i+4)]는 클록 신호(CK1, CK2, CK3, CK1B, CK2B, CK3B)를 입력받는다. 즉, 후속하는 스테이지는 이전 스테이지가 입력받는 클록 신호보다 60도 지연된 클록 신

호를 입력받는다. 스테이지(410)는 입력받은 클록 신호를 기반으로 게이트 신호를 생성한다.

- [0046] 도 5을 참조하면, $i-1$ 번째 스테이지[ST($i-1$)] 내지 $i+4$ 번째 스테이지[ST($i+4$)]는 순차적으로 게이트 신호[G($i-1$), ..., G($i+4$)]를 생성한다. 생성된 게이트 신호[G($i-1$), ..., G($i+4$)]는 하이 구간의 폭이 1H이고, 후속하는 게이트 신호의 하이 구간은 직전 게이트 신호의 하이 구간과 $2/3H$ 씩 중첩한다.
- [0047] $i+1$ 번째 게이트선(G $i+1$)에 게이트 온 전압(Von)이 인가되는 1H 중 처음 $1/3H$ 동안, $i-1$ 번째 게이트선(G $i-1$) 및 i 번째 게이트선(G i)에도 게이트 온 전압(Von)이 인가된다. 이때, 데이터선에는 $i-1$ 번째 게이트선(G $i-1$)에 연결된 화소의 데이터 전압이 인가된다. 따라서, i 번째 게이트선(G i)에 연결된 화소 및 $i+1$ 번째 게이트선(G $i+1$)에 연결된 화소에는 다른 화소의 데이터 전압이 사전 충전(pre-charging)된다.
- [0048] $i+1$ 번째 게이트선(G $i+1$)에 게이트 온 전압(Von)이 인가되는 1H 중 $1/3H$ 에서 $2/3H$ 동안, i 번째 게이트선(G i) 및 $i+2$ 번째 게이트선(G $i+2$)에도 게이트 온 전압(Von)이 인가된다. 이때, 데이터선에는 i 번째 게이트선(G i)에 연결된 화소의 데이터 전압이 인가된다. 따라서, $i+1$ 번째 게이트선(G $i+1$)에 연결된 화소 및 $i+2$ 번째 게이트선(G $i+2$)에 연결된 화소에는 다른 화소의 데이터 전압이 사전 충전된다.
- [0049] $i+1$ 번째 게이트선(G $i+1$)에 게이트 온 전압(Von)이 인가되는 1H 중 $2/3H$ 에서 1H 동안, $i+2$ 번째 게이트선(G $i+2$) 및 $i+3$ 번째 게이트선(G $i+3$)에도 게이트 온 전압(Von)이 인가된다. 이때, 데이터선에는 $i+1$ 번째 게이트선(G $i+1$)에 연결된 화소의 데이터 전압이 인가된다. 따라서, $i+1$ 번째 게이트선(G $i+1$)에 연결된 화소는 자신의 데이터 전압이 충전된다.
- [0050] 즉, $i+1$ 번째 게이트선(G $i+1$)에 게이트 온 전압(Von)이 인가되는 1H 중 처음 $2/3H$ 동안 $i+1$ 번째 게이트선(G $i+1$)에 연결된 화소는 다른 화소의 데이터 전압을 사전 충전하고, 남은 $1/3H$ 동안 자신의 데이터 전압을 충전한다.
- [0051] 이와 같이, 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간을 중첩시킴으로써, 화소에 자신의 데이터 전압이 인가되기 전에 소정 시간 동안 다른 화소의 데이터 전압을 사전 충전 전압으로 인가할 수 있다. 화소의 액정 축전기를 사전 충전함으로써 액정 분자를 미리 어느 정도 배향시킨다. 이렇게 하면, 액정 축전기의 현재 전압과 목표 전압의 차가 상대적으로 작아져 짧은 시간 내에 목표 전압에 이를 수 있게 된다.
- [0052] 도 3 내지 도 5에서 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간이 $2/3H$ 씩 중첩하는 경우를 설명하였으나, 이는 예시일 뿐, 연속하는 게이트 신호들이 중첩되는 구간을 제한하는 것은 아니다. 이와 달리, 연속하는 게이트선 사이에 게이트 온 전압(Von)이 인가되는 구간은 서로 중첩하지 않을 수도 있다.
- [0053] 그러면 도 6 및 앞에서 설명한 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대해 설명한다.
- [0054] 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0055] 도 6을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 게이트선(121), 변압 게이트선(123), 제2 게이트선(125) 및 데이터선(171)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.
- [0056] 화소(PX)는 제1 스위칭 소자(Qh), 제2 스위칭 소자(Q1), 제3 스위칭 소자(Qc), 제1 액정 축전기(C1ch), 제2 액정 축전기(C1cl), 그리고 변압 축전기(Cstd)를 포함한다.
- [0057] 제1 스위칭 소자(Qh) 및 제2 스위칭 소자(Q1)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 제1 게이트선(121)과 연결되어 있고, 입력 단자는 데이터선(171)과 연결되어 있으며, 출력 단자는 제1 액정 축전기(C1ch) 및 제2 액정 축전기(C1cl)와 각각 연결되어 있다.
- [0058] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 변압 게이트선(123)과 연결되어 있고, 입력 단자는 제2 스위칭 소자(Q1)의 출력 단자와 연결되어 있으며, 출력 단자는 변압 축전기(Cstd)와 연결되어 있다.
- [0059] 변압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 제2 게이트선(125)에 연결되어 있으며, 제2 게이트선(125)과 제3 스위칭 소자(Qc)의 출력 단자가 절연체를 사이에 두고 중첩되어 이루어진다.
- [0060] 제1 액정 축전기(C1ch) 및 제2 액정 축전기(C1cl)에 대해서는 앞에서 설명하였으므로 상세한 설명은 생략한다.
- [0061] 앞에서 설명한 도 1 내지 도 6과 함께 도 7을 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 동작에 대해 설명한다.
- [0062] 도 7은 도 6에 도시한 액정 표시 장치에서 제1 게이트선(121)의 게이트 신호(Vg1), 변압 게이트선(123)의 게이

트 신호(Vgc) 및 제2 게이트선(125)의 게이트 신호(Vg2)의 일 예를 보여주는 도면이다.

- [0063] 도 7을 참고하면, 제1 게이트선(121)의 게이트 신호(Vg1)가 게이트 온 전압(Von)인 구간과 제2 게이트선(125)의 게이트 신호(Vg2)가 게이트 온 전압(Von)인 구간은 2/3H 중첩된다. 제1 게이트선(121)에 인가되는 게이트 신호(Vg1)가 게이트 오프 전압(Voff)으로 변환되고 1/3H 이후, 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)는 게이트 온 전압(Von)이 된다. 즉, 제1 게이트선(121)에 게이트 온 전압(Von)이 인가되는 구간과 변압 게이트선(123)에 게이트 온 전압(Von)이 인가되는 구간은 서로 중첩되지 않는다. 그리고, 변압 게이트선(123)에 게이트 온 전압(Von)이 인가되는 구간에서 제2 게이트선(125)에는 게이트 오프 전압(Voff)이 인가된다.
- [0064] 예를 들어, 제1 게이트선(121), 제2 게이트선(125), 변압 게이트선(123)은 각각 도 3의 i번째 게이트선(Gi), i-1번째 게이트선(Gi-1), i+4번째 게이트선(Gi+4)일 수 있다. 이 경우, 게이트 신호(Vg1, Vg2, Vgc)는 각각 도 5의 게이트 신호[G(i), G(i-1), G(i+4)]이다.
- [0065] 제1 게이트선(121)에 인가되는 게이트 신호(Vg1)가 게이트 온 전압(Von)이 되면, 이에 연결된 제1 스위칭 소자(Qh) 및 제2 스위칭 소자(Q1)가 턴 온 된다.
- [0066] 이에 따라 데이터선(171)의 데이터 전압은 턴 온된 제1 및 제2 스위칭 소자(Qh, Q1)를 통하여 제1 및 제2 부화소 전극(191h, 191l)에 동일하게 인가된다. 제1 및 제2 액정 축전기(Clch, Clcl)는 공통 전극(270)의 공통 전압(Vcom)과 제1 및 제2 부화소 전극(191h, 191l)의 전압 차이만큼 충전되므로 제1 액정 축전기(Clch)의 충전 전압과 제2 액정 축전기(Clcl)의 충전 전압도 서로 동일하다. 이때 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)는 게이트 오프 전압(Voff)이다.
- [0067] 제1 게이트선(121)에 인가되는 게이트 신호(Vg1)가 게이트 오프 전압(Voff)이 되면, 제1 게이트선(121)에 연결된 제1 및 제2 스위칭 소자(Qh, Q1)는 턴 오프되고, 제1 액정 축전기(Clch)와 제2 액정 축전기(Clcl)에는 전압 충전이 완료된다.
- [0068] 제1 게이트선(121)에 인가되는 게이트 신호(Vg1)가 게이트 오프 전압(Voff)으로 변환되고 1/3H 이후, 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)는 게이트 온 전압(Von)이 되고, 제3 스위칭 소자(Qc)는 턴 온 된다.
- [0069] 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)가 게이트 온 전압(Von)인 동안, 제2 부화소 전극(191l)과 변압 축전기(Cstd)의 제1단이 턴 온된 제3 스위칭 소자(Qc)를 통해 연결된다. 이때 제2 게이트선(125)에 인가되는 게이트 신호(Vg2)는 게이트 오프 전압(Voff)이므로, 변압 축전기(Cstd)의 제2단은 게이트 오프 전압(Voff)을 유지하게 된다.
- [0070] 이에 따라 제2 스위칭 소자(Q1)의 출력 단자와 연결된 제2 부화소 전극(191l)의 전하가 변압 축전기(Cstd)로 흘러 들어 제2 액정 축전기(Clcl)의 전압은 하강한다. 이와 같이, 제2 액정 축전기(Clcl)와 변압 축전기(Cstd)가 전하를 공유(charge share)함으로써 제2 액정 축전기(Clcl)의 전압을 하강시킨다.
- [0071] 특히 본 실시예에 따른 액정 표시 장치가 프레임 반전(frame inversion)으로 구동되는 경우 현재 프레임에서 데이터선(171)에 공통 전압(Vcom)을 기준으로 극성이 양(+)인 데이터 전압이 인가되는 경우를 예로 하여 설명하면, 이전 프레임이 끝난 후에 변압 축전기(Cstd)에는 음(-)의 전하가 모여 있으므로 현재 프레임에서 제3 스위칭 소자(Qc)가 턴 온되면 제2 부화소 전극(191l)의 양(+)의 전하가 제3 스위칭 소자(Qc)를 통해 변압 축전기(Cstd)로 흘러 들어가고 변압 축전기(Cstd)의 음(-)의 전하는 제2 부화소 전극(191l)으로 흘러 들어오므로 제2 부화소 전극(191l)의 전압은 하강하게 된다. 다음 프레임에서는 반대로 제2 부화소 전극(191l)에 음(-)의 전하가 충전된 상태에서 제3 스위칭 소자(Qc)가 턴 온되면 제2 부화소 전극(191l)의 음(-)의 전하가 변압 축전기(Cstd)로 흘러 들어 변압 축전기(Cstd)에는 음(-)의 전하가 모이고 제2 액정 축전기(Clcl)의 전압은 하강한다.
- [0072] 이와 같이 제1 및 제2 액정 축전기(Clch, Clcl)의 충전 전압을 다르게 하여 액정 표시 장치의 측면 시인성을 향상할 수 있다.
- [0073] 도 8은 도 6에 도시한 액정 표시 장치에서 도 7과 같이 제1 게이트선(121)의 게이트 신호(Vg1), 변압 게이트선(123)의 게이트 신호(Vgc) 및 제2 게이트선(125)의 게이트 신호(Vg2)를 인가하는 경우, 데이터 전압(Vd), 제1 및 제2 부화소 전극(191h, 191l)의 전압(Vh, Vl) 및 변압 축전기(Cstd)의 제1단의 전압(Vc)을 보여주는 도면이다.
- [0074] 도 8을 참고하면, 액정 표시 장치는 프레임 반전으로 구동된다. n번째 프레임(nth frame)에서 데이터선(171)에 공통 전압(Vcom)을 기준으로 극성이 양(+)인 데이터 전압(Vd)이 인가되고, n+1번째 프레임[(n+1)th frame]에서는 데이터선(171)에 공통 전압(Vcom)을 기준으로 음(-)인 데이터 전압(Vd)이 인가된다. 도 8에서는 데이터 전

압(Vd)이 프레임 동안 동일한 값을 유지하나, 이는 설명의 편의를 위한 것이다.

- [0075] 먼저, n번째 프레임에서의 동작을 설명한다.
- [0076] 변압 축전기(Cstd)의 제2단은 제2 게이트선(125)에 연결되어 있으므로, 제2 게이트선(125)의 게이트 신호(Vg2)가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 변환하면, 변압 축전기(Cstd)의 제1단의 전압(Vc) 역시 게이트 신호(Vg2)의 전압 상승폭만큼 상승한다. 이때, 변압 축전기(Cstd)의 제1단의 전압(Vc)은 약 32V일 수 있다. 게이트 신호(Vg2)가 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 변환하면, 변압 축전기(Cstd)의 제1단의 전압(Vc) 역시 게이트 신호(Vg2)의 전압 하강폭만큼 하강한다. 이때, 게이트 오프 전압(Voff)은 약 -7V 내지 -8V 사이일 수 있다.
- [0077] 제1 게이트선(121)의 게이트 신호(Vg1)가 게이트 온 전압(Von)인 동안, 제1 및 제2 부화소 전극(191h, 191l)의 전압(Vh, Vl)은 동일하게 데이터 전압(Vd)으로 변한다. 제1 및 제2 액정 축전기(Clch, Clcl)는 공통 전극(270)의 공통 전압(Vcom)과 제1 및 제2 부화소 전극(191h, 191l)의 전압(Vh, Vl) 차이만큼 충전된다.
- [0078] 제1 게이트선(121)의 게이트 신호(Vg1)가 게이트 오프 전압(Voff)으로 변환하면, 제1 부화소 전극(191h)의 전압(Vh)은 조금 하강한 후 그 전압을 유지한다. 이때, 제1 부화소 전극(191h)의 전압(Vh)은 약 14.1V일 수 있다.
- [0079] 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)가 게이트 온 전압(Von)으로 변환하면, 제2 부화소 전극(191l)과 변압 축전기(Cstd)의 제1단이 턴 온된 제3 스위칭 소자(Qc)를 통해 연결된다. 제2 부화소 전극(191l)의 전압(Vl)과 변압 축전기(Cstd)의 제1단의 전압(Vc)은 상승하여 서로 동일해지고, 제2 액정 축전기(Clcl)와 변압 축전기(Cstd)는 전하를 공유하게 된다.
- [0080] 변압 게이트선(123)에 게이트 신호(Vgc)가 게이트 오프 전압(Voff)으로 변환하면, 제2 부화소 전극(191l)의 전압(Vl)과 변압 축전기(Cstd)의 제1단의 전압(Vc)은 조금 하강한 후 그 전압을 유지한다. 이때, 제2 부화소 전극(191l)의 전압(Vl)은 약 12.8V이고, 변압 축전기(Cstd)의 제1단의 전압(Vc)은 약 13.5V일 수 있다.
- [0081] 제2 액정 축전기(Clcl)과 변압 축전기(Cstd)의 전하 공유 이후, 제2 액정 축전기(Clcl)에 충전된 전압이 제1 액정 축전기(Clch)에 충전된 전압보다 하강하게 된다.
- [0082] 다음, n+1번째 프레임에서의 동작을 설명한다.
- [0083] 제2 게이트선(125)의 게이트 신호(Vg2)가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 변환하면, 변압 축전기(Cstd)의 제1단의 전압(Vc) 역시 게이트 신호(Vg2)의 전압 상승폭만큼 상승한다. 이때, 변압 축전기(Cstd)의 제1단의 전압(Vc)은 약 45V일 수 있다. 게이트 신호(Vg2)가 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 변환하면, 변압 축전기(Cstd)의 제1단의 전압(Vc) 역시 게이트 신호(Vg2)의 전압 하강폭만큼 하강한다.
- [0084] 제1 게이트선(121)의 게이트 신호(Vg1)가 게이트 온 전압(Von)인 동안, 제1 및 제2 부화소 전극(191h, 191l)의 전압(Vh, Vl)은 동일하게 데이터 전압(Vd)으로 변한다.
- [0085] 제1 게이트선(121)의 게이트 신호(Vg1)가 게이트 오프 전압(Voff)으로 변환하면, 제1 부화소 전극(191h)의 전압(Vh)은 조금 하강한 후 그 전압을 유지한다. 이때, 제1 부화소 전극(191h)의 전압(Vh)은 약 -0.86V일 수 있다.
- [0086] 변압 게이트선(123)에 인가되는 게이트 신호(Vgc)가 게이트 온 전압(Von)으로 변환하면, 제2 부화소 전극(191l)의 전압(Vl)은 상승하고 변압 축전기(Cstd)의 제1단의 전압(Vc)은 하강하여 서로 동일해진다.
- [0087] 변압 게이트선(123)에 게이트 신호(Vgc)가 게이트 오프 전압(Voff)으로 변환하면, 제2 부화소 전극(191l)의 전압(Vl)과 변압 축전기(Cstd)의 제1단의 전압(Vc)은 조금 하강한 후 그 전압을 유지한다. 이때, 제2 부화소 전극(191l)의 전압(Vl)은 약 0.63V이고, 변압 축전기(Cstd)의 제1단의 전압(Vc)은 약 0.77V일 수 있다.
- [0088] 제2 액정 축전기(Clcl)과 변압 축전기(Cstd)의 전하 공유 이후, 제2 액정 축전기(Clcl)에 충전된 전압이 제1 액정 축전기(Clch)에 충전된 전압보다 하강하게 된다.
- [0089] 다음 도 9 내지 도 10을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치 및 그 제조 방법에 대하여 설명한다.
- [0090] 도 9는 도 6에 도시한 액정 표시 장치의 배치도 일 예이고, 도 10은 도 9의 액정 표시 장치를 X-X'선을 따라 잘

라 도시한 단면도이다.

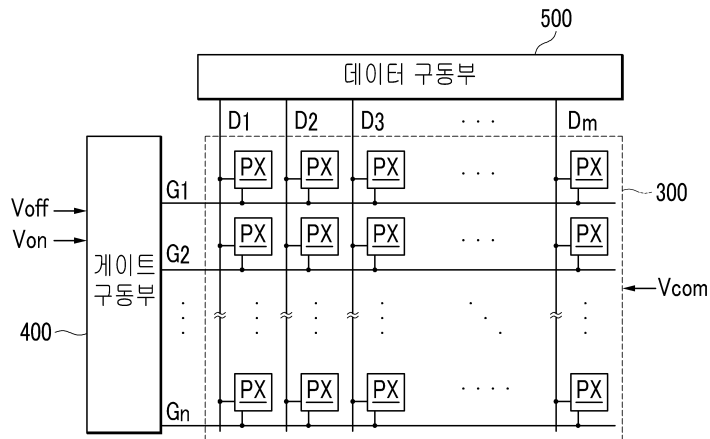
- [0091] 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다. 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있을 수 있다.
- [0092] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0093] 절연 기판(110) 위에 복수의 제1 게이트선(gate line)(121), 복수의 변압 게이트선(123) 및 제2 게이트선(125)을 포함하는 복수의 게이트 도전체가 형성되어 있다.
- [0094] 제1 게이트선(121), 제2 게이트선(125) 및 변압 게이트선(123)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 제1 게이트선(121)은 위아래로 돌출한 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 포함하고, 변압 게이트선(123)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)은 서로 연결되어 하나의 돌출부를 이룬다.
- [0095] 제2 게이트선(125)은 아래로 돌출한 확장부(126b)를 포함한다.
- [0096] 게이트 도전체(121, 123, 125) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0097] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 제1 및 제2 게이트 전극(124h, 124i)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 및 제2 반도체(154h, 154i), 그리고 제2 반도체(154i)와 연결되어 있는 제3 반도체(154c)를 포함한다.
- [0098] 선형 반도체(151) 위에는 복수의 선형 저항성 접촉 부재(ohmic contact)(161)가 형성되어 있으며, 제1 반도체(154h) 위에는 한 쌍의 저항성 접촉 부재(163h, 165h)가 형성되어 있고, 제2 반도체(154i) 위에는 한 쌍의 저항성 접촉 부재(163i, 165i)가 형성되어 있다. 제3 반도체(154c)위에도 한 쌍의 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 저항성 접촉 부재(163i, 163h)는 선형 저항성 접촉 부재(161)와 연결되어 있다.
- [0099] 저항성 접촉 부재(161, 165h, 165i) 위에는 복수의 데이터선(data line)(171), 복수의 제1 드레인 전극(175h), 복수의 제2 드레인 전극(175i), 복수의 제3 소스 전극(173c) 및 복수의 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0100] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 제1 게이트선(121), 제2 게이트선(125) 및 변압 게이트선(123)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 향하여 뻗어 있는 제1 소스 전극(173h) 및 제2 소스 전극(173i)을 포함한다. 제1 소스 전극(173h) 및 제2 소스 전극(173i)은 서로 연결되어 있다.
- [0101] 제1 드레인 전극(175h), 제2 드레인 전극(175i) 및 제3 드레인 전극(175c)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175i)의 막대형 끝 부분은 각각 제1 소스 전극(173h) 및 제2 소스 전극(173i)으로 일부 둘러싸여 있고, 제3 드레인 전극(175c)도 제3 소스 전극(173c)으로 일부 둘러싸여 있다. 제2 드레인 전극(175i)의 넓은 한 쪽 끝 부분은 제3 소스 전극(173c)과 연결되어 있다. 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 제2 게이트선(125)의 확장부(126b)와 중첩하여 변압 축전기(Cstd)를 이룬다.
- [0102] 제1/제2/제3 게이트 전극(124h/124i/124c), 제1/제2/제3 소스 전극(173h/173i/173c) 및 제1/제2/제3 드레인 전극(175h/175i/175c)은 제1/제2/제3 반도체(154h/154i/154c)와 함께 하나의 제1/제2/제3 박막 트랜지스터인 스위칭 소자(Qh/Qi/Qc)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173h/173i/173c)과 각 드레인 전극(175h/175i/175c) 사이의 각 반도체(154h/154i/154c)에 형성된다.
- [0103] 반도체(154h, 154i, 154c)를 포함하는 선형 반도체(151)는 소스 전극(173h, 173i, 173c)과 드레인 전극(175h, 175i, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171, 175h, 175i, 175c) 및 그 하부의 저항성 접촉 부재(161, 165h, 165i)와 실질적으로 동일한 평면 모양을 가진다. 즉, 반도체(154h, 154i, 154c)를 포함하는 선형 반도체(151)에는 소스 전극(173h, 173i, 173c)과 드레인 전극(175h, 175i, 175c) 사이를 비롯하여 데이터 도전체(171, 175h, 175i, 175c)에 의해 가리지 않고 노출된 부분이 있다.
- [0104] 데이터 도전체(171, 175h, 175i, 175c) 및 노출된 반도체(154h, 154i, 154c) 부분 위에는 보호막(180)이 형성되어 있다.

- [0105] 보호막(180)에는 제1 드레인 전극(175h)의 넓은 끝 부분과 제2 드레인 전극(175l)의 넓은 끝 부분을 각각 드러내는 복수의 접촉 구멍(185h, 185l)이 형성되어 있다.
- [0106] 보호막(180) 위에는 화소 전극(191)이 형성되어 있다.
- [0107] 화소 전극(191)은 전체적으로 대략 사각형이고 간극(91)을 사이에 두고 서로 맞물려 있는 제1 및 제2 부화소 전극(191h, 191l)을 포함한다. 제1 부화소 전극(191h)은 제2 부화소 전극(191l)의 중앙에 삽입되어 있으며, 간극(91)은 하나의 세로부와 가상의 가로 중심선을 기준으로 위에 위치하는 한 쌍의 사선부 및 아래에 위치하는 한 쌍의 사선부를 포함한다.
- [0108] 제2 부화소 전극(191l)은 중앙 전극(191la)과 상부 전극(191lb)을 포함한다. 중앙 전극(191la)은 대략 막대 모양으로 중앙에 형성되어 있는 절개부(93)를 포함하고, 상부 전극(191lb)은 절개부(92)를 포함한다.
- [0109] 간극(91)의 사선부, 절개부(92)를 이루는 변들은 제1 및 변압 게이트선(121, 123) 및 제2 게이트선(125)에 대하여 비스듬하며 대략 45도의 각을 이룰 수 있다.
- [0110] 절개부의 수효는 화소 전극(191)의 가로변과 세로변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.
- [0111] 제2 부화소 전극(191l)의 면적은 제1 부화소 전극(191h)의 면적의 대략 1.0배 내지 2.2배일 수 있다.
- [0112] 제1 부화소 전극(191h)은 접촉 구멍(185h)을 통해 제1 드레인 전극(175h)으로부터 데이터 전압을 인가 받고, 제2 부화소 전극(191l)은 접촉 구멍(185l)을 통해 제2 드레인 전극(175l)으로부터 데이터 전압을 인가 받는다.
- [0113] 제1 및 제2 부화소 전극(191h, 191l), 그리고 보호막(180) 위에는 배향막(11)이 형성되어 있다. 배향막(11)은 수직 배향막일 수 있다.
- [0114] 다음 상부 표시판(200)에 대하여 설명한다.
- [0115] 절연 기판(210) 위에 블랙 매트릭스(black matrix)라고도 하는 차광 부재(220) 및 복수의 색필터(230)가 형성되어 있고, 차광 부재(220) 및 색필터(230) 위에는 덮개막(250)이 형성되어 있다.
- [0116] 덮개막(250) 위에는 ITO(indium-tin-oxide), IZO(indium-zinc-oxide) 등의 투명한 도전체 또는 금속 따위로 만들어진 수직 공통 전극(270)이 형성되어 있고, 그 위에는 배향막(21)이 형성되어 있을 수 있다. 배향막(21)은 수직 배향막일 수 있다.
- [0117] 하부 표시판(100)과 상부 표시판(200) 사이에 들어 있는 액정층(3)은 유전율 이방성을 가지는 액정 분자를 포함하며, 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0118] 데이터 전압이 인가된 제1 및 제2 부화소 전극(191h, 191l)은 상부 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사된 빛의 편광의 변화 정도가 달라지며 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.
- [0119] 제1 부화소 전극(191h)과 공통 전극(270)은 그 사이의 액정층(3)과 함께 제1 액정 축전기(C1ch)를 이루고, 제2 부화소 전극(191l)과 공통 전극(270)은 그 사이의 액정층(3)과 함께 제2 액정 축전기(C1cl)를 이루어 제1 및 제2 스위칭 소자(Qh, Ql)가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0120] 제1 및 제2 스위칭 소자(Qh, Ql)가 턴 오프된 후에는 제3 스위칭 소자(Qc)가 턴 온되어 제2 액정 축전기(C1cl)가 변압 축전기(Cstd)와 연결되어 제2 액정 축전기(C1cl)의 전압이 떨어진다. 제1 및 제2 액정 축전기(C1ch, C1cl)의 전압이 다르게 하면 휘도 또한 달라지며, 제1 및 제2 액정 축전기(C1ch, C1cl)의 전압을 적절하게 맞추면 측면 시인성을 향상할 수 있다.
- [0121] 도 7에서 설명하였듯이, 제1 게이트선(121), 제2 게이트선(125)은 각각 도 3의 i번째 게이트선(Gi), i-1번째 게이트선(Gi-1)이고, 변압 게이트선(123)은 i+4번째 게이트선(Gi+4)과 연결될 수 있다. 그러나, 이는 제1 게이트선(121), 제2 게이트선(125) 및 변압 게이트선(123)을 제한하는 것이 아니다.
- [0122] 제2 액정 축전기(C1cl)에 화소(PX)의 데이터 전압과 공통 전압(Vcom)의 차이만큼 충전이 완료된 후, 제3 스위칭 소자(Qc)가 턴 온되어야 한다. 따라서, 제1 게이트선(121)에 게이트 온 전압(Von)이 인가되는 제1 구간과 변압

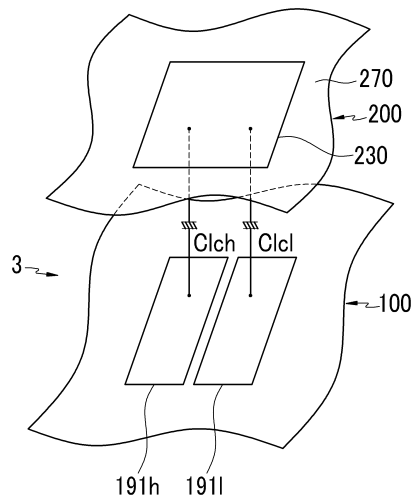
140: 게이트 절연막 151, 154, 154h, 154l, 154c: 반도체
 161, 163l, 165l, 163h, 165h: 저항성 접촉 부재
 171: 데이터선
 173h, 173l, 173c: 소스 전극
 175h, 175l, 175c: 드레인 전극
 180: 보호막
 185h, 185l: 접촉 구멍 191, 191h, 191l: 화소 전극
 200: 상부 표시판 220: 차광 부재
 230: 색필터 250: 덮개막
 270: 공통 전극

도면

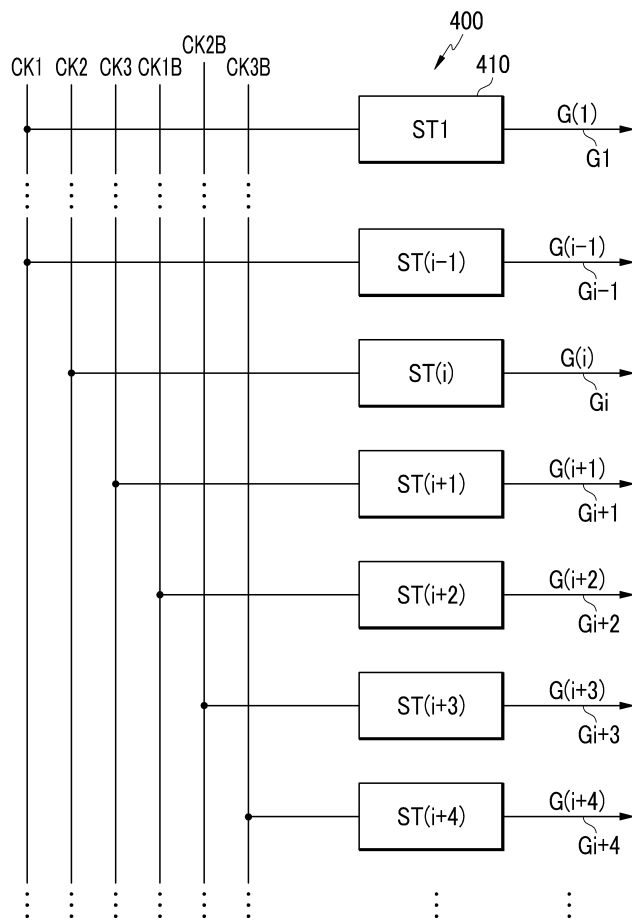
도면1



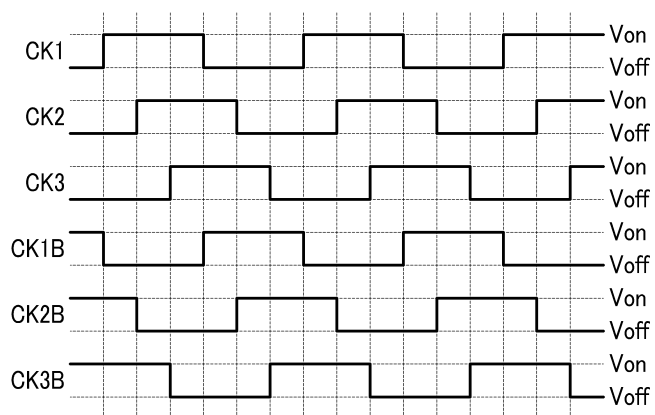
도면2



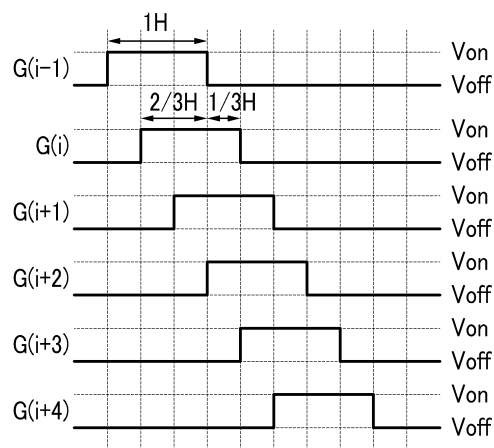
도면3



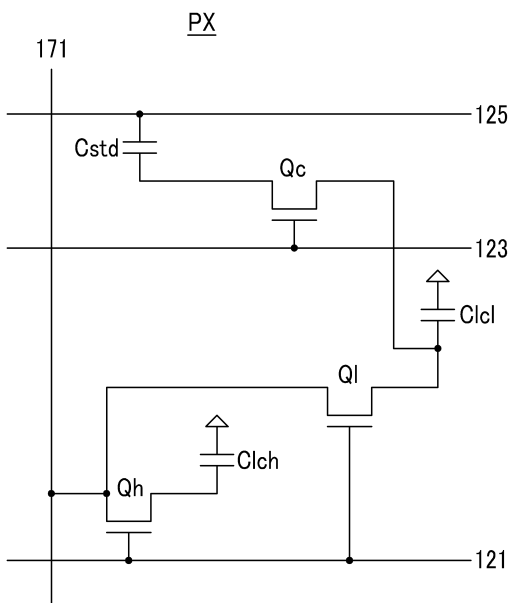
도면4



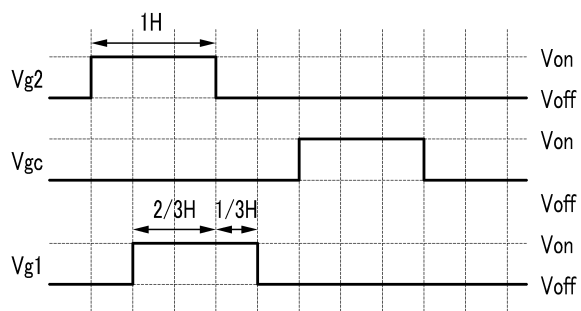
도면5



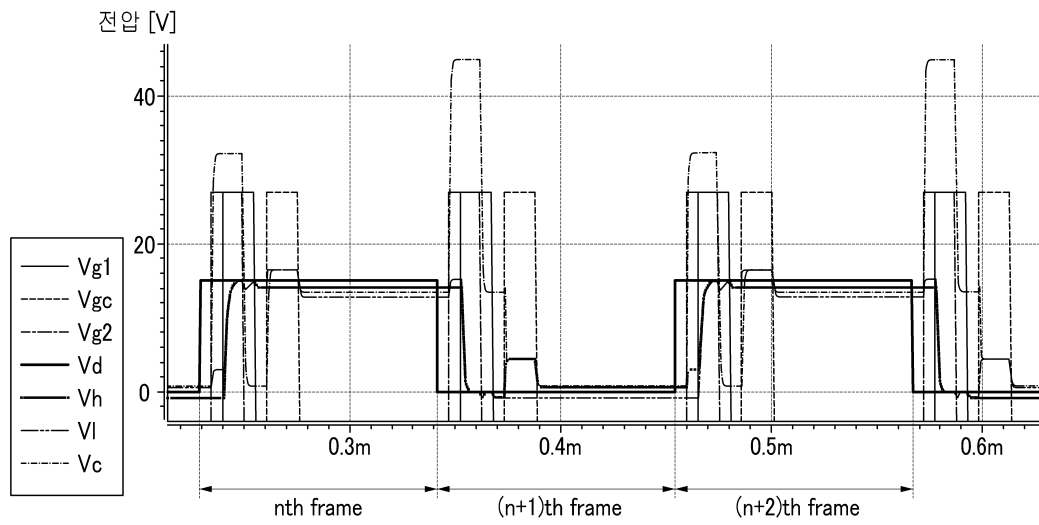
도면6



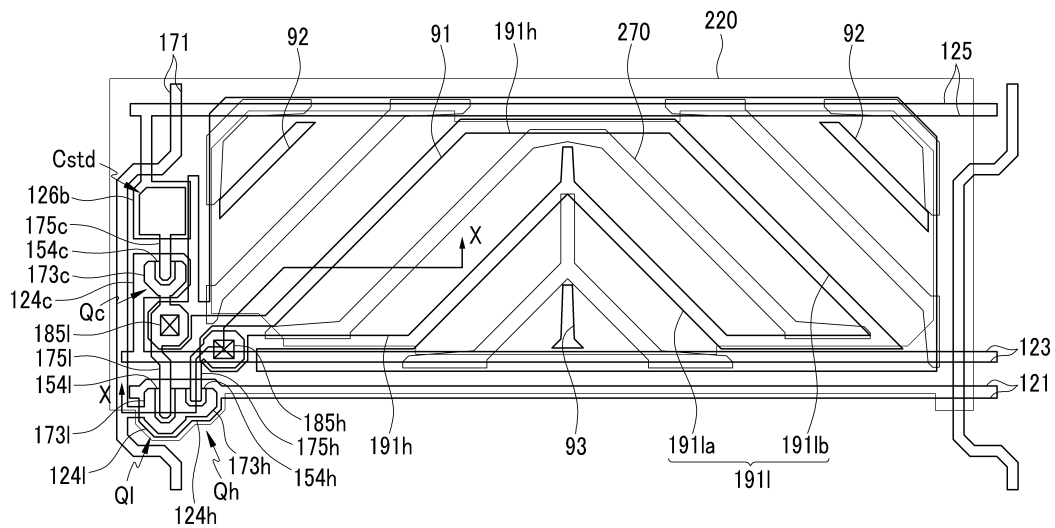
도면7



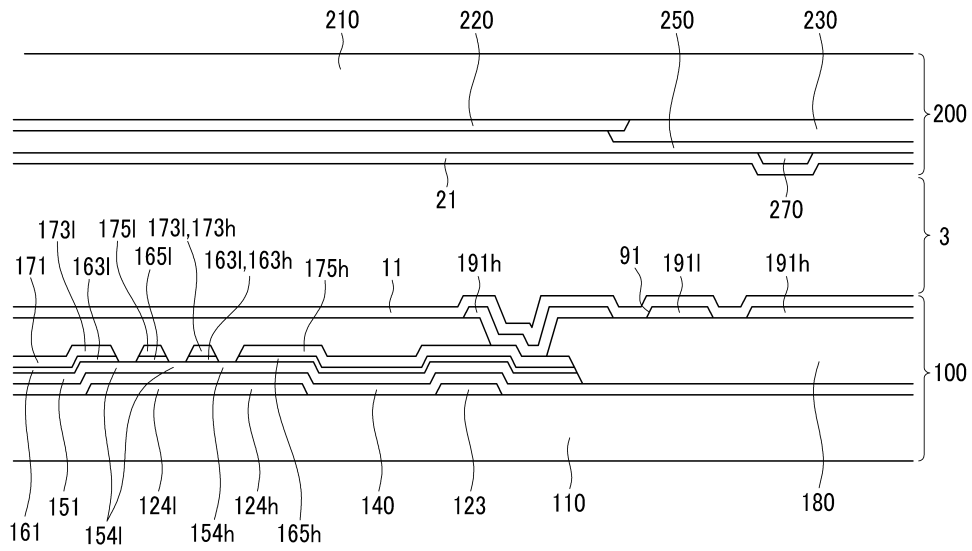
도면8



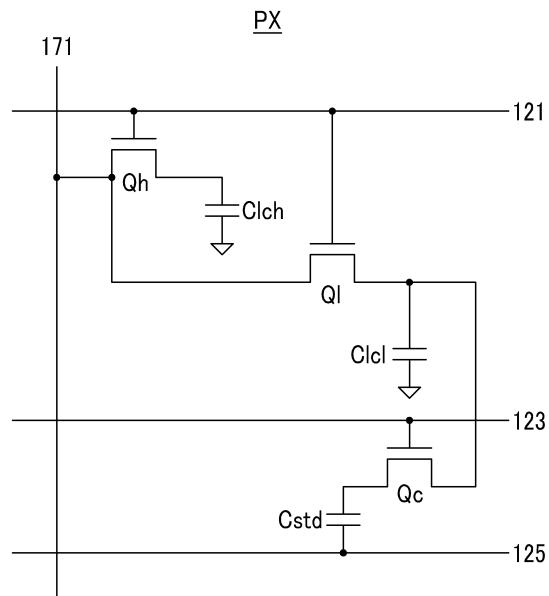
도면9



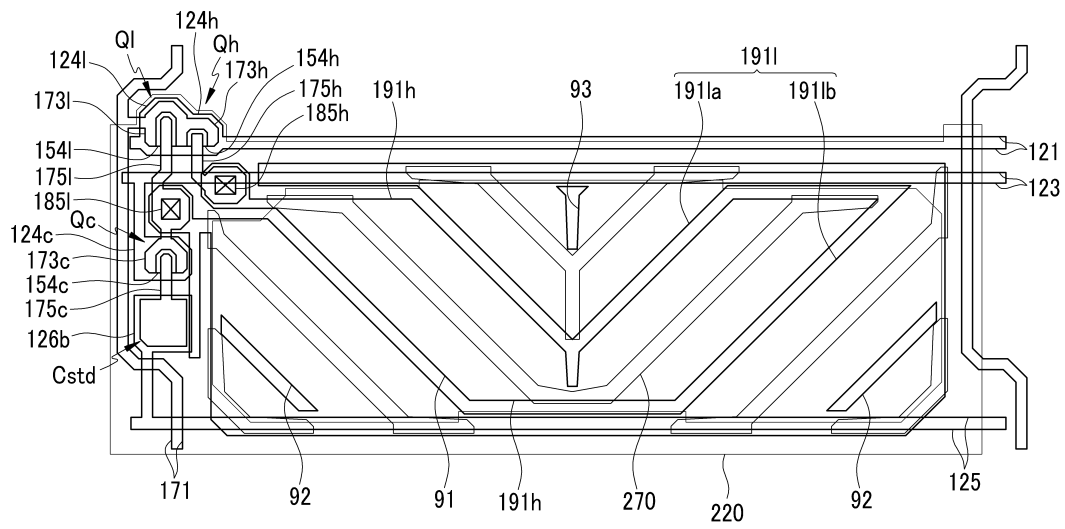
도면10



도면11



도면12



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101711086B1	公开(公告)日	2017-03-02
申请号	KR1020100089405	申请日	2010-09-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK KYUNG HO 박경호 KIM SO YOUNG 김소영 AHN SI HYUN 안시현 SHIN DONG HEE 신동희 PARK HYUNG JUN 박형준 KIM SOO HYUN 김수현		
发明人	박경호 김소영 안시현 신동희 박형준 김수현		
IPC分类号	G09G3/36		
CPC分类号	G09G3/36 G09G3/3648 G09G3/3677 G09G3/3611 G09G2300/0447 G09G2300/0842 G09G2310/0205 G02F1/136213		
其他公开文献	KR1020120027673A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置及其驱动方法，其中液晶显示装置包括多条栅极线，包括第一栅极线，电压改变栅极线和第二栅极线，数据线和像素，包括第一子像素电极和公共电极的第一液晶电容器，包括第二子像素电极和公共电极的第二液晶电容器，第一栅极线，数据线，第二开关元件，连接第一栅极线，数据线和第二子像素电极，第一开关元件连接第二开关元件，第一开关元件连接第一开关元件，3个开关器件，第一端连接到第二栅极线，第二端连接到第三开关器件。

