



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2015년02월02일  
(11) 등록번호 10-1489061  
(24) 등록일자 2015년01월27일

(51) 국제특허분류(Int. Cl.)  
G02F 1/1333 (2006.01) G06F 3/041 (2006.01)  
(21) 출원번호 10-2013-0033334  
(22) 출원일자 2013년03월28일  
심사청구일자 2013년03월28일  
(65) 공개번호 10-2013-0122907  
(43) 공개일자 2013년11월11일  
(30) 우선권주장  
JP-P-2012-104370 2012년05월01일 일본(JP)  
(56) 선행기술조사문헌  
JP05072563 A  
JP2011227923 A

(73) 특허권자  
가부시킴가이샤 재팬 디스플레이  
일본국 도쿄도 미나토쿠 니시신바시 3초메 7반 1  
고  
(72) 발명자  
아베 히로유키  
일본 지바켄 모바라시 하야노 3300 가부시킴가이  
샤 재팬 디스플레이 이스트 내  
마키 마사히로  
일본 지바켄 모바라시 하야노 3300 가부시킴가이  
샤 재팬 디스플레이 이스트 내  
스즈키 다카유키  
일본 지바켄 모바라시 하야노 3300 가부시킴가이  
샤 재팬 디스플레이 이스트 내  
(74) 대리인  
장수길, 박충범, 이중희

전체 청구항 수 : 총 14 항

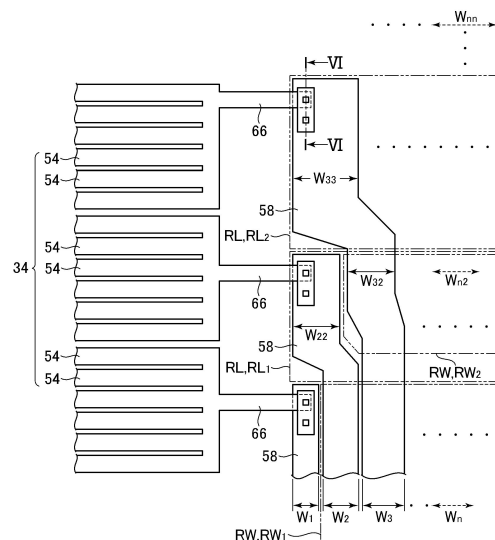
심사관 : 이정호

(54) 발명의 명칭 터치 패널 내장형 액정 표시 장치

(57) 요약

본 발명의 과제는, 터치 패널을 내장시킴으로써, 종래보다도 얇게 할 수 있고, 또한, 겹침 어긋남 대책이 필요하지 않은 터치 패널 내장형 표시 장치를 제공하는 것이다. 화소 전극(30) 및 공통 전극(34)의 사이에 형성되는 전계로 액정 재료(14)를 구동한다. 검출 전극(38) 및 공통 전극(34)의 사이에 형성되는 전계를 차단하는 물질의 유무에 의한 정전 용량의 차에 의해 터치의 유무를 검출한다. 공통 전극(34)은, 가로 방향으로 연장되어 세로 방향으로 인접하는 것끼리가 배열되는 복수의 분할 전극부(54)를 포함한다. 복수의 공통 배선(58)의 각각은, 적어도 1개의 분할 전극부(54)에 전기적으로 접속한다. 복수의 공통 배선(58)은, 공통 전극(34)의 가로 방향으로 인접하는 영역을 지나고, 길이에 대해 직교하는 폭 방향으로 인접하는 것끼리가 배열되고, 서로 폭이 상이하고, 길이가 길수록 폭이 넓어지도록 형성되어 있다.

대표도 - 도5



**특허청구의 범위**

**청구항 1**

액정 재료와,  
 상기 액정 재료를 사이에 끼우는 제1 기관 및 제2 기관과,  
 상기 제1 기관 및 상기 제2 기관의 사이에 형성된 화소 전극과,  
 상기 제1 기관 및 상기 제2 기관의 사이에 형성된 공통 전극과,  
 상기 제1 기관에 형성된 검출 전극과,  
 상기 공통 전극에 전기적으로 접속하도록 상기 제2 기관에 형성된 복수의 공통 배선을 갖고,  
 상기 화소 전극 및 상기 공통 전극의 사이에 형성되는 전계로 상기 액정 재료를 구동하고,  
 상기 검출 전극 및 상기 공통 전극의 사이에 형성되는 전계를 차단하는 물질의 유무에 의한 정전 용량의 차에 의해 터치의 유무를 검출하고,  
 상기 공통 전극은, 가로 방향으로 연장되어 세로 방향으로 인접하는 것끼리가 배열되는 복수의 분할 전극부를 포함하고,  
 상기 복수의 공통 배선의 각각은, 적어도 1개의 상기 분할 전극부에 전기적으로 접속하고,  
 상기 복수의 공통 배선은, 상기 공통 전극의 상기 가로 방향으로 인접하는 영역을 지나고, 길이에 대해 직교하는 폭 방향으로 인접하는 것끼리가 배열되고, 서로 상기 폭이 상이하고, 상기 길이가 길수록 상기 폭이 넓어지도록 형성되고,  
 상기 복수의 공통 배선은, 각각, 상기 분할 전극부와 사이에 접속부를 갖고,  
 상기 공통 배선은 길이 방향으로 상기 폭이 상이하도록 복수의 부분을 갖고,  
 상기 복수의 공통 배선의 수는  $n$ 이며,  
 짧은 쪽으로부터  $m(1 \leq m)$ 번째의 상기 공통 배선의 상기 접속부로부터 상기 폭 방향으로 넓어지는 제1 영역에는,  $m$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고,  
 짧은 쪽으로부터  $m+1$ 번째의 상기 공통 배선의 상기 접속부로부터 상기 폭 방향으로 넓어지는 제2 영역에는,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고,  
 상기  $m+1$ 번째의 공통 배선 중, 상기 제2 영역에 형성된 부분의 폭은, 상기 제1 영역에 형성된 부분의 폭보다도 넓은 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 2**

제1항에 있어서,  
 상기 복수의 공통 배선은, 각각, 상기 공통 전극의 상기 가로 방향으로 인접하는 상기 영역에, 한쪽의 단부를 갖고, 상기 한쪽의 단부로부터 상기 세로 방향의 한쪽인 연장 방향으로 연장되고, 가장 긴 상기 공통 배선으로부터 가장 짧은 상기 공통 배선으로의 순서대로, 상기 한쪽의 단부의 위치가, 상기 연장 방향으로 어긋나 있는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 3**

제2항에 있어서,  
 상기 공통 전극으로부터 상기 가로 방향으로 가장 가까운 측에 가장 짧은 상기 공통 배선이 배치되고,  
 상기 공통 전극으로부터 상기 가로 방향으로 가장 먼 측에 가장 긴 상기 공통 배선이 배치되고,  
 상기 복수의 공통 배선은, 상기 길이가 길수록, 상기 공통 전극으로부터 상기 가로 방향으로 이격되어 있는 것

을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 4**

제3항에 있어서,

짧은 쪽으로부터  $m(1 \leq m)$ 번째의 상기 공통 배선의 상기 한쪽의 단부에, 상기 연장 방향과 반대측에서 인접하여 상기 폭 방향으로 넓어지는 세로측 영역에는,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고,

짧은 쪽으로부터  $m(1 \leq m)$ 번째의 상기 공통 배선의 상기 한쪽의 단부에, 상기 가로 방향으로 인접하는 가로측 영역에는,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고,

상기 세로측 영역은, 상기 가로측 영역보다도, 상기 가로 방향으로 넓어져 있고,

$(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선은, 상기 세로측 영역에 위치하는 부분의 폭이, 상기 가로측 영역에 위치하는 부분의 폭보다도 넓은 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 5**

제4항에 있어서,

상기 세로측 영역과 상기 가로측 영역의 상기 가로 방향의 폭의 차는, 상기  $m$ 번째의 상기 공통 배선의 상기 한쪽의 단부의 상기 가로 방향의 폭과 동등한 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 6**

제5항에 있어서,

$(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 갖는 상기 세로측 영역에 위치하는 상기 부분의 상기 폭의 합계와, 상기 가로측 영역에 위치하는 상기 부분의 상기 폭의 합계와의 차는, 상기  $m$ 번째의 상기 공통 배선의 상기 한쪽의 단부의 상기 가로 방향의 폭과 동등한 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 7**

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 복수의 공통 배선의 각각은, 2개 이상의 상기 분할 전극부에 전기적으로 접속하는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 8**

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 복수의 공통 배선의 각각은, 1개의 상기 분할 전극부에 전기적으로 접속하는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 9**

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 복수의 공통 배선의 각각과 상기 적어도 1개의 상기 분할 전극부는, 적어도 1개의 개구에 의해 전기적으로 접속되는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 10**

제1항에 있어서,

상기 접속부의 수는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 길수록, 많아지는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 11**

제1항에 있어서,

상기 접속부의 길이는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 짧을수록, 길어지는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 12**

제1항에 있어서,

상기 접속부는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 짧을수록, 좁아지는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 13**

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 제2 기관은, 회로를 더 갖고,

상기 복수의 공통 배선은, 상기 회로와 겹치도록 형성되어 있는 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**청구항 14**

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 화소 전극 및 상기 공통 전극은 상기 제2 기관에 형성되고,

상기 화소 전극 및 상기 공통 전극의 사이에 형성되는 상기 전계는, 횡전계인 것을 특징으로 하는 터치 패널 내장형 액정 표시 장치.

**명세서**

**기술분야**

[0001] 본 발명은, 터치 패널 내장형 액정 표시 장치에 관한 것이다.

**배경 기술**

[0002] 모바일 기기의 보급에는, 그래픽컬 유저 인터페이스를 지지하는 터치 패널 기술이 중요해졌다. 터치 패널 기술로서, 정전 용량 접합 방식의 터치 패널이 알려져 있다. 일반적인 정전 용량 접합 방식의 터치 패널에서는, 글래스 기관의 표면에 도전 코팅(투명 도전막)이 실시된 터치 패널 기관을 설치하고, 여기에 손가락을 접촉함으로써, 위치 검출을 실시하고 있다. 또한, 터치 패널 기관을 액정 표시 패널에 장착하고, 액정 표시 패널에 표시된 메뉴 화면을 손가락으로 터치함으로써, 메뉴에 따른 동작을 실시하는 터치 패널 장착 액정 표시 패널도 알려져 있다(특허문헌 1 참조).

**선행기술문헌**

**특허문헌**

[0003] (특허문헌 0001) 일본 특허 출원 공개 제2006-146895호 공보

**발명의 내용**

**해결하려는 과제**

[0004] 터치 패널 장착 표시 패널에서는, 화상 또는 문자의 정보를 표시하는 표시 패널의 표시 영역면 상에 터치 패널을 겹쳐 사용하지만, 종래의 터치 패널 장착 표시 패널에서는, 터치 패널과, 표시 패널을 각각 별도로 제조하고, 겹쳐 조합하여 최종 제품으로 하고 있다. 그 때문에, 종래의 터치 패널 장착 표시 패널에서는, 별도로 제조한 터치 패널과, 표시 패널을 적층할 필요가 있으므로, 터치 패널 장착 표시 패널이 두꺼워지는 것과, 적층할 때의 겹침 어긋남 대책이 필요해진다고 하는 문제가 있었다.

[0005] 본 발명의 목적은, 터치 패널을 내장시킴으로써, 종래보다도 얇게 할 수 있고, 또한 겹침 어긋남 대책이 필요하지 않은 터치 패널 내장형 표시 장치를 제공하는 것에 있다.

**과제의 해결 수단**

[0006] (1) 본 발명에 따른 터치 패널 내장형 액정 표시 장치는, 액정 재료와, 상기 액정 재료를 사이에 끼우는 제1 기관 및 제2 기관과, 상기 제1 기관 및 상기 제2 기관의 사이에 형성된 화소 전극과, 상기 제1 기관 및 상기 제2 기관의 사이에 형성된 공통 전극과, 상기 제1 기관에 형성된 검출 전극과, 상기 공통 전극에 전기적으로 접속하도록 상기 제2 기관에 형성된 복수의 공통 배선을 갖고, 상기 화소 전극 및 상기 공통 전극의 사이에 형성되는 전계로 상기 액정 재료를 구동하고, 상기 검출 전극 및 상기 공통 전극의 사이에 형성되는 전계를 차단하는 물질의 유무에 의한 정전 용량의 차에 의해 터치의 유무를 검출하고, 상기 공통 전극은, 가로 방향으로 연장되어 세로 방향으로 인접하는 것끼리가 배열되는 복수의 분할 전극부를 포함하고, 상기 복수의 공통 배선의 각각은, 적어도 1개의 상기 분할 전극부에 전기적으로 접속하고, 상기 복수의 공통 배선은, 상기 공통 전극의 상기 가로 방향으로 인접하는 영역을 지나고, 길이에 대해 직교하는 폭 방향으로 인접하는 것끼리가 배열되고, 서로 상기 폭이 상이하고, 상기 길이가 길수록 상기 폭이 넓어지도록 형성되어 있는 것을 특징으로 한다. 본 발명에 따르면, 제1 기관, 검출 전극 및 공통 전극에 의해 터치 패널이 구성되고, 터치 패널이 내장되어 있으므로, 종래보다도 얇게 할 수 있고, 또한, 겹침 어긋남 대책이 필요하지 않다. 또한, 복수의 공통 배선은, 길이가 길수록 폭이 넓어지도록 형성되어 있으므로, 길이의 차이에 의한 저항값의 차를 작게 할 수 있다.

[0007] (2) (1)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 복수의 공통 배선은, 각각, 상기 공통 전극의 상기 가로 방향으로 인접하는 상기 영역에, 한쪽의 단부를 갖고, 상기 한쪽의 단부로부터 상기 세로 방향의 한쪽인 연장 방향으로 연장되고, 가장 긴 상기 공통 배선으로부터 가장 짧은 상기 공통 배선으로의 순서대로, 상기 한쪽의 단부의 위치가, 상기 연장 방향으로 어긋나 있는 것을 특징으로 해도 된다.

[0008] (3) (2)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 공통 전극으로부터 상기 가로 방향으로 가장 가까운 측에 가장 짧은 상기 공통 배선이 배치되고, 상기 공통 전극으로부터 상기 가로 방향으로 가장 먼 측에 가장 긴 상기 공통 배선이 배치되고, 상기 복수의 공통 배선은, 상기 길이가 길수록, 상기 공통 전극으로부터 상기 가로 방향으로 이격되어 있는 것을 특징으로 해도 된다.

[0009] (4) (3)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 적어도 가장 짧은 상기 공통 배선을 제외하고, 각각의 상기 공통 배선은, 길이 방향으로 상기 폭이 상이하도록 복수의 부분을 갖고, 상기 복수의 공통 배선의 수는  $n$ 이며, 짧은 쪽으로부터  $m(1 \leq m)$ 번째의 상기 공통 배선의 상기 한쪽의 단부에, 상기 연장 방향과 반대측에서 인접하여 상기 폭 방향으로 넓어지는 세로측 영역에는,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고, 짧은 쪽으로부터  $m(1 \leq m)$ 번째의 상기 공통 배선의 상기 한쪽의 단부에, 상기 가로 방향으로 인접하는 가로측 영역에는,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 병렬되고, 상기 세로측 영역은, 상기 가로측 영역보다도, 상기 가로 방향으로 넓어져 있고,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선은, 상기 세로측 영역에 위치하는 부분의 폭이, 상기 가로측 영역에 위치하는 부분의 폭보다도 넓은 것을 특징으로 해도 된다.

[0010] (5) (4)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 세로측 영역과 상기 가로측 영역의 상기 가로 방향의 폭의 차는, 상기  $m$ 번째의 상기 공통 배선의 상기 한쪽의 단부의 상기 가로 방향의 폭과 동등한 것을 특징으로 해도 된다.

[0011] (6) (5)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서,  $(m+1)$ 번째로부터  $n$ 번째의 상기 공통 배선이 갖는 상기 세로측 영역에 위치하는 상기 부분의 상기 폭의 합계와, 상기 가로측 영역에 위치하는 상기 부분의 상기 폭의 합계와의 차는, 상기  $m$ 번째의 상기 공통 배선의 상기 한쪽의 단부의 상기 가로 방향의 폭과 동등한 것을 특징으로 해도 된다.

[0012] (7) (1) 내지 (6) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 복수의 공통 배선의 각각은, 2개 이상의 상기 분할 전극부에 전기적으로 접속하는 것을 특징으로 해도 된다.

[0013] (8) (1) 내지 (6) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 복수의 공통 배선의 각각은, 1개의 상기 분할 전극부에 전기적으로 접속하는 것을 특징으로 해도 된다.

[0014] (9) (1) 내지 (8) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 복수의 공통 배선의 각각과 상기 적어도 1개의 상기 분할 전극부는, 적어도 1개의 접속부에 의해 전기적으로 접속되는 것을 특징으로 해도 된다.

- [0015] (10) (9)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 적어도 1개의 접속부의 수는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 길수록, 많아지는 것을 특징으로 해도 된다.
- [0016] (11) (9) 또는 (10)에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 적어도 1개의 접속부의 길이는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 짧을수록, 길어지는 것을 특징으로 해도 된다.
- [0017] (12) (9) 내지 (11) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 적어도 1개의 접속부는, 전기적으로 접속되는 1개의 상기 공통 배선의 길이가 짧을수록, 좁아지는 것을 특징으로 해도 된다.
- [0018] (13) (1) 내지 (12) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 제2 기관은, 회로를 더 갖고, 상기 복수의 공통 배선은, 상기 회로와 겹치도록 형성되어 있는 것을 특징으로 해도 된다.
- [0019] (14) (1) 내지 (13) 중 어느 1항에 기재된 터치 패널 내장형 액정 표시 장치에 있어서, 상기 화소 전극 및 상기 공통 전극은 상기 제2 기관에 형성되고, 상기 화소 전극 및 상기 공통 전극의 사이에 형성되는 상기 전계는, 횡전계인 것을 특징으로 해도 된다.

**도면의 간단한 설명**

- [0020] 도 1은 본 발명의 실시 형태에 따른 터치 패널 내장형 액정 표시 장치의 단면도.  
 도 2는 본 발명의 실시 형태에 따른 터치 패널 내장형 액정 표시 장치의 주요부의 분해 사시도.  
 도 3은 제2 기관의 상세를 도시하는 사시도.  
 도 4는 액정 표시 패널에 화상을 표시하기 위한 회로를 도시하는 도면.  
 도 5는 공통 전극과 공통 배선의 상세를 도시하는 도면.  
 도 6은 도 5에 도시하는 공통 배선의 VI-VI선 단면을 도시하는 도면.  
 도 7은 본 발명의 실시 형태의 변형예 1을 도시하는 도면.  
 도 8은 본 발명의 실시 형태의 변형예 2를 도시하는 도면.  
 도 9는 본 발명의 실시 형태의 변형예 3을 도시하는 도면.  
 도 10은 본 발명의 실시 형태의 변형예 4를 도시하는 도면.  
 도 11은 본 발명의 실시 형태의 변형예 5를 도시하는 도면.  
 도 12는 도 11에 도시하는 공통 배선의 XII-XII선 단면을 도시하는 도면.  
 도 13은 도 12에 도시하는 예를 더 변형한 구조를 도시하는 도면.  
 도 14는 공통 배선의 저항값을 설명하기 위한 도면.

**발명을 실시하기 위한 구체적인 내용**

- [0021] 도 1은, 본 발명의 실시 형태에 따른 터치 패널 내장형 액정 표시 장치의 단면도이다. 터치 패널 내장형 액정 표시 장치는, 제1 기관(10) 및 제2 기관(12)을 갖는다. 제1 기관(10) 및 제2 기관(12)의 사이에 액정 재료(14)가 배치되어 있다. 제1 기관(10) 및 제2 기관(12)과의 사이이며 액정 재료(14)를 사이에 끼우는 위치에 각각 배향막(16)이 형성되어 있다.
- [0022] 제1 기관(10)은, 광 투과성 재료(예를 들면 글래스)로 이루어진다. 제1 기관(10)은, 컬러 필터 기관이며, 도시를 생략한 착색층 및 블랙 매트릭스가 형성되어 있다. 제1 기관(10)에는, 배향막(16)이 형성되어 있다. 배향막(16)은, 도시를 생략한 착색층 및 블랙 매트릭스의 위에 형성된다.
- [0023] 제2 기관(12)은, 광 투과성 재료(예를 들면 글래스)로 이루어진다. 제2 기관(12)은, 박막 트랜지스터(18)(Thin Film Transistor)가 형성되어 있는 점에서 TFT 기관으로도 불린다. 박막 트랜지스터(18)는, 폴리실리콘 등의 반도체막(20)과, 반도체막(20)을 덮는 게이트 절연막(22)과, 게이트 절연막(22)을 개재하여 반도체막(20)의 상부에 배치된 게이트 전극(24)과, 게이트 절연막(22)을 관통하여 반도체막(20)에 전기적으로 접속하는 소스 전극(26) 및 드레인 전극(28)을 포함한다.
- [0024] 소스 전극(26) 및 드레인 전극(28)의 한쪽은, 화소 전극(30)에 전기적으로 접속되어 있다. 또한, 절연막(32)을

개재하여 화소 전극(30)과는 다른 층 위치에 공통 전극(34)이 형성되어 있다. 도 1의 예에서는, 공통 전극(34)의 상방[제2 기판(12)으로부터 이격된 측]에 화소 전극(30)이 위치하고 있지만, 상하 반대의 배치이어도 된다.

[0025] 이상의 부품으로부터 액정 표시 패널(36)이 구성되고, 화소 전극(30) 및 공통 전극(34)의 사이에 형성되는 전계로 액정 재료(14)를 구동한다. 화소 전극(30) 및 공통 전극(34)은 제2 기판(12)에 형성되어 있으므로, 화소 전극(30) 및 공통 전극(34)의 사이에 형성되는 전계는 횡전계이다. 혹은, 화소 전극(30)을 제2 기판(12)에 형성하고, 공통 전극(34)을 제1 기판(10)에 형성하고, 종전계에 의해 액정 재료(14)를 구동해도 된다. 어느 구성이어도, 화소 전극(30) 및 공통 전극(34)은, 제1 기판(10) 및 제2 기판(12)의 사이에 배치된다.

[0026] 터치 패널 내장형 액정 표시 장치는, 제1 기판(10)에 형성된 검출 전극(38)을 갖는다. 도 1의 예에서는, 제1 기판(10)의, 액정 재료(14)와는 반대측의 면에 검출 전극(38)이 배치되어 있다. 검출 전극(38)과 공통 전극(34)에 각각 다른 전압을 인가하여 양자간(상세하게는 대향 영역의 외측)에 전계(프린지 전계)를 형성한다. 검출 전극(38) 및 공통 전극(34)의 사이에 형성되는 전계를 차단하는 물질[예를 들면 손가락(40)]의 유무에 의한 정전 용량의 차이에 의해 터치의 유무를 검출한다. 즉, 제1 기판(10), 검출 전극(38) 및 공통 전극(34)에 의해 터치 패널(42)이 구성된다. 터치 패널(42)에는, 접촉층(44)을 개재하여 프론트 패널(46)이 접촉되어 보강되어 있다. 본 실시 형태에 따르면, 터치 패널(42)이 내장되어 있으므로, 장치를 종래보다도 얇게 할 수 있다. 또한, 액정 표시 패널(36) 및 터치 패널(42)은, 제1 기판(10)을 공유하므로, 양자의 겹침 어긋남 대책이 필요하지 않다.

[0027] 도 2는, 본 발명의 실시 형태에 따른 터치 패널 내장형 액정 표시 장치의 주요부의 분해 사시도이다. 제1 기판(10)은, 직사각형의 평면 형상을 갖고, 긴 변을 따른 세로 방향으로 복수의 검출 전극(38)이 연장되어 있다. 제1 기판(10)에는, 검출 전극(38)과 외부와의 전기적 접속을 위해 플렉시블 배선 기판(48)이 장착되어 있다. 제2 기판(12)에는, 액정의 구동 회로를 내장하는 집적 회로 칩(50)이 탑재되어 있고, 외부와의 전기적 접속을 위해 플렉시블 배선 기판(52)이 장착되어 있다.

[0028] 도 3은, 제2 기판(12)의 상세를 도시하는 사시도이다. 공통 전극(34)은, 가로 방향으로 연장되어 세로 방향으로 인접하는 것끼리가 배열되는 복수의 분할 전극부(54)를 포함한다. 제2 기판(12)은, 직사각형의 평면 형상을 갖고, 짧은 변을 따른 가로 방향으로 복수의 분할 전극부(54)가 연장되어 있다. 복수의 분할 전극부(54)가 연장되는 방향과, 복수의 검출 전극(38)(도 2)이 연장되는 방향은 교차(예를 들면 직교)한다.

[0029] 도 4는, 액정 표시 패널(36)에 화상을 표시하기 위한 회로를 도시하는 도면이다. 화상 표시 영역(56)에는 화소 전극(30)이 형성되어 있다. 복수의 화소 전극(30)에 의해 화소가 형성되므로, 복수의 화소 전극(30)을 둘러싸는 영역이 화상 표시 영역(56)이다. 화상 표시 영역(56)에는, 복수의 분할 전극부(54)를 포함하는 공통 전극(34)이 형성되어 있다. 분할 전극부(54)는 기준 전위(예를 들면 GND)로 설정되고, 화소 전극(30)에는, 화소의 밝기에 따른 전압이 인가된다. 화소 전극(30)과 공통 전극(34)의 사이에 생기는 전계를 이용한 광의 제어[예를 들면 액정 재료(14)의 구동]에 의해 화상이 표시된다.

[0030] 공통 전극(34)은 공통 배선(58)에 전기적으로 접속하고, 화소 전극(30)은, 신호선(60)에 전기적으로 접속되어 있다. 화소 전극(30)과 신호선(60)과의 사이에 스위칭 소자(62)[예를 들면 도 1에 도시하는 박막 트랜지스터(18)]가 접속되어 있고, 화소 전극(30)과 신호선(60)의 전기적인 도통 및 차단을 행할 수 있도록 되어 있다. 스위칭 소자(62)는, 도시하지 않은 주사 회로로부터 인출된 주사선(64)에 접속되어 있고, 주사선(64)에 입력되는 주사 신호에 의해 구동(온 / 오프)된다.

[0031] 도 5는, 공통 전극(34)과 공통 배선(58)의 상세를 도시하는 도면이다. 도 6은, 도 5에 도시하는 공통 배선(58)의 VI-VI선 단면을 도시하는 도면이다.

[0032] 공통 전극(34)은, ITO(Indium Tin Oxide) 등의 투명 도전 재료로 이루어진다. 공통 전극(34)은, 복수의 분할 전극부(54)를 포함하지만, 2개 이상(도 5에서는 6개)의 분할 전극부(54)가 단부에서 서로 전기적으로 접속되어 있다. 공통 전극(34)은, 분할 전극부(54)로부터 인출된 접속부(66)를 포함한다. 접속부(66)는, 분할 전극부(54)와 동일한 재료로 일체적으로 연속적으로 형성되어 있다.

[0033] 제2 기판(12)에는, 예를 들면 금속으로 이루어지는 복수의 공통 배선(58)이 형성되어 있다. 도 6에 도시한 바와 같이, 공통 배선(58) 상에 제1 무기 패시베이션막(68) 및 유기 패시베이션막(70)이 순서대로 적층되어 있다. 유기 패시베이션막(70) 상에, 분할 전극부(54)와 일체화된 접속부(66)가 배치되어 있다. 접속부(66) 및 유기 패시베이션막(70)을 피복하도록 제2 무기 패시베이션막(72)이 형성되어 있다.

- [0034] 제1 무기 패시베이션막(68)은, 공통 배선(58)을 노출시키는 개구(78)를 갖는다. 유기 패시베이션막(70)은, 개구(78)에 연통하도록, 개구(78)보다도 큰 관통 구멍(74)을 갖는다. 제2 무기 패시베이션막(72)은, 유기 패시베이션막(70)의 관통 구멍(74)의 내면에도 설치되어 있지만, 제1 무기 패시베이션막(68)의 개구(78)를 덮지 않는다. 제2 무기 패시베이션막(72)은, 접속부(66)를 노출시키는 개구(76)를 갖는다.
- [0035] 제2 무기 패시베이션막(72) 상에 도전막(80)이 형성되어 있다. 도전막(80)은, 개구(76)의 내측으로도 연장되어 접속부(66)와 도통한다. 도전막(80)은, 개구(78)의 내측으로도 연장되어 공통 배선(58)과 도통한다. 도전막(80)은, 개구(76)의 내측으로부터 개구(78)의 내측까지 연속적으로 연장되어 있다. 도전막(80)은, 화소 전극(30)(도 1 참조)과 동일한 재료[예를 들면 ITO(Indium Tin Oxide)]로 화소 전극(30)과 동시에 형성된다. 도전막(80)에 의해, 공통 배선(58)과 접속부(66)가 전기적으로 접속한다. 그리고, 공통 배선(58)은 공통 전극(34)에 전기적으로 접속한다(도 5 참조).
- [0036] 도 5에 도시한 바와 같이, 복수의 공통 배선(58)의 각각은, 적어도 1개(예를 들면 2개 이상)의 분할 전극부(54)에 전기적으로 접속한다. 복수의 공통 배선(58)의 각각과 적어도 1개(도 5에서 6개)의 분할 전극부(54)는, 적어도 1개(도 5에서는 1개)의 접속부(66)에 의해 전기적으로 접속된다.
- [0037] 복수의 공통 배선(58)은, 공통 전극(34)이 연장되는 방향(가로 방향)으로 인접하는 영역을 지난다. 복수의 공통 배선(58)은, 길이에 대해 직교하는 폭 방향으로 인접하는 것끼리가 배열된다. 도 3에 도시한 바와 같이, 공통 전극(34)으로부터 가로 방향으로 가장 가까운 측에 가장 짧은 공통 배선(58a)이 배치된다. 또한, 공통 전극(34)으로부터 가로 방향으로 가장 먼 측에 가장 긴 공통 배선(58b)이 배치된다. 복수의 공통 배선(58)은, 길이가 길수록, 공통 전극(34)으로부터 가로 방향으로 이격되어 있다(도 3 참조).
- [0038] 도 5에 도시한 바와 같이, 복수의 공통 배선(58)은, 각각, 공통 전극(34)의 가로 방향(도 5에서는 우측)으로 인접하는 영역에, 한쪽의 단부를 갖는다. 공통 배선(58)은, 한쪽의 단부로부터 세로 방향의 한쪽인 연장 방향(도 5에서는 하측 방향)으로 연장된다. 도 3에 도시한 바와 같이, 복수의 공통 배선(58)은, 가장 긴 공통 배선(58b)으로부터 가장 짧은 공통 배선(58a)으로의 순서대로, 한쪽의 단부의 위치가 연장 방향(도 5에서는 하측 방향)으로 어긋나 있다.
- [0039] 도 5에 도시한 바와 같이, 짧은 쪽으로부터  $m(1 \leq m)$ 번째의 공통 배선(58)의 한쪽의 단부에, 연장 방향과 반대측에서 인접하여 폭 방향으로 넓어지는 세로측 영역  $RL$ 에는,  $(m+1)$ 번째로부터  $n$ 번째 [ $n$ 은 공통 배선(58)의 수]의 공통 배선(58)이 병렬된다. 예를 들면,  $m=1$ 의 경우를 예로 들면, 짧은 쪽으로부터 1번째의 공통 배선(58)의 한쪽의 단부에, 연장 방향과 반대측에서 인접하여 폭 방향으로 넓어지는 세로측 영역  $RL_1$ 에는, 2번째로부터  $n$ 번째 [ $n$ 은 공통 배선(58)의 수]의 공통 배선(58)이 병렬된다.  $m=2$ 의 경우를 예로 들면, 짧은 쪽으로부터 2번째의 공통 배선(58)의 한쪽의 단부에, 연장 방향과 반대측에서 인접하여 폭 방향으로 넓어지는 세로측 영역  $RL_2$ 에는, 3번째로부터  $n$ 번째 [ $n$ 은 공통 배선(58)의 수]의 공통 배선(58)이 병렬된다.
- [0040] 짧은 쪽으로부터  $m(1 \leq m)$ 번째의 공통 배선(58)의 한쪽의 단부에 가로 방향으로 인접하는 가로측 영역  $RW$ 에는,  $(m+1)$ 번째로부터  $n$ 번째의 공통 배선(58)이 병렬된다. 예를 들면,  $m=1$ 의 경우를 예로 들면, 짧은 쪽으로부터 1번째의 공통 배선(58)의 한쪽의 단부에 가로 방향으로 인접하는 가로측 영역  $RW_1$ 에는, 2번째로부터  $n$ 번째의 공통 배선(58)이 병렬된다.  $m=2$ 의 경우를 예로 들면, 짧은 쪽으로부터 2번째의 공통 배선(58)의 한쪽의 단부에 가로 방향으로 인접하는 가로측 영역  $RW_2$ 에는, 3번째로부터  $n$ 번째의 공통 배선(58)이 병렬된다.
- [0041] 세로측 영역  $RL$ 은, 가로측 영역  $RW$ 보다도, 가로 방향으로 넓어져 있다.  $m$ 번째의 공통 배선(58)의 인접한 곳에 있는 세로측 영역  $RL$ 과 가로측 영역  $RW$ 의 가로 방향의 폭의 차는,  $m$ 번째의 공통 배선(58)의 한쪽의 단부의 가로 방향의 폭과 동등하다. 예를 들면, 1번째의 공통 배선(58)의 인접한 곳에 있는 세로측 영역  $RL_1$ 과 가로측 영역  $RW_1$ 의 가로 방향의 폭의 차는, 1번째의 공통 배선(58)의 한쪽의 단부의 가로 방향의 폭  $W_1$ 과 동등하다.
- [0042] 복수의 공통 배선(58)은, 서로 폭이 상이하고, 길이가 길수록 폭이 넓어지도록 형성되어 있다. 도 5에 도시하는 예에서는,
- [0043]  $W_1 < W_2 < \dots < W_n$
- [0044] 이 성립한다.
- [0045] 적어도 가장 짧은 공통 배선(58)을 제외하고, 각각의 공통 배선(58)은, 길이 방향으로 폭이 다르도록 복수의 부

분을 갖는다. 가장 짧은 공통 배선(58)은, 길이 방향으로 폭이 다르도록 복수의 부분을 갖고 있어도 되고, 갖고 있지 않아도 된다.

[0046] (m+1)번째로부터 n번째의 공통 배선(58)의 각각은, m번째의 공통 배선(58)의 인접한 곳에 있는 세로측 영역 RL에 위치하는 부분의 폭이, m번째의 공통 배선(58)의 인접한 곳에 있는 가로측 영역 RW에 위치하는 부분의 폭보다도 넓다.

[0047] 예를 들면, m=1의 경우를 예로 들면, 2번째의 공통 배선(58)은, 1번째의 공통 배선(58)의 인접하는 세로측 영역 RL<sub>1</sub>에 위치하는 부분의 폭 W<sub>22</sub>가, 1번째의 공통 배선(58)의 인접하는 가로측 영역 RW<sub>1</sub>에 위치하는 부분의 폭 W<sub>2</sub>보다도 넓다. 또한, 3번째의 공통 배선(58)은, 1번째의 공통 배선(58)의 인접하는 세로측 영역 RL<sub>1</sub>에 위치하는 부분의 폭 W<sub>32</sub>가, 1번째의 공통 배선(58)의 인접하는 가로측 영역 RW<sub>1</sub>에 위치하는 부분의 폭 W<sub>3</sub>보다도 넓다. n번째의 공통 배선(58)은, 1번째의 공통 배선(58)의 인접하는 세로측 영역 RL<sub>1</sub>에 위치하는 부분의 폭 W<sub>n2</sub>가, 1번째의 공통 배선(58)의 인접하는 가로측 영역 RW<sub>1</sub>에 위치하는 부분의 폭 W<sub>n</sub>보다도 넓다.

[0048] m=2의 경우를 예로 들면, 3번째의 공통 배선(58)은, 2번째의 공통 배선(58)의 인접하는 세로측 영역 RL<sub>2</sub>에 위치하는 부분의 폭 W<sub>33</sub>이, 2번째의 공통 배선(58)의 인접하는 가로측 영역 RW<sub>2</sub>에 위치하는 부분의 폭 W<sub>32</sub>보다도 넓다.

[0049] 도 5의 예에서는, 다음 식을 만족시킨다.

[0050]  $W_2 < W_{22}, W_3 < W_{32} < W_{33}, \dots, W_n < W_{n2} \dots < W_{nn}$

[0051] (m+1)번째로부터 n번째의 공통 배선(58)이 m번째의 공통 배선(58)의 인접한 곳에 있는 세로측 영역 RL에 갖는 부분의 폭의 합계와, (m+1)번째로부터 n번째의 공통 배선(58)이 m번째의 공통 배선(58)의 인접한 곳에 있는 가로측 영역 RW에 갖는 부분의 폭의 합계와의 차는, m번째의 공통 배선(58)의 한쪽의 단부의 가로 방향의 폭과 동등하다.

[0052] 예를 들면, m=1의 경우를 예로 들면, 2번째로부터 n번째의 공통 배선(58)이 1번째의 공통 배선(58)의 인접하는 세로측 영역 RL<sub>1</sub>에 갖는 부분의 폭 W<sub>22</sub>, W<sub>32</sub>, ..., W<sub>n2</sub>의 합계와, 1번째의 공통 배선(58)의 인접하는 가로측 영역 RW<sub>1</sub>에 갖는 부분의 폭 W<sub>2</sub>, W<sub>3</sub>, ..., W<sub>n</sub>의 합계와의 차는, 1번째의 공통 배선(58)의 한쪽의 단부의 가로 방향의 폭 W<sub>1</sub>과 동등하다. 즉 다음 식을 만족시킨다.

[0053]  $(W_{22} - W_2) + (W_{32} - W_3) + \dots + (W_{n2} - W_n) = W_1$

[0054] 본 실시 형태에 따르면, 복수의 공통 배선(58)은, 길이가 길수록 폭이 넓어지도록 형성되어 있으므로, 길이의 차이에 의한 저항값의 차를 작게 할 수 있다.

[0055] [변형예]

[0056] 도 7은, 본 발명의 실시 형태의 변형예 1을 도시하는 도면이다. 이 예에서는, 공통 배선(158) 상에 무기막의 일례로서 무기 패시베이션막(182)이 형성되어 있다. 무기 패시베이션막(182)은, 공통 배선(158)을 노출시키는 관통 구멍(184)을 갖는다. 관통 구멍(184)을 통해 공통 배선(158)과 도통하도록, 무기 패시베이션막(182) 상에, 공통 전극의 일부인 접속부(166)가 형성되어 있다. 접속부(166)에 의해, 공통 배선(158)은 공통 전극에 전기적으로 접속한다. 이 예는, 도 6에 도시하는 구조의 변형예이며, 그 외의 상세 내용은, 상기 실시 형태에서 설명한 내용이 해당한다.

[0057] 도 8은, 본 발명의 실시 형태의 변형예 2를 도시하는 도면이다. 이 예에서는, 접속부(266)는, 전기적으로 접속되는 공통 배선(258)의 길이가 짧을수록, 좁아져 있다. 상기 실시 형태에서 설명한 바와 같이, 공통 배선(258)은, 공통 전극(234)에 가까울수록 짧아져 있다. 공통 전극(234)에 가장 가까운 공통 배선(258a)에 접속하는 접속부(266a)는 가장 좁아져 있다. 접속부(266)는, 전기적으로 접속되는 공통 배선(258)이 공통 전극(234)에 가까울수록 좁아져 있다. 접속부(266)를 좁게 함으로써 그 저항값을 높게 할 수 있다. 공통 배선(258)의 길이가 짧을수록 그 저항값이 낮으므로, 저저항의 공통 배선(258a)에 고저항의 접속부(266a)를 접속함으로써, 다른 공통 배선(258)으로부터 분할 전극부(254)에 이르기까지의 저항값과의 차를 작게 할 수 있다.

[0058] 또한, 접속부(266)의 길이는, 전기적으로 접속되는 공통 배선(258)의 길이가 짧을수록, 길어져 있다. 접속부

(266)는, 굴곡진 형상으로 함으로써 길어진다. 굴곡 형상을 바꿈으로써 길이를 바꿀 수 있다. 접속부(266)를 길게 함으로써 그 저항값을 높게 할 수 있다. 공통 배선(258)의 길이가 짧을수록 그 저항값이 낮으므로, 저저항의 공통 배선(258a)에 고저항의 접속부(266a)를 접속함으로써, 다른 공통 배선(258)으로부터 분할 전극부(254)에 이르기까지의 저항값과의 차를 작게 할 수 있다. 그 외의 상세 내용은, 상기 실시 형태에서 설명한 내용이 해당한다.

[0059] 도 9는, 본 발명의 실시 형태의 변형예 3을 도시하는 도면이다. 이 예에서는, 복수의 공통 배선(358)의 각각은, 1개의 분할 전극부(354)에 전기적으로 접속한다. 혹은, 도 9에 도시하는 분할 전극부(354)는, 도 5에 도시하는 분할 전극부(54)보다도 폭이 넓어져 있다. 또는, 도 9에 도시하는 1개의 분할 전극부(354)는, 도 5에 도시하는 복수의 분할 전극부(54)를 일체화한 형상으로 되어 있다. 그 외의 상세 내용은, 상기 실시 형태에서 설명한 내용이 해당한다.

[0060] 도 10은, 본 발명의 실시 형태의 변형예 4를 도시하는 도면이다. 이 예에서는, 공통 배선(458)에 접속하는 접속부(466)의 수는, 공통 배선(458)의 길이가 길수록 많아져 있다. 공통 전극(434)에 가장 가까운 공통 배선(458a)에 접속하는 접속부(466a)의 수가 가장 적다. 접속부(466)의 수를 많게 함으로써 그 저항값을 낮게 할 수 있다. 공통 배선(458)이 길수록 그 저항값이 높으므로, 합성 저항값이 낮은 복수의 접속부(466b)를 고저항의 공통 배선(458b)에 접속함으로써, 공통 배선(458a)으로부터 분할 전극부(454a)에 이르기까지의 저항값과의 차를 작게 할 수 있다. 그 외의 상세 내용은, 상기 실시 형태에서 설명한 내용이 해당한다.

[0061] 도 11은, 본 발명의 실시 형태의 변형예 5를 도시하는 도면이다. 도 12는, 도 11에 도시하는 공통 배선의 X II - X II 선 단면을 도시하는 도면이다. 이 예에서는, 제2 기판(512)은, 주사 회로 등의 회로(586)를 갖는다. 회로(586)는, 제2 기판(12) 상에 적층한 막으로 구성되어 있다. 예를 들면, 제2 기판(12) 상에는, 도 12에 도시한 바와 같이, 폴리실리콘 등으로 이루어지는 반도체막(520)이 형성되고, 절연막(588)을 개재하여 반도체막(520)의 상부에 제1 금속막(590)이 형성되어 있다. 도시하지 않은 위치에서 제1 금속막(590)은 게이트 전극을 구성하고 있고, 이들을 포함하는 적층막으로 박막 트랜지스터가 구성된다. 회로(586)는, 박막 트랜지스터 등의 능동 소자를 포함한다.

[0062] 복수의 공통 배선(558)은, 회로(586)와 겹치도록 형성되어 있다. 예를 들면, 게이트 전극을 구성하기 위한 제1 금속막(590) 상에 층간 절연막(592)이 형성되고, 그 위에, 공통 배선(558)을 구성하기 위한 제2 금속막(594)이 형성되어 있다. 제2 금속막(594)의 위에는, 제1 무기 패시베이션막(568) 및 유기 패시베이션막(570)이 순서대로 적층되어 있다. 유기 패시베이션막(570) 상에, 공통 전극을 구성하기 위한 투명 도전막(580)이 형성되고, 그 위에 제2 무기 패시베이션막(572)이 형성되어 있다. 투명 도전막(580)은 ITO(Indium Tin Oxide) 등으로 이루어진다. 그 외의 상세 내용은, 상기 실시 형태에서 설명한 내용이 해당한다.

[0063] 도 13은, 도 12에 도시하는 예를 더 변형한 구조를 도시하는 도면이다. 이 예에서는, 투명 도전막(580) 아래에 접촉하여 금속막(596)이 형성되어 있다. 금속막(596)은, 화상 표시 영역(556)(도 11 참조)을 피하여, 주사 회로 등의 회로(586)와 겹치는 위치에 형성되어 있다. 투명 도전막(580)에 의해 구성되는 공통 전극(534)의 일부(예를 들면 접속부)가, 화상 표시 영역(556)의 외측에 위치하고 있고, 그 부분(접속부 등)에 금속막(596)이 겹침으로써, 공통 배선(558)으로부터 분할 전극부(554)까지의 저항값이 낮아지도록 되어 있다.

[0064] [실시예]

[0065] 도 14는, 공통 배선의 저항값을 설명하기 위한 도면이다. 도시하지 않은 공통 전극에 가장 가까운 것으로부터 m번째의 공통 배선(658<sub>m</sub>)의 단부와, m-1번째의 공통 배선(658<sub>m-1</sub>)의 단부가 도시되어 있다. m-1 번째의 공통 배선(658<sub>m-1</sub>)의 단부까지의 D<sub>1</sub>의 길이를 갖는 제1 영역 A<sub>1</sub>과, 제1 영역 A<sub>1</sub>에 인접하여 m번째의 공통 배선(658<sub>m</sub>)의 단부까지의 D<sub>2</sub>의 길이를 갖는 제2 영역 A<sub>2</sub>를 예로 들어 설명한다.

[0066] m번째의 공통 배선(658<sub>m</sub>)의 제1 영역 A<sub>1</sub>에서의 폭을 W<sub>1A</sub>라고 하고, 제2 영역 A<sub>2</sub>에서의 폭을 W<sub>1B</sub>라고 한다. 또한, 도 14에 도시하는 예에서는, 제2 영역 A<sub>2</sub>에는 폭 W<sub>1B</sub>보다도 폭이 작은 부분이 있지만, 이에 의한 저항값의 증가는 무시할 수 있는 것으로 한다. 그리고, m-1번째의 공통 배선(658<sub>m-1</sub>)의 제1 영역 A<sub>1</sub>에서의 폭을 W<sub>2</sub>라고 한다. 공통 배선(658<sub>m</sub>, 658<sub>m-1</sub>)은 동일한 막 두께의 금속으로 이루어지고, 이들의 시트 저항을 전부 R<sub>metal</sub>로 한다.

[0067] 공통 배선(658<sub>m</sub>, 658<sub>m-1</sub>)에는, 공통 전극의 일부인 접속부(666<sub>m</sub>, 666<sub>m-1</sub>)가 접속되어 있다. 접속부(666<sub>m</sub>, 666<sub>m-</sub>

$1)$ 는, ITO(Indium Tin Oxide)로 이루어지고, 이들 폭  $W_{ito1}$ ,  $W_{ito2}$ 는 동일한 것으로 한다. 또한, 접속부(666<sub>m</sub>, 666<sub>m-1</sub>)는, 공통 배선(658<sub>m</sub>, 658<sub>m-1</sub>)의 위치가 어긋나 있는 것에 따라 길이가 다르지만, 그 길이의 차  $W_{min}$ 의 부분의 저항값은 무시할 수 있는 것으로 하고, 제1 영역  $A_1$  및 제2 영역  $A_2$ 의 길이  $D_1$ ,  $D_2$ 가 모두 길이  $D$ 와 동등한 것으로 한다. 즉,

[0068]  $W_{min} \approx 0, D_1 = D_2 = D$

[0069] 이다.

[0070] 이상의 조건에서,  $m$ 번째의 공통 배선(658<sub>m</sub>)의 저항값  $R_m$ 은,

[0071]  $R_m = \{(D \times R_{metal}) / W_{1A}\} + \{(D \times R_{metal}) / W_{1B}\}$

[0072] 로 되고,  $m-1$  번째의 공통 배선(658<sub>m-1</sub>)의 저항값  $R_{m-1}$ 은,

[0073]  $R_{m-1} = \{(D \times R_{metal}) / W_2\}$

[0074] 로 된다.

[0075] 여기서,  $m$ 번째의 공통 배선(658<sub>m</sub>)이 제2 영역  $A_2$ 에서 폭을 확대한 것에 의해, 전부를 제1 영역  $A_1$ 의 폭  $W_{1A}$ 와 동일한 폭으로 형성한 경우와 비교하여, 감소하는 저항값  $R_{decrease}$ 는,

**수학식 1**

[0076]  $R_{decrease} = [ \{ (D \times R_{metal}) / W_{1A} \} + \{ (D \times R_{metal}) / W_{1A} \} ] - [ \{ (D \times R_{metal}) / W_{1A} \} + \{ (D \times R_{metal}) / W_{1B} \} ] = \{ (D \times R_{metal}) / W_{1A} \} - \{ (D \times R_{metal}) / W_{1B} \} = D \times R_{metal} \times (1 / W_{1A} - 1 / W_{1B}) = D \times R_{metal} \times \{ (W_{1B} - W_{1A}) / W_{1A} \times W_{1B} \}$

[0077] 로 된다.

[0078] 제2 영역  $A_2$ 에 존재하지 않는 공통 배선(658<sub>m-1</sub>)의 폭  $W_2$ 와 동일한 만큼, 제2 영역  $A_2$ 에서  $m$ 번째의 공통 배선(658<sub>m</sub>)의 폭을 확대시키고 있으면,

[0079]  $W_{1B} - W_{1A} \approx W_2$

[0080] 이므로, 이것을 수학식 1에 대입하여,

[0081]  $R_{decrease} = D_1 \times R_{metal} \times \{ W_2 / (W_{1A} \times W_{1B}) \}$

[0082] 로 된다.

[0083] 상기 관계를 사용하여, 제1 영역  $A_1$  또는 제2 영역  $A_2$  혹은 공통 배선(658<sub>m</sub>, 658<sub>m-1</sub>)의 단자(도시하지 않은 플렉시블 배선 기관 등이 접속되는 부분)까지의 영역에서, 인접하는 것끼리의 공통 배선(658<sub>m</sub>, 658<sub>m-1</sub>)의 저항값이 동등하게 되도록 이들을 설계할 수 있다.

[0084] 본 발명은, 상술한 실시 형태로 한정되는 것은 아니고 다양한 변형이 가능하다. 예를 들면, 실시 형태에서 설명한 구성은, 실질적으로 동일한 구성, 동일한 작용 효과를 발휘하는 구성 또는 동일한 목적을 달성할 수 있는 구성으로 치환할 수 있다.

**부호의 설명**

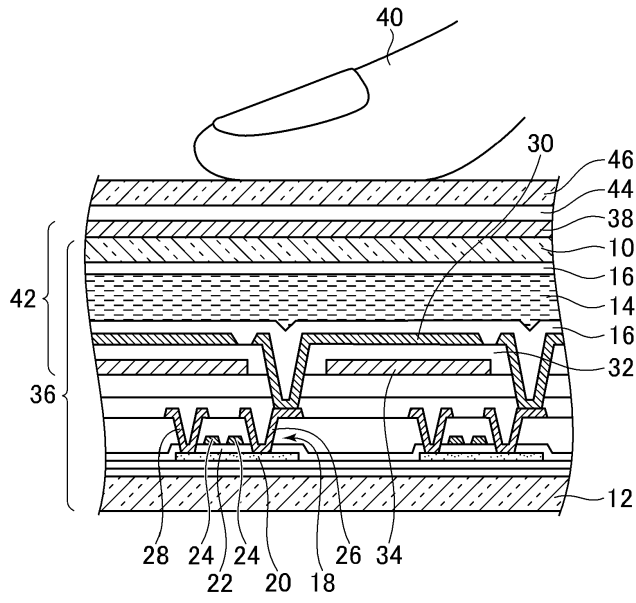
- [0085] 10 : 제1 기관
- 12 : 제2 기관
- 14 : 액정 재료

- 16 : 배향막
- 18 : 박막 트랜지스터
- 20 : 반도체막
- 22 : 게이트 절연막
- 24 : 게이트 전극
- 26 : 소스 전극
- 28 : 드레인 전극
- 30 : 화소 전극
- 32 : 절연막
- 34 : 공통 전극
- 36 : 액정 표시 패널
- 38 : 검출 전극
- 40 : 손가락
- 42 : 터치 패널
- 44 : 접촉층
- 46 : 프론트 패널
- 48 : 플렉시블 배선 기관
- 50 : 집적 회로 칩
- 52 : 플렉시블 배선 기관
- 54 : 분할 전극부
- 56 : 화상 표시 영역
- 58 : 공통 배선
- 60 : 신호선
- 62 : 스위칭 소자
- 64 : 주사선
- 66 : 접속부
- 68 : 제1 무기 패시베이션막
- 70 : 유기 패시베이션막
- 72 : 제2 무기 패시베이션막
- 74 : 관통 구멍
- 76 : 개구
- 78 : 개구
- 80 : 도전막
- 158 : 공통 배선
- 166 : 접속부
- 182 : 무기 패시베이션막

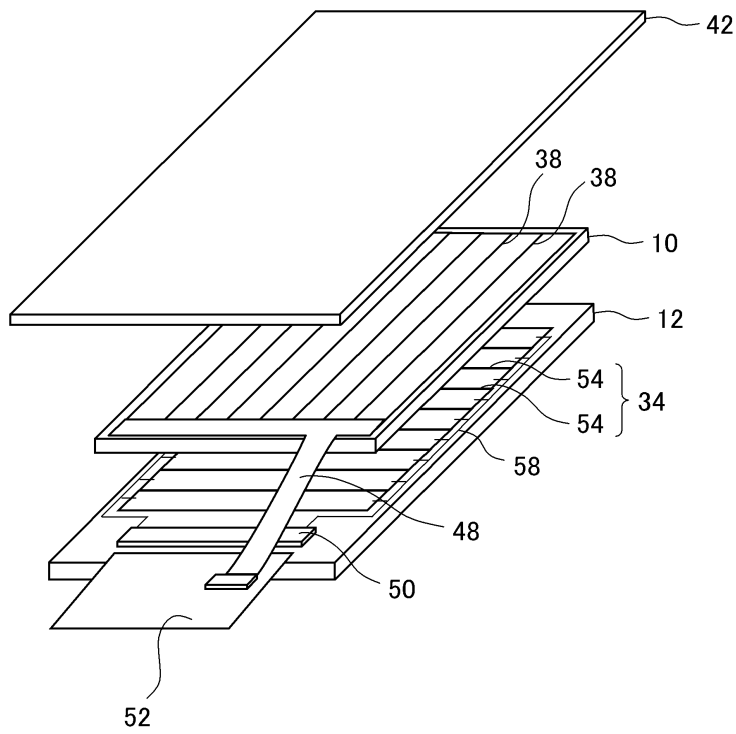
- 184 : 관통 구멍
- 234 : 공통 전극
- 254 : 분할 전극부
- 258 : 공통 배선
- 266 : 접속부
- 354 : 분할 전극부
- 358 : 복수의 공통 배선
- 434 : 공통 전극
- 454 : 분할 전극부
- 458 : 공통 배선
- 466 : 접속부
- 512 : 제2 기판
- 520 : 반도체막
- 534 : 공통 전극
- 554 : 분할 전극부
- 556 : 화상 표시 영역
- 558 : 공통 배선
- 568 : 제1 무기 패시베이션막
- 570 : 유기 패시베이션막
- 572 : 제2 무기 패시베이션막
- 580 : 투명 도전막
- 586 : 회로
- 588 : 절연막
- 590 : 제1 금속막
- 592 : 층간 절연막
- 594 : 제2 금속막
- 596 : 금속막
- 658 : 공통 배선
- 666 : 접속부

도면

도면1

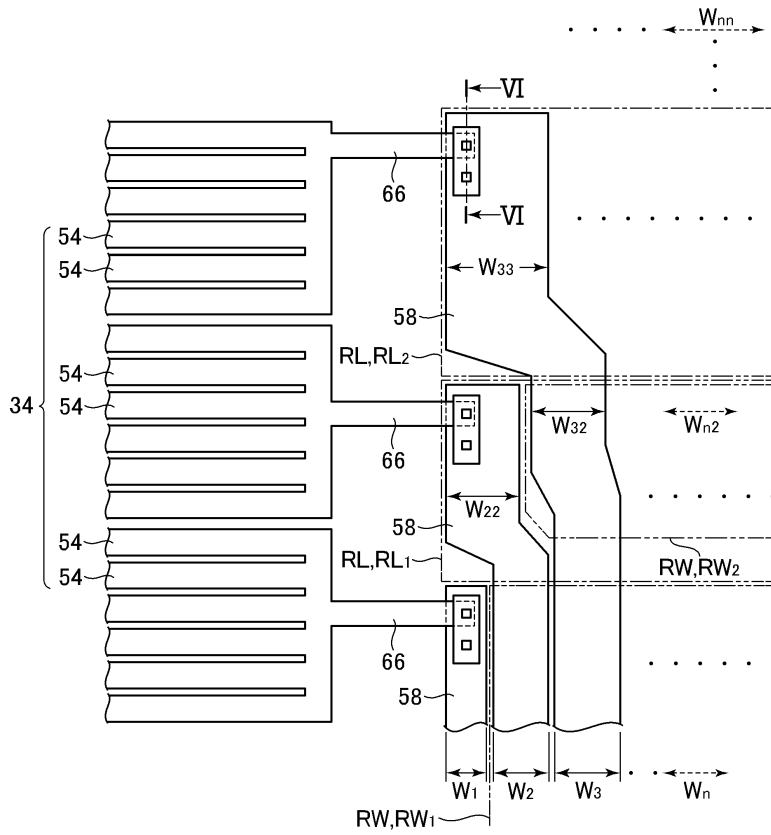


도면2

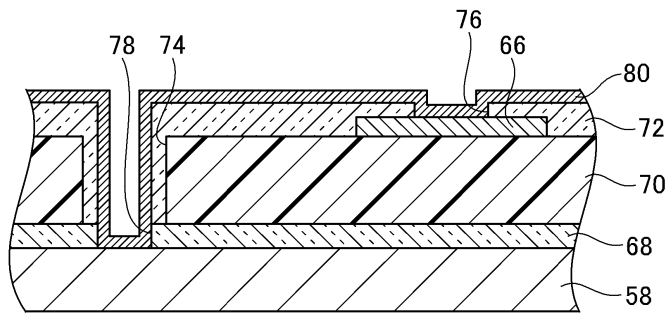




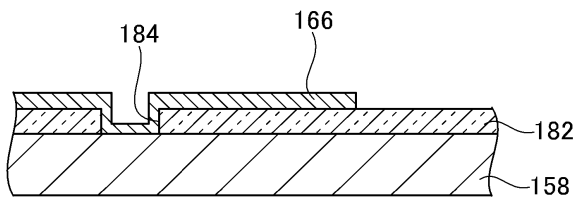
도면5



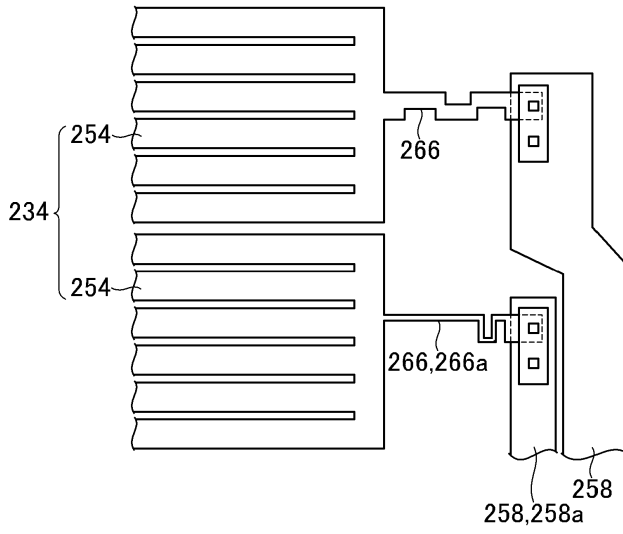
도면6



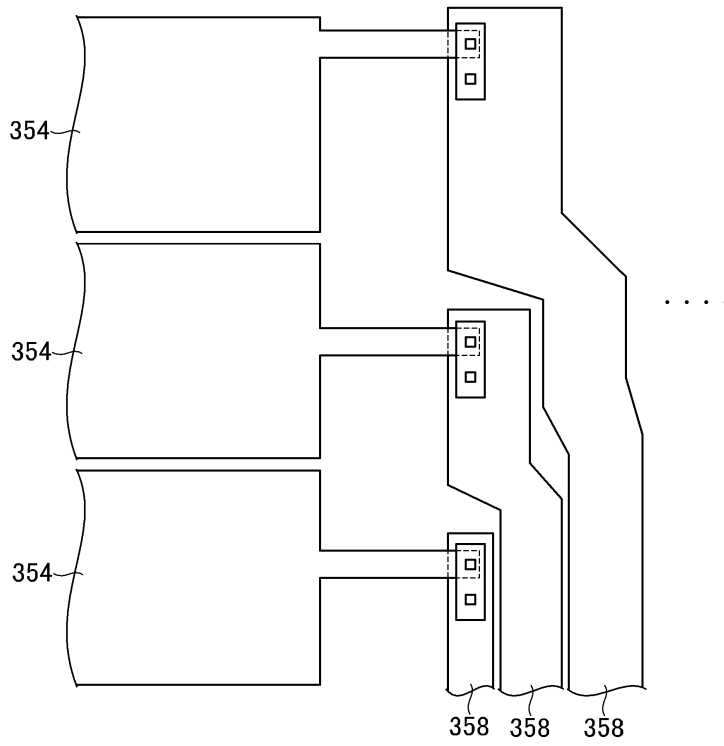
도면7



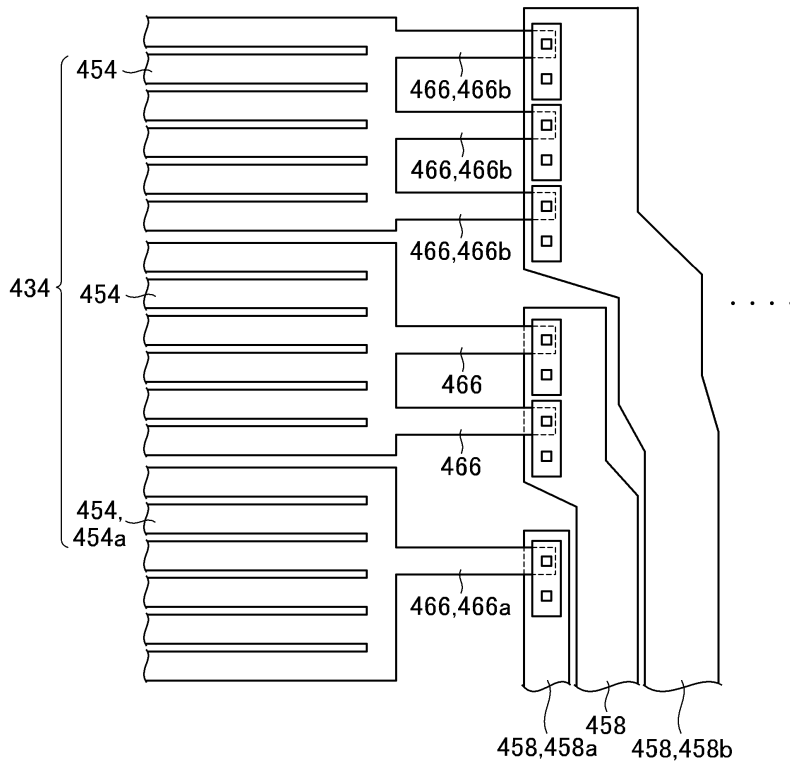
도면8



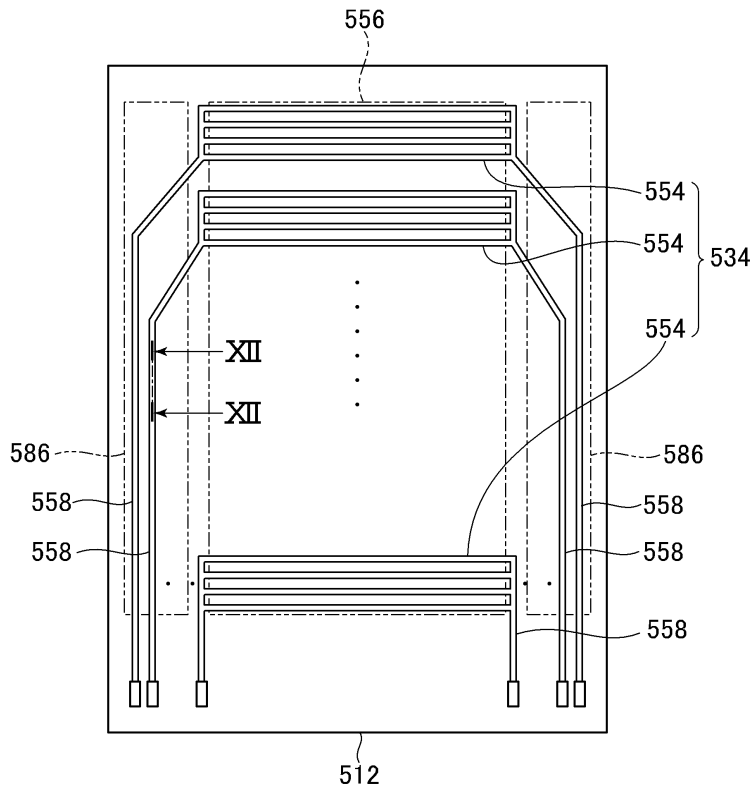
도면9



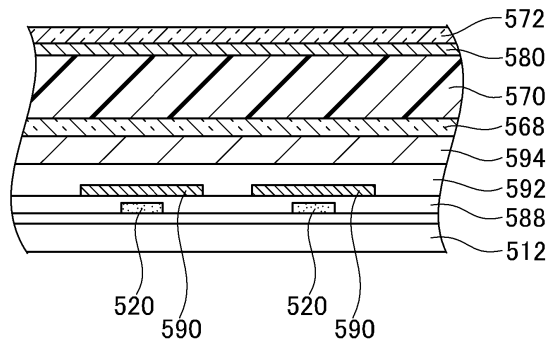
도면10



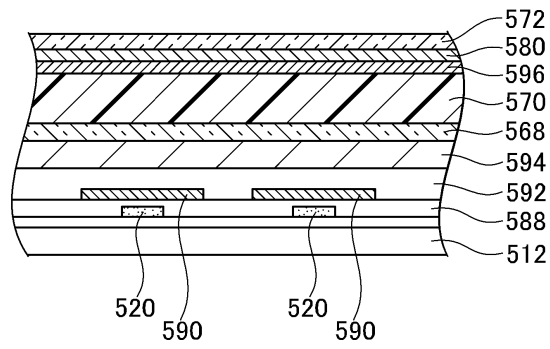
도면11



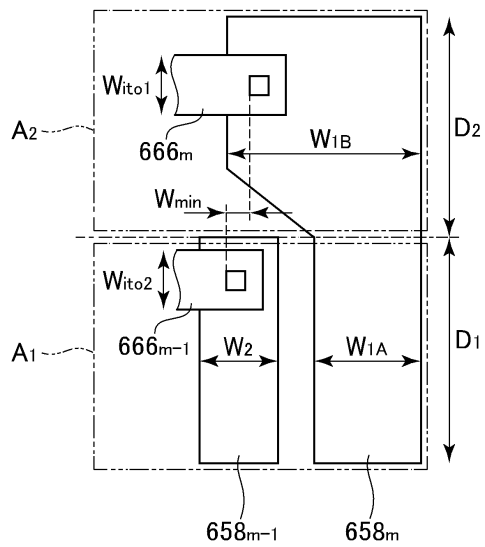
도면12



도면13



도면14



专利名称(译)	具有内置触摸板的液晶显示器		
公开(公告)号	<a href="#">KR101489061B1</a>	公开(公告)日	2015-02-02
申请号	KR1020130033334	申请日	2013-03-28
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	ABE HIROYUKI 아베히로유키 MAKI MASAHIRO 마끼마사히로 SUZUKI TAKAYUKI 스즈끼다까유키		
发明人	아베히로유키 마끼마사히로 스즈끼다까유키		
IPC分类号	G02F1/1333 G06F3/041		
CPC分类号	G02F2001/134318 G06F3/044 G06F3/0418 G02F1/1345 G02F1/13338 G06F3/0445 G06F3/0446 G06F3/041 G02F1/134363 G02F1/136286 G02F2201/121 G06F3/0412		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE		
优先权	2012104370 2012-05-01 JP		
其他公开文献	KR1020130122907A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的一个目的是提供一种触摸板内置型显示装置，其通过结合触摸板可以制造得比传统的更薄，并且不需要重叠偏差的措施。由此驱动形成在像素电极30和公共电极34之间的电场液晶材料14。通过由阻挡在检测电极38和公共电极34之间形成的电场的物质的存在或不存在引起的电容差异来检测触摸的存在或不存在。公共电极34形成为在横向方向上延伸并且在纵向相邻区域中延伸并且在垂直于长度的宽度方向上彼此相邻并且具有不同的宽度并且具有更宽的宽度那里。

