



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년02월24일
(11) 등록번호 10-1366851
(24) 등록일자 2014년02월14일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G09G 3/30 (2006.01)
G02F 1/133 (2006.01)
(21) 출원번호 10-2008-0038957
(22) 출원일자 2008년04월25일
심사청구일자 2011년11월10일
(65) 공개번호 10-2009-0113079
(43) 공개일자 2009년10월29일
(56) 선행기술조사문헌
KR1020050000105 A*
JP3160337 B2*
JP02535683 B
KR1020060041435 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
신홍재
서울특별시 동대문구 장안벚꽃로 167,
삼성래미안2차아파트 203동 1602호 (장안동)
김진호
경기 과천시 마음밭길 114, 205동 1004호 (금촌동, 대방노블랜드아파트)
(74) 대리인
박장원

전체 청구항 수 : 총 6 항

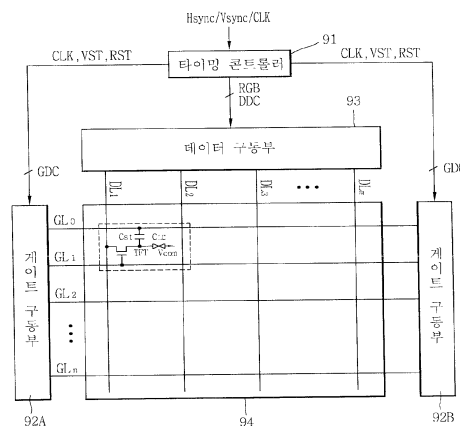
심사관 : 신영교

(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은 액정표시장치의 액정패널에 게이트신호를 공급하는 게이트 구동부를 구현함에 있어서, 프레임 주기로 교번되게 구동되는 한 쌍의 게이트 구동부를 구비하여 구성요소인 트랜지스터의 누적 스트레스 전압을 낮추어 열화를 방지할 수 있도록 한 기술에 관한 것이다. 이러한 본 발명은, 게이트 구동부 및 데이터 구동부의 구동을 제어하기 위해 게이트 제어신호 및 데이터 제어신호를 출력함과 아울러, 디지털 비디오 데이터를 출력하는 타이밍 콘트롤러와; 상기 게이트 제어신호에 응답하여 액정 패널의 각 게이트라인에 게이트신호를 공급함에 있어서, 프레임 주기로 교번되게 구동되어 게이트신호를 공급하는 한 쌍의 게이트 구동부와; 상기 데이터 제어신호에 응답하여 상기 액정 패널의 각 데이터라인에 화소신호를 공급하는 데이터 구동부에 의하여 달성된다.

대표도 - 도9



특허청구의 범위

청구항 1

복수의 게이트 라인 및 데이터라인이 교차 형성된 액정패널;

복수의 게이트 구동기로 이루어지며, 인에이블 신호에 대응하여 프레임 주기로 서로 교번되게 구동되어 해당 게이트 라인에 게이트 신호를 공급하는 제1 및 제2 게이트 구동부;

상기 데이터 라인에 화소신호를 공급하는 데이터 구동부; 및

상기 제1 및 제2 게이트 구동부에 상기 인에이블신호를 공급하며, 상기 제1 및 제2 게이트 구동부 및 데이터 구동부를 제어하고 디지털 비디오 데이터를 출력하는 타이밍 콘트롤러를 포함하고,

상기 게이트 구동기는,

세트신호와 리세트신호에 따라 출력단자, 반전출력단자에 상반된 로직의 신호를 출력하는 RS 플립플롭과;

상기 RS 플립플롭의 반전출력단자에서 출력되는 신호를 기수 또는 우수 프레임 주기로 유효화시키기 위해 인에이블신호와 앤드조합하는 앤드게이트와;

상기 RS 플립플롭 및 앤드게이트의 출력신호에 의해 구동되어 게이트신호를 발생하는 게이트신호 출력부로 구성된 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서,

RS 플립플롭은 세트단자가 다이오드형 제1트랜지스터를 통해 출력단자에 접속되고 그 접속점이 병렬접속된 제2,3트랜지스터를 통해 접지단자에 접속되고, 전원단자(V_{DD})가 다이오드형 제4트랜지스터를 통해 반전출력단자에 접속되고 그 접속점이 제5트랜지스터를 통해 접지단자에 접속된 구성으로 된 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서,

상기 앤드게이트는 인에이블단자가 제6트랜지스터를 통해 반전출력단자에 접속되고 그 접속점이 제7트랜지스터를 통해 접지단자에 접속되며, 상기 제6,7트랜지스터의 게이트가 반전출력단자, 세트단자에 각기 접속되어 구성된 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서,

상기 게이트신호 출력부는 클럭신호의 단자와 접지단자 사이에 직렬로 접속되고 게이트가 상기 RS 플립플롭의 출력단자, 반전출력단자에 각기 접속되어 드레인, 소스 공통접속점에서 게이트신호를 발생하는 충전용 트랜지스터 및 방전용 트랜지스터로 구성된 특징으로 하는 액정표시장치.

청구항 7

제6항에 있어서,

상기 충전용 트랜지스터는 상기 RS 플립플롭의 출력단자에서 출력되는 전압에 의해 턴온되어 중간 레벨의 전압(VM)을 출력하다가 소스 단자로 입력되는 클럭신호의 전압 레벨(VGH)로 상승된 전압을 출력하도록 구성된 것을

특징으로 하는 액정표시장치.

청구항 8

제6항에 있어서,

상기 방전용 트랜지스터는 상기 인에이블신호가 '로우'로 천이될 때 출력신호의 단자가 플로팅 상태로 되게 하는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치의 액정패널을 구동하는 기술에 관한 것으로, 특히 게이트 구동부의 구성요소인 각 게이트 구동기를 구성하는 트랜지스터의 누적 스트레스 전압을 낮추어 열화를 방지할 수 있도록 한 액정표시장치의 구동회로에 관한 것이다.

배경 기술

[0002] 최근, 정보기술(IT)의 발달에 따라 평판표시 장치는 시각정보 전달매체로서 그 중요성이 한층 강조되고 있으며, 향후 보다 향상된 경쟁력을 확보하기 위해 저소비전력화, 박형화, 경량화, 고화질화 등이 요구되고 있다. 평판 표시장치의 대표적인 표시장치인 액정표시장치(LCD: Liquid Crystal Display)는 액정의 광학적 이방성을 이용하여 화상을 표시하는 장치로서, 박형, 소형, 저소비전력 및 고화질 등의 장점이 있어 티브이 수신기와 각종 휴대 단말의 표시장치에 널리 적용되고 있다.

[0003] 이와 같은 액정 표시장치는 매트릭스(matrix) 형태로 배열된 액정화소들에 화상정보를 개별적으로 공급하여, 그 액정화소들의 광투과율을 조절함으로써, 원하는 화상을 표시할 수 있도록 한 표시장치이다. 따라서, 액정 표시 장치는 화상을 구현하는 최소 단위인 액정화소들이 액티브 매트릭스 형태로 배열되는 액정 패널과, 상기 액정 패널을 구동하기 위한 구동부를 구비한다. 그리고, 상기 액정표시장치는 스스로 발광하지 못하기 때문에 액정표시장치에 광을 공급하는 백라이트 유닛이 구비된다. 상기 구동부는 타이밍 콘트롤러를 비롯하여 데이터 구동부와 게이트 구동부를 구비한다.

[0004] 도 1은 종래 기술에 의한 액정표시장치의 구동 블록도로서 이에 도시한 바와 같이, 게이트 구동부(12) 및 데이터 구동부(13)의 구동을 제어하기 위한 게이트 제어신호(GDC) 및 데이터 제어신호(DDC)를 출력함과 아울러, 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 출력하는 타이밍 콘트롤러(11)와; 상기 게이트 제어신호(GDC)에 응답하여 액정 패널(14)의 각 게이트라인(GL0~GLn)에 게이트신호를 공급하는 게이트 구동부(12)와; 상기 데이터 제어신호(DDC)에 응답하여 상기 액정 패널(14)의 각 데이터라인(DL1~DLm)에 화소신호를 공급하는 데이터 구동부(13)와; 상기 게이트신호와 화소신호에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널(14)로 구성된 것으로, 이의 작용을 첨부한 도 2 내지 도 8을 참조하여 설명하면 다음과 같다.

[0005] 타이밍 콘트롤러(11)는 시스템으로부터 공급되는 수직/수평 동기신호(Hsync/ Vsync)와 클럭신호(CLK)를 이용하여 게이트 구동부(12)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(13)를 제어하기 위한 데이터 제어신호(DDC)를 출력한다. 이와 함께, 상기 타이밍 콘트롤러(11)는 상기 시스템으로부터 입력되는 디지털의 화소 데이터(RGB)를 샘플링한 후에 이를 재정렬하여 상기 데이터 구동부(13)에 공급한다.

[0006] 상기 게이트 제어신호(GDC)로서 게이트 스타트 펄스(GSP), 게이트 시프트 클럭신호(GSC), 게이트 아웃 인에이블 신호(GOE) 등이 있고, 데이터 제어신호(DDC)로서 소스 스타트 펄스(SSP), 소스 시프트 클럭신호(SSC), 소스 아웃 인에이블신호(SOE), 극성신호(POL) 등이 있다.

[0007] 게이트 구동부(12)는 상기 타이밍 콘트롤러(11)로부터 입력되는 게이트 제어신호(GDC)에 응답하여 게이트신호를 게이트라인(GL1~GLn)에 순차적으로 공급하고, 이에 의해 수평라인 상의 해당 박막트랜지스터(TFT)들이 턴온된다. 이에 따라, 데이터라인(DL1~DLm)을 통해 공급되는 화소신호들이 상기 박막트랜지스터(TFT)들을 통해 각각의 스토리지 캐패시터(C_{ST})에 저장된다.

- [0008] 이에 대해 좀 더 상세히 설명하면, 상기 게이트 구동부(12)는 상기 게이트 스타트 펄스(GSP)를 게이트 시프트 클럭(GSC)에 따라 시프트시켜 시프트 펄스를 발생한다. 그리고, 게이트 구동부(12)는 상기 시프트 클럭에 응답하여 수평기간마다 해당 게이트라인(GL)에 게이트 온,오프구간(신호)으로 이루어진 게이트신호를 공급하게 된다. 이 경우 상기 게이트 구동부(12)는 상기 게이트 아웃 인에이블신호(GOE)에 응답하여 인에이블 기간에서만 게이트 온 신호를 공급하고, 그 외의 기간에서는 게이트 오프 신호(게이트 로우 신호)를 공급하게 된다.
- [0009] 데이터 구동부(13)는 상기 타이밍 콘트롤러(11)로부터 입력되는 데이터 제어신호(DDC)에 응답하여 상기 화소 데이터(RGB)를 계조값에 대응하는 아날로그의 화소신호(데이터신호 또는 데이터전압)로 변환하고, 이렇게 변환된 화소신호를 액정패널(14)상의 데이터라인(DL1~DLm)에 공급한다.
- [0010] 액정패널(14)은 매트릭스 형태로 배열된 다수의 액정셀(C_{LC})들과, 데이터라인(DL1~DLm)과 게이트라인(GL1~GLn)의 교차부마다 형성되어 상기 각 액정셀(C_{LC})들 각각에 접속된 박막 트랜지스터(TFT)를 구비한다. 상기 박막 트랜지스터(TFT)는 게이트라인(GL)으로부터 게이트신호가 공급되는 경우 턴온되어 상기 데이터라인(DL)을 통해 공급되는 화소신호를 액정셀(C_{LC})에 공급한다. 그리고, 상기 박막 트랜지스터(TFT)는 상기 게이트라인(GL)을 통해 게이트 오프 신호가 공급될 때 턴오프되어 액정셀(C_{LC})에 충전된 화소 신호가 유지되게 한다.
- [0011] 상기 액정셀(C_{LC})은 액정을 사이에 두고 공통전극과 박막 트랜지스터(TFT)에 접속된 화소전극을 포함한다. 그리고, 상기 액정셀(C_{LC})은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 캐패시터(C_{ST})를 더 구비한다. 상기 스토리지 캐패시터(C_{ST})는 화소 전극과 이전단 게이트라인의 사이에 형성된다. 이러한 액정셀(C_{LC})은 상기 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변되고, 이에 따라 광투과율이 조절되어 계조가 구현된다.
- [0012] 상기 게이트 구동부(12)는 도 2에서와 같이 시프트레지스터 방식으로 동작하는 일련의 게이트 구동기(GD1~GDn)를 구비하고, 상기 타이밍 콘트롤러(11)로부터 공급되는 클럭신호(CLK), 시작신호(VST) 및 리세트신호(RST)에 의해 도 3과 같은 타이밍으로 게이트신호(VGOUT[1]~VGOUT[N])를 출력한다. 즉, 상기 게이트 구동기(GD1~GDn)는 시작신호(VST)가 입력된 후 해당 클럭신호(CLK[1]~CLK[N])에 동기하여 상기 게이트신호(VGOUT[1]~VGOUT[N])를 순차적으로 출력한다. 이렇게 출력되는 상기 게이트신호(VGOUT[1]~VGOUT[N])에 의하여 상기 액정패널(14)상의 게이트라인(GL1~GLn)이 구동된다. 이와 같은 게이트신호(VGOUT[1]~VGOUT[N]) 발생 동작은 프레임 단위로 반복된다.
- [0013] 도 4는 상기 게이트 구동기(GD1~GDn)의 제1실시를 나타낸 상세 회로도이다. 제1앤드게이트(AD11)는 상기 타이밍 콘트롤러(11)로부터 공급되는 제어신호(CTL)를 앤드조합하여 RS 플립플롭(FF11)의 세트신호(S)를 공급하고, 제2앤드게이트(AD12)는 그 제어신호(CTL)를 앤드조합하여 RS 플립플롭(FF11)의 리세트신호(R)를 공급한다. 상기 RS 플립플롭(FF11)은 상기와 같이 공급되는 세트신호(S)와 리세트신호(R)에 의해 동작되어 그의 출력단자(Q), (QB)에 도 5에서와 같이 상반된 로직의 신호를 출력한다.
- [0014] 다시 말해서, 상기 RS 플립플롭(FF11)의 출력단자(Q)에 게이트하이전압(V_{GH})이 출력될 때 이에 의해 큰 사이즈의 충전용 트랜지스터(T_U)가 턴온 상태로 되고, 이때 상기 RS 플립플롭(FF11)의 반전출력단자(QB)에서 출력되는 게이트로우전압(V_{GL})에 의해 작은 사이즈의 방전용 트랜지스터(T_D)가 턴오프된다. 이와 같은 상태에서 클럭신호(CLK)가 공급되면 이에 의해 상기 충전용 트랜지스터(T_U)에서 해당 게이트라인(GL)에 게이트하이전압(V_{GH})이 공급된다.
- [0015] 이후, 방전모드에서는 상기 RS 플립플롭(FF11)의 반전출력단자(QB)에서 출력되는 게이트하이전압(V_{GH})에 의해 상기 방전용 트랜지스터(T_D)가 턴온된다. 이에 따라, 상기 게이트라인(GL)의 충전전압인 게이트하이전압(V_{GH})이 상기 방전용 트랜지스터(T_D)를 통해 방전되어 게이트로우전압(V_{GL})으로 유지된다.
- [0016] 상기 충전용 트랜지스터(T_U) 및 방전용 트랜지스터(T_D)는 a-Si:H TFT로 구현되는데, 이와 같은 트랜지스터는 소스와 게이트 간에 정극성의 직류전압을 공급하면 문턱전압이 증가되고, 이에 의해 특성이 열화되어 출력전류가 감소되는 특성이 있다.
- [0017] 그런데, 상기 도 5에서와 같이 상기 RS 플립플롭(FF11)의 출력단자(Q)로부터 상기 충전용 트랜지스터(T_U)의 게

이트에 상기 게이트라인의 충전시간에 해당하는 짧은 시간동안 하이 전압이 출력되는 것을 알 수 있다. 따라서, 상기 충전용 트랜지스터(T_U)는 상기 짧은 시간동안 스트레스전압을 인가받게 된다.

[0018] 이에 비하여, 상기 RS 플립플롭(FF11)의 출력단자(QB)로부터 상기 방전용 트랜지스터(T_D)의 게이트에 상기 게이트라인의 충전시간을 제외한 긴 시간동안 하이 전압이 출력되는 것을 알 수 있다. 이로 인하여, 상기 방전용 트랜지스터(T_D)가 상기 충전용 트랜지스터(T_U)에 비하여 상대적으로 훨씬 긴 시간동안 스트레스전압을 인가받게 된다.

[0019] 이와 같이, 종래의 액정표시장치에서는 게이트 구동부에서 액정패널의 각 게이트라인에 게이트신호를 출력할 때, 충전용 트랜지스터에 짧은 시간동안 높은 레벨의 게이트전압이 공급되어 특성 열화가 비교적 느리게 진행된다. 그리고, 각 게이트 구동부에서의 방전용 트랜지스터는 충전용 트랜지스터에 비하여 긴 시간동안 높은 레벨의 게이트전압을 인가받게 되어 그만큼 특성 열화가 빠르게 진행된다. 이에 따라, 방전용 트랜지스터는 오프 상태를 유지해야 하는 구간에서도 제대로 오프되지 않아 비정상적으로 전압을 출력하게 되는 문제점이 있었다.

[0020] 이와 같은 문제점을 해결하기 위해 제안된 종래의 기술을 도 6에 나타내었다. 상기 도 6의 종래 기술을 상기 도 5의 종래 기술과 비교해 볼 때 두 개의 방전용 트랜지스터(T_{D1}), (T_{D2})를 채용하고, RS 플립플롭(FF11)에 두 개의 반전출력단자(QB1), (QB2)를 구비하여 도 7에서와 같이 프레임 주기로 교번되게 게이트하이전압(VGH)을 출력하여 그 방전용 트랜지스터(T_{D1}), (T_{D2})가 프레임 주기로 교번되게 구동되도록 한 것이 다른 점이다.

[0021] 이와 같이 두 개의 방전용 트랜지스터를 사용하는 경우, 방전용 트랜지스터의 열화 정도를 상당히 줄일 수 있지만 이와 같은 경우에도 충전용 트랜지스터의 열화는 여전히 해결되지 않는 문제점이 있었다.

[0022] 도 8은 상기 도 4의 종래기술(Type1)과 도 6의 종래 기술(Type2)에서 충전용 트랜지스터(T_U) 및 방전용 트랜지스터(T_D), (T_{D1} , T_{D2})에 가해지는 누적 스트레스 전압을 나타낸 것이다. 도 4에서의 방전용 트랜지스터(T_D)의 경우 매 프레임마다 충전동작 구간을 제외하고 계속적으로 높은 게이트전압이 공급되므로 누적 스트레스전압이 계속 상승되는 것을 알 수 있다. 이에 비하여, 도 6에서의 방전용 트랜지스터(T_{D1} , T_{D2})의 경우 프레임 단위로 교번되게 동작하므로 누적 스트레스전압이 증가되지 않고 다음 프레임에서 해소되는 것을 알 수 있다. 하지만, 도 4 및 도 6에서 충전용 트랜지스터(T_U)의 경우 상기 방전용 트랜지스터(T_D), (T_{D1} , T_{D2})의 누적 스트레스전압에 비하여 훨씬 낮기는 하지만 점진적으로 증가되고 있는 것을 알 수 있다.

[0023] 결국, 종래의 액정표시장치에 있어서 게이트 구동부의 구성요소인 다수의 게이트 구동기에서 하나의 방전용 트랜지스터를 사용하는 경우 매 프레임마다 충전동작 구간을 제외하고 계속적으로 높은 게이트전압이 공급되어 누적 스트레스전압이 계속 상승되고, 이로 인하여 오프 상태를 유지해야 하는 구간에서도 제대로 오프되지 않아 비정상적으로 전압을 출력하게 되는 문제점이 있었다. 이를 감안하여 두 개의 방전용 트랜지스터를 사용하는 경우, 방전용 트랜지스터의 열화 정도를 상당히 줄일 수 있지만 충전용 트랜지스터의 열화는 여전히 해결되지 않는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0024] 따라서, 본 발명의 목적은 하나의 액정패널에 대하여 한 쌍의 게이트 구동부를 구비하고 이들을 프레임 주기로 교번되게 구동하여 게이트 구동부를 구성하는 각 게이트 구동기의 방전용 트랜지스터는 물론 충전용 트랜지스터에 누적 스트레스전압이 지속적으로 공급되는 것을 차단하는데 있다.

과제 해결수단

[0025] 상기와 같은 목적을 달성하기 위한 본 발명은, 게이트 제어신호 및 데이터 제어신호를 출력하고, 디지털 비디오 데이터를 샘플링 및 재정렬하여 출력하는 타이밍 컨트롤러와; 상기 게이트 제어신호에 응답하여 액정 패널의 각 게이트라인에 게이트신호를 공급함에 있어서, 프레임 주기로 교번되게 구동하면서 게이트신호를 공급하는 한 쌍의 게이트 구동부를 포함하여 구성함을 특징으로 한다.

효 과

[0026] 본 발명은 하나의 액정패널에 대하여 한 쌍의 게이트 구동부를 구비하고, 이들을 프레임 주기로 교번되게 구동하여 구동시킴으로써 게이트 구동부를 구성하는 각 게이트 구동기의 방전용 트랜지스터는 물론 충전용 트랜지스터에 누적 스트레스전압이 지속적으로 공급되는 것을 차단할 수 있게 된다.

[0027] 이에 따라, 방전용 트랜지스터 및 충전용 트랜지스터의 열화가 방지되어 회로의 수명이 연장되고, 신뢰성이 향상되는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0028] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.

[0029] 도 9는 본 발명에 의한 액정표시장치의 구동 블록도로서 이에 도시한 바와 같이, 게이트 구동부(92) 및 데이터 구동부(93)의 구동을 제어하기 위한 게이트 제어신호(GDC) 및 데이터 제어신호(DDC)를 출력함과 아울러, 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 출력하는 타이밍 콘트롤러(91)와; 상기 게이트 제어신호(GDC)에 응답하여 액정 패널(94)의 각 게이트라인(GL0~GLn)에 프레임 주기로 교번되게 게이트신호를 공급하는 한 쌍의 게이트 구동부(91), (92)와; 상기 데이터 제어신호(DDC)에 응답하여 상기 액정 패널(94)의 각 데이터라인(DL1~DLm)에 화소신호를 공급하는 데이터 구동부(93)와; 상기 게이트신호와 화소신호에 의해 구동되는 액정셀들을 매트릭스 형태로 구비하여 화상을 표시하는 액정패널(94)로 구성한다.

[0030] 도 10은 상기 게이트 구동부(91), (92)의 상세 블록도로서 이에 도시한 바와 같이, 상기 게이트 구동부(91), (92)가 시프트 레지스터 방식으로 구동하는 일련의 게이트 구동기(GD11~GD1n), (GD21~GD2n)를 각기 구비하여, 상기 타이밍 콘트롤러(91)로부터 공급되는 인에이블신호(ENA)에 의해 프레임 주기로 교번되게 선택구동되어 게이트신호(VGOUT[1]~VGOUT[N])를 출력하도록 구성한다.

[0031] 도 11은 상기 도 10에서 게이트 구동기(GD11~GD1n), (GD21~GD2n)의 상세 회로도로서 이에 도시한 바와 같이, 세트신호와 리세트신호에 따라 두 출력단자(Q), (QB)에 상반된 로직의 신호를 출력하는 RS 플립플롭(FF21)과; 상기 RS 플립플롭(FF21)의 반전출력단자(QB)에서 출력되는 신호를 기수 또는 우수 프레임 주기로 유효화시키기 위해 인에이블신호(ENA)와 앤드조합하는 앤드게이트(AD21)와; 클럭신호(CLK)의 단자와 접지단자 사이에 직렬로 접속되고 게이트가 상기 RS 플립플롭(FF21)의 출력단자(Q), 반전출력단자(QB)에 각기 접속되어 드레인, 소스 공통 접속점에서 게이트신호(G[N])를 발생하는 충전용 트랜지스터(T_U) 및 방전용 트랜지스터(T_D)로 구성한다.

[0032] 이와 같이 구성한 본 발명의 작용을 첨부한 도 12 내지 도 16을 참조하여 상세히 설명하면 다음과 같다.

[0033] 도 9에서, 게이트 구동부(92A), (92B)가 프레임 주기로 교번되게 구동하면서 액정패널(94)의 각 게이트라인(GL1~GLn)에 게이트신호를 출력하는 동작을 제외하고 나머지 부분들의 동작은 통상의 액정표시 장치에서와 동일하게 동작된다.

[0034] 즉, 타이밍 콘트롤러(91)는 시스템으로부터 공급되는 수직/수평 동기신호(Hsync/Vsync)와 클럭신호(CLK)를 이용하여 게이트 구동부(92A), (92B)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(93)를 제어하기 위한 데이터 제어신호(DDC)를 출력한다. 이와 함께, 상기 타이밍 콘트롤러(91)는 상기 시스템으로부터 입력되는 디지털의 화소 데이터(RGB)를 샘플링한 후에 이를 재정렬하여 상기 데이터 구동부(93)에 공급한다.

[0035] 상기 게이트 제어신호(GDC)로서 게이트 스타트 펄스(GSP), 게이트 시프트 클럭신호(GSC), 게이트 아웃 인에이블신호(GOE) 등이 있고, 데이터 제어신호(DDC)로서 소스 스타트 펄스(SSP), 소스 시프트 클럭신호(SSC), 소스 아웃 인에이블신호(SOE), 극성신호(POL) 등이 있다.

[0036] 게이트 구동부(92)는 상기 타이밍 콘트롤러(91)로부터 입력되는 게이트 제어신호(GDC)에 응답하여 프레임 주기로 교번되게 구동되면서 그때마다 액정패널(94)의 게이트라인(GL1~GLn)에 게이트신호를 공급한다. 이에 의해 수평라인 상의 해당 박막트랜지스터(TFT)들이 턴온된다. 이에 따라, 데이터라인(DL1~DLm)을 통해 공급되는 화소신호들이 상기 박막트랜지스터(TFT)들을 통해 각각의 스토리지 캐패시터(C_{ST})에 저장된다.

[0037] 데이터 구동부(93)는 상기 타이밍 콘트롤러(91)로부터 입력되는 데이터 제어신호(DDC)에 응답하여 상기 화소 데이터(RGB)를 계조값에 대응하는 아날로그의 화소신호(데이터신호 또는 데이터전압)로 변환하고, 이렇게 변환된 화소신호를 액정패널(94)상의 데이터라인(DL1~DLm)에 공급한다.

[0038] 액정패널(94)은 매트릭스 형태로 배열된 다수의 액정셀(C_{LC})들과, 데이터라인(DL1~DLm)과 게이트라인(GL1~GLn)의 교차부마다 형성되어 상기 각 액정셀(C_{LC})들 각각에 접속된 박막 트랜지스터(TFT)를 구비한다. 상기 박막

트랜지스터(TFT)는 게이트라인(GL)으로부터 게이트신호가 공급되는 경우 턴온되어 상기 데이터라인(DL)을 통해 공급되는 화소신호를 액정셀(C_{LC})에 공급한다. 그리고, 상기 박막 트랜지스터(TFT)는 상기 게이트라인(GL)을 통해 게이트 오프 신호가 공급될 때 턴오프되어 액정셀(C_{LC})에 충전된 화소 신호가 유지되게 한다. 상기 액정셀(C_{LC})은 상기 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변되고, 이에 따라 광투과율이 조절되어 계조가 구현된다.

[0039] 한편, 본 발명에서는 상기 설명에서와 같이 한 쌍의 게이트 구동부(92A), (92B)를 구비하고, 이들을 프레임 주기로 교번되게 구동시켜 그때마다 상기 액정패널(94)의 게이트라인($GL_1 \sim GL_n$)에 게이트신호가 공급되도록 하였다. 본 설명에서는 상기 게이트 구동부(92A)는 기수 프레임에서 동작하고, 게이트 구동부(92B)는 우수 프레임에서 동작하는 것을 예로 하여 설명한다.

[0040] 상기 한 쌍의 게이트 구동부(92A), (92B)는 도 10에서와 같이 시프트레지스터 방식으로 동작하는 일련의 게이트 구동기($GD_{11} \sim GD_{1n}$), ($GD_{21} \sim GD_{2n}$)를 각기 구비하고, 상기 타이밍 콘트롤러(91)로부터 공급되는 인에이블신호(ENA)에 의해 선택적으로 구동되고, 이때 클럭신호(CLK), 시작신호(VST) 및 리세트신호(RST)에 의해 상기 액정패널(94)의 각 게이트라인($GL_1 \sim GL_n$)에 게이트신호($VGOUT[1] \sim VGOUT[N]$)를 출력한다.

[0041] 이를 위해 상기 게이트 구동기($GD_{11} \sim GD_{1n}$), ($GD_{21} \sim GD_{2n}$)를 도 11에서와 같이 구현한 것으로, 이의 작용을 도 12의 타이밍도를 참조하여 설명하면 다음과 같다.

[0042] 도 11의 게이트 구동기 회로는 기수 프레임 또는 우수 프레임 주기로 교번되게 동작하는데, 그 동작 프레임 모드에서 인에이블신호(ENA)는 상기 타이밍 콘트롤러(91)로부터 도 12에서와 같이 '하이'로 공급된다.

[0043] 충전모드의 t_1 구간에서 RS 플립플롭(FF21)의 세트단자(S)에 게이트신호($G[N-1]$)가 '하이'로 입력되어 이의 출력단자(Q)에 중간 레벨의 전압(VM)이 출력되고, 이에 의해 큰 사이즈의 충전용 트랜지스터(T_U)가 턴온 상태로 된다. 상기 중간 레벨의 전압(VM)은 공급전압에서 입력단 트랜지스터의 문턱전압을 감산한 전압($V_{DD} - V_{TH}$)이다.

[0044] 이때, 상기 RS 플립플롭(FF21)의 리세트단자(R)에 리세트신호(RESET)가 '로우'로 입력되어 이의 반전출력단자(QB)에 '로우' 신호가 출력되고, 이에 의해 앤드게이트(AD21)의 출력단자(Gd)에 '로우' 신호가 출력되므로 작은 사이즈의 방전용 트랜지스터(T_D)가 턴오프 상태로 된다.

[0045] 이후, 충전모드의 t_2 구간에서 클럭신호($CLK = CLK[1]$)가 '하이'로 입력된다. 이에 따라, 상기 충전용 트랜지스터(T_U)의 게이트와 드레인 사이의 기생캐패시턴스(C_{gd})의 커플링 현상으로 인하여 출력단자(Q)의 전압이 상기 중간 레벨의 전압(VM)과 클럭신호(CLK)의 전압(VGH)이 더해진 보다 높은 레벨의 전압(VH)으로 부트스트래핑(bootstrapping)된다. 따라서, 상기 t_2 구간에서 해당 게이트 구동기로부터 게이트신호($G[N]$)가 상기 클럭신호(CLK)의 전압 레벨(VGH)로 출력된다.

[0046] 상기 해당 게이트 구동기로부터 출력되는 게이트신호($G[N]$)는 상기 액정패널(94)의 해당 게이트라인과, 다음 단 게이트 구동기의 RS 플립플롭(FF21)의 세트단자(S)에 공통으로 공급된다.

[0047] 이후, 방전모드의 t_3 구간에서 상기 클럭신호($CLK = CLK[1]$)가 '로우' 레벨의 전압(VGL)으로 하강되고, 다음 단의 게이트 구동기에 공급되는 클럭신호($CLK = CLK[2]$)가 '하이' 레벨의 전압으로 상승된다. 이때, 상기 RS 플립플롭(FF21)의 세트단자(S)에 게이트신호($G[N-1]$)가 '로우'로 입력된다. 따라서, 상기 충전용 트랜지스터(T_U)가 턴오프된다.

[0048] 이때, 상기 RS 플립플롭(FF21)의 리세트단자(R)에 리세트신호(RESET)가 '하이'로 입력되어 이의 반전출력단자(QB)에 '하이' 신호가 출력되고, 이에 의해 앤드게이트(AD21)의 출력단자(Gd)에 '하이' 신호가 출력되므로 상기 방전용 트랜지스터(T_D)가 턴온 상태로 된다. 이에 따라, 상기 방전용 트랜지스터(T_D)를 통해 상기 게이트신호($G[N]$)의 방전동작이 이루어져 해당 게이트라인의 전위가 '로우' 레벨로 천이된다.

[0049] 이후, 상기 인에이블신호(ENA)가 '로우'로 천이되면 상기 게이트신호($G[N]$)의 단자가 플로팅 상태 즉, 하이 임피던스 상태(Hi-Z)로 된다.

[0050] 도 13은 상기 도 11에서와 같이 동작하는 게이트 구동기의 동작 타이밍도를 기수 프레임(Odd Frame)과 우수 프레임(Even Frame)으로 구분하여 나타낸 것이다.

[0051] 즉, 기수 프레임에서 임의의 게이트 구동부 예를 들어, 게이트 구동부(92A)의 게이트 구동기($GD_{11} \sim GD_{1n}$)에 인

에이블신호(ENAO)가 '하이'로 공급되고, 이 게이트 구동기(GD11~GD1n)가 클럭신호(CLK0)에 동기하여 게이트신호(G0[1]~G0[N])를 순차적으로 발생한다. 이때, 게이트 구동부(92B)의 게이트 구동기(GD21~GDn)의 출력단자들은 플로팅 상태(Hi-Z)로 있게 된다.

- [0052] 우수 프레임에서는 상기와 반대로 게이트 구동부(92B)의 게이트 구동기(GD21~GD2n)에 인에이블신호(ENAO)가 '하이'로 공급되고, 이 게이트 구동기(GD21~GD2n)가 클럭신호(CLKE)에 동기하여 상기 게이트신호(G0[1]~G0[N])를 순차적으로 발생한다. 이때, 상기 게이트 구동부(92A)의 게이트 구동기(GD11~GD1n)의 출력단자들은 플로팅 상태(Hi-Z)로 있게 된다.
- [0053] 도 14는 상기 도 11에 도시한 게이트 구동기의 구현예를 나타낸 상세 회로도로서 이의 작용을 상기 도 12를 참조하여 설명하면 다음과 같다. 여기서, 트랜지스터(T1~T5)는 도 11에서 RS 플립플롭(FF21)의 구성요소이고, 트랜지스터(T6, T7)는 앤드게이트(AD21)의 구성요소이며, 충전용 트랜지스터(T_U) 및 방전용 트랜지스터(T_D)는 게이트신호 출력부(111)의 구성요소이다.
- [0054] 게이트신호(G[N-1])가 '하이'로 입력될 때 다이오드형 트랜지스터(T1)가 턴온되어 이를 통해 출력단자(Q)에 중간 레벨의 전압(VM)이 출력된다. 상기 게이트신호(G[N-1])는 세트단자(S)로 입력되는 신호이다.
- [0055] 이때, 리세트신호(RESET)가 '로우'로 입력되어 트랜지스터(T3)가 오프 상태로 유지된다. 이와 같은 상태에서, 상기 트랜지스터(T1)를 통해 출력되는 '하이'신호에 의해 트랜지스터(T5)가 턴온되어 반전출력단자(QB)의 전위가 '로우'로 유지되고, 이에 의해 트랜지스터(T6)가 턴오프되므로 인에이블신호(ENA)가 상기 트랜지스터(T6)를 통해 출력단자(Gd)로 전달되지 못한다. 또한, 이때 상기 '하이'의 게이트신호(G[N-1])에 의해 트랜지스터(T7)가 턴온된 상태이므로 앤드게이트(AD21)의 출력단자(Gd)의 전위가 '로우'로 유지된다. 따라서, 게이트신호 출력부(111)의 충전용 트랜지스터(T_U)가 턴온 상태로 되는 반면, 방전용 트랜지스터(T_D)는 턴오프 상태로 된다.
- [0056] 이후, 상기 게이트신호(G[N-1])가 '로우'로 천이되고, 이어서 클럭신호(CLK=CLK[1])가 '하이'로 입력될 때 상기 충전용 트랜지스터(T_U)의 게이트와 드레인 사이의 기생캐패시턴스(C_{gd})의 커플링 현상으로 인하여 상기 RS 플립플롭(FF21)의 출력단자(Q)의 전압이 상기 중간 레벨의 전압(VM)과 클럭신호(CLK)의 전압(VGH)이 더해져 보다 높은 레벨의 전압(VH)으로 부트스트래핑(bootstrapping)된다. 따라서, 상기 게이트신호 출력부(111)에서 게이트신호(G[N])가 상기 클럭신호(CLK)의 전압 레벨(VGH)로 출력된다.
- [0057] 이후, 상기 클럭신호(CLK)가 '로우'로 천이되고 상기 리세트신호(RESET)가 '하이'로 입력된다. 이에 따라, 상기 트랜지스터(T3)가 턴온되어 상기 출력단자(Q)의 전압이 그 트랜지스터(T3)를 통해 접지단자(V_{SS})로 댄딩되므로, 이 출력단자(Q)의 전압이 '로우'로 천이된다. 이에 의해 상기 충전용 트랜지스터(T_U)가 턴오프된다.
- [0058] 상기에서와 같이 게이트신호(G[N-1])가 '로우'로 천이될 때 상기 다이오드형 트랜지스터(T1)가 턴오프된다. 이에 따라, 상기 트랜지스터(T5)가 턴오프되고, 이로 인하여 다이오드형 트랜지스터(T4)를 통해 반전출력단자(QB)에 '하이'신호가 출력된다.
- [0059] 이에 의해, 상기 트랜지스터(T6)가 턴온되고, 상기 게이트신호(G[N-1])가 '로우'로 천이된 이후 상기 트랜지스터(T7)가 턴오프 상태로 유지되고 있다. 이에 따라, 상기 앤드게이트(AD21)의 출력단자(Gd)에 '하이'신호가 출력되고, 이에 의해 상기 방전용 트랜지스터(T_D)가 턴온된다. 이에 따라, 상기 방전용 트랜지스터(T_D)를 통해 상기 게이트신호(G[N])의 방전동작이 이루어진다.
- [0060] 도 15는 본 발명에 의한 상기 게이트 구동부(92A), (92B)의 동작 시뮬레이션 결과를 나타낸 파형도이다. 즉, 상기 RS 플립플롭(FF21)의 출력노드(Q node) 및 반전출력노드(QB node), 상기 앤드게이트(AD21)의 출력노드(Gd node)의 전위가 상기 설명에서와 같이 정상적으로 발생되고, 인에이블신호(ENA)가 '로우'로 천이되면 상기 앤드게이트(AD21)의 출력노드(Gd node)가 '로우'상태로 되어 상기 게이트신호(G[N])의 단자가 하이 임피던스 상태(Hi-Z)로 되는 것을 알 수 있다.
- [0061] 도 16은 본 발명에 의한 상기 게이트 구동부(92A), (92B)의 구성요소인 게이트 구동기(GD11~GD1n), (GD21~GD2n)에서 게이트신호 출력부(111)의 충전용 트랜지스터(T_U) 및 방전용 트랜지스터(T_D)의 누적 스트레스 전압을 나타낸 것이다. 이에 도시한 바와 같이 상기 충전용 트랜지스터(T_U)의 누적 스트레스 전압은 최초의 낮은 값에서 거의 증가하지 않는 형태이다. 그리고, 방전용 트랜지스터(T_D)의 누적 스트레스 전압은 약간 증가되었다가 다음 프레임에서 완전히 해소되는 형태인 것을 알 수 있다.

도면의 간단한 설명

- [0062] 도 1은 종래 기술에 의한 액정표시장치의 구동 블록도.

[0063] 도 2는 도 1에서 게이트 구동부의 상세 블록도.

[0064] 도 3은 도 2에서 각부의 파형도.

[0065] 도 4는 도 2에서 게이트 구동기의 회로도.

[0066] 도 5는 도 4에서 RS 플립플롭의 출력신호 타이밍도.

[0067] 도 6은 도 2에서 게이트 구동기의 다른 회로도.

[0068] 도 7은 도 6에서 RS 플립플롭의 출력신호 타이밍도.

[0069] 도 8은 종래 기술에 의한 게이트 구동기의 트랜지스터의 누적 스트레스 전압을 나타낸 파형도.

[0070] 도 9는 본 발명에 의한 액정표시장치의 구동회로의 블록도.

[0071] 도 10은 도 9에서 게이트 구동부의 상세 블록도.

[0072] 도 11은 도 10에서 게이트 구동기의 회로도.

[0073] 도 12는 도 11에서 각부의 파형도.

[0074] 도 13은 도 10에서 두 게이트 구동부의 프레임별 타이밍도.

[0075] 도 14는 도 11의 게이트 구동기의 구현예를 보인 상세 회로도.

[0076] 도 15의 (a)-(c)는 본 발명에 의한 게이트 구동부의 시뮬레이션 결과를 나타낸 파형도.

[0077] 도 16은 본 발명에 의한 게이트 구동기의 트랜지스터의 누적 스트레스 전압을 나타낸 파형도.

[0078] ***도면의 주요 부분에 대한 부호의 설명***

[0079] 91 : 타이밍 콘트롤러 92A, 92B : 게이트 구동부

[0080] 93 : 데이터 구동부 94 : 액정패널

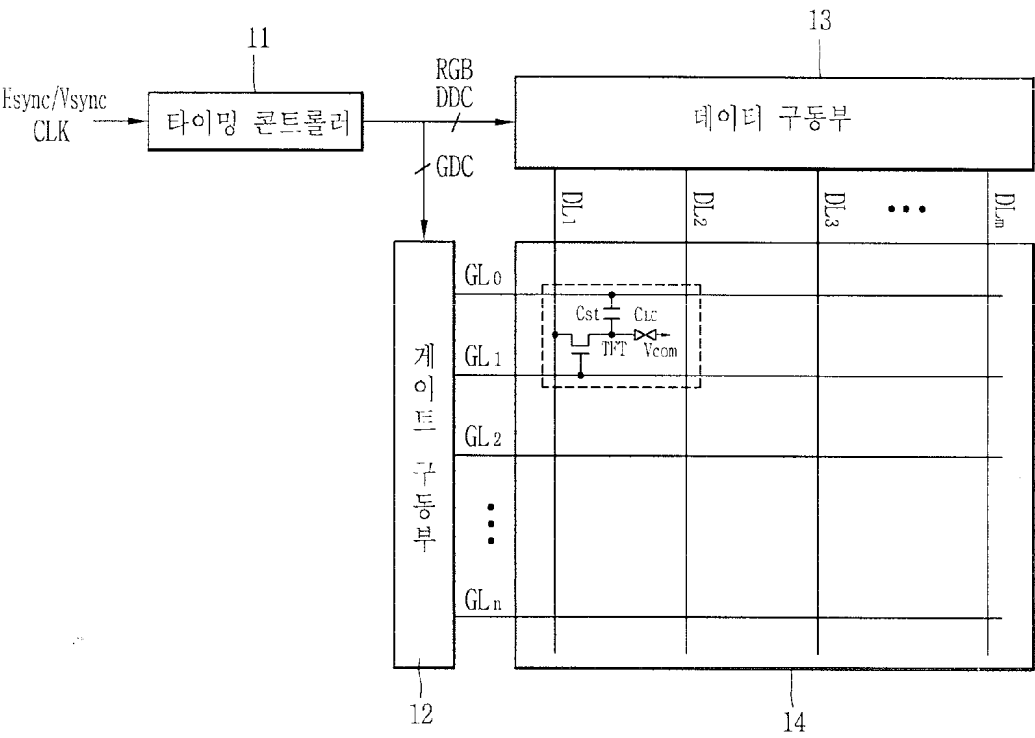
[0081] SR11-SR1n, SR21-SR2n: 게이트 구동기 FF21 : RS 플립플롭

[0082] AD21 : 앤드게이트 T_U : 충전용 트랜지스터

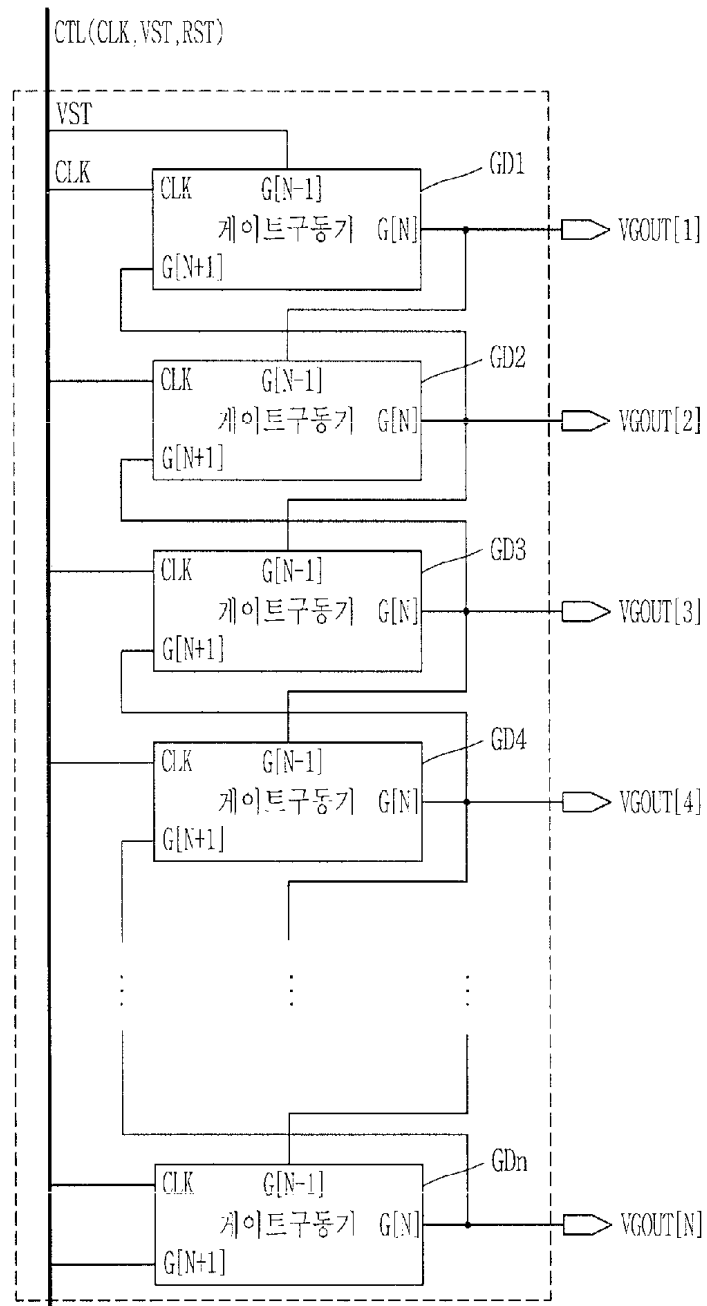
[0083] T_D : 방전용 트랜지스터

도면

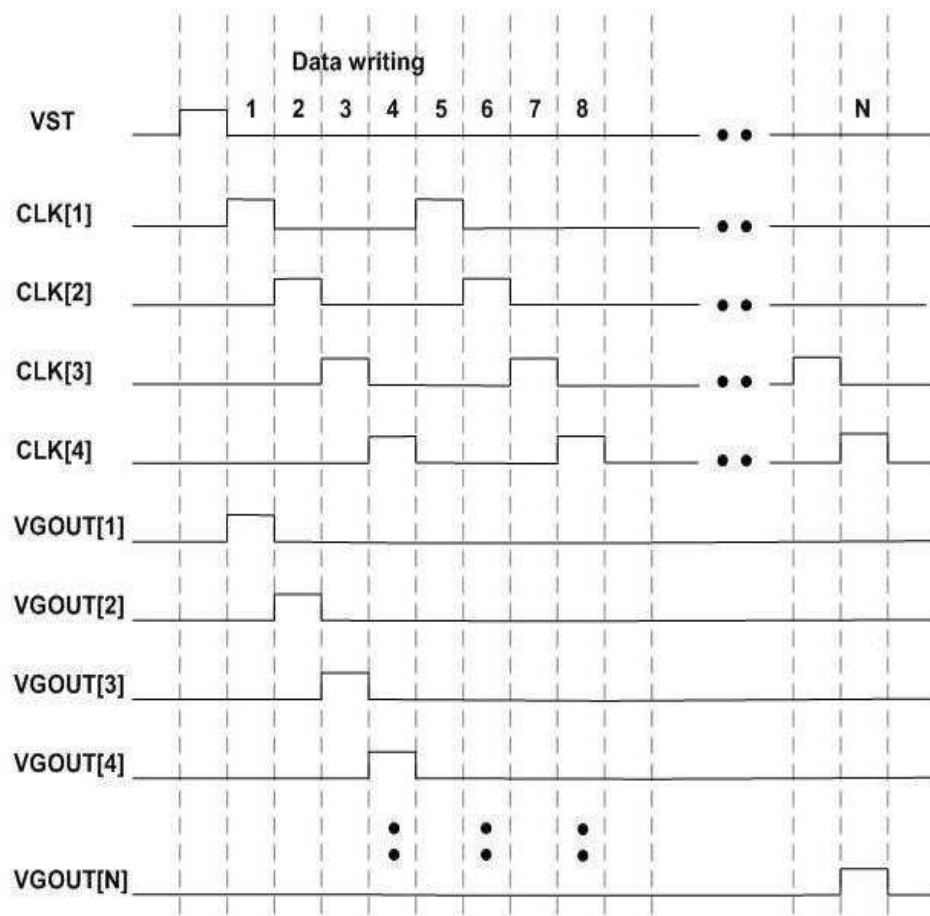
도면1



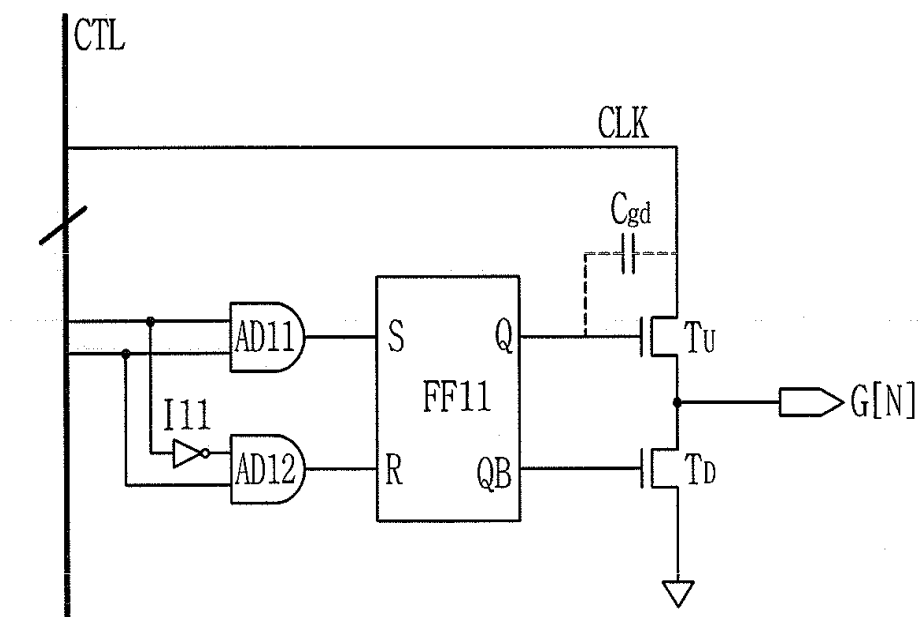
도면2



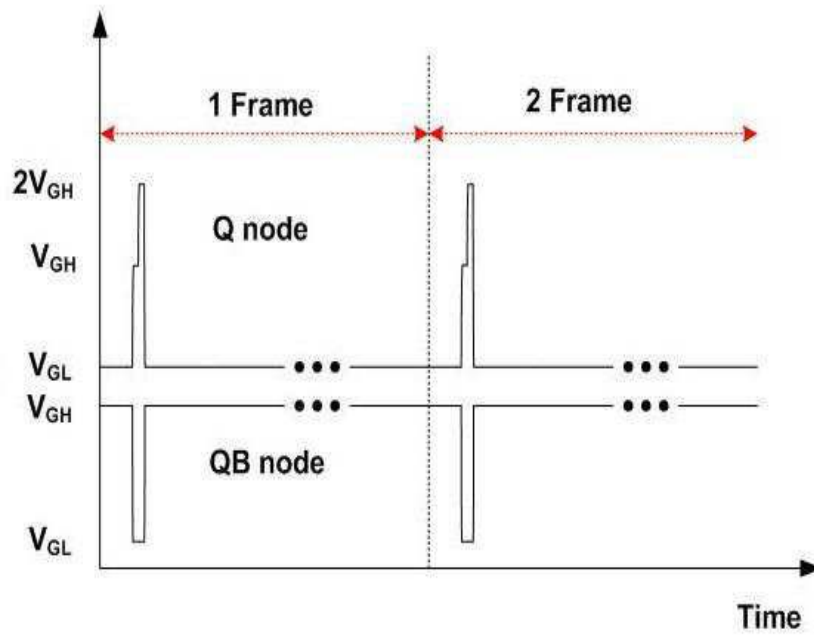
도면3



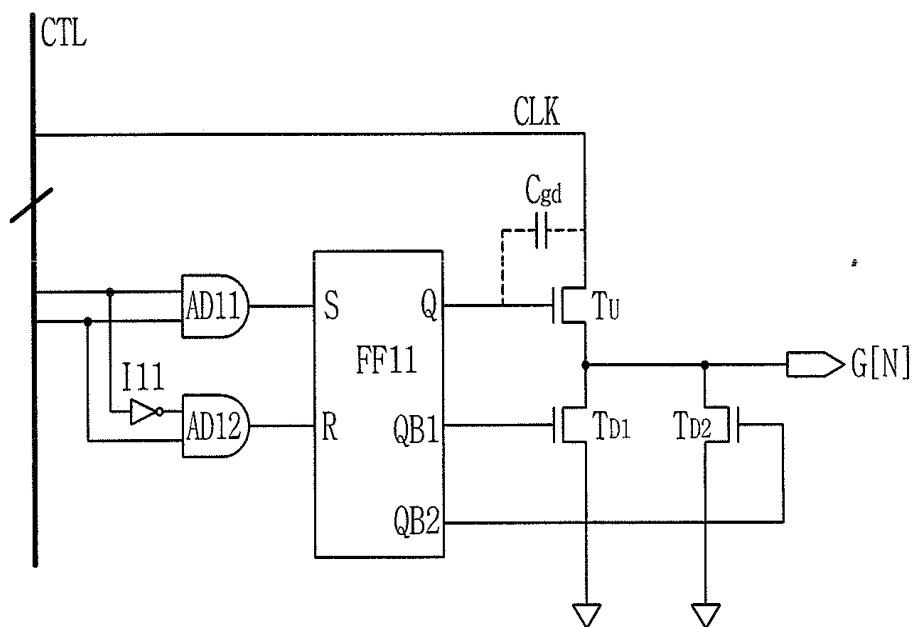
도면4



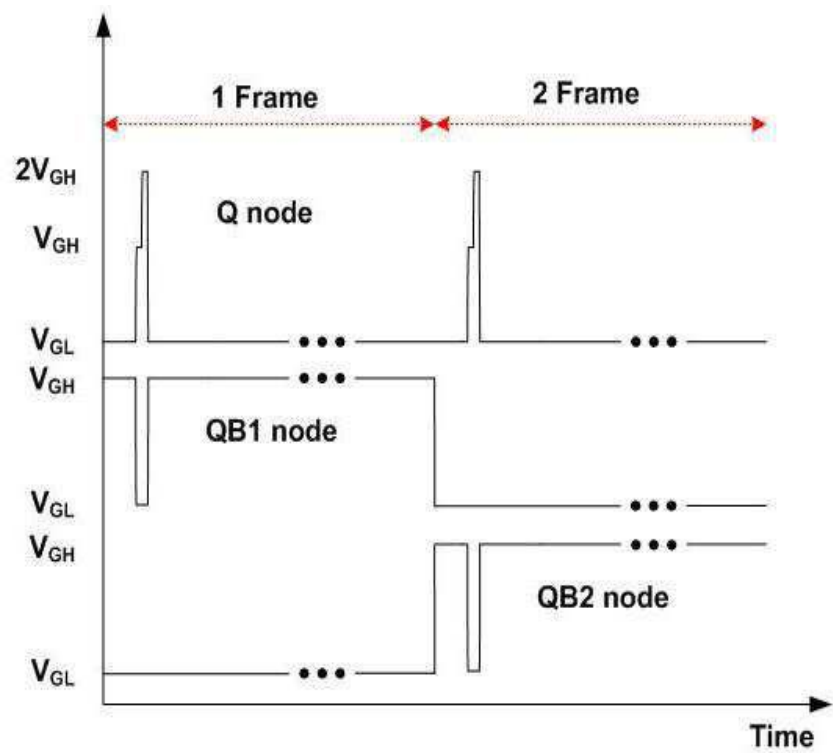
도면5



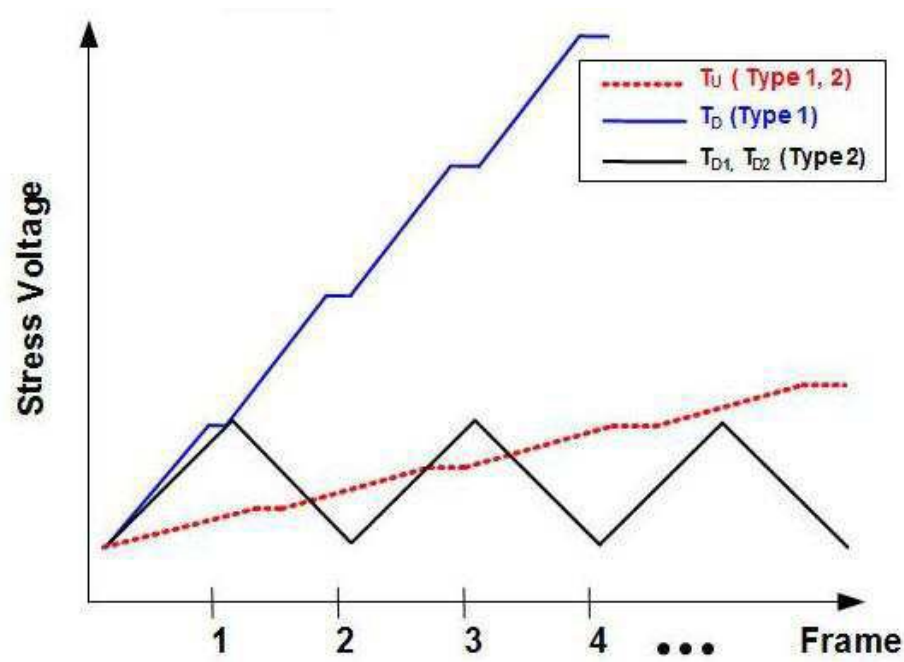
도면6



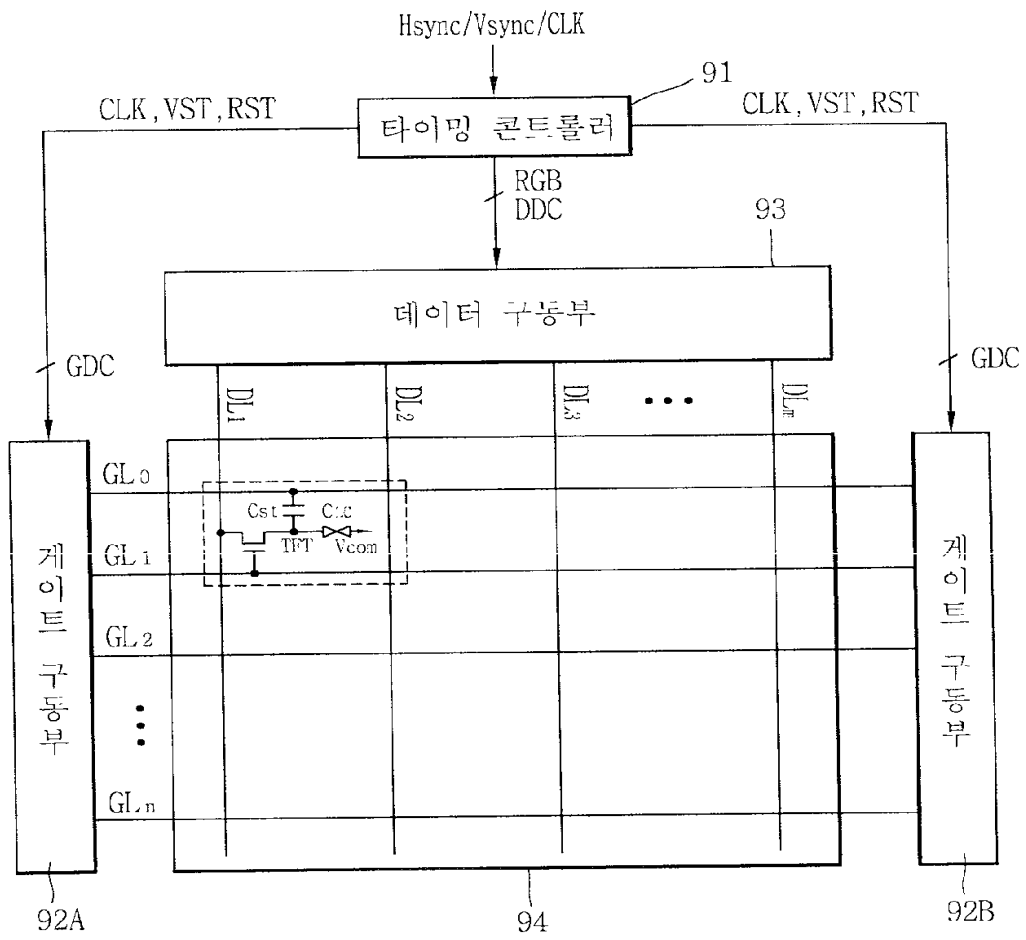
도면7



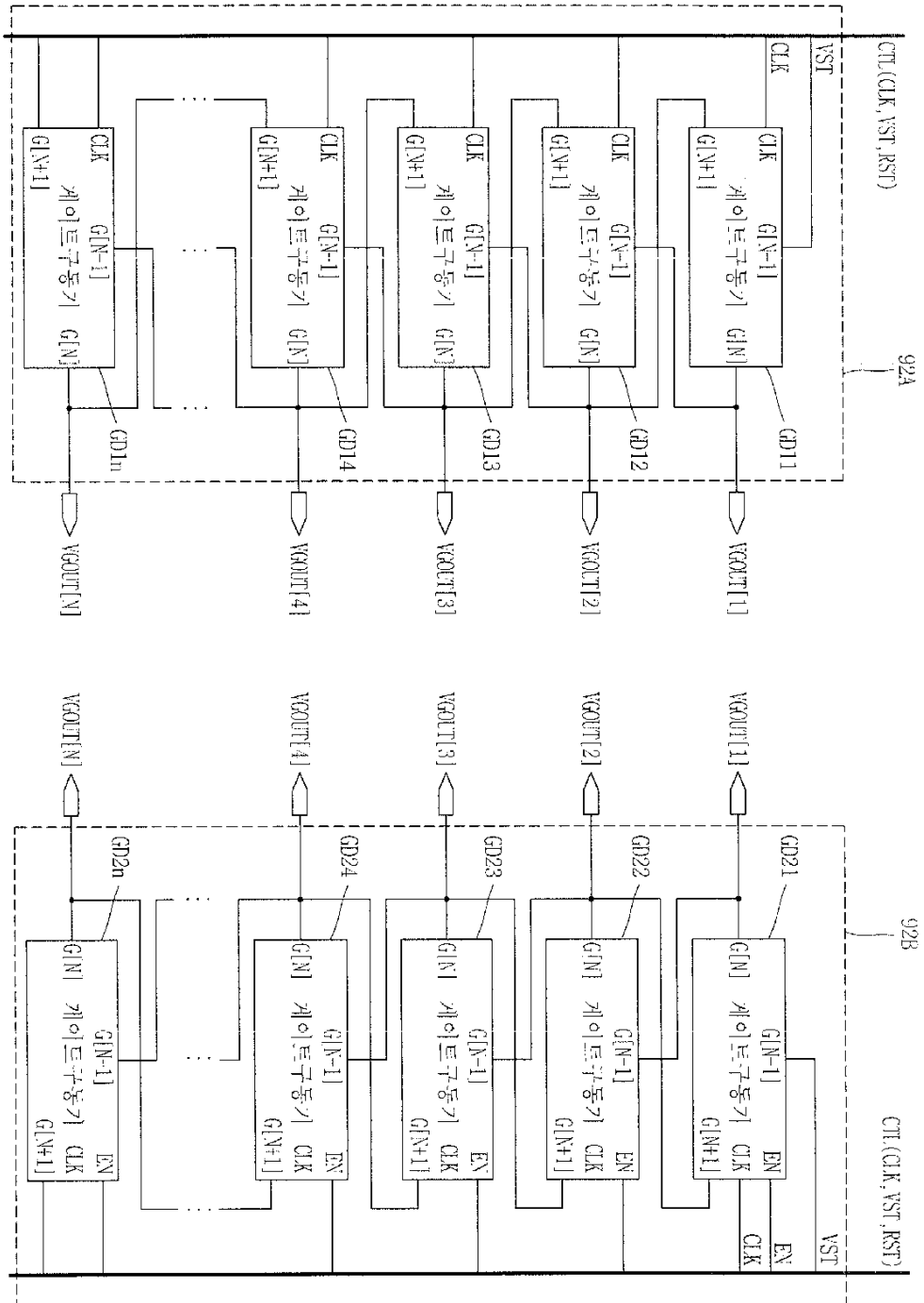
도면8



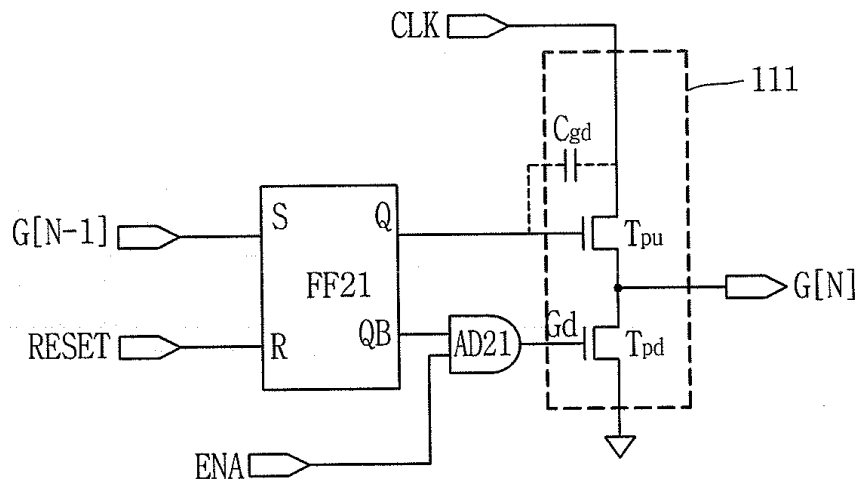
도면9



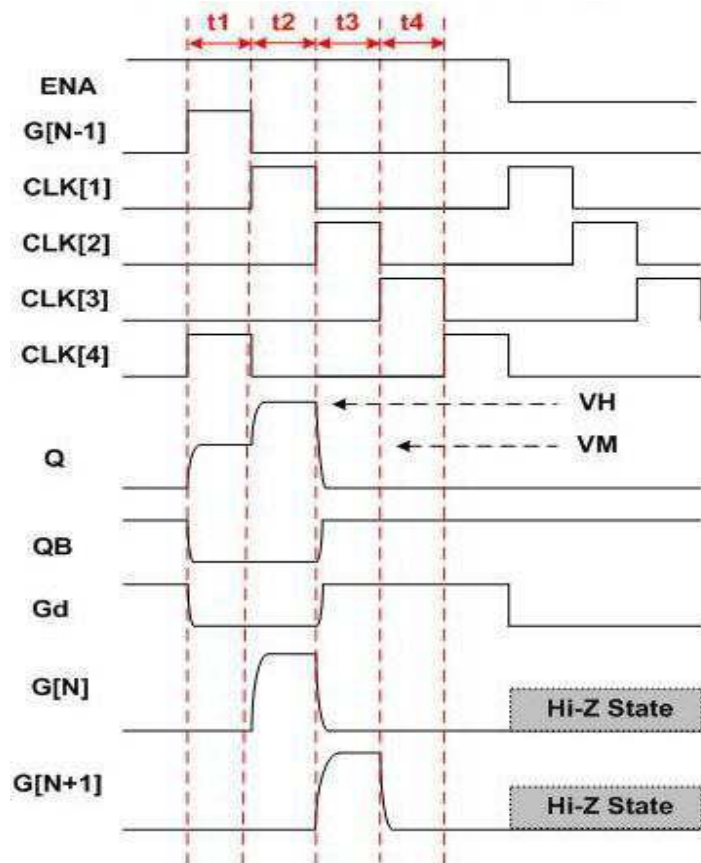
도면10



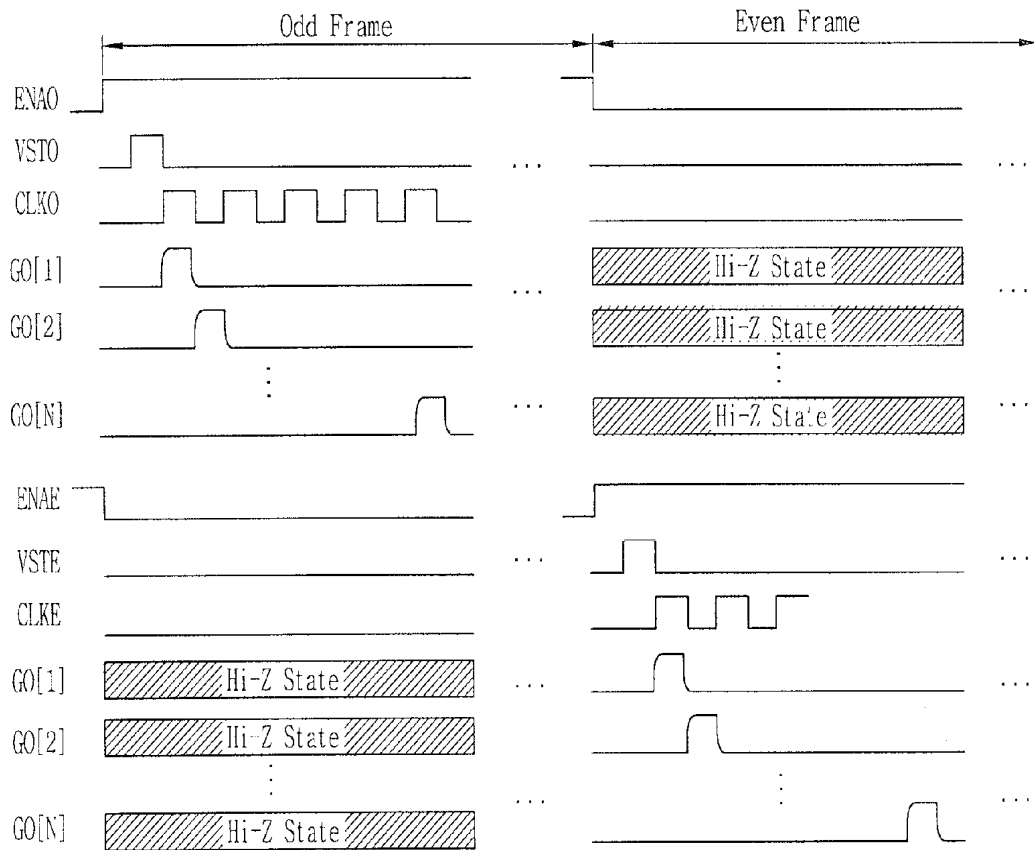
도면11



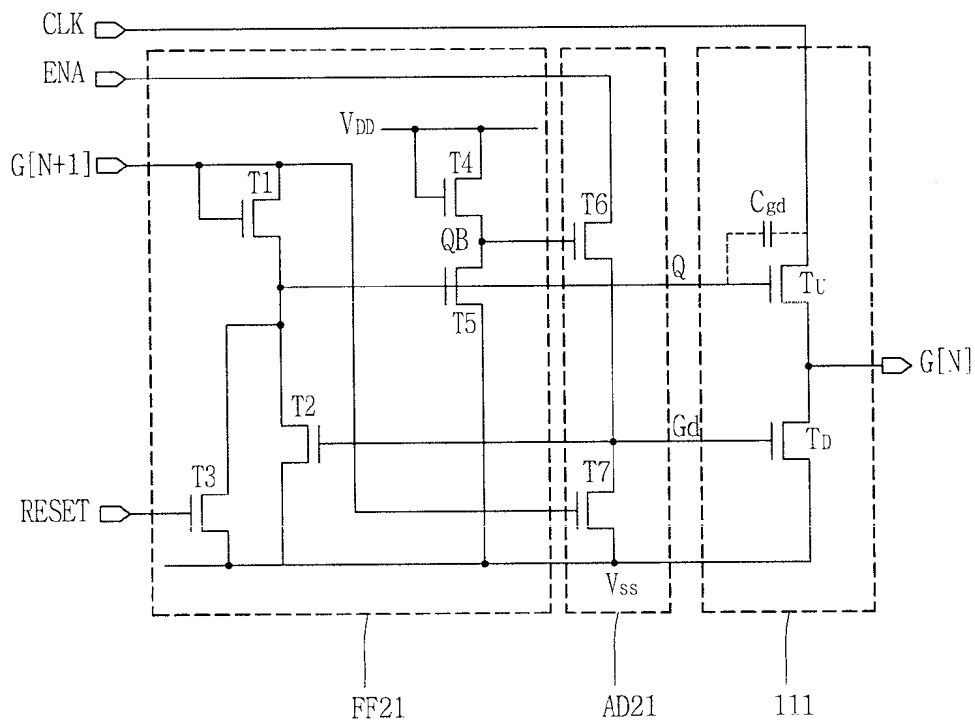
도면12



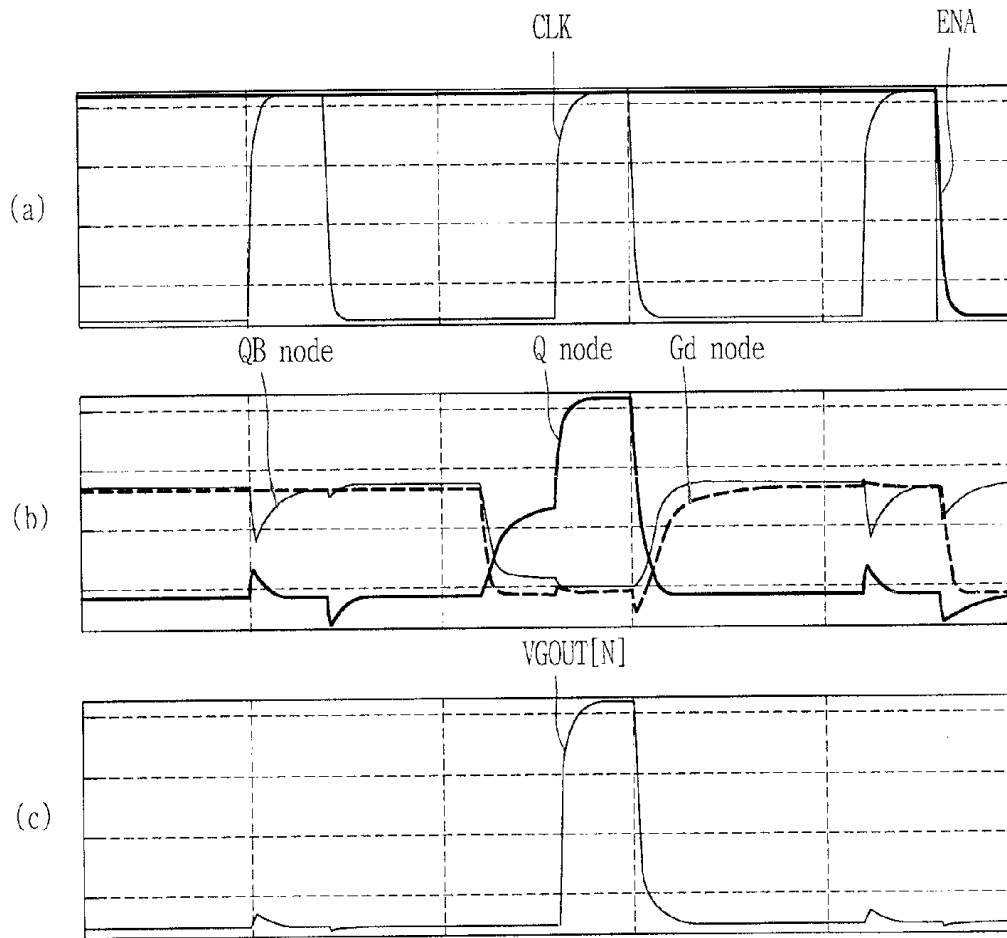
도면13



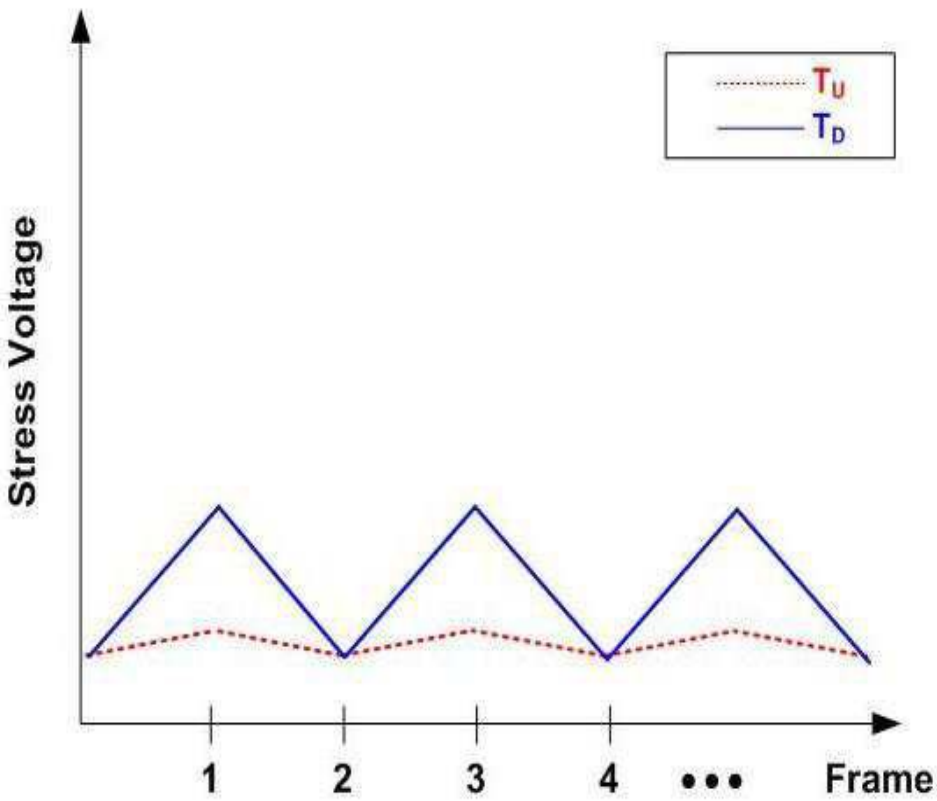
도면14



도면15



도면16



专利名称(译)	液晶显示器		
公开(公告)号	KR101366851B1	公开(公告)日	2014-02-24
申请号	KR1020080038957	申请日	2008-04-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN HONG JAE 신흥재 KIM JIN HO 김진호		
发明人	신흥재 김진호		
IPC分类号	G09G3/36 G09G3/30 G02F1/133		
代理人(译)	PARK , JANG WON		
其他公开文献	KR1020090113079A		
外部链接	Espacenet		

摘要(译)

在实现用于向液晶显示器的液晶面板提供栅极信号的栅极驱动单元时，提供在帧周期中交替驱动的一对栅极驱动单元以降低晶体管的累积应力电压，它是关于使其成为可能的技术。为了控制栅极驱动器和数据驱动器的驱动，定时控制器，输出控制信号并输出数字视频数据；一对栅极驱动器，用于响应栅极控制信号向液晶面板的每条栅极线提供栅极信号，栅极驱动器在帧周期中交替驱动以提供栅极信号；以及数据驱动器，用于响应于数据控制信号将像素信号提供给液晶面板的每条数据线它的实现。

