



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년01월09일

(11) 등록번호 10-2052743

(24) 등록일자 2019년11월29일

(51) 국제특허분류(Int. Cl.)

G02F 1/1368 (2006.01)

(21) 출원번호 10-2012-0152511

(22) 출원일자 2012년12월24일

심사청구일자 2017년12월15일

(65) 공개번호 10-2014-0083176

(43) 공개일자 2014년07월04일

(56) 선행기술조사문헌

KR1020070068768 A\*

KR1020080100692 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

조영직

경기도 파주시 월롱면 엘씨지로 201 103동 1521호 (덕은리, 정다운마을)

공인영

경기 파주시 월롱면 엘지로 200, 303호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 10 항

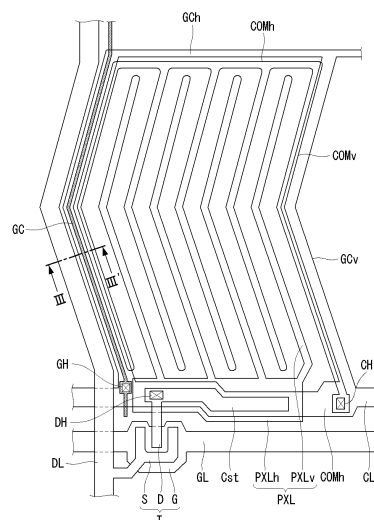
심사관 : 신창우

(54) 발명의 명칭 고 개구율을 갖는 대화면 수평 전계 방식 표시장치용 박막 트랜지스터 기관

### (57) 요약

본 발명은 고 투과율을 갖는 수평 전계 방식 표시장치에 사용하는 박막 트랜지스터 기관에 관한 것이다. 본 발명에 의한 박막 트랜지스터 기관은, 기관 위에서 화소 영역을 정의하며 게이트 절연막을 사이에 두고 서로 직교하는 게이트 배선 및 데이터 배선; 상기 게이트 배선 및 데이터 배선에 연결된 박막 트랜지스터; 상기 게이트 배선과 동일한 평면 상에서 상기 게이트 배선과 평행하게 배열된 공통 배선; 상기 공통 배선에서 분기하여 상기 화소 영역을 둘러싸는 저 저항 세로 배선 및 저 저항 가로 배선; 그리고 상기 게이트 배선, 상기 데이터 배선 및 상기 박막 트랜지스터를 덮는 보호막을 포함한다. 본 발명에 의하면, 대형 화면용 표시장치에서도 고 개구율, 광 시야각 및 고속 구동이 가능한 수평 전계 방식의 액정 표시장치를 제공할 수 있다.

대표도 - 도5



## 명세서

### 청구범위

#### 청구항 1

기관 위에서 화소 영역을 정의하며 게이트 절연막을 사이에 두고 서로 직교하는 게이트 배선 및 데이터 배선;  
 상기 게이트 배선 및 데이터 배선에 연결된 박막 트랜지스터;  
 상기 게이트 배선과 동일한 평면 상에서 상기 게이트 배선과 평행하게 배열된 공통 배선;  
 상기 공통 배선에서 분기하여 상기 화소 영역을 둘러싸는 저 저항 세로 배선 및 저 저항 가로 배선;  
 상기 공통 배선, 저 저항 세로 배선, 저 저항 가로 배선 및 게이트 배선 상의 전면에 배치된 게이트 절연막;  
 상기 게이트 절연막 상에 배치되며, 상기 데이터 배선의 일측에 일정 거리 이격되어 상기 데이터 배선에 평행하게 배치되는 저 저항 배선;  
 상기 게이트 배선, 상기 데이터 배선, 저 저항 배선 및 상기 박막 트랜지스터를 덮는 보호막; 및  
 상기 보호막 위에서 드레인 콘택홀을 통해 상기 박막 트랜지스터와 연결되고 상기 화소 영역 내에서 서로 이격하여 배치된 다수 개의 화소 전극을 포함하되,  
 상기 드레인 콘택홀은 상기 공통 배선과 중첩하여 배치되며,  
 상기 저 저항 배선은,  
 상기 데이터 배선과 동일한 물질로 이루어지고, 동일층 상에 위치하며, 상기 게이트 절연막을 사이에 두고 상기 저 저항 세로 배선과 중첩되고, 상기 게이트 절연막을 관통하는 콘택홀을 통해 상기 공통 배선과 연결되는 것을 특징으로 하는 박막 트랜지스터 기관.

#### 청구항 2

제 1 항에 있어서,  
 상기 보호막 위에서 상기 공통 배선과 연결되고 상기 화소 영역 내에 배치된 다수 개의 공통 전극을 더 포함하는 것을 특징으로 하는 박막 트랜지스터 기관.

#### 청구항 3

제 1 항에 있어서,  
 상기 저 저항 가로 배선을 연결하며, 상기 기관 전체에 걸쳐 가로 방향으로 배열된 저 저항 배선을 더 포함하는 것을 특징으로 하는 박막 트랜지스터 기관.

#### 청구항 4

삭제

#### 청구항 5

제 1 항에 있어서,  
 상기 저 저항 배선은 상기 저 저항 세로 배선 영역 안에서 중첩되도록 배치된 것을 특징으로 하는 박막 트랜지스터 기관.

#### 청구항 6

제 1 항에 있어서,

상기 데이터 배선, 상기 저 저항 세로 배선 및 상기 저 저항 배선은 다중 노광에서 발생하는 좌우 정렬 마진에 의해 결정되는 블랙 매트릭스 범위 내에 형성된 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 7

제 1 항에 있어서,

상기 데이터 배선과 상기 저 저항 배선은 동일 평면 상에서 최소 이격 거리인  $12\mu\text{m}$  이상 떨어져 배치된 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 8

삭제

#### 청구항 9

제 1 항에 있어서,

상기 콘택홀은 공통 콘택홀과 저 저항 콘택홀을 포함하며,

상기 공통 콘택홀과 상기 저 저항 콘택홀은 상기 공통 배선과 중첩하며 동일선 상에 위치하는 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 10

제 2 항에 있어서,

상기 저 저항 배선은 상기 공통 전극과 비중첩하는 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 11

제 2 항에 있어서,

상기 공통 전극은 상기 게이트 배선과 평행하게 진행되는 수평 공통 전극과, 상기 수평 공통 전극에서 분기되어 상기 화소 영역 내에서 수직 방향으로 형성된 다수 개의 수직 공통 전극을 포함하는 것을 특징으로 하는 박막 트랜지스터 기판.

#### 청구항 12

제 11 항에 있어서,

상기 저 저항 가로 배선의 폭은 상기 수평 공통 전극의 폭 또는 상기 저 저항 배선의 폭과 동일한 것을 특징으로 하는 박막 트랜지스터 기판.

#### 발명의 설명

#### 기술 분야

본 발명은 고 투과율을 갖는 수평 전계 방식 표시장치에 사용하는 박막 트랜지스터 기판에 관한 것이다. 특히,

[0001]

본 발명은 TV와 같이 대화면용에서 저항을 낮추기 위한 저저항용 공통 배선에 의한 개구율 감소를 줄여 고 개구율을 구현한 수평 전계 방식의 액정 표시장치용 박막 트랜지스터 기판에 관한 것이다.

## 배경 기술

- [0002] 액정 표시 장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시한다. 이러한 액정 표시 장치는 액정을 구동시키는 전계의 방향에 따라 수직 전계 방식과 수평 전계 방식으로 대별된다.
- [0003] 수직 전계형 액정 표시 장치는 상부기관 상에 형성된 공통전극과 하부기관 상에 형성된 화소전극이 서로 대향되게 배치되어 이들 사이에 형성되는 수직 전계에 의해 TN(Twisted Nematic) 모드의 액정을 구동한다. 이러한 수직 전계형 액정 표시 장치는 개구율이 큰 장점을 가지는 반면 시야각이 90도 정도로 좁은 단점을 가진다.
- [0004] 수평 전계 방식의 액정 표시 장치는 하부 기관에 나란하게 배치된 화소 전극과 공통 전극 간의 수평 전계에 의해 인 플레인 스위칭(In Plane Switching; IPS) 모드의 액정을 구동한다. 이러한 수평 전계 방식의 액정 표시 장치는 시야각이 160도 정도로 수직 전계 방식에 비해 넓으며, 구동 속도가 빠르다는 장점을 가진다. 따라서, 더 좋은 표시 품질을 제공하는 수평 전계 방식의 액정표시장치에 대한 요구가 날로 증가하고 있다.
- [0005] 이하, 수평 전계 방식의 액정 표시 장치에 대하여 상세히 살펴보기로 한다. 종래 기술에 의한 수평 전계형 액정표시패널은, 박막 트랜지스터(Thin Film Transistor; TFT) 어레이 기판, 칼라 필터 어레이 기판, 그리고 이 두 기판 사이에 개재된 액정층을 포함한다. 도 1은 종래 기술에 의한 수평 전계 액정 표시패널의 박막 트랜지스터 어레이 기판을 나타내는 평면도이다. 도 2는 도 1에서 절취선 I-I'으로 자른 수평 전계 액정표시패널용 박막 트랜지스터 기판의 구조를 나타내는 단면도이다.
- [0006] 도 1 및 2에 도시한, 박막 트랜지스터 기판을 구비한 수평 전계 방식의 액정표시장치는 화소 전극과 공통 전극이 동일 평면 상에서 서로 일정 거리 이격하여 배치됨으로써 그 사이에 형성되는 수평 전계로 액정층을 구동하여 화상 데이터를 표시한다. 도 1 및 2를 참조하면, 종래 기술에 의한 수평 전계 액정표시 패널의 박막 트랜지스터 어레이 기판은 하부 기관(SUB) 상에 교차하도록 형성된 게이트 배선(GL) 및 데이터 배선(DL)과, 그 교차부마다 형성된 박막 트랜지스터(T)와, 그 교차 구조로 마련된 화소 영역에 수평 전계를 이루도록 형성된 화소 전극(PXL) 및 공통 전극(COM)과, 그리고 공통 전극(COM)과 접속되며 게이트 배선(GL)과 나란하게 진행되는 공통 배선(CL)을 구비한다.
- [0007] 게이트 배선(GL)은 박막 트랜지스터(T)의 게이트 전극(G)에 게이트 신호를 공급한다. 데이터 배선(DL)은 박막 트랜지스터(T)의 드레인 전극(D)을 통해 화소전극(PXL)에 화소 신호를 공급한다. 게이트 배선(GL)과 데이터 배선(DL)은 교차구조로 형성되어 화소 영역을 정의한다. 공통 배선(CL)은 화소 영역 내의 일측면에 게이트 배선(GL)과 나란하게 형성되며 액정 구동을 위한 기준전압을 공통 전극(COM)에 공급한다.
- [0008] 박막 트랜지스터(T)는 게이트 배선(GL)의 게이트 신호에 응답하여 데이터 배선(DL)의 화소 신호가 화소 전극(PXL)에 충전, 유지되도록 한다. 이를 위하여, 박막 트랜지스터(T)는 게이트 배선(GL)에 접속된 게이트 전극(G)과, 데이터 배선(DL)에 접속된 소스 전극(S)과, 화소 전극(PXL)에 접속된 드레인 전극(D)을 구비한다. 또한, 박막 트랜지스터(T)는 소스 전극(S)과 드레인 전극(D) 사이에 채널을 형성하는 활성 채널층(A)과, 소스 전극(S) 및 드레인 전극(D)과 오믹 접촉을 위한 오믹 접촉층(도시하지 않음)을 더 포함한다.
- [0009] 화소 전극(PXL)은 보호막(PAS) 및 평탄화 막(PAC)을 관통하는 드레인 콘택홀(DH)을 통해 박막 트랜지스터(T)의 드레인 전극(D)과 접속되어 화소 영역에 형성된다. 특히, 화소 전극(PXL)은 드레인 전극(D)과 접속되고 인접한 게이트 라인(GL)과 나란하게 형성된 수평 화소 전극(PXLh)과, 이 수평 화소 전극(PXLh)에서 화소 영역 내에서 수직 방향으로 형성된 다수 개의 수직 화소 전극(PXLv)을 구비한다.
- [0010] 공통 전극(COM)은 게이트 절연막(GI), 보호막(PAS) 및 평탄화 막(PAC)을 관통하는 공통 콘택홀(CH)을 통해 공통 배선(CL)과 접속된다. 게이트 배선(GL)과 평행하게 진행되는 일부분은 좀 더 넓은 폭을 가지며 수평 공통 전극(COMh)을 형성한다. 그리고 수평 공통 전극(COMh)에서 되어 화소 영역 내에서 수직 방향으로 형성된 다수 개의 수직 공통 전극(COMv)을 형성한다. 특히, 수직 공통 전극(COMv)은 화소 영역 내에서 수직 화소 전극(PXLv)과 나란하게 배치된다.
- [0011] 이에 따라, 박막 트랜지스터(T)를 통해 화소 신호가 공급된 수직 화소 전극(PXLv)과 공통 배선(CL)을 통해 기준 전압이 공급된 수직 공통 전극(COMv) 사이에 수평 전계가 형성된다. 이러한 수평 전계에 의해 박막 트랜지스터 어레이 기판과 칼라 필터 어레이 기판 사이에서 수평 방향으로 배열된 액정 분자들이 유전 이방성에 의해 회전하게 된다. 액정 분자들의 회전 정도에 따라 화소 영역을 투과하는 광 투과율이 달라지게 됨으로써 화상을 구

현한다.

- [0012] 도 2와 같은 화소 구조를 이용하여, 40인치 이상, 100인치에 가까운, 대화면 TV용 액정표시장치를 제조할 경우, 화소 구조를 그대로 적용하는 것은 바람직하지 않다. 도 2에 도시한 화소 구조는 30인치 이하의 중, 소형 수평 전계형 액정 표시장치에 적합한 화소 구조이기 때문이다.
- [0013] 예를 들어, 40인치 이상, 100인치에 가까운 대형 패널에서는 게이트 배선 및 데이터 배선 그리고 공통 배선들의 길이가 길어진다. 30인치에 비해서, 60-70인치의 경우에는 이들 배선의 길이가 2-3배 이상 더 길어진다. 짧은 막으로 대면적을 가로지르는 배선은 길이가 길어질수록 점점 증가하여 화상 신호를 제대로 전달할 수 없다.
- [0014] 수직 전계 방식에서는 공통 전극을 상부의 칼라 필터 기관에 형성하므로, 기관 전체를 공통 전극으로 형성할 수 있다. 따라서, 수직 전계 방식에서는 화면이 커져도 공통 전극에 인가되는 기준 전압은 항상 안정적인 수 있다. 하지만, 수평 전계 방식에서는 공통 전극이 화소 전극과 동일하게 박막 트랜지스터 기관에 형성되기 때문에 공통 배선도 박막 트랜지스터 배선에 형성되어야 한다. 수평 전계 방식에서 공통 전극은 대면적을 가로지르는 공통 배선에 의해 기준 전압을 공급받는다. 공통 배선에 인가되는 기준 전압이 일정하지 않고, 패널에 걸쳐 차이가 발생하는 경우에는 화상을 정상적으로 표시할 수 없다. 따라서, 대화면 액정 표시장치에 적용할 수 있는 박막 트랜지스터 기관의 구조는 중, 소형 표시장치와는 다른 구조를 가져야 한다.

## 발명의 내용

### 해결하려는 과제

- [0015] 본 발명의 목적은, 상기 문제점들을 극복하기 위해 고안된 것으로, 40인치 이상 대화면 표시장치의 표시 패널 전체 면적에 걸쳐 공통 전압을 안정적으로 공급할 수 있는 수평 전계 방식 표시장치용 박막 트랜지스터 기관을 제공하는 데 있다. 본 발명의 다른 목적은, 대화면 표시장치의 표시 패널 전체 면적에 공통 전압을 일정하게 공급하면서도, 고 개구율을 갖는 수평 전계 방식 표시장치용 박막 트랜지스터 기관을 제공하는 데 있다.

### 과제의 해결 수단

- [0016] 상기 본 발명의 목적을 달성하기 위해, 본 발명에 의한 박막 트랜지스터 기관은, 기관 위에서 화소 영역을 정의하며 게이트 절연막을 사이에 두고 서로 직교하는 게이트 배선 및 데이터 배선; 상기 게이트 배선 및 데이터 배선에 연결된 박막 트랜지스터; 상기 게이트 배선과 동일한 평면 상에서 상기 게이트 배선과 평행하게 배열된 공통 배선; 상기 공통 배선에서 분기하여 상기 화소 영역을 둘러싸는 저 저항 세로 배선 및 저 저항 가로 배선; 그리고 상기 게이트 배선, 상기 데이터 배선 및 상기 박막 트랜지스터를 덮는 보호막을 포함한다.
- [0017] 상기 보호막 위에서 상기 공통 배선과 연결되고 상기 화소 영역 내에 배치된 다수 개의 공통 전극; 그리고 상기 보호막 위에서 상기 박막 트랜지스터와 연결되고 상기 화소 영역 내에서 상기 공통 전극과 일정 거리 이격하여 배치된 다수 개의 화소 전극을 더 포함하는 것을 특징으로 한다.
- [0018] 상기 저 저항 가로 배선을 연결하며, 상기 기관 전체에 걸쳐 가로 방향으로 배열된 저 저항 배선을 더 포함하는 것을 특징으로 한다.
- [0019] 상기 데이터 배선의 일측에서 상기 데이터 배선과 평행하게 배치되고, 상기 게이트 절연막을 사이에 두고 상기 저 저항 세로 배선과 중첩되며, 상기 게이트 절연막에 형성된 콘택홀을 통해 상기 공통 배선과 연결된 저 저항 배선을 더 포함하는 것을 특징으로 한다.
- [0020] 상기 저 저항 배선은 상기 저 저항 세로 배선 영역 안에서 중첩되도록 배치된 것을 특징으로 한다.
- [0021] 상기 데이터 배선, 상기 저 저항 세로 배선 및 상기 저 저항 배선은 다중 노광에서 발생하는 좌우 정렬 마진에 의해 결정되는 블랙 매트릭스 범위 내에 형성된 것을 특징으로 한다.
- [0022] 상기 데이터 배선과 상기 저 저항 배선은 동일 평면 상에서 최소 이격 거리인 12 $\mu$ m 이상 떨어져 배치된 것을 특징으로 한다.

## 발명의 효과

- [0023] 본 발명에 의한 박막 트랜지스터 기관은, 게이트 전극층에 추가로 형성된 저 저항용 공통 배선을 더 구비함으로써, 40인치 이상 대화면 표시장치에서도 기준 전압을 대면적에 걸쳐 안정적으로 공급할 수 있다. 또한, 저 저항용 공통 배선을 상대적으로 길이가 짧은 세로 방향으로 배열함으로써, 고 개구율을 갖는 대화면용 수평 전계

방식의 박막 트랜지스터 기판을 만들 수 있다. 본 발명에 의하면, 40인치 이상 100인치 정도의 대형 화면용 표시장치에서도 고 개구율, 광 시야각 및 고속 구동이 가능한 수평 전계 방식의 액정 표시장치를 제공할 수 있다.

### 도면의 간단한 설명

- [0024] 도 1은 종래 기술에 의한 수평 전계 액정 표시패널의 박막 트랜지스터 어레이 기판을 나타내는 평면도.
- 도 2는 도 1에서 절취선 I-I'으로 자른 수평 전계 액정표시패널용 박막 트랜지스터 기판의 구조를 나타내는 단면도.
- 도 3은 본 발명의 제1 실시 예에 의한 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 평면도.
- 도 4는 도 3에서 절취선 II-II'로 자른 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 단면도.
- 도 5는 본 발명의 제2 실시 예에 의한 고 개구율을 갖는 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 평면도.
- 도 6은 도 5에서 절취선 III-III'로 자른 고 개구율을 갖는 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 단면도.

### 발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부한 도면들을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0026] 이하, 도 3 및 4를 참조하여, 본 발명의 제1 실시 예에 의한 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 기판에 대하여 설명한다. 도 3은 본 발명의 제1 실시 예에 의한 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 평면도이다. 도 4는 도 3에서 절취선 II-II'로 자른 대화면 수평 전계 액정 표시패널의 박막 트랜지스터 어레이 기판을 나타내는 단면도이다.
- [0027] 본 발명에 의한 박막 트랜지스터 기판은, 수평 전계형으로 대면적에 적용하는 것이다. 따라서, 기본적인 구성은 종래 기술에 의한 박막 트랜지스터 기판과 거의 동일하다. 차이가 있다면, 공통 배선(CL) 및 가로 공통 전극(COMh)과 한 몸체로 이루어진 저 저항 공통 배선을 더 포함한다. 따라서, 박막 트랜지스터(T) 및 화소 전극(PXL) 부분에 대한 도면은 도 2를 참조한다.
- [0028] 본 발명의 제1 실시 예에 의한 대면적 수평 전계 액정표시 패널용 박막 트랜지스터 어레이 기판은, 하부 기판(SUB) 상에 교차하도록 형성된 게이트 배선(GL) 및 데이터 배선(DL)과, 그 교차부마다 형성된 박막 트랜지스터(T)와, 그 교차 구조로 마련된 화소 영역에 수평 전계를 이루도록 형성된 화소 전극(PXL) 및 공통 전극(COM)과, 그리고 공통 전극(COM)과 접속되며 게이트 배선(GL)과 나란하게 진행하는 공통 배선(CL)을 구비한다.
- [0029] 게이트 배선(GL)은 박막 트랜지스터(T)의 게이트 전극(G)에 게이트 신호를 공급한다. 데이터 배선(DL)은 박막 트랜지스터(T)의 드레인 전극(D)을 통해 화소전극(PXL)에 화소 신호를 공급한다. 게이트 배선(GL)과 데이터 배선(DL)은 교차구조로 형성되어 화소 영역을 정의한다. 공통 배선(CL)은 화소 영역 내의 일측변에 게이트 배선(GL)과 나란하게 형성되며 액정 구동을 위한 기준전압을 공통 전극(COM)에 공급한다.
- [0030] 박막 트랜지스터(T)는 게이트 배선(GL)의 게이트 신호에 응답하여 데이터 배선(DL)의 화소 신호가 화소 전극(PXL)에 충전, 유지되도록 한다. 이를 위하여, 박막 트랜지스터(T)는 게이트 배선(GL)에 접속된 게이트 전극(G)과, 데이터 배선(DL)에 접속된 소스 전극(S)과, 화소 전극(PXL)에 접속된 드레인 전극(D)을 구비한다. 또한, 박막 트랜지스터(T)는 소스 전극(S)과 드레인 전극(D) 사이에 채널을 형성하는 활성 채널층(A)과, 소스 전극(S) 및 드레인 전극(D)과 오믹 접촉을 위한 오믹 접촉층(도시하지 않음)을 더 포함한다.
- [0031] 화소 전극(PXL)은 보호막(PAS) 및 평탄화 막(PAC)을 관통하는 드레인 콘택홀(DH)을 통해 박막 트랜지스터(T)의 드레인 전극(D)과 접속되어 화소 영역에 형성된다. 특히, 화소 전극(PXL)은 드레인 전극(D)과 접속되고 인접한 게이트 라인(GL)과 나란하게 형성된 수평 화소 전극(PXLh)과, 이 수평 화소 전극(PXLh)에서 화소 영역 내에서



수직 방향으로 형성된 다수 개의 수직 화소 전극(PXLv)을 구비한다.

- [0032] 공통 전극(COM)은 게이트 절연막(GI), 보호막(PAS) 및 평탄화 막(PAC)을 관통하는 공통 컨택홀(CH)을 통해 공통 배선(CL)과 접속된다. 게이트 배선(GL)과 평행하게 진행되는 일부는 좀 더 넓은 폭을 가지며 수평 공통 전극(COMh)을 형성한다. 그리고 수평 공통 전극(COMh)에서 되어 화소 영역 내에서 수직 방향으로 형성된 다수 개의 수직 공통 전극(COMv)을 형성한다. 특히, 수직 공통 전극(COMv)은 화소 영역 내에서 수직 화소 전극(PXLv)과 나란하게 배치된다.
- [0033] 이에 따라, 박막 트랜지스터(T)를 통해 화소 신호가 공급된 수직 화소 전극(PXLv)과 공통 배선(CL)을 통해 기준 전압이 공급된 수직 공통 전극(COMv) 사이에 수평 전계가 형성된다. 이러한 수평 전계에 의해 박막 트랜지스터 어레이 기판과 칼라 필터 어레이 기판 사이에서 수평 방향으로 배열된 액정 분자들이 유전 이방성에 의해 회전하게 된다. 액정 분자들의 회전 정도에 따라 화소 영역을 투과하는 광 투과율이 달라지게 됨으로써 화상을 구현한다.
- [0034] 특히, 본 발명의 제1 실시 예에 의한 박막 트랜지스터 기판은, 저 저항 공통 배선(GC)을 더 포함한다. 저 저항 공통 배선(GC)은 기판(SUB) 위에서 가로 방향으로 진행하며, 공통 배선(CL)과 대향하며 화소 영역의 반대 측면에 배치되는 것이 바람직하다. 즉, 화소 영역의 하변에는 공통 배선(CL)이 가로로 진행하고, 화소 영역의 상변에는 저 저항 공통 배선(GC)이 가로로 진행하는 것이 바람직하다.
- [0035] 가로 방향으로 진행하는 저 저항 공통 배선(GC)은 저 저항 가로 배선(GCh)과 저 저항 세로 배선(GCv)을 포함한다. 저 저항 가로 배선(GCh)은 가로 공통 전극(COMh)과 거의 비슷한 너비를 갖는 것이 바람직하다. 저 저항 세로 배선(GCv)은 데이터 배선(DL) 측변에 배치되어, 공통 배선(CL), 특히 가로 공통 전극(COMh)과 연결되는 것이 바람직하다. 따라서, 저 저항 공통 배선(GC)은 공통 배선(CL), 가로 공통 전극(COMh) 그리고 게이트 배선(GL)과 동일한 평면상에서 동일한 물질로 형성하는 것이 바람직하다.
- [0036] 도 4는 저 저항 세로 배선(GCv)이 배치되는 데이터 배선(DL)이 형성된 부분의 구조를 나타내는 단면도이다. 도 4를 참조하면, 데이터 배선(DL)을 중심으로 양 측변 각각 좌측 및 우측 화소들의 저 저항 세로 배선들(GCv)이 배치된다. 저 저항 세로 배선(GCv)은 게이트 배선(GL)과 동일한 측변에 형성되므로, 저 저항 세로 배선들(GCv)은 게이트 절연막(GI)으로 덮여있다. 게이트 절연막(GL) 위에는 데이터 배선(DL)이 형성된다.
- [0037] 데이터 배선(DL) 위에는 보호막(PAS) 및 평탄화 막(PAC)이 적층된다. 그리고 평탄화 막(PAC) 위에는 수직 공통 전극(COMv)과 수직 화소 전극(PXLv)이 교대로 배치된다. 특히, 수직 공통 전극(COMv)이 데이터 배선(DL)과 인접하여 배치된다. 또한, 수직 공통 전극(COMv)은 저 저항 세로 배선(GCv)과 일부 중첩하여 배치된다.
- [0038] 본 발명의 제1 실시 예에서는 공통 배선(CL)의 저항을 줄이기 위한 저 저항 세로 배선(GCv) 및 저 저항 가로 배선(GVh)을 더 포함한다. 특히, 저 저항 세로 배선(GCv) 및 저 저항 가로 배선(GVh)은 게이트 금속으로 형성하기 때문에 불투명성이다. 따라서, 저 저항 배선(GC)으로 인해 개구율이 감소될 수밖에 없다.
- [0039] 본 발명의 제1 실시 예에서는 개구율 감소를 최소화하기 위해, 저 저항 세로 배선(GCv)을 데이터 배선(DL)을 덮는 블랙 매트릭스(BM)의 범위 내에 배치하는 것을 특징으로 한다. 예를 들어, 종래 기술을 바탕으로 하여, 85인치 대화면 표시장치용 수평 전계형 액정 표시장치의 경우 블랙 매트릭스(BM)가 약 50 $\mu$ m이라고 할 때, 블랙 매트릭스(BM)의 범위 내에 데이터 배선(DL) 및 저 저항 세로 배선(GCv)이 모두 포함되어야 바람직하다.
- [0040] 좀 더 구체적으로 설명하면, 85인치 3840 x 2160의 초고 해상도를 갖는 액정 표시장치에서 데이터 배선(DL)의 폭은 약 9 $\mu$ m로 설계한다. 그리고 합착 마진 등을 고려하여, 블랙 매트릭스(BM)의 폭은 최소 50 $\mu$ m로 설계한다. 이 경우, 저 저항 세로 배선(GCv)은 폭 10 $\mu$ m를 갖고, 데이터 배선(DL)의 끝단에서 약 3.5 $\mu$ m 떨어져 배치된다. 평탄화 막(PAC) 위에 배치되는 수직 공통 전극(COMv)은 저 저항 세로 배선(GCv)과 약 6 $\mu$ m 정도 중첩된다. 그 결과, 데이터 배선(DL)과 그 양 옆에 배치되는 저 저항 세로 배선들(GCv)이 모두 블랙 매트릭스(BM)의 폭 안에 배치된다.
- [0041] 또한, 84인치 대형 박막 트랜지스터 기판을 제조할 때, 1회의 포토리소그래피에서 한 번의 노광으로 제작할 수 없다. 보통, 3-4회의 노광 과정을 수행하여 1회의 포토리소그래피 공정을 수행한다. 이와 같이 노광을 중복하여 수행할 때, 정렬 오차를 고려한 마진(margin)(VAC 마진이라고 함)으로 데이터 배선(DL)을 중심으로 좌우로 17 $\mu$ m를 확보하여야 한다. 도 4를 참조하면, 한쪽 저 저항 세로 배선(GCv)이 차지하는 면적이 10 $\mu$ m이고, 블랙 매트릭스(BM)가 7 $\mu$ m 더 돌출되어 있으므로, 17 $\mu$ m의 VAC 마진을 충분히 확보할 수 있다.

- [0042] 본 발명의 제1 실시 예에서는, 대면적 수평 전계형 액정 표시장치에서 공통 배선의 저항을 줄이기 위한 저 저항 공통 배선을 더 구비한다. 또한, 공통 배선과 연결하기 위한 저 저항 세로 배선을 블랙 매트릭스 범위 내에서 데이터 배선과 인접하여 배치함으로써, 개구율 감소율을 줄일 수 있다. 하지만, 85인치 대형 액정 표시장치에서 공통 배선의 저항을 중, 소형 액정 표시장치의 수준으로 줄이기 위해서는, 저 저항 가로 배선(GCh)은 적어도 26 $\mu$ m의 폭으로 설계하는 것이 바람직하다.
- [0043] 제1 실시 예에서는 공통 배선의 저항을 줄이고, 개구율 저하를 줄이고자 했지만, 넓은 폭을 갖는 저 저항 가로 배선으로 인해 개구율이 많이 감소되는 결과를 가질 수밖에 없다. 이하, 제2 실시 예에서는, 도 5 및 6을 참조하여, 저 저항 가로 배선을 삭제하여 개구율 감소를 최소화한 대화면 수평 전계형 액정 표시장치용 박막 트랜지스터를 제안한다.
- [0044] 도 5는 본 발명의 제2 실시 예에 의한 고 개구율을 갖는 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 평면도이다. 도 6은 도 5에서 절취선 III-III'로 자른 고 개구율을 갖는 대화면 수평 전계 액정 표시패널용 박막 트랜지스터 어레이 기판을 나타내는 단면도이다.
- [0045] 기본적인 구성은 본 발명의 제1 실시 예와 동일하므로 중복 설명은 생략한다. 제1 실시 예와 비교하여, 본 발명의 제2 실시 예의 특징은, 저 저항 공통 배선(GC)은 각 화소에 배정된 데이터 배선(DL)의 일측 변에 평행하게 배치되는 것을 특징으로 한다. 이하, 제2 실시 예의 주요 특징을 중심으로 설명한다.
- [0046] 본 발명의 제2 실시 예에서는 매트릭스 방식으로 배열된 화소 영역에서 매 화소 열마다 하나씩 할당되어 데이터 배선과 나란하게 기판의 세로 방향으로 배열된 저 저항 공통 배선(GC)을 포함한다. 제2 실시 예에 의한 저 저항 공통 배선(GC)은 데이터 배선(DL)과 동일한 물질로 동일한 층에서 형성하는 것을 특징으로 한다. 그리고 각 화소 영역에서 가로 방향으로 진행되는 공통 배선(CL)과 연결되어야 한다. 도면으로 도시하지 않았지만, 저 저항 공통 배선(GC)은 표시 패널의 상단 혹은 하단을 가로지르는 전체 공통 배선과 연결되는 것이 바람직하다.
- [0047] 그리고 제2 실시 예에서도 각 화소 단위로 저항을 낮추기 위해 공통 배선(CL)에서 분기한 저 저항 세로 배선(GCv)과 화소의 상단(공통 배선(CL)과 대향하는 위치)에 배치된 저 저항 가로 배선(GCh)를 더 포함하는 것이 바람직하다. 제1 실시 예에서는, 저 저항 가로 배선(GCh)이 기판(SUB) 전체에 걸쳐서 저항을 낮추는 주요 기능을 하기 때문에 상당히 넓은 폭을 갖도록 설계하였다. 제2 실시 예에서는, 상대적으로 길이가 짧은 세로 방향으로 배열된 저 저항 배선(GC)을 구비한다. 따라서, 제2 실시 예에 의한 저 저항 배선(GC)의 폭은 5 $\mu$ m 정도의 폭으로 충분한 결과를 얻을 수 있다.
- [0048] 또한, 제1 실시 예와 동일하게, 저 저항 가로 배선(GCh)이 화소의 상단에 배치되지만, 기판(SUB) 전체에 걸쳐 저항을 낮추는 기능을 하지 않기 때문에, 저 저항 가로 배선(GCh)의 폭은 넓지 않아도 된다. 예를 들어, 저 저항 가로 배선(GCh)의 폭은 수평 공통 전극(COMh), 혹은 저 저항 배선(GC)과 동일한 폭으로 형성할 수 있다. 그리고 수평 공통 전극(COMh)과 거의 중첩하도록 배치할 수 있다. 그 결과, 제1 실시 예와 달리, 화소 영역의 상단에서 개구율을 감소하는 요인을 상당히 감소할 수 있다. 제1 실시 예에서는 적어도 26 $\mu$ m의 저 저항 가로 배선(GCh)이 차지하고 있지만, 제2 실시 예에서는 5 $\mu$ m 이하만을 차지하도록 형성할 수 있다.
- [0049] 도 6을 참조하여 구체적인 저 저항 배선(GC)의 구조를 설명한다. 데이터 배선(DL)을 중심으로 양 측면 각각 좌측 및 우측 화소들의 저 저항 세로 배선들(GCv)이 배치된다. 저 저항 세로 배선(GCv)은 게이트 배선(GL)과 동일한 층면에 형성되므로, 저 저항 세로 배선들(GCv)은 게이트 절연막(GI)으로 덮여있다. 게이트 절연막(GI) 위에는 데이터 배선(DL)이 형성된다.
- [0050] 데이터 배선(DL)의 일측에는 일정 거리 이격하여 평행하게 배치된 저 저항 배선(GC)이 형성된다. 저 저항 배선(GC)은 게이트 절연막(GI)을 관통하여 공통 배선(CL), 특히 수평 공통 전극(COMh)의 일부를 노출하는 저 저항 콘택홀(GH)을 통해 공통 배선(CL)과 연결되는 것이 바람직하다.
- [0051] 데이터 배선(DL) 및 저 저항 배선(GC) 위에는 보호막(PAS) 및 평탄화 막(PAC)이 적층된다. 그리고 평탄화 막(PAC) 위에는 수직 공통 전극(COMv)과 수직 화소 전극(PXLv)이 교대로 배치된다. 특히, 수직 공통 전극(COMv)이 데이터 배선(DL)과 인접하여 배치된다. 또한, 수직 공통 전극(COMv)은 저 저항 세로 배선(GCv)과 일부 중첩하여 배치된다. 단, 수직 공통 전극(COMv)은 저 저항 배선(GC)과는 중첩하지 않도록 배치하는 것이 바람직하다.
- [0052] 좀 더 구체적으로 설명하면, 85인치 3840 x 2160의 초고 해상도를 갖는 액정 표시장치에서 데이터 배선(DL)의



폭은 약  $9\mu\text{m}$ 로 설계한다. 그리고 합착 마진 등을 고려하여, 블랙 매트릭스(BM)의 폭은 최소  $50\mu\text{m}$ 로 설계한다. 이 경우, 저 저항 세로 배선(GCv)은 폭  $17\mu\text{m}$ 를 갖고, 데이터 배선(DL)의 끝단에서 약  $3.5\mu\text{m}$  떨어져 배치된다. 평탄화 막(PAC) 위에 배치되는 수직 공통 전극(COMv)은 저 저항 세로 배선(GCv)과 약  $3\mu\text{m}$  정도 중첩된다. 그 결과, 데이터 배선(DL)과 그 양 옆에 배치되는 저 저항 세로 배선들(GCv)이 모두 블랙 매트릭스(BM)의 폭 안에 배치된다.

[0053] 또한, 84인치 대형 박막 트랜지스터 기판을 제조할 때, 1회의 포토리소그래피에서 한 번의 노광으로 제작할 수 없다. 보통, 3-4회의 노광 과정을 수행하여 1회의 포토리소그래피 공정을 수행한다. 이와 같이 노광을 중복하여 수행할 때, 정렬 오차를 고려한 마진(margin)(VAC 마진이라고 함)으로 데이터 배선(DL)을 중심으로 좌우로  $17\mu\text{m}$ 를 확보하여야 한다. 도 6을 참조하면, 한쪽 저 저항 세로 배선(GCv)이 차지하는 폭이  $17\mu\text{m}$ 이므로 VAC 마진을 만족할 수 있다.

[0054] 제2 실시 예의 특징인 저 저항 배선(GC)은  $5\mu\text{m}$ 의 폭을 갖고, 데이터 배선(DL)의 일측에서  $12.5\mu\text{m}$  이격하여 배치된다. 즉, 동일한 물질로 동일한 층에 형성되는 동일 요소의 최소 이격 거리 조건인  $12\mu\text{m}$ 를 만족한다.

[0055] 이와 같이, 본 발명에서는 대화면 표시장치에 적용할 수평 전계형 액정 표시패널을 제조함에 있어서, 공통 배선의 저항을 낮추기 위한 저 저항 배선을 포함한다. 특히, 저 저항 배선으로 인한 개구율 감소율을 최소한으로 줄이기 위한 구조를 제공한다.

[0056] 본 발명에서는, 공통 배선의 저항을 줄이기 위해 공통 배선에서 분기하여 화소 영역의 테두리를 감싸는 저 저항 세로 배선(GCv)과 저 저항 가로 배선(GCh)을 포함한다. 저 저항 세로 배선(GCv)은 데이터 배선(DL)을 덮는 블랙 매트릭스(BM)의 범위 내에 배치됨으로써, 개구율 저하율을 줄일 수 있다. 또한, 제1 실시 예에서는 저 저항 배선(GC)이 기관(SUB)의 가로 방향으로 진행하면서 저 저항 가로 배선(GCh)들을 연결하는 특징이 있다. 따라서, 제1 실시 예에서는 저 저항 가로 배선(GCh)의 폭이 넓은 폭(대략  $26\mu\text{m}$  정도)을 가지는 것이 바람직하다.

[0057] 제2 실시 예에서는, 제1 실시 예보다 더 개구율 저하를 방지하기 위해, 저 저항 배선(GC)이 기관에서 상대적으로 거리가 짧은 세로 방향으로 배치된다. 따라서, 저 저항 배선(GC)의 폭이 넓지 않아도 좋다(약  $5\mu\text{m}$  정도). 또한, 저 저항 세로 배선(GCv)은 데이터 배선(DL)을 덮는 블랙 매트릭스(BM)의 범위 내에 배치됨으로써, 개구율 저하율을 최소화한 고 개구율을 구현할 수 있다.

[0058] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

## 부호의 설명

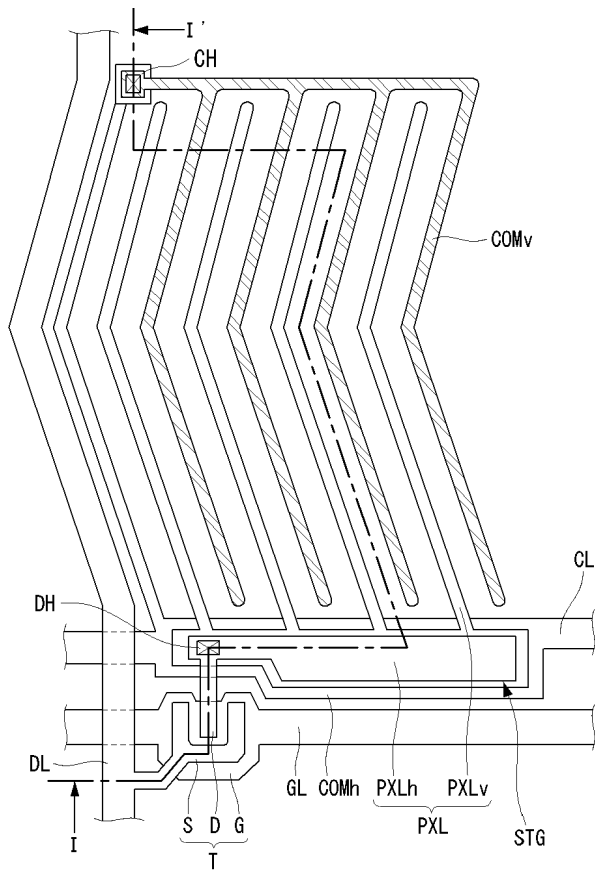
|                   |                 |
|-------------------|-----------------|
| [0059] GL: 게이트 배선 | DL: 데이터 배선      |
| CL: 공통 배선         | T: 박막 트랜지스터     |
| G: 게이트 전극         | S: 소스 전극        |
| D: 드레인 전극         | A: 반도체 채널 층     |
| GI: 게이트 절연막       | SUB: 기관         |
| Cst, STG: 보조 용량   | PAS: 보호막        |
| PXL: 화소 전극        | COM: 공통 전극      |
| PXLh: 수평 화소 전극    | PXLv: 수직 화소 전극  |
| COMh: 수평 공통 전극    | COMv: 수직 공통 전극  |
| DH: 드레인 콘택홀       | CH: 공통 콘택홀      |
| GC: 저 저항 공통 배선    | GCh: 저 저항 가로 배선 |

GCv: 저 저항 세로 배선

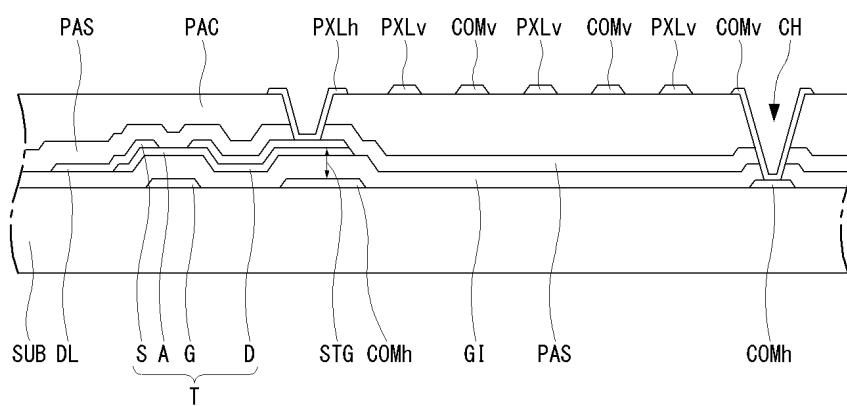
BM: 블랙 매트릭스

도면

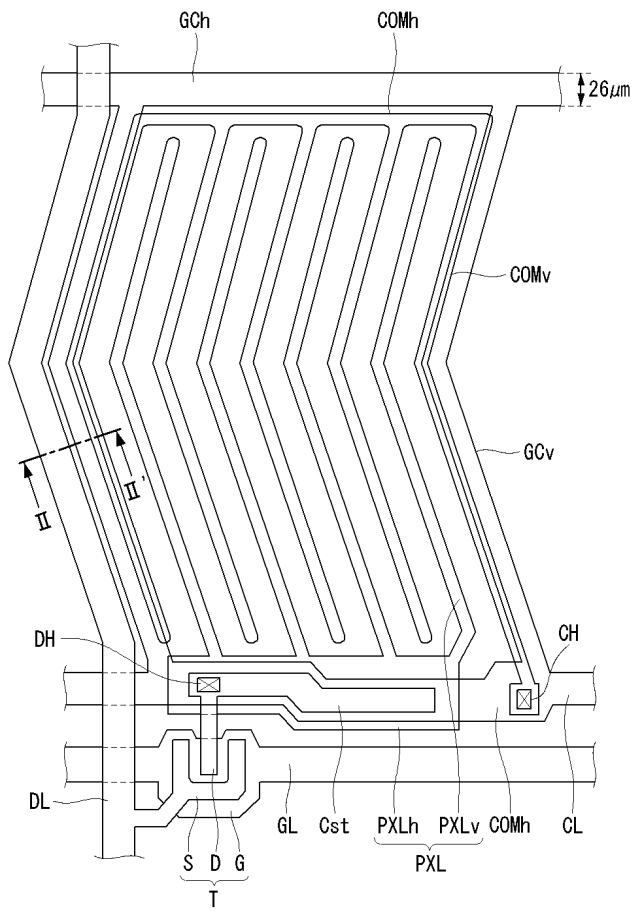
도면1



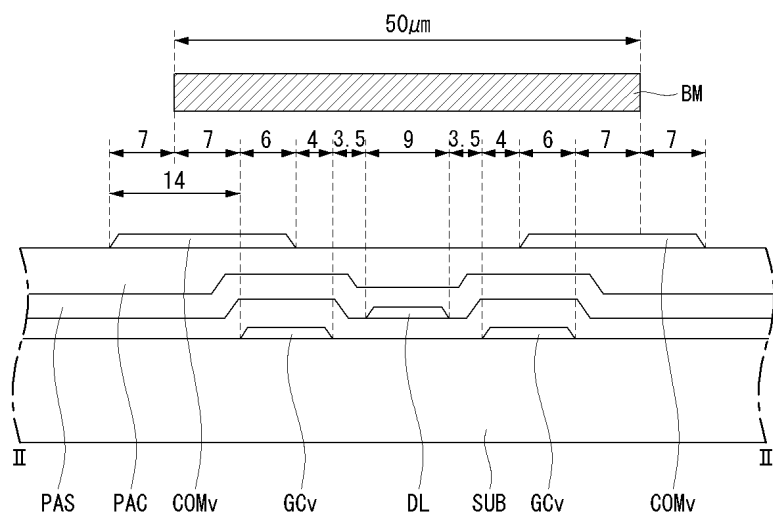
도면2



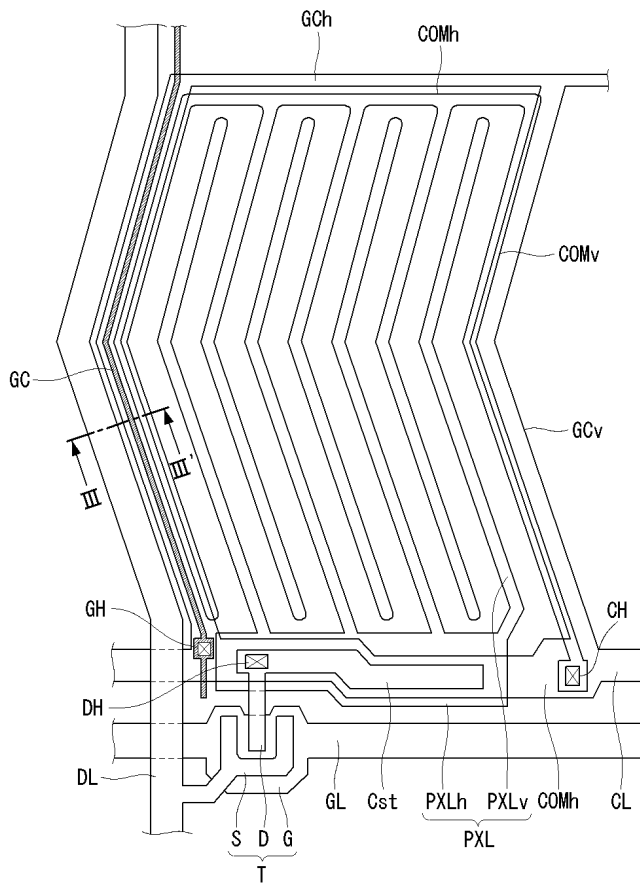
도면3



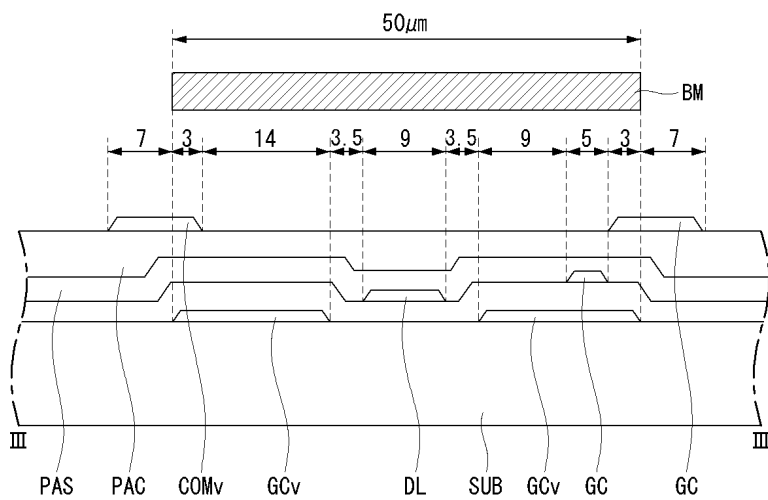
도면4



도면5



도면6



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 10

【변경전】

제 1 항에 있어서,

【변경후】

제 2 항에 있어서,



|                |                                                              |         |            |
|----------------|--------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 高开口率的平面内开关显示器用薄膜晶体管基板                                        |         |            |
| 公开(公告)号        | <a href="#">KR102052743B1</a>                                | 公开(公告)日 | 2020-01-09 |
| 申请号            | KR1020120152511                                              | 申请日     | 2012-12-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                     |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                    |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                    |         |            |
| [标]发明人         | 조영직<br>공인영                                                   |         |            |
| 发明人            | 조영직<br>공인영                                                   |         |            |
| IPC分类号         | G02F1/1368                                                   |         |            |
| CPC分类号         | G02F1/134363 G02F1/136227 G02F1/1368 G02F2201/12 G02F2201/40 |         |            |
| 审查员(译)         | Sinchangwoo                                                  |         |            |
| 其他公开文献         | KR1020140083176A                                             |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                    |         |            |

#### 摘要(译)

具有高开口率的薄膜晶体管基板技术领域本发明涉及一种用于水平电场型的显示装置中的开口率高的薄膜晶体管基板。根据本发明，薄膜晶体管基板包括：栅极布线和数据布线，其限定基板上的像素区域，在它们之间插入栅极绝缘膜，并且彼此垂直交叉；薄膜晶体管，其连接到栅极布线和数据布线；在同一平面上与栅极布线平行布置的公共布线；低电阻垂直布线和低电阻水平布线，从公共布线分支以包围像素区域。保护膜覆盖栅极布线，数据布线和薄膜晶体管。根据本发明，水平电场型的液晶显示装置可以具有高的开口率和宽的视角，并且可以在具有大屏幕的同时以高速操作。

