



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0124266
(43) 공개일자 2017년11월10일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
(52) CPC특허분류
G02F 1/134363 (2013.01)
G02F 1/134309 (2013.01)
(21) 출원번호 10-2016-0053954
(22) 출원일자 2016년05월02일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
유덕근
서울특별시 서대문구 수색로 157, 102동 301호(북
가좌동, 이랜드해가든아파트)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 11 항

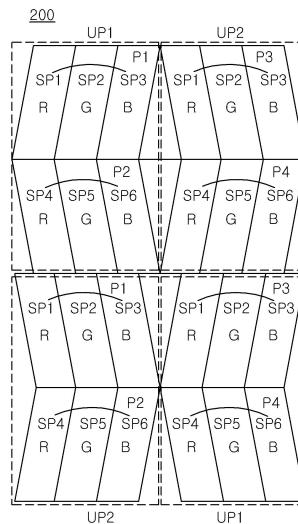
(54) 발명의 명칭 어레이 기판 및 이를 포함하는 액정표시장치

(57) 요약

본 발명에서는, 각 단위 화소의 화소영역이 서로 다른 도메인을 갖고 서로 다른 도메인을 갖는 화소영역이 교대하도록 단위 화소가 배열된다.

따라서, 투과율 저하 없이 컬러 쉬프트 문제를 해결할 수 있다.

대표도 - 도5



(52) CPC특허분류

G02F 1/1362 (2013.01)

G02F 2001/134318 (2013.01)

G02F 2001/134345 (2013.01)

G02F 2001/134372 (2013.01)

명세서

청구범위

청구항 1

제 1 방향으로 배열된 제 1 및 제 2 화소영역을 포함하고 2*2 매트릭스 형태에서 제 1 대각선 방향에 위치하는 제 1 단위 화소와;

상기 제 1 방향으로 배열된 제 3 및 제 4 화소영역을 포함하고 상기 2*2 매트릭스 형태에서 제 2 대각선 방향에 위치하는 제 2 단위 화소와;

상기 제 1 및 제 2 단위 화소 각각에 위치하는 화소전극 및 공통전극을 포함하고,

상기 화소전극과 상기 공통전극 중 적어도 하나는 슬릿을 포함하며,

상기 슬릿은, 상기 제 1 화소영역과 상기 제 4 화소영역에서 상기 제 1 방향에 대하여 제 2 방향으로 비스듬하고 상기 제 2 화소영역과 상기 제 3 화소영역에서 상기 제 1 방향에 대하여 상기 제 2 방향의 반대인 제 3 방향으로 비스듬한 어레이 기판.

청구항 2

제 1 행에 있어서,

상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 3 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 4 내지 제 6 서브 화소영역을 포함하는 어레이 기판.

청구항 3

제 2 행에 있어서,

상기 제 1 및 제 4 서브 화소영역은 적색 서브 화소영역이고, 상기 제 2 및 제 5 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 3 및 제 6 서브 화소영역은 청색 서브 화소영역인 어레이 기판.

청구항 4

제 1 행에 있어서,

상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 4 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 5 내지 제 8 서브 화소영역을 포함하는 어레이 기판.

청구항 5

제 4 행에 있어서,

상기 제 1 및 제 7 서브 화소영역은 적색 서브 화소영역이고, 상기 제 2 및 제 8 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 3 및 제 5 서브 화소영역은 청색 서브 화소영역이고, 상기 제 4 및 제 6 서브 화소영역은 백색 서브 화소영역인 어레이 기판.

청구항 6

제 1 항에 있어서,

상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 6 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 7 내지 제 12 서브 화소영역을 포함하는 어레이 기판.

청구항 7

제 6 항에 있어서,

상기 제 1 및 제 10 서브 화소영역은 적색 서브 화소영역이고, 상기 제 3 및 제 12 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 5 및 제 8 서브 화소영역은 청색 서브 화소영역이고, 상기 제 2, 제 4, 제 6, 제 7, 제 9 및 제 12 서브 화소영역은 백색 서브 화소영역인 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 화소전극과 상기 공통전극 각각은 바 형상을 갖고 교대로 배열되는 어레이 기판.

청구항 9

제 1 항에 있어서,

상기 화소전극과 상기 공통전극 중 다른 하나는 판 형상을 갖는 어레이 기판.

청구항 10

제 1 항 내지 제 9 항 중 어느 하나의 어레이 기판과;

상기 어레이 기판과 마주하며 컬러필터층을 포함하는 컬러필터 기판과;

상기 어레이 기판과 상기 컬러필터 기판 사이에 위치하는 액정층을 포함하는 액정표시장치.

청구항 11

제 1 도메인을 갖는 제 1 화소영역과 제 2 도메인을 갖는 제 2 화소영역을 포함하는 제 1 단위 화소와;

상기 제 1 단위 화소의 네 측에 위치하고 상기 제 2 도메인을 갖는 제 3 화소영역과 상기 제 1 도메인을 갖는 제 4 화소영역을 포함하는 제 2 단위 화소를 포함하고,

수직한 제 1 및 제 2 방향을 따라 상기 제 1 및 제 2 도메인이 교대로 배열되는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 투과율이 저하 없이 컬러 쉬프트 문제를 방지할 수 있는 어레이 기판 및 액정표시장치에 관한 것이다.

배경 기술

- [0002] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- [0003] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0004] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 널리 이용되고 있다.
- [0005] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 상기 두 기판 사이에 개재된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상하로 걸리는 전기장에 의해 액정을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.
- [0006] 그러나, 상하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다.
- [0007] 따라서, 상기의 단점을 극복하기 위해 시야각 특성이 우수한 횡전계형(in-plane switching mode) 액정표시장치 또는 프린지 필드 스위칭 모드(fringe field switching mode) 액정표시장치가 제안되었다.
- [0008] 이하, 도 1을 참조하여 일반적인 횡전계형 액정표시장치에 관하여 상세히 설명한다.
- [0009] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.
- [0010] 도시한 바와 같이, 컬러필터 기판인 상부기판(9)과 어레이 기판인 하부기판(10)이 서로 이격되어 마주하고 있으며, 이 상부 및 하부기판(9, 10)사이에는 액정층(11)이 개재되어 있다.
- [0011] 상기 하부기판(10)상에는 공통전극(17)과 화소전극(30)이 형성되어 있으며, 이때, 상기 액정층(11)은 상기 공통전극(17)과 화소전극(30)에 의한 수평전계(L)에 의해 작동된다.
- [0012] 도 2는 종래의 프린지 필드 스위칭 모드 액정표시장치의 어레이 기판에 있어 하나의 화소영역에 대한 평면도이다.
- [0013] 도 2에 도시한 바와 같이, 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(43)과 데이터 배선(51)이 기판(41) 상에 위치한다.
- [0014] 또한, 상기 화소영역(P)에는 상기 데이터 배선(51) 및 상기 게이트 배선(43)과 연결되며, 게이트 전극(45)과 게이트 절연막(미도시)과 반도체층(미도시)과 소스 및 드레인 전극(55, 58)을 포함하는 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있다.
- [0015] 또한, 상기 화소영역(P)에는 상기 박막트랜지스터(Tr)의 드레인 전극(58)과 전기적으로 연결되며 판 형태의 화소전극(60)이 형성되어 있다.
- [0016] 또한, 상기 화소영역(P)을 포함하는 표시영역 전면에는 상기 화소영역(P)에 대응하여 적어도 하나의 개구부(77, 또는 슬릿)를 갖는 공통전극(75)이 형성되고 있다. 이때 상기 공통전극(75)은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타내었다.
- [0017] 이러한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에서는, 상기 화소전극(60)과 상기 개구부(77)를 갖는 상기 공통전극(75)에 전압이 인가됨으로써 프린지 필드(fringe field)가 형성된다.
- [0018] 하지만, 전술한 구성을 갖는 어레이 기판을 구비한 액정표시장치는 단일 도메인으로 구동되기 때문에, 대각선 방향에서 컬러 쉬프트(color shift) 현상이 발생하고 있다.
- [0019] 이러한 컬러 쉬프트 현상은 프린지 필드 스위칭 모드 액정표시장치뿐 아니라 횡전계형 액정표시장치에 대해서도 발생한다.
- [0020] 한편, 전술한 컬러 쉬프트 문제를 방지하기 위한 멀티 도메인(multi-domain) 구조 어레이 기판이 제안되었다.
- [0021] 즉, 도 3에 도시된 바와 같이, 화소영역(P)의 중앙 부분에서 데이터 배선(51)과 개구부(77)가 꺾인 구조를 갖도록 하여, 각 화소영역(P)의 상측과 하측에서 서로 다른 도메인으로 구동되도록 한다. 따라서, 단일 도메인 구동

에 의한 컬러 쉬프트 문제가 방지된다.

- [0022] 그러나, 데이터 배선(51)과 개구부(77)가 겹치는 화소영역(P)의 중앙부에서는 전경선(disclination)이 발생하게 되어 어레이 기관 및 표시장치의 투과율이 저하되는 문제가 발생한다.

발명의 내용

해결하려는 과제

- [0023] 본 발명에서는, 액정표시장치에서의 컬러 쉬프트 및 투과율 저하 문제를 해결하고자 한다.

과제의 해결 수단

- [0024] 위와 같은 과제의 해결을 위해, 본 발명은, 제 1 방향으로 배열된 제 1 및 제 2 화소영역을 포함하는 제 1 단위 화소와, 제 1 방향으로 배열된 제 3 및 제 4 화소영역을 포함하는 제 2 단위 화소와, 제 1 및 제 2 단위 화소 각각에 위치하는 화소전극 및 공통전극을 포함하고, 제 1 및 제 2 단위 화소 각각은 2*2 매트릭스에서 대각선 방향에 배열되며, 화소전극 및 공통전극 중 적어도 하나에 형성되는 슬릿은 제 1 화소영역과 제 4 화소영역에서 제 1 방향에 대하여 제 2 방향으로 비스듬하고 제 2 화소영역과 제 3 화소영역에서 제 1 방향에 대하여 제 2 방향의 반대인 제 3 방향으로 비스듬하게 구성되는 어레이 기관을 제공한다.

- [0025] 또한, 본 발명은, 전술한 어레이 기관과, 컬러필터 기관과, 이들 사이에 위치하는 액정층을 포함하는 액정표시장치를 제공한다.

- [0026] 또한, 본 발명은, 제 1 도메인을 갖는 제 1 화소영역과 제 2 도메인을 갖는 제 2 화소영역을 포함하는 제 1 단위 화소와, 제 1 단위 화소의 네 측에 위치하고 제 2 도메인을 갖는 제 3 화소영역과 제 1 도메인을 갖는 제 4 화소영역을 포함하는 제 2 단위 화소를 포함하고, 수직한 제 1 및 제 2 방향을 따라 제 1 및 제 2 도메인이 교대로 배열되는 액정표시장치를 제공한다.

발명의 효과

- [0027] 본 발명에 따른 어레이 기관과 액정표시장치는 멀티 도메인 구조를 가지면서 전경선이 화소영역의 경계에 위치하기 때문에, 전경선에 의한 투과율 저하를 방지할 수 있다.

- [0028] 또한, 각 단위 화소의 화소영역이 서로 다른 도메인을 갖고 서로 다른 도메인을 갖는 화소영역이 교대하도록 단위 화소가 배열됨으로써, 컬러 쉬프트 문제를 해결할 수 있다.

도면의 간단한 설명

- [0029] 도 1은 종래 횡전계형 액정표시장치의 단면을 도시한 도면이다.

도 2는 종래의 프린지 필드 스위칭 모드 액정표시장치의 어레이 기관의 화소영역을 개략적으로 보여주는 평면도이다.

도 3은 종래 멀티 도메인 구조의 프린지 필드 스위칭 모드 액정표시장치의 어레이 기관을 개략적으로 보여주는 평면도이다.

도 4a 및 도 4b는 본 발명의 제 1 및 제 2 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.

도 5는 본 발명의 제 3 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.

도 6a 및 도 6b는 본 발명의 제 3 실시예에 따른 액정표시장치에서 제 1 단위 화소와 제 2 단위 화소의 화소영역을 보여주는 개략적인 평면도이다.

도 7은 도 6a의 절단선 VII-VII에 따른 단면도이다.

도 8은 프린지 필드 스위칭 모드 액정표시장치의 개략적인 단면도이다.

도 9는 본 발명의 제 4 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.

도 10은 본 발명의 제 5 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명은, 제 1 방향으로 배열된 제 1 및 제 2 화소영역을 포함하고 2*2 매트릭스 형태에서 제 1 대각선 방향에 위치하는 제 1 단위 화소와, 상기 제 1 방향으로 배열된 제 3 및 제 4 화소영역을 포함하고 상기 2*2 매트릭스 형태에서 제 2 대각선 방향에 위치하는 제 2 단위 화소와, 상기 제 1 및 제 2 단위 화소 각각에 위치하는 화소전극 및 공통전극을 포함하고, 상기 화소전극과 상기 공통전극 중 적어도 하나는 슬릿을 포함하며, 상기 슬릿은, 상기 제 1 화소영역과 상기 제 4 화소영역에서 상기 제 1 방향에 대하여 제 2 방향으로 비스듬하고 상기 제 2 화소영역과 상기 제 3 화소영역에서 상기 제 1 방향에 대하여 상기 제 2 방향의 반대인 제 3 방향으로 비스듬한 어레이 기판을 제공한다.
- [0031] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 3 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 4 내지 제 6 서브 화소영역을 포함할 수 있다.
- [0032] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 4 서브 화소영역은 적색 서브 화소영역이고, 상기 제 2 및 제 5 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 3 및 제 6 서브 화소영역은 청색 서브 화소영역일 수 있다.
- [0033] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 4 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 5 내지 제 8 서브 화소영역을 포함할 수 있다.
- [0034] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 7 서브 화소영역은 적색 서브 화소영역이고, 상기 제 2 및 제 8 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 3 및 제 5 서브 화소영역은 청색 서브 화소영역이고, 상기 제 4 및 제 6 서브 화소영역은 백색 서브 화소영역일 수 있다.
- [0035] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 3 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 1 내지 제 6 서브 화소영역을 포함하고, 상기 제 2 및 제 4 화소영역은 상기 제 2 방향을 따라 순차 배열되는 제 7 내지 제 12 서브 화소영역을 포함할 수 있다.
- [0036] 본 발명의 어레이 기판에 있어서, 상기 제 1 및 제 10 서브 화소영역은 적색 서브 화소영역이고, 상기 제 3 및 제 12 서브 화소영역은 녹색 서브 화소영역이며, 상기 제 5 및 제 8 서브 화소영역은 청색 서브 화소영역이고, 상기 제 2, 제 4, 제 6, 제 7, 제 9 및 제 12 서브 화소영역은 백색 서브 화소영역일 수 있다.
- [0037] 본 발명의 어레이 기판에 있어서, 상기 화소전극과 상기 공통전극 각각은 바 형상을 갖고 교대로 배열될 수 있다.
- [0038] 본 발명의 어레이 기판에 있어서, 상기 화소전극과 상기 공통전극 중 다른 하나는 판 형상을 가질 수 있다.
- [0039] 다른 관점에서, 본 발명은, 전술한 어레이 기판과, 상기 어레이 기판과 마주하며 컬러필터층을 포함하는 컬러필터 기판과, 상기 어레이 기판과 상기 컬러필터 기판 사이에 위치하는 액정층을 포함하는 액정표시장치를 제공한다.
- [0040] 또 다른 관점에서, 본 발명은, 제 1 도메인을 갖는 제 1 화소영역과 제 2 도메인을 갖는 제 2 화소영역을 포함하는 제 1 단위 화소와, 상기 제 1 단위 화소의 네 측에 위치하고 상기 제 2 도메인을 갖는 제 3 화소영역과 상기 제 1 도메인을 갖는 제 4 화소영역을 포함하는 제 2 단위 화소를 포함하고, 수직한 제 1 및 제 2 방향을 따라 상기 제 1 및 제 2 도메인이 교대로 배열되는 액정표시장치를 제공한다.
- [0041] 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.
- [0042] -제 1 및 제 2 실시예-
- [0043] 도 4a 및 도 4b는 본 발명의 제 1 및 제 2 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.
- [0044] 도 4a에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 액정표시장치(100)는 제 1 방향(X)으로 배열되는 제 1 내지 제 3 서브 화소영역(SP1, SP2, SP3)으로 구성되는 제 1 화소영역(P1)과 상기 제 1 방향으로 배열되는 제 4 내지 제 6 서브 화소영역(SP4, SP5, SP6)으로 구성되는 제 2 화소영역(P2)을 포함한다. 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 상기 제 1 방향(X)에 수직한 제 2 방향(Y)을 따라 배열된다.

- [0045] 예를 들어, 상기 제 1 서브 화소영역(SP1)과 상기 제 4 서브 화소영역(SP1)을 통해 적색(R)이 표시되고, 상기 제 2 서브 화소영역(SP2)과 상기 제 5 서브 화소영역(SP5)을 통해 녹색(G)이 표시되며, 상기 제 3 서브 화소영역(SP3)과 상기 제 6 서브 화소영역(SP6)을 통해 청색(B)이 표시될 수 있다.
- [0046] 즉, 상기 제 1 서브 화소영역(SP1)과 상기 제 4 서브 화소영역(SP1)은 적색 화소영역(R)이고, 상기 제 2 서브 화소영역(SP2)과 상기 제 5 서브 화소영역(SP5)은 녹색 서브 화소영역(G)이며, 상기 제 3 서브 화소영역(SP3)과 상기 제 6 서브 화소영역(SP6)은 청색 서브 화소영역(B)일 수 있다.
- [0047] 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 단위 화소(UP)를 이루며, 상기 단위화소(UP)는 제 1 및 제 2 방향으로 따라 반복 배열된다.
- [0048] 상기 제 1 화소영역(P1)의 제 1 내지 제 3 서브 화소영역(SP1~SP3)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도($\theta 1$)만큼 비스듬한 제 1 도메인을 이루고, 상기 제 2 화소영역(P2)의 제 4 내지 제 6 서브 화소영역(SP4~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)에 반대인 제 3 방향으로 제 2 각도($\theta 2$)만큼 비스듬한 제 2 도메인을 이룬다. 예를 들어, 상기 제 1 및 제 2 각도($\theta 1$, $\theta 2$) 각각은 5 내지 15도일 수 있고 서로 같을 수 있다.
- [0049] 이때, 상기 제 1 및 제 2 도메인은 서로 다른 방향을 갖는다.
- [0050] 즉, 상기 제 1 화소영역(P1)의 제 1 내지 제 3 서브 화소영역(SP1~SP3)에서는 데이터 배선(미도시)이 제 2 방향(Y)으로 인접한 화소영역(P1, P2)의 경계에서 꺾인 형상을 가져 상기 제 1 및 제 2 화소영역(P1, P2)이 서로 다른 도메인을 형성하게 된다.
- [0051] 이와 같은 화소 배열 구조에서는 전경선이 제 1 및 제 2 화소영역(P1, P2)의 경계에 형성되기 때문에, 화소영역의 중앙에 전경선이 형성되어 발생하는 투과율 저하 문제가 방지된다.
- [0052] 또한, 제 2 방향(Y)을 따라 제 1 도메인을 이루는 제 1 내지 제 3 서브 화소영역(SP1~SP3)과 제 2 도메인을 이루는 제 4 내지 제 6 서브 화소영역(SP4~SP6)이 교대로 배열되기 때문에, 컬러 쉬프트 문제가 방지된다. 즉, 본 발명의 제 2 실시예에 따른 액정표시장치에서는 투과율 저하 없이 컬러 쉬프트 문제가 방지된다.
- [0053] 그러나, 제 1 방향(X)으로는 제 1 도메인을 이루는 제 1 내지 제 3 화소영역(SP1~SP3)이 반복 배열되기 때문에, 컬러 쉬프트 문제가 여전히 발생하게 된다.
- [0054] 한편, 도 4b에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치(100)는 제 1 방향(X)으로 배열되는 제 1 내지 제 4 서브 화소영역(SP1, SP2, SP3, SP4)으로 구성되는 제 1 화소영역(P1)과 상기 제 1 방향으로 배열되는 제 5 내지 제 8 서브 화소영역(SP5, SP6, SP7, SP8)으로 구성되는 제 2 화소영역(P2)을 포함한다. 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 상기 제 1 방향(X)에 수직한 제 2 방향(Y)을 따라 배열된다.
- [0055] 예를 들어, 상기 제 1 서브 화소영역(SP1)과 상기 제 7 서브 화소영역(SP7)을 통해 적색(R)이 표시되고, 상기 제 2 서브 화소영역(SP2)과 상기 제 8 서브 화소영역(SP8)을 통해 녹색(G)이 표시되며, 상기 제 3 서브 화소영역(SP3)과 상기 제 5 서브 화소영역(SP5)을 통해 청색(B)이 표시되고, 상기 제 4 서브 화소영역(SP4)과 상기 제 6 서브 화소영역(SP6)을 통해 백색(W)이 표시될 수 있다. 즉, 백색 서브 화소영역(W)을 포함하여 휘도가 증가한다.
- [0056] 상기 제 1 화소영역(P1)의 제 1 내지 제 4 서브 화소영역(SP1~SP4)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 $\theta 1$)만큼 비스듬한 제 1 도메인을 이루고, 상기 제 2 화소영역(P2)의 제 5 내지 제 8 서브 화소영역(SP5~SP8)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)에 반대인 제 3 방향으로 제 2 각도(도 4a의 $\theta 2$)만큼 비스듬한 제 2 도메인을 이룬다.
- [0057] 즉, 도 4a를 통해 설명한 바와 같이, 상기 제 1 화소영역(P1)의 제 1 내지 제 4 서브 화소영역(SP1~SP4)에서는 데이터 배선(미도시)이 제 2 방향(Y)으로 인접한 화소영역(P1, P2)의 경계에서 꺾인 형상을 가져 상기 제 1 및 제 2 화소영역(P1, P2)이 서로 다른 도메인을 형성하게 된다.
- [0058] 이와 같은 화소 배열 구조에서는 전경선이 제 1 및 제 2 화소영역(P1, P2)의 경계에 형성되기 때문에, 화소영역의 중앙에 전경선이 형성되어 발생하는 투과율 저하 문제가 방지된다.
- [0059] 또한, 제 2 방향(Y)을 따라 제 1 도메인을 이루는 제 1 내지 제 4 서브 화소영역(SP1~SP4)과 제 2 도메인을 이루는 제 5 내지 제 8 서브 화소영역(SP5~SP8)이 교대로 배열되기 때문에, 컬러 쉬프트 문제가 방지된다. 즉, 본

발명의 제 2 실시예에 따른 액정표시장치에서는 투과율 저하 없이 컬러 쉬프트 문제가 방지된다.

- [0060] 그러나, 제 1 방향(X)으로는 제 1 도메인을 이루는 제 1 내지 제 4 화소영역(SP1~SP4)이 반복 배열되기 때문에, 컬러 쉬프트 문제가 여전히 발생하게 된다.
- [0061] -제 3 실시예-
- [0062] 도 5는 본 발명의 제 3 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.
- [0063] 도 5에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치(200)는 제 1 방향(X)으로 배열되는 제 1 내지 제 3 서브 화소영역(SP1, SP2, SP3)으로 구성되는 제 1 화소영역(P1)과 상기 제 1 방향으로 배열되는 제 4 내지 제 6 서브 화소영역(SP4, SP5, SP6)으로 구성되는 제 2 화소영역(P2)을 포함하는 제 1 단위 화소(UP1)와, 제 1 방향(X)으로 배열되는 제 1 내지 제 3 서브 화소영역(SP1, SP2, SP3)으로 구성되는 제 3 화소영역(P3)과 상기 제 1 방향으로 배열되는 제 4 내지 제 6 서브 화소영역(SP4, SP5, SP6)으로 구성되는 제 4 화소영역(P4)을 포함하는 제 2 단위 화소(UP2)를 포함한다.
- [0064] 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 상기 제 1 방향(X)에 수직한 제 2 방향(Y)을 따라 배열되고, 상기 제 3 화소영역(P3)과 상기 제 4 화소영역(P4)은 상기 제 2 방향(Y)을 따라 배열된다.
- [0065] 또한, 두 개의 제 1 단위 화소(UP1)과 두 개의 제 2 단위 화소(UP2)는 2*2 매트릭스 형태로 배열되며, 제 1 단위 화소(UP1)는 제 1 대각선 방향에 배열되고 제 2 단위 화소(UP2)는 제 2 대각선 방향에 배열된다.
- [0066] 즉, 상기 제 1 및 제 2 단위 화소(UP1, UP2)는 제 1 및 제 2 방향(X, Y)으로 인접하여 배열된다.
- [0067] 예를 들어, 상기 제 1 및 제 2 단위 화소(UP1, UP2) 각각에서, 상기 제 1 서브 화소영역(SP1)과 상기 제 4 서브 화소영역(SP1)을 통해 적색(R)이 표시되고, 상기 제 2 서브 화소영역(SP2)과 상기 제 5 서브 화소영역(SP5)을 통해 녹색(G)이 표시되며, 상기 제 3 서브 화소영역(SP3)과 상기 제 6 서브 화소영역(SP6)을 통해 청색(B)이 표시될 수 있다.
- [0068] 상기 제 1 및 제 2 단위 화소(UP1, UP2)의 2*2 매트릭스 배열이 제 1 및 제 2 방향으로 따라 반복 배열된다.
- [0069] 상기 제 1 단위 화소(UP1)에서, 상기 제 1 화소영역(P1)의 제 1 내지 제 3 서브 화소영역(SP1~SP3)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이루고, 상기 제 2 화소영역(P2)의 제 4 내지 제 6 서브 화소영역(SP4~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)에 반대인 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이룬다.
- [0070] 한편, 상기 제 2 단위 화소(UP2)에서, 상기 제 3 화소영역(P3)의 제 1 내지 제 3 서브 화소영역(SP1~SP3)은 상기 제 2 방향(Y)에 대하여 상기 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이루고, 상기 제 4 화소영역(P4)의 제 4 내지 제 6 서브 화소영역(SP4~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이룬다.
- [0071] 예를 들어, 상기 제 1 및 제 2 각도(θ_1 , θ_2) 각각은 5 내지 15도일 수 있고 서로 같을 수 있다.
- [0072] 이때, 상기 제 1 및 제 2 도메인은 서로 다른 방향을 갖는다.
- [0073] 즉, 제 1 단위 화소(UP1)의 제 1 화소영역(P1)과 제 2 단위 화소(UP2)의 제 2 화소영역(P2)이 동일한 방향의 도메인을 이루고, 제 1 단위 화소(UP1)의 제 2 화소영역(P2)과 제 2 단위 화소(UP2)의 제 1 화소영역(P1)이 동일한 방향의 도메인을 이룬다.
- [0074] 이와 같은 화소 배열 구조에서는 전경선이 제 1 및 제 2 화소영역(P1, P2)의 경계와 제 3 및 제 4 화소영역(P3, P4)의 경계에 형성되기 때문에, 화소영역의 중앙에 전경선이 형성되어 발생하는 투과율 저하 문제가 방지된다.
- [0075] 또한, 제 2 방향(Y)을 따라 제 1 도메인을 이루는 제 1 및 제 4 화소영역(P1, P4)과 제 2 도메인을 이루는 제 2 및 제 3 화소영역(P2, P3)가 번갈아 배열되므로, 컬러 쉬프트 문제가 방지된다.
- [0076] 또한, 제 1 수평 화소열에서 제 1 방향(X)을 따라 제 1 도메인을 이루는 제 1 화소영역(P1)과 제 2 도메인을 이루는 제 3 화소영역(P3)이 교대로 배열되고 제 2 수평 화소열에서 제 1 방향(X)을 따라 제 2 도메인을 이루는 제 2 화소영역(P2)과 제 1 도메인을 이루는 제 4 화소영역(P4)이 교대로 배열되기 때문에, 제 1 및 제 2 실시예에 따른 액정표시장치(100)에서 발생하는 제 1 방향(X)에서의 컬러 쉬프트 문제 역시 방지된다.
- [0077] 즉, 본 발명의 제 3 실시예에 따른 액정표시장치(200)에서는 투과율 저하 없이 모든 방향에서의 컬러 쉬프트 문

제가 방지된다.

- [0078] 도 6a 및 도 6b는 본 발명의 제 3 실시예에 따른 액정표시장치에서 제 1 단위 화소와 제 2 단위 화소의 화소영역을 보여주는 개략적인 평면도이다.
- [0079] 도 6a에 도시된 바와 같이, 제 1 단위 화소(UP1)에 배열되는 제 1 제 2 화소영역(P1, P2)에서는, 게이트 배선(212)이 제 1 방향(X)을 따라 연장되고, 상기 게이트 배선(212)과 교차되는 지점에서 꺾인 형상을 갖는 데이터 배선(230)이 상기 제 1 및 제 4 서브 화소영역(SP1, SP4)을 정의하며 형성된다. 한편, 상기 데이터 배선(230)은 상기 게이트 배선(214)에 수직하게 직선 형상을 가질 수도 있다.
- [0080] 상기 게이트 배선(212)과 상기 데이터 배선(230)의 교차 지점에는, 상기 게이트 배선(212) 및 상기 데이터 배선(230)에 연결되는 박막트랜지스터(thin film transistor, Tr)가 각 화소영역(SP1, SP4)에 위치한다.
- [0081] 상기 박막트랜지스터(Tr)는 게이트 전극(214)과, 반도체층(미도시)과, 소스 전극(232)과 드레인 전극(234)을 포함할 수 있다. 상기 게이트 전극(214)은 상기 게이트 배선(212)에 연결되고, 상기 소스 전극(232)은 상기 데이터 배선(230)에 연결된다.
- [0082] 상기 제 1 및 제 4 화소영역(SP1, SP4) 각각에는, 상기 박막트랜지스터(Tr)에 연결되며 바(bar) 형상을 갖는 화소전극(250)과 바 형상을 가지며 상기 화소전극(250)과 교대로 배열되는 공통전극(260)이 형성된다. 상기 화소전극(250)과 상기 공통전극(260) 사이에서 수평 전계가 형성된다.
- [0083] 다시 말해, 인접한 화소전극(250)은 서로 이격되어 그 사이에 제 1 슬릿(252, 또는 제 1 개구)이 형성되고, 인접한 공통전극(260) 역시 서로 이격되어 그 사이에 제 2 슬릿(262, 또는 제 2 개구)이 형성된다.
- [0084] 이때, 상기 화소전극(250) 및 상기 공통 전극(260) 또는 상기 제 1 및 제 2 슬릿(252, 262)은 상기 제 1 및 제 4 화소영역(SP1, SP4)에서 서로 다른 방향으로 상기 게이트 배선(212)에 비스듬하게 형성되며 이에 따라 상기 제 1 및 제 4 화소영역(SP1, SP4)은 서로 다른 도메인을 이루게 된다.
- [0085] 따라서, 상기 제 1 및 제 4 화소영역(SP1, SP4) 사이에서 컬러 쉬프트가 보상되어, 제 2 방향(도 4a의 Y)에서의 컬러 쉬프트 문제가 방지된다.
- [0086] 한편, 도 6b에 도시된 바와 같이, 제 2 단위 화소(UP2)에 배열되는 제 3 및 제 4 화소영역(P3, P4)에서는, 게이트 배선(212)이 제 1 방향(X)을 따라 연장되고, 상기 게이트 배선(212)과 교차되는 지점에서 꺾인 형상을 갖는 데이터 배선(230)이 상기 제 1 및 제 4 서브 화소영역(SP1, SP4)을 정의하며 형성된다.
- [0087] 상기 게이트 배선(212)과 상기 데이터 배선(230)의 교차 지점에는, 상기 게이트 배선(212) 및 상기 데이터 배선(230)에 연결되는 박막트랜지스터(Tr)가 각 화소영역(SP1, SP4)에 위치한다.
- [0088] 상기 박막트랜지스터(Tr)는 게이트 전극(214)과, 반도체층(미도시)과, 소스 전극(232)과 드레인 전극(234)을 포함할 수 있다. 상기 게이트 전극(214)은 상기 게이트 배선(212)에 연결되고, 상기 소스 전극(232)은 상기 데이터 배선(230)에 연결된다.
- [0089] 상기 제 1 및 제 4 화소영역(SP1, SP4) 각각에는, 상기 박막트랜지스터(Tr)에 연결되며 바(bar) 형상을 갖는 화소전극(250)과 바 형상을 가지며 상기 화소전극(250)과 교대로 배열되는 공통전극(260)이 형성된다. 상기 화소전극(250)과 상기 공통전극(260) 사이에서 수평 전계가 형성된다.
- [0090] 다시 말해, 인접한 화소전극(250)은 서로 이격되어 그 사이에 제 1 슬릿(252, 또는 제 1 개구)이 형성되고, 인접한 공통전극(260) 역시 서로 이격되어 그 사이에 제 2 슬릿(262, 또는 제 2 개구)이 형성된다. 상기 화소전극(250)은 상기 제 2 슬릿(262) 내에 위치하고, 상기 공통전극은 상기 제 1 슬릿(252) 내에 위치한다.
- [0091] 이때, 상기 화소전극(250) 및 상기 공통 전극(260) 또는 상기 제 1 및 제 2 슬릿(252, 262)은 상기 제 1 및 제 4 화소영역(SP1, SP4)에서 서로 다른 방향으로 상기 게이트 배선(212)에 비스듬하게 형성되며 이에 따라 상기 제 1 및 제 4 화소영역(SP1, SP4)은 서로 다른 도메인을 이루게 된다.
- [0092] 따라서, 제 2 단위 화소(UP2)에서 상기 제 1 및 제 4 화소영역(SP1, SP4) 사이에서 컬러 쉬프트가 보상되어, 제 2 방향(도 4a의 Y)에서의 컬러 쉬프트 문제가 방지된다.
- [0093] 또한, 제 2 단위 화소(UP2)의 제 3 화소영역(P3)에 위치하는 제 1 서브 화소영역(SP1)은 제 1 단위 화소(UP1)의 제 1 화소영역(P1)에 위치하는 제 1 서브 화소영역(SP1)과 다른 방향의 도메인을 갖고, 제 2 단위 화소(UP2)의 제 4 화소영역(P4)에 위치하는 제 4 서브 화소영역(SP1)은 제 1 단위 화소(UP1)의 제 2 화소영역(P1)에 위치하

는 제 4 서브 화소영역(SP4)과 다른 방향의 도메인을 갖는다.

- [0094] 다시 말해, 상기 화소전극(250) 및 상기 공통 전극(260) 또는 상기 제 1 및 제 2 슬릿(252, 262)은 상기 제 1 단위 화소(UP1)의 상기 제 1 화소영역(P1)과 상기 제 2 단위 화소(UP2)의 상기 제 4 화소영역(P4)에서 상기 제 1 방향(X)으로 비스듬하게 기울어지고 상기 제 1 단위 화소(UP1)의 상기 제 2 화소영역(P2)과 상기 제 2 단위 화소(UP2)의 상기 제 3 화소영역(P3)에서 상기 제 1 방향(X)에 반대인 제 3 방향(-X)으로 비스듬하게 기울어진다.
- [0095] 따라서, 상기 제 1 및 제 2 단위 화소(UP1, UP2)의 상기 제 1 화소영역(SP1) 및 상기 제 1 및 제 2 단위 화소(UP1, UP2)의 상기 제 4 화소영역(SP4) 사이에서 컬러 쉬프트가 보상되어, 제 1 방향(도 4a의 X)에서의 컬러 쉬프트 문제가 방지된다.
- [0096] 도 7은 도 6a의 절단선 VII-VII에 따른 단면도이다.
- [0097] 도 6a와 도 7을 참조하면, 본 발명의 제 3 실시예에 따른 액정표시장치(200)는 박막트랜지스터(Tr)와, 화소전극(250)과, 공통전극(260)이 형성된 제 1 기판(210)과, 블랙매트릭스(272)과 컬러필터층(274)이 형성된 제 2 기판(270)과, 상기 제 1 및 제 2 기판(210, 270) 사이에 위치하는 액정층(280)을 포함한다.
- [0098] 이때, 상기 제 1 기판(210)은 어레이 기판이라 통칭되고, 상기 제 2 기판(270)은 컬러필터 기판이라 통칭된다.
- [0099] 즉, 액정표시장치(200)는 서로 이격되어 합착되는 어레이 기판 및 컬러필터 기판과, 이들 사이에 개재된 액정층(280)을 포함한다.
- [0100] 상기 제 1 기판(210) 상에는, 게이트 배선(도 6a의 212)이 제 1 방향(X)을 따라 연장되고, 상기 게이트 배선(212)에 연결된 게이트 전극(214)이 각 서브 화소영역에 형성된다.
- [0101] 상기 게이트 배선(212) 및 상기 게이트 전극(214)을 덮는 게이트 절연막(216)이 형성되고, 반도체층(220)이 상기 게이트 전극(214)에 대응하여 상기 게이트 절연막(216) 상에 형성된다.
- [0102] 상기 반도체층(220)은 순수 비정질 실리콘(intrinsic amorphous silicon)으로 이루어지는 액티브층(220a)과 불순물 비정질 실리콘(impurity-doped amorphous silicon)으로 이루어지는 오믹 콘택층(220b)을 포함할 수 있다. 이와 달리, 상기 반도체층(220)은 산화물 실리콘으로 이루어지는 단일층 구조를 가질 수 있다.
- [0103] 상기 게이트 절연막(216) 상에는 상기 게이트 배선(212)과 교차하는 데이터 배선(도 6a의 230)이 형성되고, 상기 데이터 배선(230)에 연결되는 소스 전극(232)이 상기 반도체층(220) 상에 형성된다. 또한, 상기 소스 전극(232)과 이격하는 드레인 전극(234)이 상기 반도체층(220) 상에 위치한다.
- [0104] 상기 반도체층(220)과 상기 소스 및 드레인 전극(232, 234)이 하나의 마스크 공정에 의해 형성되는 경우, 상기 게이트 절연막(216)과 상기 데이터 배선(230) 사이에는 반도체 패턴이 형성될 수 있다.
- [0105] 상기 게이트 전극(214), 상기 반도체층(220), 상기 소스 전극(232), 상기 드레인 전극(234)은 박막트랜지스터(Tr)를 이룬다.
- [0106] 도 7에서는 게이트 전극(214)이 반도체층(220) 하부에 위치하는 바텀-게이트(bottom-gate) 구조의 박막트랜지스터(Tr)가 보여진다. 이와 달리, 게이트 전극이 반도체층 상부에 위치하는 탑-게이트(top-gate) 구조의 박막트랜지스터가 형성될 수 있다.
- [0107] 상기 박막트랜지스터(Tr)를 덮으며 상기 드레인 전극(234)을 노출하는 드레인 콘택홀(242)을 갖는 보호층(240)이 형성된다.
- [0108] 상기 보호층(240) 상에는 상기 드레인 콘택홀(242)을 통해 상기 드레인 전극(234)과 접촉하는 화소전극(250)과 상기 화소전극(250)과 교대로 배열되는 공통전극(260)이 형성된다.
- [0109] 예를 들어, 상기 화소전극(250)과 상기 공통전극(260)은 인듐-틴-옥사이드(indium-tin-oxide, ITO), 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0110] 상기 제 2 기판(270)은 상기 제 1 기판(210)과 마주하며, 상기 블랙매트릭스(272)는 격자 형상을 가져 상기 박막트랜지스터(Tr), 상기 게이트 배선(212), 상기 데이터 배선(230)과 같은 비표시영역을 가린다. 상기 블랙매트릭스(272)는 생략 가능하다.
- [0111] 상기 컬러필터층(274)은 상기 서브 화소영역(SP1~SP6)에 대응하며, 적색, 녹색 및 청색 컬러필터 패턴을 포함한다.

다.

- [0112] 상기 액정층(282)은 액정분자(282)를 포함하며 상기 제 1 및 제 2 기판(210, 270) 사이에 위치한다. 상기 화소 전극(250)과 상기 공통전극(260) 사이에 형성된 전계에 의해 상기 액정분자(282)의 배열이 조절된다.
- [0113] 도시하지 않았으나, 상기 제 1 및 제 2 기판(210, 220) 각각의 내측에는 상기 액정층(280)과 인접하여 상기 액정분자(282)의 초기 배열을 결정하는 제 1 및 제 2 배향막이 형성되고, 상기 제 1 및 제 2 기판(210, 270) 각각의 외측에는 서로 수직한 투과축을 갖는 제 1 및 제 2 편광판이 형성될 수 있다. 또한, 상기 제 1 기판(210) 하부에는 광원을 포함하는 백라이트 유닛이 위치할 수 있다.
- [0114] 도 8은 프린지 필드 스위칭 모드 액정표시장치의 개략적인 단면도이다.
- [0115] 도 8에 도시된 바와 같이, 액정표시장치(200)는 박막트랜지스터(Tr)와, 화소전극(250)과, 공통전극(260)이 형성된 제 1 기판(210)과, 블랙매트릭스(272)과 컬러필터층(274)이 형성된 제 2 기판(270)과, 상기 제 1 및 제 2 기판(210, 270) 사이에 위치하는 액정층(280)을 포함한다.
- [0116] 도 8의 액정표시장치(200)는 도 7의 액정표시장치(200)와 화소전극(250) 및 공통전극(260)의 형상 및 위치에서 차이를 갖는다.
- [0117] 즉, 도 8에서와 같이, 프린지 필드 스위칭 모드 액정표시장치(200)에서는, 박막트랜지스터(Tr)를 덮는 보호층(240) 상에 판(plate) 형상의 공통전극(260)이 형성되고, 절연층(244)을 개재하여 슬릿(252, 또는 개구)을 갖는 화소전극(250)이 형성된다.
- [0118] 한편, 상기 화소전극(250)이 슬릿 없이 상기 보호층(240) 상에 형성되고, 상기 공통전극(260)이 슬릿을 가지며 상기 절연층(244) 상에 형성될 수도 있다.
- [0119] 상기 화소전극(250)과 상기 공통전극(260) 사이에 프린지 필드가 형성되고 이에 의해 액정분자(282)가 구동된다.
- [0120] 이때, 상기 슬릿(252)은 제 1 단위 화소(UP1)의 제 1 및 제 2 화소영역(P1, P2)에서 다른 방향으로 기울어지고 제 2 단위 화소(UP2)의 제 3 및 제 4 화소영역(P3, P4)에서 다른 방향으로 기울어진다.
- [0121] 따라서, 각 방향에서의 컬러 쉬프트 문제가 방지되며, 전경선이 게이트 배선(214)의 상부에서 형성되기 때문에 투과율 저하의 문제가 발생하지 않는다.
- [0122] 다시 말해, 본 발명의 액정표시장치(200)에서는, 화소전극(250)과 공통전극(260) 중 적어도 어느 하나가 슬릿(또는 개구)을 갖고, 상기 슬릿(또는 개구)이 상기 게이트 배선(214) 방향(즉, X 방향)에 대하여 기울어지며, 단위 화소와 각 단위 화소의 화소영역은 서로 다른 도메인 구조를 갖는다.
- [0123] 이에 의해, 투과율 저하 없이 컬러 쉬프트 문제를 방지하거나 최소화할 수 있다.
- [0124] -제 4 실시예-
- [0125] 도 9는 본 발명의 제 4 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.
- [0126] 도 9에 도시된 바와 같이, 본 발명의 제 4 실시예에 따른 액정표시장치(300)는 제 1 방향(X)으로 배열되는 제 1 내지 제 4 서브 화소영역(SP1~SP4)으로 구성되는 제 1 화소영역(P1)과 상기 제 1 방향으로 배열되는 제 5 내지 제 8 서브 화소영역(SP5~SP8)으로 구성되는 제 2 화소영역(P2)을 포함하는 제 1 단위 화소(UP1)와, 제 1 방향(X)으로 배열되는 제 1 내지 제 4 서브 화소영역(SP1~SP4)으로 구성되는 제 3 화소영역(P3)과 상기 제 1 방향으로 배열되는 제 5 내지 제 8 서브 화소영역(SP5~SP8)으로 구성되는 제 4 화소영역(P4)을 포함하는 제 2 단위 화소(UP2)를 포함한다.
- [0127] 각 서브 화소영역의 평면 및 단면 구조는 도 6a 내지 도 8을 통해 설명하였으므로 생략한다.
- [0128] 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 상기 제 1 방향(X)에 수직한 제 2 방향(Y)을 따라 배열되고, 상기 제 3 화소영역(P3)과 상기 제 4 화소영역(P4)은 상기 제 2 방향(Y)을 따라 배열된다.
- [0129] 또한, 두 개의 제 1 단위 화소(UP1)과 두 개의 제 2 단위 화소(UP2)는 2*2 매트릭스 형태로 배열되며, 제 1 단위 화소(UP1)는 제 1 대각선 방향에 배열되고 제 2 단위 화소(UP2)는 제 2 대각선 방향에 배열된다.
- [0130] 즉, 상기 제 1 및 제 2 단위 화소(UP1, UP2)는 제 1 및 제 2 방향(X, Y)으로 인접하여 배열된다.

- [0131] 예를 들어, 상기 제 1 및 제 2 단위 화소(UP1, UP2) 각각에서, 상기 제 1 서브 화소영역(SP1)과 상기 제 7 서브 화소영역(SP7)을 통해 적색(R)이 표시되고, 상기 제 2 서브 화소영역(SP2)과 상기 제 8 서브 화소영역(SP8)을 통해 녹색(G)이 표시되며, 상기 제 3 서브 화소영역(SP3)과 상기 제 5 서브 화소영역(SP5)을 통해 청색(B)이 표시되고, 상기 제 4 서브 화소영역(SP4)과 상기 제 6 서브 화소영역(SP6)을 통해 백색(W)이 표시될 수 있다.
- [0132] 상기 제 1 및 제 2 단위 화소(UP1, UP2)의 2*2 매트릭스 배열이 제 1 및 제 2 방향으로 따라 반복 배열된다.
- [0133] 상기 제 1 단위 화소(UP1)에서, 상기 제 1 화소영역(P1)의 제 1 내지 제 4 서브 화소영역(SP1~SP4)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이루고, 상기 제 2 화소영역(P2)의 제 4 내지 제 6 서브 화소영역(SP4~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)에 반대인 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이룬다.
- [0134] 한편, 상기 제 2 단위 화소(UP2)에서, 상기 제 3 화소영역(P3)의 제 1 내지 제 4 서브 화소영역(SP1~SP4)은 상기 제 2 방향(Y)에 대하여 상기 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이루고, 상기 제 4 화소영역(P4)의 제 4 내지 제 6 서브 화소영역(SP4~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이룬다.
- [0135] 예를 들어, 상기 제 1 및 제 2 각도(θ_1 , θ_2) 각각은 5 내지 15도일 수 있고 서로 같을 수 있다.
- [0136] 이때, 상기 제 1 및 제 2 도메인은 서로 다른 방향을 갖는다.
- [0137] 즉, 제 1 단위 화소(UP1)의 제 1 화소영역(P1)과 제 2 단위 화소(UP2)의 제 4 화소영역(P4)이 동일한 방향의 도메인을 이루고, 제 1 단위 화소(UP1)의 제 2 화소영역(P2)과 제 2 단위 화소(UP2)의 제 3 화소영역(P3)이 동일한 방향의 도메인을 이룬다.
- [0138] 이와 같은 화소 배열 구조에서는 전경선이 제 1 및 제 2 화소영역(P1, P2)의 경계와 제 3 및 제 4 화소영역(P3, P4)의 경계에 형성되기 때문에, 화소영역의 중앙에 전경선이 형성되어 발생하는 투과율 저하 문제가 방지된다.
- [0139] 또한, 제 2 방향(Y)을 따라 제 1 도메인을 이루는 제 1 및 제 4 화소영역(P1, P4)과 제 2 도메인을 이루는 제 2 및 제 3 화소영역(P2, P3)이 번갈아 배열되므로, 컬러 쉬프트 문제가 방지된다. 예를 들어, 첫번째 수직 열에서, 제 1 단위 화소(UP1)의 제 1 서브 화소영역(SP1)과 제 2 단위 화소(UP2)의 제 1 서브 화소영역(SP1)은 적색 서브 화소영역이고 서로 다른 도메인을 가지므로 컬러 쉬프트가 보상된다.
- [0140] 또한, 제 1 수평 화소열에서 제 1 방향(X)을 따라 제 1 도메인을 이루는 제 1 화소영역(P1)과 제 2 도메인을 이루는 제 3 화소영역(P3)이 교대로 배열되고 제 2 수평 화소열에서 제 1 방향(X)을 따라 제 2 도메인을 이루는 제 2 화소영역(P2)과 제 1 도메인을 이루는 제 4 화소영역(P4)이 교대로 배열되기 때문에, 제 1 및 제 2 실시예에 따른 액정표시장치(100)에서 발생하는 제 1 방향(X)에서의 컬러 쉬프트 문제 역시 방지된다.
- [0141] 즉, 본 발명의 제 4 실시예에 따른 액정표시장치(300)에서는 투과율 저하 없이 모든 방향에서의 컬러 쉬프트 문제가 방지된다.
- [0142] -제 5 실시예-
- [0143] 도 10은 본 발명의 제 5 실시예에 따른 액정표시장치의 화소 배열을 개략적으로 보여주는 도면이다.
- [0144] 도 10에 도시된 바와 같이, 본 발명의 제 5 실시예에 따른 액정표시장치(400)는 제 1 방향(X)으로 배열되는 제 1 내지 제 6 서브 화소영역(SP1~SP6)으로 구성되는 제 1 화소영역(P1)과 상기 제 1 방향으로 배열되는 제 7 내지 제 12 서브 화소영역(SP7~SP12)으로 구성되는 제 2 화소영역(P2)을 포함하는 제 1 단위 화소(UP1)와, 제 1 방향(X)으로 배열되는 제 1 내지 제 6 서브 화소영역(SP1~SP6)으로 구성되는 제 3 화소영역(P3)과 상기 제 1 방향으로 배열되는 제 7 내지 제 12 서브 화소영역(SP7~SP12)으로 구성되는 제 4 화소영역(P4)을 포함하는 제 2 단위 화소(UP2)를 포함한다.
- [0145] 각 서브 화소영역의 평면 및 단면 구조는 도 6a 내지 도 8을 통해 설명하였으므로 생략한다.
- [0146] 상기 제 1 화소영역(P1)과 상기 제 2 화소영역(P2)은 상기 제 1 방향(X)에 수직한 제 2 방향(Y)을 따라 배열되고, 상기 제 3 화소영역(P3)과 상기 제 4 화소영역(P4)은 상기 제 2 방향(Y)을 따라 배열된다.
- [0147] 또한, 두 개의 제 1 단위 화소(UP1)과 두 개의 제 2 단위 화소(UP2)는 2*2 매트릭스 형태로 배열되며, 제 1 단위 화소(UP1)는 제 1 대각선 방향에 배열되고 제 2 단위 화소(UP2)는 제 2 대각선 방향에 배열된다.

- [0148] 즉, 상기 제 1 및 제 2 단위 화소(UP1, UP2)는 제 1 및 제 2 방향(X, Y)으로 인접하여 배열된다.
- [0149] 예를 들어, 상기 제 1 및 제 2 단위 화소(UP1, UP2) 각각에서, 상기 제 1 서브 화소영역(SP1)과 상기 제 10 서브 화소영역(SP10)을 통해 적색(R)이 표시되고, 상기 제 3 서브 화소영역(SP3)과 상기 제 12 서브 화소영역(SP12)을 통해 녹색(G)이 표시되며, 상기 제 5 서브 화소영역(SP5)과 상기 제 8 서브 화소영역(SP8)을 통해 청색(B)이 표시되고, 상기 제 2, 제 4, 제 6, 제 7, 제 9 및 제 11 서브 화소영역(SP2, SP4, SP6, SP7, SP9, SP11)을 통해 백색(W)이 표시될 수 있다.
- [0150] 상기 제 1 및 제 2 단위 화소(UP1, UP2)의 2*2 매트릭스 배열이 제 1 및 제 2 방향으로 따라 반복 배열된다.
- [0151] 상기 제 1 단위 화소(UP1)에서, 상기 제 1 화소영역(P1)의 제 1 내지 제 6 서브 화소영역(SP1~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이루고, 상기 제 2 화소영역(P2)의 제 7 내지 제 12 서브 화소영역(SP7~SP12)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)에 반대인 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이룬다.
- [0152] 한편, 상기 제 2 단위 화소(UP2)에서, 상기 제 3 화소영역(P3)의 제 1 내지 제 6 서브 화소영역(SP1~SP6)은 상기 제 2 방향(Y)에 대하여 상기 제 3 방향으로 제 2 각도(도 4a의 θ_2)만큼 비스듬한 제 2 도메인을 이루고, 상기 제 4 화소영역(P4)의 제 7 내지 제 12 서브 화소영역(SP7~SP12)은 상기 제 2 방향(Y)에 대하여 상기 제 1 방향(X)으로 제 1 각도(도 4a의 θ_1)만큼 비스듬한 제 1 도메인을 이룬다.
- [0153] 예를 들어, 상기 제 1 및 제 2 각도(θ_1 , θ_2) 각각은 5 내지 15도일 수 있고 서로 같을 수 있다.
- [0154] 이때, 상기 제 1 및 제 2 도메인은 서로 다른 방향을 갖는다.
- [0155] 즉, 제 1 단위 화소(UP1)의 제 1 화소영역(P1)과 제 2 단위 화소(UP2)의 제 4 화소영역(P4)이 동일한 방향의 도메인을 이루고, 제 1 단위 화소(UP1)의 제 2 화소영역(P2)과 제 2 단위 화소(UP2)의 제 3 화소영역(P3)이 동일한 방향의 도메인을 이룬다.
- [0156] 이와 같은 화소 배열 구조에서는 전경선이 제 1 및 제 2 화소영역(P1, P2)의 경계와 제 3 및 제 4 화소영역(P3, P4)의 경계에 형성되기 때문에, 화소영역의 중앙에 전경선이 형성되어 발생하는 투과율 저하 문제가 방지된다.
- [0157] 또한, 제 2 방향(Y)을 따라 제 1 도메인을 이루는 제 1 및 제 4 화소영역(P1, P4)과 제 2 도메인을 이루는 제 2 및 제 3 화소영역(P2, P3)이 번갈아 배열되므로, 컬러 쉬프트 문제가 방지된다. 예를 들어, 첫번째 수직 열에서, 제 1 단위 화소(UP1)의 제 1 서브 화소영역(SP1)과 제 2 단위 화소(UP2)의 제 1 서브 화소영역(SP1)은 적색 서브 화소영역이고 서로 다른 도메인을 가지므로 컬러 쉬프트가 보상된다.
- [0158] 또한, 제 1 수평 화소열에서 제 1 방향(X)을 따라 제 1 도메인을 이루는 제 1 화소영역(P1)과 제 2 도메인을 이루는 제 3 화소영역(P3)이 교대로 배열되고 제 2 수평 화소열에서 제 1 방향(X)을 따라 제 2 도메인을 이루는 제 2 화소영역(P2)과 제 1 도메인을 이루는 제 4 화소영역(P4)이 교대로 배열되기 때문에, 제 1 및 제 2 실시예에 따른 액정표시장치(100)에서 발생하는 제 1 방향(X)에서의 컬러 쉬프트 문제 역시 방지된다.
- [0159] 즉, 본 발명의 제 5 실시예에 따른 액정표시장치(400)에서는 투과율 저하 없이 모든 방향에서의 컬러 쉬프트 문제가 방지된다.
- [0160] 즉, 본 발명의 액정표시장치에서는, 제 1 도메인을 갖는 제 1 화소영역(P1)과 제 2 도메인을 갖는 제 2 화소영역(P2)을 포함하는 제 1 단위 화소(UP1)와 상기 제 1 단위 화소(UP1)의 네 측에 위치하고 상기 제 2 도메인을 갖는 제 3 화소영역(P3)과 상기 제 1 도메인을 갖는 제 4 화소영역(P4)을 포함하는 제 2 단위 화소(UP2)를 포함하고, 상기 제 1 및 제 2 단위 화소(UP2)가 2*2 매트릭스에서 대각선 방향에 각각 위치한다. 따라서, 제 1 및 제 2 방향(X, Y)을 따라 제 1 및 제 2 도메인이 교대로 배열되어, 컬러 쉬프트 문제가 해결된다.
- [0161] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

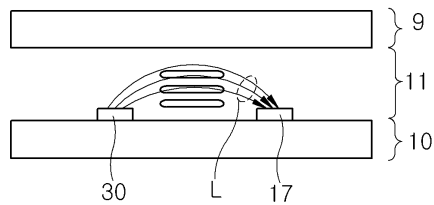
부호의 설명

- [0162] 100, 200, 300, 400: 액정표시장치
212: 게이트 배선 214: 게이트 전극

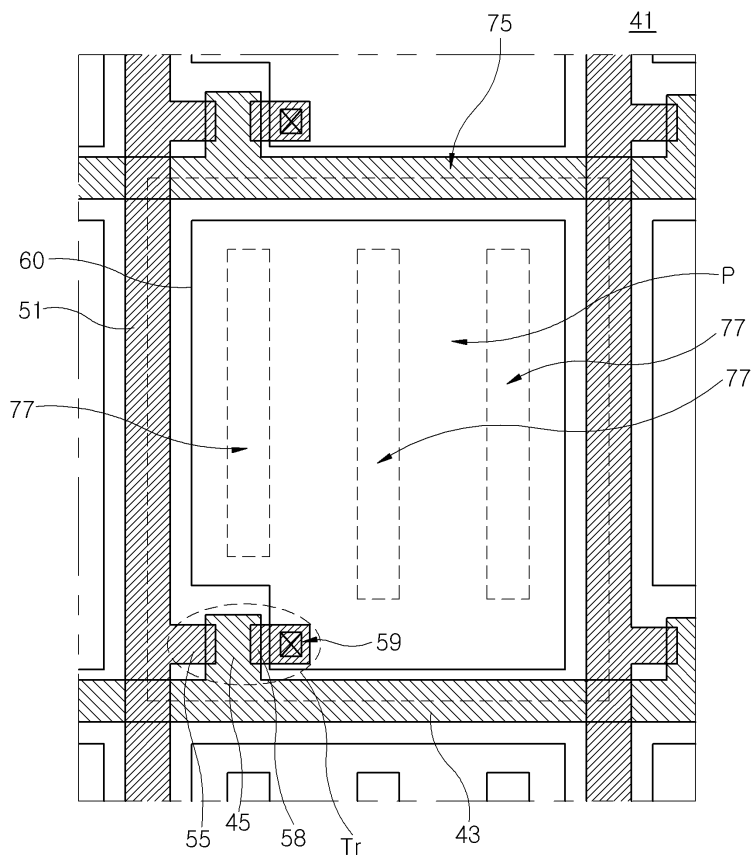
216: 게이트 절연막 220: 반도체층
 230: 데이터 배선 232: 소스 전극
 234: 드레인 전극 240: 보호층
 242: 드레인 콘택홀 244: 절연층
 250: 화소전극 260: 공통전극
 252, 262: 슬릿 210, 270: 기판
 272: 블랙매트릭스 274: 컬러필터층
 280: 액정층 282: 액정분자
 UP, UP1, UP2: 단위 화소 P, P1, P2, P3, P4: 화소영역
 SP1~SP12: 서브 화소영역 Tr: 박막트랜지스터

도면

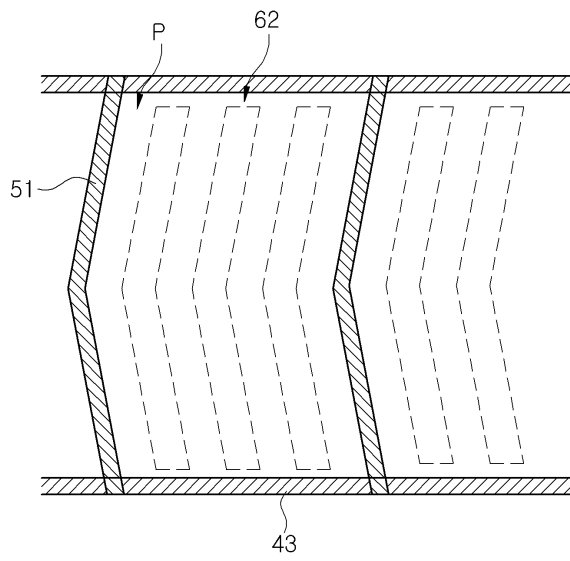
도면1



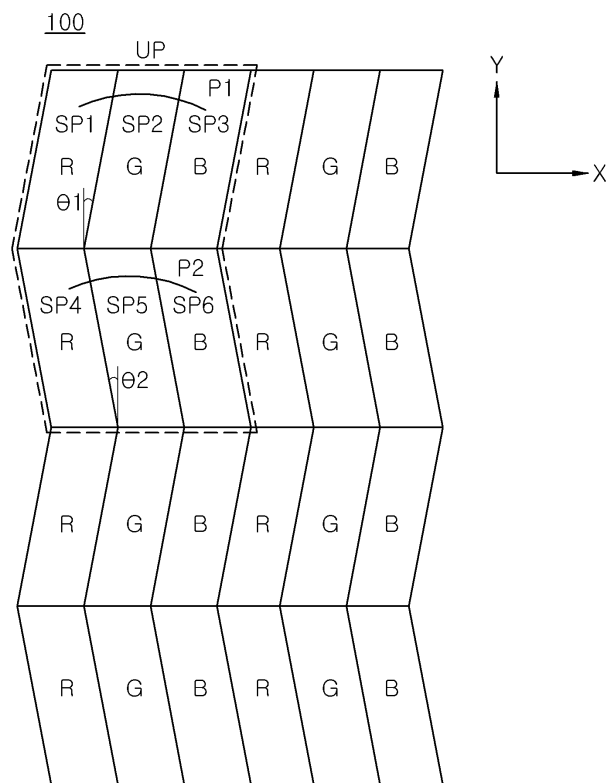
도면2



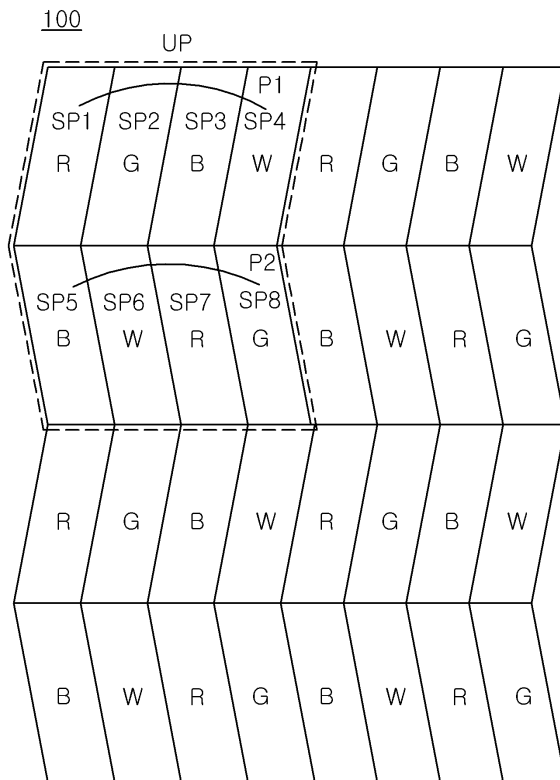
도면3



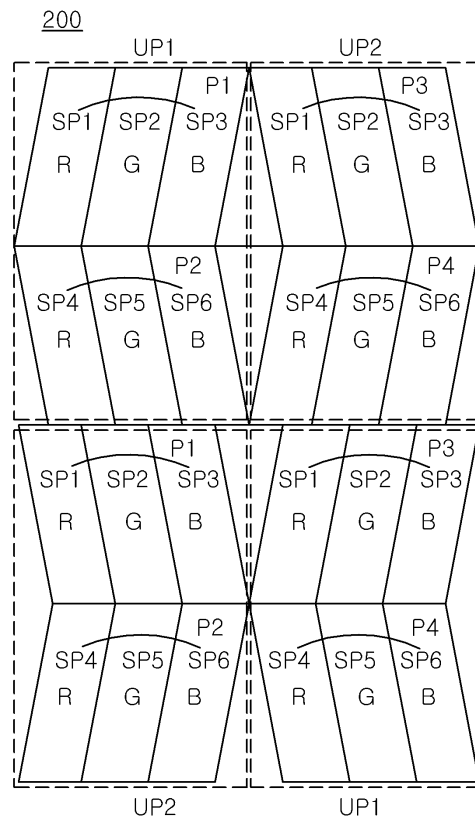
도면4a



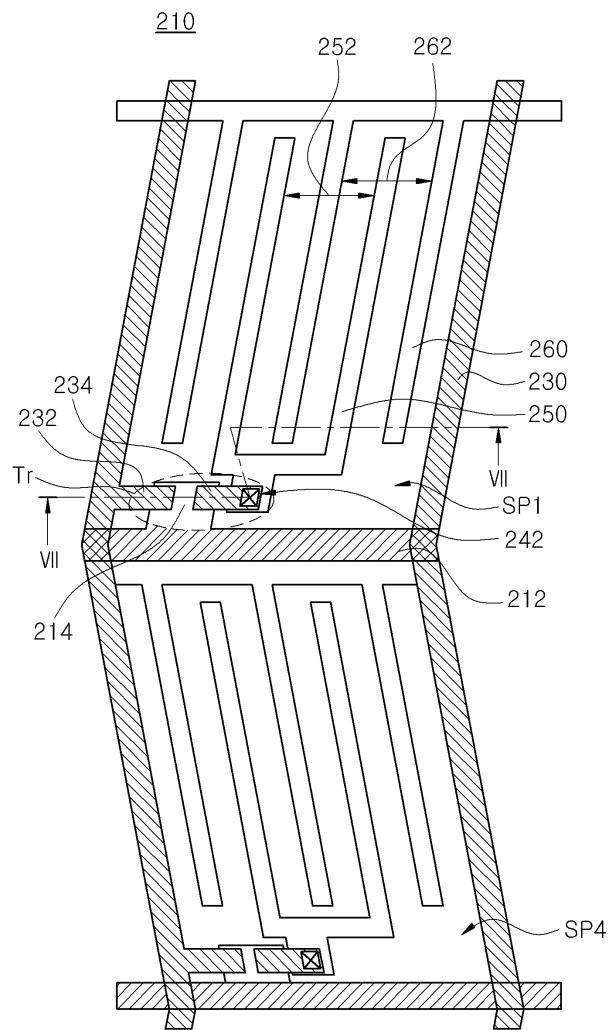
도면4b



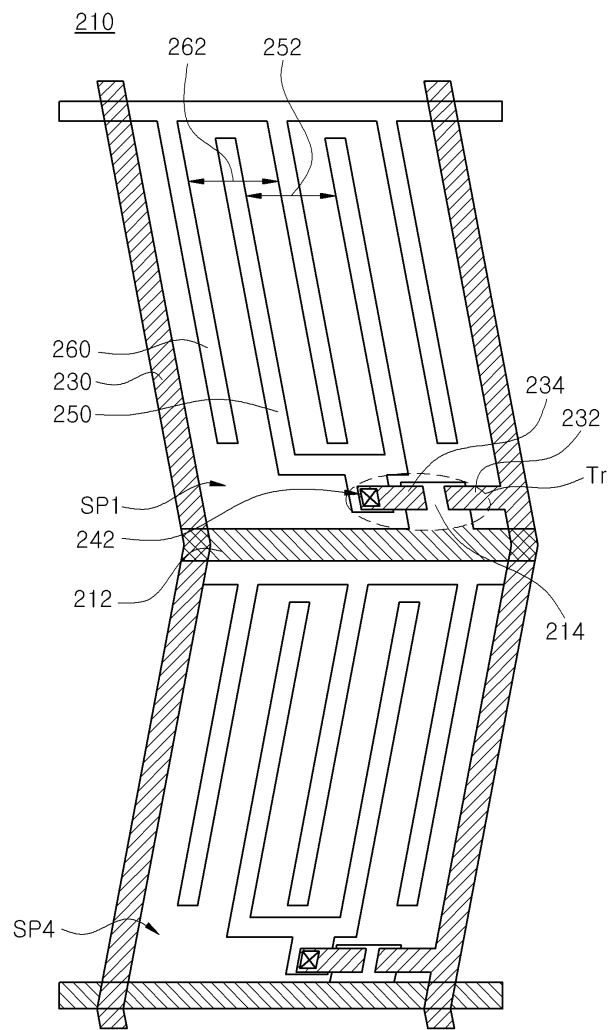
도면5



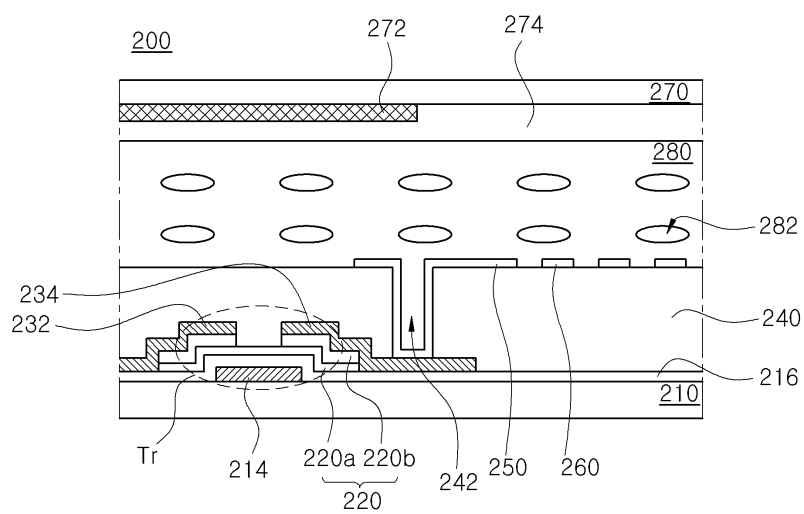
도면6a



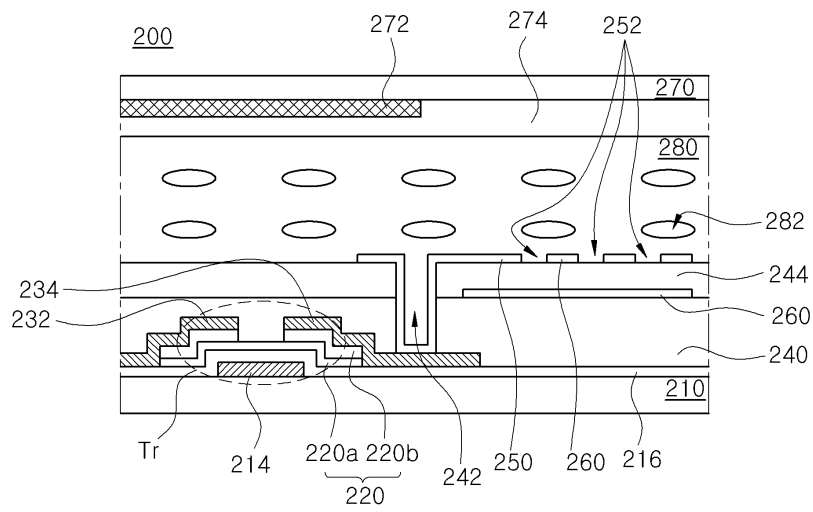
도면6b



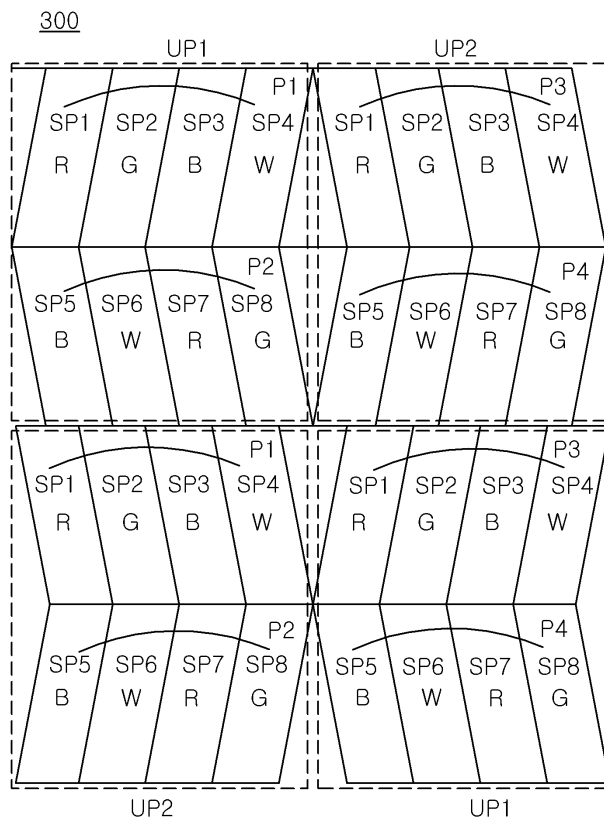
도면7



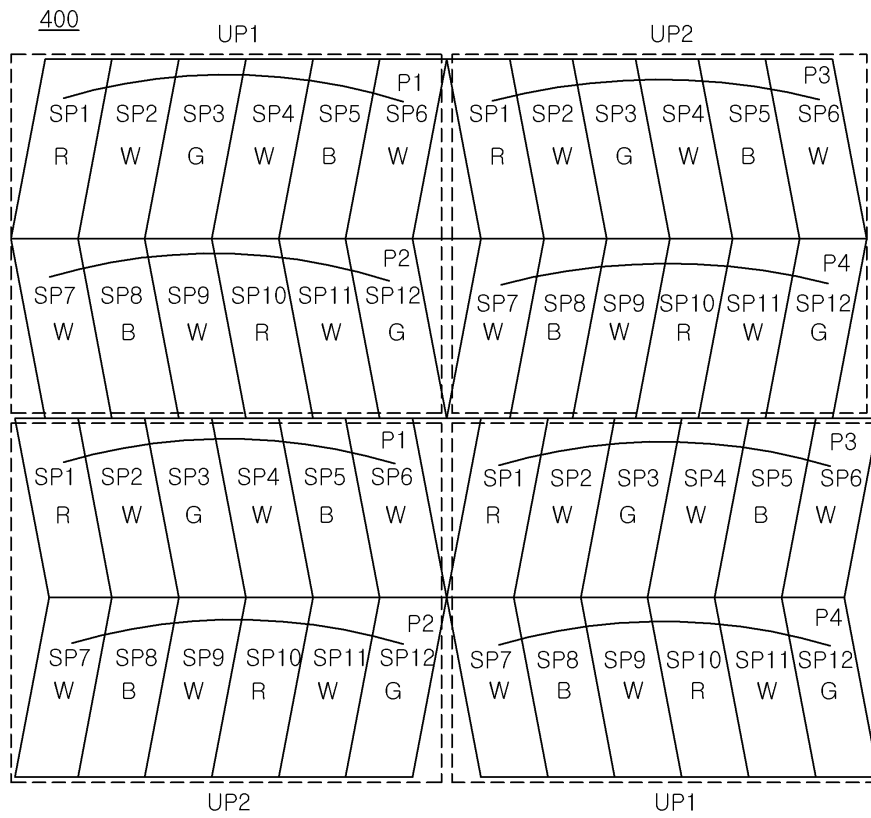
도면8



도면9



도면10



专利名称(译)	标题：阵列基板和包括其的液晶显示装置		
公开(公告)号	KR1020170124266A	公开(公告)日	2017-11-10
申请号	KR1020160053954	申请日	2016-05-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOO DUK KEUN 유덕근		
发明人	유덕근		
IPC分类号	G02F1/1343 G02F1/1362		
CPC分类号	G02F1/134363 G02F1/134309 G02F1/1362 G02F2001/134345 G02F2001/134372 G02F2001/134318		
外部链接	Espacenet		

摘要(译)

在本发明中，单位像素被布置成使得每个单位像素的像素区域具有不同域并且具有不同域的像素区域轮流。因此，可以在不降低透射率的情况下解决色偏问题。

