



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0021749
(43) 공개일자 2014년02월20일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2012-0087391

(22) 출원일자 2012년08월09일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

노상용

충남 아산시 배방읍 복수리 Basic house 301호

정연학

충남 천안시 서북구 충무로 124-24, 103동 104호
(쌍용동, 현대아이파크홈타운)

(74) 대리인

팬코리아특허법인

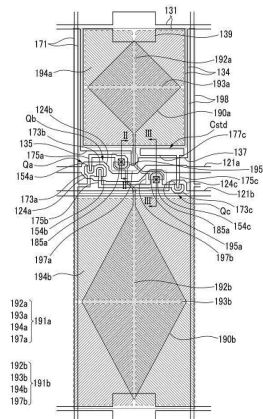
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 부화소 영역과 제2 부화소 영역을 포함하는 화소 영역을 포함하는 제1 기관, 상기 제1 기관 위에 위치하며, 상기 제1 부화소 영역에 위치하는 제1 부화소 전극과 제2 부화소 영역에 위치하는 제2 부화소 전극, 상기 제1 부화소 전극과 상기 제2 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 위치하며, 상기 제1 부화소 영역에 위치하고, 상기 제1 부화소 전극과 중첩하는 제3 부화소 전극, 상기 절연막 위에 위치하며, 상기 제2 부화소 영역에 위치하고, 상기 제2 부화소 전극과 중첩하는 제4 부화소 전극, 상기 제1 기관과 마주하는 제2 기관, 그리고 상기 제1 기관과 상기 제2 기관 사이에 개재되어 있으며, 복수의 액정 분자를 포함하는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제4 부화소 전극은 제1 박막 트랜지스터에 연결되고, 상기 제2 부화소 전극과 상기 제3 부화소 전극은 제2 박막 트랜지스터에 연결된다.

대표도 - 도1



특허청구의 범위

청구항 1

제1 부화소 영역과 제2 부화소 영역을 포함하는 화소 영역을 포함하는 제1 기판,
 상기 제1 기판 위에 위치하며, 상기 제1 부화소 영역에 위치하는 제1 부화소 전극과 제2 부화소 영역에 위치하는 제2 부화소 전극,
 상기 제1 부화소 전극과 상기 제2 부화소 전극 위에 형성되어 있는 절연막,
 상기 절연막 위에 위치하며, 상기 제1 부화소 영역에 위치하고, 상기 제1 부화소 전극과 중첩하는 제3 부화소 전극,
 상기 절연막 위에 위치하며, 상기 제2 부화소 영역에 위치하고, 상기 제2 부화소 전극과 중첩하는 제4 부화소 전극,
 상기 제1 기판과 마주하는 제2 기판, 그리고
 상기 제1 기판과 상기 제2 기판 사이에 개재되어 있으며, 복수의 액정 분자를 포함하는 액정층을 포함하고,
 상기 제1 부화소 전극과 상기 제4 부화소 전극은 제1 박막 트랜지스터에 연결되고, 상기 제2 부화소 전극과 상기 제3 부화소 전극은 제2 박막 트랜지스터에 연결되어 있는 액정 표시 장치.

청구항 2

제1항에서,
 상기 제1 부화소 영역은 상기 제1 부화소 전극과 상기 제3 부화소 전극이 중첩하는 부분과 상기 제3 부화소 전극이 배치되는 부분을 포함하고,
 상기 제2 부화소 영역은 상기 제2 부화소 전극과 상기 제4 부화소 전극이 중첩하는 부분과 상기 제4 부화소 전극이 배치되는 부분을 포함하는 액정 표시 장치.

청구항 3

제2항에서,
 상기 제1 부화소 전극과 상기 제2 부화소 전극은 통판 형태의 평면 형태를 가지고,
 상기 제3 부화소 전극과 상기 제4 부화소 전극은 가로 줄기부 및 이와 교차하는 세로 줄기부를 포함하는 십자형 줄기부 그리고 상기 십자형 줄기부로부터 뺀어 나온 복수의 미세 가지 전극을 포함하는 액정 표시 장치.

청구항 4

제3항에서,
 상기 제3 부화소 전극과 상기 제4 부화소 전극은 상기 복수의 가지 전극을 정의하는 복수의 미세 슬릿을 가지고,
 상기 복수의 가지 전극의 폭과 상기 복수의 미세 슬릿의 폭은 서로 같거나 서로 다른 액정 표시 장치.

청구항 5

제3항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 마름모 형태의 평면 형태, 육각형 형태의 평면 형태, 사각형 형태의 평면 형태를 가지는 액정 표시 장치.

청구항 6

제3항에서,

상기 제1 부화소 전극과 상기 제4 부화소 전극에 충전되는 전압과 상기 제2 부화소 전극과 상기 제3 부화소 전극에 충전되는 전압은 서로 다른 액정 표시 장치.

청구항 7

제6항에서,

상기 제1 기판과 상기 제2 기판 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 8

제1항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 통관 형태의 평면 형태를 가지고,

상기 제3 부화소 전극과 상기 제4 부화소 전극은 가로 줄기부 및 이와 교차하는 세로 줄기부를 포함하는 십자형 줄기부 그리고 상기 십자형 줄기부로부터 뻗어 나온 복수의 미세 가지 전극을 포함하는 액정 표시 장치.

청구항 9

제8항에서,

상기 제3 부화소 전극과 상기 제4 부화소 전극은 상기 복수의 가지 전극을 정의하는 복수의 미세 슬릿을 가지고,

상기 복수의 가지 전극의 폭과 상기 복수의 미세 슬릿의 폭은 서로 같거나 서로 다른 액정 표시 장치.

청구항 10

제8항에서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 마름모 형태의 평면 형태, 육각형 형태의 평면 형태, 사각형 형태의 평면 형태를 가지는 액정 표시 장치.

청구항 11

제8항에서,

상기 제1 부화소 전극과 상기 제4 부화소 전극에 충전되는 전압과 상기 제2 부화소 전극과 상기 제3 부화소 전극에 충전되는 전압은 서로 다른 액정 표시 장치.

청구항 12

제11항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 13

제1항에서,

상기 제1 부화소 전극과 상기 제4 부화소 전극에 충전되는 전압과 상기 제2 부화소 전극과 상기 제3 부화소 전극에 충전되는 전압은 서로 다른 액정 표시 장치.

청구항 14

제13항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

청구항 15

제1항에서,

상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고,

상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함하는 액정 표시 장치.

명세서

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0004] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0005] 그러나, 이처럼 하나의 화소를 두 개의 부화소로 구분하고, 투과율을 다르게 하여 측면 시인성을 정면 시인성에 가깝게 하는 경우, 저계조 또는 고계조에서 계조 변화에 따른 휘도 변화가 급격히 높아지게 되어, 측면에서의 정확한 계조 표현이 어렵고, 이에 따라 화질이 저하되는 문제점이 발생하기도 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 해결하고자 하는 과제는 고투과 특성과 고속 응답 특성을 가지고, 정면 시인성을 정면 시인성에 가깝게 하면서도, 저계조와 고계조에서도 정확한 계조 표현이 가능한 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0007] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 부화소 영역과 제2 부화소 영역을 포함하는 화소 영역을 포함하는 제1 기관, 상기 제1 기관 위에 위치하며, 상기 제1 부화소 영역에 위치하는 제1 부화소 전극과 제2 부화소 영역에 위치하는 제2 부화소 전극, 상기 제1 부화소 전극과 상기 제2 부화소 전극 위에 형성되어 있는 절연막, 상기 절연막 위에 위치하며, 상기 제1 부화소 영역에 위치하고, 상기 제1 부화소 전극과 중첩하는 제3 부화소 전극, 상기 절연막 위에 위치하며, 상기 제2 부화소 영역에 위치하고, 상기 제2 부화소 전극과 중첩하는 제4 부화소 전극, 상기 제1 기관과 마주하는 제2 기관, 그리고 상기 제1 기관과 상기 제2 기관 사이에 개재되어 있으며, 복수의 액정 분자를 포함하는 액정층을 포함하고, 상기 제1 부화소 전극과 상기 제4 부화소 전극은 제1 박막 트랜지스터에 연결되고, 상기 제2 부화소 전극과 상기 제3 부화소 전극은 제2 박막 트랜지스터에 연결되어 있다.

[0008] 상기 제1 부화소 전극은 상기 제3 부화소 전극의 일부분과 중첩하고, 상기 제2 부화소 전극은 상기 제4 부화소 전극의 일부분과 중첩할 수 있다.

[0009] 상기 제1 부화소 전극과 상기 제2 부화소 전극은 통관 형태의 평면 형태를 가지고, 상기 제3 부화소 전극과 상기 제4 부화소 전극은 가로 줄기부 및 이와 교차하는 세로 줄기부를 포함하는 십자형 줄기부 그리고 상기 십자형 줄기부로부터 뺀 나온 복수의 미세 가지 전극을 포함할 수 있다.

[0010] 상기 제3 부화소 전극과 상기 제4 부화소 전극은 상기 복수의 가지 전극을 정의하는 복수의 미세 슬릿을 가지고, 상기 복수의 가지 전극의 폭과 상기 복수의 미세 슬릿의 폭은 서로 같거나 서로 다를 수 있다.

[0011] 상기 제1 부화소 전극과 상기 제2 부화소 전극은 마름모 형태의 평면 형태, 육각형 형태의 평면 형태, 사각형 형태의 평면 형태를 가질 수 있다.

[0012] 상기 제1 부화소 전극과 상기 제4 부화소 전극에 충전되는 전압과 상기 제2 부화소 전극과 상기 제3 부화소 전극에 충전되는 전압은 서로 다를 수 있다.

[0013] 상기 제1 기관과 상기 제2 기관 중 적어도 하나 위에 배치되어 있는 배향막을 더 포함하고, 상기 액정층과 상기 배향막 중 적어도 하나는 광반응 물질을 포함할 수 있다.

발명의 효과

[0014] 본 발명의 실시예에 따른 액정 표시 장치는 하나의 화소 영역에 통관 형태의 제1 부화소 전극과 제2 부화소 전극, 제1 부화소 전극과 제2 부화소 전극과 중첩하는 부분을 포함하고, 복수의 가지 전극을 가지는 제3 부화소 전극과 제4 부화소 전극을 형성하고, 제1 부화소 전극과 제4 부화소 전극에 인가되는 전압의 크기는 제2 부화소 전극과 제3 부화소 전극에 인가되는 전압의 크기보다 작게함으로써, 하나의 화소 영역을 액정층에 가해지는 전기장이 세기가 서로 다른 네 개의 영역으로 구분한다. 이에 따라, 계조에 따른 투과율의 변화를 완만하게 조절함으로써, 측면에서 저계조와 고계조에서도 계조 변화에 따라 투과율이 급격히 변화하는 것을 방지함으로써, 정면 시인성을 정면 시인성에 가깝게 하면서도, 저계조와 고계조에서도 정확한 계조 표현이 가능하다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 잘라 도시한 단면도이다.

도 3은 도 1의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소의 등가 회로도이다.

도 5는 본 발명의 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.

도 6은 본 발명의 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.

도 7은 본 발명의 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.

도 8은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
 도 9는 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
 도 10은 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.
 도 11은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
 도 12는 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
 도 13은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
 도 14는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.
 도 15는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

발명을 실시하기 위한 구체적인 내용

- [0016] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0017] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0018] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 3을 참고하여 설명한다. 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 잘라 도시한 단면도이고, 도 3은 도 1의 액정 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.
- [0019] 도 1 내지 도 3을 참고하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 표시판(100)과 제2 표시판(200), 그리고 이들 두 표시판(100, 200) 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0020] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0021] 화소 영역을 포함하는 제1 기판(110) 위에 제1 게이트선(121a)과 제2 게이트선(121b)을 포함하는 복수의 게이트선 및 복수의 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다.
- [0022] 게이트선(121a, 121b)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 제1 게이트선(121a)은 위아래로 돌출한 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함하고, 제2 게이트선(121b)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)은 서로 연결되어 하나의 돌출부를 이룬다.
- [0023] 유지 전극선(131)도 주로 가로 방향으로 뻗어 있으며 공통 전압 등의 정해진 전압을 전달한다. 유지 전극선(131)은 유지 전극선(131)으로부터 세로로 뻗어 있는 한 쌍의 세로부(134) 및 한 쌍의 세로부(134)를 서로 연결하는 가로부(135), 그리고 확장된 유지 전극(139)을 포함한다. 가로부(135)는 확장된 용량 전극(137)을 포함한다.
- [0024] 게이트 도전체(121a, 121b, 131) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0025] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 반도체(154a, 154b, 154c)가 형성되어 있다. 반도체는 제1 및 제2 게이트 전극(124a, 124b)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 및 제2 반도체(154a, 154b), 그리고 제3 게이트 전극(124c) 위에 위치하는 제3 반도체(154c)를 포함한다.
- [0026] 반도체(154a, 154b, 154c) 위에는 복수 쌍의 저항성 접촉 부재(ohmic contact)(164a, 164b, 167)가 형성되어 있다. 반도체(154a, 154b, 154c)가 산화물 반도체인 경우, 저항성 접촉 부재는 생략될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0027] 저항성 접촉 부재 및 게이트 절연막(140) 위에는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이

터션(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173a) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c)가 형성되어 있다.

[0028] 제2 드레인 전극(175b)은 제3 소스 전극(173c)과 연결되어 있다.

[0029] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154a)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154b)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(Qc)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154c)에 형성된다.

[0030] 반도체(154a, 154b, 154c)는 소스 전극(173a, 173b, 173c)과 드레인 전극(175a, 175b, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171a, 171b, 173a, 173b, 173c, 175a, 175b, 175c) 및 그 하부의 저항성 접촉 부재와 실질적으로 동일한 평면 모양을 가질 수 있다.

[0031] 제1 반도체(154a)에는 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이에서 제1 소스 전극(173a) 및 제1 드레인 전극(175a)에 의해 가리지 않고 노출된 부분이 있고, 제2 반도체(154b)에는 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이에서 제2 소스 전극(173b) 및 제2 드레인 전극(175b)에 의해 가리지 않고 노출된 부분이 있으며, 제3 반도체(154c)에는 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이에서 제3 소스 전극(173c) 및 제3 드레인 전극(175c)에 의해 가리지 않고 노출된 부분이 있다.

[0032] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 반도체(154a, 154b, 154c)의 노출된 부분 위에는 질화 규소 또는 산화 규소 따위의 무기 절연물로 만들어질 수 있는 제1 보호막(180p)이 형성되어 있다.

[0033] 제1 보호막(180p) 위에는 선풍터(230)가 위치할 수 있다. 선풍터(230)는 제1 박막 트랜지스터(Qa), 제2 박막 트랜지스터(Qb) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 곳을 제외한 대부분의 영역에 위치한다. 그러나, 이웃하는 데이터선(171) 사이를 따라서 세로 방향으로 길게 뻗을 수도 있다. 본 실시예에서, 선풍터(230)는 제1 표시판(100)에 형성되어 있으나, 제2 표시판(200)에 형성될 수도 있다.

[0034] 또한 도시하지는 않았지만, 제1 표시판(100) 위에 차광 부재가 위치할 수 있다. 그러나, 선풍터(230)가 제2 표시판(200)에 형성될 경우, 차광 부재 역시 제2 표시판(200)에 위치할 수 있다.

[0035] 선풍터(230) 위에는 통판 형태의 제1 부화소 전극(190a) 및 제2 부화소 전극(190b)이 형성되어 있다. 제1 부화소 전극(190a)은 제2 드레인 전극(175b)을 향해 뻗어 있는 제1 접촉부(195a)를 포함하고, 제2 부화소 전극(190b)은 제1 드레인 전극(175a)을 향해 뻗어 있는 제2 접촉부(195b)를 포함한다.

[0036] 제1 부화소 전극(190a) 및 제2 부화소 전극(190b)은 단위 화소 영역 내에서 마름모 형상을 갖는 통판(plate) 모양일 수 있다. 통판(plate) 모양은 쪼개지지 아니한 통짜 그대로의 판 모양을 말한다. 제1 부화소 전극(190a) 및 제2 부화소 전극(190b)은 마름모 형상을 갖고 화소 영역의 일부 영역에만 위치할 수 있다. 하지만, 제1 부화소 전극(190a) 및 제2 부화소 전극(190b)의 형태는 마름모로 제한되지 않고 위에서 설명할 제3 부화소 전극(191a) 및 제4 부화소 전극(191b)의 일부분과 중첩하도록, 화소 영역의 일부 영역에 위치하는 다양한 형상으로 변형 가능하다.

[0037] 제1 보호막(180p)은 제1 드레인 전극(175a)과 제2 드레인 전극(175b)을 드러내는 접촉 구멍(185a, 185b)을 가지며, 이 접촉 구멍(185a, 185b)을 통하여, 제1 부화소 전극(190a)의 제1 접촉부(195a)는 제2 드레인 전극(175b)에 연결되고, 제2 부화소 전극(190b)의 제2 접촉부(195b)는 제1 드레인 전극(175a)에 연결된다.

[0038] 제1 부화소 전극(190a) 및 제2 부화소 전극(190b) 위에는 제2 보호막(180q)이 위치한다. 제2 보호막(180q)은 무기 절연 물질 또는 유기 절연 물질을 포함한다.

[0039] 제2 보호막(180q) 위에는 제3 부화소 전극(191a) 및 제4 부화소 전극(191b)이 형성되어 있다.

[0040] 제3 부화소 전극(191a)의 일부분은 제2 보호막(180q)을 사이에 두고 제1 부화소 전극(190a)과 중첩하고, 나머지 일부분은 제1 부화소 전극(190a)과 중첩하지 않는다. 이와 유사하게, 제4 부화소 전극(191b)의 일부분은 제2 보호막(180q)을 사이에 두고 제2 부화소 전극(190b)과 중첩한다.

- [0041] 즉, 제1 부화소 전극(190a)은 제3 부화소 전극(191a)의 일부분의 아래에 위치하여 제3 부화소 전극(191a)과 중첩하고, 제2 부화소 전극(190b)은 제4 부화소 전극(191b)의 일부분의 아래에 위치하여 제4 부화소 전극(191b)과 중첩한다.
- [0042] 제3 부화소 전극(191a) 및 제4 부화소 전극(191b)은 제1 게이트선(121a) 및 제2 게이트선(121b)을 사이에 두고 서로 분리되어 각각 위와 아래에 배치되어 열 방향으로 이웃한다. 제4 부화소 전극(191b)의 세로 길이는 제3 부화소 전극(191a)의 세로 길이보다 길다.
- [0043] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b) 각각의 전체적인 모양은 사각형이며 제1 부화소 전극(191a) 및 제2 부화소 전극(191b) 각각은 가로 줄기부(193a, 193b), 가로 줄기부(193a, 193b)와 교차하는 세로 줄기부(192a, 192b)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 각각 복수의 미세 가지 전극(194a, 194b), 제1 돌출부(197a) 및 제2 돌출부(197b)를 포함한다.
- [0044] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 가로 줄기부(193a, 193b)와 세로 줄기부(192a, 192b)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지 전극(194a, 194b)은 가로 줄기부(193a, 193b) 및 세로 줄기부(192a, 192b)로부터 비스듬하게 뻗어 있으며 그 뻗는 방향은 게이트선(121a, 121b) 또는 가로 줄기부(193a, 193b)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한 이웃하는 두 부영역의 미세 가지 전극(194a, 194b)은 서로 직교할 수 있다.
- [0045] 본 실시예에서 제1 부화소 전극(191a)은 외곽을 둘러싸는 외곽 줄기부를 더 포함하고, 제2 부화소 전극(191b)은 상단 및 하단에 위치하는 가로부 및 제1 부화소 전극(191a)의 좌우에 위치하는 좌우 세로부(198)를 더 포함한다. 좌우 세로부(198)는 데이터선(171)과 제1 부화소 전극(191a) 사이의 용량성 결합, 즉 커플링을 방지할 수 있다.
- [0046] 제1 보호막(180p)과 제2 보호막(180q)에 형성되어 있는 접촉 구멍(185a, 185b)을 통하여, 제3 부화소 전극(191a)의 제1 확장부(197a)는 제1 드레인 전극(175a)에 연결되고, 제4 부화소 전극(191b)의 제2 확장부(197b)는 제2 드레인 전극(175b)에 연결된다.
- [0047] 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 위치하는 제1 부화소 영역은 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하지 않는 제1 영역과 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하는 제2 영역을 포함한다.
- [0048] 이와 유사하게, 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 위치하는 제2 부화소 영역은 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하지 않는 제3 영역과 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하는 제4 영역을 포함한다.
- [0049] 액정 표시 장치의 구동 시, 제1 영역에서 발생하는 전계와 제2 영역에서 발생하는 전계가 서로 다르기 때문에, 제1 영역에 위치하는 액정 분자가 기울어지는 경사각과 제2 영역에 위치하는 액정 분자가 기울어지는 경사각은 서로 다르다. 이와 유사하게 제3 영역에 위치하는 액정 분자가 기울어지는 경사각과 제4 영역에 위치하는 액정 분자가 기울어지는 경사는 서로 다르다.
- [0050] 이처럼 본 실시예에 따른 액정 표시 장치는 각 부화소 영역을 두 개의 부화소 전극이 중첩하는 영역과 하나의 부화소 전극만 위치하는 영역으로 구분함으로써, 하나의 화소 영역을 총 네 개의 영역으로 구분하게 된다. 이에 따라, 전압-투과율 곡선을 완만하게 변화시킬 수 있다. 따라서, 하나의 화소 영역을 두 개의 부화소 영역으로 구분하는 기존의 액정 표시 장치와는 달리, 저계조 또는 고계조에서 계조에 따라 투과율이 급격히 변화하는 것을 방지할 수 있다. 이에 대하여, 뒤에서 보다 상세하게 설명한다.
- [0051] 제3 화소 전극(191a) 및 제4 화소 전극(191b) 위에는 제1 배향막(도시하지 않음)이 위치한다.
- [0052] 그러면, 이제 제2 표시판(200)에 대하여 설명한다.
- [0053] 제2 절연 기관(210) 위에 공통 전극(270)이 형성되어 있다. 도시하지는 않았지만, 제2 표시판(200)에는 차광 부재, 색필터 등이 더 형성될 수도 있다.
- [0054] 공통 전극(270) 위에는 제2 배향막(도시하지 않음)이 위치한다.
- [0055] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 액정층(3)은 반응성 메소겐(reactive mesogen)을 포함하는 배향 보조제를 포함함으로써 액정 분자들은 그것의 장축이 미세 가지 전극(194a, 194b)의

길이 방향에 대략 평행하도록 선경사를 가질 수 있다. 배향 보조제는 액정층(3)이 아닌 제1 및 제2 배향막에 포함될 수도 있다.

- [0056] 그러면, 도 1 내지 도 3과 함께 도 4를 참고하여, 본 발명의 실시예에 따른 액정 표시 장치의 구동 방법에 대하여 설명한다. 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0057] 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 게이트선(121a), 제2 게이트선(121b), 유지 전극선(131), 그리고 데이터선(171)을 포함하는 복수의 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0058] 각 화소(PX)는 제1 부화소(PXa), 제2 부화소(PXb) 및 감압부(Cd)를 포함하고, 복수의 신호선에 연결되어 있는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 및 제3 스위칭 소자(Qc)와 제1 액정 축전기(C1ca1) 및 제2 액정 축전기(C1ca2), 그리고 제3 액정 축전기(C1cb1) 및 제4 액정 축전기(C1cb2)를 포함한다.
- [0059] 제1 액정 축전기(C1ca1)와 제2 액정 축전기(C1ca2)는 제1 부화소(PXa)의 영역에 위치하고, 제3 액정 축전기(C1cb1) 및 제4 액정 축전기(C1cb2)는 제2 부화소(PXb)의 영역에 위치한다.
- [0060] 앞서 설명하였듯이, 하나의 화소 영역(PX)은 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)을 포함하고, 제1 부화소 전극(190a)과 제3 부화소 전극(191a)은 제1 부화소 영역(PXa)에 위치하고, 제2 부화소 전극(190b)과 제4 부화소 전극(191b)은 제2 부화소 영역(PXb)에 위치한다.
- [0061] 제1 부화소 영역(PXa)은 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하는 제1 영역과 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하지 않는 제2 영역을 포함한다. 제1 영역은 제1 액정 축전기(C1ca1)를 이루고, 제2 영역은 제2 액정 축전기(C1ca2)를 이룬다.
- [0062] 이와 유사하게, 제2 부화소 영역(PXb)은 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하지 않는 제3 영역과 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하는 제4 영역을 포함한다. 제3 영역은 제3 액정 축전기(C1cb1)를 이루고, 제4 영역은 제4 액정 축전기(C1cb2)를 이룬다.
- [0063] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 각각 제1 게이트선(121a) 및 데이터선(171)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제2 스위칭 소자(Qb)의 출력 단자 및 감압 축전기(Cstd)에 연결되어 있다.
- [0064] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 제1 게이트선(121a)에 연결되어 있고, 입력 단자는 데이터선(171)과 연결되어 있으며, 제1 스위칭 소자(Qa)의 출력 단자는 제1 액정 축전기(C1ca1)와 제4 액정 축전기(C1cb2)에 연결되어 있고, 제2 스위칭 소자(Qb)의 출력 단자는 제2 액정 축전기(C1ca2) 및 제3 액정 축전기(C1cb1), 그리고 제3 스위칭 소자(Qc)의 입력 단자에 연결되어 있다.
- [0065] 제3 스위칭 소자(Qc) 역시 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 제2 게이트선(121b)과 연결되어 있고, 입력 단자는 제2 액정 축전기(C1ca2) 및 제3 액정 축전기(C1cb1)와 연결되어 있으며, 출력 단자는 감압 축전기(Cstd)에 연결되어 있다.
- [0066] 제1 게이트선(121a)에 게이트 온 신호가 인가되면, 이에 연결된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)가 턴 온 된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온 된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통해 각각 제1 부화소(PXa) 및 제2 부화소(PXb)에 인가된다. 이 때, 제1 부화소(PXa) 및 제2 부화소(PXb)에 인가된 데이터 전압은 서로 동일한 값으로 충전될 수 있다.
- [0067] 그 후, 제1 게이트선(121a)에 게이트 오프 신호가 인가되고, 제2 게이트선(121b)에 게이트 온 신호가 인가되면, 제2 액정 축전기(C1ca2) 및 제3 액정 축전기(C1cb1)에 충전되는 전하의 일부는 제2 스위칭 소자(Qb)와 직렬 연결되어 있는 제3 스위칭 소자(Qc)를 통해 감압 축전기(Cstd)에 충전된다. 따라서, 제2 액정 축전기(C1ca2) 및 제3 액정 축전기(C1cb1)는 데이터 전압보다 낮은 값을 가지는 제1 전압 값으로 충전된다. 따라서, 제1 액정 축전기(C1ca1)에 충전된 전압, 제2 액정 축전기(C1ca2)에 충전된 전압, 제3 액정 축전기(C1cb1)에 충전된 전압, 그리고 제4 액정 축전기(C1cb2)에 충전된 전압은 서로 달라지게 된다.
- [0068] 제1 액정 축전기(C1ca1), 제2 액정 축전기(C1ca2), 제3 액정 축전기(C1cb1), 그리고 제4 액정 축전기(C1cb2)에 충전되는 전압이 서로 다르므로 제1 부화소(PXa)에서 액정 분자들이 기울어지는 각도가 다른 두 개의 영역이 형성되고, 제2 부화소(PXb)에서 액정 분자들이 기울어지는 각도가 다른 두 개의 영역이 형성된다. 이에 따라, 하나의 화소(PX) 내에서 휘도가 다른 네 개의 영역이 형성되게 된다.
- [0069] 이처럼, 제1 액정 축전기(C1ca1), 제2 액정 축전기(C1ca2), 제3 액정 축전기(C1cb1), 그리고 제4 액정 축전기

(Clcb2)에 충전되는 전압을 적절히 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있고, 이에 따라 측면 시인성을 개선할 수 있고, 저계조와 고계조에서 계조 변화에 따라 투과율이 완만하게 변화하도록 하여, 정확한 계조 표현이 가능하다.

- [0070] 제1 부화소 영역(PXa)의 제1 영역은 데이터선(171)을 통해 제3 부화소 전극(191a)에 인가된 데이터 전압과 공통 전극에 인가되는 공통 전압 사이의 전압 차이에 의하여, 제1 액정 축전기(Clca1)를 이룬다. 제1 부화소 영역(PXa)의 제2 영역은 제3 부화소 전극(191a)에 인가된 데이터 전압 및 제1 부화소 전극(190a)에 충전된 제1 전압과 공통 전극에 인가되는 공통 전압 사이의 전압 차이에 의하여, 제2 액정 축전기(Clca2)를 이룬다. 제3 부화소 전극(191a)은 복수의 미세 가지 전극을 정의하는 복수의 미세 슬릿을 가지기 때문에, 미세 슬릿에 의해 제3 부화소 전극(191a)으로 가려지지 않는 부분에는 제1 부화소 전극(190a)의 영향이 커지게 된다. 따라서, 제3 부화소 전극(191a)과 제1 부화소 전극(190a)이 중첩하는 제2 영역에서 액정층(3)에 가해지는 전기장의 세기는 제1 영역에서 액정층(3)에 가해지는 전기장의 세기보다 작아질 수 있다.
- [0071] 이와 유사하게, 제2 부화소 영역(PXb)의 제3 영역은 제4 부화소 전극(191b)에 충전되는 제1 전압과 공통 전극에 인가되는 공통 전압 사이의 전압 차이에 의하여, 제3 액정 축전기(Clcb1)를 이룬다. 제2 부화소 영역(PXb)의 제4 영역은 제1 스위칭 소자(Qa)를 통하여 제2 부화소 전극(190b)에 인가된 데이터 전압 및 제4 부화소 전극(191b)에 충전되는 제1 전압과 공통 전극에 인가되는 공통 전압 사이의 전압 차이에 의하여, 제4 액정 축전기(Clcb2)를 이룬다.
- [0072] 제4 부화소 전극(191b)은 복수의 미세 가지 전극을 정의하는 복수의 미세 슬릿을 가지기 때문에, 미세 슬릿에 의해 제4 부화소 전극(191b)으로 가려지지 않는 부분에서는 제2 부화소 전극(190b)의 영향이 커지게 된다. 따라서, 제4 부화소 전극(191b)과 제2 부화소 전극(190b)이 중첩하는 제4 영역에서 액정층(3)에 가해지는 전기장의 세기는 제2 영역에서 액정층(3)에 가해지는 전기장의 세기보다 커질 수 있다.
- [0073] 따라서, 제1 액정 축전기(Clca1)에 충전되는 전압이 가장 크고, 제2 액정 축전기(Clca2)에 충전되는 전압은 제1 부화소 전극(190a)에 충전되는 제1 전압의 영향으로 제1 액정 축전기(Clca1)에 충전되는 전압보다 낮다. 제4 액정 축전기(Clcb1)에 충전되는 전압은 데이터 전압이 인가되는 제2 부화소 전극(190b)의 영향으로 제3 액정 축전기(Clcb1)에 충전되는 전압보다 높다.
- [0074] 또한, 제3 부화소 전극(191a)의 영향으로, 제4 부화소 전극(191b)과 제2 부화소 전극(190b)이 중첩하는 제4 영역의 제4 액정 축전기(Clcb2)에 충전되는 전압의 크기보다 제2 액정 축전기(Clca2)에 충전되는 전압이 높다.
- [0075] 따라서, 제1 액정 축전기(Clca1)에 충전되는 전압, 제2 액정 축전기(Clca2)에 충전되는 전압, 제4 액정 축전기(Clcb2)에 충전되는 전압, 제3 액정 축전기(Clcb1)에 충전되는 전압 순으로 변화하게 된다.
- [0076] 제1 내지 제4 액정 축전기(Clca1, Clca2, Clcb1, Clcb2)가 위치하는 제1 내지 제4 영역에서 액정 축전기에 충전되는 전압의 차이는 각 부화소 전극이 차지하는 영역 또는 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 미세 슬릿의 폭에 따라 변화 가능하다. 예를 들어, 제1 부화소 전극(190a)과 제2 부화소 전극(190b)의 면적을 넓게 형성할수록, 제1 부화소 영역(PXa)에서, 제1 전압이 인가되는 제1 부화소 전극(190a)의 영향이 증가하여 전체 휘도는 감소하고, 제2 부화소 영역(PXa)에서, 데이터 전압이 인가되는 제2 부화소 전극(190b)의 영향이 증가하여 전체 휘도는 높아질 수 있다.
- [0077] 또한, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 미세 슬릿의 폭이 넓어질수록, 제1 부화소 영역(PXa)에서, 제1 전압이 인가되는 제1 부화소 전극(190a)의 영향이 증가하여 전체 휘도는 감소하고, 제2 부화소 영역(PXa)에서, 데이터 전압이 인가되는 제2 부화소 전극(190b)의 영향이 증가하여 전체 휘도는 높아질 수 있다.
- [0078] 또한, 제1 내지 제4 액정 축전기(Clca1, Clca2, Clcb1, Clcb2)가 위치하는 제1 내지 제4 영역에서 액정 축전기에 충전되는 전압의 차이는 데이터 전압과 제1 전압의 차이에 따라 변화할 수 있다.
- [0079] 본 실시예에서는 제3 스위칭 소자(Qc)의 출력 단자가 감압 축전기(Cstd)에 연결된 것으로 예를 들어 설명하였으나, 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 제3 스위칭 소자(Qc)의 제어 단자는 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)와 동일한 게이트선에 연결되고, 그 출력 단자는 분압 기준 전압선에 연결되어, 제2 액정 축전기(Clca2) 및 제3 액정 축전기(Clcb1)에 충전된 전압의 일부가 분압될 수도 있다.
- [0080] 이와는 달리, 본 발명의 다른 한 실시예에 따른 액정 표시 장치는 제1 부화소 전극(190a)과 제4 부화소 전극(191b)에 데이터 전압을 인가하는 제1 스위칭 소자(Qa)와 제2 부화소 전극(190b)과 제3 부화소 전극(191a)에 데이터 전압을 인가하는 제2 스위칭 소자(Qb)가 서로 다른 데이터선에 연결되어 서로 다른 크기의 데이터 전압을

인가받을 수도 있다.

- [0081] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 제1 부화소 전극(190a)과 제4 부화소 전극(191b)에 인가되는 전압과 제2 부화소 전극(190b)과 제3 부화소 전극(191a)에 인가되는 전압의 크기를 다르게 할 수 있는 다른 모든 예에 적용 가능하다.
- [0082] 본 발명의 실시예에 따른 액정 표시 장치에서 제2 부화소 전극(190b)과 제3 부화소 전극(191a)에 인가되는 전압에 대한 제1 부화소 전극(190a)과 제4 부화소 전극(191b)에 인가되는 전압의 비율은 약 0.6 내지 약 0.7의 범위인 것이 바람직하다. 이 범위 내에 있을 경우, 종래의 액정 표시 장치에 비하여, 전체 투과율의 감소 없이, 전압에 따라 투과율의 변화가 점차 변화하는 네 개의 영역을 형성할 수 있다.
- [0083] 그러면, 도 5 및 도 6을 참고하여, 본 발명의 실시예에 따른 액정 표시 장치의 시뮬레이션 결과를 설명한다. 도 5는 본 발명의 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이고, 도 6은 본 발명의 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
- [0084] 본 발명의 실시예에 따른 액정 표시 장치와 같이 테스트 셀을 형성한 후에, 제1 부화소 영역(PXa)의 투과율 결과를 도 5에 도시하였고, 제2 부화소 영역(PXb)의 투과율 결과를 도 6에 도시하였다. 도 5(a)는 제1 부화소 전극(190a)에 인가되는 전압과 제3 부화소 전극(191a)에 인가되는 전압의 비율이 0.4:1인 경우를 나타내고, 도 5(b)는 제1 부화소 전극(190a)에 인가되는 전압과 제3 부화소 전극(191a)에 인가되는 전압의 비율이 0.7:1인 경우를 나타낸다. 도 6(a)는 제2 부화소 전극(190b)에 인가되는 전압과 제4 부화소 전극(191b)에 인가되는 전압의 비율이 1.3:1인 경우를 나타내고, 도 6(b)는 제2 부화소 전극(190b)에 인가되는 전압과 제4 부화소 전극(191b)에 인가되는 전압의 비율이 1.6:1인 경우를 나타낸다.
- [0085] 도 5를 참고하면, 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하는 제2 영역의 투과율은 제1 부화소 전극(190a)과 제3 부화소 전극(191a)이 중첩하지 않는 제1 영역의 투과율보다 낮음을 알 수 있었다.
- [0086] 도 6을 참고하면, 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하는 제4 영역의 투과율은 제2 부화소 전극(190b)과 제4 부화소 전극(191b)이 중첩하지 않는 제3 영역의 투과율보다 높음을 알 수 있었다.
- [0087] 그러면, 도 7을 참고하여, 본 발명의 한 시뮬레이션 결과에 대하여 설명한다. 본 시뮬레이션에서는 다른 조건은 모두 동일하게 하고, 복수의 미세 가지 전극을 가지는 상부 전극에 인가되는 제2 전압과 통관 형태의 하부 전극에 인가되는 제3 전압의 비율을 조절하면서, 인가되는 제2 전압에 따라, 하부 전극과 상부 전극이 중첩하는 영역에 형성되어 있는 미세 슬릿에서 측정된 투과율을 측정하여 도 7에 도시하였다.
- [0088] 경우(D1)에서 제2 전압과 제3 전압의 비율은 1:0.4 이었고, 경우(D1)에서 제2 전압과 제3 전압의 비율은 1:0.7 이었고, 경우(D3)에서 제2 전압과 제3 전압의 비율은 1:1이었고, 경우(D4)에서 제2 전압과 제3 전압의 비율은 1.3:1이었고, 경우(D5)에서 제2 전압과 제3 전압의 비율은 1.7:1이었다.
- [0089] 도 7을 참고하면, 복수의 미세 가지 전극을 가지는 상부 전극에 인가되는 제2 전압과 통관 형태의 하부 전극에 인가되는 제3 전압의 비율을 조절함에 따라서, 투과율이 다양하게 변화함을 알 수 있었다.
- [0090] 그러면, 도 8을 참고하여, 본 발명의 다른 한 시뮬레이션 결과에 대하여 설명한다. 도 8은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
- [0091] 도 8에서 인가된 데이터 전압에 대하여, 투과율 변화가 가장 큰 영역, 즉 제1 영역은 A로 나타내었고, 다음으로 투과율이 크게 변화하는 영역, 즉 제2 영역은 B로 나타내었고, 제4 영역은 C로 나타내었고, 제3 영역은 D로 나타내었다. 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 인가된 데이터 전압에 따라 투과율 변화가 서로 다른 네 개의 영역을 포함한다. 따라서, 계조에 따른 투과율 변화가 일부 계조에서 크게 나타나지 않고, 완만하게 변화할 수 있다.
- [0092] 다음으로 도 9를 참고하여, 본 발명의 다른 한 시뮬레이션 결과에 대하여 설명한다. 도 9는 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
- [0093] 본 실험예에서는 기존과 같이, 액정 표시 장치를 상대적으로 높은 전압이 인가되는 제1 부화소 전극과 상대적으로 낮은 전압이 인가되는 제2 부화소 전극이 위치하는 두 개의 영역으로 구분한 경우(X)에 대한 측면에서의 계조에 따른 투과율 변화와 본 발명의 실시예에 따른 액정 표시 장치와 같이, 하나의 화소 영역을 서로 다른 전압이 충전되는 네 개의 영역으로 구분하는 경우(Y)에 대한 측면에서의 계조에 따른 투과율 변화를 측정하여, 도 9에 나타내었다. 도 9에서 정면에서의 계조에 따른 투과율 변화는 Z로 나타내었다.

- [0094] 도 9를 참고하면, 기존의 액정 표시 장치와 같이, 경우(X)에 비하여, 본 발명의 실시예에 따른 액정 표시 장치의 경우(Y) 계조 변화에 따른 투과율의 변화가 큰 영역 없이 완만하게 변화함을 알 수 있었다.
- [0095] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 하나의 화소 영역을 액정층에 가해지는 전기장이 세기가 서로 다른 네 개의 영역으로 구분한다. 이에 따라, 계조에 따른 투과율의 변화를 완만하게 조절함으로써, 측면에서 저계조와 고계조에서도 계조 변화에 따라 투과율이 급격히 변화하는 것을 방지함으로써, 정면 시인성을 정면 시인성에 가깝게 하면서도, 저계조와 고계조에서도 정확한 계조 표현이 가능하다.
- [0096] 그러면, 도 10 및 도 11을 참고하여, 본 발명의 다른 한 시뮬레이션 결과에 대하여 설명한다. 본 실험예에서는 하나의 화소 영역에 통관 형태의 제1 부화소 전극과 제2 부화소 전극, 제1 부화소 전극과 제2 부화소 전극과 중첩하는 부분을 포함하고, 복수의 가지 전극을 가지는 제3 부화소 전극과 제4 부화소 전극을 형성하고, 서로 중첩하는 제1 부화소 전극과 제3 부화소 전극에 동일한 크기의 전압을 인가하고, 서로 중첩하는 제2 부화소 전극과 제4 부화소 전극에 동일한 크기의 전압을 인가하되, 제1 부화소 전극과 제3 부화소 전극에 인가되는 전압의 크기를 제2 부화소 전극과 제4 부화소 전극에 인가되는 전압의 크기보다 크게 형성한 경우 인가한 전압에 따른 투과율 변화를 측정하여, 도 10에 나타내었다.
- [0097] 또한, 본 실험예에서는 본 발명의 실시예에 따른 액정 표시 장치와 같이, 하나의 화소 영역에 통관 형태의 제1 부화소 전극과 제2 부화소 전극, 제1 부화소 전극과 제2 부화소 전극과 중첩하는 부분을 포함하고, 복수의 가지 전극을 가지는 제3 부화소 전극과 제4 부화소 전극을 형성하고, 제1 부화소 전극과 제4 부화소 전극에 동일한 크기의 제1 전압을 인가하고, 제2 부화소 전극과 제3 부화소 전극에 동일한 크기의 데이터 전압을 인가한 후, 인가한 전압에 따른 투과율 변화를 측정하여, 도 11에 나타내었다.
- [0098] 도 10 및 도 11을 참고하면, 서로 중첩하는 제1 부화소 전극과 제3 부화소 전극에 동일한 크기의 전압을 인가하고, 서로 중첩하는 제2 부화소 전극과 제4 부화소 전극에 동일한 크기의 전압을 인가한 경우, C1 및 C2과 C3 및 C4과의 사이에서 전압에 따른 투과율 변화가 큰 차이를 나타냄을 알 수 있었다. 그러나, 본 발명의 실시예에 따른 액정 표시 장치와 같이, 서로 중첩하는 부화소 전극에 각기 서로 다른 전압을 인가하는 경우, D1 내지 D4는 전압에 따른 투과율 변화가 각기 일정한 간격으로 변화함을 알 수 있었다. 즉, 계조에 따른 투과율의 변화가 급격한 영역 없이 완만하게 변화함을 알 수 있었다.
- [0099] 그러면, 도 12를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다.
- [0100] 도 12를 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3을 참고로 설명한 실시예에 따른 액정 표시 장치와 거의 유사하다. 동일한 구성 요소에 대한 구체적인 설명은 생략한다.
- [0101] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3에 도시한 실시예와는 달리, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)을 정의하는 복수의 미세 슬릿의 폭이 복수의 미세 가지 전극의 폭보다 넓다.
- [0102] 이처럼, 미세 슬릿의 폭을 넓게 형성하면, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)의 아래에 위치하는 제1 부화소 전극(190a)과 제2 부화소 전극(190b)의 영향이 커지게 된다. 또한, 액정 표시 장치의 전체적인 투과율이 변화할 수 있다.
- [0103] 그러나 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 경우, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)을 정의하는 복수의 미세 슬릿의 폭이 복수의 미세 가지 전극의 폭보다 좁을 수도 있다.
- [0104] 앞서 도 1 내지 도 11을 참고하여 설명한 실시예에 따른 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.
- [0105] 그러면, 도 13을 참고하여, 본 발명의 다른 한 시뮬레이션 결과를 설명한다. 도 13은 본 발명의 다른 한 실험예에 따른 액정 표시 장치의 시뮬레이션 결과를 나타내는 도면이다.
- [0106] 본 실험예에서는 다른 조건은 모두 동일하였으며, 복수의 가지 전극의 폭과 복수의 미세 슬릿의 폭을 변화시켜, 테스트 화소의 투과율을 측정하였다.
- [0107] 도 13(a)는 도 1에 도시한 실시예와 같이, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)의 폭과 복수의 미세 슬릿의 폭을 동일하게 형성한 경우를 나타낸다. 도 13(b)는 도 12에 도시한 실시예와 같이, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)의

폭을 복수의 미세 가지 전극의 폭보다 좁게 형성한 경우를 나타낸다.

[0108] 도 13을 참고하면, 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 복수의 미세 가지 전극(194a, 194b)의 폭과 복수의 미세 슬릿의 폭을 변화함으로써, 서로 다른 투과율을 얻을 수 있었음을 알 수 있었다.

[0109] 그러면, 도 14를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 14는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

[0110] 도 14를 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3을 참고로 설명한 실시예에 따른 액정 표시 장치와 거의 유사하다. 동일한 구성 요소에 대한 구체적인 설명은 생략한다.

[0111] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3에 도시한 실시예와는 달리, 제1 부화소 전극(190a)과 제2 부화소 전극(190b)은 육각 형태의 평면 형태를 가진다. 이처럼, 제1 부화소 전극(190a)과 제2 부화소 전극(190b)은 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 일부분과 중첩하도록 하는 다양한 평면 형태를 가질 수 있다.

[0112] 앞서 도 1 내지 도 11을 참고하여 설명한 실시예에 따른 모든 특징들은 본 실시예에 따른 액정 표시 장치에 모두 적용 가능하다.

[0113] 그러면, 도 15를 참고하여, 본 발명의 다른 한 실시예에 따른 액정 표시 장치에 대하여 설명한다. 도 15는 본 발명의 다른 한 실시예에 따른 액정 표시 장치의 배치도이다.

[0114] 도 15를 참고하면, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3을 참고로 설명한 실시예에 따른 액정 표시 장치와 거의 유사하다. 동일한 구성 요소에 대한 구체적인 설명은 생략한다.

[0115] 그러나, 본 실시예에 따른 액정 표시 장치는 도 1 내지 도 3에 도시한 실시예와는 달리, 제1 부화소 전극(190a)과 제2 부화소 전극(190b)은 사각 형태의 평면 형태를 가진다. 이처럼, 제1 부화소 전극(190a)과 제2 부화소 전극(190b)은 제3 부화소 전극(191a)과 제4 부화소 전극(191b)의 일부분과 중첩하도록 하는 다양한 평면 형태를 가질 수 있다.

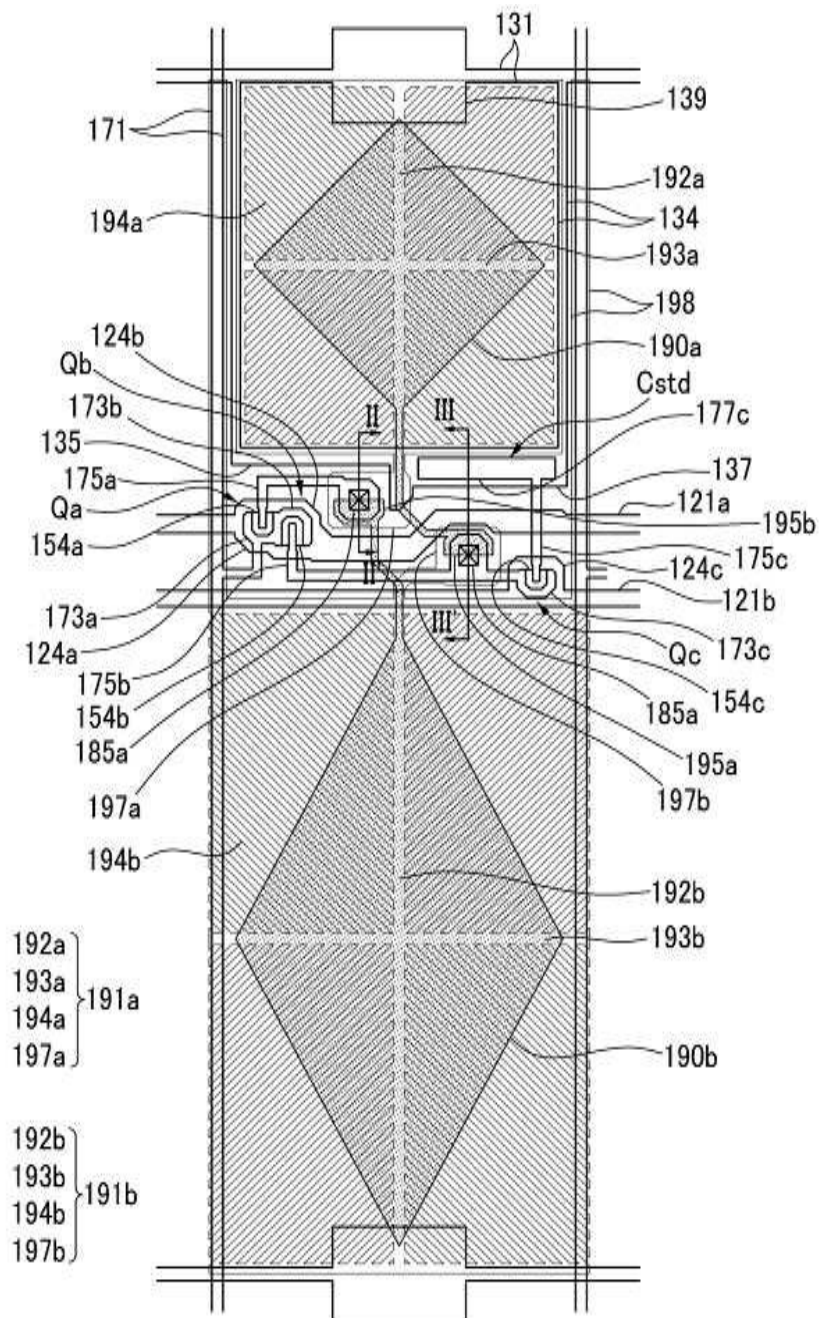
[0116] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

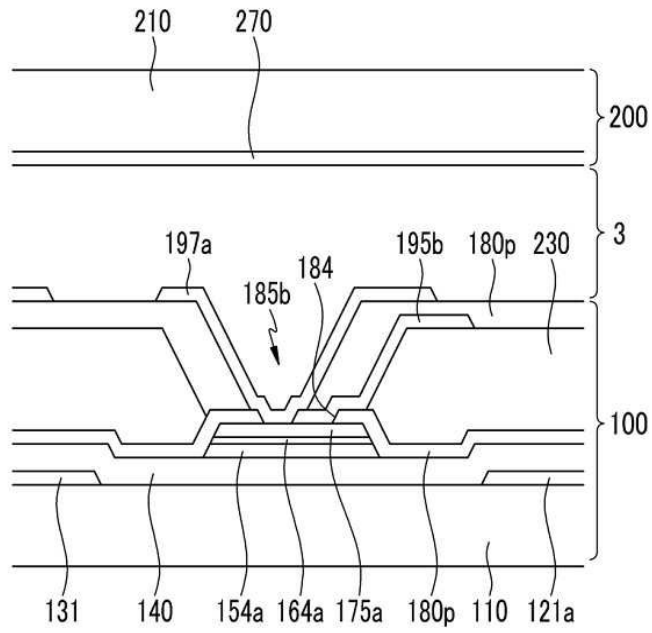
[0117]	100, 200: 표시판	110, 210: 기관
	121a, 121b: 게이트선	131: 유지 전극선
	140: 게이트 절연막	154a, 154b, 154c: 반도체
	171: 데이터선	173a, 173b, 173c: 소스 전극
	175a, 175b, 175c: 드레인 전극	190a, 190b, 191a, 191b: 화소 전극
	230: 색필터	270: 공통 전극
	3: 액정층	31: 액정 분자

도면

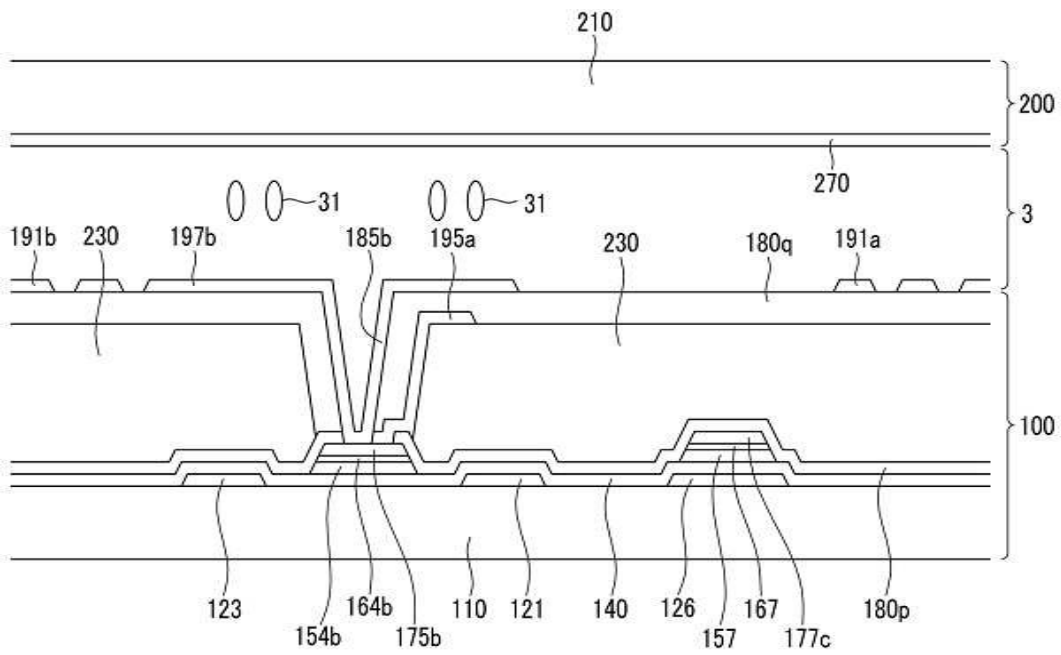
도면1



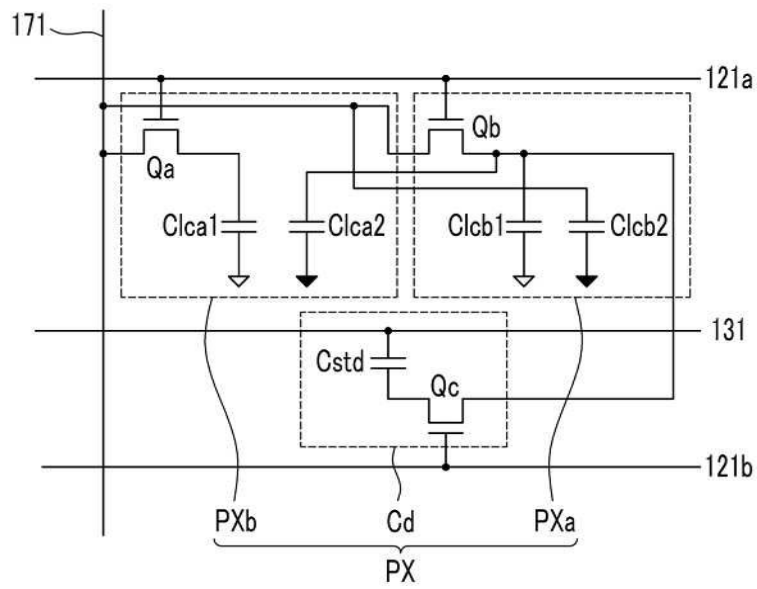
도면2



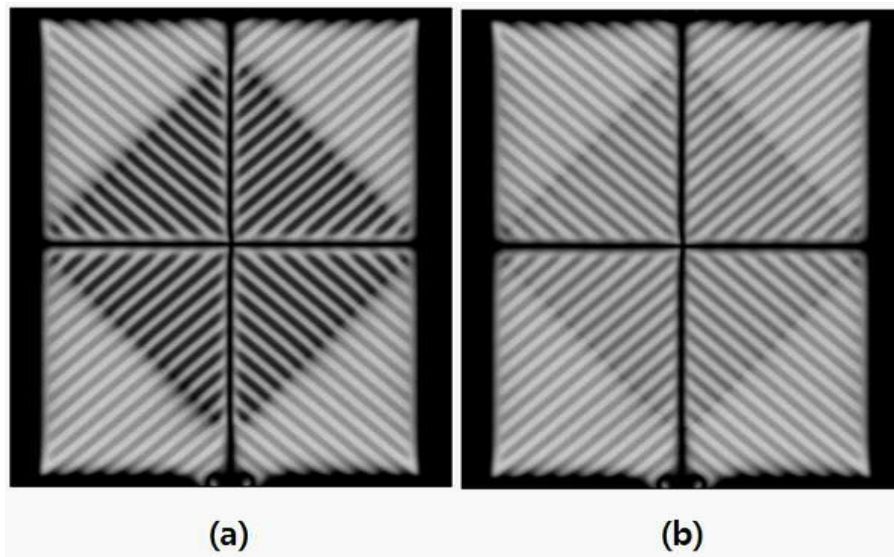
도면3



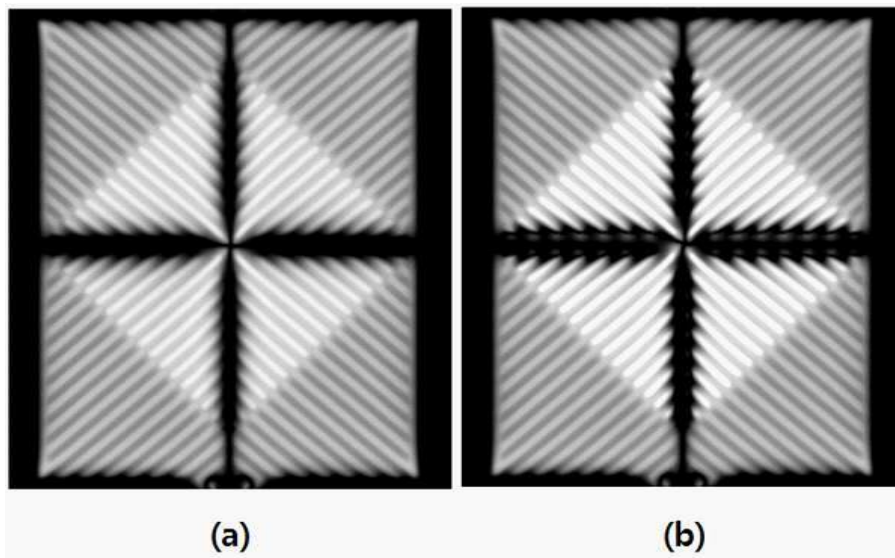
도면4



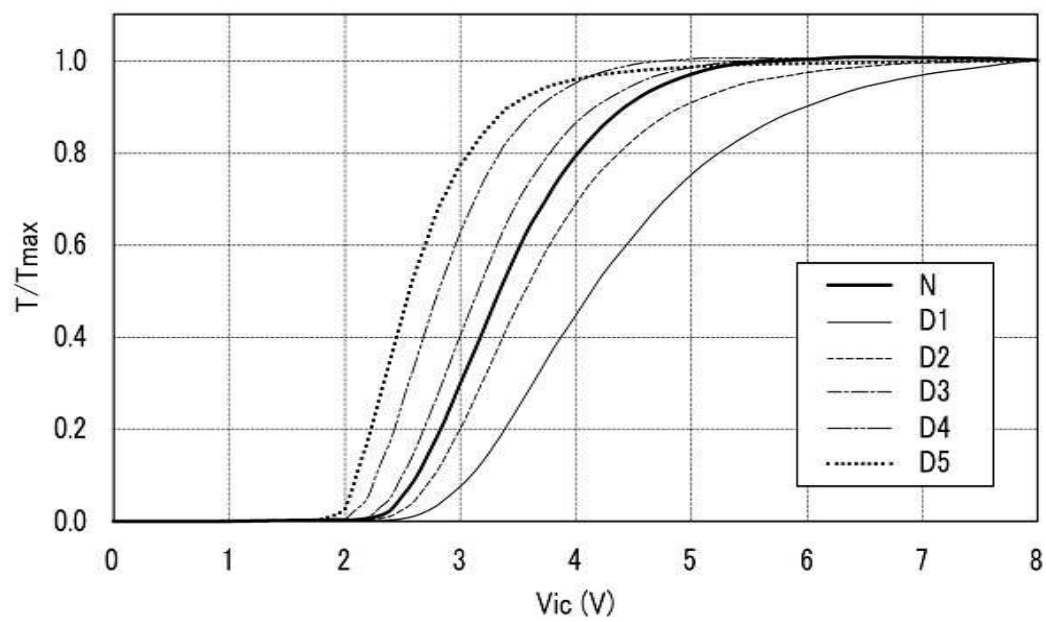
도면5



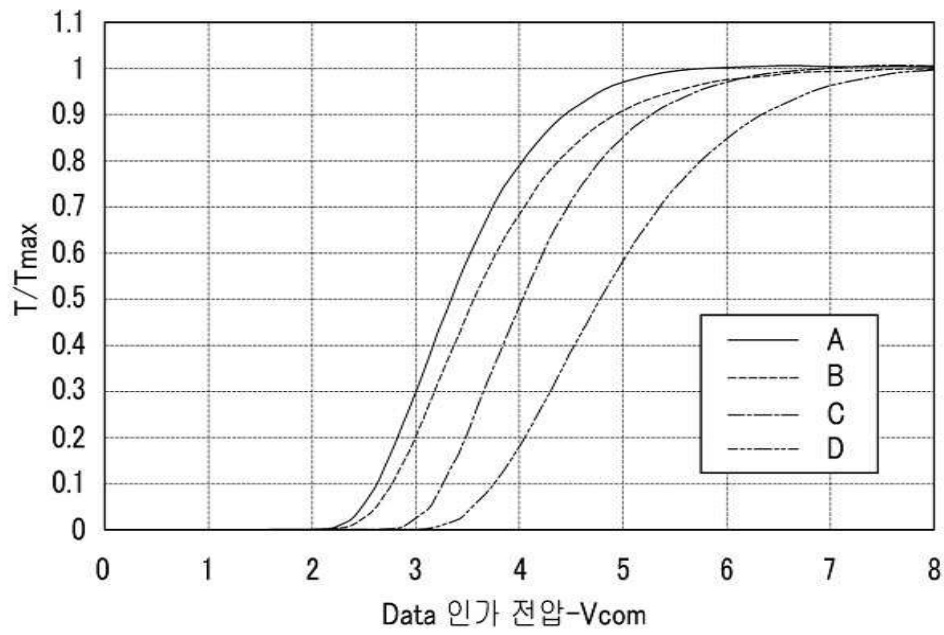
도면6



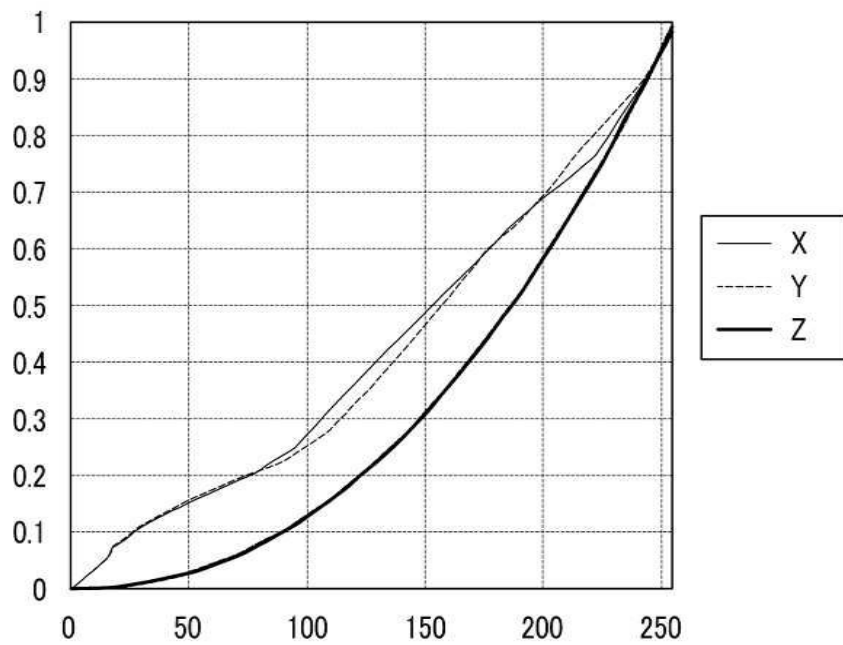
도면7



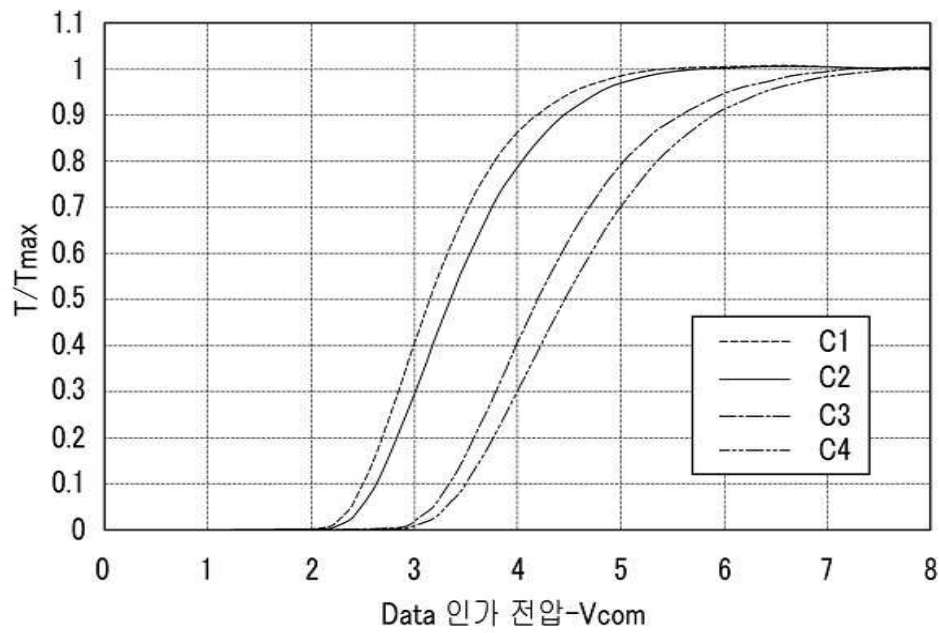
도면8



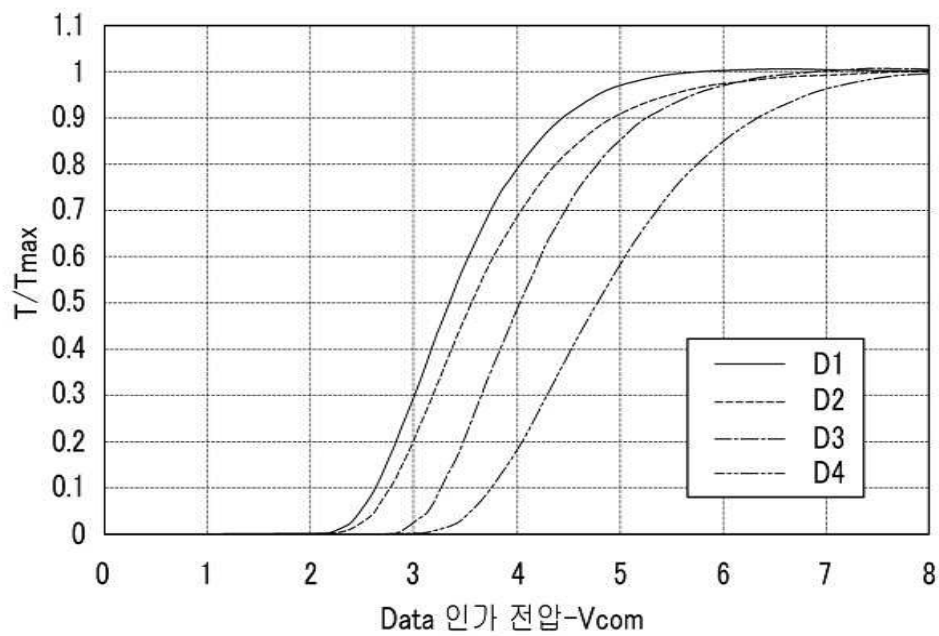
도면9



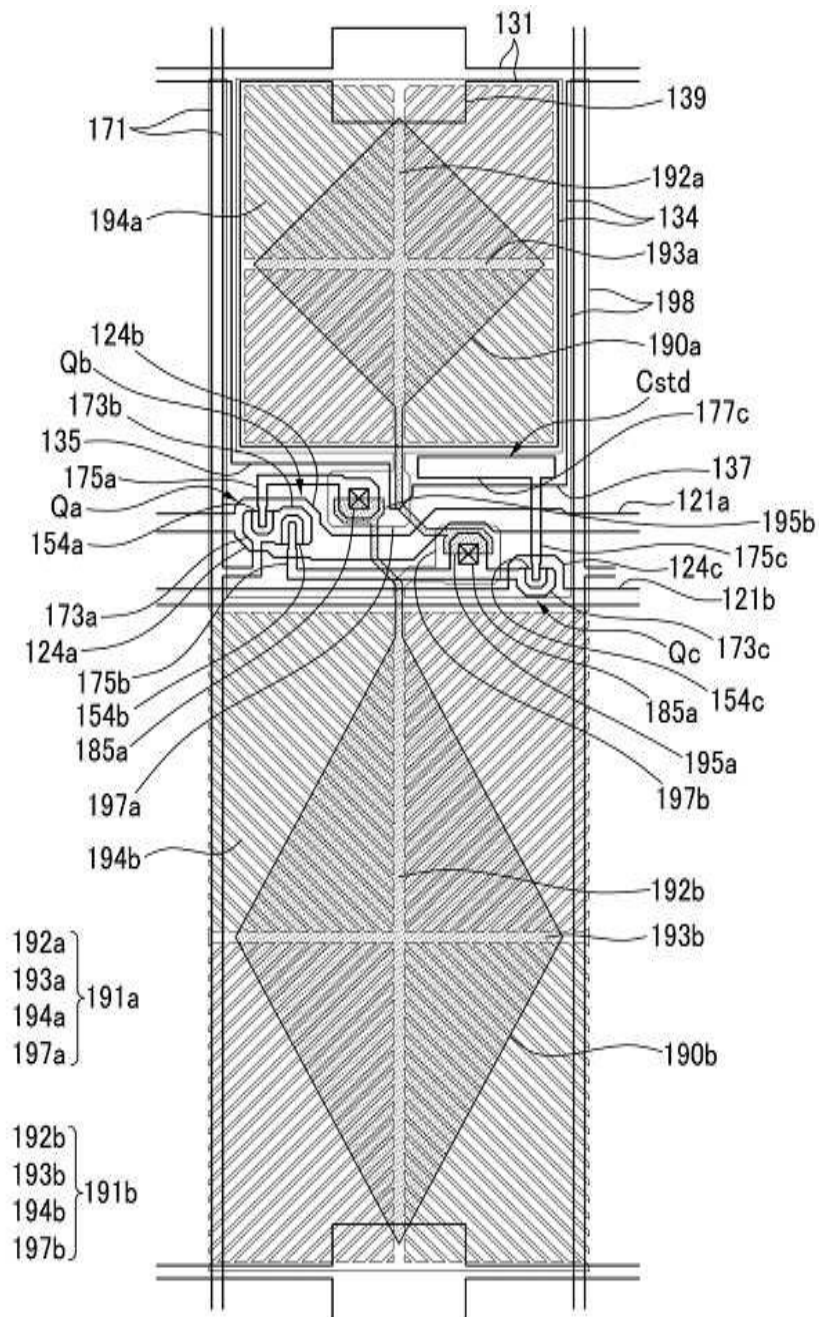
도면10



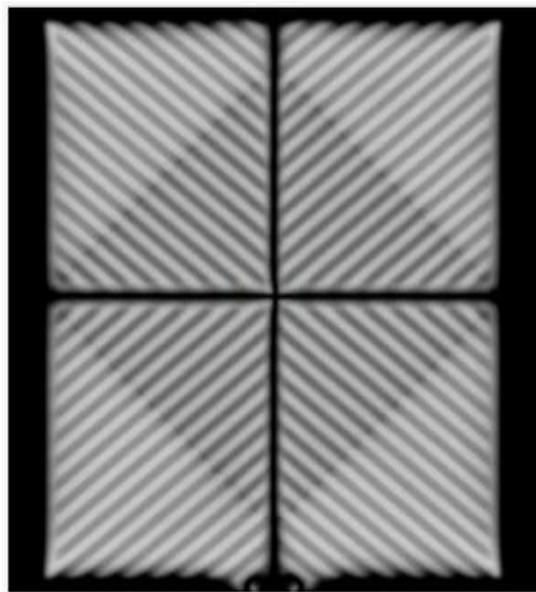
도면11



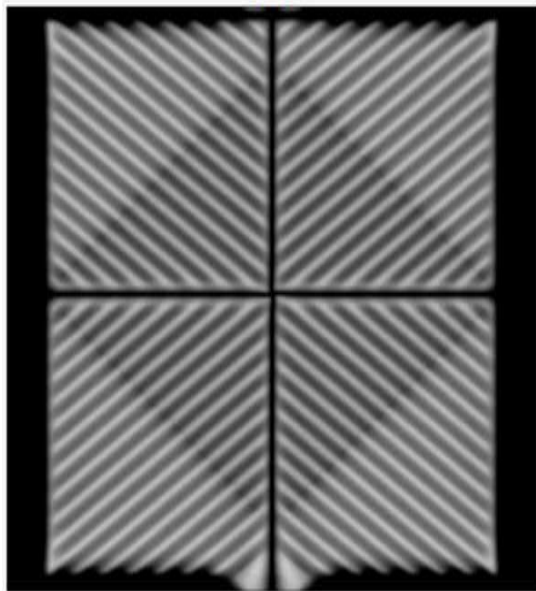
도면12



도면13

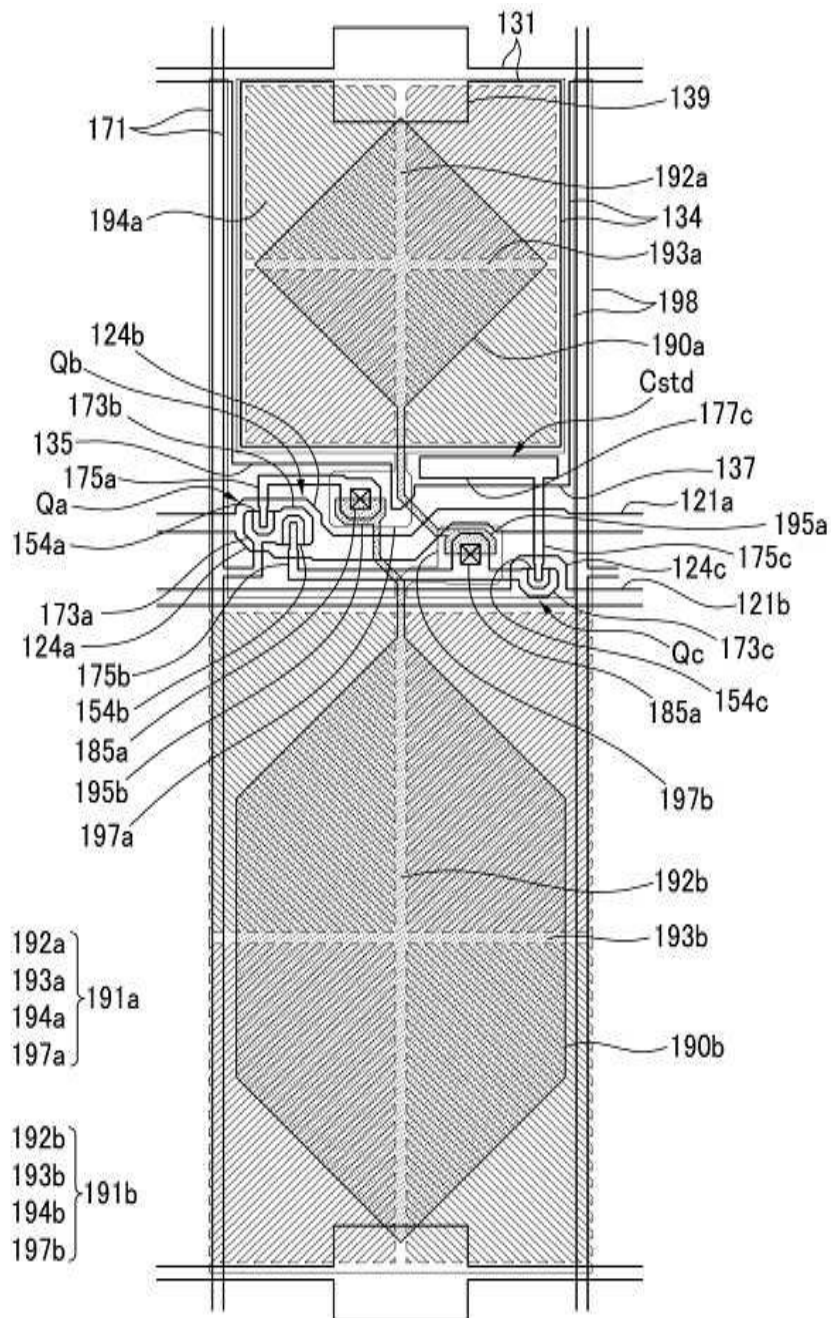


(a)

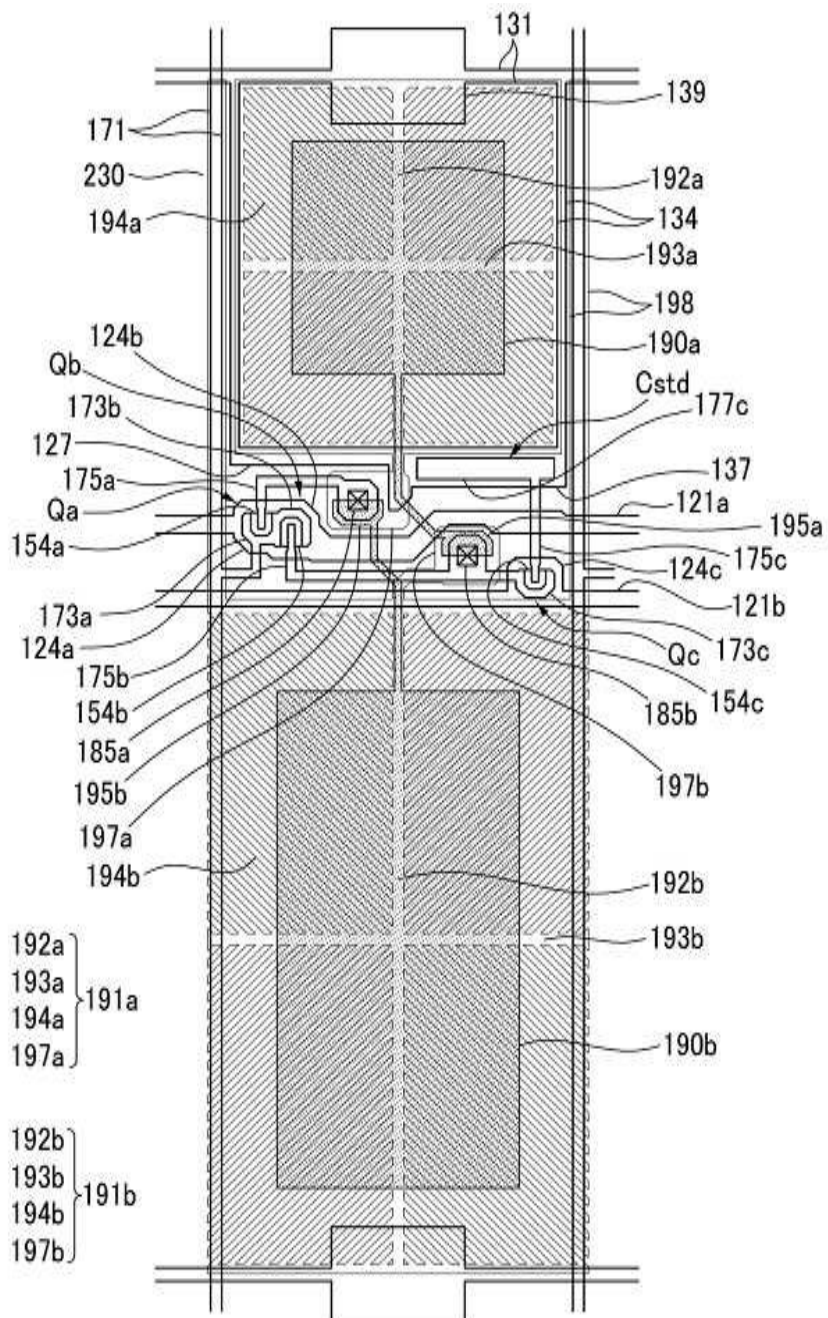


(b)

도면14



도면15



专利名称(译)	液晶显示器		
公开(公告)号	KR1020140021749A	公开(公告)日	2014-02-20
申请号	KR1020120087391	申请日	2012-08-09
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	NO SANG YONG 노상용 JEONG YOUN HAK 정연학		
发明人	노상용 정연학		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/136227 G02F1/1337 G02F1/1362 G02F1/133753 G02F1/13624 G02F2001/134345		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示装置包括第一基板，该第一基板包括具有第一子像素区域和第二子像素区域的像素区域；位于第一子像素区域的第一子像素电极和位于第二子像素区域的第二子像素电极位于第一基板上；绝缘膜，形成在第一子像素电极和第二子像素电极上；位于绝缘膜上的第三子像素电极位于第一子像素区域中并与第一子像素电极重叠；位于绝缘膜上的第四子像素电极位于第二子像素区域中并与第二子像素电极重叠；第二基板，与第一基板相对；液晶层，介于第一基板和第二基板之间，包括多个液晶分子，第一子像素电极和第四子像素电极连接第一薄膜晶体管，第二子像素电极和第三子像素电极连接到第二薄膜晶体管。

