



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0134814
(43) 공개일자 2013년12월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2012-0058610
(22) 출원일자 2012년05월31일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
박성진
대전 동구 삼성동 382-17
박동원
충남 아산시 탕정면 명암리 탕정 삼성 트라 팰리스 102동 704호
(뒷면에 계속)
(74) 대리인
권혁수, 송윤호, 오세준

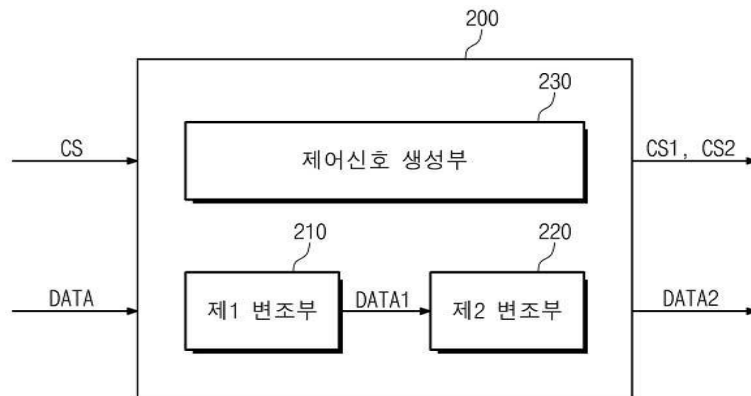
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

액정 표시 장치는 표시 패널, 타이밍 컨트롤러, 게이트 드라이버, 및 데이터 드라이버를 포함한다. 상기 표시 패널은 복수의 화소들을 포함할 수 있다. 상기 타이밍 컨트롤러는 영상 데이터를 수신하고, 이전 라인 데이터와 현재 라인 데이터를 비교하여 상기 현재 라인 데이터의 보상여부를 결정하여 제1 변조 라인 데이터를 생성한다. 또한, 상기 타이밍 컨트롤러는 상기 제1 변조 라인 데이터와 딜레이 보상값을 연산하여 제2 변조 라인 데이터를 생성한다. 이때, 상기 딜레이 보상값은 상기 화소들 중 복수 개로 제공되는 기준 화소들의 기준 딜레이 보상값들로부터 결정될 수 있다

대표도 - 도3



(72) 발명자

전재관

인천 연수구 연수2동 우성아파트 107 동 1102호

타케가마 아키히로

경기 화성시 반송동 시범다은마을우남퍼스트빌아파트 356동1302호

박재형

경기 수원시 영통구 망포동 388-8 금강빌라 B동 402호

이준표

충남 아산시 탕정면 명암리 809번지 삼성트라팰리스 301동 1702호

특허청구의 범위

청구항 1

복수의 화소들 및 상기 화소들에 전기적으로 연결된 게이트 라인들과 데이터 라인들을 포함하고, 영상을 표시하는 표시패널;

상기 게이트 라인들을 구동하는 게이트 드라이버;

영상 데이터를 수신하고, 이전 라인 데이터와 현재 라인 데이터를 비교하여 상기 현재 라인 데이터의 보상여부를 결정하여 제1 변조 라인 데이터를 생성하고, 상기 제1 변조 라인 데이터와 딜레이 보상값을 연산하여 제2 변조 라인 데이터를 생성하는 타이밍 컨트롤러; 및

상기 제2 변조 라인 데이터를 수신하고, 상기 제2 변조 라인 데이터에 대응되는 데이터 전압을 상기 데이터 라인들에 공급하는 데이터 드라이버를 포함하고,

상기 딜레이 보상값은 상기 화소들 중 복수 개로 제공되는 기준 화소들 각각의 기준 딜레이 보상값들로부터 결정되는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 데이터 드라이버는 각 화소에 대응되는 데이터 전압의 극성을 행 방향으로 도트 단위로 반전시키고, 열 방향으로 2 도트 이상의 단위로 반전시키는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제2항에 있어서,

상기 이전 라인 데이터에 대응되는 데이터 전압의 극성 및 상기 현재 라인 데이터에 대응되는 데이터 전압의 극성은 서로 동일한 것을 특징으로 하는 액정 표시 장치.

청구항 4

제1항에 있어서,

상기 타이밍 컨트롤러는,

상기 제1 변조 라인 데이터를 생성하는 제1 변조부; 및

상기 제2 변조 라인 데이터를 생성하는 제2 변조부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제4항에 있어서,

상기 제1 변조부는,

상기 이전 라인 데이터와 상기 현재 라인 데이터의 계조 차가 기설정된 기준값 이상인 경우, 상기 현재 라인 데이터를 보상하여 출력하고,

상기 이전 라인 데이터와 상기 현재 라인 데이터의 계조 차가 상기 기준값 미만인 경우, 상기 현재 라인 데이터를 그대로 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제5항에 있어서,

상기 제1 변조부는,

하나의 라인 데이터가 저장되고, 상기 이전 라인 데이터가 출력되는 메모리;

상기 계조 차를 산출하는 계조차 산출부;

상기 계조 차에 근거하여 상기 현재 라인 데이터의 보상 여부를 판단하고, 상기 현재 라인 데이터를 보상하는 판단부; 및

상기 계조 차에 해당하는 데이터 보상값이 저장된 룩업테이블을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제4항에 있어서,

상기 제2 변조부는

각 화소의 상기 딜레이 보상값을 산출하는 딜레이 보상부; 및

상기 제1 변조 라인 데이터와 상기 딜레이 보상값을 연산하여 상기 제2 변조 라인 데이터를 생성하는 연산부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제7항에 있어서,

상기 딜레이 보상부는,

상기 기준 화소들의 상기 기준 딜레이 보상값들을 결정하는 패널 계조 확인부;

상기 각 화소 중 딜레이 보상의 대상이 되는 딜레이 화소를 둘러싸는 기준 화소들을 선택하는 기준 화소 선택부; 및

상기 선택된 기준 화소들의 기준 딜레이 보상값들을 이용하여 상기 딜레이 화소의 딜레이 보상값을 산출하는 산출부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 9

제8항에 있어서,

상기 기준 화소들은 적어도 4 개 이상인 것을 특징으로 하는 액정 표시 장치.

청구항 10

제9항에 있어서,

상기 기준 화소들은 9 개인 것을 특징으로 하는 액정 표시 장치.

청구항 11

제1항에 있어서,

상기 게이트 드라이버 및 상기 데이터 드라이버는 상기 표시 패널의 일측에 배치된 것을 특징으로 하는 액정 표시 장치.

청구항 12

제1항에 있어서,

상기 표시 패널에 광을 제공하고 적어도 하나의 광원이 구비된 백라이트 유닛을 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 13

제12항에 있어서,

상기 광원은,

하나로 제공되어 평면상에서 상기 표시 패널의 일측에 구비되거나,

두 개로 제공되어 평면상에서 상기 표시 패널의 상기 일측 및 상기 일측에 마주하는 타측에 구비된 것을 특징으로 하는 액정 표시 장치.

명세서

기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 더욱 상세하게는 동영상 화질을 개선할 수 있는 액정 표시 장치에 관한 것이다.

배경기술

[0002] 일반적으로 액정 표시 장치는 두 개의 기관과 그 사이에 배치된 액정층으로 이루어진다. 액정표시장치는 액정층에 전계를 인가하고, 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 영상을 표시한다.

[0003] 이러한 액정 표시 장치에서는 액정 분자에 동일한 방향의 전계가 장시간 인가되어 발생하는 액정의 열화 현상을 방지하기 위하여 프레임, 행, 열, 또는 도트 단위로 공통 전압을 기준으로 데이터 전압의 극성을 반전시킨다.

[0004] 최근 액정 표시 장치는 각 화소에 대응되는 데이터 전압의 극성을 행 방향으로 도트 단위로 반전되고, 열 방향으로 2 도트 단위로 반전되는 구동방식을 사용한다. 하지만, 동일한 극성을 갖는 인접한 데이터 전압들 간의 계조 차에 따라 상기 데이터 전압들이 각각 인가되는 화소들 사이에서 가로선이 시인되는 문제가 있다.

[0005] 또한, 종래의 액정 표시 장치에서, 표시 패널에 구비된 게이트 드라이버 및 데이터 드라이버의 위치에 따라, 상기 각 화소와 상기 게이트 드라이버의 거리가 멀어질수록 상기 각 화소에는 게이트 딜레이가 발생하고, 상기 각 화소와 상기 데이터 드라이버의 거리가 멀어질수록 상기 각 화소에는 데이터 딜레이가 발생한다. 상기 게이트 딜레이 및 상기 데이터 딜레이는 상기 각 화소에 인가되는 데이터 전압의 충전 불량 문제를 발생시킨다. 또한, 상기 충전 불량 문제는 액정 표시 장치 내에 구비된 광원의 위치에 의해서도 발생할 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 동일한 극성의 데이터 전압이 인가되는 인접한 화소행 간의 휘도차를 보상하여 화질이 개선된 액정 표시 장치를 제공하는 것을 목적으로 한다.

[0007] 또한, 본 발명의 다른 목적은 표시 패널 내의 게이트 드라이버와 데이터 드라이버의 위치에 관계없고, 광원의 위치에 관계없이 목표된 영상의 계조를 표시할 수 있는 표시장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0008] 본 발명의 일 실시예에 따른 액정 표시 장치는 표시 패널, 타이밍 컨트롤러, 게이트 드라이버, 및 데이터 드라이버를 포함한다.

[0009] 상기 표시패널은 복수의 화소들 및 상기 화소들에 전기적으로 연결된 게이트 라인들과 데이터 라인들을 포함한다.

[0010] 상기 타이밍 컨트롤러는 영상 데이터를 수신하고, 이전 라인 데이터와 현재 라인 데이터를 비교하여 상기 현재 라인 데이터의 보상여부를 결정하여 제1 변조 라인 데이터를 생성한다. 또한, 상기 타이밍 컨트롤러는 상기 제1 변조 라인 데이터와 딜레이 보상값을 연산하여 제2 변조 라인 데이터를 생성한다. 이때 상기 딜레이 보상값은 상기 화소들 중 복수 개로 제공되는 기준 화소들의 기준 딜레이 보상값들로부터 결정될 수 있다.

[0011] 상기 게이트 드라이버는 상기 게이트 라인들을 구동한다. 상기 데이터 드라이버는 상기 제2 변조 라인 데이터를 수신하고, 상기 제2 변조 라인 데이터에 대응되는 데이터 전압을 상기 데이터 라인들에 공급한다.

[0012] 상기 이전 라인 데이터에 대응되는 데이터 전압의 극성 및 상기 현재 라인 데이터에 대응되는 데이터 전압의 극성은 서로 동일할 수 있다.

[0013] 상기 타이밍 컨트롤러는 제1 변조 라인 데이터를 생성하는 제1 변조부 및 상기 제2 라인 데이터를 생성하는 제2

변조부를 포함할 수 있다.

- [0014] 상기 제1 변조부는 메모리, 제조차 산출부, 판단부, 및 록업테이블을 포함할 수 있다.
- [0015] 상기 메모리는 하나의 라인 데이터를 저장하고, 상기 이전 라인 데이터를 출력할 수 있다.
- [0016] 상기 제조차 산출부는 상기 이전 라인 데이터 및 상기 현재 라인 데이터의 제조 차를 산출할 수 있다.
- [0017] 상기 판단부는 상기 제조 차에 근거하여 상기 현재 라인 데이터의 보상 여부를 판단하고, 상기 현재 라인 데이터를 보상할 수 있다.
- [0018] 상기 제2 변조부는 딜레이 보상부 및 연산부를 포함할 수 있다.
- [0019] 상기 딜레이 보상부는 각 화소의 상기 딜레이 보상값을 산출할 수 있다.
- [0020] 상기 연산부는 상기 제1 변조 라인 데이터와 상기 딜레이 보상값을 연산하여 상기 제2 변조 라인 데이터를 생성할 수 있다.
- [0021] 상기 딜레이 보상부는 패널 제조 확인부, 기준 화소 선택부, 및 산출부를 포함할 수 있다.
- [0022] 상기 패널 제조 확인부는 상기 기준 화소들의 상기 기준 딜레이 보상값들을 결정할 수 있다.
- [0023] 상기 기준 화소 선택부는 상기 딜레이 화소를 둘러싸는 기준 화소들을 선택할 수 있다.
- [0024] 상기 산출부는 상기 선택된 기준 화소들의 기준 딜레이 보상값들을 이용하여 상기 딜레이 화소의 딜레이 보상값을 산출할 수 있다.

발명의 효과

- [0025] 본 발명에 의하면, 동일한 극성의 데이터 전압이 인가되는 인접한 화소행 간의 휘도차를 보상하여 화질이 개선된 액정 표시 장치를 제공할 수 있다.
- [0026] 또한, 표시 패널 내의 게이트 드라이버와 데이터 드라이버의 위치에 관계없고, 광원의 위치에 관계없이 목표된 영상의 제조를 표시할 수 있는 표시장치를 제공할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- 도 2는 각 화소에 인가되는 상기 데이터 전압의 극성을 도시한 도면이다.
- 도 3은 도 1에 도시된 타이밍 컨트롤러를 도시한 블록도이다.
- 도 4는 도 3에 도시된 제1 변조부를 도시한 블록도이다.
- 도 5는 도 3에 도시된 제2 변조부를 도시한 블록도이다.
- 도 6은 도 5에 도시된 딜레이 보상부를 도시한 블록도이다.
- 도 7은 기준 화소들이 표시된 표시 패널을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0029] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.
- [0030] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- [0031] 도 1을 참조하면, 상기 액정 표시 장치는 표시패널(100), 타이밍 컨트롤러(200), 게이트 드라이버(300), 및 데이터 드라이버(400)를 포함합니다.
- [0032] 상기 표시패널(100)은 게이트 신호를 수신하는 복수의 게이트라인들(G1~Gk)과 데이터 전압을 수신하는 복수의 데이터라인들(D1~Dm)을 포함한다. 상기 게이트라인들(G1~Gk)과 상기 데이터라인들(D1~Dm)은 서로 절연되며 교차

한다. 상기 표시패널(100)은 영상이 표시되는 표시 영역(DA), 및 상기 표시영역에 인접하여 상기 표시 영역(DA)을 둘러싸는 비표시 영역(NA)을 포함할 수 있다. 상기 표시패널(100)의 표시영역(DA)에는 매트릭스 형태로 배열된 다수의 화소 영역들이 정의되고, 상기 다수의 화소 영역들에는 다수의 화소들이 각각 구비된다. 이때, 상기 표시 패널(100)에는 상기 게이트 라인들(G1~Gk)에 의해 적어도 k개의 화소열들이 정의될 수 있다. 도 1에는 상기 화소들 중 하나의 화소(PXL)의 등가회로를 예시적으로 도시하였다. 상기 화소(PXL)는 박막트랜지스터(110), 액정 커패시터(120), 및 스토리지 커패시터(130)를 포함한다.

- [0033] 도시하지는 않았지만, 상기 박막트랜지스터(110)는 게이트 전극, 소스 전극, 및 드레인 전극을 포함한다. 상기 게이트 전극은 상기 게이트라인들(G1~Gk) 중 첫번째 게이트라인(G1)에 연결된다. 상기 소스 전극은 상기 데이터 라인들(D1~Dm) 중 첫번째 데이터 라인(D1)에 연결된다. 상기 드레인 전극은 상기 액정 커패시터(120) 및 상기 스토리지 커패시터(130)에 연결된다. 상기 액정 커패시터(120) 및 상기 스토리지 커패시터(130)는 상기 드레인 전극에 병렬로 연결된다.
- [0034] 또한, 상기 표시패널(100)은 제1 표시기판, 상기 제1 표시기판과 대향하는 제2 표시기판, 및 상기 제1 표시기판과 상기 제2 표시기판 사이에 개재된 액정층을 포함할 수 있다.
- [0035] 상기 제1 표시기판에는 상기 게이트라인들(G1~Gk), 상기 데이터라인들(D1~Dm), 상기 박막트랜지스터(110) 및 상기 액정 커패시터(120)의 제1 전극인 화소 전극(미도시)이 형성된다. 상기 박막트랜지스터(110)는 상기 게이트 신호에 응답하여 상기 데이터 전압을 상기 화소 전극에 인가한다.
- [0036] 상기 제2 표시기판에는 상기 액정 커패시터(120)의 제2 전극인 공통 전극(미도시)이 형성되고, 상기 공통 전극에는 기준 전압이 인가된다. 상기 액정층은 상기 화소 전극과 상기 공통 전극 사이에서 유전체 역할을 수행한다. 상기 액정 커패시터(120)에는 상기 데이터 전압과 상기 기준 전압의 전위차에 대응하는 전압이 충전된다.
- [0037] 도시하지는 않았으나, 상기 표시 패널(100)의 하부에는 백라이트 유닛(미도시)이 더 구비될 수 있다. 상기 백라이트 유닛은 상기 표시 패널(100)에 광을 제공할 수 있다. 상기 백라이트 유닛은 적어도 하나 이상으로 제공되는 광원(미도시)을 포함할 수 있다. 상기 광원은 하나로 제공되어 평면상에서 상기 표시 패널(100)의 일측에 구비되거나, 두 개로 제공되어 평면상에서 상기 표시패널(100)의 일측 및 상기 일측과 마주하는 타측에 구비될 수 있다. 상기 광원은 발광다이오드(LED) 또는 냉음극 형광램프(CCFL)일 수 있다.
- [0038] 상기 타이밍 컨트롤러(200)는 제어신호(CS)를 수신하여 게이트 제어신호(CS1) 및 데이터 제어신호(CS2)를 생성한다. 상기 타이밍 컨트롤러(200)는 상기 게이트 제어신호(CS1)을 상기 게이트 드라이버(300)에 출력하고, 상기 데이터 제어신호(CS2)를 상기 데이터 드라이버(400)에 출력한다.
- [0039] 상기 게이트 제어 신호(CS1)는 상기 게이트 구동회로(300)의 동작을 개시하는 수직 개시 신호 및 상기 게이트 신호의 출력 시기를 결정하는 게이트 클럭 신호 등을 포함할 수 있다.
- [0040] 상기 데이터 제어 신호(CS2)는 상기 데이터 구동회로(400)의 동작을 개시하는 수평 개시 신호, 상기 좌안 데이터 전압 및 상기 우안 데이터 전압의 극성을 제어하는 극성 반전 신호, 및 상기 데이터 구동회로(400)로부터 데이터 전압이 출력되는 시기를 결정하는 로드 신호 등을 포함할 수 있다.
- [0041] 상기 타이밍 컨트롤러(200)는 영상 데이터(DATA)를 수신하고, 상기 영상 데이터(DATA)를 변조하여 제2 변조 라인 데이터(DATA2)를 생성한다. 이에 대해서는 후술한다.
- [0042] 상기 게이트 드라이버(300)는 상기 표시패널(100)에 구비된 상기 게이트 라인들(G1~Gk)과 전기적으로 연결되어 상기 게이트 라인들(G1~Gk)에 상기 게이트 신호를 제공한다. 구체적으로, 상기 게이트 구동회로(300)는 상기 타이밍 컨트롤러(200)로부터 수신한 상기 게이트 제어 신호(CS1)에 기초하여 상기 게이트 라인들(G1~Gk)을 구동하기 위한 게이트 신호를 생성하고, 상기 생성된 게이트 신호를 상기 게이트 라인들(G1~Gk)에 순차적으로 출력한다.
- [0043] 상기 데이터 드라이버(400)는 상기 데이터 라인들(D1~Dm)과 전기적으로 연결되어 상기 다수의 데이터 라인들(D1~Dm)에 상기 데이터 전압을 제공한다. 상기 데이터 구동회로(400)는 디지털 신호인 상기 제2 변조 라인 데이터(DATA2)를 감마 전압 발생부(미도시)로부터 선택된 감마전압(미도시)에 근거하여 아날로그 신호인 상기 데이터 전압으로 변환한다. 이때 상기 데이터 드라이버(400)는 상기 극성 반전 신호에 응답하여 부극성 또는 정극성 감마 전압을 이용함으로써, 상기 데이터 전압의 극성을 결정하게 된다.
- [0044] 도 2는 각 화소에 인가되는 상기 데이터 전압의 극성을 도시한 도면이다. 도 2에는 6×6의 매트릭스 형태로 배

치된 36 개의 화소들을 일 예로 도시하였다.

- [0045] 도 2를 참조하면, 상기 데이터 드라이버(400)는 상기 각 화소(PXL)에 대응되는 상기 데이터 전압의 극성을 행 방향으로 도트 단위로 반전시키고, 열 방향으로 2 도트 단위로 반전 시킬 수 있다.
- [0046] 도 3은 도 1에 도시된 타이밍 컨트롤러(200)를 도시한 블록도이다.
- [0047] 상기 타이밍 컨트롤러(200)는 제1 변조부(210), 제2 변조부(220), 및 제어신호 생성부(230)를 포함할 수 있다.
- [0048] 상기 제1 변조부(210)는 상기 영상 데이터(DATA)를 하나의 라인 데이터 단위로 수신할 수 있다. 상기 제1 변조부(210)는 이전 라인 데이터와 현재 라인 데이터를 비교하여 상기 현재 라인 데이터의 보상 여부를 결정하여 제 1 변조 라인 데이터(DATA1)를 생성한다.
- [0049] 상기 제2 변조부(220)는 상기 제1 변조 라인 데이터(DATA1)를 수신하고, 상기 제1 변조 라인 데이터(DATA1)와 딜레이 보상값을 연산하여 제2 변조 라인 데이터(DATA2)를 생성한다.
- [0050] 상기 타이밍 컨트롤러(200)는 상기 제2 변조 라인 데이터(DATA2)를 프레임 단위로 상기 데이터 드라이버(400)에 출력할 수 있다.
- [0051] 상기 제어신호 생성부(230)는 상기 제어신호(CS)를 수신하여 상기 게이트 제어신호(CS1) 및 상기 데이터 제어신호(CS2)를 생성한다. 상기 제어신호(CS)는 데이터 인에이블 신호, 도트 클럭 신호, 수직 동기신호, 수평 동기신호 등을 포함할 수 있다.
- [0052] 도 4는 도 3에 도시된 상기 제1 변조부(210)를 도시한 블록도이다.
- [0053] 도 4를 참조하면, 상기 제1 변조부(210)는 계조차 산출부(211), 메모리(212), 판단부(213), 및 룩업테이블(214)을 포함할 수 있다.
- [0054] 상기 계조차 산출부(211)는 상기 영상 데이터(DATA)를 하나의 라인 데이터 단위로 수신한다. 상기 라인 데이터는 복수의 행방향 화소들의 집합인 하나의 화소행에 공급되는 데이터일 수 있다. 이하에서, 1 내지 k 개의 화소 열 중 n번째 화소열에 공급되는 라인 데이터를 현재 라인 데이터(D_n)로 정의하고, n-1번째 화소열에 공급되는 라인 데이터를 이전 라인 데이터(D_{n-1})로 정의한다. 이때, 상기 현재 라인 데이터(D_n)에 대응하는 데이터 전압의 극성 및 상기 이전 라인 데이터(D_{n-1})에 대응하는 데이터 전압의 극성은 서로 동일할 수 있다.
- [0055] 상기 계조차 산출부(211)는 상기 현재 라인 데이터(D_n)를 수신한다. 또한, 상기 계조차 산출부(211)는 상기 현재 라인 데이터(D_n)을 상기 메모리(212)로 출력하고, 상기 메모리(212)로부터 상기 이전 라인 데이터(D_{n-1})를 독출한다. 상기 계조차 산출부(211)는 상기 현재 라인 데이터(D_n) 및 상기 이전 라인 데이터(D_{n-1})의 계조 차(ΔG)를 산출한다.
- [0056] 상기 메모리(212)는 상기 계조차 산출부(211)로부터 입력되는 현재 라인 데이터(D_n)를 저장한다. 하나의 게이트 라인에 게이트 신호가 공급되는 시간 이후, 상기 현재 라인 데이터(D_n)은 상기 이전 라인 데이터(D_{n-1})가 될 수 있다. 이때, 상기 메모리(212)는 상기 이전 라인 데이터(D_{n-1})을 상기 계조차 산출부(211)로 출력하고, 상기 계조차 산출부(211)로부터 입력되는 새로운 현재 라인 데이터를 저장한다.
- [0057] 상기 메모리(212)는 라인 메모리일 수 있다.
- [0058] 상기 판단부(213)는 상기 계조 차(ΔG) 및 상기 현재 라인 데이터(D_n)를 수신한다. 상기 판단부(213)는 상기 계조 차(ΔG)가 기 설정된 기준값 이상인 경우, 상기 현재 라인 데이터(D_n)을 보상하여 출력하고, 상기 계조 차(ΔG)가 상기 기준값 미만인 경우, 상기 현재 라인 데이터(D_n)를 그대로 출력한다.
- [0059] 따라서, 상기 제1 변조 라인 데이터(DATA1)는 상기 보상된 현재 라인 데이터(D_n') 또는 현재 라인 데이터(D_n)일 수 있다.
- [0060] 상기 판단부(213)는 상기 계조 차(ΔG)가 상기 기준 값 이상인 경우, 상기 룩업테이블(214)에서 해당 데이터 보상값을 선택하여 상기 현재 라인 데이터(D_n)에 상기 데이터 보상값을 연산하여 보상된 현재 라인 데이터(D_n')을 생성한다. 이때, 상기 보상된 현재 라인 데이터(D_n')는 상기 현재 라인 데이터(D_n)에 비해 상기 이전 라인 데이터(D_{n-1})와의 계조 차가 더 작을 수 있다.
- [0061] 상기 룩업테이블(214)에는 상기 계조 차(ΔG)와 상기 현재 라인 데이터(D_n)의 계조에 따라 복수 개로 설정된 데이터 보상값들이 저장되어 있다.

- [0062] 본 발명의 일 실시예에 따른 표시장치에서, 도 2를 참조하여 설명한 상기 데이터 드라이버(400)는 각 화소(PXL)에 대응되는 상기 데이터 전압의 극성을 행 방향으로 도트 단위로 반전시키고, 열 방향으로 2 도트 단위로 반전시키는 것을 일 예로 설명하였다. 하지만, 이에 제한되는 것은 아니고, 다른 실시예에서 데이터 드라이버는 각 화소에 대응되는 상기 데이터 전압의 극성을 행 방향으로 도트 단위로 반전시키고, 열 방향으로 3 도트 이상의 단위로 반전시킬 수 있다. 이때, 상기 제1 변조부(210)는 동일한 극성의 데이터 전압을 갖는 인접한 3 이상의 라인 데이터 각각의 보상 여부를 결정하여 제1 변조 라인 데이터를 생성할 수 있다.
- [0063] 본 발명의 일 실시예에 따른 표시장치에 의하면, 상기 제1 변조부(210)에서 상기 제1 변조 라인 데이터(DATA1)를 생성함으로써, 동일한 극성의 데이터 전압이 인가되는 인접한 화소행 간의 휘도차를 보상할 수 있다. 따라서, 종래의 액정 표시 장치에서, 동일한 극성의 데이터 전압이 인가되는 인접한 화소행 사이에서 가로선이 시인되는 문제를 해결할 수 있다.
- [0064] 도 5는 도 3에 도시된 상기 제2 변조부(220)를 도시한 블록도이다.
- [0065] 도 5를 참조하면, 상기 제2 변조부(220)는 딜레이 보상부(221) 및 연산부(222)를 포함한다.
- [0066] 상기 딜레이 보상부(221)는 각 화소의 딜레이 보상값(DLY)을 산출한다.
- [0067] 상기 딜레이 보상값(DLY)은 기준 화소 대비 상기 각 화소에 인가되는 게이트 신호 및 데이터 전압의 딜레이 보상 정도를 의미한다. 상기 딜레이 보상값(DLY)에 의해 상기 각 화소의 상기 데이터 전압의 충전 불량 문제가 해결되고, 그 결과 상기 각 화소에서 상기 충전 불량에 의해 상기 데이터 전압의 계조 불량 문제가 해결된다.
- [0068] 상기 딜레이 보상값(DLY)은 상기 표시패널(100) 상에 구비된 상기 게이트 드라이버(300) 및 상기 데이터 드라이버(400)의 위치에 영향을 받을 수 있다
- [0069] 다시 도 1을 참조하면, 상기 게이트 드라이버(300)가 상기 표시패널(100)의 왼쪽에 구비되고, 상기 데이터 드라이버(400)가 상기 표시패널(100)의 상측에 구비된 경우, 상기 표시패널(100)의 왼쪽에서 오른쪽으로 갈수록 게이트 딜레이가 증가하고, 상기 표시패널(100)의 상측에서 하측으로 갈수록 데이터 딜레이가 증가한다.
- [0070] 예를 들어, 첫번째 게이트 라인(G1) 및 첫번째 데이터 라인(D1)에 연결된 화소(PXL)에는 게이트 딜레이 및 데이터 딜레이가 발생되지 않는다. 첫번째 데이터 라인(D1) 및 k번째 게이트 라인(Gk)에 연결된 화소(PXL)에는 게이트 딜레이가 발생되지 않으나, 데이터 딜레이가 발생된다. m번째 데이터 라인(Dm) 및 첫번째 게이트 라인(G1)에 연결된 화소(PXL)에는 데이터 딜레이는 발생되지 않으나, 게이트 딜레이가 발생된다. m번째 데이터 라인(Dm) 및 k번째 게이트 라인(Gk)에 연결된 화소(PXL)에는 게이트 딜레이 및 데이터 딜레이가 모두 발생된다.
- [0071] 상기 딜레이 보상값(DLY)은 상기 광원(미도시)의 위치에 의해서도 영향을 받을 수 있다. 상기 광원의 위치에 따라 상기 표시패널(100)의 각 화소마다 온도가 달라질 수 있다. 상기 각 화소마다 온도가 달라지면 배선의 저항과 박막트랜지스터의 On 전류가 달라지므로 충전 불량 문제가 발생하게 된다.
- [0072] 상기 광원이 상기 표시패널(100)의 상하좌우 중 어느 일측에 배치된 경우, 상기 광원이 배치된 상기 표시패널(100)의 상기 일측은 상기 일측에 마주하는 타측에 비해 온도가 높을 수 있다. 상기 일측과 상기 타측의 온도 차이는 상기 광원의 발열량에 기인한 것이다.
- [0073] 한편, 상기 광원이 상기 표시패널(100)의 상기 일측 및 상기 타측에 배치된 경우, 상기 일측 및 상기 타측은 상기 일측 및 상기 타측 사이의 중심부에 비해 온도가 높을 수 있다.
- [0074] 다시 도 5를 참조하면, 상기 연산부(222)는 상기 제1 변조 라인 데이터(DATA1) 및 상기 딜레이 보상값(DLY)을 수신한다. 이때, 상기 연산부(222)는 상기 딜레이 보상값(DLY)을 상기 제1 변조 라인 데이터(DATA1)에 대응되는 하나의 화소행의 딜레이 보상값(DLY) 단위로 수신하고, 상기 제1 변조 라인 데이터(DATA1) 및 상기 딜레이 보상값(DLY)을 연산하여 상기 제2 변조 라인 데이터(DATA2)를 생성한다.
- [0075] 도 6은 도 5에 도시된 딜레이 보상부(221)를 도시한 블록도이고, 도 7은 기준 화소들이 표시된 표시 패널(100)을 도시한 도면이다.
- [0076] 도 6을 참조하면, 상기 딜레이 보상부(221)는 패널 계조 확인부(2211), 기준 화소 선택부(2212), 및 산출부(2213)를 포함한다.
- [0077] 상기 패널 계조 확인부(2211)는 일정한 계조를 갖는 데이터 전압을 상기 표시 패널(100) 내부의 화소들에 인가하여 상기 화소들에서 표시된 영상의 계조를 확인한다. 이때, 상기 패널 계조 확인부(2211)는 상기 화소들 중

복수 개로 제공되는 기준 화소들에서 표시된 영상의 계조만을 확인할 수도 있다.

- [0078] 도 7을 참조하면, 상기 표시 패널(100)의 표시 영역(DA) 내에 9 개의 제1 내지 제9 기준 화소들(PXL1~PXL9)이 구비되어 있다. 상기 제1 내지 제9 기준 화소들(PXL1~PXL9)은 사각형 형태로 제공되는 상기 표시 영역(DA)의 네 모서리, 상기 표시 영역(DA)의 네 변의 중심, 및 상기 표시 영역(DA)의 중심에 구비될 수 있다. 상기 제1 내지 제9 기준 화소들(PXL1~PXL9)은 상기 게이트 드라이버(300)와 상기 데이터 드라이버(400)의 위치 및 상기 광원(미도시)의 위치에 따라 동일한 계조를 갖는 데이터 전압이 인가되더라도 서로 다른 계조를 갖는 영상을 표시할 수 있다.
- [0079] 상기 패널 계조 확인부(2211)는 상기 제1 내지 제9 기준 화소들(PXL1~PXL9) 각각의 제1 내지 제9 기준 딜레이 보상값들을 결정한다. 상기 제1 내지 제9 기준 딜레이 보상값들은 사용자의 파라미터 설정에 의해 입력되거나 공장초기화 과정에서 입력될 수 있다.
- [0080] 다시 도 6을 참조하면, 상기 기준 화소 선택부(2212)는 딜레이 화소를 둘러싸는 기준 화소들을 선택한다.
- [0081] 상기 딜레이 화소는 상기 제1 변조 데이터(DATA1)에 대응되는 화소행 중 딜레이 보상의 대상이 되는 화소를 의미한다. 도 7에서, 상기 딜레이 화소는 제1 내지 제4 딜레이 화소들(PXL_D1~PXL_D4) 중 어느 하나인 것을 일 예로 도시하였다.
- [0082] 상기 딜레이 화소가 상기 제1 딜레이 화소(PXL_D1)인 경우, 상기 제1 딜레이 화소(PXL_D1)는 상기 제1 기준 화소(PXL1), 상기 제2 기준 화소(PXL2), 상기 제4 기준 화소(PXL4), 및 상기 제5 기준 화소(PXL5)에 의해 둘러싸여 있으므로, 상기 기준 화소 선택부(2212)는 상기 제1 기준 화소(PXL1), 상기 제2 기준 화소(PXL2), 상기 제4 기준 화소(PXL4), 및 상기 제5 기준 화소(PXL5)를 선택한다. 한편, 상기 딜레이 화소가 상기 제2 딜레이 화소(PXL_D2)인 경우, 상기 제2 딜레이 화소(PXL_D2)는 상기 제2 기준 화소(PXL2), 상기 제3 기준 화소(PXL3), 상기 제5 기준 화소(PXL5), 및 상기 제6 기준 화소(PXL6)에 의해 둘러싸여 있으므로, 상기 기준 화소 선택부(2212)는 상기 제2 기준 화소(PXL2), 상기 제3 기준 화소(PXL3), 상기 제5 기준 화소(PXL5), 및 상기 제6 기준 화소(PXL6)를 선택한다. 마찬가지로, 상기 딜레이 화소가 상기 제3 딜레이 화소(PXL_D3)인 경우, 상기 기준 화소 선택부(2212)는 상기 제4 기준 화소(PXL4), 상기 제5 기준 화소(PXL5), 상기 제7 기준 화소(PXL7), 및 상기 제8 기준 화소(PXL8)를 선택하고, 상기 딜레이 화소가 상기 제4 딜레이 화소(PXL_D4)인 경우, 상기 기준 화소 선택부(2212)는 상기 제5 기준 화소(PXL5), 상기 제6 기준 화소(PXL6), 상기 제8 기준 화소(PXL8), 및 상기 제9 기준 화소(PXL9)를 선택한다.
- [0083] 상기 산출부(2213)는 상기 기준 화소 선택부(2212)로부터 선택된 기준 화소들의 기준 딜레이 보상값들을 이용하여 상기 딜레이 화소의 딜레이 보상값(DLY)을 산출한다.
- [0084] 상기 딜레이 보상값(DLY)은 상기 기준 딜레이 보상값을 이용한 선형보간법에 의해 산출될 수 있다. 상기 제1 딜레이 화소(PXL_D1)를 예로 들어 설명하면, 상기 기준 화소들은 상기 제1 기준 화소(PXL1), 상기 제2 기준 화소(PXL2), 상기 제4 기준 화소(PXL4), 및 상기 제5 기준 화소(PXL5)로 선택될 수 있다.
- [0085] 상기 제1 기준 화소(PXL1), 상기 제2 기준 화소(PXL2), 상기 제4 기준 화소(PXL4), 및 상기 제5 기준 화소(PXL5)의 기준 딜레이 보상값을 각각 제1 딜레이 보상값(E1), 제2 딜레이 보상값(E2), 제4 딜레이 보상값(E4), 및 제5 딜레이 보상값(E5)으로 정의하면, 상기 제1 딜레이 화소(PXL_D1)의 딜레이 보상값(DLY)은 아래의 수학적 식 1에 의해 결정될 수 있다.

수학적 식 1

$$DLY=[(E5-E4)-(E2-E1)] \times \frac{4x \times y}{Q \times W} + (E4-E1) \times \frac{2y}{W} + (E2-E1) \times \frac{2x}{Q} + E1$$

- [0086]
- [0087] 여기서, W는 상기 표시 패널(100)의 상기 표시 영역(DA)의 제1 방향(D1) 길이이고, Q는 상기 표시 영역(DA)의 제2 방향(D2) 길이이고, x는 상기 제1 딜레이 화소(PXL_D1)와 상기 제1 기준 화소(PXL1) 사이의 상기 제1 방향(D1) 거리이고, y는 상기 제1 딜레이 화소(PXL_D1)와 상기 제1 기준 화소(PXL1) 사이의 상기 제2 방향(D2) 거리이다.
- [0088] 이상에서는 상기 제1 딜레이 화소(PXL_D1)의 딜레이 보상값(DLY)을 산출하는 방법에 대해 설명하였으나, 상기

제2 내지 제4 딜레이 화소들(PXL_D2~PXL_D4)을 포함한 화소들 전체에 대해서도 각 화소마다 유사한 방식으로 딜레이 보상값을 산출할 수 있다.

[0089] 도 7에 도시된 본 발명의 일 실시예에서는 9 개의 상기 제1 내지 제9 기준 화소들(PXL1~PXL9)이 구비된 것을 일 예로 도시하였으나, 본 발명의 다른 실시예에서는 상기 기준 화소들은 적어도 4개 이상이라면 개수에 제한되지 않는다. 예를 들어, 상기 기준 화소들은 4개로 구비되어 상기 표시 패널(100)의 표시 영역(DA)의 각 모서리마다 배치될 수 있다. 한편, 상기 기준 화소들은 도 7에 도시된 제1 내지 제9 기준 화소들(PXL1~PXL9)을 포함하고, 상기 제1 내지 제9 기준 화소들(PXL1~PXL9)을 연결하는 선분의 중심마다 더 배치되어 25개로 구비될 수 있다.

[0090] 본 발명의 일 실시예에 따른 액정 표시 장치는 상기 제2 변조부(220)에 의해 각 화소마다의 딜레이 보상값을 보상할 수 있다. 따라서, 상기 액정 표시 장치는 상기 표시 패널(100) 내의 상기 게이트 드라이버(300)와 상기 데이터 드라이버(400)의 위치에 관계없고, 상기 광원의 위치에 관계없이 목표된 계조값을 갖는 영상을 표시할 수 있다.

[0091] 한편 본 발명은 기재된 실시예에 한정되는 것이 아니고, 본 발명의 사상 및 범위를 벗어나지 않고 다양하게 수정 및 변형을 할 수 있음은 이 기술 분야에서 통상의 지식을 가진 자에게는 자명하다. 따라서, 그러한 변형예 또는 수정예들은 본 발명의 특허청구범위에 속한다 해야 할 것이다.

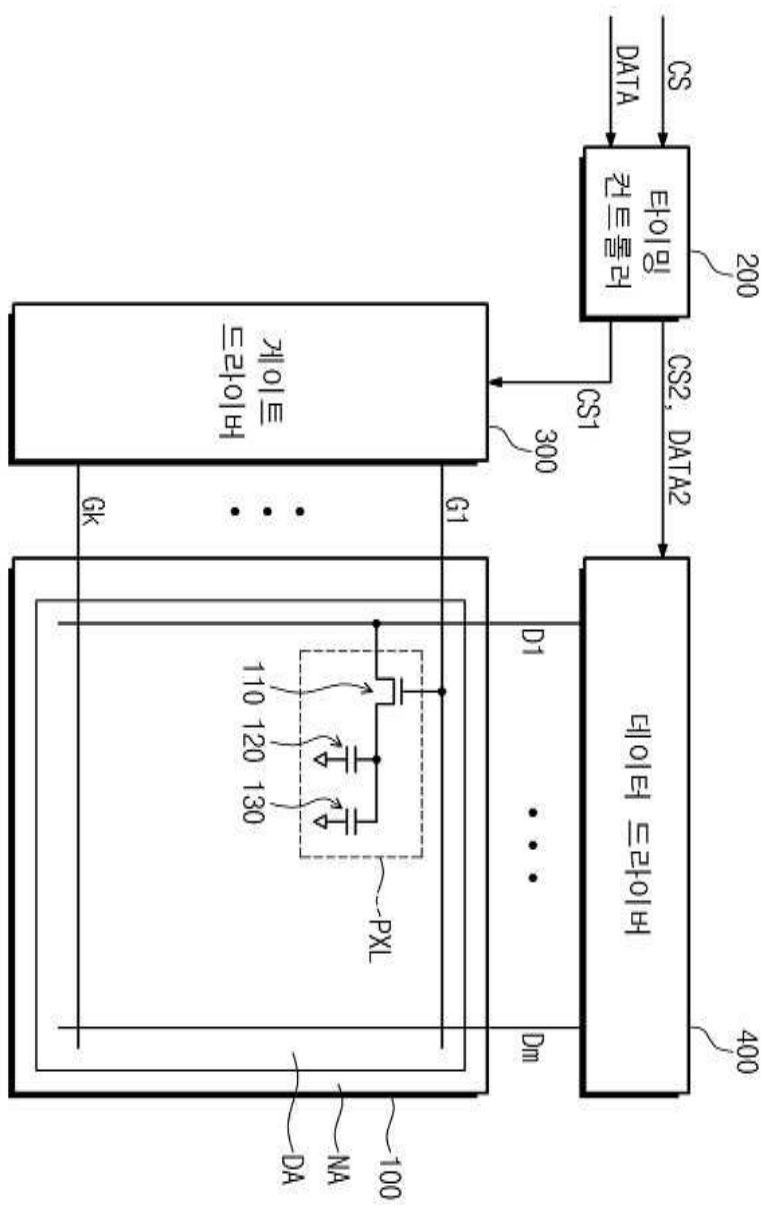
부호의 설명

[0092]

100: 표시 패널	200: 타이밍 컨트롤러
210: 제1 변조부	220: 제2 변조부
300: 게이트 드라이버	400: 데이터 드라이버

도면

도면1

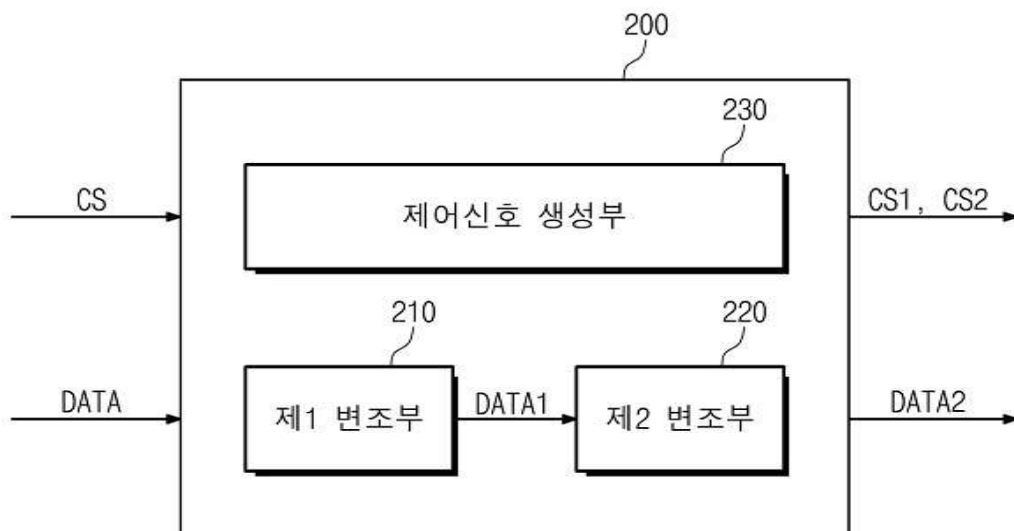


도면2

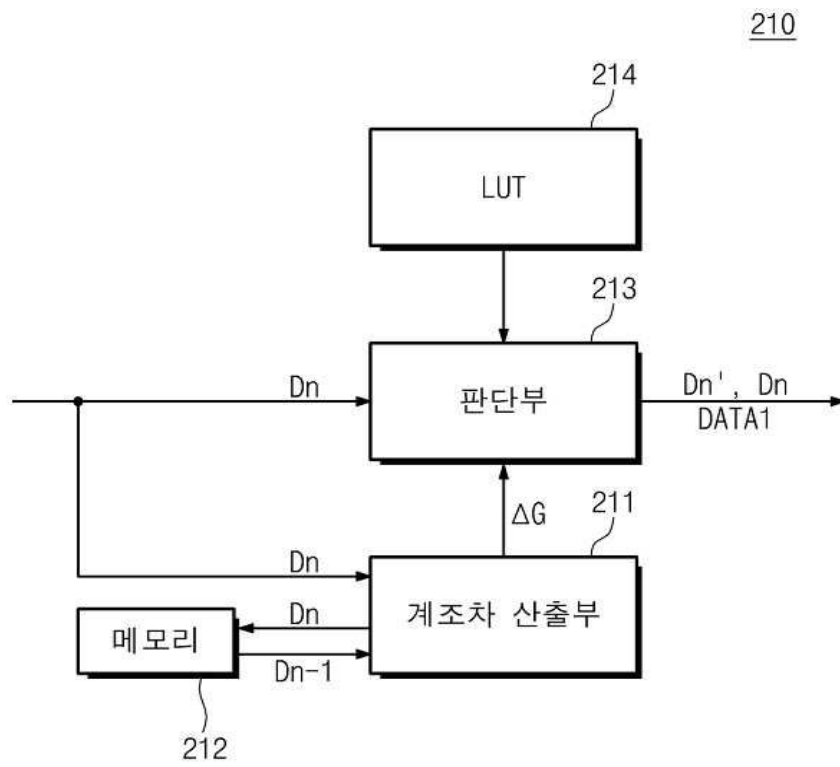
PXL

+	-	+	-	+	-
+	-	+	-	+	-
-	+	-	+	-	+
-	+	-	+	-	+
+	-	+	-	+	-
+	-	+	-	+	-

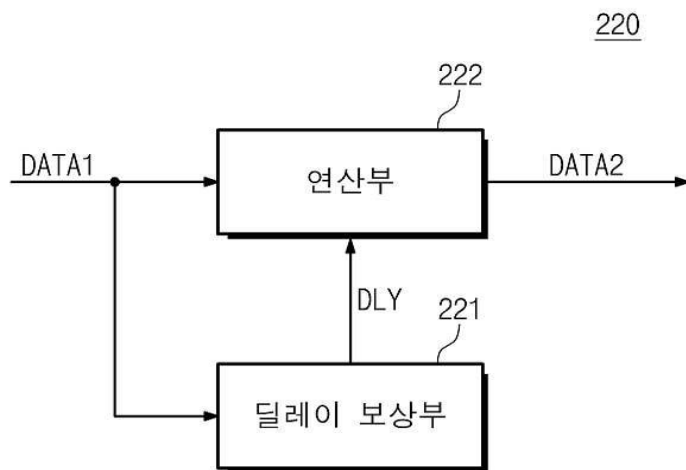
도면3



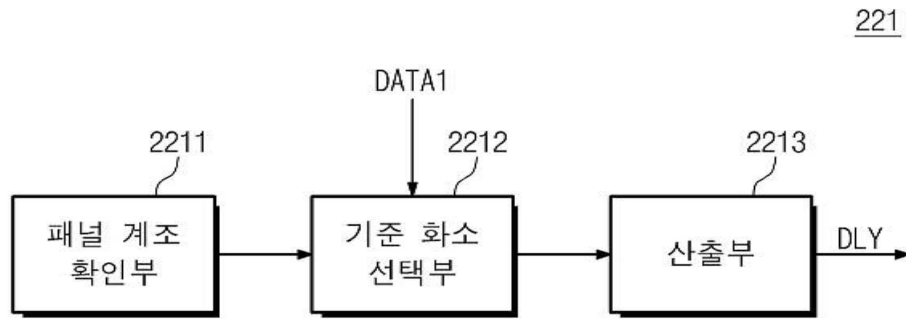
도면4



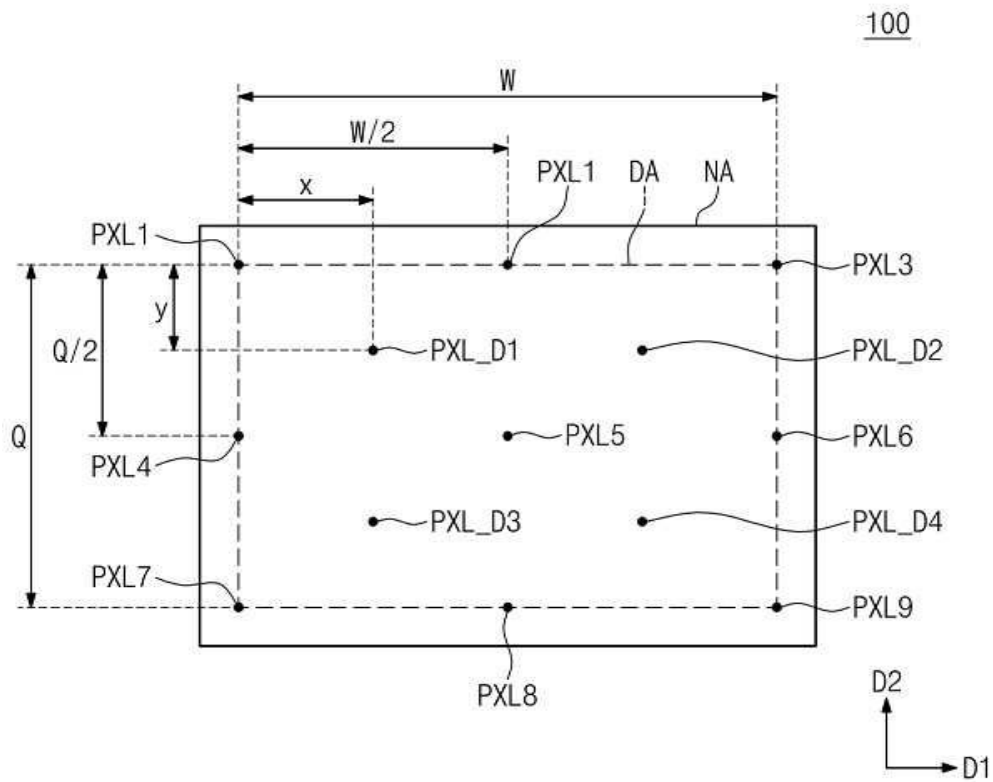
도면5



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR1020130134814A	公开(公告)日	2013-12-10
申请号	KR1020120058610	申请日	2012-05-31
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK SUKJIN 박성진 PARK DONG WON 박동원 JEON JAE GWAN 전재관 TAKEGAMA AKIHIRO 타케가마아키히로 PARK JAEHYOUNG 박재형 LEE JUNPYO 이준표		
发明人	박성진 박동원 전재관 타케가마아키히로 박재형 이준표		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G2360/16 G09G3/3611 G09G3/3614 G09G2320/0261 G09G2320/0223		
代理人(译)	SE JUN OH KWON , HYUK SOO 宋 , 云何		
外部链接	Espacenet		

摘要(译)

液晶显示器包括显示面板，时序控制器和栅极驱动器，以及数据驱动器。显示面板可包括多个像素。前一行数据定时控制器接收视频数据并呈现，行数据进行比较。并且创建利用上述和第一调制线数据确定线数据是否的补偿。此外，定时控制器计算第一调制线数据和延迟补偿值，并创建第二调制线数据。此时，可以根据标准像素s的所提供的标准延迟补偿值将延迟补偿值确定为像素中的多个

