



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0038838
(43) 공개일자 2012년04월24일

(51) 국제특허분류(Int. Cl.)

G02F 1/1345 (2006.01) G02F 1/1343 (2006.01)

G02F 1/136 (2006.01)

(21) 출원번호 10-2010-0100518

(22) 출원일자 2010년10월14일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

윤현명

경상북도 칠곡군 석적읍 남중리1길 40, 302호 (민
규네집)

김광태

대구광역시 수성구 달구벌대로649길 14, SD아이프
라임 103동 1205호 (신매동)

김태하

서울특별시 금천구 시흥대로128길 28 (독산동)

(74) 대리인

박장원

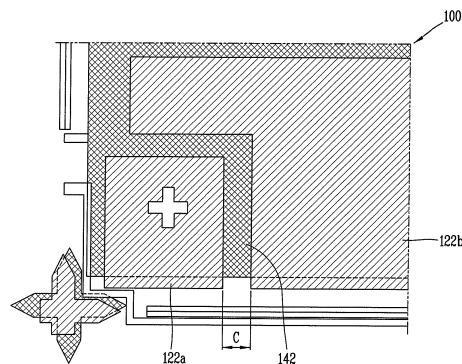
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 액정 패널 및 이를 포함하는 액정표시장치

(57) 요약

액정패널의 모서리 영역 절단시 발생하는 정전기 발생을 최소화 하여 액정패널의 수율을 향상시킬 수 있는 액정 패널 및 이를 포함하는 액정표시장치가 제공된다. 액정 패널은, 화상 표시 영역과 화상 비표시 영역을 포함하는 제1 기판, 상기 제1 기판 상에 형성되며, 상기 화상 비표시 영역의 모서리 영역에는 소정 패턴을 갖도록 형성된 버퍼막, 상기 버퍼막 상에 형성된 절연막, 상기 절연막 상에 형성된 금속막, 상기 금속막 상에 형성된 보호막, 상기 제1 기판과 대응 배치되며, 블랙 매트릭스가 형성된 제2 기판 및 상기 제1 및 제2 기판 사이에 개재된 액정 층을 포함한다.

대표도 - 도4



특허청구의 범위

청구항 1

화상 표시 영역과 화상 비표시 영역을 포함하는 제1 기판;
 상기 제1 기판 상에 형성되며, 상기 화상 비표시 영역의 모서리 영역에는 소정 패턴을 갖도록 형성된 버퍼막;
 상기 버퍼막 상에 형성된 절연막;
 상기 절연막 상에 형성된 금속막;
 상기 금속막 상에 형성된 보호막;
 상기 제1 기판과 대응 배치되며, 블랙 매트릭스가 형성된 제2 기판; 및
 상기 제1 및 제2 기판 사이에 개재된 액정층을 포함하는 것을 특징으로 하는 액정 패널.

청구항 2

제1항에 있어서,
 상기 버퍼막은 상기 화상 비표시 영역의 모서리 영역에 형성된 제1 버퍼막과 상기 화상 표시 영역에 형성된 제2 버퍼막을 포함하는 것을 특징으로 하는 액정 패널.

청구항 3

제2항에 있어서,
 상기 제1 버퍼막과 제2 버퍼막은 소정 간격을 두고 형성된 것을 특징으로 하는 액정 패널.

청구항 4

제2항에 있어서,
 상기 제1 버퍼막은 플로팅(floating) 상태인 것을 특징으로 하는 액정 패널.

청구항 5

제2항에 있어서,
 상기 제1 버퍼막과 제2 버퍼막 사이의 간격은 노광기의 분해능(resolution) 범위에 따라 달라지는 것을 특징으로 하는 액정 패널.

청구항 6

제2항에 있어서,
 상기 제1 버퍼막과 제2 버퍼막 사이의 간격은 80 ~ 120 μ m 범위인 것을 특징으로 하는 액정 패널.

청구항 7

제1항에 있어서,
 상기 버퍼막에는 게이트 전극을 포함하는 게이트 라인이 형성된 것을 특징으로 하는 액정 패널.

청구항 8

제1항에 있어서,
 상기 금속막에는 상기 게이트 라인과 수직 교차되도록 데이터 라인이 형성된 것을 특징으로 하는 액정 패널.

청구항 9

화상 표시 영역과 화상 비표시 영역을 포함하는 제1 기관;
 상기 제1 기관의 하면에 형성된 블랙 매트릭스;
 상기 제1 기관의 화상 표시 영역을 따라 상기 화상 비표시 영역에 형성된 쉘 패턴;
 상기 제1 기관과 대응 배치되는 제 2 기관; 및
 상기 제1 및 제2 기관 사이에 개재된 액정층을 포함하며,
 상기 블랙 매트릭스는 상기 쉘 패턴과 오버랩되도록 형성된 것을 특징으로 하는 액정 패널.

청구항 10

제9항에 있어서,
 상기 제1 기관의 화상 비표시 영역의 모서리 영역에는 상기 블랙 매트릭스가 형성되지 않는 것을 특징으로 하는 액정 패널.

청구항 11

제9항에 있어서,
 상기 블랙 매트릭스는 상기 쉘 패턴과 2/3 오버랩되도록 형성된 것을 특징으로 하는 액정 패널.

청구항 12

제9항에 있어서,
 상기 제2 기관은 화상 표시 영역과 화상 비표시 영역을 포함하는 것을 특징으로 하는 액정 패널.

청구항 13

제9항에 있어서,
 상기 제2 기관은 상기 제2 기관 상에 형성된 버퍼막;
 상기 버퍼막 상에 형성된 절연막;
 상기 절연막 상에 형성된 금속막; 및
 상기 금속막 상에 형성된 보호막을 포함하는 것을 특징으로 하는 액정 패널.

청구항 14

제13항에 있어서,
 상기 버퍼막에는 게이트 전극을 포함하는 게이트 라인이 형성된 것을 특징으로 하는 액정 패널.

청구항 15

제13항에 있어서,
 상기 금속막에는 상기 게이트 라인과 수직 교차되도록 데이터 라인이 형성된 것을 특징으로 하는 액정 패널.

청구항 16

화상을 표시하며, 제1항 내지 제15항 중 어느 한 항을 포함하는 액정 패널; 및
 상기 액정 패널에 광을 제공하는 백라이트 유닛을 포함하는 것을 특징으로 하는 액정표시장치.

명세서

기술분야

본 발명은 액정 패널 및 이를 포함하는 액정표시장치에 관한 것으로, 보다 상세하게는 액정패널의 모서리 영역

[0001]

절단시 발생하는 정전기 발생을 최소화 하여 액정패널의 수율을 향상시킬 수 있는 액정 패널 및 이를 포함하는 액정표시장치에 관한 것이다.

배경 기술

- [0002] 디스플레이장치는 시각정보 전달매체로서, 브라운관 면에 문자나 도형의 형식으로 데이터를 시각적으로 표시하는 것을 말한다.
- [0003] 일반적으로 평판디스플레이(Flat Panel Display : FPD)장치는 TV 또는 컴퓨터 모니터 브라운관을 이용하여 보다 두께가 얇고 가벼운 영상표시장치로서, 그 종류에는 액정을 이용한 LCD(Liquid Crystal Display), 가스 방전을 이용한 PDP(Plasma Display Panel : PDP), 형광성 유기화합물에 전류가 흐르면 빛을 내는 발광현상을 이용하여 만든 유기물질인 OLED(Organic Light Emitting) 및 전기장내 하전된 입자가 양극 또는 음극쪽으로 이동하는 현상을 이용하는 EDP(Electric Paper Display) 등이 있다.
- [0004] 평판디스플레이장치 중 가장 대표적인 LCD는 액티브 매트릭스(Active Matrix) 형태로 배열된 화소들에 화상정보에 따른 데이터신호를 개별적으로 공급하여 화소들의 광투과율을 조절함으로써 원하는 화상을 표시한다.
- [0005] 도 1은 종래의 액정표시장치의 액정 패널을 나타내는 평면도이고, 도 2는 도 1의 A-A' 선을 따라 자른 단면도이다.
- [0006] 도 1을 참조하면, 액정패널(10)은 액정 셀들이 매트릭스 형태로 배열되는 화상 표시 영역(11)과 화상 비표시 영역(12)을 포함한다.
- [0007] 여기서, 화상 표시 영역(11)은 실제로 화상이 표시되는 영역이며, 화상 비표시 영역(12)에는 가로방향으로 형성되는 게이트 라인들(미도시)의 일측 끝단에 형성되는 게이트 패드부(13)와 세로방향으로 형성되는 데이터 라인들(미도시)의 일측 끝단에 형성되는 데이터 패드부(14)가 형성되어 있다.
- [0008] 이때, 게이트 패드부(13)는 게이트 구동부로부터 제공되는 게이트 신호를 화상 표시 영역(11)에 형성된 게이트 라인들에 제공하고, 데이터 패드부(14)는 데이터 구동부로부터 제공되는 데이터 신호를 화상 표시 영역(11)에 형성된 데이터 라인들에 제공한다.
- [0009] 또한, 액정패널(10)의 화상 비표시 영역(12)에는 화상 표시 영역(11)을 따라 쉘 패턴(15)이 형성되어 있으며, 쉘 패턴(15)에 의해 하부기관(20)과 상부기관(40)이 합착된다.
- [0010] 도 2를 참조하면, 하부 기관(20) 상에는 버퍼막(22)이 형성된다. 이때, 버퍼막(22)에는 게이트 전극(미도시)를 포함하는 게이트 라인(미도시)이 형성될 수 있다.
- [0011] 또한, 버퍼막(22) 상에는 게이트 절연막(24)과 보호막(26)이 순차적으로 형성될 수 있으며, 보호막(26) 상에는 제1 및 제2 절연막(미도시)이 순차적으로 형성될 수 있다.
- [0012] 여기서, 도면에 도시하지 않았으나, 하부기관(20)의 화면 표시 영역(11)에 형성된 게이트 절연막(24)과 보호막(26) 사이에는 금속막(미도시)이 형성될 수 있다. 이때, 금속막은 게이트 라인과 수직 교차되도록 형성된 데이터 라인(미도시)을 포함한다. 또한, 데이터 라인은 소스 및 드레인 전극(미도시)을 포함하며, 소스 및 드레인 전극 하부에는 불순물을 포함하는 비정질 실리콘층(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)과 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(미도시)이 형성될 수 있다. 그리고, 도면에 도시되지 않았으나, 데이터 라인 상부에는 콘택홀을 통해 드레인 전극과 전기적으로 연결되는 화소 전극이 형성될 수 있다.
- [0013] 한편, 상부 기관(40)의 하부에는 광을 차단하는 블랙 매트릭스(42)와 블랙 매트릭스(42)의 하부에는 오버코트막(44)이 형성될 수 있다.
- [0014] 여기서, 도면에 도시되지 않았으나, 블랙 매트릭스(42)와 오버코트막(44) 사이에는 색상을 구현하기 위해 순차적으로 패턴된 적(R), 녹(G), 청(B) 서브 컬러필터를 포함하는 컬러필터층(미도시)이 형성될 수 있다. 또한, 도면에 도시되지 않았으나, 컬러필터층 상에 공통전극이 형성될 수 있다.
- [0015] 상기와 같이 다수의 액정패널들(10)은 모기관(mother substrate)으로부터 각각의 셀(cell)로 절단된 상태이며, 이후, 각각의 액정패널(10)은 4개의 모서리 영역을 절단하게 된다. 이때, 액정패널(10)의 각각의 모서리 영역은 공정 마진에 따라 액정패널(10)의 각각의 모서리 영역을 절단하게 된다.
- [0016] 그러나, 도 2에서와 같이, 액정패널(10)의 각각의 모서리 영역 절단시 하부기관에 형성된 버퍼막(22)과 상부기관(40)에 형성된 블랙 매트릭스(42)의 파티클(particle, B)이 튀어날개 되어 상부기관(40)의 블랙 매트릭스(4

2)와 하부기관(20)의 버퍼막(22)이 전기적으로 연결되어 쇼트(short)를 유발하게 된다. 이로 인해, 하부기관(20)과 상부기관(40)에 정전기 불량이 발생하게 되어 하부기관(20)과 상부기관(40) 사이에 전위차가 발생함으로 불량 발생에 따른 액정패널의 수율이 저하된다.

[0017] 또한, 상기와 같은 상태에서 액정패널 구동시 화면이 들떠 보이는 현상 예를 들면, 검은색 패턴이 회색 패턴으로 보일 수 있으며, 손으로 화면으로 문지르는 경우, 정전기 현상이 눈에 보일 수 있다.

[0018] 아울러, 상기와 같은 상태에서 액정패널 구동시 하나의 화소를 관찰하여 보면, 블랙 매트릭스 테두리 주위가 밝게 보이는 현상이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0019] 본 발명은 상기한 문제를 해결하기 위한 것으로, 액정패널의 모서리 영역 절단시 발생하는 정전기 발생을 최소화 하여 액정패널의 수율을 향상시킬 수 있는 액정 패널 및 이를 포함하는 액정표시장치를 제공함에 있다.

[0020] 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

[0021] 상기한 목적들을 달성하기 위하여, 본 발명의 일실시예에 따른 액정 패널은, 화상 표시 영역과 화상 비표시 영역을 포함하는 제1 기관, 상기 제1 기관 상에 형성되며, 상기 화상 비표시 영역의 모서리 영역에는 소정 패턴을 갖도록 형성된 버퍼막, 상기 버퍼막 상에 형성된 절연막, 상기 절연막 상에 형성된 금속막, 상기 금속막 상에 형성된 보호막, 상기 제1 기관과 대응 배치되며, 블랙 매트릭스가 형성된 제2 기관 및 상기 제1 및 제2 기관 사이에 개재된 액정층을 포함한다.

[0022] 상기 버퍼막은 상기 화상 비표시 영역의 모서리 영역에 형성된 제1 버퍼막과 상기 화상 표시 영역에 형성된 제2 버퍼막을 포함한다.

[0023] 상기 제1 버퍼막과 제2 버퍼막은 소정 간격을 두고 형성된다.

[0024] 상기 제1 버퍼막은 플로팅(floating) 상태이다.

[0025] 상기 제1 버퍼막과 제2 버퍼막 사이의 간격은 노광기의 분해능(resolution) 범위에 따라 달라진다.

[0026] 상기 제1 버퍼막과 제2 버퍼막 사이의 간격은 80 ~ 120 μ m 범위이다.

[0027] 상기 버퍼막에는 게이트 전극을 포함하는 게이트 라인이 형성된다.

[0028] 상기 금속막에는 상기 게이트 라인과 수직 교차되도록 데이터 라인이 형성된다.

[0029] 또한, 본 발명의 다른 실시예에 따른 액정 패널은, 화상 표시 영역과 화상 비표시 영역을 포함하는 제1 기관, 상기 제1 기관의 하면에 형성된 블랙 매트릭스, 상기 제1 기관의 화상 표시 영역을 따라 상기 화상 비표시 영역에 형성된 쉘 패턴, 상기 제1 기관과 대응 배치되는 제 2 기관; 및 상기 제1 및 제2 기관 사이에 개재된 액정층을 포함하며, 상기 블랙 매트릭스는 상기 쉘 패턴과 오버랩되도록 형성된다.

[0030] 상기 제1 기관의 화상 비표시 영역의 모서리 영역에는 상기 블랙 매트릭스가 형성되지 않는다.

[0031] 상기 블랙 매트릭스는 상기 쉘 패턴과 2/3 오버랩되도록 형성된다.

[0032] 상기 제2 기관은 화상 표시 영역과 화상 비표시 영역을 포함한다.

[0033] 상기 제2 기관은 상기 제2 기관 상에 형성된 버퍼막, 상기 버퍼막 상에 형성된 절연막, 상기 절연막 상에 형성된 금속막 및 상기 금속막 상에 형성된 보호막을 포함한다.

[0034] 상기 버퍼막에는 게이트 전극을 포함하는 게이트 라인이 형성된다.

[0035] 상기 금속막에는 상기 게이트 라인과 수직 교차되도록 데이터 라인이 형성된다.

[0036] 아울러, 본 발명의 일실시예에 따른 액정표시 장치는, 화상을 표시하며, 제1항 내지 제15항 중 어느 한 항을 포함하는 액정 패널 및 상기 액정 패널에 광을 제공하는 백라이트 유니트를 포함한다.

발명의 효과

[0037] 상술한 바와 같이, 본 발명에 따른 액정 패널 및 이를 포함하는 액정표시장치는 모기관에 형성된 액정패널 절단시 발생하는 정전기 발생을 최소화 하여 액정패널의 수율을 향상시킬 수 있는 효과를 제공한다.

도면의 간단한 설명

[0038] 도 1은 종래의 액정표시장치의 액정 패널을 나타내는 평면도.

도 2는 도 1의 A-A' 선을 따라 자른 단면도.

도 3은 본 발명의 일실시예에 따른 액정표시장치의 액정패널을 나타내는 평면도.

도 4는 본 발명의 일실시예에 따른 액정표시장치의 액정패널의 모서리 영역을 나타내는 평면도.

도 5는 도 3의 B-B' 선을 따라 자른 단면도.

도 6은 본 발명의 다른 실시예에 따른 액정표시장치의 액정패널의 모서리 영역을 나타내는 평면도.

도 7은 도 6의 액정패널의 모서리 영역을 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0039] 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정 패널 및 이를 포함하는 액정표시장치의 바람직한 실시예를 상세히 설명한다.

[0040] 도 3은 본 발명의 일실시예에 따른 액정표시장치의 액정패널을 나타내는 평면도이고, 도 4는 본 발명의 일실시예에 따른 액정표시장치의 액정패널의 모서리 영역을 나타내는 평면도이고, 도 5는 도 3의 B-B' 선을 따라 자른 단면도이다.

[0041] 도 3을 참조하면, 본 발명의 일실시예에 따른 액정패널(100)은 액정 셀들이 매트릭스 형태로 배열되는 화상 표시 영역(111)과 화상 비표시 영역(112)을 포함한다.

[0042] 여기서, 화상 표시 영역(111)은 실제로 화상이 표시되는 영역이며, 화상 비표시 영역(112)에는 가로방향으로 형성되는 게이트 라인들(108)의 일측 끝단에 형성되는 게이트 패드부(113)와 세로방향으로 형성되는 데이터 라인들(109)의 일측 끝단에 형성되는 데이터 패드부(114)가 형성되어 있다.

[0043] 이때, 게이트 패드부(113)는 게이트 구동부(미도시)로부터 제공되는 게이트 신호를 화상 표시 영역(111)에 형성된 게이트 라인들(108)에 제공하고, 데이터 패드부(114)는 데이터 구동부(미도시)로부터 제공되는 데이터 신호를 화상 표시 영역(11)에 형성된 데이터 라인들(109)에 제공한다.

[0044] 또한, 액정패널(110)의 화상 비표시 영역(112)에는 화상 표시 영역(111)을 따라 쉘 패턴(115)이 형성되어 있으며, 쉘 패턴(115)에 의해 하부기관(120)과 상부기관(140)이 합착된다.

[0045] 도 4는 본 발명의 일실시예에 따른 하부기관(120)과 상부기관(140)이 합착된 상태를 나타내고 있다.

[0046] 도 3 내지 도 5를 참조하면, 하부기관(120) 상에는 제1 및 제2 버퍼막(122a, 122b)을 포함하는 버퍼막(122)이 형성되어 있다. 이때, 버퍼막(122)에는 게이트 전극(미도시)을 포함하는 게이트 라인(108)이 형성될 수 있다.

[0047] 본 발명의 일실시예에서는 액정패널(100)의 각각의 모서리 영역을 절단시 발생하는 정전기 발생을 최소화 하기 위해 도 4에서와 같이, 하부기관(120)의 화상 비표시 영역(112) 중 모서리 영역에 해당하는 버퍼막(122)은 소정 간격을 두고 패턴닝 될 수 있다. 예를 들면, 도 4 및 도 5에서와 같이, 제1 버퍼막(122a)과 제2 버퍼막(122b)은 소정 간격(C)을 두고 패턴닝 될 수 있다.

[0048] 그 이유는 도 2에서와 같이, 액정패널(100)의 각각의 모서리 영역을 절단시 하부기관에 형성된 버퍼막(22)과 상부기관(40)에 형성된 블랙 매트릭스(42)의 파티클(particle)이 뒤엉키게 되어 상부기관(40)의 블랙 매트릭스(42)와 하부기관(20)의 버퍼막(22)이 전기적으로 연결되어 쇼트(short)를 유발하게 되므로, 하부기관(20)과 상부기관(40) 사이에 발생하는 정전기 불량을 방지하기 위함이다.

[0049] 여기서, 액정패널(100)의 가장자리(112)에 형성된 제1 버퍼막(122a)과 화상 표시 영역(111)에 형성된 제2 버퍼막(122b)은 서로 전기적으로 연결되지 않을 정도로 소정 간격을 두고 형성될 수 있다. 또한, 제1 버퍼막(122a)과 제2 버퍼막(122b) 사이의 간격은 노광기의 분해능(resolution) 범위에 따라 달라질 수 있다. 이때, 제1 버퍼

막(122a)과 제2 버퍼막(122b) 사이의 간격은 예를 들면, 80 ~ 120 μ m 범위 일 수 있다.

- [0050] 그리고, 제1 및 제2 버퍼막(122a, 122b)은 소정 간격을 두고 형성되어 있으므로, 제1 버퍼막(122a)은 플로팅 상태일 수 있다. 이때, 제1 버퍼막(122a)은 도 4에서와 같이, 섬 형태로 형성될 수 있다.
- [0051] 버퍼막(122) 상에는 게이트 절연막(124)과 층간절연막(126)이 순차적으로 형성될 수 있다.
- [0052] 층간절연막(126) 상에는 금속막(128)이 형성될 수 있다. 이때, 금속막(128)은 게이트 라인(108)과 수직 교차되도록 형성되는 데이터 라인(109)을 포함한다.
- [0053] 여기서, 데이터 라인은 소스 및 드레인 전극(미도시)을 포함하며, 소스 및 드레인 전극 하부에는 불순물을 포함하는 비정질 실리콘층(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)과 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(미도시)이 형성될 수 있다. 또한, 도면에 도시되지 않았으나, 데이터 라인 상부에는 콘택홀을 통해 드레인 전극과 전기적으로 연결되는 화소 전극이 형성될 수 있다.
- [0054] 금속막(128) 상에는 보호막(132)과 제1 및 제2 절연막(134,136)이 순차적으로 형성될 수 있다. 이때, 보호막(132)은 예를 들면, 무기절연 물질인 질화 실리콘(SiNx)으로 형성될 수 있으며, 제1 및 제2 절연막(134,136)은 예를 들면, 포토 아크릴(photo acryl) 및 질화 실리콘(SiNx)으로 이루어질 수 있다.
- [0055] 한편, 상부 기관(140)의 하부에는 광을 차단하는 블랙 매트릭스(142)와 블랙 매트릭스(142)의 하부에는 오버코트막(144)이 형성될 수 있다.
- [0056] 여기서, 도면에 도시되지 않았으나, 블랙 매트릭스(142)와 오버코트막(144) 사이에는 색상을 구현하기 위해 순차적으로 패터닝된 적(R), 녹(G), 청(B) 서브 컬러필터를 포함하는 컬러필터층(미도시)이 형성될 수 있다. 또한, 도면에 도시되지 않았으나, 컬러필터층 상에 공통전극이 형성될 수 있다.
- [0057] 상기와 같이 어레이 소자가 형성된 하부기관(120)과 컬러필터가 형성된 상부기관(140)을 합착한 상태의 액정 패널(100)은 액정을 주입하는 셀 공정 단계를 진행하게 된다.
- [0058] 하부기관(120)과 상부기관(140)을 합착하기 위해 상부기관(140)의 화상 표시 영역(111)을 따라 화상 비표시 영역(112)에 셀 패턴(115)을 도포된 상태에서 상부 기관(140)과 하부 기관(120)을 합착하게 된다.
- [0059] 본 발명에 따른 액정표시장치는 화소 내에 평행으로 배열된 적어도 한쌍의 전극을 형성하여 기관과 평행한 횡전계를 형성함으로써 액정분자를 평면상으로 배향시키는 IPS(In Plane Switching)모드를 사용할 수 있다.
- [0060] 본 발명의 일실시예에서는 하부기관(120)의 화상 비표시 영역(112) 중 모서리 영역에 해당하는 버퍼막(122)은 소정 간격을 두고 패터닝 함으로써 액정패널(100)의 각각의 모서리 영역을 절단시 발생하는 정전기 발생을 최소화 하여 액정패널을 수율을 향상시킬 수 있다.
- [0061] 또한, 본 발명의 일실시예에서는 하부기관(120)의 화상 비표시 영역(112) 중 모서리 영역에 해당하는 버퍼막(122)은 소정 간격을 두고 패터닝 함으로써 액정패널(100) 구동시 화면이 들떠 보이는 현상과 손으로 화면으로 문지르는 경우, 눈에 보이는 정전기 현상을 최소화할 수 있다.
- [0062] 아울러, 본 발명의 일실시예에서는 하부기관(120)의 화상 비표시 영역(112) 중 모서리 영역에 해당하는 버퍼막(122)은 소정 간격을 두고 패터닝 함으로써 액정패널(100) 구동시 하나의 화소를 관찰하는 경우, 블랙 매트릭스 테두리 주위가 밝게 보이는 현상을 최소화할 수 있다.
- [0063] 도 6은 본 발명의 다른 실시예에 따른 액정표시장치의 액정패널의 모서리 영역을 나타내는 평면도이고, 도 7은 도 6의 액정패널의 모서리 영역을 나타내는 단면도이다. 여기서, 본 발명의 다른 실시예에 따른 액정표시장치의 액정패널을 나타내는 평면도는 도 3에서와 같이, 본 발명의 일실시예와 동일한 구조를 갖는다.
- [0064] 도 6은 본 발명의 다른 실시예에 따른 하부기관(320)과 상부기관(340)이 합착된 상태를 나타내고 있다.
- [0065] 도 6 및 도 7을 참조하면, 하부기관(320) 상에는 버퍼막(322)이 형성되어 있다. 이때, 버퍼막(322)에는 게이트 전극(미도시)을 포함하는 게이트 라인(108)이 형성될 수 있다.
- [0066] 버퍼막(322) 상에는 게이트 절연막(324)과 층간절연막(326)이 순차적으로 형성될 수 있다.
- [0067] 층간절연막(326) 상에는 금속막(328)이 형성될 수 있다. 이때, 금속막(328)은 게이트 라인(108)과 수직 교차되도록 형성되는 데이터 라인(109)을 포함한다.
- [0068] 여기서, 데이터 라인은 소스 및 드레인 전극(미도시)을 포함하며, 소스 및 드레인 전극 하부에는 불순물을 포함

하는 비정질 실리콘층(n+ a-Si:H)으로 이루어진 오믹 콘택층(미도시)과 순수 비정질 실리콘(a-Si:H)으로 이루어진 액티브층(미도시)이 형성될 수 있다. 또한, 도면에 도시되지 않았으나, 데이터 라인 상부에는 콘택홀을 통해 드레인 전극과 전기적으로 연결되는 화소 전극이 형성될 수 있다.

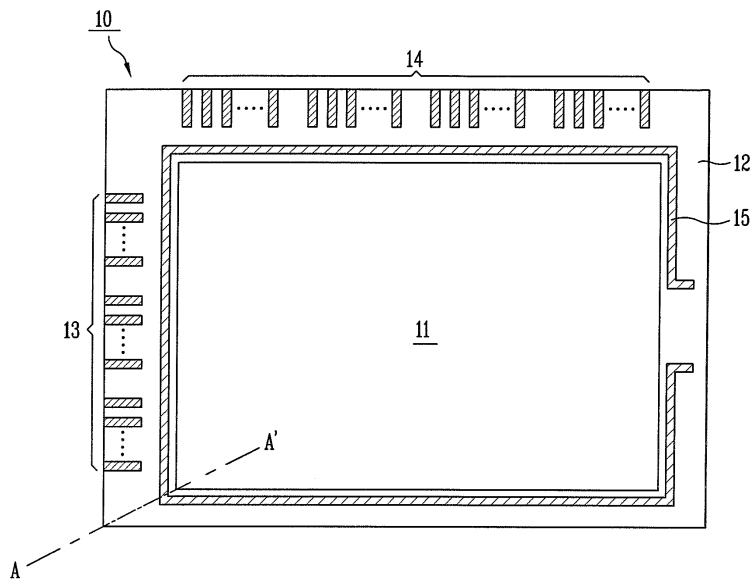
- [0069] 금속막(328) 상에는 보호막(332)과 제1 및 제2 절연막(334, 336)이 순차적으로 형성될 수 있다. 이때, 보호막(332)은 예를 들면, 무기절연 물질인 질화 실리콘(SiNx)으로 형성될 수 있으며, 제1 및 제2 절연막(334, 336)은 예를 들면, 포토 아크릴(photo acryl) 및 질화 실리콘(SiNx)으로 이루어질 수 있다.
- [0070] 한편, 상부 기관(340)의 하부에는 블랙 매트릭스(342)가 형성되어 있다. 이때, 블랙 매트릭스(342)는 도면에 도시되지 않았으나, 컬러필터들(미도시) 사이에 형성되며, 컬러필터들 사이의 광을 차단하여 액정표시장치의 해상도를 향상시키는 역할을 한다. 이때에 블랙 매트릭스(342)는 예를 들면, 수지로 형성될 수 있다.
- [0071] 본 발명의 다른 실시예에서는 액정패널(100)의 각각의 모서리 영역을 절단시 발생하는 정전기 발생을 최소화하기 위해 도 6에서와 같이, 상부기관(340)의 화상 비표시 영역(112)에 형성되는 블랙 매트릭스(342)를 쉘 패턴(315)과 오버랩되도록 형성할 수 있다. 이때, 블랙 매트릭스(342)는 쉘 패턴(315)과 예를 들면, 2/3 정도 오버랩되도록 형성할 수 있다.
- [0072] 여기서, 하부기관(320)의 화상 비표시 영역(112)의 모서리 영역에 대응되는 상부기관(340)의 화상 비표시 영역의 모서리 영역에는 블랙 매트릭스(342)가 형성되어 있지 않다.
- [0073] 그 이유는 도 2에서와 같이, 액정패널(100)의 각각의 모서리 영역을 절단시 하부기관에 형성된 버퍼막(22)과 상부기관(40)에 형성된 블랙 매트릭스(42)의 파티클(particle)이 뒤엉키게 되어 상부기관(40)의 블랙 매트릭스(42)와 하부기관(20)의 버퍼막(22)이 전기적으로 연결되어 쇼트(short)를 유발하게 되므로, 하부기관(20)과 상부기관(40) 사이에 발생하는 정전기 불량을 방지하기 위함이다.
- [0074] 블랙 매트릭스(342)의 하부에는 오버코트막(미도시)이 형성될 수 있다.
- [0075] 여기서, 도면에 도시되지 않았으나, 블랙 매트릭스(342)와 오버코트막(미도시) 사이에는 색상을 구현하기 위해 순차적으로 패턴된 적(R), 녹(G), 청(B) 서브 컬러필터를 포함하는 컬러필터층(미도시)이 형성될 수 있다. 또한, 도면에 도시되지 않았으나, 컬러필터층 상에 공통전극이 형성될 수 있다.
- [0076] 상기와 같이 어레이 소자가 형성된 하부기관(320)과 컬러필터가 형성된 상부기관(340)을 합착한 상태의 액정 패널(100)은 액정을 주입하는 셀 공정 단계를 진행하게 된다.
- [0077] 하부기관(320)과 상부기관(340)을 합착하기 위해 상부기관(340)의 화상 표시 영역(111)을 따라 화상 비표시 영역(112)에 쉘 패턴(315)을 도포된 상태에서 상부 기관(340)과 하부 기관(320)을 합착하게 된다.
- [0078] 본 발명의 다른 실시예에 따른 액정표시장치는 화소 내에 평행으로 배열된 적어도 한쌍의 전극을 형성하여 기관과 평행한 횡전계를 형성함으로써 액정분자를 평면상으로 배향시키는 IPS(In Plane Switching)모드를 사용할 수 있다.
- [0079] 본 발명의 다른 실시예에서는 상부기관(340)의 화상 비표시 영역(112)에 형성되는 블랙 매트릭스(342)를 쉘 패턴(315)과 오버랩되도록 형성함으로써 액정패널(100)의 각각의 모서리 영역을 절단시 발생하는 정전기 발생을 최소화 하여 액정패널을 수율을 향상시킬 수 있다.
- [0080] 또한, 본 발명의 다른 실시예에서는 상부기관(340)의 화상 비표시 영역(112)에 형성되는 블랙 매트릭스(342)를 쉘 패턴(315)과 오버랩되도록 형성함으로써 액정패널(100) 구동시 화면이 들떠 보이는 현상과 손으로 화면으로 문지르는 경우, 눈에 보이는 정전기 현상을 최소화할 수 있다.
- [0081] 아울러, 본 발명의 다른 실시예에서는 상부기관(340)의 화상 비표시 영역(112)에 형성되는 블랙 매트릭스(342)를 쉘 패턴(315)과 오버랩되도록 형성함으로써 액정패널(100) 구동시 하나의 화소를 관찰하는 경우, 블랙 매트릭스 테두리 주위가 밝게 보이는 현상을 최소화할 수 있다.
- [0082] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서, 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

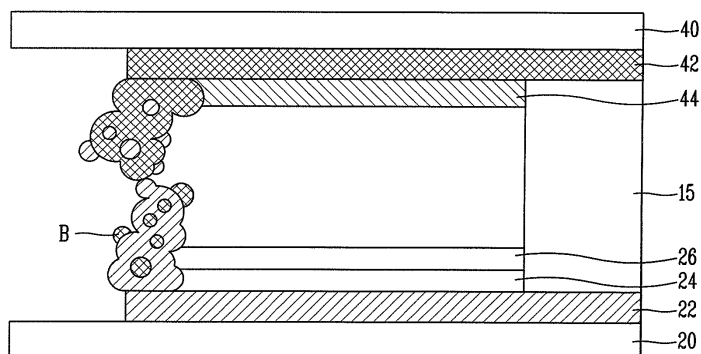
[0083]	100: 액정 패널	108: 게이트 라인
	109: 데이터 라인	111: 화상 표시 영역
	112: 화상 비표시 영역	113: 게이트 패드부
	114: 데이터 패드부	115, 315: 셀 패턴
	120, 320: 하부기판	122, 322: 버퍼막
	124, 324: 게이트 절연막	126, 326: 층간절연막
	128, 328: 금속막	132, 332: 보호막
	134, 334: 제1 절연막	136, 336: 제2 절연막
	140, 340: 상부기판	142, 342: 블랙 매트릭스
	1440: 오버코트막	

도면

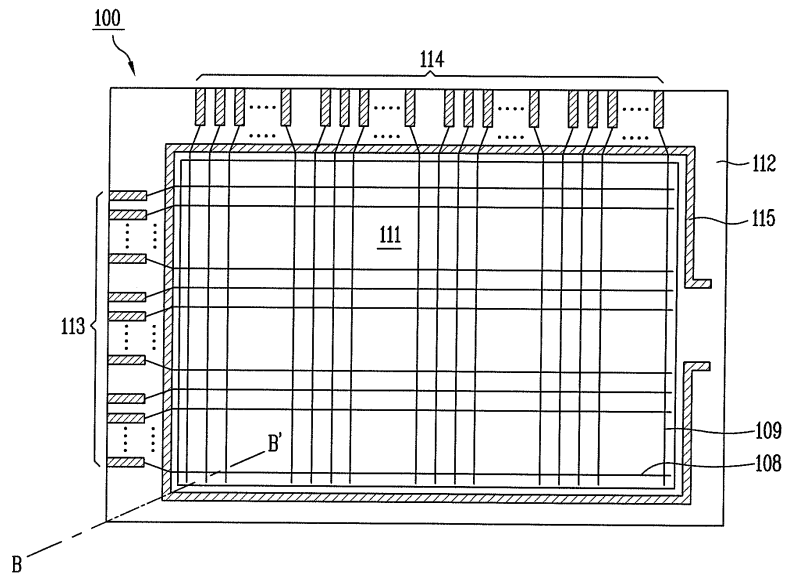
도면1



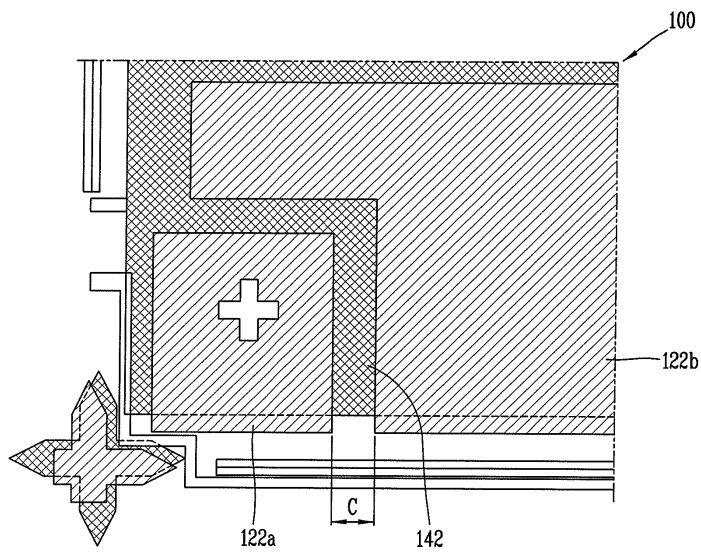
도면2



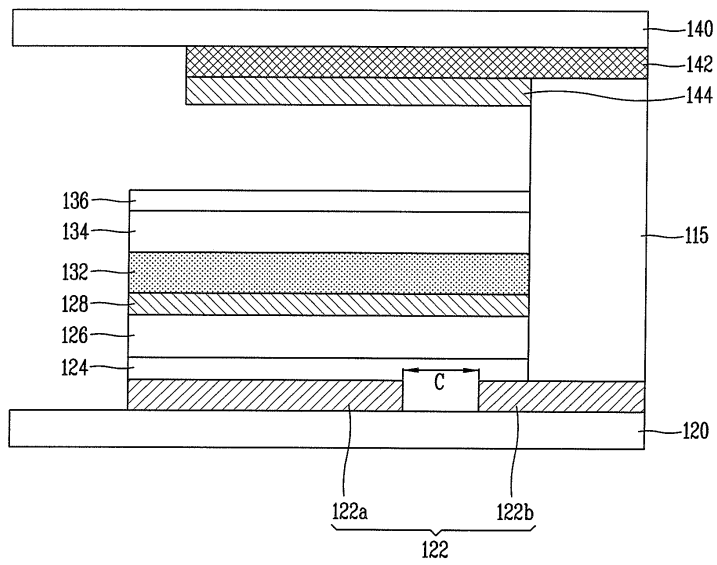
도면3



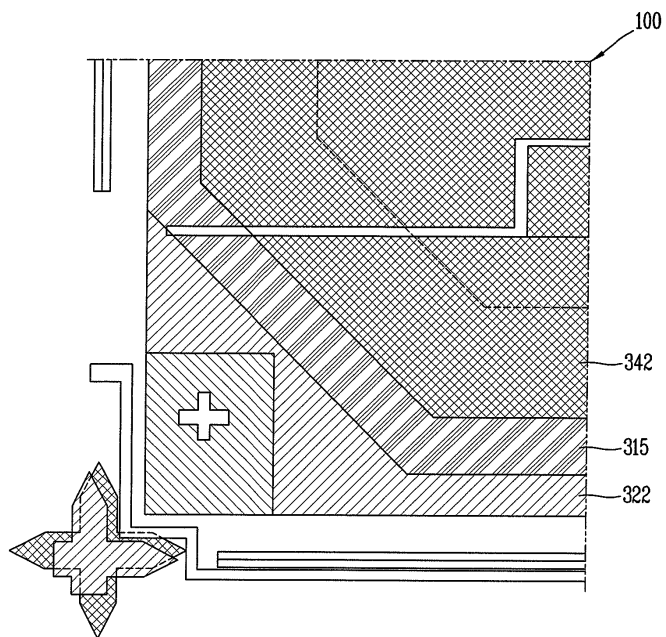
도면4



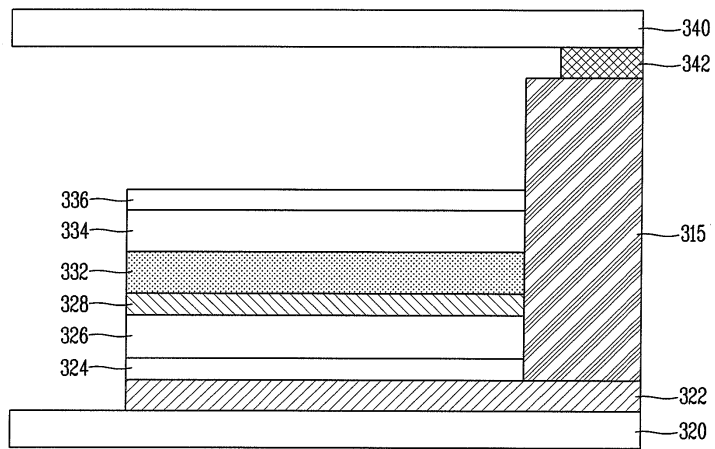
도면5



도면6



도면7



专利名称(译)	标题：液晶面板和包括该液晶面板的液晶显示装置		
公开(公告)号	KR1020120038838A	公开(公告)日	2012-04-24
申请号	KR1020100100518	申请日	2010-10-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	YOON HYUN MYOUNG 윤현명 KIM GWANG TAE 김광태 KIM TAE HA 김태하		
发明人	윤현명 김광태 김태하		
IPC分类号	G02F1/1345 G02F1/1343 G02F1/136		
CPC分类号	G02F1/136204 G02F1/133512 G02F1/136286		
代理人(译)	PARK , JANG WON		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶面板，其提高液晶面板的成品率，使液晶面板的角部区域产生的静电放电最小化，并且液晶显示器包括该液晶面板。液晶面板包括显示面板区域，缓冲层形成在缓冲层的无显示区域的角区域中具有所需图案，缓冲层形成在第一基板上，不包括图像的显示区域第一基板，绝缘层，在缓冲层上形成金属层，在绝缘层上形成金属层上形成的保护膜，以及第一基板和形成黑矩阵的第二基板，具有对应布置和在第一和第二基板之间允许的液晶层。

