



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0005302
(43) 공개일자 2010년01월15일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0065283

(22) 출원일자 2008년07월07일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

신홍재

서울특별시 동대문구 장안2동 삼성래미안 장안2차 APT 203동1602호

김점재

경기 과천시 교하면 야당2리 자유로현대아이파크 112동 1601호

이증상

서울특별시 관악구 신림8동 조원아파트 101동 803호

(74) 대리인

특허법인네이트

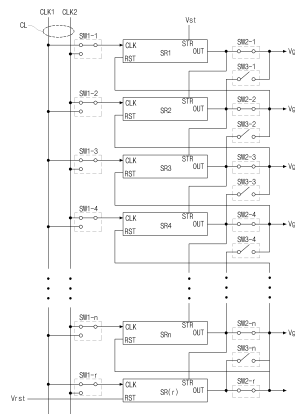
전체 청구항 수 : 총 7 항

(54) 액정표시장치용 게이트드라이버

(57) 요약

본 발명은 액정표시장치용 게이트드라이버에 관한 것으로서, 다수개의 쉬프트레지스터를 구비한 게이트드라이버에서 일 쉬프트레지스터의 불량시 이에 대처하되 특히 각각의 스캔신호간 출력특성차를 저감시켜 액정표시장치에서의 정상적인 영상표시를 실현하는 장점이 있다.

대표도 - 도7



특허청구의 범위

청구항 1

영상데이터가 인가되는 다수개의 데이터라인과, 스캔신호가 인가되는 다수개의 게이트라인과, 액정캐패시터와 상기 스캔신호에 의해 스위칭 제어되어 상기 영상데이터를 상기 액정캐패시터로 제공하는 스위칭용 박막트랜지스터를 포함한 액정화소가 다수개 형성된 액정표시장치에서의 상기 스캔신호 제공을 위한 게이트드라이버로서,

서로 다른 다수개의 클럭신호가 각각 인가되는 다수개의 클럭신호라인과;

상기 다수개의 클럭신호 중 하나를 입력받으며, 상기 다수개의 게이트라인과 일대일 대응되어 상기 스캔신호를 순차 출력하는 다수개의 원시 쉬프트레지스터와;

상기 복수개의 클럭신호 중 하나를 입력받으며, 상기 일 원시 쉬프트레지스터를 대체하기 위한 수리용 쉬프트레지스터와;

상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터에 상기 복수개의 클럭신호라인 중 하나를 연결하기 위한 다수개의 제1스위치와;

상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터와 대응되는 상기 다수개의 게이트라인과의 연결을 제어하기 위한 다수개의 제2스위치와;

상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터와 전단의 상기 다수개의 게이트라인과의 연결을 제어하기 위한 다수개의 제3스위치

를 포함하는 액정표시장치용 게이트드라이버

청구항 2

청구항 제 1 항에 있어서,

상기 다수개의 원시 쉬프트레지스터와 상기 수리용 쉬프트레지스터는 모두 동일한 회로 구성인 것을 특징으로 하는 액정표시장치용 게이트드라이버

청구항 3

청구항 제 1 항에 있어서,

상기 다수개의 원시 쉬프트레지스터는 서로 종속 연결되고, 상기 수리용 쉬프트레지스터는 상기 다수개의 원시 쉬프트레지스터 중 최후단 원시 쉬프트레지스터와 종속 연결되는 것을 특징으로 하는 액정표시장치용 게이트드라이버

청구항 4

청구항 제 3 항에 있어서,

상기 각 원시 쉬프트레지스터는 그 전단 원시 쉬프트레지스터에서 출력되는 스캔신호 및 그 후단 원시 쉬프트레지스터에서 출력되는 스캔신호를 입력받는 것을 특징으로 하는 액정표시장치용 게이트드라이버

청구항 5

청구항 제 1 항에 있어서,

상기 다수개의 제1스위치는 MOS 회로 스위치인 것을 특징으로 하는 액정표시장치용 게이트드라이버

청구항 6

청구항 제 1 항에 있어서,

상기 다수개의 제2스위치 및 상기 다수개의 제3스위치는 모두 박막트랜지스터 스위치인 것을 특징으로 하는 액정표시장치용 게이트드라이버

청구항 7

청구항 제 1 항에 있어서,

상기 각 쉬프트레지스터와 상기 각 스위치는 모두 상기 액정화소와 동일 기판 상에 형성되는 것을 특징으로 하는 액정표시장치용 게이트드라이버

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정표시장치용 게이트드라이버에 관한 것으로서, 다수개의 쉬프트레지스터를 구비한 게이트드라이버에서 일 쉬프트레지스터의 불량시에 대처하되 특히 스캔신호의 출력특성 편차를 최소화한 액정표시장치용 게이트드라이버에 관한 것이다.

배경기술

- <2> 디스플레이 장치 중 특히 액정표시장치는 소형 및 박형화와 저전력 소모의 장점을 가지며, 노트북 컴퓨터, 사무자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다. 특히, 스위치 소자로서 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 이용되는 액티브 매트릭스 타입의 액정표시장치는 동적인 이미지를 표시하기에 적합하다.
- <3> 도 1은 일반적인 액정표시장치의 기본 구성을 도시한 블록구성도로서, 크게 액정패널(2)과 LCM구동회로부(26)로 구분된다.
- <4> 각 구성을 보면, 인터페이스(10)는 퍼스널 컴퓨터등과 같은 구동시스템으로부터 LCM구동회로부(26)로 입력되는 데이터(RGB Data) 및 제어신호(입력 클럭, 수평동기신호, 수직동기신호, 데이터 인에이블 신호 등)들을 입력받아 타이밍 컨트롤러(12)로 공급한다. 주로 구동 시스템으로부터 데이터 및 제어 신호전송을 위해서 LVDS(Low Voltage Differential Signal) 인터페이스와 TTL 인터페이스 등이 사용되고 있다. 또한, 이러한 인터페이스 기능을 모아서 타이밍컨트롤러(12)와 함께 단일 칩(Chip)으로 집적시켜 사용하기도 한다.
- <5> 액정패널(2)은 도 2와 같이, 글라스를 이용한 기판 상에 다수의 데이터라인(DL1~DLm)과 다수의 게이트라인(GL1~GLn)이 교차되어 다수의 화소영역을 형성하며, 각각의 화소영역에는 박막트랜지스터(TFT)와 액정(LC)이 구성되어 화면을 표시한다.
- <6> 타이밍 컨트롤러(12)는 인터페이스(10)를 통해 입력되는 제어신호를 이용하여 복수개의 드라이브 집적회로들로 구성된 소스드라이버(18)와 복수개의 드라이브 집적회로들로 구성된 게이트 드라이버(20)를 구동하기 위한 제어신호를 생성한다. 또한 인터페이스(10)를 통해 입력되는 데이터들을 소스드라이버(18)로 전송한다.
- <7> 기준전압생성부(16)는 소스드라이버(18)에서 사용되는 DAC(Digital To Analog Converter)의 기준전압들을 생성한다. 기준전압들은 패널의 투과율-전압특성을 기준으로 생산자에 의해서 설정된다.
- <8> 소스드라이버(18)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 응답하여 입력 데이터의 기준전압들을 선택하고, 선택된 기준전압을 액정패널(2)에 공급하여 액정 분자의 회전 각도를 제어한다.
- <9> 게이트드라이버(20)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 응답하여 액정패널(2)상에 배열된 박막트랜지스터(TFT)들의 온/오프(on/off) 제어를 수행하는데, 스캔신호(Scan signal)를 출력하여 액정패널(2)상의 게이트라인(GL1~GLn)을 1 수평동기 시간씩 순차적으로 인에이블(enable) 시킴으로써 액정패널(2)상의 박막트랜지스터들(TFT)을 1 라인 분씩 순차적으로 구동시켜 소스드라이버(18)로부터 공급되는 아날로그 영상신호들이 각 박막트랜지스터(TFT)들에 접속된 픽셀들로 인가되도록 한다.
- <10> 전원전압생성부(14)는 각 구성부들의 동작전원을 공급하고 액정패널(2)의 공통전극 전압을 생성하여 공급한다.
- <11> 또한 도시되지는 않았지만 하나 이상의 램프(lamp)를 구비하여 상기 액정패널(2)로 광(light)을 공급하는 백라이트 유닛(Back-light unit)을 더욱 포함한다.
- <12> 상기 구성 중 다수의 스캔신호(Vg1~Vgn)를 출력하는 게이트드라이버(20)의 일 실시 구성을 도 3에 도시하였다.

- <13> 도 3은 종래 기술에 의해 n 개의 스캔신호(Vg1~Vgn)를 출력하는 다수개의 쉬프트레지스터(Shift register)를 구비한 게이트드라이버(20)를 도시한 도면이다.
- <14> 상기 제1원시쉬프트레지스터 내지 제n원시쉬프트레지스터(SR1~SRn)는 각각 다수의 클럭신호(CLK1, CLK2) 중 선택된 일 클럭신호에 응답하여 발생된 출력(즉, Vg1 내지 Vgn)을 후단 원시쉬프트레지스터의 동작 개시를 위한 스타트 신호(Vst) 및 전단 원시쉬프트레지스터의 리셋신호로 공급함으로써 도 4와 같은 순차 타이밍의 스캔신호(Vg1~Vgn)를 출력한다.
- <15> 물론 도시하지는 않았지만 상기 각 원시쉬프트레지스터(SR1~SRn)는 그 동작에 필요한 하이레벨 구동전압(VDD) 및 로우레벨 구동전압(VSS)을 별도로 제공받으며, 상기 최후단의 제n원시쉬프트레지스터(SRn)는 별도의 리셋신호(Vrst)를 공급받을 수 있다.
- <16> 또한 상기 게이트드라이버(20)는 상기 제1원시쉬프트레지스터 내지 제n원시쉬프트레지스터(SR1~SRn) 중 일 원시쉬프트레지스터의 고장 또는 불량에 대비하여 여분(Redundant)의 수리용 쉬프트레지스터{SR(r)}, 즉 여분의 쉬프트레지스터와 다수개의 수리용 배선(RL)을 별도로 구비하고 있다.
- <17> 이에 도 5와 같이, 상기 게이트드라이버(20) 중 일 원시쉬프트레지스터의 불량시 상기 수리용 쉬프트레지스터{SR(r)}를 고장난 원시쉬프트레지스터를 대신하여 활용한다.
- <18> 도 5의 예시도를 보면, 제2원시쉬프트레지스터(SR2)에 불량이 발생할 경우, 상기 제2원시쉬프트레지스터(SR2)의 입출력 라인을 레이저로 절단하고, 상기 수리용 쉬프트레지스터{SR(r)}를 상기 수리용 배선(RL)과 레이저 용접함으로써 상기 제2원시쉬프트레지스터(SR2)를 대체하여 제2스캔신호(V2)를 출력하는데 사용한다.
- <19> 그런데, 상기와 같은 방법으로 상기 수리용 쉬프트레지스터{SR(r)}를 불량인 원시쉬프트레지스터와 대체하는 방법은, 도 6을 참조하면, 상기 수리용 쉬프트레지스터{SR(r)}와 상기 불량이 발생한 원시쉬프트레지스터간의 이격 거리가 멀어질수록 입출력 배선의 부하 증가로 인해 그 출력신호의 왜곡이 점점 심해지는 단점이 있는데, 이는 상기 액정패널의 박막트랜지스터(TFT) 형성시 상기 기판의 주변부에 상기 다수의 원시쉬프트레지스터(SR1~SRn)가 함께 형성되는 게이트 인 패널(Gate in Panel: GIP) 방식에서 더욱 중요한 문제점으로 지적된다.

발명의 내용

해결 하고자하는 과제

- <20> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로서, 게이트드라이버의 수리시 발생하는 스캔신호의 왜곡 현상을 개선하는데 주된 목적이 있으며, 특히 각각의 스캔신호간 출력특성차를 저감시켜 액정표시장치에서의 정상적인 영상표시를 실현하는데 또다른 목적이 있다.

과제 해결수단

- <21> 상기와 같은 목적을 달성하기 위해 본 발명은, 영상데이터가 인가되는 다수개의 데이터라인과, 스캔신호가 인가되는 다수개의 게이트라인과, 액정커패시터와 상기 스캔신호에 의해 스위칭 제어되어 상기 영상데이터를 상기 액정커패시터로 제공하는 스위칭용 박막트랜지스터를 포함한 액정화소가 다수개 형성된 액정표시장치에서의 상기 스캔신호 제공을 위한 게이트드라이버로서,
- <22> 서로 다른 다수개의 클럭신호가 각각 인가되는 다수개의 클럭신호라인과; 상기 다수개의 클럭신호 중 하나를 입력받으며, 상기 다수개의 게이트라인과 일대일 대응되어 상기 스캔신호를 순차 출력하는 다수개의 원시 쉬프트레지스터와; 상기 복수개의 클럭신호 중 하나를 입력받으며, 상기 일 원시 쉬프트레지스터를 대체하기 위한 수리용 쉬프트레지스터와; 상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터에 상기 복수개의 클럭신호라인 중 하나를 연결하기 위한 다수개의 제1스위치와; 상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터와 대응되는 상기 다수개의 게이트라인과의 연결을 제어하기 위한 다수개의 제2스위치와; 상기 다수개의 원시 쉬프트레지스터 및 상기 수리용 쉬프트레지스터와 전단의 상기 다수개의 게이트라인과의 연결을 제어하기 위한 다수개의 제3스위치를 포함하는 액정표시장치용 게이트드라이버를 제안한다.
- <23> 상기 액정표시장치용 게이트드라이버는, 상기 다수개의 원시 쉬프트레지스터와 상기 수리용 쉬프트레지스터는 모두 동일한 회로 구성인 것을 특징으로 한다.
- <24> 상기 액정표시장치용 게이트드라이버는, 상기 다수개의 원시 쉬프트레지스터는 서로 종속 연결되고, 상기 수리용 쉬프트레지스터는 상기 다수개의 원시 쉬프트레지스터 중 최후단 원시 쉬프트레지스터와 종속 연결되는 것을

특징으로 한다.

- <25> 상기 액정표시장치용 게이트드라이버에서, 상기 각 원시 쉬프트레지스터는 그 전단 원시 쉬프트레지스터에서 출력되는 스캔신호 및 그 후단 원시 쉬프트레지스터에서 출력되는 스캔신호를 입력받는 것을 특징으로 한다.
- <26> 상기 액정표시장치용 게이트드라이버에서, 상기 다수개의 제1스위치는 MOS 회로 스위치인 것을 특징으로 한다.
- <27> 상기 액정표시장치용 게이트드라이버에서, 상기 다수개의 제2스위치 및 상기 다수개의 제3스위치는 모두 박막트랜지스터 스위치인 것을 특징으로 한다.
- <28> 상기 액정표시장치용 게이트드라이버에서, 상기 각 쉬프트레지스터와 상기 각 스위치는 모두 상기 액정화소와 동일 기판 상에 형성되는 것을 특징으로 하는 액정표시장치용 게이트드라이버

효 과

- <29> 이상의 특징을 가진 본 발명에 따르면, 게이트드라이버의 수리 이후에도 각각의 쉬프트레지스터간 스캔신호 편차가 실질적으로 없으며, 이에 정상적인 영상표시와 더불어 경쟁력 제고의 장점을 제공한다.

발명의 실시를 위한 구체적인 내용

- <30> 이하 첨부된 도면을 참조하여 본 발명에 대해 상세하게 설명한다.
- <31> 도 7은 본 발명에 따른 액정표시장치용 게이트드라이버를 도시한 도면으로서, n 개의 원시쉬프트레지스터(SR1~SRn)와 여분의 수리용 쉬프트레지스터{SR(r)}를 포함한다.
- <32> 또한 상기 각 쉬프트레지스터{SR1~SRn, SR(r)}의 'CLK' 단자로 클럭신호(CLK1, CLK2)를 공급하기 위한 다수개의 클럭신호라인(CL)을 포함하여 구성된다.
- <33> 상기 각 원시쉬프트레지스터(SR1~SRn)는 액정표시패널에 구성된 n 개의 게이트라인(미도시함)과 각각 일대일 대응되어 다수개의 스캔신호(Vg1~Vgn)를 순차 출력하며, 전단 원시 쉬프트레지스터에서 출력되는 스캔신호를 개시신호(Vst)로 'STR' 단자를 통해 입력받고 그 후단 원시 쉬프트레지스터에서 출력되는 스캔신호를 리셋(reset)을 위한 신호로 'RST' 단자를 통해 입력받는 종속 연결 관계를 가진다. 이때 상기 수리용 쉬프트레지스터{SR(r)}는 별도로 제공되는 리셋신호(Vrst)를 제공받도록 구성할 수 있다.
- <34> 상기 수리용 쉬프트레지스터{SR(r)}는 상기 n 개의 원시쉬프트레지스터(SR1~SRn)의 최후단 원시쉬프트레지스터(SRn)에 종속 연결되며, 상기 원시쉬프트레지스터와 동일한 회로 구성, 즉 동일한 쉬프트레지스터로 구성한다. 이때 상기 원시쉬프트레지스터(SR1~SRn) 및 상기 수리용 쉬프트레지스터{SR(r)}에 채용될 쉬프트레지스터의 종류에는 제한이 없으며 다양한 쉬프트레지스터 회로가 사용가능하다.
- <35> 아울러 본 발명에 따른 게이트드라이버는 상기 원시쉬프트레지스터(SR1~SRn) 및 상기 수리용 쉬프트레지스터{SR(r)}의 입출력 제어를 위한 다수개의 스위치를 구성하고 있다.
- <36> 상기 다수개의 스위치는 각각 상기 각 원시쉬프트레지스터(SR1~SRn) 및 상기 수리용 쉬프트레지스터{SR(r)}에 상기 다수개의 클럭신호라인(CL) 중 하나를 연결하기 위한 다수개의 제1스위치(SW1-1, SW1-2, ..., SW1-n, SW1-r)와, 상기 각 원시 쉬프트레지스터(SR1~SRn) 및 상기 수리용 쉬프트레지스터{SR(r)}에 대응되는 게이트라인과의 연결을 제어하기 위한 다수개의 제2스위치(SW2-1, SW2-2, ..., SW2-n, SW2-r)와, 상기 각 원시 쉬프트레지스터(SR1~SRn) 및 상기 수리용 쉬프트레지스터{SR(r)}와 그 전단 쉬프트레지스터에 대응되는 게이트라인과의 연결을 제어하기 위한 다수개의 제3스위치(SW3-1, SW3-2, ..., SW3-n)로 구분된다.
- <37> 상기 각각의 스위치들은 여러 가지 스위치 회로 또는 스위치 소자들을 이용하여 구성할 수 있으나, 특히 GIP 모델의 경우 액정커패시터와 연결되는 스위칭용 박막트랜지스터를 구성하는 액정표시패널의 제조시에 상기 스위칭용 박막트랜지스터와 동시에 형성 가능한 박막트랜지스터(TFT) 스위치인 것이 바람직하다. 아울러 제1클럭신호(CLK1) 및 제2클럭신호(CLK2)의 선택 입력을 수행하는 상기 제1스위치(SW1-1, SW1-2, ..., SW1-n, SW1-r)의 경우 MOS 스위치 회로로 구성하는 것이 더욱 바람직할 것이다.
- <38> 이하 상기와 같은 구성의 특징을 가진 본 발명에 따른 액정표시장치용 게이트드라이버에서의 불량수리방법을 도 8의 예시도를 참조하여 설명한다.
- <39> 설명을 위해 도 8의 예시도에서는 제2원시쉬프트레지스터(SR2)의 불량에 대해 수리하는 방법을 설명한다.

- <40> 먼저 불량으로 판명된 원시쉬프트레지스터, 즉 상기 제2원시쉬프트레지스터(SR2)는 그 사용이 불가능하기 때문에 상기 제2원시쉬프트레지스터(SR2)와 연결된 입출력라인의 연결을 모두 오픈(open) 상태로 전환시킨다. 이를 위해 레이저 등을 이용하여 절단(cutting)하는데 도면상에서 'X'마크로 표시된 부분이다.
- <41> 다음으로 상기 제1-2스위치(SW1-2)와 상기 제2-2스위치(SW2-2)를 오픈(open) 상태로 전환하여 상기 제2원시쉬프트레지스터(SR2)에서의 신호 입/출력을 모두 차단한다.
- <42> 이후 제3원시쉬프트레지스터(SR3) 이후의 후단 원시쉬프트레지스터(SR3~SRn) 및 상기 수리용 쉬프트레지스터 {SR(r)}에 대해 이와 연결된 상기 제1스위치 내지 제3스위치들의 스위칭을 수행하는데, 제1스위치(SW1-3 내지 SW1-n, SW1-r)를 통해 클럭신호라인(CL)의 연결 변경을 수행하여 입력 클럭신호를 변경하고, 다음으로 상기 제2스위치(SW2-3 내지 SW2-n, SW2-r)의 스위칭 상태를 오픈(open) 상태로 전환하며, 또한 상기 제3스위치(SW3-1 내지 SW3-n)의 스위칭 상태를 연결(connecting) 상태로 전환한다.
- <43> 이때 상기 각 스위치들의 스위칭 상태 전환 방법은, 도면에는 도시하지 않았지만, 상기 각 스위치들에 스위칭 제어신호를 인가할 수 있는 스위칭 제어신호라인을 별도로 형성하고, 또한 상기 각 스위치들에 상기 스위칭 제어신호를 제공하는 스위칭 제어신호 생성회로를 별도로 구성함으로써 용이하게 실현할 수 있을 것이다.
- <44> 상기와 같이 각 스위치들의 스위칭 상태 전환을 통해 최종적인 연결 상태를 보면, 제1원시쉬프트레지스터(SR1)는 기존과 같이 최초 게이트라인으로 제1스캔신호(Vg1)를 제공하고, 이후 두 번째 게이트라인으로 제공되는 제2스캔신호(Vg2)는 상기 제3원시쉬프트레지스터(SR3)에서 제공하는 형태로 회로적 연결 상태가 된다.
- <45> 이후 나머지 원시쉬프트레지스터(SR4 내지 SRn) 역시 상기 제3원시쉬프트레지스터(SR3)와 같이 원래의 게이트라인이 아니라 1 라인씩 전단의 게이트라인에 각각 스캔신호를 제공하는 회로적 연결 형태가 된다.
- <46> 물론 최종 게이트라인으로는 상기 수리용 쉬프트레지스터{SR(r)}에서 n 번째 스캔신호(Vgn)를 제공하게 된다.
- <47> 도 9는 상기 설명한 바와 같은 본 발명에 따른 게이트드라이버를 이용한 스캔신호 출력을 도시한 신호파형도이고, 도 10은 상기 도 5의 종래기술에 의한 게이트드라이버 수리 이후의 스캔신호(scan-old)와 본 발명에 의해 제공되는 게이트드라이버 수리 이후의 스캔신호(scan-new) 비교도로서, 종래의 방법과 달리 그 신호의 파형이 왜곡되지 않는 것을 볼 수 있다.
- <48> 이는 본 발명의 방법과 같이 불량 쉬프트레지스터 발생에 대해 수리용 쉬프트레지스터를 구동시키고 상기 불량 쉬프트레지스터 이후의 쉬프트레지스터들의 출력을 모두 하나씩 쉬프트시켜 게이트라인에 제공하는 수리 방법에 따른 것으로서, 불량이 발생한 쉬프트레지스터와 이를 대체하는 쉬프트레지스터간 이격거리가 매우 가깝기 때문에 신호배선에 의한 신호감쇠가 실질적으로 무시될 정도로 미미하며, 특히 불량 쉬프트레지스터 이외 나머지 쉬프트레지스터에 대해서도 동일하게 신호 배선의 연결 변경을 수행하기 때문에 인접한 쉬프트레지스터간 스캔신호의 출력 특성 차이 역시 거의 나타나지 않는 장점이 있다.

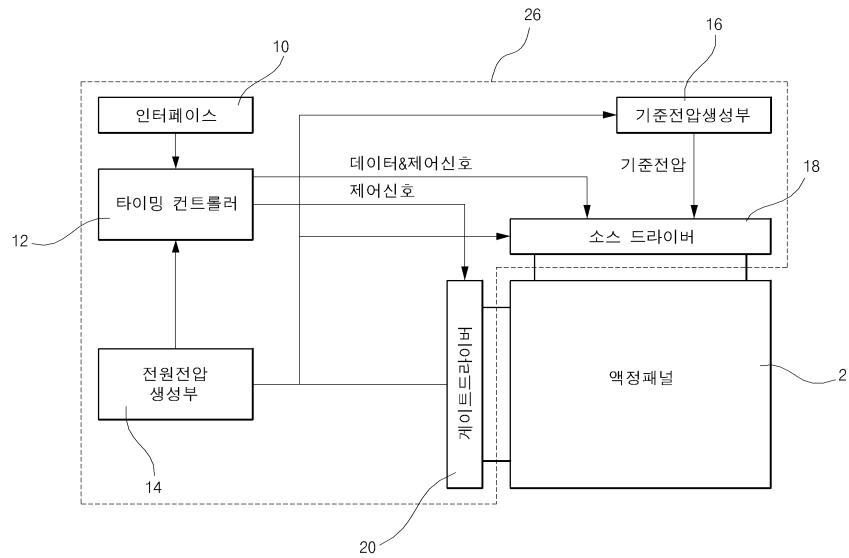
도면의 간단한 설명

- <49> 도 1은 일반적인 액정표시장치의 기본 구성을 도시한 블록구성도
- <50> 도 2는 도 1의 구성 중 액정패널의 구성을 간략히 도시한 도면
- <51> 도 3은 종래 기술에 의해 n 개의 스캔신호(Vg1~Vgn)를 출력하는 게이트드라이버의 구성을 도시한 도면
- <52> 도 4는 도 3의 게이트드라이버에 의해 출력되는 순차 타이밍의 스캔신호(Vg1~Vgn)를 도시한 신호타이밍도
- <53> 도 5는 종래기술에 의한 게이트드라이버의 수리 방법을 설명하기 위한 도면
- <54> 도 6은 종래기술에 의한 게이트드라이버의 수리에 따른 스캔신호 출력파형도
- <55> 도 7은 본 발명에 따른 액정표시장치용 게이트드라이버를 도시한 도면
- <56> 도 8은 본 발명에 따른 액정표시장치용 게이트드라이버에서의 불량수리방법을 예시한 도면
- <57> 도 9는 본 발명에 따른 게이트드라이버를 이용한 스캔신호 출력을 도시한 신호파형도
- <58> 도 10은 상기 도 5의 종래기술에 의한 게이트드라이버 수리 이후의 스캔신호와 본 발명에 의해 제공되는 게이트드라이버 수리 이후의 스캔신호 비교도
- <59> <도면의 주요부분에 대한 간단한 설명>

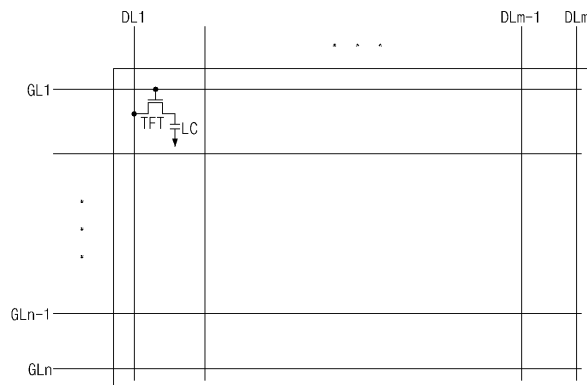
- <60> SR1~SRn : 제1원시쉬프트레지스터~제n원시쉬프트레지스터
- <61> SW1, SW2, SW3 : 제1스위치, 제2스위치, 제3스위치
- <62> CL : 클럭신호라인 Vst : 개시신호
- <63> Vrst : 리셋신호

도면

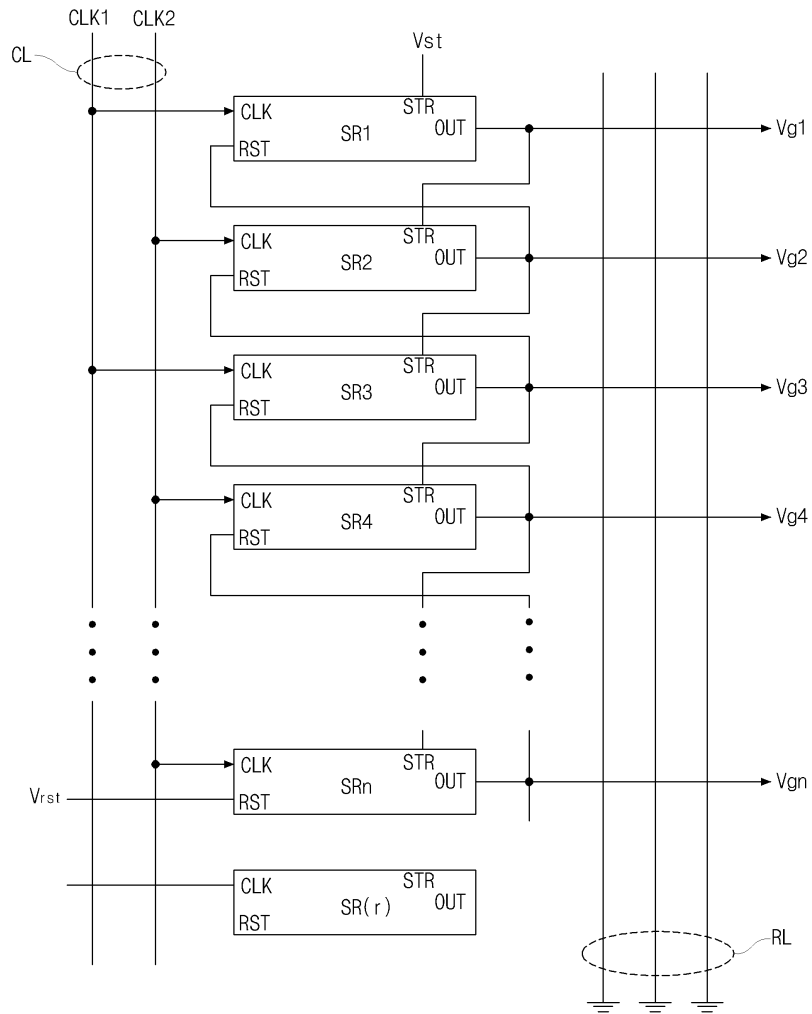
도면1



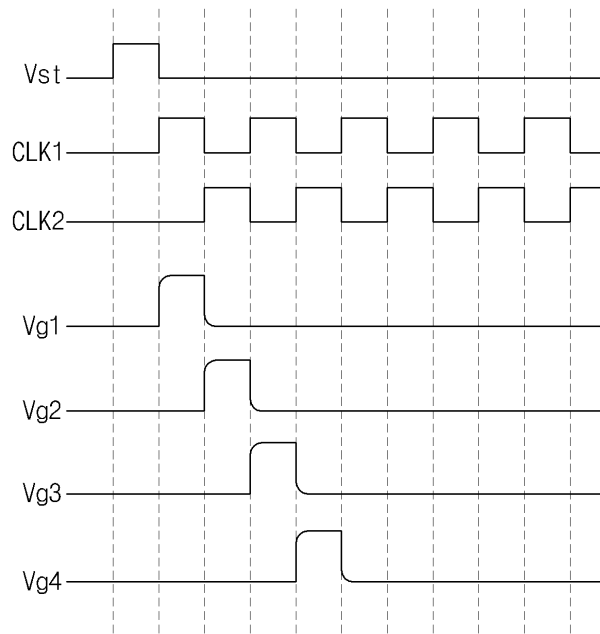
도면2



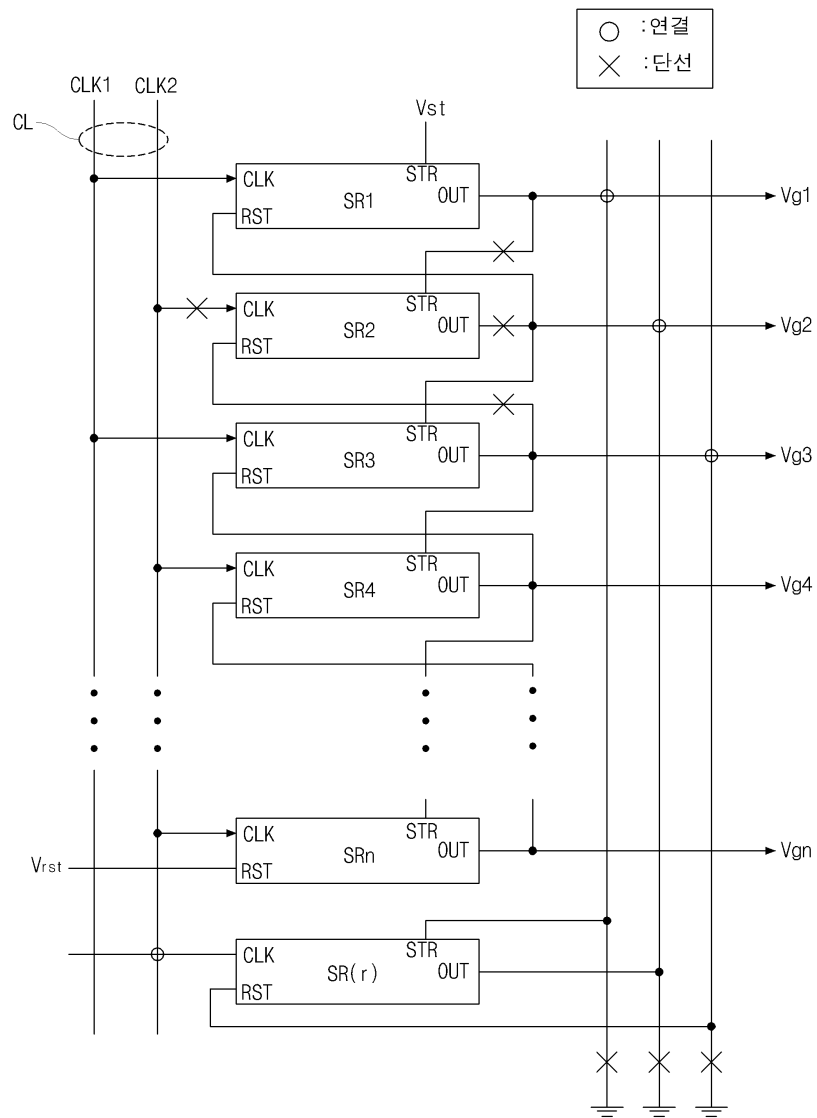
도면3



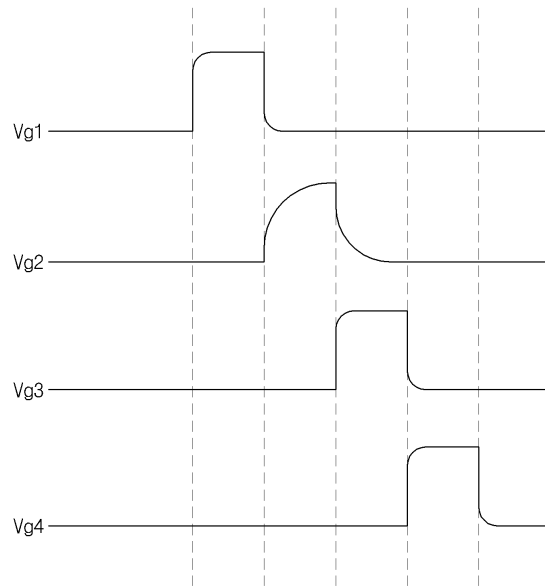
도면4



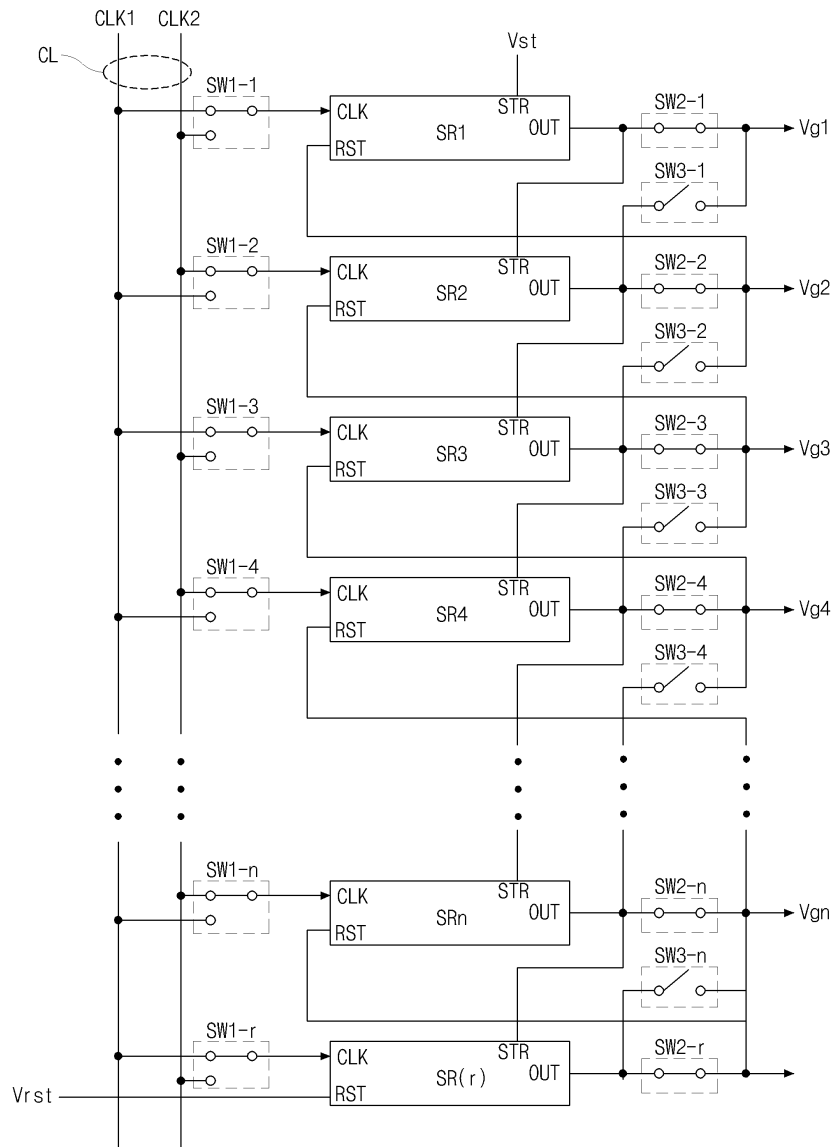
도면5



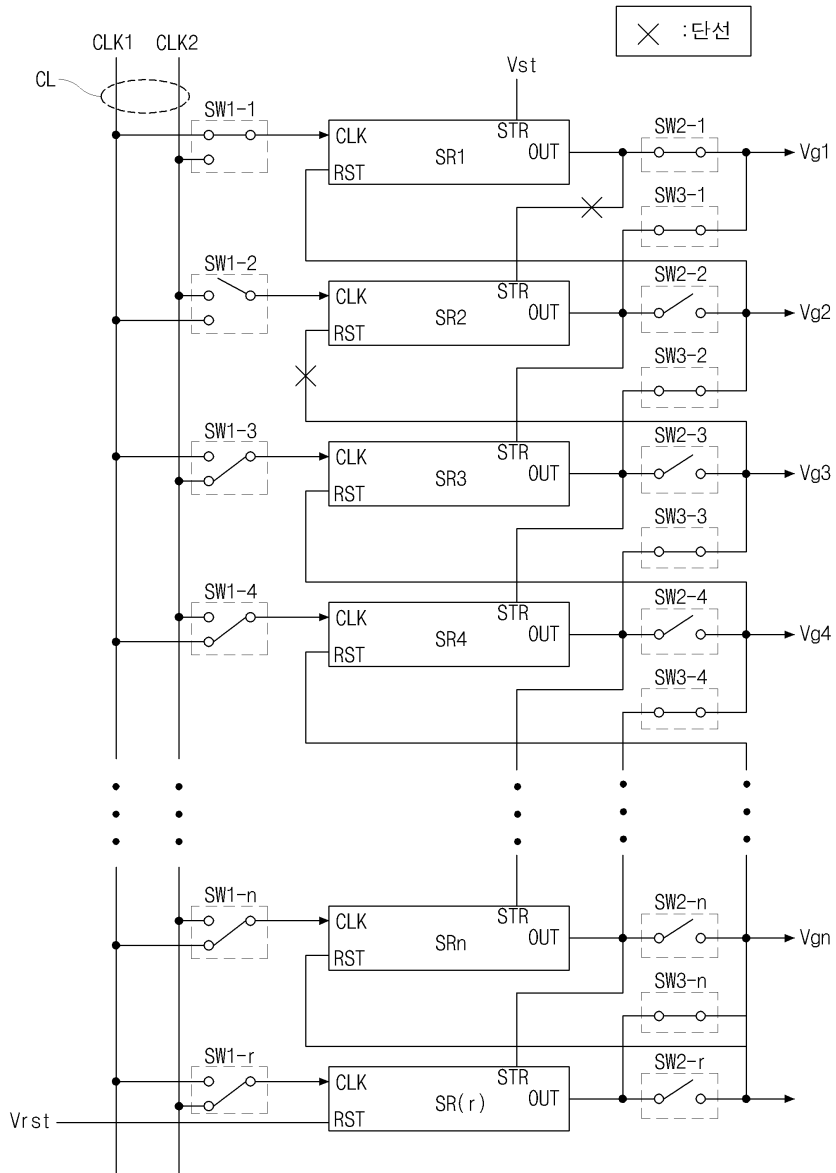
도면6



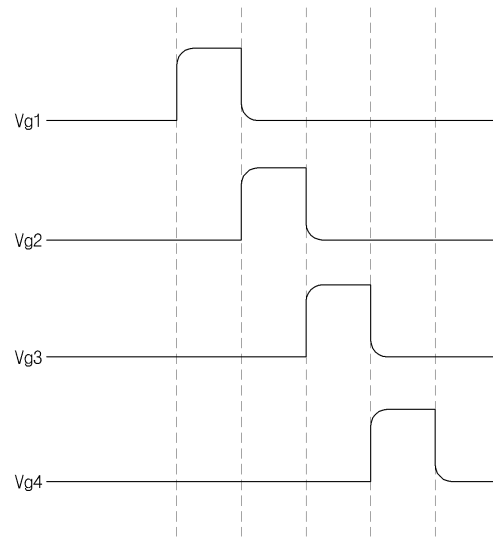
도면7



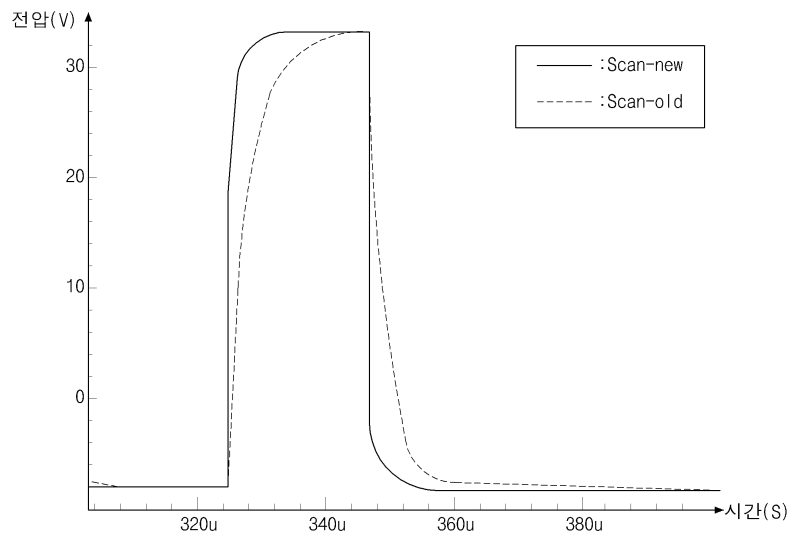
도면8



도면9



도면10



专利名称(译)	用于液晶显示器的栅极驱动器		
公开(公告)号	KR1020100005302A	公开(公告)日	2010-01-15
申请号	KR1020080065283	申请日	2008-07-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN HONG JAE 신홍재 KIM JEOM JAE 김점재 LEE MIKE		
发明人	신홍재 김점재		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2330/08 G09G3/3677 G09G2320/0223		
其他公开文献	KR101303736B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于液晶显示器的栅极驱动器，以及一种具有多个移位寄存器的栅极驱动器，尤其涉及一个移位寄存器的缺陷。具有实现图像显示的优点。

