



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년11월29일
(11) 등록번호 10-1923483
(24) 등록일자 2018년11월23일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01)
(21) 출원번호 10-2012-0115292
(22) 출원일자 2012년10월17일
심사청구일자 2017년10월12일
(65) 공개번호 10-2014-0049257
(43) 공개일자 2014년04월25일
(56) 선행기술조사문헌
KR1019990086579 A*
KR1020080066292 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
홍순환
서울 은평구 갈현로31길 21-1, (갈현동)
(74) 대리인
특허법인천문

전체 청구항 수 : 총 6 항

심사관 : 한상일

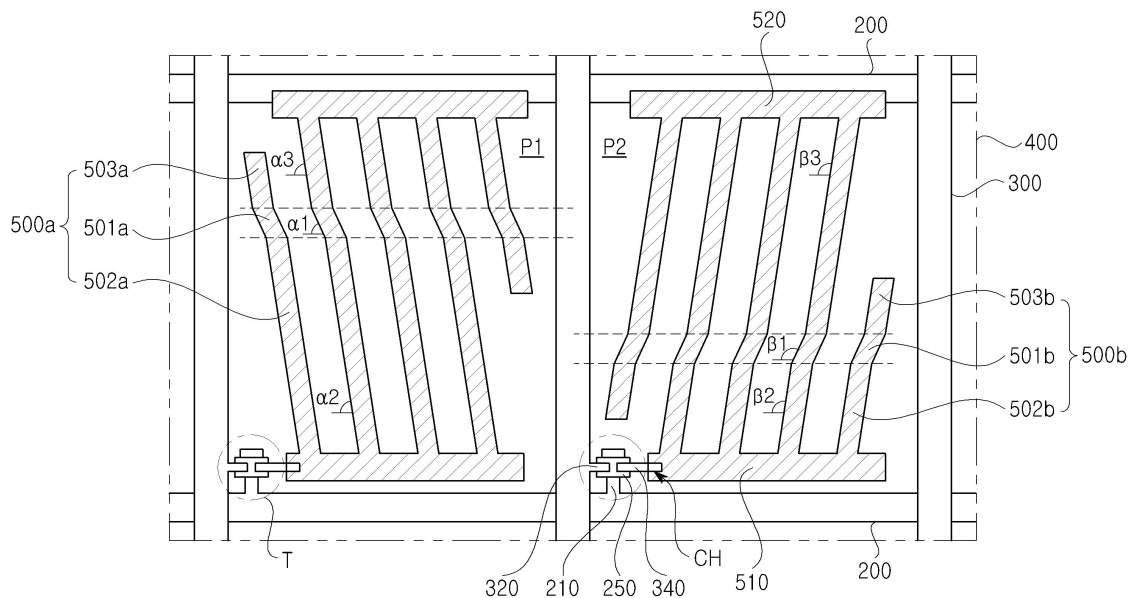
(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은, 기관 상에 서로 교차하도록 배열되어 서로 인접하는 제1 화소 및 제2 화소를 포함한 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인; 상기 게이트 라인 및 데이터 라인이 교차하는 영역에 형성되며, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하여 이루어진 박막 트랜지스터; 상기 드레인 전극과 전기

(뒷면에 계속)

대표도



적으로 연결되며, 상기 화소 내에서 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어진 화소 전극; 및 절연층을 사이에 두고 상기 화소 전극과 절연되어 있는 공통 전극을 포함하여 이루어지고, 상기 화소 전극은 상기 제1 화소 내의 제1 화소 전극 및 상기 제2 화소 내의 제2 화소 전극을 포함하고, 상기 제1 화소 전극과 제2 화소 전극은 서로 상이한 방향으로 기울어져 있고, 상기 제1 화소 전극과 제2 화소 전극 각각은 상대적으로 길이가 짧은 적어도 하나의 상기 기울어진 바(bar)를 포함하여 이루어진 것을 특징으로 하는 액정표시장치에 관한 것이다.

명세서

청구범위

청구항 1

기관 상에 서로 교차하도록 배열되어 서로 인접하는 제1 화소 및 제2 화소를 포함한 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인;

상기 게이트 라인 및 데이터 라인이 교차하는 영역에 형성되며, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하여 이루어진 박막 트랜지스터;

상기 드레인 전극과 전기적으로 연결되며, 상기 화소 내에서 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어진 화소 전극; 및

절연층을 사이에 두고 상기 화소 전극과 절연되어 있는 공통 전극을 포함하고,

상기 화소 전극은 상기 제1 화소 내의 제1 화소 전극 및 상기 제2 화소 내의 제2 화소 전극을 포함하고, 상기 제1 화소 전극과 제2 화소 전극은 서로 상이한 방향으로 기울어져 있고, 상기 제1 화소 전극과 제2 화소 전극 각각은 상대적으로 길이가 짧은 적어도 하나의 상기 기울어진 바(bar)를 포함하며,

상기 제1 화소 전극과 상기 제2 화소 전극 각각은 그 일단이 제1 연결 전극과 연결되고 그 타단이 제2 연결 전극과 연결되며, 상기 상대적으로 길이가 짧은 적어도 하나의 상기 기울어진 바(bar)는 상기 제1 연결 전극 및 제2 연결 전극 중 어느 하나와는 접촉하고 다른 하나와는 접촉하지 않는, 액정표시장치

청구항 2

제1항에 있어서,

상기 제1 화소 전극과 상기 제2 화소 전극은 서로 비대칭이 되도록 형성된, 액정표시장치.

청구항 3

제1항에 있어서,

상기 제1 화소 전극 및 상기 제2 화소 전극 각각은 제1 패턴부, 상기 제1 패턴부에서 일 방향으로 연장된 제2 패턴부, 상기 제1 패턴부에서 타 방향으로 연장된 제3 패턴부를 포함하여 이루어지고,

상기 제1 화소 전극의 제1 패턴부는 상기 제1 화소 전극의 제2 패턴부 및 제3 패턴부보다 작은 각으로 기울어져 있고,

상기 제2 화소 전극의 제1 패턴부는 상기 제2 화소 전극의 제2 패턴부 및 제3 패턴부보다 큰 각으로 기울어져 있는, 액정표시장치.

청구항 4

제3항에 있어서,

상기 제1 화소 전극의 제1 패턴부와 상기 제2 화소 전극의 제2 패턴부는 상기 게이트 라인에서 서로 상이한 거리를 두고 위치하는, 액정표시장치.

청구항 5

제3항에 있어서,

상기 제1 화소 전극의 제1 패턴부는 상기 제1 화소 전극의 제2 패턴부 및 제3 패턴부보다 작은 길이로 형성되고,

상기 제2 화소 전극의 제1 패턴부는 상기 제2 화소 전극의 제2 패턴부 및 제3 패턴부보다 작은 길이로 형성된, 액정표시장치.

청구항 6

제3항에 있어서,

상기 제1 화소 전극 및 제2 화소 전극 각각은 상기 제2 패턴부와 연결되는 일단부에 제4 패턴부를 구비하고 상기 제3 패턴부와 연결되는 타단부에 제5 패턴부를 구비하고,

상기 제1 화소 전극의 제4 패턴부 및 제5 패턴부는 상기 제1 화소 전극의 제2 패턴부 및 제3 패턴부보다 작은 각으로 기울어져 있고,

상기 제2 화소 전극의 제4 패턴부 및 제5 패턴부는 상기 제2 화소 전극의 제2 패턴부 및 제3 패턴부보다 큰 각으로 기울어져 있는, 액정표시장치.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 구체적으로는 프린지 필드 스위칭(Fringe Field Switching: FFS) 모드 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 동작 전압이 낮아 소비 전력이 적고 휴대용으로 쓰일 수 있는 등의 이점으로 노트북 컴퓨터, 모니터, 우주선, 항공기 등에 이르기까지 응용분야가 넓고 다양하다.

[0003] 액정표시장치는 하부기관, 상부기관, 및 상기 양 기관 사이에 형성된 액정층을 포함하여 구성되며, 전계 인가 유무에 따라 액정층의 배열이 조절되고 그에 따라 광의 투과도가 조절되어 화상이 표시되는 장치이다.

[0004] 이와 같은 액정표시장치는 액정층의 배열을 조절하는 방식에 따라 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 다양하게 개발되어 있다.

[0005] 그 중에서, 상기 IPS 모드와 상기 FFS 모드는 하부 기관 상에 화소 전극과 공통 전극을 배치하여 상기 화소 전극과 공통 전극 사이의 전계에 의해 액정층의 배열을 조절하는 방식이다. 특히, 상기 IPS 모드는 상기 화소 전극과 공통 전극을 평행하게 교대로 배열함으로써 양 전극 사이에서 횡전계를 일으켜 액정층의 배열을 조절하는 방식인데, 이와 같은 IPS 모드는 상기 화소 전극과 상기 공통 전극 위에서 액정층의 배열이 조절되지 않아 그 영역에서 광의 투과도가 저하되는 단점이 있다.

[0006] 이와 같은 IPS 모드의 단점을 해결하기 위해 고안된 것이 상기 FFS 모드이다. 상기 FFS 모드는 상기 화소 전극과 상기 공통 전극을 절연층을 사이에 두고 이격 형성시키되 하나의 전극은 판(plate) 형상으로 구성하고 다른 하나의 전극은 핑거(finger) 형상으로 구성하여 양 전극 사이에서 발생하는 프린지 필드(Fringe Field)를 통해 액정층의 배열을 조절하는 방식이다.

[0007] 이하, 도면을 참조로 종래의 FFS 모드 액정표시장치에 대해서 설명하기로 한다.

- [0008] 도 1은 종래의 FFS 모드 액정표시장치의 하부 기관의 개략적인 평면도이다.
- [0009] 도 1에서 알 수 있듯이, 종래의 FFS 모드 액정표시장치의 하부 기관은, 게이트 라인(10), 데이터 라인(20), 박막 트랜지스터(T), 공통 전극(30) 및 화소 전극(40)을 포함하여 이루어진다.
- [0010] 상기 게이트 라인(10)은 가로 방향으로 배열되어 있고, 상기 데이터 라인(20)은 세로 방향으로 배열되어 있으며, 이와 같이 상기 게이트 라인(10)과 상기 데이터 라인(20)이 교차되도록 배열되어 화소 영역이 정의된다.
- [0011] 상기 박막 트랜지스터(T)는 스위칭 소자로서 상기 게이트 라인(10)과 상기 데이터 라인(20)이 교차하는 영역에 형성되어 있으며, 상기 게이트 라인(10) 및 상기 데이터 라인(20)과 각각 연결되어 있다.
- [0012] 상기 공통 전극(30)은 하부 기관의 전면(全面)에 형성되어 있다. 상기 공통 전극(30)은 절연층을 사이에 두고 상기 화소 전극(40)과 상하 방향으로 절연되어 있다. 보다 구체적으로, 상기 공통 전극(30)은 상기 절연층의 아래에 형성되고 상기 화소 전극(40)은 상기 절연층의 위에 형성된다.
- [0013] 상기 화소 전극(40)은 상기 화소 영역 내에 형성되며, 상기 박막 트랜지스터(T)와 연결되어 있다. 상기 화소 전극(40)은 핑거(finger) 형상으로 형성되어 있는데, 특히, A-A라인을 중심으로 굽어진 구조로 이루어져 있다. 이와 같이 화소 전극(40)이 굽어진 구조의 핑거 형상으로 형성됨으로써, 소위 멀티 도메인(multi-domain) 효과를 얻을 수 있다. 즉, 하나의 화소 내에서 액정이 상이하게 구동되는 복수 개의 영역이 존재함으로써, 액정표시장치의 시야각 특성이 향상될 수 있다.
- [0014] 이와 같이 하부 기관의 전면에 형성된 공통 전극(40)과 핑거 형상으로 형성된 화소 전극(30) 사이에서 프린지 필드가 형성되어 액정의 배향방향이 조절될 수 있으며, 특히, 상기 화소 전극(40)이 굽어진 구조의 핑거 형상으로 형성됨으로써 멀티 도메인 효과를 통해 시야각 특성이 향상될 수 있다.
- [0015] 그러나, 이와 같은 종래의 액정표시장치는 멀티 도메인 효과를 통해 시야각 특성이 향상될 수 있지만, 액정이 상이하게 구동되는 멀티 도메인의 경계부, 즉, 핑거 형상의 화소 전극(40)이 굽어지는 중심 영역인 A-A라인에서 전경선(disclination line)이 발생하는 단점이 있다.

발명의 내용

해결하려는 과제

- [0016] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 전경선 발생을 방지할 수 있는 FFS 모드 액정표시장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0017] 본 발명은 상기 목적을 달성하기 위해서, 기관 상에 서로 교차하도록 배열되어 서로 인접하는 제1 화소 및 제2 화소를 포함한 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인; 상기 게이트 라인 및 데이터 라인이 교차하는 영역에 형성되며, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하여 이루어진 박막 트랜지스터; 상기 드레인 전극과 전기적으로 연결되며, 상기 화소 내에서 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어진 화소 전극; 및 절연층을 사이에 두고 상기 화소 전극과 절연되어 있는 공통 전극을 포함하여 이루어지고, 상기 화소 전극은 상기 제1 화소 내의 제1 화소 전극 및 상기 제2 화소 내의 제2 화소 전극을 포함하고, 상기 제1 화소 전극과 제2 화소 전극은 서로 상이한 방향으로 기울어져 있고, 상기 제1 화소 전극과 제2 화소 전극 각각은 상대적으로 길이가 짧은 적어도 하나의 상기 기울어진 바(bar)를 포함하여 이루어진 것을 특징으로 하는 액정표시장치를 제공한다.
- [0018] 또한, 본 발명은 기관 상에 서로 교차하도록 배열되어 서로 인접하는 제1 화소 및 제2 화소를 포함한 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인; 상기 게이트 라인 및 데이터 라인이 교차하는 영역에 형성되며, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하여 이루어진 박막 트랜지스터; 상기 화소 내에서 상기 드레인 전극과 전기적으로 연결되는 화소 전극; 및 절연층을 사이에 두고 상기 화소 전극과 절연되어 있는 공통 전극을 포함하여 이루어지고, 상기 화소 전극 및 공통 전극 중 어느 하나의 전극에는 그 내부에 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어진 슬릿이 구비되어 있고, 상기 슬릿은 상기 제1 화소 내의 제1 슬릿 및 상기 제2 화소 내의 제2 슬릿을 포함하고, 상기 제1 슬릿과 제2 슬릿은 서로 상이한 방향으로 기울어져 있고, 상기 제1 슬릿과 제2 슬릿 각각은 상대적으로 길이가 짧은 적어도 하나의 상기 기울어진 바(bar)를

포함하여 이루어진 것을 특징으로 하는 액정표시장치를 제공한다.

발명의 효과

- [0019] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.
- [0020] 본 발명은 제1 화소 내의 제1 화소 전극과 제2 화소 내의 제2 화소 전극이 서로 상이한 방향으로 기울어져 있기 때문에, 제1 화소에서의 액정의 구동 방향과 제2 화소에서의 액정의 구동 방향이 상이하게 되어 멀티 도메인 효과를 얻을 수 있으며, 또한, 멀티 도메인의 경계 영역이 광이 투과하지 못하는 데이터 라인 또는 게이트 라인이 형성된 영역에 해당되므로, 화소 내에서 전경선 발생이 방지될 수 있다.
- [0021] 또한, 본 발명에 따르면, 화소 전극을 구성하는 복수 개의 기울어진 바(bar) 중에서 상대적으로 길이가 짧은 바(bar)를 적어도 하나 구비함으로써, 화소 내에서 화소 전극이 형성되지 않는 특정 영역이 존재하지 않고 화소 전체에서 화소 전극 균일하게 배치됨으로써 액정의 배향방향이 균일하게 조절될 수 있다.

도면의 간단한 설명

- [0022] 도 1은 종래의 FFS 모드 액정표시장치의 하부 기관의 개략적인 평면도이다.
- 도 2a는 본 발명의 제1 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 2b는 도 2a의 I-I라인의 단면도이다.
- 도 3은 본 발명의 제2 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다.
- 도 4는 본 발명의 제3 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다.
- 도 5는 본 발명의 제4 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다.
- 도 6은 본 발명의 제5 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다.
- 도 7a는 본 발명의 제6 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 7b는 도 7a의 I-I라인의 단면도이다.
- 도 8a는 본 발명의 제7 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 8b는 도 8a의 I-I라인의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0024] 도 2a는 본 발명의 제1 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 2b는 도 2a의 I-I라인의 단면도이다.
- [0025] 도 2a에서 알 수 있듯이, 본 발명의 제1 실시예에 따른 액정표시장치는, 게이트 라인(200), 데이터 라인(300), 박막 트랜지스터(T), 공통 전극(400), 및 화소 전극(500)을 포함하여 이루어진다.
- [0026] 상기 게이트 라인(200)은 가로 방향으로 배열되어 있고, 상기 데이터 라인(300)은 세로 방향으로 배열되어 있다. 이와 같이 상기 게이트 라인(200)과 상기 데이터 라인(300)이 서로 교차되도록 배열되어 제1 화소(P1) 및 제2 화소(P2)를 포함한 복수 개의 화소가 정의된다.
- [0027] 상기 박막 트랜지스터(T)는 상기 게이트 라인(200)과 상기 데이터 라인(300)이 교차하는 영역에 형성된다. 상기 박막 트랜지스터(T)는 게이트 전극(210), 반도체층(250), 소스 전극(320) 및 드레인 전극(340)을 포함하여 이루어진다.
- [0028] 상기 게이트 전극(210)은 상기 게이트 라인(200)에서 연장형성되어 있다.
- [0029] 상기 반도체층(250)은 상기 게이트 전극(210)과 상기 소스/드레인 전극(320, 340) 사이에 형성되어 박막 트랜지스터가 동작할 때 전자가 이동하는 채널 역할을 한다.
- [0030] 상기 소스 전극(320)은 상기 데이터 라인(300)에서 연장형성되어 있고, 상기 드레인 전극(340)은 상기 소스 전극(320)과 소정 간격으로 이격되어 서로 마주하고 있다.
- [0031] 이와 같은 박막 트랜지스터(T)는 도시된 바와 같은 구조로 한정되는 것은 아니고, 예로서 상기 소스 전극(320)

이 U자 형태로 구성되는 구조 등과 같이 당업계에 공지된 다양한 형태로 변형형성될 수 있다.

- [0032] 상기 공통 전극(400)은, 상기 드레인 전극(340)과 상기 화소 전극(500) 사이의 전기적 연결을 위한 콘택홀(CH) 영역을 제외하고, 하부 기판의 전면(全面)에 형성되어 있다. 이와 같은 공통 전극(400)의 구성은 후술하는 도 2b에 따른 단면구조를 참조하면 용이하게 이해할 수 있을 것이다.
- [0033] 상기 화소 전극(500)은 화소 내에 형성되며 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어진다. 이와 같은 화소 전극(500)은 상기 박막 트랜지스터(T)의 드레인 전극(340)과 전기적으로 연결되어 있다. 보다 구체적으로, 상기 화소 전극(500)은 제1 연결 전극(510)에 연결되어 있고, 상기 제1 연결 전극(510)은 콘택홀(CH)을 통해서 상기 드레인 전극(340)과 연결되어 있다.
- [0034] 상기 복수 개의 기울어진 바(bar)로 이루어진 화소 전극(500)은 서로 인접하는 제1 화소(P1) 및 제2 화소(P2)에서 서로 상이한 방향으로 기울어져 있다. 즉, 제1 화소(P1) 내의 제1 화소 전극(500a)은 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각(α)(예로서, $0 < \alpha < 90$)을 가지면서 기울어져 있고, 제2 화소(P2) 내의 제2 화소 전극(500b)은 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각(β)(예로서, $90 < \beta < 180$)을 가지면서 기울어져 있으며, 이때, 제1 화소(P1) 내의 제1 화소 전극(500a)과 제2 화소(P2)의 제2 화소 전극(500b)은 서로 상이한 방향으로 기울어져 있다. 예로서, 상기 제1 화소 전극(500a)은 제1 화소(P1) 내에서 상측 및 좌측 방향에서 하측 및 우측 방향으로 기울어져 있고, 상기 제2 화소 전극(500b)은 제2 화소(P2) 내에서 상측 및 우측 방향에서 하측 및 좌측 방향으로 기울어져 있다. 본 명세서에서 기울어진 각은 게이트 라인(200)과 평행선에서 시계방향으로 이루는 각을 의미한다.
- [0035] 상기 제1 화소 전극(500a)과 제2 화소 전극(500b)은 데이터 라인(300)을 중심으로 서로 대칭되도록 형성될 수 있다. 또한, 도시하지는 않았지만, 게이트 라인(200)을 경계로 서로 인접하는 2개의 화소 전극들도 서로 상이한 방향으로 기울어질 수 있으며, 이때, 상기 2개의 화소 전극들은 게이트 라인(200)을 중심으로 서로 대칭되도록 형성될 수 있다.
- [0036] 이와 같이, 본 발명에 따르면, 제1 화소 전극(500a)과 제2 화소 전극(500b)이 서로 상이한 방향으로 기울어져 있기 때문에, 제1 화소(P1)에서의 액정의 구동 방향과 제2 화소(P2)에서의 액정의 구동 방향이 상이하게 되어 멀티 도메인 효과를 얻을 수 있게 된다.
- [0037] 또한, 본 발명에 따르면, 멀티 도메인의 경계 영역이 광이 투과하지 못하는 데이터 라인(300) 또는 게이트 라인(200)이 형성된 영역에 해당되므로, 화소 내에서 전경선 발생이 방지될 수 있다.
- [0038] 이하에서는, 도 2b를 참조하여 본 발명의 제1 실시예에 따른 액정표시장치의 단면 구조에 대해서 보다 상세히 설명하기로 한다.
- [0039] 도 2b에서 알 수 있듯이, 기판(100) 상에 게이트 전극(210)이 형성되어 있고, 상기 게이트 전극(210)을 포함한 기판(100)의 전면(全面)에는 게이트 절연막(220)이 형성되어 있다.
- [0040] 상기 게이트 절연막(220) 상에는 반도체층(250)이 형성되어 있고, 상기 반도체층(250) 상에는 데이터 라인에서 연장된 소스 전극(320) 및 상기 소스 전극(320)과 마주하는 드레인 전극(340)이 형성되어 있다.
- [0041] 상기 반도체층(250)은 전자가 이동하는 채널을 구성하는 액티브층 및 상기 액티브층 상에 형성되어 전자의 이동 장벽을 낮추는 역할을 하는 오믹콘택층을 포함하여 이루어진다.
- [0042] 상기 소스/드레인 전극(320, 340) 상에는 제1 절연막(350)이 형성되어 있고, 상기 제1 절연막(350) 상에는 공통 전극(400)이 형성되어 있고, 상기 공통 전극(400) 상에는 제2 절연막(450)이 형성되어 있고, 상기 제2 절연막(450) 상에는 제1 연결 전극(510) 및 화소 전극(500)이 형성되어 있다.
- [0043] 상기 제1 절연막(350) 및 제2 절연막(450)에는 콘택홀(CH)이 형성되어 있고, 상기 콘택홀(CH)을 통해서 제1 연결 전극(510)이 상기 드레인 전극(340)과 연결되어 있다.
- [0044] 상기 공통 전극(400)은 상기 제1 연결 전극(510)과 접촉하면 쇼트(short)가 발생하기 때문에, 상기 제1 연결 전극(510)과 접촉하면 안된다. 따라서, 상기 공통 전극(400)은 상기 콘택홀(CH) 형성 영역에는 형성되지 않는다. 보다 구체적으로, 상기 공통 전극(400)은 상기 제1 연결 전극(510)과 접촉을 피하기 위해서 상기 콘택홀(CH)을 포함하면서 상기 콘택홀(CH) 보다 큰 영역에 개구부를 갖는다.
- [0045] 도 3은 본 발명의 제2 실시예에 따른 액정표시장치용 기판의 개략적인 평면도이다. 도 3에 도시한 본 발명의 제2 실시예에 따른 액정표시장치용 기판은 화소 전극(500)의 구성이 변경된 것을 제외하고, 전술한 제1 실시예에

따른 액정표시장치용 기판과 동일하며, 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 동일한 구성에 대한 반복 설명은 생략하기로 한다.

- [0046] 도 3에서 알 수 있듯이, 제1 화소(P1) 내의 제1 화소 전극(500a) 및 제2 화소(P2) 내의 제2 화소 전극(500b)은 서로 상이한 방향으로 기울어져 있다.
- [0047] 상기 제1 화소 전극(500a)은 제1 패턴부(501a), 제2 패턴부(502a), 및 제3 패턴부(503a)로 이루어진다.
- [0048] 상기 제1 패턴부(501a)는 상기 제1 화소 전극(500a)의 중앙부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 1$)($0 < \alpha 1 < 90$)을 가지면서 기울어져 있다.
- [0049] 상기 제2 패턴부(502a)는 상기 제1 화소 전극(500a)의 일단부, 보다 구체적으로, 제1 연결 전극(510)과 만나는 일단부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 2$)($0 < \alpha 2 < 90$)을 가지면서 기울어져 있다.
- [0050] 상기 제3 패턴부(503a)는 상기 제1 화소 전극(500a)의 타단부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 3$)($0 < \alpha 3 < 90$)을 가지면서 기울어져 있다.
- [0051] 여기서, 상기 제1 패턴부(501a)의 길이는 상기 제2 패턴부(502a)의 길이보다 크고, 상기 제1 패턴부(501a)의 길이는 상기 제3 패턴부(503a)의 길이보다 크다. 또한, 상기 제2 패턴부(502a)의 길이는 상기 제3 패턴부(503a)의 길이와 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0052] 또한, 상기 제1 패턴부(501a)가 기울어진 각($\alpha 1$)은 상기 제2 패턴부(502a)가 기울어진 각($\alpha 2$)보다 크고, 상기 제1 패턴부(501a)가 기울어진 각($\alpha 1$)은 상기 제3 패턴부(503a)가 기울어진 각($\alpha 3$)보다 크다. 또한, 상기 제2 패턴부(502a)가 기울어진 각($\alpha 2$)은 상기 제3 패턴부(503a)가 기울어진 각($\alpha 3$)과 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0053] 이와 같이 제1 화소 전극(500a)이 그 일단부 및 타단부에 길이 및 기울기가 상대적으로 작은 제2 패턴부(502a) 및 제3 패턴부(503a)를 구비함으로써, 상기 제2 패턴부(502a) 및 제3 패턴부(503a)에서 액정의 배향방향에 보다 정확하게 조절될 수 있어, 하나의 화소 내에서 액정의 배향방향 조절이 용이하게 되는 이점이 있다.
- [0054] 상기 제1 화소 전극(500a)과 유사하게, 상기 제2 화소 전극(500b)도 제1 패턴부(501b), 제2 패턴부(502b), 및 제3 패턴부(503b)로 이루어진다.
- [0055] 상기 제1 패턴부(501b)는 상기 제2 화소 전극(500b)의 중앙부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 1$)($0 < \beta 1 < 90$)을 가지면서 기울어져 있다.
- [0056] 상기 제2 패턴부(502b)는 상기 제2 화소 전극(500b)의 일단부, 보다 구체적으로, 제1 연결 전극(510)과 만나는 일단부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 2$)($0 < \beta 2 < 90$)을 가지면서 기울어져 있다.
- [0057] 상기 제3 패턴부(503b)는 상기 제2 화소 전극(500b)의 타단부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 3$)($0 < \beta 3 < 90$)을 가지면서 기울어져 있다.
- [0058] 여기서, 상기 제1 패턴부(501b)의 길이는 상기 제2 패턴부(502b)의 길이보다 크고, 상기 제1 패턴부(501b)의 길이는 상기 제3 패턴부(503b)의 길이보다 크다. 또한, 상기 제2 패턴부(502b)의 길이는 상기 제3 패턴부(503b)의 길이와 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0059] 또한, 상기 제1 패턴부(501b)가 기울어진 각($\beta 1$)은 상기 제2 패턴부(502b)가 기울어진 각($\beta 2$)보다 작고, 상기 제1 패턴부(501b)가 기울어진 각($\beta 1$)은 상기 제3 패턴부(503b)가 기울어진 각($\beta 3$)보다 작다. 또한, 상기 제2 패턴부(502b)가 기울어진 각($\beta 2$)은 상기 제3 패턴부(503b)가 기울어진 각($\beta 3$)과 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0060] 도 4는 본 발명의 제3 실시예에 따른 액정표시장치용 기판의 개략적인 평면도이다. 도 4에 도시한 본 발명의 제3 실시예에 따른 액정표시장치용 기판은 화소 전극(500)의 구성이 변경된 것을 제외하고, 전술한 제1 실시예에 따른 액정표시장치용 기판과 동일하며, 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 동일한 구성에 대한 반복 설명은 생략하기로 한다.
- [0061] 도 4에서 알 수 있듯이, 제1 화소(P1) 내의 제1 화소 전극(500a) 및 제2 화소(P2) 내의 제2 화소 전극(500b)은 서로 상이한 방향으로 기울어져 있다. 또한, 상기 제1 화소 전극(500a) 및 제2 화소 전극(500a) 각각은 그 일단

이 제1 연결 전극(510)과 연결되고 그 타단이 제2 연결 전극(520)과 연결되어 있다. 상기 제1 연결 전극(510)은 전술한 실시예와 마찬가지로 콘택홀(CH)을 통해서 드레인 전극(340)과 연결된다. 상기 제2 연결 전극(520)은 게이트 라인(200)과 오버랩되도록 형성됨으로써 액정표시장치의 커패시턴트(capacitance)를 증가시킨다.

[0062] 한편, 도시된 바와 같이, 제1 화소 전극(500a)을 구성하는 복수 개의 기울어진 바(bar) 중에서 적어도 하나의 바는 제1 연결 전극(510)에만 연결되거나 또는 제2 연결 전극(520)에만 연결될 수 있다.

[0063] 전술한 도 2 및 도 3에 따른 액정표시장치용 기관의 경우, 제1 화소 전극(500a) 및 제2 화소 전극(500b)을 구성하는 복수 개의 바(bar)가 모두 동일한 패턴으로 기울어져 있기 때문에, 하나의 화소 내에서 특정 영역, 예로서, 제1 화소(P1)의 경우 좌측 하단 부분 및 우측 상단 부분에서, 제2 화소(P2)의 경우 좌측 상단 부분 및 우측 하단 부분에서, 바(bar)가 형성되지 않은 비교적 넓은 영역이 존재하게 되고, 그와 같은 영역에서 액정의 배향방향이 조절되지 않는 문제가 발생할 수 있다.

[0064] 따라서, 도 4에 따른 액정표시장치용 기관의 경우, 하나의 화소 내에서 화소 전극(500a, 500b)을 구성하는 바(bar)가 균일하게 분포할 수 있도록 한 것이다. 이를 위해서, 상대적으로 길이가 짧은 적어도 하나의 기울어진 바(bar)를 화소의 좌측 및/또는 우측에 추가로 배치함으로써 화소 전체에서 액정의 배향방향이 균일하게 조절될 수 있도록 한 것이다. 특히, 구조적 특징상, 상기 상대적으로 길이가 짧은 바(bar)는 제1 연결 전극(510)과는 접촉하지만 제2 연결 전극(520)과는 접촉하지 않을 수 있고, 또한 제2 연결 전극(520)과는 접촉하지만 제1 연결 전극(510)과는 접촉하지 않을 수 있다.

[0065] 도 4에서 알 수 있듯이, 상기 제1 화소 전극(500a)은 제1 패턴부(501a), 제2 패턴부(502a), 및 제3 패턴부(503a)로 이루어진다.

[0066] 상기 제1 패턴부(501a)는 상기 제1 화소 전극(500a)의 중앙부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 1$)($0 < \alpha 1 < 90$)을 가지면서 기울어져 있다.

[0067] 상기 제2 패턴부(502a)는 상기 제1 패턴부(501a)에서 상기 제1 연결 전극(510) 방향으로 연장되는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 2$)($0 < \alpha 2 < 90$)을 가지면서 기울어져 있다.

[0068] 상기 제3 패턴부(503a)는 상기 제1 패턴부(501a)에서 상기 제2 연결 전극(520) 방향으로 연장되는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\alpha 3$)($0 < \alpha 3 < 90$)을 가지면서 기울어져 있다.

[0069] 여기서, 상기 제1 패턴부(501a)의 길이는 상기 제2 패턴부(502a)의 길이보다 작고, 상기 제1 패턴부(501a)의 길이는 상기 제3 패턴부(503a)의 길이보다 작다. 또한, 상기 제2 패턴부(502a)의 길이는 상기 제3 패턴부(503a)의 길이와 같을 수 있지만, 반드시 그에 한정되는 것은 아니다. 다만, 화소의 좌측 및/또는 우측에 배치되는 전술한 상대적으로 길이가 짧은 바(bar)의 경우는 예외이며, 상대적으로 길이가 짧은 바(bar)는 경우에 따라서 제2 패턴부(502a) 또는 제3 패턴부(503a)를 구비하지 않을 수도 있다.

[0070] 또한, 상기 제1 패턴부(501a)가 기울어진 각($\alpha 1$)은 상기 제2 패턴부(502a)가 기울어진 각($\alpha 2$)보다 작고, 상기 제1 패턴부(501a)가 기울어진 각($\alpha 1$)은 상기 제3 패턴부(503a)가 기울어진 각($\alpha 3$)보다 작다. 또한, 상기 제2 패턴부(502a)가 기울어진 각($\alpha 2$)은 상기 제3 패턴부(503a)가 기울어진 각($\alpha 3$)과 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0071] 이와 같이 제1 화소 전극(500a)이 그 일단부 및 타단부에 길이 및 기울기가 상대적으로 작은 제1 패턴부(501a)를 구비함으로써, 상기 제1 패턴부(501a)에서 액정의 배향방향이 보다 정확하게 조절될 수 있어, 하나의 화소 내에서 액정의 배향방향 조절이 용이하게 되는 이점이 있다.

[0072] 상기 제1 화소 전극(500a)과 유사하게, 상기 제2 화소 전극(500b)도 제1 패턴부(501b), 제2 패턴부(502b), 및 제3 패턴부(503b)로 이루어진다.

[0073] 상기 제1 패턴부(501b)는 상기 제2 화소 전극(500b)의 중앙부에 해당하는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 1$)($0 < \beta 1 < 90$)을 가지면서 기울어져 있다.

[0074] 상기 제2 패턴부(502b)는 상기 제1 패턴부(501b)에서 상기 제1 연결 전극(510) 방향으로 연장되는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 2$)($0 < \beta 2 < 90$)을 가지면서 기울어져 있다.

[0075] 상기 제3 패턴부(503b)는 상기 제1 패턴부(501b)에서 상기 제2 연결 전극(520) 방향으로 연장되는 것으로서, 게이트 라인(200)과 평행선에서 시계방향으로 소정의 각($\beta 3$)($0 < \beta 3 < 90$)을 가지면서 기울어져 있다.

- [0076] 여기서, 상기 제1 패턴부(501b)의 길이는 상기 제2 패턴부(502b)의 길이보다 작고, 상기 제1 패턴부(501b)의 길이는 상기 제3 패턴부(503b)의 길이보다 작다. 또한, 상기 제2 패턴부(502b)의 길이는 상기 제3 패턴부(503b)의 길이와 같을 수 있지만, 반드시 그에 한정되는 것은 아니다. 다만, 화소의 좌측 및/또는 우측에 배치되는 전술한 상대적으로 길이가 짧은 바(bar)의 경우는 예외이며, 상대적으로 길이가 짧은 바(bar)는 경우에 따라서 제2 패턴부(502b) 또는 제3 패턴부(503b)를 구비하지 않을 수도 있다.
- [0077] 또한, 상기 제1 패턴부(501b)가 기울어진 각($\beta 1$)은 상기 제2 패턴부(502b)가 기울어진 각($\beta 2$)보다 크고, 상기 제1 패턴부(501b)가 기울어진 각($\beta 1$)은 상기 제3 패턴부(503b)가 기울어진 각($\beta 3$)보다 크다. 또한, 상기 제2 패턴부(502b)가 기울어진 각($\beta 2$)은 상기 제3 패턴부(503b)가 기울어진 각($\beta 3$)과 같을 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0078] 또한, 제1 화소(P1) 내의 제1 화소 전극(500a)은 제2 화소(P2) 내의 제2 화소 전극(500b)과 서로 대칭이 되도록 형성된다. 즉, 제1 화소 전극(500a)을 구성하는 제1 패턴부(501a)와 제2 화소 전극(500b)을 구성하는 제1 패턴부(501b)는 서로 동일한 위치에, 보다 구체적으로, 게이트 라인(200)에서 동일한 거리를 두고 위치한다.
- [0079] 도 5는 본 발명의 제4 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다. 도 5에 도시한 본 발명의 제4 실시예에 따른 액정표시장치용 기관은 화소 전극(500)의 구성이 변경된 것을 제외하고, 전술한 제3 실시예에 따른 액정표시장치용 기관과 동일하며, 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 동일한 구성에 대한 반복 설명은 생략하기로 한다.
- [0080] 전술한 제3 실시예에 따른 액정표시장치용 기관의 경우, 제1 화소(P1) 내의 제1 화소 전극(500a)과 제2 화소(P2) 내의 제2 화소 전극(500b)이 서로 대칭이 되도록 형성되는데, 이 경우, 제1 화소 전극(500a) 중 가장 우측에 위치하는 바(bar)와 제2 화소 전극(500b) 중 가장 좌측에 위치하는 바(bar)가 서로 근접하게 위치하기 때문에 공정 오차 발생시 양자 사이에 쇼트(short)가 발생할 가능성이 있다.
- [0081] 따라서, 도 5에 도시한 제4 실시예에 따른 액정표시장치용 기관의 경우, 제1 화소(P1) 내의 제1 화소 전극(500a)과 제2 화소(P2) 내의 제2 화소 전극(500b)이 서로 비대칭이 되도록 형성함으로써, 제1 화소 전극(500a)과 제2 화소 전극(500b) 사이에 쇼트 발생을 방지한 것이다.
- [0082] 도 5에 따르면, 제1 화소 전극(500a)을 구성하는 제1 패턴부(501a)와 제2 화소 전극(500b)을 구성하는 제1 패턴부(501b)는 서로 상이한 위치에, 보다 구체적으로, 하나의 게이트 라인(200)에서 서로 상이한 거리를 두고 위치한다.
- [0083] 예로서, 도시된 바와 같이, 제1 화소(P1)의 경우 제1 패턴부(501a)가 제1 화소(P1)의 중앙부보다 위쪽에 위치하고, 제2 화소(P2)의 경우 제1 패턴부(501b)가 제2 화소(P2)의 중앙부보다 아래쪽에 위치할 수 있다.
- [0084] 도 6은 본 발명의 제5 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이다. 도 6에 도시한 본 발명의 제5 실시예에 따른 액정표시장치용 기관은 화소 전극(500)의 구성이 변경된 것을 제외하고, 전술한 제4 실시예에 따른 액정표시장치용 기관과 동일하며, 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 동일한 구성에 대한 반복 설명은 생략하기로 한다.
- [0085] 도 6에 따른 제1 화소 전극(500a)은 그 일단부, 구체적으로, 제2 패턴부(502a)와 연결되는 일단부에 제4 패턴부(504a)를 추가로 포함하고, 그 타단부, 구체적으로, 제3 패턴부(503a)와 연결되는 타단부에 제5 패턴부(505a)를 추가로 포함한다. 상기 제4 패턴부(504a) 및 제5 패턴부(505a)는 제2 패턴부(502a) 및 제3 패턴부(503a)보다 작은 각으로 기울어져 있다. 또한, 상기 제4 패턴부(504a) 및 제5 패턴부(505a)는 상기 제1 패턴부(501a)와 동일한 각으로 기울어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0086] 도 6에 따른 제2 화소 전극(500b)은 그 일단부, 구체적으로, 상기 제2 패턴부(502b)와 연결되는 일단부에 제4 패턴부(504b)를 추가로 포함하고, 그 타단부, 구체적으로, 제3 패턴부(503b)와 연결되는 타단부에 제5 패턴부(505b)를 추가로 포함한다. 상기 제4 패턴부(504b) 및 제5 패턴부(505b)는 제2 패턴부(502b) 및 제3 패턴부(503b)보다 큰 각으로 기울어져 있다. 또한, 상기 제4 패턴부(504b) 및 제5 패턴부(505b)는 상기 제1 패턴부(501b)와 동일한 각으로 기울어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0087] 도 7a는 본 발명의 제6 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 7b는 도 7a의 I-I라인의 단면도이다.
- [0088] 도 7a에서 알 수 있듯이, 본 발명의 제6 실시예에 따른 액정표시장치는, 게이트 라인(200), 데이터 라인(300),

박막 트랜지스터(T), 공통 전극(400), 및 화소 전극(500)을 포함하여 이루어진다.

- [0089] 상기 게이트 라인(200), 데이터 라인(300), 박막 트랜지스터(T), 및 공통 전극(400)의 구성은 전술한 실시예들과 동일하므로 반복 설명은 생략하기로 한다.
- [0090] 상기 화소 전극(500)은 화소 내에 형성되며 그 내부에 슬릿(550a, 550b)을 구비하고 있다. 보다 구체적으로, 제 1 화소(P1) 내의 제1 화소 전극(500a)은 제1 슬릿(550a)을 구비하고, 제2 화소(P2) 내의 제2 화소 전극(500b)은 제2 슬릿(550b)을 구비하고 있다. 또한, 제1 슬릿(550a)과 제2 슬릿(550b)은 서로 상이한 방향으로 기울어져 있다.
- [0091] 전술한 실시예들에서는, 화소 전극(500)이 서로 평행하게 배열되는 복수 개의 기울어진 바(bar)로 이루어져 있지만, 제6 실시예의 경우는 화소 전극(500)이 화소와 유사한 4각형 구조로 이루어져 있고 그 내부에 슬릿(550a, 550b)이 구비되어 있다. 이때, 상기 슬릿(550a, 550b)은 전술한 실시예들에서 설명된 다양한 형태의 바(bar)와 동일하게 형성될 수 있다. 즉, 도 7a에는 슬릿(550a, 550b)이 전술한 도 2a에 도시한 서로 평행하게 배열된 복수 개의 직선형의 바(bar)로 이루어진 모습을 도시하였지만, 상기 슬릿(550a, 550b)은 도 3 내지 도 5에 도시한 바와 같이 제1 패턴부(501a, 501b), 제2 패턴부(502a, 502b) 및 제3 패턴부(503a, 503b)로 이루어질 수도 있고, 도 6에 도시한 바와 같이 제1 패턴부(501a, 501b), 제2 패턴부(502a, 502b), 제3 패턴부(503a, 503b), 제4 패턴부(504a, 504b) 및 제5 패턴부(505a, 505b)로 이루어질 수도 있다.
- [0092] 이상과 같이 상기 제1 슬릿(550a)은 전술한 다양한 실시예들에 따른 제1 화소전극(500a)과 동일하게 형성될 수 있고, 상기 제2 슬릿(550b)은 전술한 다양한 실시예들에 따른 제2 화소전극(500b)과 동일하게 형성될 수 있다. 따라서, 제1 슬릿(550a) 및 제2 슬릿(550a)에 대한 구체적인 설명은 생략하기로 한다.
- [0093] 또한, 상기 화소 전극(500)은 게이트 라인(200)과 오버랩되도록 형성될 수 있다.
- [0094] 이하에서는, 도 7b를 참조하여 본 발명의 제6 실시예에 따른 액정표시장치의 단면 구조에 대해서 보다 상세히 설명하기로 한다.
- [0095] 도 7b에서 알 수 있듯이, 기관(100) 상에 게이트 전극(210)이 형성되어 있고, 상기 게이트 전극(210)을 포함한 기관(100)의 전면(全面)에는 게이트 절연막(220)이 형성되어 있다.
- [0096] 상기 게이트 절연막(220) 상에는 반도체층(250)이 형성되어 있고, 상기 반도체층(250) 상에는 데이터 라인에서 연장된 소스 전극(320) 및 상기 소스 전극(320)과 마주하는 드레인 전극(340)이 형성되어 있다.
- [0097] 상기 소스/드레인 전극(320, 340) 상에는 제1 절연막(350)이 형성되어 있고, 상기 제1 절연막(350) 상에는 공통 전극(400)이 형성되어 있고, 상기 공통 전극(400) 상에는 제2 절연막(450)이 형성되어 있고, 상기 제2 절연막(450) 상에는 슬릿(550)을 구비한 화소 전극(500)이 형성되어 있다.
- [0098] 상기 제1 절연막(350) 및 제2 절연막(450)에는 콘택홀(CH)이 형성되어 있고, 상기 콘택홀(CH)을 통해서 화소 전극(500)이 상기 드레인 전극(340)과 연결되어 있다.
- [0099] 상기 공통 전극(400)은 상기 화소 전극(500)과 접촉을 피하기 위해서 상기 콘택홀(CH)을 포함하면서 상기 콘택홀(CH) 보다 큰 영역에 개구부를 갖는다.
- [0100] 도 8a는 본 발명의 제7 실시예에 따른 액정표시장치용 기관의 개략적인 평면도이고, 도 8b는 도 8a의 I-I라인의 단면도이다.
- [0101] 도 8a에서 알 수 있듯이, 본 발명의 제7 실시예에 따른 액정표시장치는, 게이트 라인(200), 데이터 라인(300), 박막 트랜지스터(T), 공통 전극(400), 및 화소 전극(500)을 포함하여 이루어진다.
- [0102] 상기 게이트 라인(200), 데이터 라인(300), 및 박막 트랜지스터(T)의 구성은 전술한 실시예들과 동일하므로 반복 설명은 생략하기로 한다.
- [0103] 상기 공통 전극(400)은 하부 기관의 전면(全面)에 형성되어 있으며, 특히 그 내부에 슬릿(480a, 480b)을 구비하고 있다.
- [0104] 보다 구체적으로, 상기 공통 전극(400)은 제1 화소(P1) 내에 제1 슬릿(480a)을 구비하고, 제2 화소(P2) 내에 제2 슬릿(480b)을 구비하고 있다. 또한, 제1 슬릿(480a)과 제2 슬릿(480b)은 서로 상이한 방향으로 기울어져 있다.
- [0105] 전술한 제6 실시예에서는 화소 전극(500)이 그 내부에 슬릿(550a, 550b)이 형성되어 있는 반면에, 제7 실시예에

서는 공통 전극(400)이 그 내부에 슬릿(480a, 480b)이 형성되어 있다. 이와 같은 공통 전극(400) 내부에 형성된 슬릿(480a, 480b)은 전술한 화소 전극(500) 내부에 형성된 슬릿(550a, 550b)과 동일하게 다양하게 변경될 수 있으며, 그에 대한 반복 설명은 생략하기로 한다.

[0106] 상기 화소 전극(500)은 화소 내에 형성되며 화소와 유사한 4각형 구조로 이루어질 수 있다. 또한, 상기 화소 전극(500)은 게이트 라인(200)과 오버랩되도록 형성될 수 있다.

[0107] 이하에서는, 도 8b를 참조하여 본 발명의 제7 실시예에 따른 액정표시장치의 단면 구조에 대해서 보다 상세히 설명하기로 한다.

[0108] 도 8b에서 알 수 있듯이, 기판(100) 상에 게이트 전극(210)이 형성되어 있고, 상기 게이트 전극(210)을 포함한 기판(100)의 전면(全面)에는 게이트 절연막(220)이 형성되어 있다.

[0109] 상기 게이트 절연막(220) 상에는 반도체층(250)이 형성되어 있고, 상기 반도체층(250) 상에는 데이터 라인에서 연장된 소스 전극(320) 및 상기 소스 전극(320)과 마주하는 드레인 전극(340)이 형성되어 있다.

[0110] 또한, 상기 게이트 절연막(220) 상에는 화소 전극(500)이 형성되어 있는데, 상기 화소 전극(500)은 상기 드레인 전극(340)과 직접 연결되어 있다. 보다 구체적으로는, 상기 화소 전극(500)은 상기 드레인 전극(340) 상면까지 연장되어 상기 드레인 전극(340)과 직접 연결된다. 다만, 상기 드레인 전극(340)이 상기 화소 전극(500)의 상면까지 연장되도록 구성될 수도 있다.

[0111] 상기 소스/드레인 전극(320, 340) 상에는 제1 절연막(350)이 형성되어 있고, 상기 제1 절연막(350) 상에는 슬릿(480)을 구비한 공통 전극(400)이 형성되어 있다.

[0112] 이상은 본 발명의 다양한 실시예에 따른 액정표시장치의 기관에 대해서 설명하였는데, 본 발명에 따른 액정표시장치는 전술한 다양한 실시예에 따른 기관과 대향하는 대향 기관, 및 상기 양 기관 사이에 형성된 액정층을 포함하여 이루어진다.

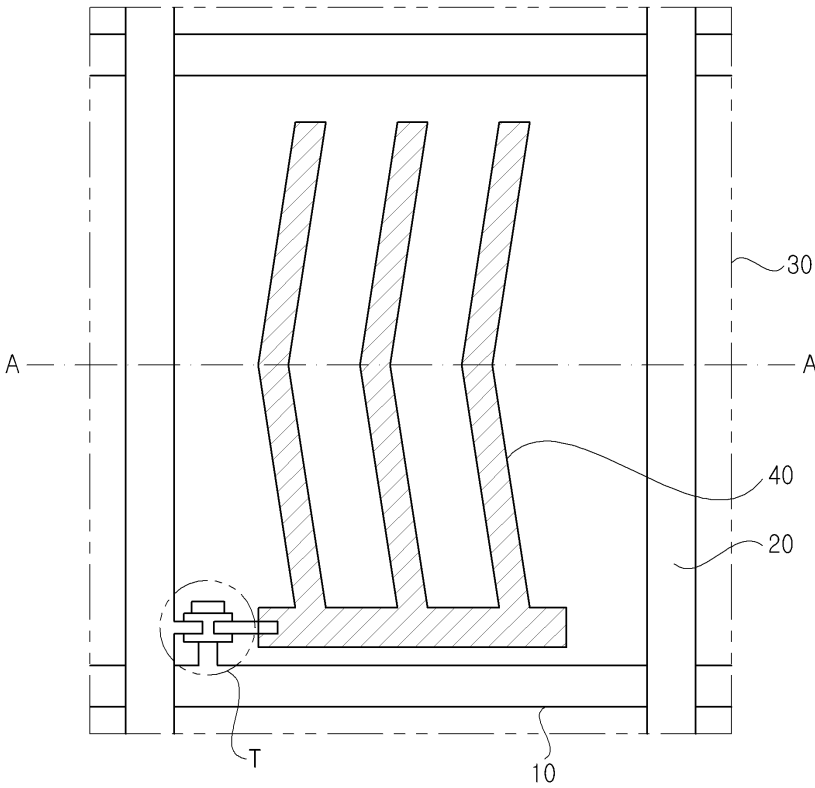
[0113] 상기 대향 기관 상에는 차광층 및 컬러필터층을 포함할 수 있는데, 이와 같은 대향 기관의 구성은 당업계에 공지된 다양한 형태로 변경될 수 있다.

부호의 설명

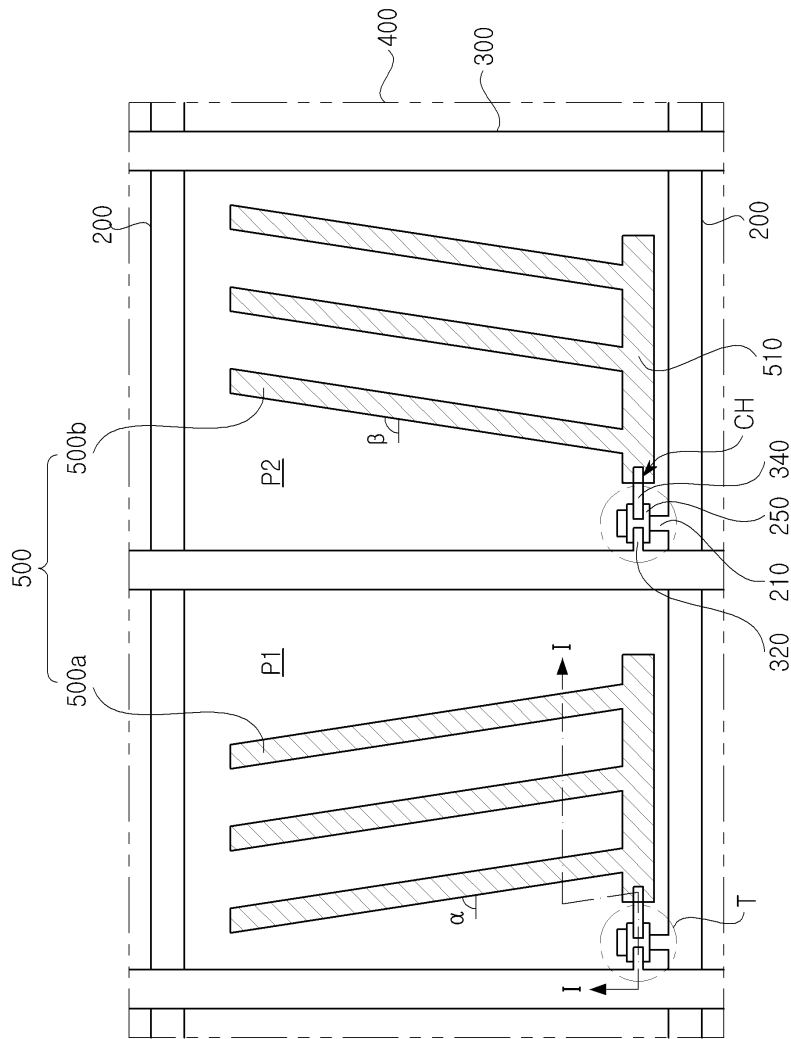
[0114] 100: 기판 200: 게이트 라인
 300: 데이터 라인 400: 공통 전극
 500: 화소 전극

도면

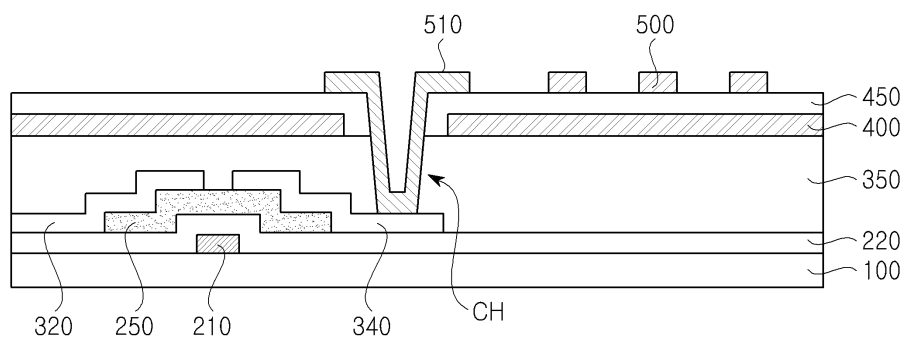
도면1



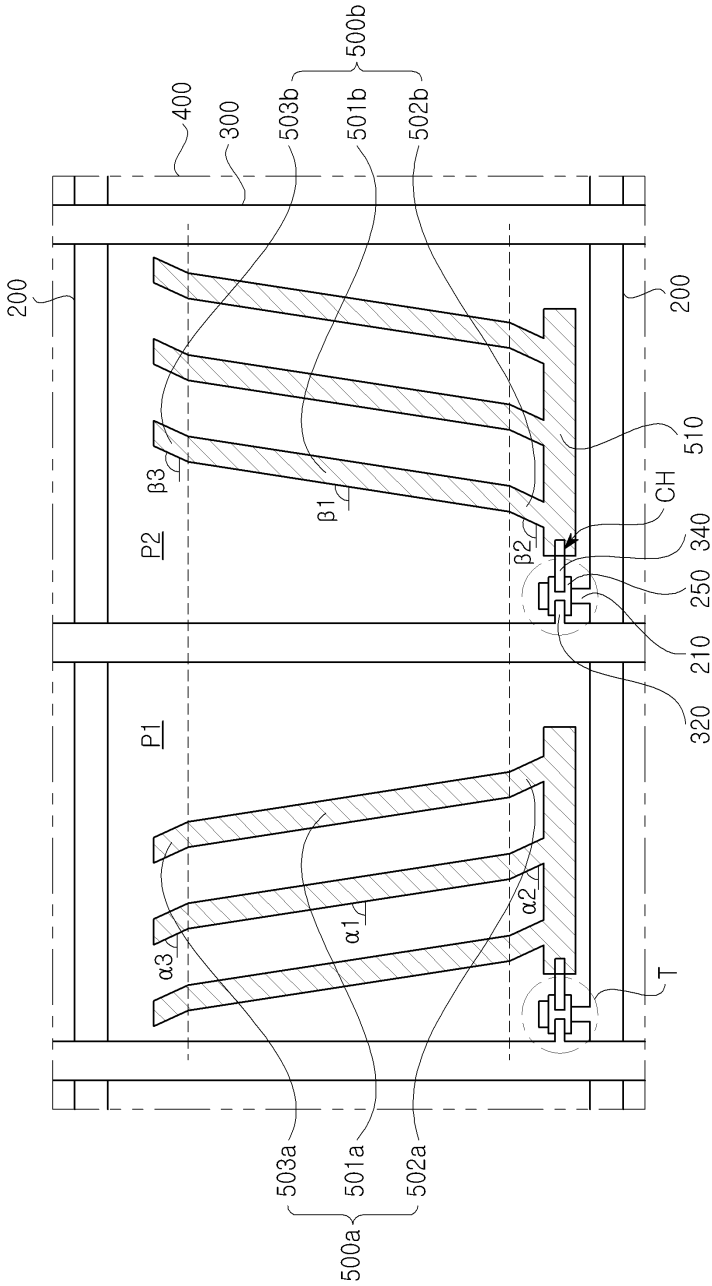
도면2a



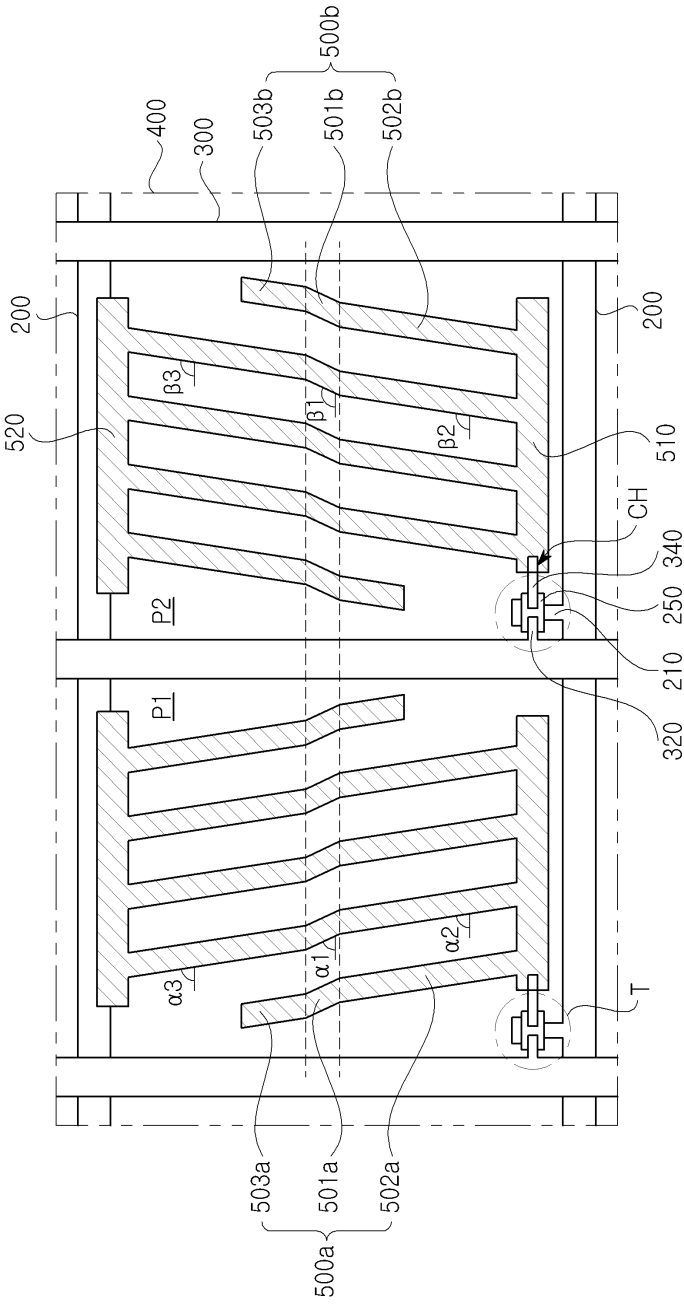
도면2b



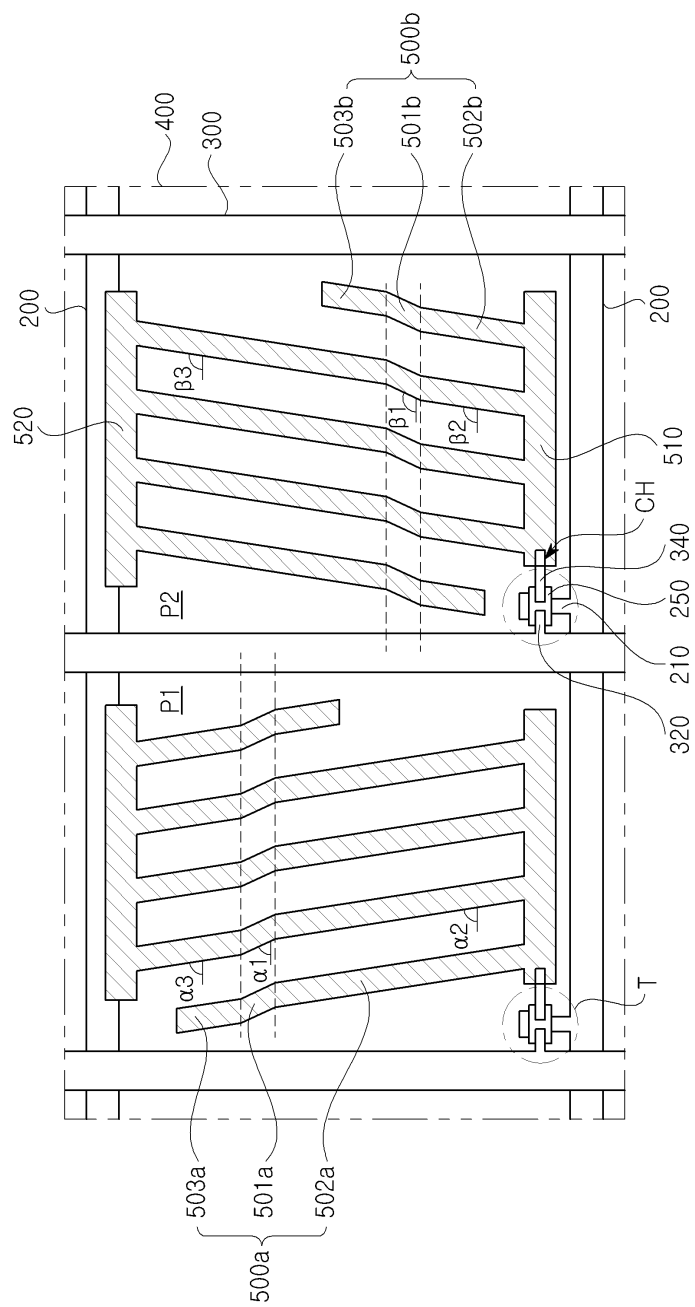
도면3



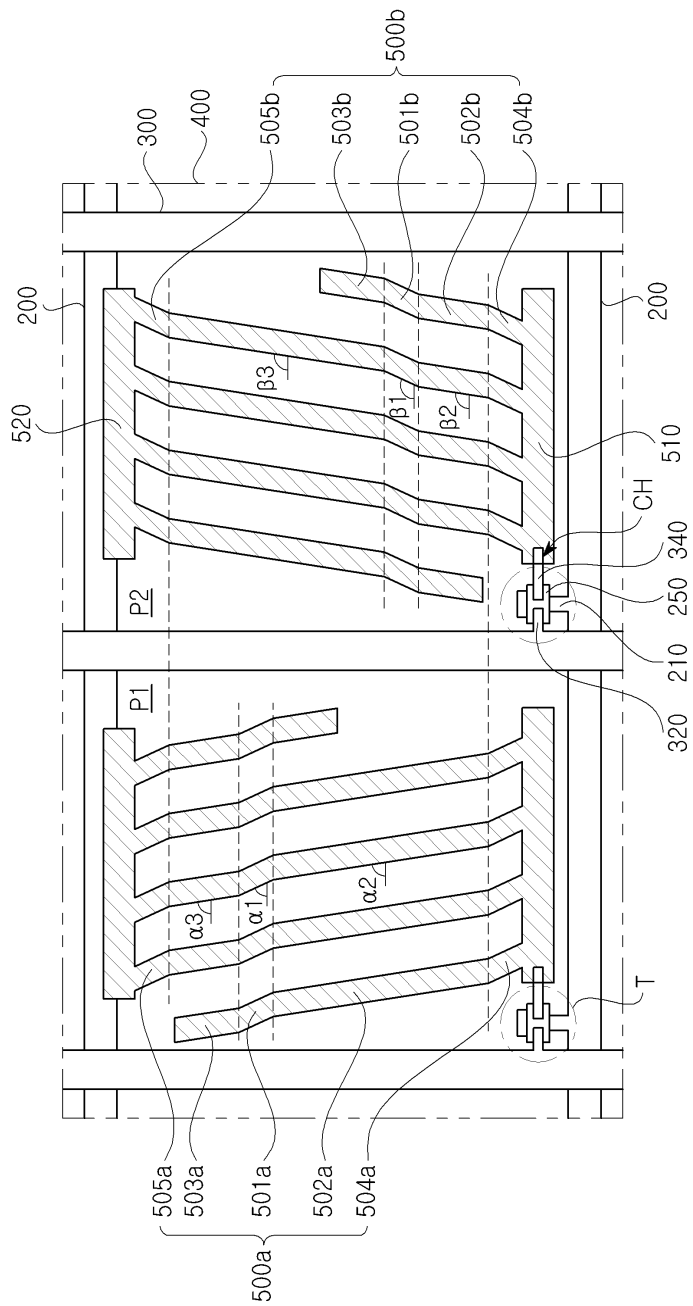
도면4



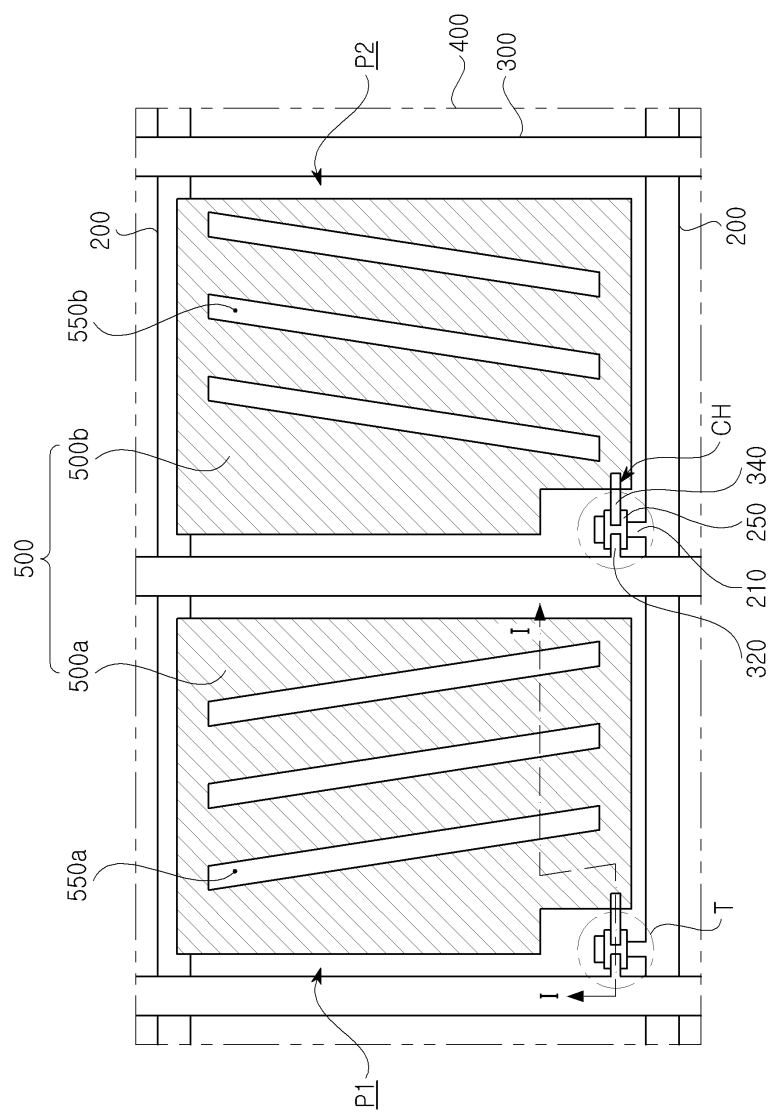
도면5



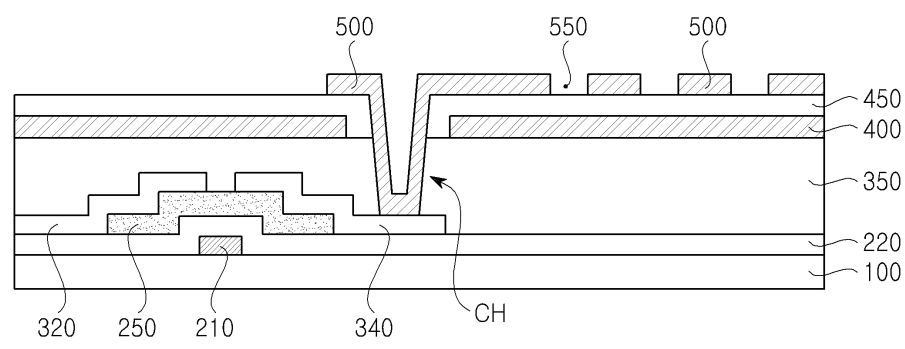
도면6



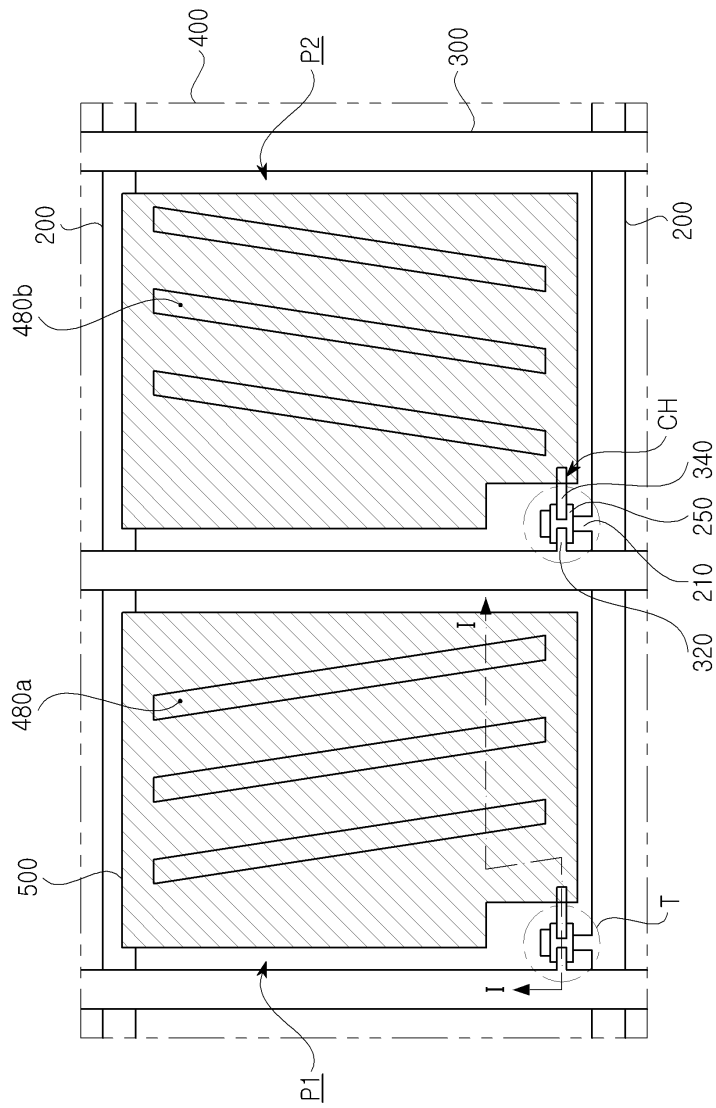
도면7a



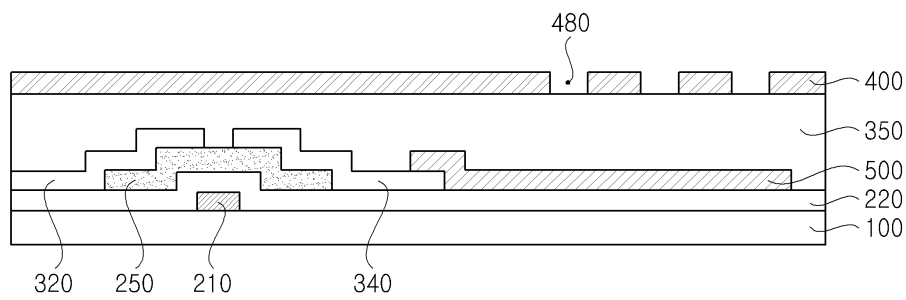
도면7b



도면8a



도면8b



专利名称(译)	液晶显示器		
公开(公告)号	KR101923483B1	公开(公告)日	2018-11-29
申请号	KR1020120115292	申请日	2012-10-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SOONHWAN HONG 홍순환		
发明人	홍순환		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F2201/122 G02F2201/123 G02F2001/134372		
其他公开文献	KR1020140049257A		
外部链接	Espacenet		

摘要(译)

栅极线和数据线布置在基板上以便彼此交叉并限定多个像素，所述多个像素包括彼此相邻的第一像素和第二像素；一种薄膜晶体管，形成在栅极线和数据线交叉的区域中，并包括栅电极，半导体层，源电极和漏电极；漏电极和电极 像素电极由在像素中彼此平行布置的多个斜条形成；并且，公共电极与像素电极绝缘，其间插入有绝缘层，其中像素电极包括第一像素中的第一像素电极和第二像素中的第二像素电极，其中，第一像素电极和第二像素电极在不同方向上倾斜，第一像素电极和第二像素电极中的每一个包括至少一个长度相对较短的倾斜条一种液晶显示装置。 专利号10-1923483

附图

