(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월14일
(11) 등록번호 10-1296664
(24) 등록일자 2013년08월08일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) *G02F 1/1345* (2006.01)
(21) 출원번호 10-2009-0134811
(22) 출원일자 2009년12월30일
심사청구일자 2011년11월07일
(65) 공개번호 10-2011-0078079
(43) 공개일자 2011년07월07일
(56) 선행기술조사문헌
KR1020060017161 A*
US06774973 B2*
KR1020090112181 A
KR1020040098869 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
남승희
경기도 파주시 송화로 13, 112동 603호 (아동동, 팜스프링아파트)
정영기
경기도 파주시 월롱면 덕은리 1007번지 정다운마을 103동 1306호
(74) 대리인
김용인, 박영복

전체 청구항 수 : 총 7 항 심사관 : 이준석

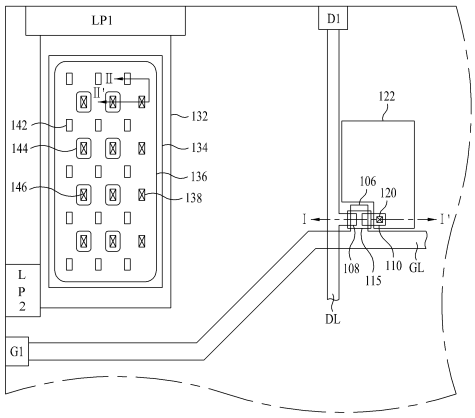
(54) 발명의 명칭 **액정 표시 장치 및 그 제조 방법**

(57) 요 약

본 발명은 LOG형 신호라인의 라인 저항을 줄일 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

본 발명에 따른 액정 표시 장치는 화상 표시부에 형성되는 신호 라인들과; 상기 신호 라인들을 구동하는 드라이브 집적 회로에 필요로 하는 구동 신호를 공급하며, 상기 화상 표시부의 외곽 영역에 상기 신호 라인보다 폭이 넓게 형성되며, 소정 간격으로 이격되는 다수개의 제1 개구부를 가지는 라인 온 글래스형 신호 라인과; 상기 라인 온 글래스형 신호 라인과 게이트 절연막을 사이에 두고 중첩되는 보조 전극과; 상기 신호 라인들과 접속되는 박막 트랜지스터를 덮도록 형성된 보호막과 상기 게이트 절연막을 관통하여 상기 라인 온 글래스형 신호 라인을 노출시키는 제1 컨택홀과; 상기 보호막을 관통하여 상기 보조 전극을 노출시키는 제2 컨택홀과; 상기 제1 및 제2 컨택홀을 통해 상기 보조 전극과 상기 라인 온 글래스형 신호 라인을 연결하는 컨택 전극을 구비하는 것을 특징으로 한다.

대 표 도 - 도3



특허청구의 범위

청구항 1

화상 표시부에 형성되는 신호 라인들과;

상기 신호 라인들을 구동하는 드라이브 집적 회로에 필요로 하는 구동 신호를 공급하며, 상기 화상 표시부의 외곽 영역에 상기 신호 라인보다 폭이 넓게 형성되며, 소정 간격으로 이격되는 다수개의 제1 개구부를 가지는 라인 온 글래스형 신호 라인과;

상기 라인 온 글래스형 신호 라인과 게이트 절연막을 사이에 두고 중첩되는 보조 전극과;

상기 신호 라인들과 접속되는 박막 트랜지스터를 덮도록 형성된 보호막과 상기 게이트 절연막을 관통하여 상기 라인 온 글래스형 신호 라인을 노출시키는 제1 컨택홀과;

상기 보호막을 관통하여 상기 보조 전극을 노출시키는 제2 컨택홀과;

상기 제1 및 제2 컨택홀을 통해 상기 보조 전극과 상기 라인 온 글래스형 신호 라인을 연결하는 컨택 전극을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 라인 온 글래스형 신호 라인은 상기 박막트랜지스터의 게이트 전극과 동일 재질로 동일 평면 상에 형성되며, 상기 보조 전극은 상기 박막트랜지스터의 드레인 전극과 동일 재질로 동일 평면 상에 형성되며, 상기 컨택 전극은 상기 박막트랜지스터와 접속된 화소 전극과 동일 재질로 동일 평면 상에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 보조 전극은 상기 제1 개구부들과 교번적으로 형성되는 제2 개구부를 가지며,

상기 제1 및 제2 개구부 중 적어도 어느 하나는 슬릿 또는 홀 형태로 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

인쇄 롤러에 인쇄액을 도포하는 단계와;

상기 인쇄액이 도포된 인쇄 롤러가 인쇄판 위에서 회전하여 상기 인쇄액을 패터닝하는 단계와;

상기 인쇄 롤러의 회전으로 상기 패터닝된 인쇄액을 기판 상에 전사하여 화상 표시부에 신호 라인들을 형성함과 동시에 상기 신호 라인들을 구동하는 드라이브 집적 회로에 필요로 하는 구동 신호를 공급하며, 상기 화상 표시부의 외곽 영역에 상기 신호 라인보다 폭이 넓게 형성되며, 소정 간격으로 이격되는 다수개의 제1 개구부를 가지는 라인 온 글래스형 신호 라인을 형성하는 단계와;

상기 라인 온 글래스형 신호 라인과 게이트 절연막을 사이에 두고 중첩되는 보조 전극을 형성하는 단계와;

상기 신호 라인들과 접속되는 박막 트랜지스터를 덮도록 형성된 보호막과 상기 게이트 절연막을 관통하여 상기 라인 온 글래스형 신호 라인을 노출시키는 제1 컨택홀과, 상기 보호막을 관통하여 상기 보조 전극을 노출시키는 제2 컨택홀을 형성하는 단계와;

상기 제1 및 제2 컨택홀을 통해 상기 보조 전극과 상기 라인 온 글래스형 신호 라인을 연결하는 컨택 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 6

삭제

청구항 7

제 5 항에 있어서,

상기 라인 온 글래스형 신호 라인은 상기 박막트랜지스터의 게이트 전극과 동일 재질로 동일 평면 상에 동시에 형성되며, 상기 보조 전극은 상기 박막트랜지스터의 드레인 전극과 동일 재질로 동일 평면 상에 동시에 형성되며, 상기 컨택 전극은 상기 박막트랜지스터와 접속된 화소 전극과 동일 재질로 동일 평면 상에 동시에 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8

제 5 항에 있어서,

상기 보조 전극은 상기 제1 개구부들과 교번적으로 형성되는 제2 개구부를 가지며,

상기 제1 및 제2 개구부 중 적어도 어느 하나는 슬릿 또는 홀 형태로 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9

제 5 항에 있어서,

상기 인쇄액이 상기 인쇄판의 바닥면과 닿지 않을 정도의 폭과 동일한 폭으로 상기 개구부들이 서로 이격되게 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 LOG형 신호라인의 라인 저항을 줄일 수 있는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배 경 기 술

[0002] 최근 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 대두되고 있다. 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display), 전계 방출 표시 장치(Field Emission Display), 플라즈마 표시 패널(Plasma Display Panel) 및 일렉트로-루미네센스(Electro-Luminescence : EL) 표시 장치 등이 있다.

[0003] 이러한 평판 표시 장치는 증착(코팅) 공정, 노광 공정, 현상 공정 및 식각 공정 등을 포함하는 마스크 공정에 의해 형성되는 다수의 박막으로 이루어진다. 그러나, 마스크 공정은 제조 공정이 복잡하여 제조 단가를 상승시키는 문제점이 있다. 이에 따라, 최근에는 인쇄 롤러를 이용한 인쇄 공정을 통해 박막을 형성할 수 있는 연구가 진행되고 있다.

[0004] 이러한 인쇄 공정은 인쇄 롤러의 블랭킷에 인쇄액을 코팅한 후, 홈패턴과 돌출 패턴을 가지는 인쇄판을 이용하여 인쇄 롤러에 유기 패턴을 형성한 다음, 그 유기 패턴을 기판 상에 전사함으로써 원하는 박막을 형성하는 공정이다.

[0005] 여기서, 동일 재질로 선폭이 다른 제1 및 제2 박막층을 동시에 형성하기 위해서 인쇄판(5)에는 도 1에 도시된 바와 같이 제1 및 제2 박막층의 선폭과 대응하는 폭이 다른 홈 패턴들(11,13)이 형성된다.

[0006] 이러한 인쇄판(5)에 인쇄액(3)이 도포된 인쇄롤러(1)가 회전하게 되면, 선폭이 넓은 홈 패턴(11)은 그 바닥면과 인쇄롤러(1)가 접촉(A)하게 되어 인쇄롤러(1)에 코팅된 인쇄액(3)이 선폭이 넓은 홈 패턴(11)의 바닥면에 전사되어 인쇄액(3)이 손실되게 된다.

[0007] 특히, 게이트 드라이브 IC들이 게이트 TCP를 통해 액정 표시 패널과 접속되는 경우, 게이트 드라이브 IC들에 게

이트 신호들을 공급하는 라인 온 글래스(Line On Glass ; 이하 "LOG"라 함)형 신호 라인은 게이트 라인과 동일 물질로 동시에 형성된다. 이 LOG형 신호 라인은 다수개의 게이트 드라이브 IC 각각에 게이트 신호들을 공급하므로 라인 길이가 길어져 증가하는 라인 저항값을 보상하기 위해 선폭이 게이트 라인보다 넓게 형성된다.

[0008] 이 경우, LOG형 신호 라인을 형성하는 인쇄액은 도 1에 도시된 바와 같이 인쇄판의 바닥면과 접촉하게 되어 LOG형 신호 라인을 형성하는 인쇄액이 손실되게 된다. 이에 따라, LOG형 신호 라인의 면적이 줄어들어 LOG형 신호 라인의 라인 저항이 커지는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0009] 상기와 같은 문제점을 해결하기 위하여, 본 발명은 LOG형 신호라인의 라인 저항을 줄일 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

과제 해결수단

[0010] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치는 화상 표시부에 형성되는 신호 라인들과; 상기 신호 라인들을 구동하는 드라이브 집적 회로에 필요로 하는 구동 신호를 공급하며, 상기 화상 표시부의 외곽 영역에 상기 신호 라인보다 폭이 넓게 형성되며, 소정 간격으로 이격되는 다수개의 제1 개구부를 가지는 라인 온 글래스형 신호 라인을 구비하는 것을 특징으로 한다.

[0011] 상기 액정 표시 장치는 상기 라인 온 글래스형 신호 라인과 게이트 절연막을 사이에 두고 중첩되는 보조 전극과; 상기 신호 라인들과 접속되는 박막 트랜지스터를 덮도록 형성된 보호막과 상기 게이트 절연막을 관통하여 상기 라인 온 글래스형 신호 라인을 노출시키는 제1 컨택홀과; 상기 보호막을 관통하여 상기 보조 전극을 노출시키는 제2 컨택홀과; 상기 제1 및 제2 컨택홀을 통해 상기 보조 전극과 상기 라인 온 글래스형 신호 라인을 연결하는 컨택 전극을 추가로 구비하는 것을 특징으로 한다.

[0012] 상기 라인 온 글래스형 신호 라인은 상기 박막트랜지스터의 게이트 전극과 동일 재질로 동일 평면 상에 형성되며, 상기 보조 전극은 상기 박막트랜지스터의 드레인 전극과 동일 재질로 동일 평면 상에 형성되며, 상기 컨택 전극은 상기 박막트랜지스터와 접속된 화소 전극과 동일 재질로 동일 평면 상에 형성되는 것을 특징으로 한다.

[0013] 상기 보조 전극은 상기 제1 개구부들과 교번적으로 형성되는 제2 개구부를 가지며, 상기 제1 및 제2 개구부 중 적어도 어느 하나는 슬릿 또는 홀 형태로 형성되는 것을 특징으로 한다.

[0014] 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 제조 방법은 인쇄 롤러에 인쇄액을 도포하는 단계와; 상기 인쇄액이 도포된 인쇄 롤러가 인쇄판 위에서 회전하여 상기 인쇄액을 패터닝하는 단계와; 상기 인쇄 롤러의 회전으로 상기 패터닝된 인쇄액을 상기 기판 상에 전사하여 화상 표시부에 신호 라인들을 형성함과 동시에 상기 신호 라인들을 구동하는 드라이브 집적 회로에 필요로 하는 구동 신호를 공급하며, 상기 화상 표시부의 외곽 영역에 상기 신호 라인보다 폭이 넓게 형성되며, 소정 간격으로 이격되는 다수개의 개구부를 가지는 라인 온 글래스형 신호 라인을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0015] 상기 액정 표시 장치의 제조 방법은 상기 라인 온 글래스형 신호 라인과 게이트 절연막을 사이에 두고 중첩되는 보조 전극을 형성하는 단계와; 상기 신호 라인들과 접속되는 박막 트랜지스터를 덮도록 형성된 보호막과 상기 게이트 절연막을 관통하여 상기 라인 온 글래스형 신호 라인을 노출시키는 제1 컨택홀과, 상기 보호막을 관통하여 상기 보조 전극을 노출시키는 제2 컨택홀을 형성하는 단계와; 상기 제1 및 제2 컨택홀을 통해 상기 보조 전극과 상기 라인 온 글래스형 신호 라인을 연결하는 컨택 전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.

[0016] 상기 라인 온 글래스형 신호 라인은 상기 박막트랜지스터의 게이트 전극과 동일 재질로 동일 평면 상에 동시에 형성되며, 상기 보조 전극은 상기 박막트랜지스터의 드레인 전극과 동일 재질로 동일 평면 상에 동시에 형성되며, 상기 컨택 전극은 상기 박막트랜지스터와 접속된 화소 전극과 동일 재질로 동일 평면 상에 동시에 형성되는 것을 특징으로 한다.

[0017] 상기 인쇄액이 상기 인쇄판의 바닥면과 닿지 않을 정도의 폭과 동일한 폭으로 상기 개구부들이 서로 이격되게 형성되는 것을 특징으로 한다.

효 과

[0018] 본 발명에 따른 액정 표시 장치 및 그 제조 방법은 컨택 전극을 통해 LOG형 신호 라인 및 보조 전극이 전기적으로 접속됨으로써 보조 전극 및 컨택 전극에 의해 LOG형 신호 라인의 라인 저항값을 현저히 줄일 수 있다. 또한, 본 발명에 따른 액정 표시 장치 및 그 제조 방법은 LOG형 신호 라인에 개구부를 형성함으로써 LOG형 신호 라인 형성시 인쇄판의 바닥면과 LOG형 신호 라인의 인쇄액이 닿는 것을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

[0019] 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.

[0020] 도 2는 본 발명에 따른 LOG형 액정 표시 장치를 나타내는 도면이다.

[0021] 도 2를 참조하면, 본 발명에 따른 LOG형 액정표시장치는 액정셀 매트릭스를 갖는 액정패널(6)과, 액정패널(6)의 게이트라인들(GL)을 구동하기 위한 게이트 드라이브 IC(10)와, 액정패널(6)의 데이터라인들(DL)을 구동하기 위한 데이터 드라이브 IC(14)와, 게이트 드라이브 IC(10) 및 데이터 드라이브 IC(14)를 제어하기 위한 타이밍 제어부(22)와, 액정표시장치의 구동에 필요한 구동전압을 발생하는 전원부(24)를 구비한다.

[0022] 전원부(24)는 시스템 전원부(도시하지 않음)로부터 입력되는 전압을 이용하여 액정표시장치의 구동에 필요한 구동전압들(게이트 하이전압(VGH), 게이트 로우 전압신호(VGL), 기준 감마전압, 공통전압(VCOM) 등)을 발생하여 타이밍 제어부(22), 데이터 드라이브 IC(14) 및 게이트 드라이브 IC(10) 등에 공급한다.

[0023] 타이밍 제어부(22)는 그래픽 카드로부터의 비디오데이터(R, G, B)를 중계하여 데이터 드라이브 IC(14)에 공급한다. 아울러, 타이밍 제어부(22)는 그래픽카드로부터의 제어신호에 응답하여 데이터 및 게이트 드라이브 IC(14,10)의 타이밍을 제어하기 위한 타이밍 신호들과 제어신호들을 발생하게 된다.

[0024] 액정패널(6)은 박막 트랜지스터 기판(2)과, 칼러 필터 기판(4)이 액정을 사이에 두고 접합되어 형성된다. 이러한 액정패널(6)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 박막 트랜지스터에 의해 독립적으로 구동되는 액정셀들이 마련된다. 박막 트랜지스터는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다.

[0025] 데이터 드라이브 IC들(14)은 데이터 TCP(12) 및 액정패널(6)의 데이터 패드부를 경유하여 데이터 라인들(DL)과 접속된다. 이러한 데이터 드라이브 IC들(14)은 화소 데이터를 아날로그 화소 신호로 변환하여 데이터 라인들(DL)에 공급한다. 이를 위하여, 데이터 드라이브 IC들(14)은 데이터 PCB(16)와 FPC(18)를 통해 메인 PCB(20) 상의 타이밍 제어부(22) 및 전원부(24)로부터 데이터 제어 신호, 화소 데이터, 그리고 전원 신호들을 공급받게 된다.

[0026] 게이트 드라이브 IC들(10)은 게이트 TCP(8) 및 액정패널(6)의 게이트 패드부를 경유하여 게이트 라인들(GL)과 접속된다. 이러한 게이트 드라이브 IC들(10)은 게이트 하이 전압(VGH)의 스캔 신호를 게이트 라인들(GL)에 순차적으로 공급한다. 또한 게이트 드라이브 IC들(10)은 게이트 하이 전압(VGH)이 공급되는 기간을 제외한 나머지 기간에는 게이트 로우 전압(VGL)을 게이트 라인들(GL)에 공급한다.

[0027] 이를 위하여, 타이밍 제어부(22) 및 전원부(24)로부터의 게이트 게이트 제어 신호들과 전원 신호들은 데이터 PCB(16)를 경유하여 데이터 TCP(12)에 공급된다. 데이터 TCP(12)를 통해 공급되는 게이트 제어 신호들과 전원 신호들은 박막트랜지스터 기판(2)의 가장자리 영역에 형성된 LOG 신호 라인군(26)를 경유하여 게이트 TCP(8)에 공급된다. 게이트 TCP(8)에 공급된 게이트 제어 신호들 및 전원 신호들은 게이트 드라이브 IC(10)의 입력 단자들을 통해 게이트 드라이브 IC(10) 내로 입력되어 이용된다. 그리고, 게이트 제어 신호들 및 전원 신호들은 게이트 드라이브 IC(10)의 출력 단자들을 통해 출력되어 게이트 TCP(8)와 LOG 신호 라인군(26)을 경유하여 다음 게이트 TCP(8)에 실장된 게이트 드라이브 IC(10)로 공급된다.

[0028] LOG형 신호 라인군(26)은 통상 게이트 로우 전압(VGL), 게이트 하이 전압 (VGH), 공통 전압(VCOM), 그라운드 전압(GND), 베이스 구동 전압(VCC)과 같이 전원부(미도시)로부터 공급되는 게이트 전원 신호들과; 게이트 스타트 펄스(GSP), 게이트 쉬프트 클럭 신호(GSC), 게이트 이네이블 신호(GOE)와 같이 타이밍 제어부(미도시)로부터 공급되는 게이트 제어신호들 각각을 공급하는 신호 라인들로 구성된다.

[0029] LOG형 신호 라인군(26) 각각의 LOG형 신호 라인(132)은 도 3 및 도 4에 도시된 바와 같이 게이트 전극(106)과 동일 물질로 동일 평면 상에 형성된다. 예를 들어, LOG형 신호 라인(132)은 Mo, Ti, Cu, AlNd, Al, Cr, Mo 합

금, Cu 합금, Al 합금 등과 같이 금속 물질이 단일층으로 이용되거나, 상기 금속을 이용하여 이중층 이상이 적층된 구조로 이용된다.

[0030] 이 LOG형 신호 라인(132)은 도 3에 도시된 바와 같이 홀 형태 또는 도 5에 도시된 바와 같이 슬릿 형태의 제1 개구부(142)들을 가진다. 이 제1 개구부들(142) 사이의 이격거리는 LOG형 신호 라인(132) 형성시 이용되는 인쇄액이 인쇄판의 바닥면과 닿지 않을 정도의 폭으로 형성된다. 이러한 LOG형 신호 라인(132)은 데이터 신호가 공급되는 데이터 패드들(D1)과 함께 데이터 TCP(12)와 접속되는 제1 LOG 패드(LP1)와, 게이트 신호가 공급되는 게이트 패드들(G1)과 함께 게이트 TCP(8)와 접속되는 제2 LOG 패드(LP2) 사이에 형성되어 이들(LP1,LP2)과 전기적으로 접속된다.

[0031] 보조 전극(134)은 데이터 라인(DL)과 동일 물질로 동일 평면 상에 형성된다. 예를 들어, 보조 전극(134)은 Mo, Ti, Cu, AlNd, Al, Cr, Mo 합금, Cu 합금, Al 합금 등과 같이 금속 물질이 단일층으로 이용되거나, 상기 금속을 이용하여 이중층 이상이 적층된 구조로 이용된다. 이 보조 전극(134)은 제1 개구부들(142)과 교번되게 형성되는 홀 또는 슬릿 형태의 다수개의 제2 개구부(144)를 가진다. 이 제2 개구부들(144) 사이의 이격거리는 보조 전극(134) 형성시 이용되는 인쇄액이 인쇄판의 바닥면과 닿지 않을 정도의 폭으로 형성된다.

[0032] 컨택 전극(136)은 화소 전극(122)과 동일 물질로 동일 평면 상에 형성된다. 이 컨택 전극(136)은 제1 컨택홀(146)을 통해 LOG형 신호 라인(132)과 접속됨과 아울러 제2 컨택홀(138)을 통해 보조 전극(134)과 접속된다. 여기서, 제1 컨택홀(146)은 제2 개구부(144) 내에 위치하는 보호막(118)과 게이트 절연막(112)을 관통하도록 형성되어 LOG형 신호 라인(132)을 노출시키며, 제2 컨택홀(138)은 보호막(118)을 관통하도록 형성되어 보조 전극(134)을 노출시킨다.

[0033] 이와 같이, 컨택 전극(136)을 통해 LOG형 신호 라인(132) 및 보조 전극(134)이 전기적으로 접속된다. 이에 따라, LOG형 신호 라인(132)의 저항 성분이 보조 전극(134) 및 컨택 전극(136)에 의해 보상됨으로써 LOG형 신호 라인(132)의 라인 저항값을 현저히 줄일 수 있다.

[0034] 도 6a 내지 도 11b는 도 3 및 도 4에 도시된 LOG형 액정 표시 장치의 제조 방법을 설명하기 위한 평면도 및 단면도이다.

[0035] 도 6a 및 도 6b에 도시된 바와 같이 기판 상에 제1 개구부(142)를 가지는 LOG형 신호 라인(132)과, 게이트 라인(GL)과, 게이트 전극(106)을 포함하는 게이트 패턴군이 형성된다.

[0036] 구체적으로, 도 7a에 도시된 바와 같이 인쇄액 공급부(148)를 통해 인쇄 롤러(156)에 제1 도전 인쇄액(158)이 도포된다. 그런 다음, 도 7b에 도시된 바와 같이 홈 패턴(154) 및 돌출 패턴(152)을 가지는 인쇄판(150)에 제1 도전 인쇄액(158)이 도포된 인쇄 롤러(156)를 회전시킨다. 여기서, 홈 패턴(154)은 LOG형 신호 라인(132)과, 게이트 라인(GL)과, 게이트 전극(106)이 형성될 영역과 대응하며, 돌출 패턴은 제1 개구부(142)가 형성될 영역과, LOG형 신호 라인(132)과, 게이트 라인(GL) 및 게이트 전극(106)을 제외한 나머지 영역과 대응한다.

[0037] 이러한 돌출 패턴(152)과 대응하는 영역의 제1 도전 인쇄액(158)은 돌출 패턴(152) 상에 전사되며, 홈 패턴(154)과 대응하지 않는 영역의 제1 도전 인쇄액(158)은 인쇄 롤러(156)에 남게 된다.

[0038] 인쇄 롤러(156)에 잔존하는 인쇄액(158)은 도 7c에 도시된 바와 같이 인쇄롤러(156)가 기판(101) 상에서 회전하게 되면 기판(101) 상에 전사된 후 건조 및 경화되어 제1 개구부(142)를 가지는 LOG형 신호 라인(132)과, 게이트 라인(GL) 및 게이트 전극(106)을 포함하는 게이트 패턴군이 형성된다.

[0039] 도 8a 및 도 8b에 도시된 바와 같이, 게이트 패턴군이 형성된 기판(101) 상에 게이트 절연막(112)과; 활성층 및 오믹 접촉층을 포함하는 반도체 패턴(115)이 순차적으로 형성된다.

[0040] 구체적으로, 게이트 패턴군이 형성된 기판(101) 상에 산화 실리콘(SiOx), 질화 실리콘(SiNx) 등과 같은 무기 절연 물질이 PEVCD 등의 증착 방법을 통해 전면 증착됨으로써 게이트 절연막(112)이 형성된다.

[0041] 그런 다음, 반도체 인쇄액이 도포된 인쇄 롤러를 인쇄판에 회전시키면, 인쇄판의 돌출 패턴과 대응하는 영역의 인쇄액은 돌출 패턴 상에 전사되고, 홈 패턴과 대응하는 영역의 인쇄액은 인쇄 롤러에 남아 반도체 패턴으로 형성된다. 반도체 패턴이 형성된 인쇄 롤러를 기판 상에서 회전시키면, 반도체 패턴은 기판 상에 전사된 후 건조 및 경화된다.

[0042] 도 9a 및 도 9b에 도시된 바와 같이 반도체 패턴(115)이 형성된 기판(101) 상에 소스 전극(108), 드레인 전극(110), 데이터 라인(DL) 및 제2 개구부(144)를 가지는 보조 전극(134)을 포함하는 데이터 패턴군이 형성된다.

[0043] 구체적으로, 제2 도전 인쇄액이 도포된 인쇄 롤러를 인쇄판에 회전시키면, 인쇄판의 돌출 패턴과 대응하는 영역의 인쇄액은 돌출 패턴 상에 전사되고, 홈 패턴과 대응하는 영역의 인쇄액은 인쇄 롤러에 남아 데이터 패턴군으로 형성된다. 데이터 패턴군이 형성된 인쇄 롤러를 기판 상에서 회전시키면, 데이터 패턴군은 기판 상에 전사된 후 건조 및 경화된다.

[0044] 도 10a 및 도 10b에 도시된 바와 같이 데이터 패턴군이 형성된 기판(101) 상에 화소 컨택홀(120)과, 제1 및 제2 컨택홀(146,138)을 가지는 보호막(118)이 형성된다.

[0045] 구체적으로, 보호 인쇄액이 도포된 인쇄 롤러를 인쇄판에 회전시키면, 인쇄판의 돌출 패턴과 대응하는 영역의 인쇄액은 돌출 패턴 상에 전사되고, 홈 패턴과 대응하는 영역의 인쇄액은 인쇄 롤러에 남아 화소 컨택홀(120)과, 제1 및 제2 컨택홀(146,138)을 가지는 보호막(118)으로 형성된다. 화소 컨택홀(120)과, 제1 및 제2 컨택홀(146,138)을 가지는 보호막(118)이 형성된 인쇄 롤러를 기판 상에서 회전시키면, 화소 컨택홀(120)과, 제1 및 제2 컨택홀(146,138)을 가지는 보호막(118)은 기판(101) 상에 전사된 후 건조 및 경화된다.

[0046] 도 11a 및 도 11b에 도시된 바와 같이 보호막(118)이 형성된 기판(101) 상에 화소 전극(122) 및 컨택 전극(136)을 포함하는 투명 도전 패턴군이 형성된다.

[0047] 그런 다음, 제3 도전 인쇄액이 도포된 인쇄 롤러를 인쇄판에 회전시키면, 인쇄판의 돌출 패턴과 대응하는 영역의 인쇄액은 돌출 패턴 상에 전사되고, 홈 패턴과 대응하는 영역의 인쇄액은 인쇄 롤러에 남아 화소 전극(122) 및 컨택 전극(136)을 포함하는 투명 도전 패턴군으로 형성된다. 화소 전극(122) 및 컨택 전극(136)을 포함하는 투명 도전 패턴군이 형성된 인쇄 롤러를 기판 상에서 회전시키면, 화소 전극(122) 및 컨택 전극(136)을 포함하는 투명 도전 패턴군은 기판 상에 전사된 후 건조 및 경화된다.

[0048] 한편, 본 발명에 따른 액정 표시 패널에서 게이트 도전 패턴군, 반도체 패턴군, 데이터 도전 패턴군, 보호막 및 투명 도전 패턴군 각각은 해당 인쇄액이 인쇄롤러에 도포된 후, 인쇄판에서 패터닝된 다음, 기판 상에 전사됨으로써 형성되는 것을 예로 들어 설명하였지만, 이외에도 감광성 수지액이 인쇄 롤러에 도포된 후, 인쇄판에서 패터닝된 다음, 기판 상에 전사됨으로써 감광성 수지 패턴을 마스크로 이용하여 게이트 도전 패턴군, 반도체 패턴군, 데이터 도전 패턴군, 보호막 및 투명 도전 패턴군 해당하는 박막층을 식각함으로써 게이트 도전 패턴군, 반도체 패턴군, 데이터 도전 패턴군, 보호막 및 투명 도전 패턴군 각각을 형성할 수도 있다.

[0049] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

[0050] 도 1은 종래 인쇄판을 이용한 인쇄 공정을 통해 형성되는 박막층의 제조 방법을 설명하기 위한 도면이다.

[0051] 도 2는 본 발명에 따른 액정 표시 장치를 나타내는 도면이다.

[0052] 도 3은 도 2에 도시된 액정 표시 패널의 박막 트랜지스터 기판을 상세히 나타내는 평면도이다.

[0053] 도 4는 도 3에서 선"Ⅰ-Ⅰ'", "Ⅱ-Ⅱ'"를 따라 절취한 박막 트랜지스터 기판을 나타내는 단면도이다.

[0054] 도 5는 도 3에 도시된 제1 개구부의 다른 실시예를 나타내는 평면도이다.

[0055] 도 6a 및 도 6b는 도 3 및 도 4에 도시된 게이트 금속 패턴의 제조 방법을 설명하기 위한 평면도 및 단면도이다.

[0056] 도 7a 내지 도 7c는 도 6a 및 도 6b에 도시된 게이트 금속 패턴의 제조 방법을 상세히 설명하기 위한 평면도 및 단면도이다.

[0057] 도 8a 및 도 8b는 도 3 및 도 4에 도시된 반도체 패턴의 제조 방법을 설명하기 위한 평면도 및 단면도이다.

[0058] 도 9a 및 도 9b는 도 3 및 도 4에 도시된 데이터 도전 패턴의 제조 방법을 설명하기 위한 평면도 및 단면도이다.

[0059] 도 10a 및 도 10b는 도 3 및 도 4에 도시된 보호막의 제조 방법을 설명하기 위한 평면도 및 단면도이다.

[0060] 도 11a 및 도 11b는 도 3 및 도 4에 도시된 투명 도전 패턴의 제조 방법을 설명하기 위한 평면도 및

단면도이다.

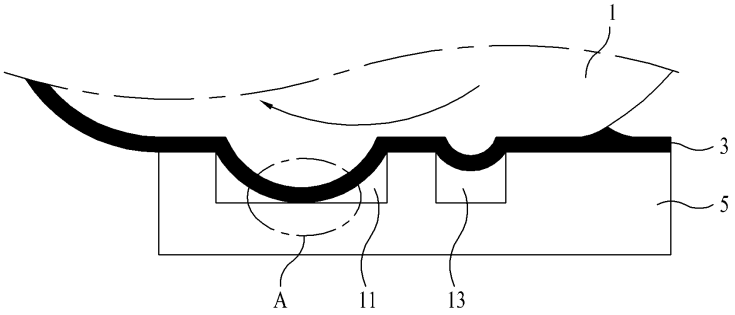
[0061] < 도면의 주요 부분에 대한 부호의 설명 >

[0062] 132 : 라인 온 글래스형 신호 라인 134 : 보조 전극

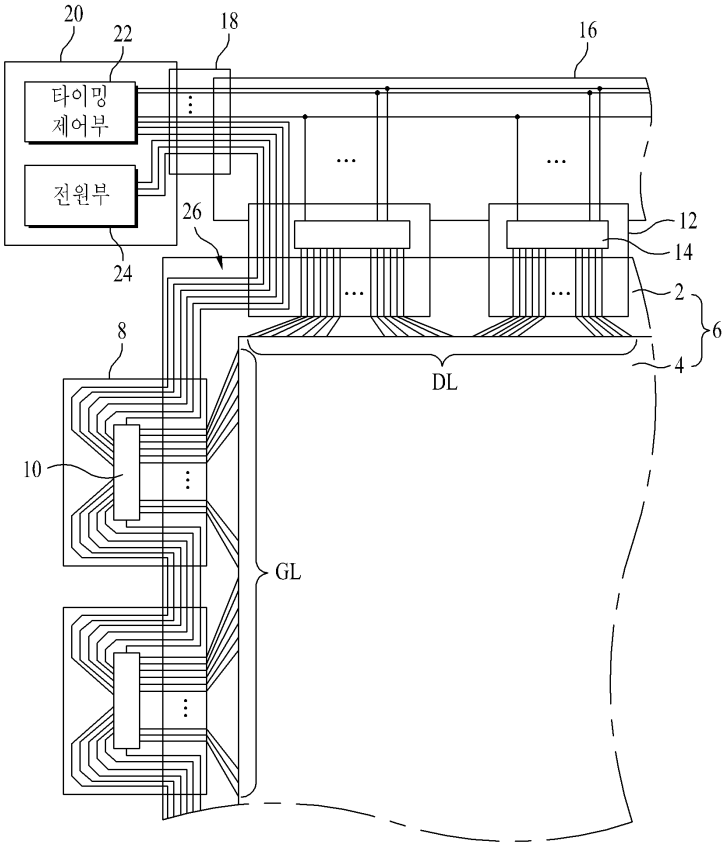
[0063] 136 : 컨택 전극 142, 144 : 개구부

도면

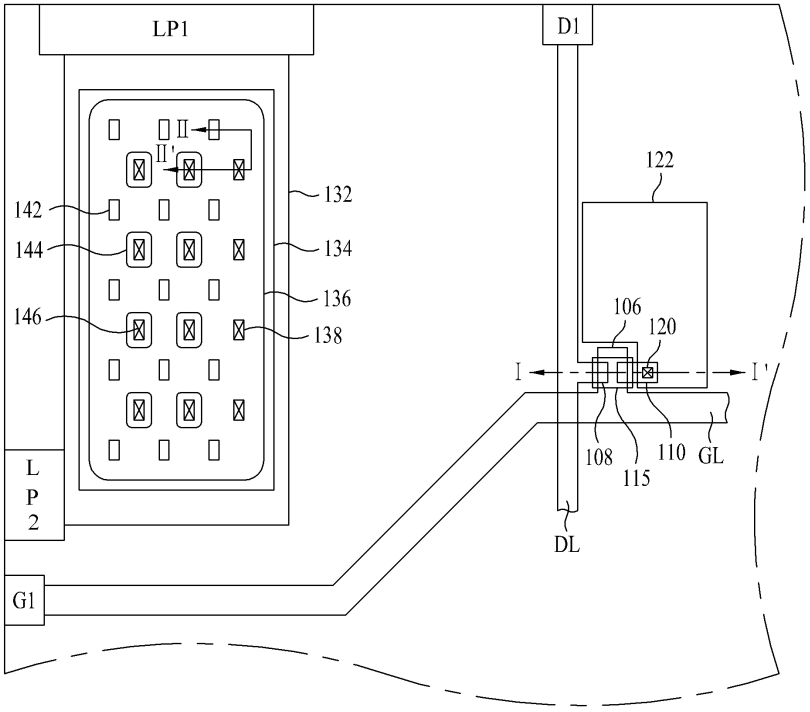
도면1



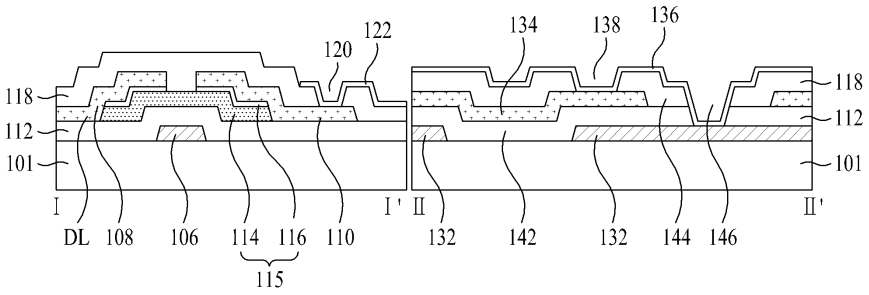
도면2



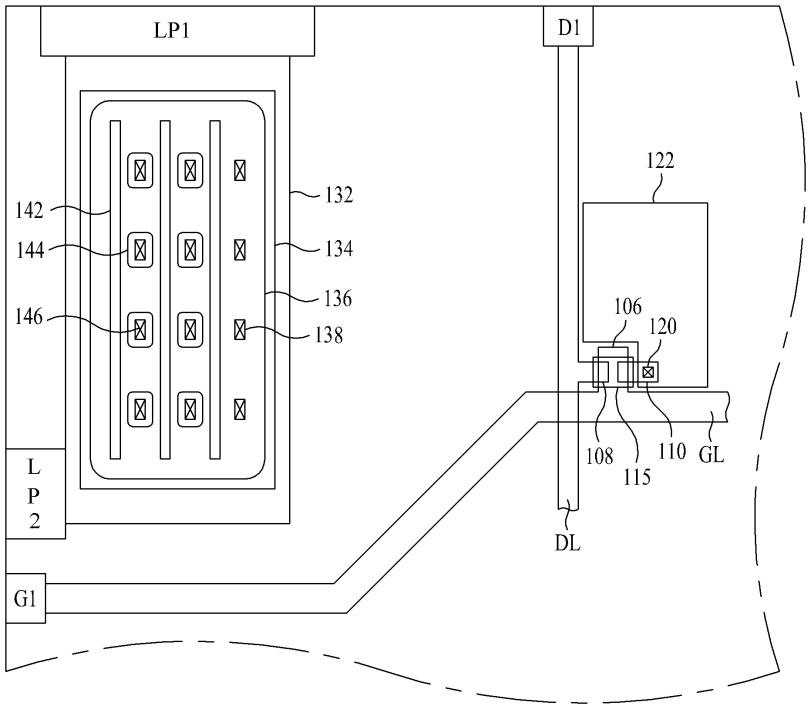
도면3


LP1
D1
II
II'
122
142
132
144
134
146
136
138
106
120
I
I'
108
110
GL
115
L
P
2
DL
G1

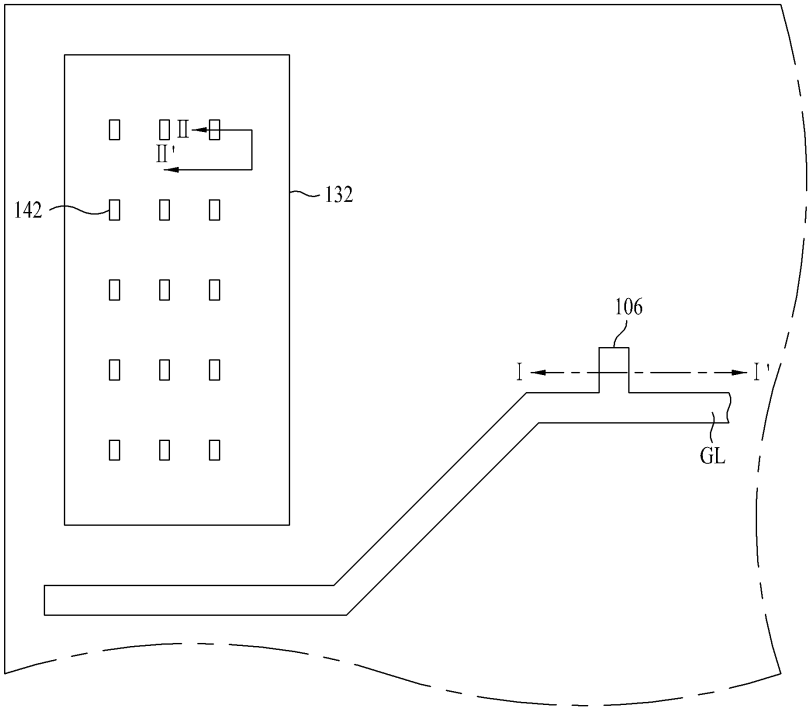
도면4


122
120
134
138
136
118
112
101
I
I'
II
II'
DL
108
106
114
116
110
132
142
132
144
146
115

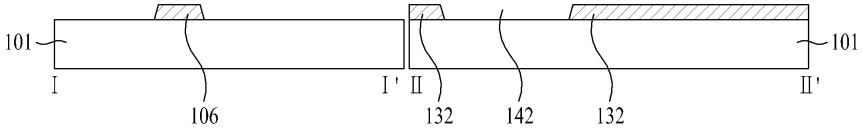
도면5


LP1
D1
122
142
144
146
132
134
136
138
106
120
108
115
110
GL
DL
L
P
2
G1

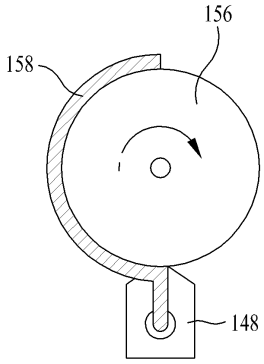
도면6a


II
II'
142
132
106
I
I'
GL

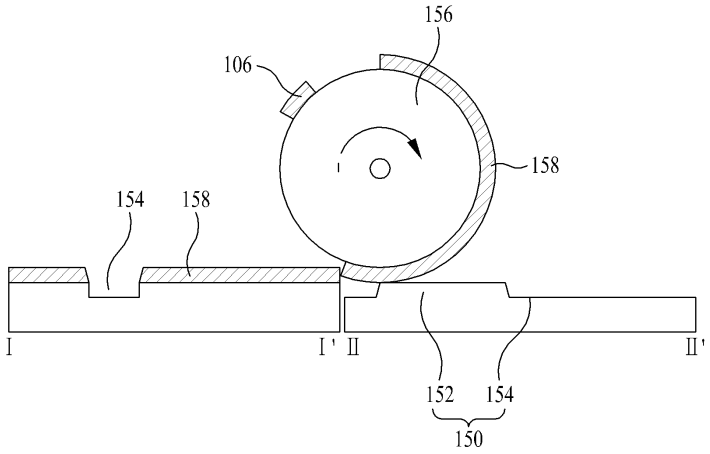
도면6b



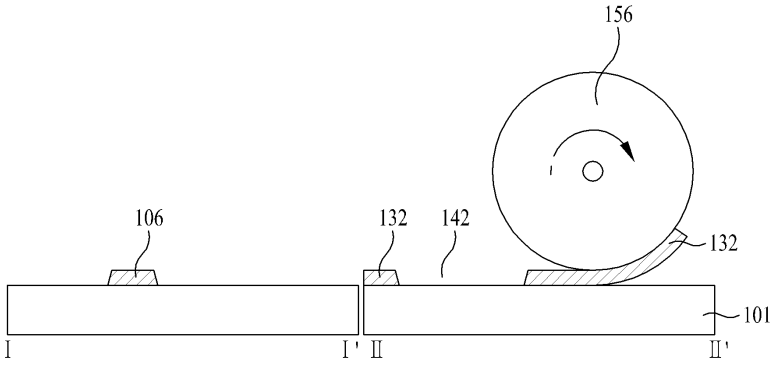
도면7a



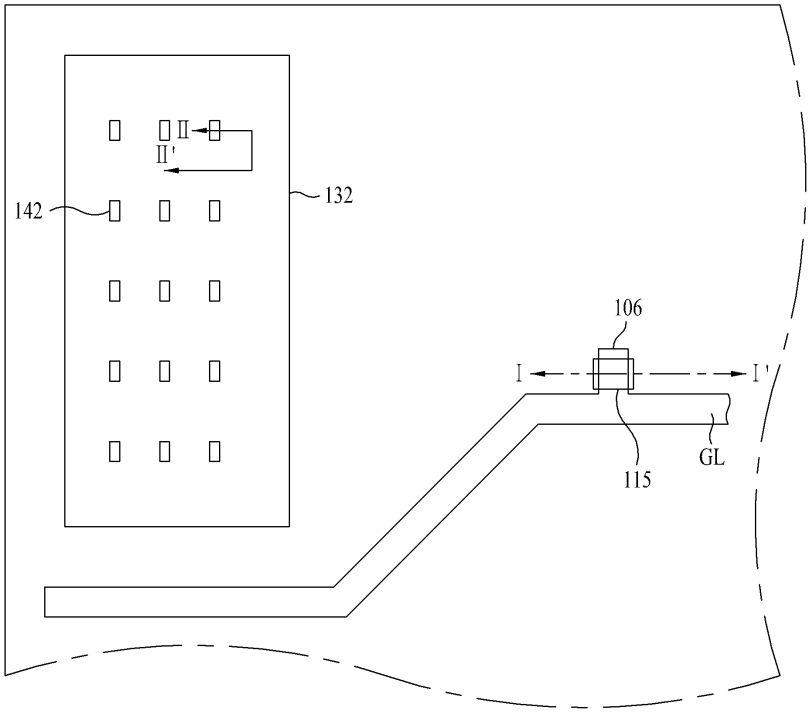
도면7b



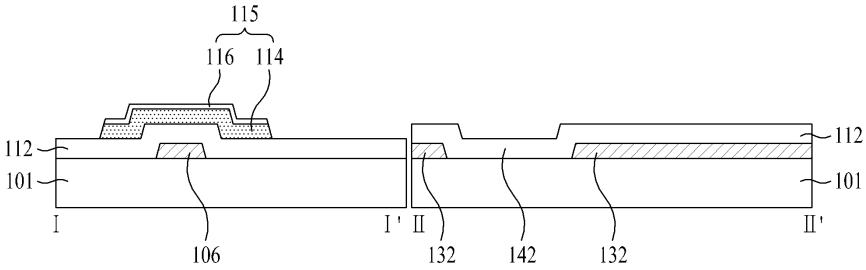
도면7c



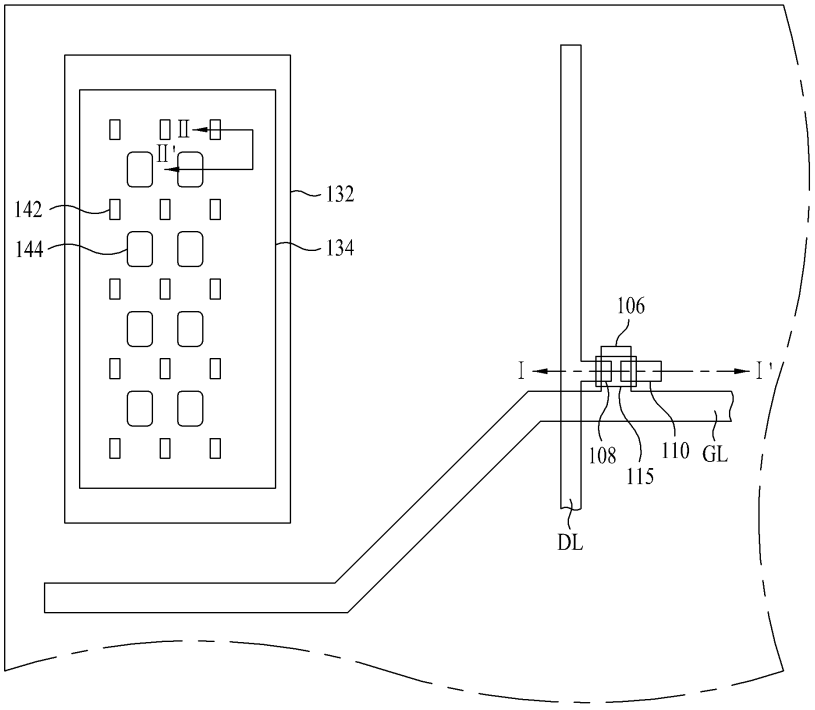
도면8a



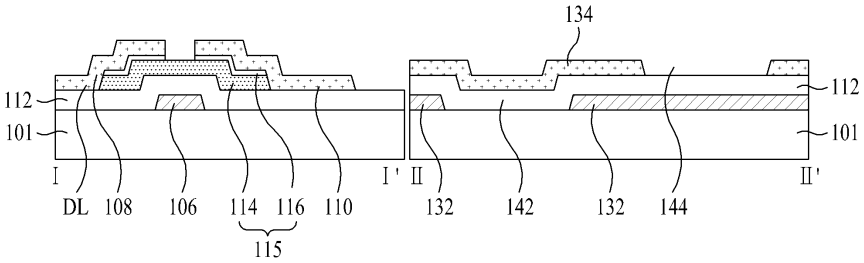
도면8b



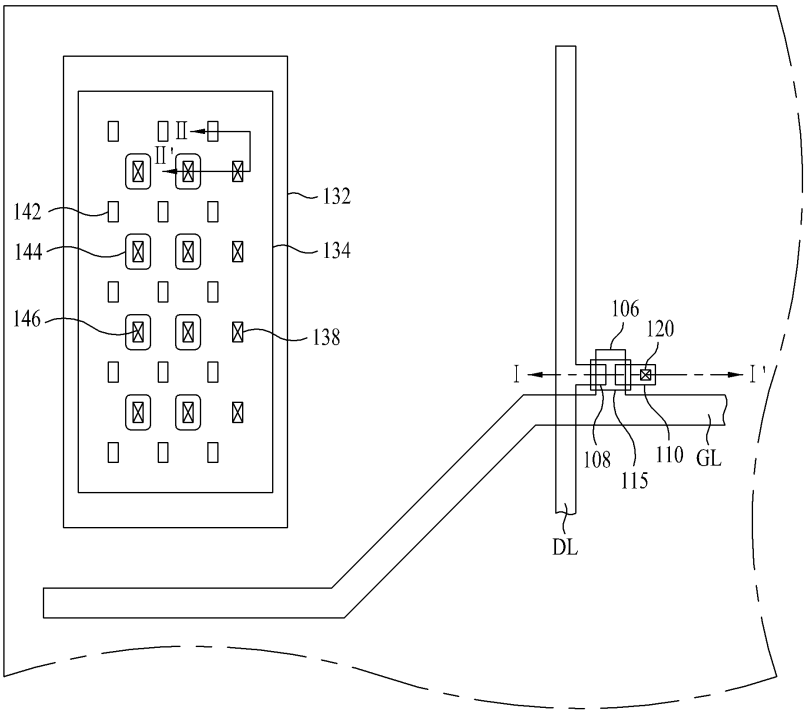
도면9a


II
II'
142
144
132
134
106
I
I'
108
115
110
GL
DL

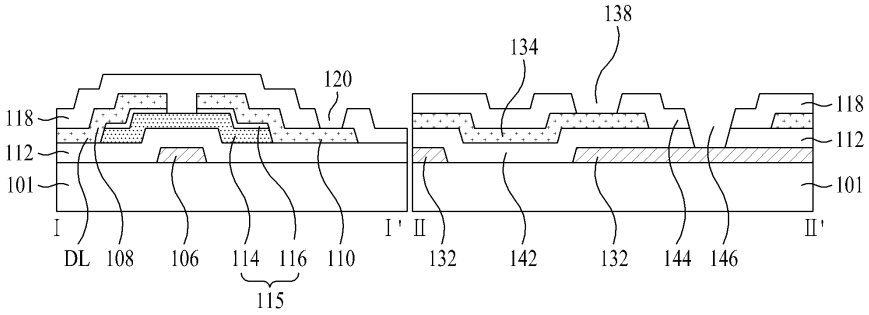
도면9b


134
112
101
112
101
I
DL
108
106
114
116
115
110
I'
II
132
142
132
144
II'

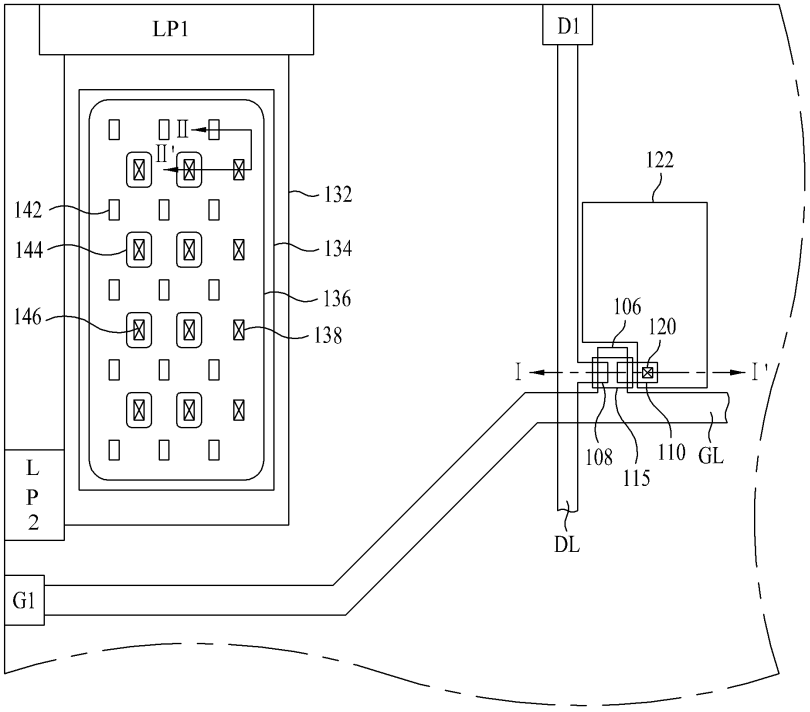
도면10a


II
II'
142
144
146
132
134
138
106
120
I
I'
108
115
110
GL
DL

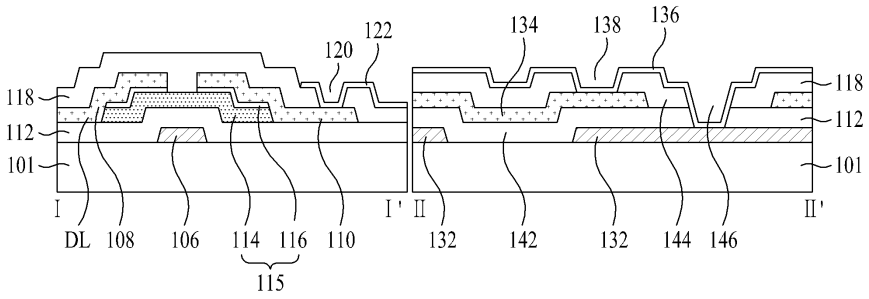
도면10b


138
134
120
118
112
101
118
112
101
I
I'
II
II'
DL
108
106
114
116
110
115
132
142
132
144
146

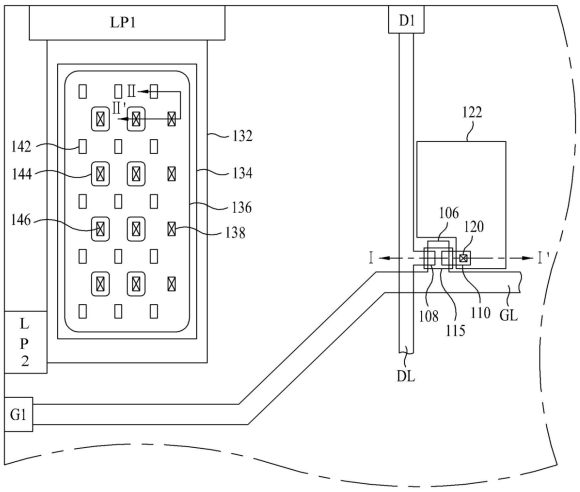
도면11a


LP1
D1
II
II'
122
142
132
144
134
146
136
138
106
120
I
I'
108
110
GL
115
L
P
2
DL
G1

도면11b


122
120
134
138
136
118
118
112
112
101
101
I
I'
II
II'
DL
108
106
114
116
110
115
132
142
132
144
146

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR101296664B1	公开(公告)日	2013-08-14
申请号	KR1020090134811	申请日	2009-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NAM SEUNG HEE 남승희 JUNG YOUNG KI 정영기		
发明人	남승희 정영기		
IPC分类号	G02F1/1343 G02F1/1345		
CPC分类号	G02F1/136286 G02F1/1345 G02F1/13452 G02F2202/09		
代理人(译)	Gimyongin Bakyoungbok		
其他公开文献	KR1020110078079A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示器及其制造方法，以降低LOG型信号线的电阻。结构：液晶显示器包括形成在图像显示部分上的信号线（132），一个开启 - 玻璃型信号线，包括多个第一开口（142），以及重叠在玻璃上型信号线和栅极绝缘层上的子电极。信号线提供驱动集成电路所需的驱动信号。第一开口以预定间隔布置。