



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년10월13일
(11) 등록번호 10-0921312
(24) 등록일자 2009년10월05일

- (51) Int. Cl.
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
- (21) 출원번호 10-2008-0009458
- (22) 출원일자 2008년01월30일
심사청구일자 2008년01월30일
- (65) 공개번호 10-2008-0082897
- (43) 공개일자 2008년09월12일
- (30) 우선권주장
JP-P-2007-00059620 2007년03월09일 일본(JP)
- (56) 선행기술조사문헌
JP15058117 A*
KR1020030044809 A*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
가부시끼가이샤 르네사스 테크놀로지
일본국 도쿄도 치요다쿠 오테마치 2초메 6반 2고
- (72) 발명자
아카이 아키히토
일본 도쿄도 지요다꾸 마루노우찌 1쵸메 6-1 가부
시끼가이샤히타치세이사쿠쇼 지적재산권 본부 내
구도 야스유키
일본 도쿄도 지요다꾸 마루노우찌 1쵸메 6-1 가부
시끼가이샤히타치세이사쿠쇼 지적재산권 본부 내
오카도 가즈오
일본 도쿄도 지요다꾸 마루노우찌 1쵸메 6-1 가부
시끼가이샤히타치세이사쿠쇼 지적재산권 본부 내
- (74) 대리인
박충범, 이중희, 장수길

전체 청구항 수 : 총 19 항

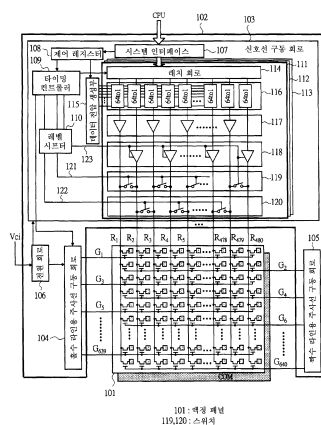
심사관 : 이성현

(54) 표시용 구동 회로

(57) 요약

액정 표시 장치에서, 신호선 구동 회로(103)의 출력부에, 액정 패널(101)의 짝수 열 및 홀수 열 중 한쪽의 예를 들면 짝수 신호선과 그 좌측에 인접하는 홀수 신호선에 단락하기 위한 스위치(119)와, 짝수 신호선과 그 우측에 인접하는 홀수 신호선에 단락하기 위한 스위치(120)를 설치한다. 이들을 제어함으로써, 수평 방향은 바이리니어 처리에 상당하는 확대 표시를 실현하고, 또한, 주사선을 2라인 동시에 주사함으로써, 수직 방향은 단순 확대 표시를 실현한다. 또한, 짝수 신호선에 데이터 전압을 인가하는 오피 앰프에의 정상 전류의 공급을 정지함으로써, 저코스트이며 저소비 전력의 확대 표시를 실현한다.

대표도 - 도1



101: 액정 패널
103, 105: 스위치

특허청구의 범위

청구항 1

제1 방향으로 배열된 복수의 신호선과, 상기 제1 방향에 교차하는 제2 방향으로 배열된 복수의 주사선과, 상기 복수의 신호선과 상기 복수의 주사선의 교점에 대응하여 형성된 복수의 화소와, 상기 복수의 화소의 각각에서, 그 제1 단자가 상기 복수의 신호선 중 대응하는 것에 결합되고, 그 제2 단자가 상기 복수의 주사선 중 대응하는 것에 결합되며, 또한 그 제3 단자가 그 화소의 화소 전극에 결합된 스위칭 소자를 포함한 표시 패널을 구동하는 표시용 구동 회로(Display Driver)로서,

상기 주사선에 선택 상태를 나타내는 주사 펄스를 1주사 기간마다 선순차로 출력하는 주사선 구동 회로와,

상기 신호선에 표시 데이터에 따른 데이터 전압을 출력하는 신호선 구동 회로를 포함하고,

상기 신호선 구동 회로는,

상기 신호선에 데이터 전압을 인가하는 회로와,

상기 표시 패널의 짝수 열 및 홀수 열 중 한쪽의 제1 신호선과, 그 제1 신호선의 좌측에 인접하는 제2 신호선 사이에 설치된 제1 전기적 결합을 개폐하는 스위칭 소자와,

상기 제1 신호선과, 그 제1 신호선의 우측에 인접하는 제3 신호선 사이에 설치된 제2 전기적 결합을 개폐하는 스위칭 소자를 포함하고,

상기 신호선 구동 회로는,

상기 제1 전기적 결합을 열고, 또한 상기 제2 전기적 결합을 열어, 각각의 신호선에 그 신호선에 대응하는 데이터 전압을 인가하는 제1 데이터 전압 인가 방법과,

상기 제1 전기적 결합을 닫고, 또한 상기 제2 전기적 결합을 열어, 상기 제1 신호선에 상기 제2 신호선에 대응하는 데이터 전압을 인가하는 제1 전기적 결합 상태와, 상기 제1 전기적 결합을 열고, 또한 상기 제2 전기적 결합을 닫아, 상기 제1 신호선에 상기 제3 신호선에 대응하는 데이터 전압을 인가하는 제2 전기적 결합 상태를 전환하는 제2 데이터 전압 인가 방법을 갖는 것을 특징으로 하는 표시용 구동 회로.

청구항 2

제1항에 있어서,

상기 제1 데이터 전압 인가 방법에서는, 상기 주사선 구동 회로는, 1주사 기간당 1개의 주사선에 대하여 주사 펄스를 출력하고,

상기 제2 데이터 전압 인가 방법에서는, 상기 주사선 구동 회로는, 1주사 기간당 1개 이상의 주사선에 대하여, 주사 펄스를 출력하는 것을 특징으로 하는 표시용 구동 회로.

청구항 3

제2항에 있어서,

상기 제2 데이터 전압 인가 방법에서는, 상기 제1 신호선에 데이터 전압을 인가하는 데이터 전압 인가 회로에 대하여, 정상 전류의 공급을 정지하고, 상기 데이터 전압 인가 회로의 출력은 Hi-Z(high impedance) 상태로 하는 것을 특징으로 하는 표시용 구동 회로.

청구항 4

제3항에 있어서,

상기 제1 데이터 전압 인가 방법과 상기 제2 데이터 전압 인가 방법의 변경은, 외부 장치로부터 입력되는 레지스터값, 또는 해상도의 자동 판정 중 어느 하나에 의해 실시하는 것을 특징으로 하는 표시용 구동 회로.

청구항 5

제4항에 있어서,

상기 제1 데이터 전압 인가 방법과 상기 제2 데이터 전압 인가 방법을 절환하는 경우, 상기 신호선 구동 회로와 상기 주사선 구동 회로가, 상기 표시 패널을 구동하는 프레임 주파수를 변경 가능한 것을 특징으로 하는 표시용 구동 회로.

청구항 6

제5항에 있어서,

상기 프레임 주파수는, 외부 장치로부터 입력되는 레지스터값에 의한 변경, 또는 해상도의 자동 판정 중 어느 하나에 의해 실시하는 것을 특징으로 하는 표시용 구동 회로.

청구항 7

제6항에 있어서,

상기 제2 데이터 전압 인가 방법에서는, 상기 제1 전기적 결합 상태와 상기 제2 전기적 결합 상태를 절환하는 주기는, 2주사 기간 이상인 것을 특징으로 하는 표시용 구동 회로.

청구항 8

제7항에 있어서,

상기 제2 데이터 전압 인가 방법에서는, 상기 제1 전기적 결합 상태와 상기 제2 전기적 결합 상태를 절환하는 주기는, 외부 장치로부터 입력되는 레지스터값에 의해 변경 가능한 것을 특징으로 하는 표시용 구동 회로.

청구항 9

제8항에 있어서,

상기 제1 데이터 전압 인가 방법과 상기 제2 데이터 전압 인가 방법은, 상기 제2 신호선의 표시 데이터와 상기 제3 신호선의 표시 데이터를 비교한 결과에 의해 변경되는 것을 특징으로 하는 표시용 구동 회로.

청구항 10

제9항에 있어서,

상기 제2 신호선의 표시 데이터와 상기 제3 신호선의 표시 데이터는, 상위 1bit 이상인 것을 특징으로 하는 표시용 구동 회로.

청구항 11

제1 방향으로 배열된 복수의 신호선과, 상기 제1 방향에 교차하는 제2 방향으로 배열된 복수의 주사선과, 상기 복수의 신호선과 상기 복수의 주사선의 교점에 대응하여 형성된 복수의 화소와, 상기 복수의 화소의 각각에서, 그 제1 단자가 상기 복수의 신호선 중 대응하는 것에 결합되고, 그 제2 단자가 상기 복수의 주사선 중 대응하는 것에 결합되며, 또한 그 제3 단자가 상기 화소의 화소 전극에 결합된 스위칭 소자를 포함한 표시 패널을 구동하는 표시용 구동 회로로서,

상기 주사선에 선택 상태를 나타내는 주사 펄스를 1주사 기간마다 선순차로 출력하는 주사선 구동 회로와,

상기 신호선에 표시 데이터에 따른 데이터 전압을 출력하는 신호선 구동 회로를 포함하고,

상기 신호선 구동 회로는,

상기 신호선에 데이터 전압을 인가하는 회로와,

상기 표시 패널의 짝수 열 및 홀수 열 중 한쪽의 제1 신호선과, 그 제1 신호선의 좌측에 인접하는 제2 신호선 사이에 설치된 제1 전기적 결합을 개폐하는 스위칭 소자와,

상기 제1 신호선과, 그 제1 신호선의 우측에 인접하는 제3 신호선 사이에 설치된 제2 전기적 결합을 개폐하는 스위칭 소자를 포함하고,

상기 신호선 구동 회로는,

상기 제1 전기적 결합을 열고, 또한 상기 제2 전기적 결합을 열어, 각각의 신호선에 그 신호선에 대응하는 데이터 전압을 인가하는 제1 데이터 전압 인가 방법과,

상기 제1 전기적 결합을 닫고, 또한 상기 제2 전기적 결합을 열어, 상기 제1 신호선에 상기 제2 신호선에 대응하는 데이터 전압을 인가하는 제1 전기적 결합 상태와, 상기 제1 전기적 결합을 열고, 또한 상기 제2 전기적 결합을 닫아, 상기 제1 신호선에 상기 제3 신호선에 대응하는 데이터 전압을 인가하는 제2 전기적 결합 상태를 절환하는 제2 데이터 전압 인가 방법과,

상기 제1 전기적 결합을 닫고, 또한 상기 제2 전기적 결합을 열어, 상기 제1 신호선에 상기 제2 신호선에 대응하는 데이터 전압을 인가하는 제3 데이터 전압 인가 방법을 갖는 것을 특징으로 하는 표시용 구동 회로.

청구항 12

제11항에 있어서,

상기 제1 데이터 전압 인가 방법에서는, 상기 주사선 구동 회로는, 1주사 기간당 1개의 주사선에 대하여 주사 펄스를 출력하고,

상기 제2 데이터 전압 인가 방법, 및 상기 제3 데이터 전압 인가 방법에서는, 상기 주사선 구동 회로는, 1주사 기간당 1개 이상의 주사선에 대하여, 주사 펄스를 출력하는 것을 특징으로 하는 표시용 구동 회로.

청구항 13

제12항에 있어서,

상기 제2 데이터 전압 인가 방법, 및 상기 제3 데이터 전압 인가 방법에서는, 상기 제1 신호선에 데이터 전압을 인가하는 데이터 전압 인가 회로에 대하여, 정상 전류의 공급을 정지하고, 상기 데이터 전압 인가 회로의 출력은 Hi-Z(high impedance) 상태로 하는 것을 특징으로 하는 표시용 구동 회로.

청구항 14

제13항에 있어서,

상기 제1 데이터 전압 인가 방법과 상기 제2 데이터 전압 인가 방법, 또는 상기 제3 데이터 전압 인가 방법의 변경은, 외부 장치로부터 입력되는 레지스터 값, 또는 해상도의 자동 판정 중 어느 하나에 의해 실시하는 것을 특징으로 하는 표시용 구동 회로.

청구항 15

제14항에 있어서,

상기 제2 데이터 전압 인가 방법에서는, 상기 제1 전기적 결합 상태와 상기 제2 전기적 결합 상태를 절환하는 주기는, 2주사 기간 이상인 것을 특징으로 하는 표시용 구동 회로.

청구항 16

제15항에 있어서,

상기 제2 데이터 전압 인가 방법에서는, 상기 제1 전기적 결합 상태와 상기 제2 전기적 결합 상태를 절환하는 주기는, 외부 장치로부터 입력되는 레지스터값에 의해 변경 가능한 것을 특징으로 하는 표시용 구동 회로.

청구항 17

제16항에 있어서,

상기 제2 데이터 전압 인가 방법과 상기 제3 데이터 전압 인가 방법은, 상기 제2 신호선의 표시 데이터와 상기 제3 신호선의 표시 데이터를 비교한 결과에 의해 변경되는 것을 특징으로 하는 표시용 구동 회로.

청구항 18

제17항에 있어서,

상기 제2 신호선의 표시 데이터와 상기 제3 신호선의 표시 데이터는, 상위 1bit 이상인 것을 특징으로 하는 표시용 구동 회로.

시용 구동 회로.

청구항 19

입력된 표시 데이터의 사이즈를 변화시켜, 매트릭스 형상으로 배열된 화소를 갖는 표시 패널에 표시하기 위한, 표시용 구동 회로로서,

상기 표시 데이터의 사이즈를 변화시키지 않고 상기 표시 패널에 표시하는 경우에, 상기 표시 패널의 화소의 홀수 열에 표시할 표시 데이터의 표시 신호를 상기 표시 패널의 화소의 홀수 열에 출력하고, 상기 표시 패널의 화소의 짝수 열에 표시할 표시 데이터의 표시 신호를 상기 표시 패널의 화소의 짝수 열에 출력하고,

상기 표시 데이터의 사이즈를 변화시켜 상기 표시 패널에 표시하는 경우에, 상기 표시 패널의 화소의 홀수 열과 짝수 열 중 한쪽에 표시할 표시 데이터의 표시 신호를, 상기 표시 패널의 화소의 인접하는 홀수 열과 짝수 열의 쌍방에 출력하고,

상기 표시 데이터의 사이즈를 변화시켜 상기 표시 패널에 표시하는 경우에, 상기 홀수 열과 상기 짝수 열 중 한쪽에 표시할 표시 데이터의 표시 신호를 출력할 상기 인접하는 홀수 열과 짝수 열의 조합을, n프레임 주기(n은 2 이상의 정수)로 변화시키는 것을 특징으로 하는 표시용 구동 회로.

청구항 20

삭제

명세서

발명의 상세한 설명

기술분야

- <1> 본 출원은 일본 특허 출원 2007-059620호(2007년 3월 9일 출원)에 기초한 것으로서, 그 우선권을 주장하며, 그 전체 내용이 본 명세서에서 참조로서 인용된다.
- <2> 본 발명은, 표시 데이터에 따른 데이터 전압을 생성하고, 액티브 매트릭스형 표시 패널, 예를 들면 액정 표시 패널에 출력하는 표시용 구동 회로, 및 그 표시용 구동 회로를 구비한 표시 장치에 관한 것으로, 특히, 표시 패널의 고해상도화에서, 저소비 전력화가 가능한 표시용 구동 회로에 적용하기에 유효한 기술에 관한 것이다.

배경 기술

- <3> 근년, 휴대 전화로 대표되는 모바일 기기용의 액정 패널에서도, 패널의 고해상도화가 진행되고 있다. 그러나, 휴대 전화용의 인터넷 콘텐츠나 동화상 콘텐츠의 표시 화면 설계는, 현시점에서는 수평 240×RGB, 수직 320의 해상도(이하 QVGA라고 부름)가 주류로 되어 있어, 표시 장치가 고해상도화되어도 표시하는 콘텐츠는 바로는 고해상도로 이행하지 않는다고 생각된다. 이에 대하여, 고해상도의 표시 장치에 QVGA 콘텐츠를 표시하기 위해서는, 확대 처리를 행하고, 표시 장치의 해상도에 대응한 표시 화상으로 변환하는 방법이, 일본 특개 2004-252102호 공보에 기재되어 있다. 그러나, 이 방법을 실현하기 위해서는, 확대 처리 회로, 표시 영역에 대응한 표시 RAM 등의 확대 수단이 필요하게 되어, 연산 처리 장치의 부하 또는 코스트 증대로 이어진다.
- <4> 또한, 표시 장치의 고해상도화에 수반하여, 표시 타이밍, 동작 클럭이 고주파수화된다. 통상적으로, 패널이나 드라이버에서 소비하는 전력은 표시 타이밍, 동작 클럭에 비례하여 상승하기 때문에, 고해상도의 디스플레이에서는, 소비하는 전력도 증대하는 경향이 있다.

발명의 내용

해결 하고자하는 과제

- <5> 디스플레이의 고해상도화로, QVGA의 표시 데이터를 QVGA보다 해상도가 높은 표시 패널, 예를 들면 수평 480×RGB, 수직 640의 해상도(이하 VGA라고 부름)의 표시 패널에 확대하여 표시하는 경우, 일본 특개 2004-252102호 공보의 확대 방법으로는, 확대 처리에 의한 코스트 증대와, 소비 전력의 증대가 염려된다.
- <6> 따라서, 본 발명은, 표시 패널의 해상도보다, 낮은 해상도의 표시 데이터를 표시하는 경우에, 종래 회로의 유용

으로 저코스트의 확대 처리를 실현하고, 또한 표시 장치의 소비 전력을 저감시키는 것이 가능한, 표시용 구동 회로를 제공하는 것을 목적으로 하는 것이다.

<7> 본 발명의 상기 및 그 밖의 목적과 신규의 특징은, 본 명세서의 기술 및 첨부 도면으로부터 명백하게 될 것이다.

과제 해결수단

<8> 본원에서 개시되는 발명 중, 대표적인 것의 개요를 간단히 설명하면, 다음과 같다.

<9> 본 발명의 표시 장치는, 고해상도의 표시 패널을 탑재하고, 주사선 구동 회로, 신호선 구동 회로로 구성하고, 신호선 구동 회로의 출력부에, 표시 패널의 짝수 열 및 홀수 열 중 한쪽의 예를 들면 짝수 신호선과 그 좌측에 인접하는 홀수 신호선에 단락하기 위한 제1 스위치와, 짝수 신호선과 그 우측에 인접하는 홀수 신호선에 단락하기 위한 제2 스위치를 설치한다. 그리고, 확대 표시 시에는, 제1 스위치와 제2 스위치를 제어함으로써, 신호선 구동 회로는 홀수 신호선의 데이터 전압을 홀수 신호선과 짝수 신호선의 2개의 신호선에 출력한다. 여기서, 접속하는 신호선의 조합은, 예를 들면 1프레임과 2프레임에서 제1 스위치를 온, 제2 스위치를 오프하여 짝수 신호선을 좌측의 홀수 신호선과 접속하고, 3프레임과 4프레임에서 제1 스위치를 오프, 제2 스위치를 온하여 짝수 신호선을 우측의 홀수 신호선과 접속하는 것으로 한다. 이와 같이 프레임마다 짝수 신호선에 인가하는 데이터 전압을 절환함으로써, 짝수 신호선은 좌우에 인접하는 홀수 신호선의 중간 계조를 표시하게 되어, 수평 방향은 바이리니어 처리에 상당하는 확대 표시를 실현한다. 또한, 주사선을 2라인 동시에 주사함으로써, 패널의 수직 방향은 단순 확대 표시를 실현한다.

<10> 또한, 전술한 확대 표시 시에는, 짝수 신호선에 데이터 전압을 인가하는 오피 앰프에의 정상 전류의 공급을 정지함으로써, 저소비 전력화를 실현한다.

<11> 이와 같은 구성에 의해, 표시 장치가 갖는 해상도보다 낮은 해상도에서의 화상 데이터를 표시하는 경우에, 일본 특개 2004-252102호 공보에 기재된 확대 방법과 비교하여 저코스트이고, 또한 소비 전력을 저감시키는 것이 가능한, 표시용 구동 회로를 제공하는 것이 가능하게 된다.

<12> 또한, 표시 패널의 화소에 주목한 관점에서는, 표시 데이터의 사이즈를 변화시키지 않고 표시하는 경우에, 표시 패널의 화소의 홀수 열에 표시할 표시 데이터의 표시 신호를 화소의 홀수 열에 출력하고, 표시 패널의 화소의 짝수 열에 표시할 표시 데이터의 표시 신호를 화소의 짝수 열에 출력한다. 표시 데이터의 사이즈를 변화시켜 표시하는 경우에, 표시 패널의 화소의 홀수 열과 짝수 열 중 한쪽에 표시할 표시 데이터의 표시 신호를 화소의 인접하는 홀수 열과 짝수 열의 쌍방에 출력하고, 또한, 인접하는 홀수 열과 짝수 열의 조합을, n프레임 주기(n은 2 이상의 정수)로 변화시킨다. 이와 같은 구성에 의해, 상기와 마찬가지로의 효과를 실현할 수 있는 표시용 구동 회로를 제공하는 것이 가능하게 된다.

효과

<13> 본원에서 개시되는 발명 중, 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면 이하와 같다.

<14> 본 발명에 따르면, 표시 패널의 해상도보다 작은 표시 데이터를 확대하여 표시하는 경우에, 수평 방향은 바이리니어 처리에 상당하는 확대 표시, 패널의 수직 방향은 단순 확대 표시가 가능하게 된다. 여기서, 짝수 신호선에 데이터 전압을 인가하는 오피 앰프에의 정상 전류의 공급을 정지함으로써, 표시 장치에서 저소비 전력화를 실현할 수 있다. 이와 같이, 기존의 신호선 구동 회로의 부분적인 개조로 본 발명은 구축 가능하기 때문에, 표시 장치에서, 코스트와 소비 전력의 증대 없이 확대 표시가 가능하고, 휴대 전화로 대표되는 모바일 기기용 표시 장치에 효과적으로 이용할 수 있다.

발명의 실시를 위한 구체적인 내용

<15> 본 발명은, 액티브 매트릭스형 표시 패널을 사용한 표시 장치에 관한 것이지만, 전술한 바와 같이, 현재, 표시 패널 중에서, 가장 일반적으로 널리 보급되어 있는 것은 액정 표시 패널이라고 생각되기 때문에, 표시 패널의 대표예로서 액정 패널을 예로 채용하여, 상세하게 설명한다. 그러나, 본 발명은, 후술하는 바와 같이, 액정 패널 이외의 액티브 매트릭스형 표시 패널, 예를 들면, 일렉트로 루미네센스형(EL) 타입의 표시 패널을 사용한 경우에도 적용할 수 있는 것은 물론이다.

<16> 이하, 본 발명의 실시 형태를 도면에 기초하여 상세하게 설명한다. 또한, 실시 형태를 설명하기 위한 전체 도

면에서, 동일 부재에는 원칙으로서 동일한 부호를 붙이고, 그 반복 설명은 생략한다.

- <17> [실시예 1]
- <18> 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 구성 및 동작에 대해서, 도 1~도 5를 이용하여 설명한다.
- <19> 도 1은, 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 블록도이다. 본 실시 형태에 따른 액정 표시 장치는, 액정 패널(101)과, 이 액정 패널(101)을 구동하는 표시용 구동 회로(102)로 구성된다.
- <20> 액정 패널(101)은, 화소마다 TFT가 배치되어 있고, 이에 접속하는 신호선과 주사선이 매트릭스 형상으로 배선되어, 액티브 매트릭스형으로 구성된다. 구체적으로, 액정 패널(101)은, 제1 방향으로 배열된 복수의 신호선($R_1 \sim R_{480}$)과, 제1 방향에 교차하는 제2 방향으로 배열된 복수의 주사선($G_1 \sim G_{640}$)과, 복수의 신호선과 복수의 주사선의 교점에 대응하여 형성된 복수의 화소와, 복수의 화소의 각각에서, 그 제1 단자가 복수의 신호선 중 대응하는 것에 결합되고, 그 제2 단자가 복수의 주사선 중 대응하는 것에 결합되며, 또한 그 제3 단자가 그 화소의 화소 전극에 결합된 스위칭 소자를 구비하고 있다.
- <21> 표시용 구동 회로(102)는, 신호선 구동 회로(103)와, 홀수 라인용 주사선 구동 회로(104)와, 짝수 라인용 주사선 구동 회로(105)와, 전원 회로(106)를 포함하고, CPU로부터 전송되는 각종 데이터에 기초하여 액정 패널(101)을 구동한다.
- <22> 신호선 구동 회로(103)는, CPU로부터 전송되는 표시 데이터를 아날로그의 데이터 전압으로 변환하고, 액정 패널(101) 내의 신호선을 통해서, TFT의 소스 단자에 접속된 화소 전극에 데이터 전압을 인가한다. 또한, 화소 전극에 인가된 데이터 전압에 의해, 액정 분자에 관한 실효값이 변화되어, 액정 패널(101)의 표시 휘도는 제어되는 것으로 한다.
- <23> 홀수 라인용 주사선 구동 회로(104)는, 액정 패널(101) 내의 홀수 주사선에 TFT를 온 상태로 하는 주사 펄스를 선순차로 인가한다. 짝수 라인용 주사선 구동 회로(105)는, 액정 패널(101) 내의 짝수 주사선에 TFT를 온 상태로 하는 주사 펄스를 선순차로 인가한다.
- <24> 전원 회로(106)는, 외부로부터 공급되는 전원 전압 V_{ci} 로부터, 신호선 구동 회로(103)와 홀수 라인용 주사선 구동 회로(104), 짝수 라인용 주사선 구동 회로(105) 내에서 필요한 전원 전압 레벨을 생성하는 블록이다. 또한, 전원 전압 레벨의 생성은, 차지 펌프 회로 등에 의한 전원 전압 V_{ci} 를 n배화함으로써 실현한다.
- <25> 다음으로, 신호선 구동 회로(103)의 구성, 및 신호선 구동 회로(103)를 구성하는 각 블록의 동작에 대해서 설명한다.
- <26> 신호선 구동 회로(103)는, 시스템 인터페이스(107)와, 제어 레지스터(108)와, 타이밍 컨트롤러(109)와, 레벨 시프터(110)와, R(적)용 DAC(디지털-아날로그 변환)부(111)와, G(녹)용 DAC부(112)와, B(청)용 DAC부(113)와, 데이터 전압 생성부(115)로 구성된다.
- <27> 시스템 인터페이스(107)는, CPU로부터 전송되는 표시 데이터 및 인스트럭션을 받아, 제어 레지스터(108)에 출력하는 동작을 행한다. 여기서, 인스트럭션이란, 신호선 구동 회로(103), 주사선 구동 회로(104, 105)의 내부 동작을 결정하기 위한 정보로서, 프레임 주파수, 구동 라인수, 색수와 본 발명의 특징인 확대 표시 설정 DIS_M 등의 각종 파라미터를 포함한다.
- <28> 제어 레지스터(108)는, 래치 회로를 내장하고, 시스템 인터페이스(107)로부터 전송되는 확대 표시 설정 DIS_M을 후술하는 타이밍 컨트롤러(109)에 전송한다. 또한, 제어 레지스터(108)는, 확대 표시 설정 DIS_M을 유지하기 위한 확대 표시 설정 레지스터를 갖는 것으로 한다.
- <29> 타이밍 컨트롤러(109)는, 도트 카운터를 갖고 있고, 도트 클럭을 카운트함으로써, Hsync 등의 클럭을 생성한다. 또한, 타이밍 컨트롤러(109)는, 제어 레지스터(108)로부터 전송되는 확대 표시 설정 DIS_M에 기초하여, 후술하는 스위치(119)와 스위치(120)의 제어 신호 SIG_L(121), SIG_R(122)과 짝수 신호선용 오피 앰프(118)의 온 오프 제어를 실시하는 제어 신호 AMP_PW(123)를 생성하는 것으로 한다.
- <30> 레벨 시프터(110)는, 타이밍 컨트롤러(109)로부터 전송되는 제어 신호 SIG_L(121), SIG_R(122), AMP_PW(123)를 Vcc-GND 레벨로부터 VDD-GND 레벨로 변환하고, 스위치(119), 스위치(120), 짝수 신호선용 오피 앰프(118)에 전송한다.
- <31> R용 DAC부(111)는, 액정 패널(101) 내의 R의 신호선 Rx에 대하여, 표시 휘도를 규정하는 데이터 전압을 인가하

는 블록이며, G용 DAC부(112)는, 액정 패널(101) 내의 G의 신호선에 대하여, 표시 휘도를 규정하는 데이터 전압을 인가하는 블록이며, B용 DAC부(113)는, 액정 패널(101) 내의 B의 신호선에 대하여, 표시 휘도를 규정하는 데이터 전압을 인가하는 블록이다.

- <32> R용 DAC부(111)는, 래치 회로(114)와, 64 to 1 셀렉터(116)와, 홀수 신호선용 오피 앰프(117)와, 짝수 신호선용 오피 앰프(118)와, 스위치(119)와, 스위치(120)로 구성된다. 또한, R용 DAC부(111)와 G용 DAC부(112)와 B용 DAC부(113)의 내부 구성은 동일하게 한다.
- <33> 래치 회로(114)는, 라인 클럭의 하강 타이밍에서 동작하고, 1라인분의 표시 데이터를 후술하는 64 to 1 셀렉터(116)에 일제히 전송한다.
- <34> 데이터 전압 생성부(115)는, 액정 패널(101)의 표시 휘도를 결정하는 64레벨의 데이터 전압을 생성하는 블록이며, 예를 들면 VDD-GND 전위 간을 래더 저항으로 접속하고, 래더 저항의 분압비로 생성되는 데이터 전압을 후술하는 64 to 1 셀렉터(116)에 출력한다. 또한, 본 실시 형태에서는 신호선 구동 회로(103)의 대응 색수를 6bit로 했기 때문에, 출력하는 전압 레벨수는 RGB 각각이 64레벨이지만, 본 발명은, 대응 색수가 8bit인 경우라도 적용 가능하고, 그 경우, 데이터 전압 생성부(115)는 256레벨을 생성하게 된다.
- <35> 64 to 1 셀렉터(116)는, 래치 회로(114)로부터 전송되는 디지털의 표시 데이터를 데이터 전압 생성부(115)로부터 전송되는 아날로그의 데이터 전압으로 변환한다.
- <36> 홀수 신호선용 오피 앰프(117)는, 64 to 1 셀렉터(116)로부터 전송되는 홀수 신호선에 대응하는 아날로그의 데이터 전압을 버퍼링하고, 액정 패널(101)의 홀수 신호선에 데이터 전압을 인가한다.
- <37> 짝수 신호선용 오피 앰프(118)는, 64 to 1 셀렉터(116)로부터 전송되는 짝수 신호선에 대응하는 아날로그의 데이터 전압을 버퍼링하고, 액정 패널(101)의 짝수 신호선에 데이터 전압을 인가한다. 또한, 짝수 신호선용 오피 앰프(118)는, 레벨 시프터(110)로부터 전송되는 제어 신호 AMP_PW(123)에 따라서, 정상 전류의 공급 상태와 공급 정지 상태를 전환하는 것으로 하고, AMP_PW=1(High)에서, 짝수 신호선용 오피 앰프(118)에 정상 전류를 공급하여, 64 to 1 셀렉터(116)로부터 전송되는 데이터 전압을 대응하는 신호선에 출력한다. 또한, AMP_PW=0(Low)에서, 짝수 신호선용 오피 앰프(118)에의 정상 전류의 공급을 정지하고, 그 출력은 Hi-Z로 되도록 한다.
- <38> 스위치(119)는, 레벨 시프터(110)로부터 전송되는 제어 신호 SIG_L(121)에 의해 제어되고, 예를 들면 SIG_L=1(High)에서 짝수 신호선과 좌측(도 1을 본 경우의 방향)에 인접하는 홀수 신호선을 단락하고, SIG_L=0(Low)에서 짝수 신호선과 좌측에 인접하는 홀수 신호선의 전기적 결합을 개방하는 스위칭 소자이다.
- <39> 스위치(120)는, 레벨 시프터(110)로부터 전송되는 제어 신호 SIG_R(122)에 의해 제어되고, 예를 들면 SIG_R=1(High)에서 짝수 신호선과 우측(도 1을 본 경우의 방향)에 인접하는 홀수 신호선을 단락하고, SIG_R=0(Low)에서 짝수 신호선과 우측에 인접하는 홀수 신호선의 전기적 결합을 개방하는 스위칭 소자이다. 또한, 확대 표시 설정 DIS_M=1(High)에서는, SIG_L=1(High)인 경우에는 SIG_R=0(Low), SIG_L=0(Low)인 경우에는 SIG_R=1(High)로 되도록 제어한다.
- <40> 도 2는, 확대 표시 설정 DIS_M=0(Low)에서, 액정 패널(101)의 해상도와 표시 데이터의 해상도가 일치하고 있는 경우의 신호선 구동 회로(103)와 홀수 라인용 주사선 구동 회로(104), 짝수 라인용 주사선 구동 회로(105)에 관한 타이밍차트로서, 수평 기간 신호 Hsync를 기준으로, 신호선 구동 회로(103)의 데이터 전압의 출력 타이밍과, 홀수 라인용 주사선 구동 회로(104), 짝수 라인용 주사선 구동 회로(105)의 시프트 클럭과, 출력 주사 펄스의 관계를 나타내고 있다.
- <41> 신호선 구동 회로(103)는, Hsync에 동기하여 수평 1라인 단위로 액정 패널(101)에 데이터 전압을 전송한다. 홀수 라인용 주사선 구동 회로(104), 짝수 라인용 주사선 구동 회로(105)의 시프트 클럭은 2주사 기간으로 하고, 홀수 라인용 주사선 구동 회로(104)의 마스크 신호 DISP_A는, 주사선의 홀수 라인을 유효하게 하는 마스크 타이밍이다. 이에 의해, 홀수 라인용 주사선 구동 회로(104)는, 2주사 기간마다의 시프트 동작에서 홀수 라인을 주사하는 신호를 출력한다. 또한, 짝수 라인용 주사선 구동 회로(105)의 마스크 신호 DISP_B는, 주사선의 짝수 라인을 유효하게 하는 마스크 타이밍이며, 짝수 라인용 주사선 구동 회로(105)는, 2주사 기간마다의 시프트 동작에서 짝수 라인을 주사하는 신호를 출력한다.
- <42> 또한, 확대 표시 설정 DIS_M=0(Low)에서는, 제어 신호 SIG_L(121)과 제어 신호 SIG_R(122)은 0(Low) 고정, 제어 신호 AMP_PW(123)는 1(High) 고정으로 한다.

- <43> 이상의 제어에 의해, 주사선 $G_1 \sim G_{640}$ 이 선순차로 선택되는 주사 펄스를 생성할 수 있고, 신호선 구동 회로(103)는, 홀수 신호선용 오피 앰프(117), 짝수 신호선용 오피 앰프(118)가 64 to 1 셀렉터(116)로부터 전송되는 데이터 전압을 대응하는 신호선에 인가하기 때문에, 해상도 VGA의 통상 표시, 구체적으로는 표시 장치의 해상도와 합치한 표시 데이터를 표시 가능하게 된다. 바꿔 말하면, 액정 패널(101)의 화소의 홀수 열에 표시할 표시 데이터의 표시 신호를 액정 패널(101)의 화소의 홀수 열에 출력하고, 액정 패널(101)의 화소의 짝수 열에 표시할 표시 데이터의 표시 신호를 액정 패널(101)의 화소의 짝수 열에 출력함으로써, 표시 데이터의 사이즈를 변화시키지 않고 액정 패널(101)에 표시하는 것이 가능하게 된다.
- <44> 도 3은, 확대 표시 설정 DIS_M=1(High)에서, 휴대 전화기용의 콘텐츠의 주류해상도인 QVGA의 표시 데이터를 수평 방향, 수직 방향의 각각에서 2배로 하여, 해상도 VGA의 액정 패널(101)에 표시하는 경우의 타이밍차트를 도시한 것으로, 수평 기간 신호 Hsync를 기준으로, 신호선 구동 회로(103)의 데이터 전압의 출력 타이밍과, 홀수 라인용 주사선 구동 회로(104), 짝수 라인용 주사선 구동 회로(105)의 시프트 클럭과, 출력 주사 펄스의 관계를 나타내고 있다.
- <45> 신호선 구동 회로(103)는, 입력되는 해상도 QVGA의 표시 데이터로부터, 2주사 기간마다 데이터 전압을 절환하여 출력하는 것으로 한다. 주사선 구동 회로(104, 105)의 시프트 클럭은 2주사 기간으로 하고, 마스크 신호 DISP_A와 DISP_B는 High고정으로 하여, 마스크를 해제한다. 이에 의해, 예를 들면 주사선 G_1 과 G_2 , G_3 과 G_4 , ..., G_{639} 와 G_{640} 이라고 하는 바와 같이 2라인이 동시 주사로 선택하는 주사 펄스를 생성할 수 있다.
- <46> 또한, 확대 표시 설정 DIS_M=1(High)에서는, 제어 신호 SIG_L(121)은 2프레임마다 0(Low)과 1(High)을 절환하는 것으로 한다. 또한, 제어 신호 SIG_R(122)은, SIG_L(121)과 역위상의 동작으로 되도록 하고, 예를 들면, SIG_L(121)=0(Low)인 경우에는 SIG_R(122)=1(High), SIG_L(121)=1(High)인 경우에는 SIG_R(122)=0(Low)으로 한다. 또한, 짝수 신호선용 오피 앰프(118)를 온 오프 제어하는 신호 AMP_PW(123)는 0(Low) 고정으로 한다.
- <47> 이 제어에 의해, 짝수 신호선용 오피 앰프(118)에의 정상 전류의 공급이 정지되어, 짝수 신호선은, 2프레임마다 좌측의 홀수 신호선과 단락하는 상태와, 우측의 홀수 신호선과 단락하는 상태를 절환하게 된다.
- <48> 도 4, 도 5는, 본 실시 형태를 적용한 경우(DIS_M=1(High))의 액정 패널(101) 상의 표시 데이터의 배치를 도시한 것으로, 도 4는 프레임4n, 4n+1에서의 액정 패널(101)의 표시 데이터의 배치, 도 5는 프레임4n+2, 4n+3에서의 액정 패널(101)의 표시 데이터의 배치를 도시한 것이다. 또한, 참조 부호 301은 표시 데이터이며, 영자는 표시 데이터의 x좌표(a, b, c, ...), 숫자는 표시 데이터의 y좌표를 나타낸다. 앞서 설명한 바와 같이, DIS_M=1(High)에서는, 2라인을 동시 주사로 선택하는 주사 펄스를 인가하기 때문에, 액정 패널(101)의 좌표 (X, Y)=(R_1 , 1), (R_1 , 2)에 배치하는 데이터는 동일 데이터 a1로 되고, 액정 패널(101)의 좌표 (X, Y)=(R_1 , 3), (R_1 , 4)에 배치하는 데이터는 동일 데이터 a2로 된다. 이에 의해, 수직 방향은 단순 확대 표시가 가능하게 된다.
- <49> 또한, 참조 부호 302는 프레임4n, 4n+1에서의 짝수 신호선 R_2 의 표시 데이터, 참조 부호 303은 프레임4n+2, 4n+3에서의 짝수 신호선 R_2 의 표시 데이터를 나타낸 것이지만, 액정 패널(101)의 좌표 (X, Y)=(R_2 , 1)에 주목하면, 프레임4n, 4n+1에서는 좌측에 인접하는 (X, Y)=(R_1 , 1)과 동일 데이터 a1로 되고, 프레임4n+2, 4n+3에서는 우측에 인접하는 (X, Y)=(R_3 , 1)과 동일 데이터 b1로 된다. 이와 같이 2프레임마다 데이터를 절환함으로써, 액정 패널(101)의 좌표 (X, Y)=(R_2 , 1)에서는, (X, Y)=(R_1 , 1)의 휘도와 (X, Y)=(R_3 , 1)의 휘도를 교대로 표시하게 되어, 시간 변조에 의한 중간 휘도 표시를 실현한다. 그 결과, 수평 방향은 바이리니어 상당의 확대 표시가 가능하게 된다.
- <50> 이상의 제어에 의해, 수직 방향은 단순 확대 표시가 가능하게 되고, 수평 방향은 바이리니어 상당의 확대 표시가 가능하게 된다. 바꿔 말하면, 액정 패널(101)의 화소의 홀수 열과 짝수 열 중 한쪽에 표시할 표시 데이터의 표시 신호를 액정 패널(101)의 화소의 인접하는 홀수 열과 짝수 열의 쌍방에 출력하고, 또한, 인접하는 홀수 열과 짝수 열의 조합을, 2프레임마다에서 변화시킴으로써, 표시 데이터의 사이즈를 변화시켜 액정 패널(101)에 표시하는 것이 가능하게 된다.
- <51> 또한, 액정 패널(101)과 같이, 구동 전압의 교류화가 필수인 경우, 전술한 바와 같이, SIG_L(121)과 SIG_R(122)의 신호 레벨은 2프레임마다 절환해서 4프레임 주기로 동작시킬 필요가 있다. 예를 들면 SIG_L(121)과 SIG_R(122)의 신호 레벨을 1프레임마다 절환한 경우, 짝수 신호선에 인가하는 데이터 전압의 절환과 인가 전압의 극성 변화가 동일 타이밍에서 발생한다. 이 결과, 인가 전압의 극성이 정극성인 경우에는 항상 좌측에 인접

하는 신호선의 데이터 전압이 인가되고, 부극성인 경우에는 항상 우측에 인접하는 신호선의 데이터 전압이 인가 되게 되고, 이것이 액정 분자의 소부의 원인으로 될 수 있다. 따라서, 본 실시 형태에서는, SIG_L(121)과 SIG_R(122)의 신호 레벨을 2프레임마다 절환하는 4프레임 주기로의 동작으로 설명하였지만, 구동 전압의 교류화가 필요없는 표시 패널, 예를 들면 유기 EL에서는, SIG_L(121)과 SIG_R(122)은 1프레임마다 절환하여 2프레임 주기로 동작시키게 된다.

<52> 또한, 본 발명을 액정 패널에 적용하는 경우에는, 4프레임 주기로 동작시킬 필요가 있는 것을 설명했지만, 주기를 짧게 하는 것을 목적으로 프레임 주파수를 향상시키는 것은 가능하다. 확대 표시 설정 DIS_M=1(High)로 한 경우, 주사선 구동 회로(104, 105)는 2라인 동시 주사의 주사 펄스를 출력하고, 그 하이 폭은 2주사 기간이다. 만약 프레임 주파수를 2배로 하면, 주사 펄스의 하이 폭은 1/2의 시간으로 되지만, 확대 표시 설정 DIS_M=0(Low)일 때의 주사 펄스의 하이 폭인 1주사 기간과 동일하게 된다. 따라서, 확대 표시 설정 DIS_M에 맞춰 프레임 주파수를 변경하도록 하여도 무방하다.

<53> 이상과 같은 회로 구성과 동작 타이밍에 의해, 액정 패널(101)의 해상도와 표시 데이터의 해상도가 일치하고 있는 경우에는, 확대 표시 설정 DIS_M=0(Low)으로 하여, 등배의 통상 표시를 실시하고, 액정 패널(101)의 해상도보다 작은 표시 데이터를 확대하여 표시하는 경우에는, 확대 표시 설정 DIS_M=1(High)로 하여, 수평 방향은 바이리니어 상당의 확대 표시, 수직 방향은 단순 확대 표시를 실시하여, 표시 장치에서는 저소비 전력을 실현할 수 있다.

<54> 또한, CPU로부터 확대 표시 설정 DIS_M을 절환하면, 예를 들면 해상도 VGA의 액정 패널(101)에 대하여, 해상도 VGA의 표시 데이터를 표시시키는 통상 모드와, 해상도 VGA의 액정 패널(101)에 대하여, 해상도 QVGA의 표시 데이터를 확대 표시시키는 확대 모드를 용이하게 절환할 수 있게 된다. 또한, 확대 표시 설정 DIS_M의 절환은, CPU로부터 입력되는 레지스터값에 한하지 않고, 해상도의 자동 판정으로 실시하는 것도 가능하다.

<55> 또한, 지금까지 액정 패널(101)의 해상도보다 작은 표시 데이터를 확대 표시하는 경우를 예로 들어 설명해 왔지만, 액정 패널(101)의 해상도와 표시 데이터의 해상도가 일치하고 있는 경우에, 표시 장치의 소비 전력을 삭감할 목적으로 수평 방향과 수직 방향에서, 1라인마다 표시 데이터를 쉼해서 표시하는 경우도 본 실시 형태는 적용 가능하다. 이 경우, 예를 들면, 표시 데이터가 해상도 VGA인 경우, 수직 방향의 표시 데이터는 640라인분이지만, CPU가 전송하는 표시 데이터는, 짝수 주사선 G₂, G₄, G₆, ..., G₆₄₀에 접속되는 화소 전극에 대응하는 표시 데이터는 쉼하고, 홀수 주사선 G₁, G₃, G₅, ..., G₆₃₉에 접속되는 화소 전극에 대응하는 표시 데이터만을 표시용 구동 회로(102)에 전송한다. 게다가, 확대 표시 설정 DIS_M=1(High)을 설정하면, 본 실시 형태의 특징인 확대 표시를 실현할 수 있고, 짝수 신호선용 오피 앰프(118)의 정상 전류를 0으로 할 수 있기 때문에, 표시용 구동 회로(102)의 저소비전력을 실현할 수 있다. 또한, 본 실시 형태에서 설명한 스위치(119)와 스위치(120)의 제어에 의해, 수평 방향은 바이리니어 처리에 상당하는 보완 표시가 가능하기 때문에, 표시 데이터를 쉼한 표시라도 화질 열화를 최소로 할 수 있다. 또한, 신호선 구동 회로(103)가 CPU로부터 전송되는 표시 데이터를 유지하기 위한 표시 RAM을 내장하고 있으면, CPU 상에서의 표시 데이터의 쉼은 필요하지 않고, 표시 RAM으로부터의 데이터 관독 방법을 변경하면, 상기한 표시를 용이하게 실현할 수 있다.

<56> 또한, 본 발명은, 세로 방향 혹은 가로 방향에서 신호선을 공유화하는 액티브 매트릭스형 패널이며, 전압 레벨로 표시 휘도를 제어하는 패널이면 적용 가능하다. 또한, 본 실시 형태에서는, 표시 패널의 해상도가 VGA, 표시 데이터가 QVGA인 경우를 예로 설명했지만, CIF(352RGB×288)와 QCIF(176RGB×144)나, 그 밖의 해상도이더라도 무방하다. 또한, 주사선 구동 회로는 홀수 라인용 주사선 구동 회로(104)와 짝수 라인용 주사선 구동 회로(105)의 2계통으로서 설명했지만, 1계통이라도 2계통 이상이라도 동등한 동작이면 무방하고, 신호선 구동 회로(103)는 표시 RAM을 내장하지 않는 경우를 예로 설명했지만, 신호선 구동 회로(103)에 표시 RAM을 내장한 경우라도 무방하다. 또한, 본 실시 형태에서는, 신호선 구동 회로(103)와 주사선 구동 회로(104, 105), 전원 회로(106)를 표시용 구동 회로(102)에 내장하는 경우를 예로 설명했지만, 지금까지 설명해 온 제어 내용과 마찬가지로의 동작을 실현할 수 있는 것이면, 주사선 구동 회로(104, 105)를 액정 패널(101)에 내장하여도 무방하고, 전원 회로(106)를 액정 패널(101)에 내장하여도 무방하다.

<57> [실시예 2]

<58> 본 발명의 제2 실시 형태에 따른 액정 표시 장치의 구성 및 동작에 대해서, 도 6~도 8을 이용하여 설명한다.

<59> 본 발명의 제2 실시 형태는, 확대 표시 시에 짝수 신호선에 인가하는 데이터 전압에 관해서, 좌측에 인접하는 홀수 신호선의 데이터 전압과 우측에 인접하는 홀수 신호선의 데이터 전압을 절환하는 주기를 2주사 기간마다로

함으로써, 짝수 신호선의 휘도 변화가 수직 라인의 단위로 동일하게 되지 않도록 하여, 좌측에 인접하는 홀수 신호선의 휘도와 우측에 인접하는 홀수 신호선의 휘도차가 큰 경우라도, 그 변화를 깜박거림으로서 지각할 수 없도록 하는 것이다.

<60> 도 6은, 본 발명의 제2 실시 형태에 따른 타이밍차트이며, 스위치(119)를 제어하는 신호 SIG_L(121)과 스위치(120)를 제어하는 신호 SIG_R(122)의 동작이 본 실시 형태의 특징 부분이다. 또한, 그 밖의 부분에 대해서는, 본 발명의 제1 실시 형태와 마찬가지로이기 때문에, 이후의 설명은 생략한다.

<61> SIG_L(121)과 SIG_R(122)의 동작은, 확대 표시 설정 DIS_M=0(Low)의 경우에는 본 발명의 제1 실시 형태와 마찬가지로이다. 확대 표시 설정 DIS_M=1(High)의 경우에, 도 6에 도시하는 바와 같이, 2주사 기간마다 SIG_L(121)=0(Low)과 SIG_L(121)=1(High)을 절환하는 것으로 한다. 또한, SIG_R(122)은, 본 발명의 제1 실시 형태와 마찬가지로 SIG_L(121)과 역위상으로 되도록 동작시키고, SIG_L(121)=0(Low)의 경우에는 SIG_R(122)=1(High), SIG_L(121)=1(High)의 경우에는 SIG_R(122)=0(Low)으로 한다.

<62> 도 7, 도 8은, 본 실시 형태를 적용한 경우(DIS_M=1(High))의 액정 패널(101)상의 표시 데이터의 배치를 도시한 것으로, 도 7은 프레임4n, 4n+1에서의 액정 패널(101)의 표시 데이터의 배치, 도 8은 프레임4n+2, 4n+3에서의 액정 패널(101)의 표시 데이터의 배치를 도시한 것이다. 참조 부호 401은 프레임4n, 4n+1에서의 짝수 신호선 R₂의 표시 데이터, 참조 부호 402는 프레임4n+2, 4n+3에서의 짝수 신호선 R₂의 표시 데이터를 나타낸 것이지만, 참조 부호 401에 주목하면, 액정 패널(101)의 좌표 (X, Y)=(R₂, 1), (R₂, 2)의 데이터는, 좌측에 인접하는 (X, Y)=(R₁, 1), (R₁, 2)와 동일 데이터 a1로 되고, 액정 패널(101)의 좌표 (X, Y)=(R₂, 3), (R₂, 4)의 데이터는, 우측에 인접하는 (X, Y)=(R₃, 3), (R₃, 4)와 동일 데이터 b2로 된다. 이에 의해, 짝수 신호선 R₂의 표시 데이터(401)는, 인접하는 신호선의 데이터 전압의 배치가 빗살 형상으로 된다. 또한, 참조 부호 402에 주목하면, 액정 패널(101)의 좌표 (X, Y)=(R₂, 1), (R₂, 2)의 데이터는, 우측에 인접하는 (X, Y)=(R₃, 1), (R₃, 2)와 동일 데이터 b1로 되고, 액정 패널(101)의 좌표 (X, Y)=(R₂, 3), (R₂, 4)의 데이터는, 좌측에 인접하는 (X, Y)=(R₁, 3), (R₁, 4)와 동일 데이터 a2로 된다. 이에 의해, 짝수 신호선 R₂의 표시 데이터(402)는, 인접하는 신호선의 데이터 전압의 배치가, 참조 부호 401과는 상이한 빗살 형상으로 된다. 그리고, 2프레임마다 참조 부호 401과 402를 절환함으로써, 액정 패널(101)의 좌표 (X, Y)=(R₂, 1)에서는, (X, Y)=(R₁, 1)의 휘도와 (X, Y)=(R₃, 1)의 휘도를 교대로 표시하게 되어, 시간 변조에 따른 중간 휘도 표시를 실현할 수 있다.

<63> 이상과 같은 회로 구성과 동작 타이밍에 의해, 본 발명의 제1 실시 형태에서 설명한 짝수 신호선에 인접하는 홀수 신호선에 대응하는 데이터 전압을 인가하는 구동 방법으로 확대 표시와 표시 장치의 저소비 전력화를 실현함과 함께, 본 실시 형태의 특징인, 짝수 신호선에 인가하는 데이터 전압이 수직 라인의 단위로 동일하지 않고, 데이터 전압의 배치가 빗살 형상으로 되기 때문에, 2프레임마다의 휘도 변화를 지각하기 어렵게 할 수 있다.

<64> [실시에 3]

<65> 본 발명의 제3 실시 형태에 따른 액정 표시 장치의 구성 및 동작에 대해서, 도 9, 도 10을 이용하여 설명한다.

<66> 본 발명의 제3 실시 형태는, 짝수 신호선을 사이에 두는 홀수의 2개의 신호선에 대응하는 표시 데이터를 비교하고, 그 데이터의 차가 큰 경우에는, 부분적으로 제1~제2 실시 형태에서 설명한 스위칭 동작의 제어 신호 SIG_L(121)과 SIG_R(122)의 신호 레벨을 고정하여, 수평 방향도 단순 확대 표시로 하는 것이다.

<67> 도 9는, 본 발명의 제3 실시 형태에 따른 신호선 구동 회로의 블록도로서, 참조 부호 501은 신호선 구동 회로, 참조 부호 502는 비교기, 참조 부호 503, 504는 홀수 신호선에 대응하는 표시 데이터 상위 1bit, 참조 부호 505는 비교기(502)의 연산 결과, 참조 부호 506은 스위치부, 참조 부호 507은 스위치부, 참조 부호 508은 2 to 1 셀렉터, 참조 부호 509는 스위치, 참조 부호 510은 2 to 1 셀렉터, 참조 부호 511은 스위치, 참조 부호 512는 2 to 1 셀렉터(508)의 출력인 제어 신호 SIG_L2, 참조 부호 513은 2 to 1 셀렉터(510)의 출력인 제어 신호 SIG_R2이며, 비교기(502), 스위치부(506), 스위치부(507)가 본 실시 형태의 특징 부분이다. 또한, 그 밖의 부분에 대해서는, 본 발명의 제1, 제2 실시 형태와 마찬가지로이기 때문에, 이후의 설명은 생략한다.

<68> 비교기(502)는, 래치 회로(114)로부터 전송되는 2종류의 홀수 신호선에 대응하는 표시 데이터, 예를 들면 신호선 R₁과 신호선 R₃에 대응하는 표시 데이터 상위 1bit(503, 504)가 입력되어, 배타적 논리합의 연산을 실시한다.

그리고, 연산 결과(505)를 스위치부(506)와 스위치부(507)에 전송한다.

- <69> 스위치부(506)는, 2 to 1 셀렉터(508)와, 짝수 신호선과 좌측에 인접하는 홀수 신호선을 단락하기 위한 스위치(509)로 구성되고, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 전원 회로(106)로부터 입력되는 전원 전압 VDD와 비교기(502)로부터 전송되는 연산 결과(505)가 입력된다.
- <70> 2 to 1 셀렉터(508)는, 비교기(502)로부터 전송되는 연산 결과(505)에 기초하여, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 전원 회로(106)로부터 입력되는 전원 전압 VDD의 2레벨 중 어느 하나를 선택한다. 또한, 연산 결과(505)가 1(High)인 경우, 2 to 1 셀렉터(508)는 전원 전압 VDD 레벨을 선택하고, 연산 결과(505)가 0(Low)인 경우, 2 to 1 셀렉터(508)는 SIG_L(121)을 선택하는 것으로 한다. 그리고, 2 to 1 셀렉터(508)의 출력인 제어 신호 SIG_L2(512)를 스위치(509)에 전송한다.
- <71> 스위치(509)는, 전술한 출력 신호(512)가 1(High(VDD 레벨))에서 짝수 신호선과 좌측에 인접하는 홀수 신호선을 단락하고, 출력 신호(512)가 0(Low)에서 짝수 신호선과 좌측에 인접하는 홀수 신호선의 전기적 결합을 개방한다.
- <72> 스위치부(507)는, 2 to 1 셀렉터(510)와, 짝수 신호선과 우측에 인접하는 홀수 신호선을 단락하기 위한 스위치(511)로 구성되고, 레벨 시프터(110)로부터 전송되는 SIG_R(122)과 GND 레벨과 비교기(502)로부터 전송되는 연산 결과(505)가 입력된다.
- <73> 2 to 1 셀렉터(510)는, 비교기(502)로부터 전송되는 연산 결과(505)에 기초하여, 레벨 시프터(110)로부터 전송되는 SIG_R(122)과 GND 레벨의 2레벨 중 어느 하나를 선택한다. 또한, 연산 결과(505)가 1(High)인 경우, 2 to 1 셀렉터(510)는 GND 레벨을 선택하고, 연산 결과(505)가 0(Low)인 경우, 2 to 1 셀렉터(510)는 SIG_R(122)을 선택하는 것으로 한다. 그리고, 2 to 1 셀렉터(510)의 출력인 제어 신호 SIG_R2(513)를 스위치(511)에 전송한다.
- <74> 스위치(511)는, 전술한 출력 신호(513)가 1(High)에서 짝수 신호선과 좌측에 인접하는 홀수 신호선을 단락하고, 출력 신호(513)가 0(Low(GND 레벨))에서 짝수 신호선과 좌측에 인접하는 홀수 신호선의 전기적 결합을 개방한다.
- <75> 도 10은, 본 실시 형태를 실현하기 위한 타이밍차트로서, 표시 데이터와, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 SIG_R(122), 2 to 1 셀렉터(508)의 출력 신호 SIG_L2(512)와, 2 to 1 셀렉터(510)의 출력 신호 SIG_R2(513)와 짝수 신호선용 오피 앰프(118)의 온 오프 제어 신호 AMP_PW(123)의 관계를 나타낸 것이다.
- <76> 비교기(502)는, 표시 데이터의 상위 1bit(503과 504)의 값이 상이하면, 신호선 R₁과 신호선 R₃에서의 휘도차가 크다고 판단하여 1(High)을 출력하고, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 SIG_R(122)의 값에 상관없이, SIG_L2(512)를 1(High), SIG_R2(513)를 0(Low)으로 고정으로 한다. 이 제어에 의해, 표시 데이터에 따라서, 확대 표시의 방법, 예를 들면 바이리니어 상당의 확대 표시와 단순 확대 표시를 전환하는 것이 가능하게 된다.
- <77> 또한, 비교기(502)는 2개의 홀수 신호선마다 복수 설치하고 있으며, 각각이 독립하여 동작하는 것으로 한다. 따라서, 표시 데이터에 따라서는, 짝수 신호선마다 스위치(509)와 스위치(511)의 동작이 상이한 경우가 있어, 액정 패널(101) 내에서 바이리니어 상당의 확대 표시와 단순 확대 표시가 혼재하게 된다. 단, 복수의 비교기(502)로부터 전송되는 복수의 연산 결과(505)에 기초하여, 수평 방향의 1라인 마다나 1프레임 이상마다 스위치부(506)와 스위치부(507)의 동작을 동일하게 하여도 무방하다.
- <78> 또한, 본 실시 형태는, 본 발명의 제1, 제2 실시 형태에 대하여, 비교기(502)를 추가하고, 스위치부(506), 스위치부(507)를 개량함으로써 실현 가능하고, 외부로부터 입력되는 설정값에 의해, 비교기(502)의 연산 결과(505)를 0(Low) 고정할 수 있으면, 본 실시 형태와 본 발명의 제1, 제2 실시 형태를 용이하게 전환할 수 있다.
- <79> 이상과 같은 회로 구성과 동작 타이밍에 의해, 본 발명의 제1, 제2 실시 형태에서 설명한 짝수 신호선에 인접하는 홀수 신호선에 대응하는 데이터 전압을 인가하는 구동 방법으로 확대 표시와 표시 장치의 저소비 전력화를 실현함과 함께, 본 실시 형태의 특징인 표시 데이터에 따라서, 바이리니어 처리 상당의 확대 표시와 단순 확대 표시를 전환하여 표시시키는 것이 가능하게 된다. 이에 의해, 짝수 신호선의 인접하는 2개의 홀수 신호선의 표시 휘도차가 큰 경우라도, 2프레임마다의 휘도 변화를 지각하기 어렵게 할 수 있다.
- <80> 또한, 본 실시 형태에서는, 비교기(502)가 참조하는 홀수 신호선에 대응하는 표시 데이터의 상위 1bit로서 설명

했지만, 대상으로 하는 신호선의 휘도차를 검출할 수 있으면 되기 때문에, 상위 1bit에 한하지 않고, 예를 들면 표시 데이터의 상위 2bit 이상이라도 무방하다.

<81> [실시예 4]

<82> 본 발명의 제4 실시 형태에 따른 액정 표시 장치의 구성 및 동작에 대해서, 도 11, 도 12를 이용하여 설명한다.

<83> 본 발명의 제4 실시 형태는, 액정 패널(101)의 해상도와 표시 데이터의 해상도가 일치하고 있는 경우를 전제로, 짝수 신호선을 사이에 두는 홀수의 2개의 신호선에 대응하는 표시 데이터를 비교하고, 그 데이터의 차가 큰 경우에는, 부분적으로 제1, 제2 실시 형태에서 설명한 스위칭 동작을 행하지 않고, 짝수 신호선용 오피 앰프부(602)에서 64 to 1 셀렉터(116)로부터 전송되는 데이터 전압을 신호선에 인가한다. 이에 의해, 짝수 신호선의 인접하는 2개의 홀수 신호선의 휘도차가 큰 신호선에서는 통상의 등배 표시를 실시하고, 짝수 신호선의 인접하는 2개의 홀수 신호선의 휘도차가 작은 신호선에서는 제1, 제2 실시 형태에서 설명한 확대(보완) 표시를 실시한다. 이에 의해, 액정 패널(101)의 해상도와 표시 데이터의 해상도가 일치하고 있는 경우에, 저소비 전력화를 목적으로, 표시 데이터를 씌녕하여 표시시켰다고 하여도 화질 열화를 최소화할 수 있다.

<84> 도 11은, 본 발명의 제4 실시 형태에 따른 신호선 구동 회로의 블록도로서, 참조 부호 601은 신호선 구동 회로, 참조 부호 602는 짝수 신호선용 오피 앰프부, 참조 부호 603은 스위치부, 참조 부호 604는 2 to 1 셀렉터, 참조 부호 605는 오피 앰프, 참조 부호 606은 2 to 1 셀렉터, 참조 부호 607은 제어 신호 AMP_PW2, 참조 부호 608은 제어 신호 SIG_L2이며, 짝수 신호선용 오피 앰프부(602)가 본 실시 형태의 특징 부분이다. 또한, 그 밖의 부분에 대해서는, 본 발명의 제1~제3 실시 형태와 마찬가지로 하기 때문에, 이후의 설명은 생략한다.

<85> 짝수 신호선용 오피 앰프부(602)는, 2 to 1 셀렉터(604)와 오피 앰프(605)로 구성되고, 비교기(502)로부터 전송되는 연산 결과(505)가 입력된다.

<86> 2 to 1 셀렉터(604)는, 비교기(502)로부터 전송되는 연산 결과(505)에 기초하여, 레벨 시프터(110)로부터 전송되는 제어 신호 AMP_PW(123)와 전원 회로(106)로부터 입력되는 전원 전압 레벨 VDD 중 어느 하나를 선택한다. 또한, 연산 결과(505)가 1(High)인 경우, 2 to 1 셀렉터(604)는 전원 전압 레벨 VDD를 선택하고, 연산 결과(505)가 0(Low)인 경우, 2 to 1 셀렉터(604)는 AMP_PW(123)를 선택하는 것으로 한다. 그리고, 2 to 1 셀렉터(604)의 출력인 제어 신호 AMP_PW2(607)를 오피 앰프(605)에 전송한다.

<87> 오피 앰프(605)는, 64 to 1 셀렉터(116)로부터 전송되는 짝수 신호선에 대응하는 아날로그의 데이터 전압을 버퍼링하고, 액정 패널(101)의 짝수 신호선에 데이터 전압을 인가한다. 또한, 2 to 1 셀렉터(604)로부터 전송되는 제어 신호 AMP_PW2(607)에 따라서, 오피 앰프(605)에의 정상 전류의 공급 상태와 공급 정지 상태를 전환 가능하게 하고, AMP_PW2=1(High)에서, 오피 앰프(605)에 정상 전류를 공급하여, 64 to 1 셀렉터(116)로부터 전송되는 데이터 전압을 대응하는 신호선에 출력한다. 또한, AMP_PW2=0(Low)에서, 오피 앰프(605)에의 정상 전류의 공급을 정지하고, 그 출력은 Hi-Z로 되도록 한다.

<88> 스위치부(603)는, 2 to 1 셀렉터(606)와, 짝수 신호선과 좌측에 인접하는 홀수 신호선을 단락하기 위한 스위치(509)로 구성되고, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 GND 레벨과 비교기(502)로부터 전송되는 연산 결과(505)가 입력된다.

<89> 2 to 1 셀렉터(606)는, 비교기(502)로부터 전송되는 연산 결과(505)에 기초하여, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 GND 레벨의 2레벨 중 어느 하나를 선택한다. 또한, 연산 결과(505)가 1(High)인 경우, 2 to 1 셀렉터(606)는 GND 레벨을 선택하고, 연산 결과(505)가 0(Low)인 경우, 2 to 1 셀렉터(606)는 SIG_L(121)을 선택하는 것으로 한다. 그리고, 2 to 1 셀렉터(606)의 출력인 제어 신호 SIG_L2(608)를 스위치(509)에 전송한다.

<90> 스위치(509)는, 2 to 1 셀렉터(606)로부터 전송되는 제어 신호 SIG_L2(608)가 1(High)에서 짝수 신호선과 좌측에 인접하는 홀수 신호선을 단락하고, 제어 신호 SIG_L2(608)가 0(Low(GND 레벨))에서 짝수 신호선과 좌측에 인접하는 홀수 신호선의 전기적 결합을 개방한다.

<91> 도 12는, 본 실시 형태를 실현하기 위한 타이밍차트로서, 표시 데이터와, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 SIG_R(122), 2 to 1 셀렉터(606)의 출력인 제어 신호 SIG_L2(608)와, 2 to 1 셀렉터(510)의 출력인 제어 신호 SIG_R2(513)와 2 to 1 셀렉터(604)의 출력인 제어 신호 AMP_PW2(607)의 관계를 나타낸 것이다.

- <92> 비교기(502)는, 표시 데이터의 상위 1bit(503과 504)의 값이 상이하면, 신호선 R₁과 신호선 R₃에서의 휘도차가 크다고 판단하여 1(High)을 출력하고, 레벨 시프터(110)로부터 전송되는 SIG_L(121)과 SIG_R(122)의 값에 상관없이, SIG_L2(608)와 SIG_R2(513)를 0(Low)으로 고정으로 한다. 이에 의해, 짝수 신호선은 인접하는 홀수 신호선과의 전기적 결합을 개방함과 함께, AMP_PW2(607)가 1(High)로 되기 때문에, 오피 앰프(605)에의 정상 전류가 공급되고, 오피 앰프(605)는, 64 to 1 셀렉터(116)로부터 전송되는 데이터 전압을, 대응하는 신호선에 인가하게 된다. 이 제어에 의해, 표시 데이터에 따라서 통상의 등배 표시와 확대 표시를 전환하는 것이 가능하게 된다.
- <93> 또한, 비교기(502)는 2개의 홀수 신호선마다 복수 설치하고 있으며, 각각이 독립하여 동작하는 것으로 한다. 따라서, 표시 데이터에 따라서는, 짝수 신호선마다 스위치(509)와 스위치(511)의 동작이 상이한 경우가 있어, 액정 패널(101) 내에서 바이리니어 상당의 확대 표시와 오피 앰프(605)를 사용한 등배 표시가 혼재하게 된다. 단, 복수의 비교기(502)로부터 전송되는 복수의 연산 결과(505)에 기초하여, 수평 방향의 1라인마다나 1프레임 이상마다 스위치부(506)와 스위치부(507)의 동작을 동일하게 하여도 무방하다.
- <94> 또한, 본 실시 형태는, 본 발명의 제1, 제2 실시 형태에 대하여, 비교기(502)를 추가하고, 짝수 신호선용 오피 앰프부(602)와 스위치부(603), 스위치부(507)를 개량함으로써 실현 가능하고, 외부로부터 입력되는 설정값에 의해, 비교기(502)의 연산 결과(505)를 0(Low) 고정할 수 있으면, 본 실시 형태와 본 발명의 제1, 제2 실시 형태를 용이하게 전환할 수 있다.
- <95> 이상과 같은 회로 구성과 동작 타이밍에 의해, 본 발명의 제1, 제2 실시 형태에서 설명한 짝수 신호선에 인접하는 홀수 신호선에 대응하는 데이터 전압을 인가하는 구동 방법으로, 확대 표시와 표시 장치의 저소비 전력화를 실현함과 함께, 짝수 신호선을 사이에 두는 홀수의 2개의 신호선에 대응하는 표시 휘도차가 큰 경우에는, 인접하는 신호선 사이의 전기적 결합을 개방하고, 오피 앰프(605)에서 대응하는 짝수 신호선에 데이터 전압을 인가할 수 있도록 한다. 이에 의해, 홀수의 인접 신호선의 표시 휘도차가 큰 경우라도, 2프레임마다의 휘도 변화를 지각하기 어렵게 할 수 있다.
- <96> 이상, 본 발명자에 의해 이루어진 발명을 실시 형태에 기초하여 구체적으로 설명했지만, 본 발명은 상기 실시 형태에 한정되는 것이 아니라, 그 요지를 일탈하지 않는 범위에서 다양하게 변경 가능한 것은 물론이다.

산업이용 가능성

- <97> 본 발명은, 표시 패널의 해상도보다 작은 표시 데이터를 확대하여 표시하는 경우에, 확대 표시를 저코스트 또한 저전력으로 실현할 수 있고, 이용 범위도 휴대 전화용의 디스플레이뿐만 아니라, 액정 디스플레이를 사용하는 그 밖의 모바일 단말기에도 적용할 수 있다.

도면의 간단한 설명

- <98> 도 1은 본 발명의 제1 실시 형태에 따른 액정 표시 장치의 구성을 도시하는 블록도.
- <99> 도 2는 본 발명의 제1 실시 형태에 따른 액정 표시 장치에서, 액정 패널에 인가하는 전압 파형과, 확대 표시를 행하지 않는 통상 표시 시의 스위치의 동작 타이밍을 도시하는 타이밍도.
- <100> 도 3은 본 발명의 제1 실시 형태에 따른 액정 표시 장치에서, 액정 패널에 인가하는 전압 파형과, 확대 표시를 행하는 경우의 스위치의 동작 타이밍을 도시하는 타이밍도.
- <101> 도 4는 본 발명의 제1 실시 형태에 따른 액정 표시 장치에서, 확대 표시한 경우의 액정 패널 상의 표시 데이터의 배치(프레임4n, 4n+1)를 도시하는 도면.
- <102> 도 5는 본 발명의 제1 실시 형태에 따른 액정 표시 장치에서, 확대 표시한 경우의 액정 패널 상의 표시 데이터의 배치(프레임4n+2, 4n+3)를 도시하는 도면.
- <103> 도 6은 본 발명의 제2 실시 형태에 따른 액정 표시 장치에서, 액정 패널에 인가하는 전압 파형과, 확대 표시를 행하는 경우의 스위치의 동작 타이밍을 도시하는 타이밍도.
- <104> 도 7은 본 발명의 제2 실시 형태에 따른 액정 표시 장치에서, 확대 표시한 경우의 액정 패널 상의 표시 데이터의 배치(프레임4n, 4n+1)를 도시하는 도면.
- <105> 도 8은 본 발명의 제2 실시 형태에 따른 액정 표시 장치에서, 확대 표시한 경우의 액정 패널 상의 표시 데이터

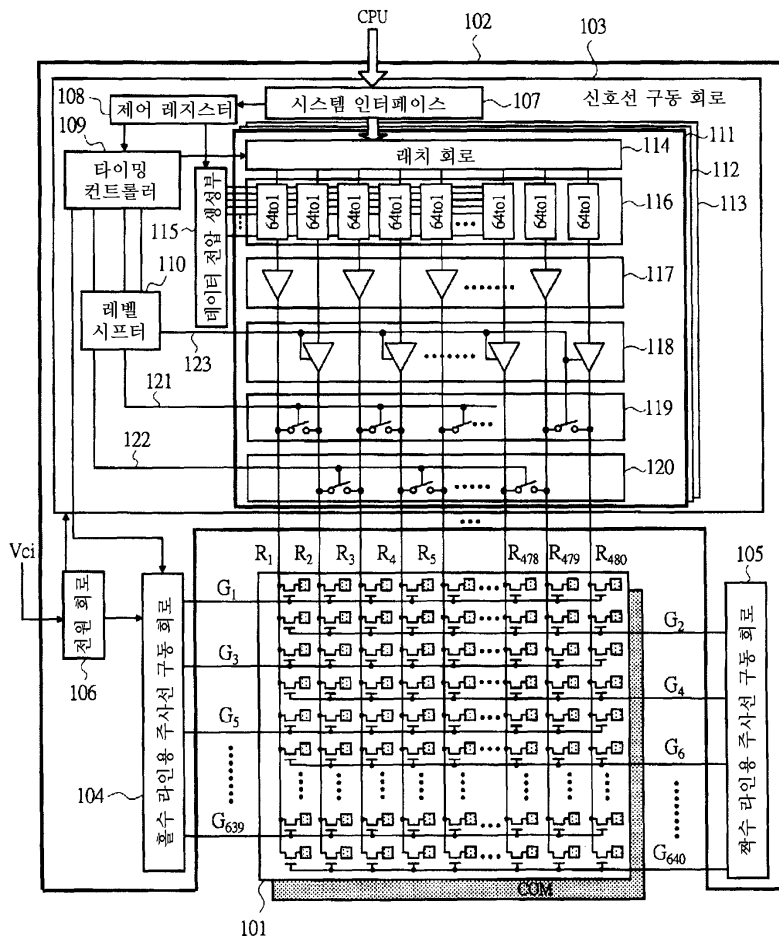
의 배치(프레임 $4n+2$, $4n+3$)를 도시하는 도면.

- <106> 도 9는 본 발명의 제3 실시 형태에 따른 액정 표시 장치에서, 신호선 구동 회로의 구성을 도시하는 블록도.
- <107> 도 10은 본 발명의 제3 실시 형태에 따른 액정 표시 장치에서, 확대 표시를 행하는 경우의 스위치의 동작 타이밍을 도시하는 타이밍도.
- <108> 도 11은 본 발명의 제4 실시 형태에 따른 액정 표시 장치에서, 신호선 구동 회로의 구성을 도시하는 블록도.
- <109> 도 12는 본 발명의 제4 실시 형태에 따른 액정 표시 장치에서, 확대 표시를 행하는 경우의 스위치의 동작 타이밍을 도시하는 타이밍도.
- <110> <도면의 주요 부분에 대한 부호의 설명>
- <111> 101: 액정 패널
- <112> 102: 표시용 구동 회로
- <113> 103: 신호선 구동 회로
- <114> 104: 홀수 라인용 주사선 구동 회로
- <115> 105: 짝수 라인용 주사선 구동 회로
- <116> 106: 전원 회로
- <117> 107: 시스템 인터페이스
- <118> 108: 제어 레지스터
- <119> 109: 타이밍 컨트롤러
- <120> 110: 레벨 시프터
- <121> 111: R용 DAC부
- <122> 112: G용 DAC부
- <123> 113: B용 DAC부
- <124> 114: 래치 회로
- <125> 115: 데이터 전압 생성부
- <126> 116: 64 to 1 셀렉터
- <127> 117: 홀수 신호선용 오피 앰프
- <128> 118: 짝수 신호선용 오피 앰프
- <129> 119: 스위치
- <130> 120: 스위치
- <131> 121: 제어 신호 SIG_L
- <132> 122: 제어 신호 SIG_R
- <133> 123: 제어 신호 AMP_PW
- <134> 301: 표시 데이터
- <135> 302: 표시 데이터
- <136> 303: 표시 데이터
- <137> 401: 표시 데이터
- <138> 402: 표시 데이터

- <139> 501: 신호선 구동 회로
- <140> 502: 비교기
- <141> 503: 홀수 신호선 대응의 표시 데이터 상위 1bit
- <142> 504: 홀수 신호선 대응의 표시 데이터 상위 1bit
- <143> 505: 연산 결과
- <144> 506: 스위치부
- <145> 507: 스위치부
- <146> 508: 2 to 1 셀렉터
- <147> 509: 스위치
- <148> 510: 2 to 1 셀렉터
- <149> 511: 스위치
- <150> 512: 제어 신호 SIG_L2
- <151> 513: 제어 신호 SIG_R2
- <152> 601: 신호선 구동 회로
- <153> 602: 짝수 신호선용 오피 앰프부
- <154> 603: 스위치부
- <155> 604: 2 to 1 셀렉터
- <156> 605: 오피 앰프
- <157> 606: 2 to 1 셀렉터
- <158> 607: 제어 신호 AMP_PW2
- <159> 608: 제어 신호 SIG_L2

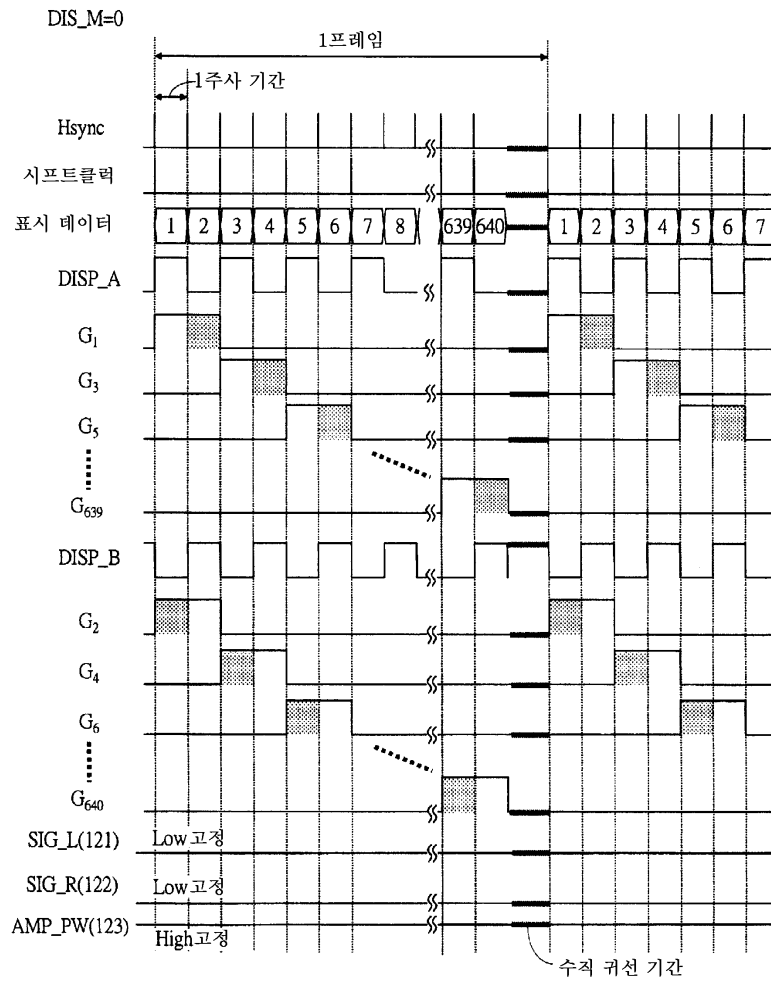
도면

도면1

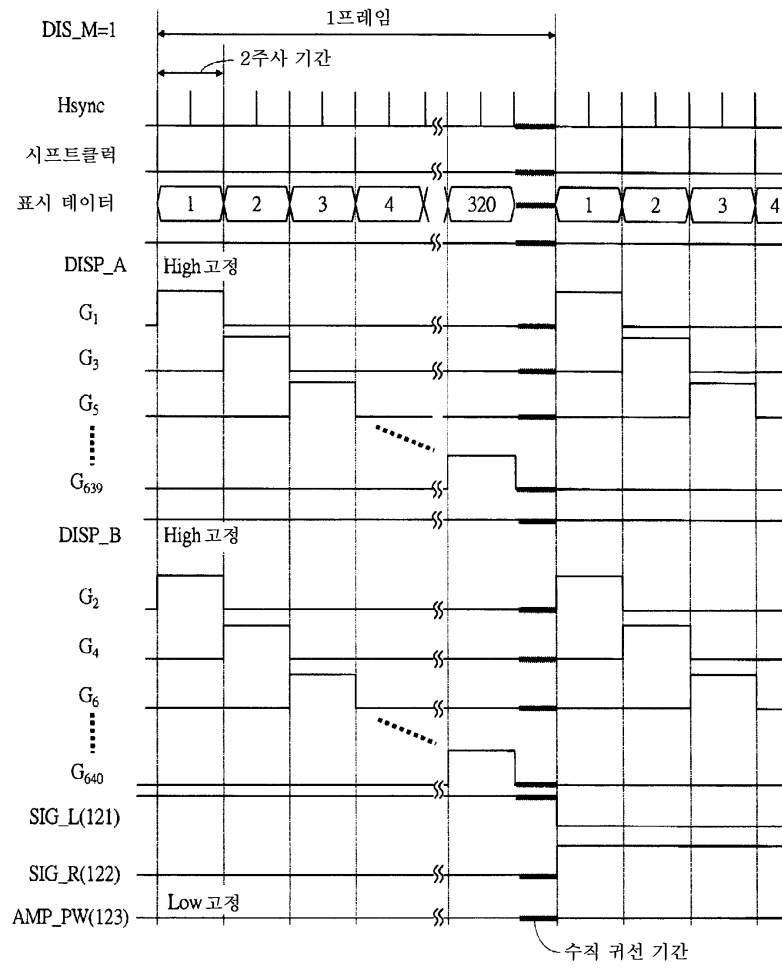


101 : 액정 패널
119, 120 : 스위치

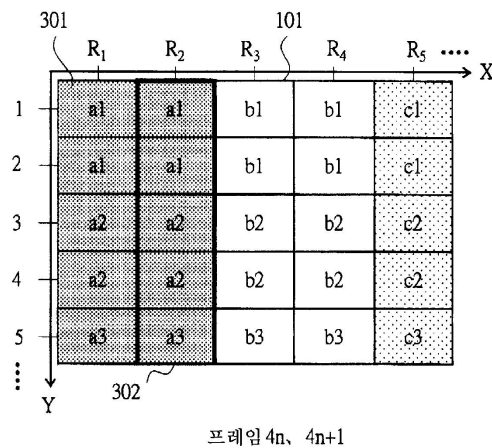
도면2



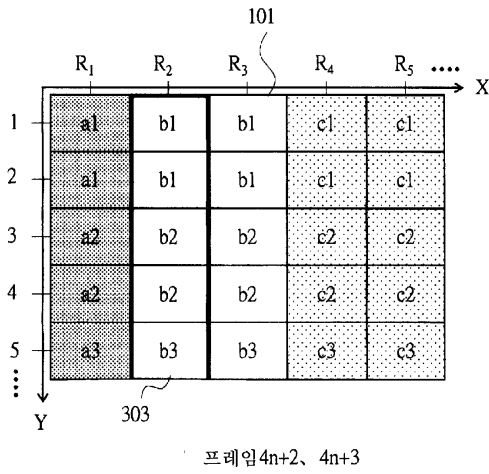
도면3



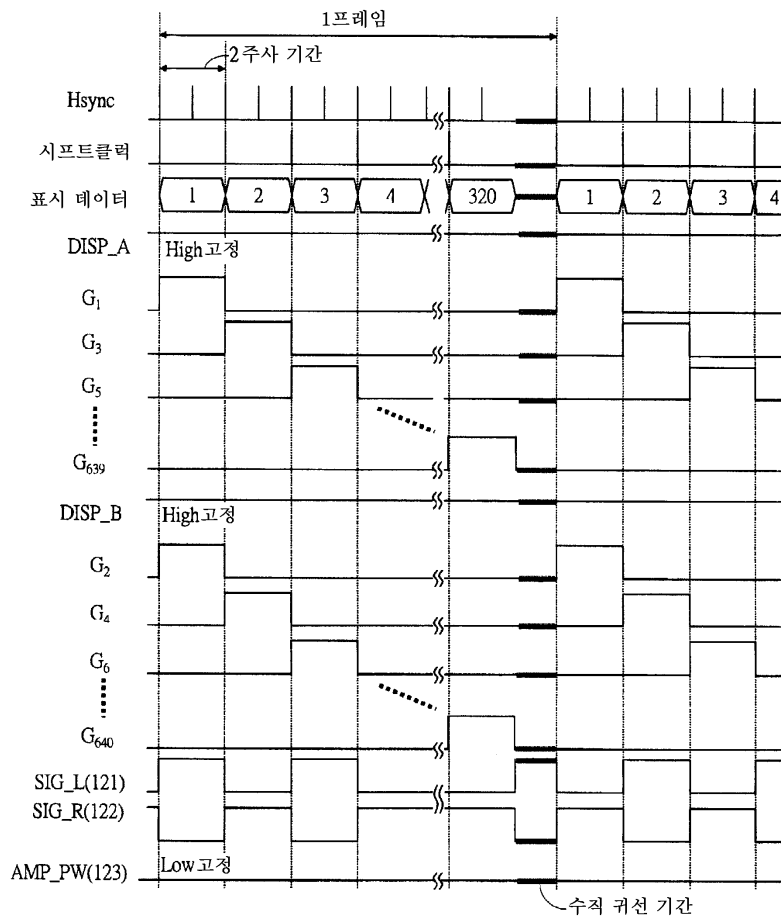
도면4



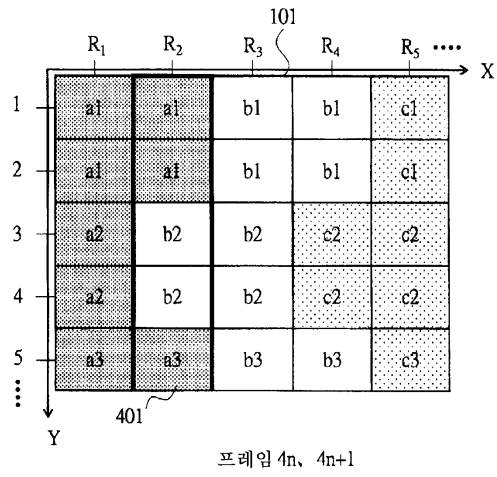
도면5



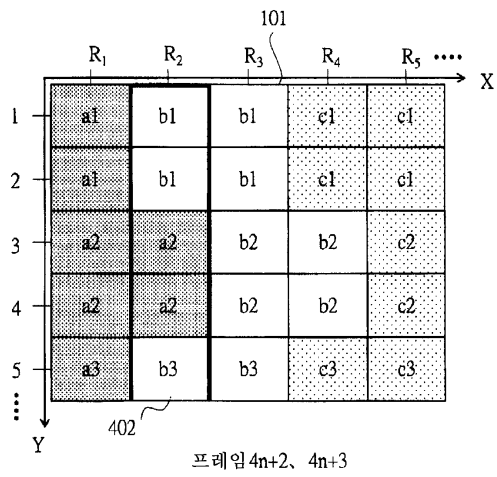
도면6



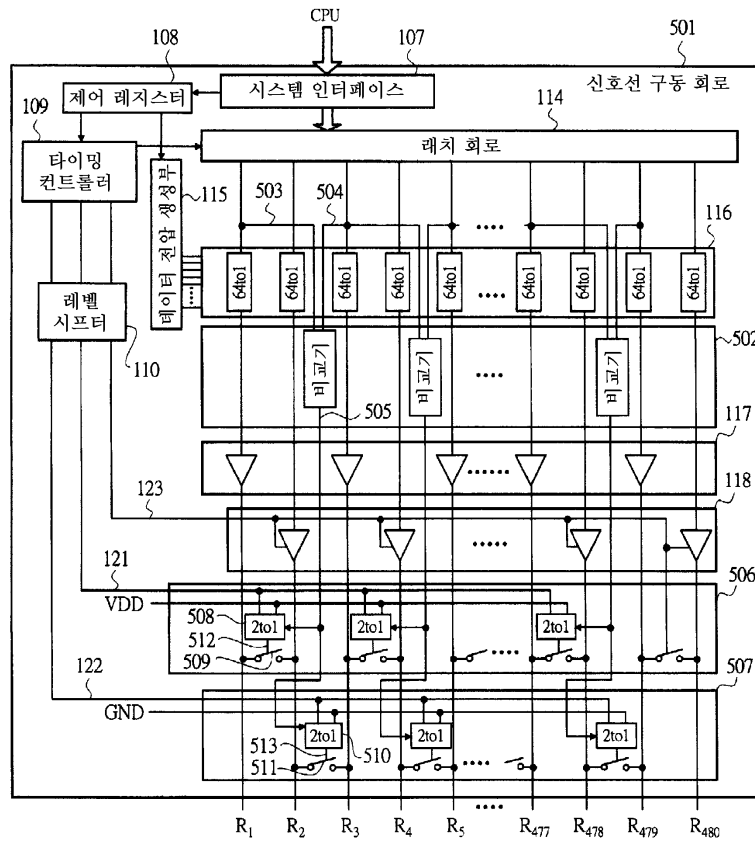
도면7



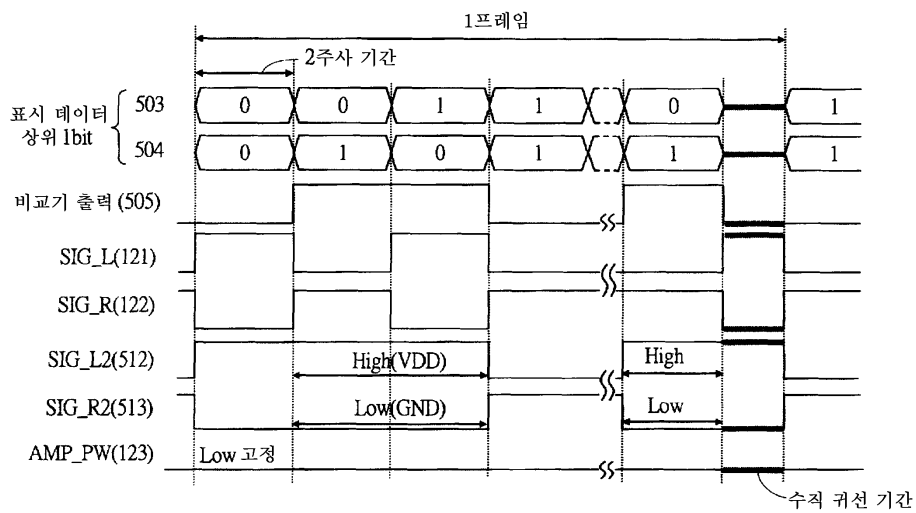
도면8



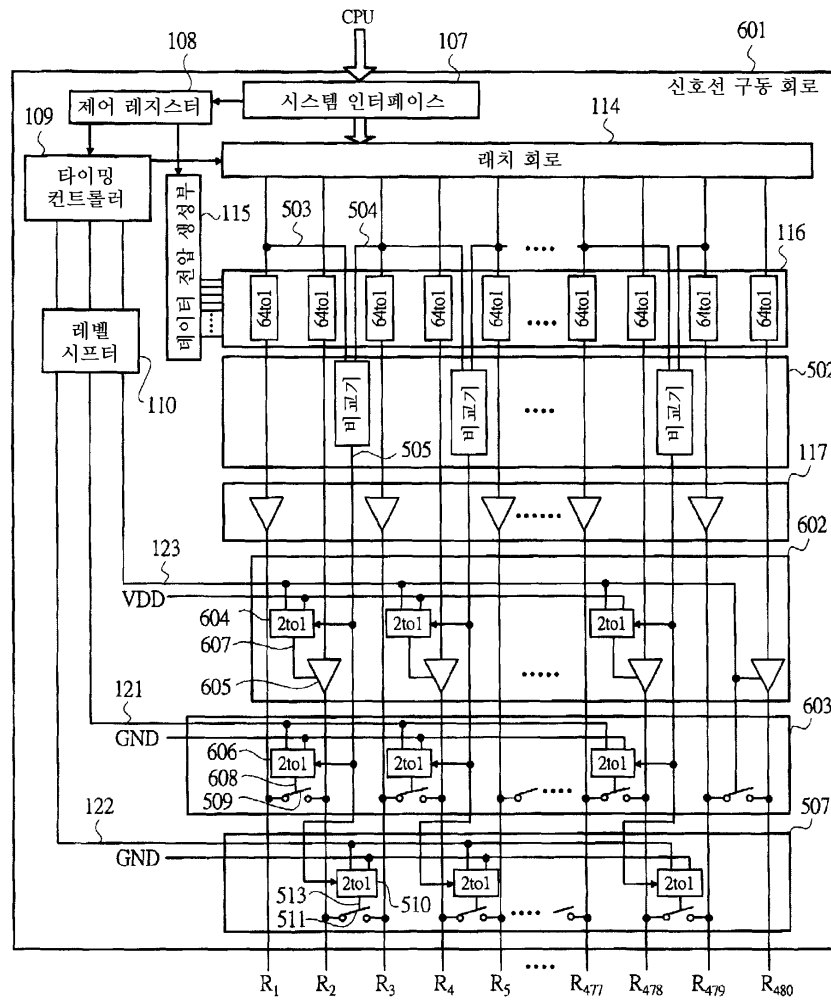
도면9



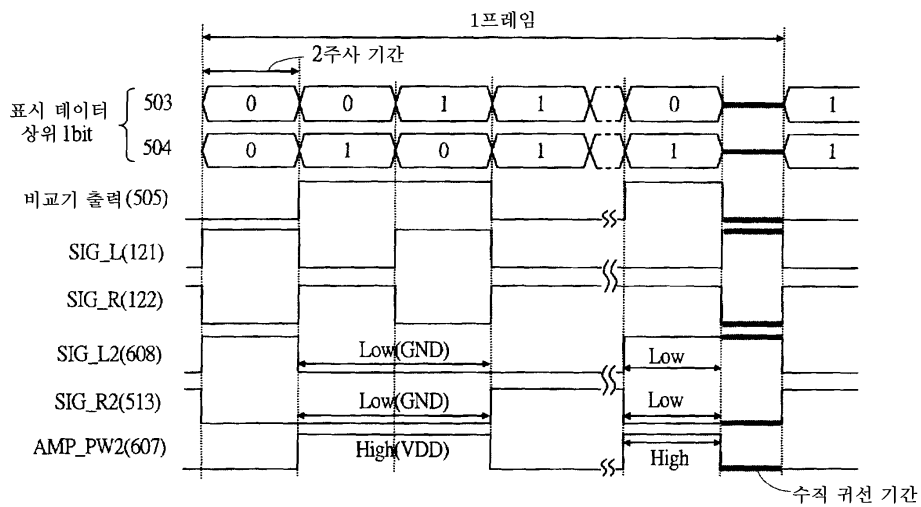
도면10



도면11



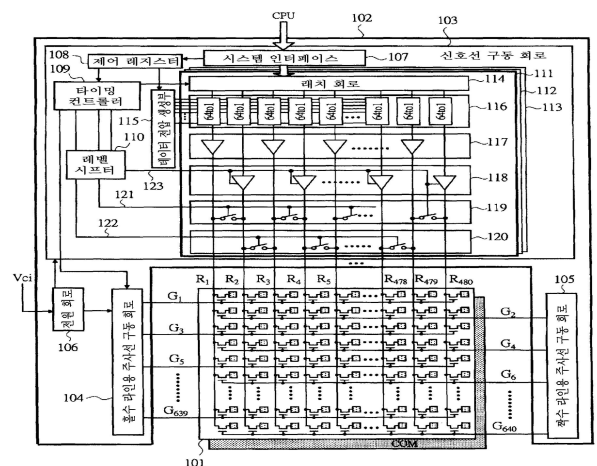
도면12



专利名称(译)	显示驱动电路		
公开(公告)号	KR100921312B1	公开(公告)日	2009-10-13
申请号	KR1020080009458	申请日	2008-01-30
[标]申请(专利权)人(译)	株式会社瑞萨科技 Sikki瑞萨科技有限公司		
申请(专利权)人(译)	Sikki瑞萨科技有限公司		
当前申请(专利权)人(译)	Sikki瑞萨科技有限公司		
[标]发明人	AKAI AKIHITO 아까이아끼히토 KUDO YASUYUKI 구도야스유키 OKADO KAZUO 오까도가즈오		
发明人	아까이아끼히토 구도야스유키 오까도가즈오		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/2025 G09G2310/0281 G09G2310/027 G09G2330/021 G09G2310/0205 G09G2340/0414 G09G2310/0289 G09G2310/08 G09G2340/0421 G09G3/3688		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE		
优先权	2007059620 2007-03-09 JP		
其他公开文献	KR1020080082897A		
外部链接	Espacenet		

摘要(译)

在液晶显示器中，开关 (119) 用于在与一侧相邻的奇数信号线中短路，例如在液体的偶数列和奇数列中的偶数信号线和左侧在信号线驱动电路 (103) 的输出单元中设置晶体面板 (101) 和用于在与偶数信号线和右侧相邻的奇数信号线中短路的开关 (120)。这些是受控制的。以这种方式，水平方向在双线性处理中实现合适的缩放显示。而且，同时，扫描线用2线扫描。以这种方式，垂直方向实现了基本的缩放显示。此外，停止提供授权偶数信号线中的数据电压的运算放大器的稳态电流。以这种方式实现了低成本的低成本的变焦显示。偶数信号线，奇数信号线，信号线驱动电路，电耦合，信号线，扫描线，变焦显示器。



101 : 액정 패널
119,120 : 스위치