



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년05월21일
(11) 등록번호 10-2113607
(24) 등록일자 2020년05월15일

(51) 국제특허분류(Int. Cl.)
G02F 1/136 (2006.01) G02F 1/1345 (2006.01)
(21) 출원번호 10-2013-0104332
(22) 출원일자 2013년08월30일
심사청구일자 2018년07월11일
(65) 공개번호 10-2015-0026033
(43) 공개일자 2015년03월11일
(56) 선행기술조사문헌
US20070046845 A1*
(뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
신민철
전라남도 고흥군 과역면 노일리 외로 414번지
조범식
경기 파주시 동산8길 2, 노블레스 206호 (금촌동)
(뒷면에 계속)
(74) 대리인
박영복

전체 청구항 수 : 총 8 항

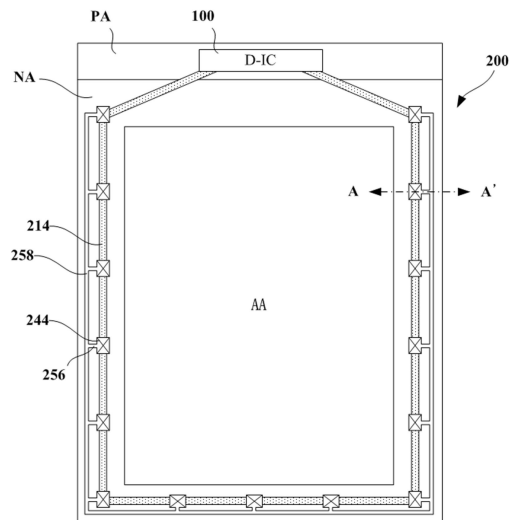
심사관 : 금복희

(54) 발명의 명칭 액정 표시 장치 및 그의 제조 방법

(57) 요약

본 발명은 액정 표시 장치 및 그의 제조 방법에 관한 것으로, 서로 대향하여 합착되는 제1 및 제2 기판과; 상기 제1 기판 상에 표시 영역의 각 화소에 대응하여 형성되는 박막 트랜지스터와, 상기 제1 기판 상의 비표시 영역에서 상기 표시 영역을 둘러싸면서 형성되는 제1 방전 라인과; 상기 박막 트랜지스터 및 상기 제1 방전 라인을 덮으며 상기 제1 기판의 전면에 형성되는 보호층과; 상기 제1 기판 상의 상기 비표시 영역에서 상기 제1 방전 라인의 외곽을 둘러싸면서 형성되고 상기 보호층 상에 형성된 제2 방전 라인과; 상기 보호층을 관통하여 상기 제1 방전 라인의 일부를 노출시키고, 상기 제1 방전 라인을 따라 특정 간격씩 이격되어 형성된 다수의 콘택홀과; 상기 제2 방전 라인으로부터 분기되어 상기 각 콘택홀을 덮는 연결 패턴과; 상기 제1 기판과 마주보지 않는 상기 제2 기판의 타면에 형성된 정전기 방지층을 구비하는 것을 특징으로 한다.

대표도 - 도2



(72) 발명자

류정필

서울 마포구 상암산로1길 24, 405동 503호 (상암동, 상암월드컵파크4단지)

이다 하루히사

경북 구미시 수출대로 337, B동 109호 (임수동, LG디스플레이동락원기숙사)

(56) 선행기술조사문헌

KR101267065 B1*

KR1020130047130 A*

CN101201485 A

US20090310055 A1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

서로 대향하여 합착되는 제1 및 제2 기관과;

상기 제1 기관 상에 표시 영역의 각 화소에 대응하여 형성되는 박막 트랜지스터와,

상기 제1 기관 상의 비표시 영역에서 상기 표시 영역을 둘러싸면서 형성되는 제1 방전 라인과;

상기 박막 트랜지스터 및 상기 제1 방전 라인을 덮으며 상기 제1 기관의 전면에 형성되는 보호층과;

상기 제1 기관 상의 상기 비표시 영역에서 상기 제1 방전 라인의 외곽을 둘러싸면서 상기 보호층 상에 형성되어 주변에 발생된 정전기의 유입을 유도하는 피뢰침 역할을 하는 제2 방전 라인과;

상기 보호층을 관통하여 상기 제1 방전 라인의 일부를 노출시키고, 상기 제1 방전 라인을 따라 특정 간격씩 이격되어 형성된 다수의 콘택홀과;

상기 제2 방전 라인으로부터 분기되어 상기 각 콘택홀을 덮는 연결 패턴과;

상기 제2 기관의 외부면 전체에 형성된 정전기 방지층을 구비하여,

상기 정전기 방지층으로 유입된 정전기가 상기 제2 방전라인에 의해 유도되어 상기 제2 방전 라인과 제1 방전 라인을 통해 외부로 방출되고,

상기 제1 및 제2 방전 라인 간의 제1 간격은 상기 제2 방전 라인과 상기 제1 기관의 최외곽 측면 간의 제2 간격보다 큰 것을 특징으로 하는 액정 표시 장치.

청구항 2

청구항 1에 있어서,

상기 제1 방전 라인은

상기 박막 트랜지스터를 구성하는 게이트 전극과, 소스 전극과, 드레인 전극 중 선택된 어느 하나와 동일한 재질로 동일층에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 3

청구항 2에 있어서,

상기 제1 방전 라인은

상기 제1 기관의 일측에 형성된 접지 패드와 연결되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

청구항 1에 있어서,

상기 제2 방전 라인은

상기 각 화소에 형성된 화소 전극과 동일한 재질로 동일층에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

삭제

청구항 6

서로 대향하여 합착되는 제1 및 제2 기관을 구비하는 액정 표시 장치의 제조 방법에 있어서,

표시 영역의 각 화소에 대응하여 상기 제1 기관 상에 박막 트랜지스터를 형성하는 단계와,
 상기 제1 기관 상의 비표시 영역에서 상기 표시 영역을 둘러싸는 제1 방전 라인을 형성하는 단계와;
 상기 박막 트랜지스터 및 상기 제1 방전 라인을 덮으며 상기 제1 기관의 전면에 도포되는 보호층을 형성하는 단계와;
 상기 보호층을 관통하여 상기 제1 방전 라인의 일부를 노출시키고, 상기 제1 방전 라인을 따라 특정 간격씩 이격되는 다수의 콘택홀을 형성하는 단계와;
 상기 제1 기관 상의 상기 비표시 영역에서 상기 보호층 상에 상기 제1 방전 라인의 외곽을 둘러싸도록 형성하여 주변에 발생된 정전기의 유입을 유도하는 피뢰침 역할을 하는 제2 방전 라인을 형성하되, 상기 제1 및 제2 방전 라인 간의 제1 간격은 상기 제2 방전 라인과 상기 제1 기관의 최외곽 측면 간의 제2 간격보다 크게 형성하고, 상기 제2 방전 라인으로부터 분기되어 상기 각 콘택홀을 덮는 연결 패턴을 형성하는 단계와;
 상기 제2 기관의 외부면 전체에 정전기 방지층을 형성하여,
 상기 정전기 방지층으로 유입된 정전기가 정전기가 상기 제2 방전라인에 의해 유도되어 상기 제2 방전 라인과 제1 방전 라인을 통해 외부로 방출하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 7

청구항 6에 있어서,
 상기 제1 방전 라인은
 상기 박막 트랜지스터를 구성하는 게이트 전극과, 소스 전극과, 드레인 전극 중 선택된 어느 하나와 동일한 재질로 동일층에 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 8

청구항 7에 있어서,
 상기 제1 방전 라인은
 상기 제1 기관의 일측에 형성된 접지 패드와 연결되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9

청구항 6에 있어서,
 상기 제2 방전 라인은
 상기 각 화소에 형성된 화소 전극과 동일한 재질로 동일층에 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 10

삭제

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그의 제조 방법에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 표시 장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다. 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display Device), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시 장치(Field Emission Display Device), 발광 다이오드 표시 장치(Light Emitting Diode Display Device) 등이 연구되고 있다.

- [0003] 이러한 평판 표시 장치 중에서 액정 표시 장치는 양산 기술의 발전, 구동 수단의 용이성, 저전력 소비, 고화질 및 대화면 구현의 장점으로 적용 분야가 확대되고 있다.
- [0004] 일반적인 액정 표시 장치는 액정층을 사이에 두고 하부기관과 상부기관이 대향되도록 합착된 액정 패널과, 액정 패널에 구동 전압 및 신호를 인가하기 위한 구동 회로를 포함하여 구성된다. 이러한, 액정 표시 장치는 데이터 전압에 따라 복수의 화소(cell) 각각의 액정층을 투과하는 광의 투과율을 조절하여 영상 신호에 따른 화상을 표시하게 된다.
- [0005] 도 1은 종래 기술에 따른 액정 표시 장치를 나타내는 도면이다.
- [0006] 도 1을 참조하면, 하부 기관(10, TFT 어레이 기관), 상부 기관(30, 컬러필터 어레이 기관), 액정층(20), 접착층(40), 정전기 방지층(50) 및 편광 필름(60)을 포함한다.
- [0007] 하부 기관(10)은 하부 글래스 기관(12) 상에 화소 어레이(14)가 형성되어 있다. 화소 어레이는 화소를 스위칭하는 TFT(Thin Film Transistor), 공통 전극 및 화소 전극을 포함한다.
- [0008] 상부 기관(30)은 상부 글래스 기관(32) 상에 RGB 컬러필터(34), 컬러필터(34) 사이에 형성되어 색광의 혼합을 방지하는 블랙 매트릭스(36), 상부 기관(30)을 평탄화 시키는 오버코트층(38)을 포함한다.
- [0009] 하부 기관(10)과 상부 기관(30) 사이의 공간에 액정층(20)이 형성된다.
- [0010] 상부 기관(30) 상에는 ITO(Indium Tin Oxide) 물질로 형성된 정전기 방지층(40, ESD layer: Electrostatic Discharge layer)이 형성된다. 정전기 방지층(40) 상에는 접착층(50)이 형성되고, 그 위에 편광 필름(60)이 형성된다.
- [0011] 상술한 구성을 포함하는 종래 기술에 따른 액정 표시 장치는 제조 공정 과정에서 세정 공정이나, 편광 필름(60)을 부착하는 공정에서 정전기가 발생될 수 있고, 화상의 표시를 위한 구동 중에도 정전기가 발생될 수 있다. 이러한, 정전기를 제거시키기 위해 정전기 방지층(50)이 형성된다.
- [0012] 그런데, 정전기 방지층(50)의 재료인 ITO는 상대적으로 저항이 높아 정전기 방지 성능이 떨어지는 문제점이 있다. 구체적으로, 정전기 방지층(50)으로부터 효과적으로 방전되지 못한 정전기는 블랙 매트릭스(36)와, 오버코트층(38) 및 화소가 형성된 표시 영역까지 유입되어 얼룩과 같은 불량을 발생시킨다.

발명의 내용

해결하려는 과제

- [0013] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 정전기로 인한 손상 및 얼룩 불량을 효과적으로 방지할 수 있는 액정 표시 장치 및 그의 제조 방법을 제공하는데 목적이 있다.

과제의 해결 수단

- [0014] 상기와 같은 목적을 달성하기 위해, 본 발명의 실시 예에 따른 액정 표시 장치는 서로 대향하여 합착되는 제1 및 제2 기관과; 상기 제1 기관 상에 표시 영역의 각 화소에 대응하여 형성되는 박막 트랜지스터와, 상기 제1 기관 상의 비표시 영역에서 상기 표시 영역을 둘러싸면서 형성되는 제1 방전 라인과; 상기 박막 트랜지스터 및 상기 제1 방전 라인을 덮으며 상기 제1 기관의 전면에 형성되는 보호층과; 상기 제1 기관 상의 상기 비표시 영역에서 상기 제1 방전 라인의 외곽을 둘러싸면서 형성되고 상기 보호층 상에 형성된 제2 방전 라인과; 상기 보호층을 관통하여 상기 제1 방전 라인의 일부를 노출시키고, 상기 제1 방전 라인을 따라 특정 간격씩 이격되어 형성된 다수의 콘택홀과; 상기 제2 방전 라인으로부터 분기되어 상기 각 콘택홀을 덮는 연결 패턴과; 상기 제2 기관의 외부면에 형성된 정전기 방지층을 구비하는 것을 특징으로 한다.
- [0015] 또한, 상기와 같은 목적을 달성하기 위해, 본 발명의 실시 예에 따른 액정 표시 장치의 제조 방법은 서로 대향하여 합착되는 제1 및 제2 기관을 구비하는 액정 표시 장치의 제조 방법에 있어서, 표시 영역의 각 화소에 대응하여 상기 제1 기관 상에 박막 트랜지스터를 형성하는 단계와, 상기 제1 기관 상의 비표시 영역에서 상기 표시 영역을 둘러싸는 제1 방전 라인을 형성하는 단계와; 상기 박막 트랜지스터 및 상기 제1 방전 라인을 덮으며 상기 제1 기관의 전면에 도포되는 보호층을 형성하는 단계와; 상기 보호층을 관통하여 상기 제1 방전 라인의 일부를 노출시키고, 상기 제1 방전 라인을 따라 특정 간격씩 이격되는 다수의 콘택홀을 형성하는 단계와; 상기 제1 기관 상의 상기 비표시 영역에서 상기 보호층 상에 상기 제1 방전 라인의 외곽을 둘러싸는 제2 방전 라인을 형

성하고, 상기 제2 방전 라인으로부터 분기되어 상기 각 콘택홀을 덮는 연결 패턴을 형성하는 단계와; 상기 제2 기관의 외부면에 정전기 방지층을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0016] 상기 제1 방전 라인은 상기 박막 트랜지스터를 구성하는 게이트 전극과, 소스 전극과, 드레인 전극 중 선택된 어느 하나와 동일한 재질로 동일층에 형성되는 것을 특징으로 한다.

[0017] 상기 제1 방전 라인은 상기 제1 기관의 일측에 형성된 접지 패드와 연결되는 것을 특징으로 한다.

[0018] 상기 제2 방전 라인은 상기 각 화소에 형성된 화소 전극과 동일한 재질로 동일층에 형성되는 것을 특징으로 한다.

[0019] 상기 제1 및 제2 방전 라인 간의 제1 간격은 상기 제2 방전 라인과 상기 제1 기관의 최외곽 측면 간의 제2 간격보다 큰 것을 특징으로 한다.

발명의 효과

[0020] 본 발명은 표시 영역(AA)을 둘러 싸는 비표시 영역(NA)에 정전기의 흐름을 유도하기 위한 제1 방전 라인(214) 및 제2 방전 라인(258)을 형성하여 정전기로 인한 손상 및 얼룩 불량을 효과적으로 방지할 수 있다.

도면의 간단한 설명

[0021] 도 1은 종래 기술에 따른 액정 표시 장치를 나타내는 도면이다.

도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 개략적인 평면도이다.

도 3은 도 2에 도시된 A-A' 선에 따른 액정 표시 장치(200)의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 본 발명의 실시 예에 따른 액정 표시 장치 및 그의 제조 방법을 첨부된 도면을 참조하여 상세히 설명한다.

[0023] 도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 개략적인 평면도이다. 도 3은 도 2에 도시된 A-A' 선에 따른 액정 표시 장치(200)의 단면도이다.

[0024] 도 2 및 도 3을 참조하면, 본 발명의 액정 표시 장치(200)는 서로 대향하여 합착되는 제1 및 제2 기관(210, 260)과, 제1 및 제2 기관(210, 260) 사이에 개재되어 있는 액정층(270)과, 제1 및 제2 기관(210, 260) 사이 가 장자리에 위치하여 액정층(270)의 누설을 방지하기 위한 셀패턴(282)을 구비한다.

[0025] 이러한 액정 표시 장치(200)는 다수의 화소가 형성되는 표시 영역(AA)과, 표시 영역(AA) 주변의 비표시 영역(NA)과, 패드부(미도시)가 형성되고 구동 IC(100)가 실장되는 패드 영역(PA)으로 구분 정의된다.

[0026] 본 발명은 표시 영역(AA)을 둘러 싸는 비표시 영역(NA)에 정전기의 흐름을 유도하기 위한 제1 방전 라인(214) 및 제2 방전 라인(258)을 형성하여 정전기로 인한 손상 및 얼룩 불량을 효과적으로 방지할 수 있다. 제1 및 제2 방전 라인(214, 215)와 관하여서는 구체적으로 후술하기로 한다.

[0027] 먼저, 표시 영역(AA)을 살펴보면, 제1 기관(210)에는 게이트 전극(212)과, 게이트 전극(212)을 덮는 게이트 절연막(220)과, 게이트 절연막(220) 상에서 게이트 전극(212)과 대응되며 액티브층(222) 및 오믹콘택층(224)으로 이루어지는 반도체층(226)과, 반도체층(226) 상에서 서로 이격하여 위치하는 소스 전극(232) 및 드레인 전극(234)으로 이루어지는 박막 트랜지스터(Tr)가 형성되어 있다.

[0028] 게이트 절연막(220)은 산화실리콘 또는 질화실리콘과 같은 무기절연물질로 이루어진다. 액티브층(222)은 순수 비정질 실리콘으로 이루어진다. 오믹콘택층(224)은 불순물 비정질 실리콘으로 이루어진다.

[0029] 한편, 제1 기관(210)에는 박막 트랜지스터(Tr)와 연결되는 게이트 라인(미도시) 및 데이터 라인(미도시)이 형성된다. 상기 게이트 라인은 박막 트랜지스터(Tr)의 게이트 전극(212)과 연결되며, 데이터 라인은 박막 트랜지스터(Tr)의 소스 전극(232)과 연결된다.

[0030] 이러한, 게이트 라인 및 데이터 라인은 서로 교차하여 각 화소영역(P)을 정의한다. 그리고 화소영역(P)에는 게이트 라인 및 데이터 라인과 연결된 박막 트랜지스터(Tr)가 형성된다.

[0031] 박막 트랜지스터(Tr) 상에는 박막 트랜지스터(Tr)의 드레인 전극(234)을 노출시키는 드레인 콘택홀(242)을 포함

하는 보호층(240)이 제1 기판(210) 전면에 형성된다. 이러한 보호층(240)은 벤조사이클로부텐(BCB), 포토아크릴(photo acryl)와 같은 유기 절연 물질 또는 질화실리콘, 산화실리콘과 같은 무기 절연 물질로 이루어질 수 있다.

[0032] 보호층(240) 상에는 서로 교대로 배열되는 화소전극(252)과 공통전극(254)이 형성된다. 화소전극(252)은 드레인 콘택홀(242)을 통해 박막 트랜지스터(Tr)의 드레인 전극(234)과 연결된다. 이러한 화소전극(252)은 공통전극(254)과 함께 수평 전계를 형성하여 액정층(270)을 구동한다. 도 3에서는 화소전극(252)과 공통전극(254)이 동일층에 형성되고 있으나, 화소전극(252)과 공통전극(254)은 제1 기판(210) 상의 서로 다른 층에 형성될 수 있다.

[0033] 한편, 비표시 영역(NA)을 살펴보면, 제1 기판(210) 상에 제1 방전 라인(214)이 위치한다. 구체적으로, 제1 방전 라인(214)은 표시 영역(AA)을 둘러싸도록 형성되며, 패드 영역(PA)에 형성된 접지 패드(미도시)와 연결된다. 참고로, 접지 패드는 구동 IC(100)의 접지단과 연결되는 패드일 수 있고, 외부의 회로 필름과 연결되는 패드일 수 있다.

[0034] 제1 방전 라인(214)은 저저항 금속물질로 이루어지며, 게이트 전극(212)과 동일층에 동일물질로 이루어진다. 이와 달리, 제1 방전 라인(214)은 게이트 절연막(220) 상에 소스 및 드레인 전극(232, 234)과 동일층에 동일물질로 이루어질 수 있다. 예를 들어, 저저항 금속물질은 알루미늄(Al), 알루미늄 합금(AlNd), 몰리브덴(Mo), 구리(Cu), 구리합금 중 어느 하나가 될 수 있다.

[0035] 제1 방전 라인(214) 상에는 게이트 절연막(220)과 보호층(240)이 제1 방전 라인(214) 상에 순차 적층된다. 게이트 절연막(220)과 보호층(240)에는 제1 방전 라인(214)의 일부를 특정 간격씩 이격하면서 노출시키는 다수의 콘택홀(244)이 형성되어 있다.

[0036] 또한, 제1 기판(210) 상에서 제1 방전 라인(214)의 외곽에는 제2 방전 라인(258)이 위치한다. 구체적으로, 제2 방전 라인(258)은 보호층(240) 상에 형성되며, 제1 방전 라인(214)을 둘러싸도록 형성된다. 이러한 제2 방전 라인(258)은 제2 방전 라인(258)으로부터 분기되고 각 콘택홀(244)을 덮는 연결 패턴(256)을 통해 제1 방전 라인(214)과 전기적으로 연결된다. 이러한 제2 방전 라인(258)은 비표시 영역(NA)에서 제1 기판(210)의 가장 상부에 위치하는 보호층(240) 상에 형성됨으로써 주변에 발생된 정전기의 유입을 유도하는 피뢰침 역할을 한다. 피뢰침 역할을 하여 제2 방전 라인(258)으로 유입된 정전기는 연결 패턴(256)과, 콘택홀(244)을 통해 제1 방전 라인(214)으로 전달된다. 그리고 제1 방전 라인(214)으로 전달된 정전기는 패드 영역(PA)에 형성된 접지 패드를 통해 외부로 방전된다. 특히, 본 발명은 제1 및 2 방전 라인(214, 258)은 비표시 영역(NA)에 형성되면서도, 표시 영역(AA)을 둘러싸도록 형성되므로 액정 표시 장치(200)의 테두리 곳곳에서 발생된 정전기를 효과적으로 외부로 방전시킬 수 있다.

[0037] 제2 방전 라인(258)은 화소전극(252) 및 공통전극(254)과 동일층에 동일물질로 이루어진다. 즉, 제2 방전 라인(258)은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어진다.

[0038] 한편, 제2 기판(260)에는 박막 트랜지스터(Tr)에 대응하여 빛을 차단하기 위한 블랙 매트릭스(262)와 블랙 매트릭스(262) 상에 위치하는 컬러필터층(264)이 형성되어 있다. 블랙 매트릭스(262)와 컬러필터층(264)은 제1 기판(210)과 마주하도록 제2 기판(260)의 내측면에 위치하고 있다. 블랙 매트릭스(262)는 블랙 레진(resin)으로 이루어진다.

[0039] 이러한 제2 기판(260)은 제1 기판(210)과 마주하지 않는 외부면에 투명 도전성 물질로 이루어지는 정전기 방지층(266)이 형성되어 있다. 정전기 방지층(266)은 제2 기판(260)에 발생하는 정전기를 외부로 방출하는 역할을 한다.

[0040] 한편, 제1 및 제2 방전 라인(214, 258) 간의 제1 간격(D1)은 제2 방전 라인(258)과 제1 기판(214)의 최외곽 측면 간의 제2 간격(D2)보다 크다. 이는, 제2 방전 라인(258)을 제1 기판(214)의 최외곽과 최대한 인접하도록 설계하여 정전기의 흐름 유도를 보다 효과적으로 하기 위함이다.

[0041] 상술한 바와 같이, 본 발명은 제1 기판(210) 상의 비표시 영역(NA)에 표시 영역(AA)을 둘러싸도록 제1 및 제2 방전 라인(214, 258)을 형성한다. 그리고 제1 방전 라인(214)을 저저항 금속물질로 형성하고, 제2 방전 라인(258)을 제1 기판(210)에서 가장 상부에 위치하는 보호층(240) 상에 형성한다. 그리고 콘택홀(244)을 통해 제1 및 제2 방전 라인(214, 258)을 서로 연결한다. 그러면, 제2 방전 라인(258)은 표시 영역(AA)을 둘러싸는 비표시 영역(NA)의 곳곳에서 피뢰침 역할을 하여 정전기의 흐름을 유도하며, 제2 방전 라인(258)으로 유입된 정전기는 제1 방전 라인(214)을 통해 외부로 방전된다. 따라서, 본 발명은 제2 기판(260)에서 발생하여 정전기 방지층

(266)으로 유입된 정전기나, 제1 및 제2 기관(210, 260)의 측면으로 유입된 정전기가 제2 방전 라인(258)과 제1 방전 라인(214)을 통해 외부로 방전시킬 수 있다.

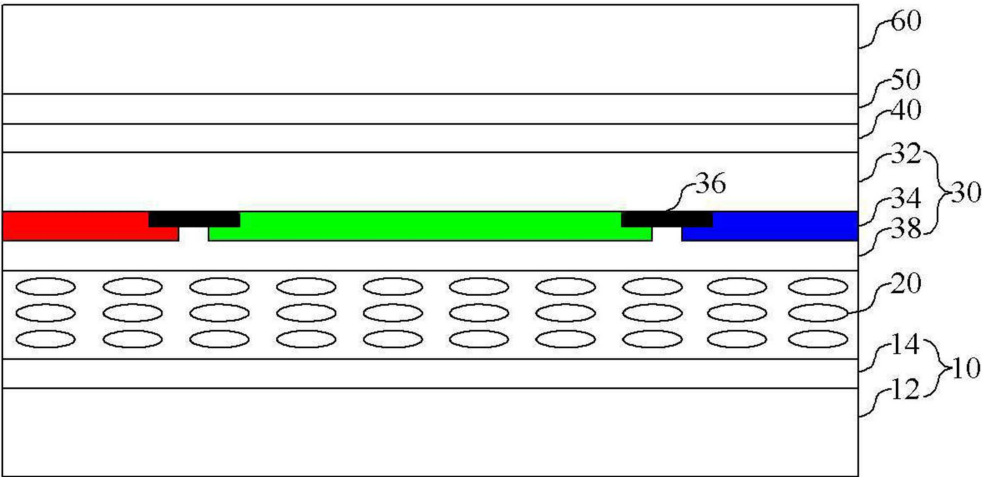
[0042] 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

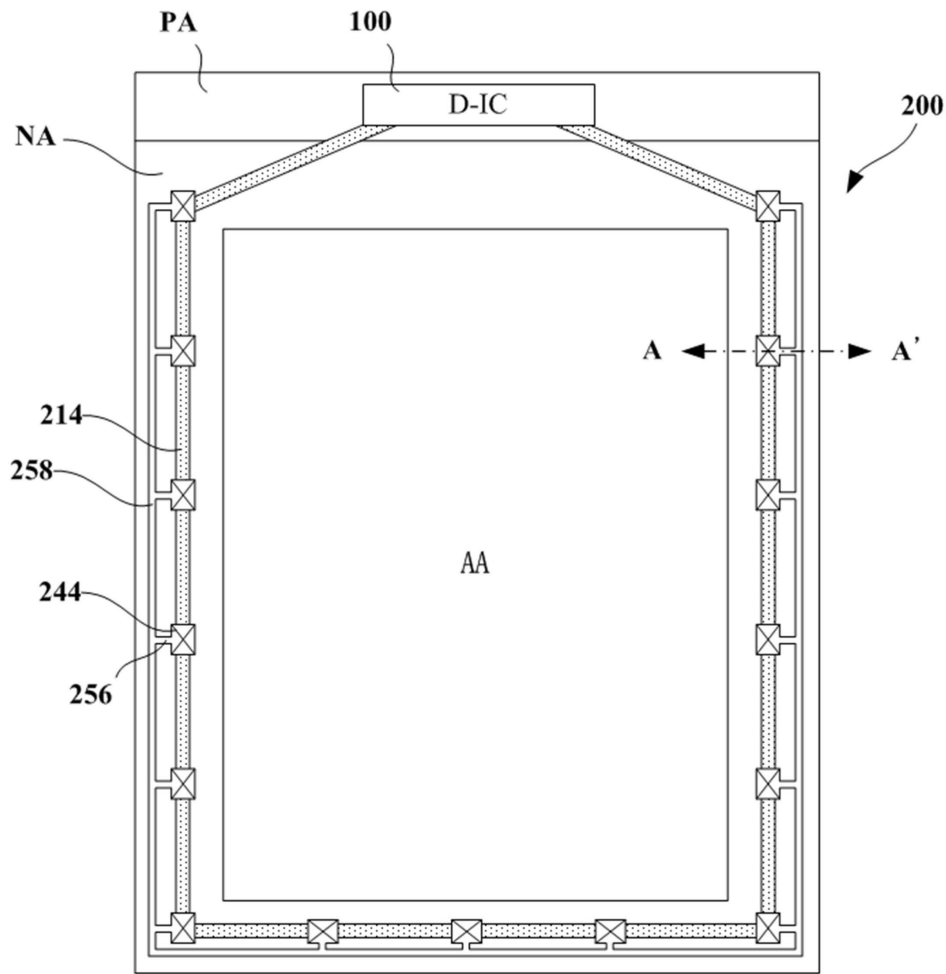
- [0043] 214: 제1 방전 라인 258: 제2 방전 라인
256: 연결 패턴 244: 콘택홀

도면

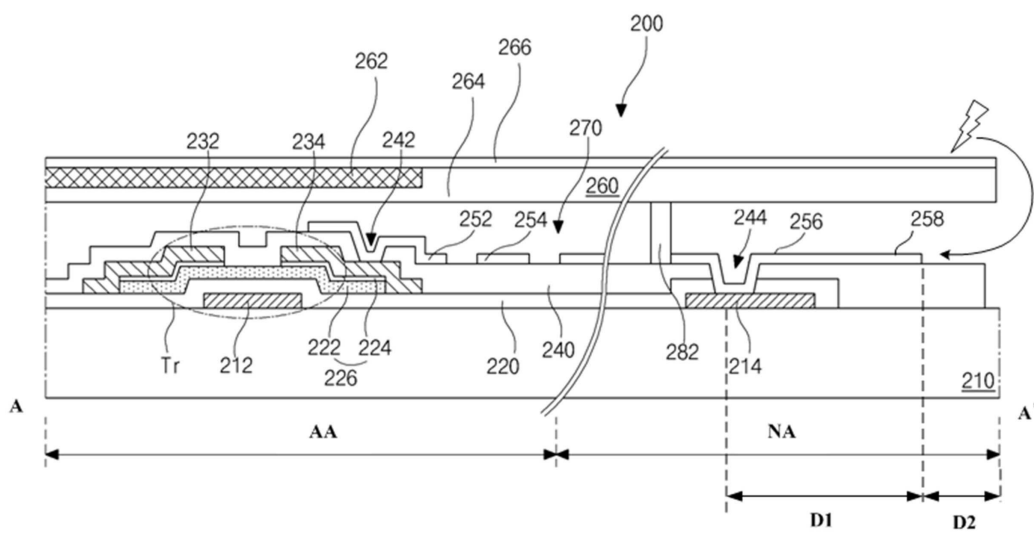
도면1



도면2



도면3



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR102113607B1	公开(公告)日	2020-05-21
申请号	KR1020130104332	申请日	2013-08-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	신민철 조범식 류정필		
发明人	신민철 조범식 류정필 이다 하루히사		
IPC分类号	G02F1/136 G02F1/1345		
CPC分类号	G02F1/1345 G02F1/136204 G02F1/136286 G02F1/1368 G02F2001/136295 G09G2300/043 G02F1/1333 G02F2001/13629		
代理人(译)	Bakyounbok		
审查员(译)	伏羲琴		
其他公开文献	KR1020150026033A		
外部链接	Espacenet		

摘要(译)

公开了一种液晶显示装置及其制造方法。液晶显示装置包括彼此接合并面对的第一基板和第二基板,形成在第一基板上的有源区域的每个像素中的TFT,形成在第一基板上的非有源区域中的第一放电线,保护膜。在第一基板的整个表面上形成的层包括TFT和第一放电线,在第一基板的非活性区域中围绕第一放电线的外部区域的第二放电线,多个接触孔通过穿过保护层以暴露出第一放电线的一部分,从第二放电线分支并覆盖各个接触孔的连接图案以及在第二基板的外表面上形成的静电放电层。

