



등록특허 10-2043532



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년12월05일

(11) 등록번호 10-2043532

(24) 등록일자 2019년11월05일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(52) CPC특허분류

G09G 3/3688 (2013.01)

G09G 3/3607 (2013.01)

(21) 출원번호 10-2017-7020164

(22) 출원일자(국제) 2014년12월30일

심사청구일자 2017년07월19일

(85) 번역문제출일자 2017년07월19일

(65) 공개번호 10-2017-0098272

(43) 공개일자 2017년08월29일

(86) 국제출원번호 PCT/CN2014/095568

(87) 국제공개번호 WO 2016/101309

국제공개일자 2016년06월30일

(30) 우선권주장

201410818002.1 2014년12월24일 중국(CN)

(56) 선행기술조사문헌

JP10197889 A*

JP2006323341 A*

KR1019980072745 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

센젠 차이나 스타 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드

중국 광둥 프로빈스, 센젠 시티, 광밍 뉴 디스트릭트, 탕밍 로드, 넘버 9-2

(72) 발명자

구어 춘평

중국 518132 광둥 센젠 시티 광밍 뉴 디스트릭트 탕밍 로드 넘버 9-2

친 제후이

중국 518132 광둥 센젠 시티 광밍 뉴 디스트릭트 탕밍 로드 넘버 9-2

탄 쇼우핑

중국 518132 광둥 센젠 시티 광밍 뉴 디스트릭트 탕밍 로드 넘버 9-2

(74) 대리인

박소현

전체 청구항 수 : 총 13 항

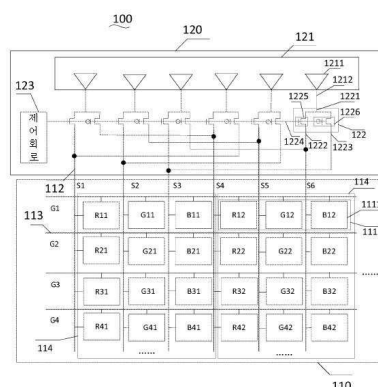
심사관 : 정원식

(54) 발명의 명칭 액정 패널의 구동 회로 및 액정 디스플레이 장치

(57) 요약

액정 패널의 구동 회로(120) 및 액정 디스플레이 장치(100)는, 구동 회로(120) 중의 소스 전극 드라이버(121)의 전력 소모를 감소시킬 수 있다. 구동 회로(120)는 소스 전극 드라이버(121) 및 갯수가 서브 픽셀 유닛(111)의 칼럼 수와 동일한 선택 회로(122)를 포함하고, 소스 전극 드라이버(121)의 각 하나의 캐시 데이터 출력단(1212)은 각각 선택 회로(122)의 입력단(1221)과 연결되며, 각 하나의 선택 회로(122)의 제1 출력단(1222)은 액정 패널(110)의 하나의 칼럼의 서브 픽셀 유닛(111)에 연결되고, 각 하나의 선택 회로(122)의 제2 출력단(1223)은 제1 입력단과 연결되는 서브 픽셀 유닛(111)이 동일한 픽셀 칼럼 조합(114)에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛(111)에 연결된다.

대표도 - 도1



(52) CPC특허분류

G09G 3/3614 (2013.01)

G09G 2300/0452 (2013.01)

G09G 2310/0297 (2013.01)

G09G 2330/021 (2013.01)

명세서

청구범위

청구항 1

액정 패널 및 상기 액정 패널을 구동하기 위한 구동 회로를 포함하고, 상기 액정 패널은 도트 반전 또는 픽셀을 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀 유닛은 3개의 서브 픽셀 유닛을 포함하며,

상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하고, 상기 구동 회로는 소스 전극 드라이버, 제어 회로 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하며, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛에 연결되며, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭 신호의 주기와 동일하며, 상기 선택 회로의 제어단이 상기 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛과 연결되는 데이터 신호를 출력하고, 연결된 선택 회로의 제2 출력단에 연결된 제 n 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제 m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제 n 칼럼, 제 m 행 서브 픽셀 유닛의 데이터 신호이며;

상기 선택 회로의 제어단이 상기 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결된 상응한 서브 픽셀 유닛의 데이터를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 연결된 선택 회로의 제2 출력단이 연결된 제 k 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제 m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제 k 칼럼, 제 m 행 서브 픽셀 유닛의 데이터 신호이고,

상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2

삭제

청구항 3

제 1항에 있어서,

상기 제1 스위치 소자는 NMOS 트랜지스터이고, 상기 제2 스위치 소자는 PMOS 트랜지스터인 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4

제 1항에 있어서,

모든 상기 선택 회로의 제어단은 모두 상기 제어 회로의 동일한 출력단과 연결되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5

액정 패널은 도트 반전 또는 픽셀을 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀 유닛은 3개의 서브 픽셀 유닛을 포함하며,

상기 액정 패널이 도트 반전 구동을 사용할 경우, 상기 액정 패널의 각 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하고, 상기 액정 패널이 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 각 하나의 극성이 상반되는 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하며,

구동 회로는 소스 전극 드라이버 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하고, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛에 연결되며,

상기 선택 회로의 제어단이 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛과 연결되는 데이터 신호를 출력하고, 연결된 선택 회로의 제1 출력단에 연결된 제n 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제n 칼럼, 제m 행 서브 픽셀 유닛의 데이터 신호이며;

상기 선택 회로의 제어단이 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결된 상응한 서브 픽셀 유닛의 데이터를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 연결된 선택 회로의 제2 출력단이 연결된 제k 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제k 칼럼, 제m 행 서브 픽셀 유닛의 데이터 신호이고,

상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용되는 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 6

삭제

청구항 7

제 5항에 있어서,

상기 제1 스위치 소자는 NMOS 트랜지스터이고, 상기 제2 스위치 소자는 PMOS 트랜지스터인 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 8

제 5항에 있어서,

상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성하는 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 9

삭제

청구항 10

제 7항에 있어서,

상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성하는 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 11

제 5항에 있어서,

제어 회로를 더 포함하고, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭 신호의 주기와 동일한 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 12

삭제

청구항 13

제 7항에 있어서,

제어 회로를 더 포함하고, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭 신호의 주기와 동일한 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 14

제 13항에 있어서,

모든 상기 선택 회로의 제어단은 모두 상기 제어 회로의 동일한 출력단과 연결되는 것을 특징으로 하는 액정 패널의 구동 회로.

청구항 15

액정 패널 및 상기 액정 패널을 구동하기 위한 구동 회로를 포함하고, 상기 액정 패널은 도트 반전 또는 픽셀을 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀

유닛은 3개의 서브 픽셀 유닛을 포함하며,

상기 액정 패널이 도트 반전 구동을 사용할 경우, 상기 액정 패널의 각 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하고, 상기 액정 패널이 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 각 하나의 극성이 상반되는 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하며,

상기 구동 회로는 소스 전극 드라이버 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하고, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 칼럼의 서브 픽셀 유닛에 연결되며,

상기 선택 회로의 제어단이 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛과 연결되는 데이터 신호를 출력하고, 연결된 선택 회로의 제1 출력단에 연결된 제n 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제n 칼럼, 제m 행 서브 픽셀 유닛의 데이터 신호이며;

상기 선택 회로의 제어단이 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 선택 회로의 입력단과 연결되는 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결된 상응한 서브 픽셀 유닛의 데이터를 출력하고, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고, 연결된 선택 회로의 제2 출력단이 연결된 제k 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 제k 칼럼, 제m 행 서브 픽셀 유닛의 데이터 신호이고,

상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 16

삭제

청구항 17

제 15항에 있어서,

상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 18

삭제

청구항 19

제 15항에 있어서,

상기 구동 회로는 제어 회로를 더 포함하고, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭

신호의 주기와 동일한 것을 특징으로 하는 액정 디스플레이 장치.

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명은 액정 디스플레이 기술 분야에 관한 것으로서, 특히는 액정 패널의 구동 회로 및 액정 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 박막 트랜지스터(영문: Thin Film Transistor, 약칭: TFT) 액정 디스플레이에 있어서, 액정의 사용 수명을 연장하기 위해, 통상적으로 액정 패널은 극성 반전의 방식을 사용하여 구동하는 바, 여기서 사용되는 가장 보편적인 것은 도트 반전 및 픽셀을 단위로 하는 라인 반전이다. 도트 반전은 즉 서로 인접한 서브 픽셀 유닛의 극성이 상반되는 것이다. 픽셀은 유닛으로 하는 라인 반전은 즉 서로 인접한 픽셀 유닛의 극성이 상반되는 것이다.

[0003] 그러나, 상기 극성 반전 방식을 사용할 경우, 액정 패널의 소스 전극 드라이버는 각 하나의 데이터 라인의 전기 레벨을 양극 극성과 음극 극성 사이에서 모두 빈번하게 변화시켜야 하는데, 이는 소스 전극 드라이버의 전력 소모가 비교적 큰 것을 초래하게 된다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 액정 패널의 구동 회로 및 액정 디스플레이 장치를 제공하고, 구동 회로 중의 소스 전극 드라이버의 전력 소모를 감소시킬 수 있다.

과제의 해결 수단

[0005] 본 발명의 제1 양태에 따르면 액정 디스플레이 장치를 제공하는 바, 여기서, 액정 패널 및 상기 액정 패널을 구동하기 위한 구동 회로를 포함하고, 상기 액정 패널은 도트 반전 또는 픽셀을 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀 유닛은 3개의 서브 픽셀 유닛을 포함하며, 상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성하고, 상기 구동 회로는 소스 전극 드라이버, 제어 회로 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하며, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛에 연결되며, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭 신호의 주기와 동일하며, 상기 선택 회로의 제어단이 상기 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고; 상기 선택 회로의 제어단이 상기 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결된 상응한 서브 픽셀 유닛의 데이터를 출력한다.

[0006] 여기서, 상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력

단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용된다.

[0007] 여기서, 상기 제1 스위치 소자는 NMOS 트랜지스터이고, 상기 제2 스위치 소자는 PMOS 트랜지스터이다.

[0008] 여기서, 모든 상기 선택 회로의 제어단은 모두 상기 제어 회로의 동일한 출력단과 연결된다.

[0009] 본 발명의 제2 양태에 따르면 액정 패널의 구동 회로를 제공하는 바, 상기 액정 패널은 도트 반전 또는 픽셀 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀 유닛은 3개의 서브 픽셀 유닛을 포함하며, 상기 액정 패널이 도트 반전 구동을 사용할 경우, 상기 액정 패널의 각 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하고, 상기 액정 패널이 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 각 하나의 극성이 상반되는 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하며, 상기 구동 회로는 소스 전극 드라이버 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하고, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛에 연결되며, 상기 선택 회로의 제어단이 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고; 상기 선택 회로의 제어단이 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연결된 상응한 서브 픽셀 유닛의 데이터를 출력한다.

[0010] 여기서, 상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용된다.

[0011] 여기서, 상기 제1 스위치 소자는 NMOS 트랜지스터이고, 상기 제2 스위치 소자는 PMOS 트랜지스터이다.

[0012] 여기서, 상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성한다.

[0013] 여기서, 제어 회로를 더 포함하고, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클럭 신호의 주기와 동일하다.

[0014] 여기서, 모든 상기 선택 회로의 제어단은 모두 상기 제어 회로의 동일한 출력단과 연결된다.

[0015] 본 발명의 제3 양태에 따르면 액정 디스플레이 장치를 제공하는 바, 액정 패널 및 상기 액정 패널을 구동하기 위한 구동 회로를 포함하고, 상기 액정 패널은 도트 반전 또는 픽셀을 단위로 하는 라인 반전 구동을 사용하며, 상기 액정 패널은 다수의 픽셀 유닛을 포함하고, 각 하나의 상기 픽셀 유닛은 3개의 서브 픽셀 유닛을 포함하며, 상기 액정 패널이 도트 반전 구동을 사용할 경우, 상기 액정 패널의 각 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하고, 상기 액정 패널이 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 각 하나의 극성이 상반되는 두 칼럼의 픽셀 유닛은 하나의 픽셀 칼럼 조합을 구성하며, 상기 구동 회로는 소스 전극 드라이버 및 갯수가 서브 픽셀 유닛의 칼럼 수와 동일한 선택 회로를 포함하고, 상기 소스 전극 드라이버의 각 하나의 캐시 데이터 출력단은 각각 상기 선택 회로의 입력단과 연결되고, 각 하나의 상기 선택 회로의 제1 출력단은 하나의 칼럼의 서브 픽셀 유닛에 연결되며, 각 하나의 상기 선택 회로의 제2 출력단은 상기 제1 출력단과 연결되는 서브 픽셀 유닛이 동일한 픽셀 칼럼 조합에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛에 연결되며, 상기 선택 회로의 제어단이 제1 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제1 출력단과 도통하고, 상기 입력단은 상기 제2 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제1 출력단과 연결되는 상응한 서브 픽셀 유닛의 데이터 신호를 출력하고; 상기 선택 회로의 제어단이 제2 전기 레벨을 입력할 경우, 상기 선택 회로의 입력단은 상기 제2 출력단과 도통하고, 상기 입력단은 상기 제1 출력단과 도통하지 않으며, 상기 캐시 데이터 출력단은 연결된 선택 회로의 제2 출력단과 연

결된 상응한 서브 픽셀 유닛의 데이터를 출력한다.

[0016] 여기서, 상기 선택 회로는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제1 스위치 소자의 제어단과 제2 스위치 소자의 제어단은 연결되어 상기 선택 회로의 제어단으로 사용되며, 상기 제1 스위치 소자의 입력단과 제2 스위치 소자의 입력단은 연결되어 상기 선택 회로의 입력단으로 사용되고, 상기 제1 스위치 소자의 출력단은 상기 선택 회로의 제1 출력단으로 사용되며, 상기 제2 스위치 소자의 출력단은 상기 선택 회로의 제2 출력단으로 사용된다.

[0017] 여기서, 상기 액정 패널이 도트 반전 구동 또는 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 상기 액정 패널의 서로 인접한 두 칼럼의 픽셀 유닛은 하나의 상기 픽셀 칼럼 조합을 구성한다.

[0018] 여기서, 상기 구동 회로는 제어 회로를 더 포함하고, 상기 제어 회로는 모든 선택 회로의 제어단에 연결되어, 상기 선택 회로의 제어단에 상기 제1 전기 레벨 및 제2 전기 레벨을 주기적으로 입력하고, 여기서, 각 하나의 주기 중의 상기 제1 전기 레벨의 지속 시간 및 제2 전기 레벨의 지속 시간은 모두 상기 액정 패널에 제공되는 스캐닝 클록 신호의 주기와 동일하다.

발명의 효과

[0019] 상기 해결수단에 있어서, 구동 회로의 캐시 데이터 출력단과 서브 픽셀 유닛 사이에 선택 회로를 설치하고, 상기 선택 회로의 제1, 제2 출력단은 각각 동일한 픽셀 칼럼 조합 중의 동일한 색상의 두 개 칼럼의 서브 픽셀 유닛에 연결되어, 캐시 데이터 출력단과 동일한 픽셀 칼럼 조합 중의 색상이 동일한 두 개 칼럼의 서브 픽셀 유닛의 선택적인 연결을 실현하였고, 여기서, 도트 반전 또는 픽셀을 유닛으로 하는 라인 반전의 동일한 픽셀 칼럼 조합 중 색상이 동일한 두 개 칼럼의 서브 픽셀 유닛의 극성은 상반되며, 선택 회로의 제어단에 대응되는 전기 레벨 신호를 입력하는 것을 통해, 캐시 데이터 출력단에 연결되는 서브 픽셀 유닛 칼럼의 극성이 불변하도록 하며, 즉 상기 캐시 데이터 출력단이 출력하는 데이터 신호의 극성은 동일하기에, 구동 회로 중의 그리드 드라이버의 압력 차이를 감소하였고, 그리드 구동 회로의 전력 소모를 감소하였다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 액정 디스플레이 장치의 일 실시예의 구조도이다.

도 2는 본 발명의 액정 디스플레이 장치의 액정 패널이 도트 반전 구동인 일 실시예의 구조도이다.

도 3은 본 발명의 액정 디스플레이 장치의 액정 패널이 픽셀을 단위로 하는 라인 반전 구동인 다른 일 실시예의 구조도이다.

도 4는 도 1에 도시된 구동 회로의 제어 회로가 출력하는 제어 신호의 제1 모식도이다.

도 5는 도 1에 도시된 구동 회로의 제어 회로가 출력하는 제어 신호의 제2 모식도이다.

발명을 실시하기 위한 구체적인 내용

[0021] 하기의 서술에 있어서, 한정하기 위한 것이 아님을 설명하기 위해, 예컨대 특정된 시스템 구조, 인터페이스, 기술과 같은 구체적인 절차를 제출하여, 본 발명을 철저하게 이해하는데 편의를 제공한다. 그러나, 본 기술분야의 통상의 기술자는, 이러한 구체적인 절차가 없는 기타 실시예에서 본 발명을 실현할 수 있다. 기타 상황에 있어서, 주지된 장치, 회로 및 방법에 대한 상세한 설명을 생략하여, 불필요한 절차가 본 발명의 서술에 방해되는 것을 방지한다.

[0022] 도 1을 참조하면, 도 1은 본 발명의 액정 디스플레이 장치의 일 실시예의 구조도이다. 본 실시예에 있어서, 액정 디스플레이 장치(100)는 액정 패널(110) 및 액정 패널(110)을 구동하기 위한 구동 회로(120)를 포함한다.

[0023] 구체적으로는, 액정 패널(110)은 다수의 픽셀 유닛(111), 데이터 라인(112) 및 스캐닝 라인(113)을 포함하고, 각 하나의 픽셀 유닛(111)은 3개의 서브 픽셀 유닛(1111)을 포함하며, 각각 적, 녹, 남 삼원색을 표시하고, 본 실시예에 있어서, 서브 픽셀 유닛은 TFT로 구동된다. 각 하나의 데이터 라인(112)은 칼럼으로 설치되고, 각각 하나의 칼럼의 서브 픽셀 유닛(1111)과 연결되어, 구동 회로(120)가 제공하는 데이터 신호를 상기 칼럼의 서브 픽셀 유닛(1111)에 전송한다. 각 하나의 스캐닝 라인(113)은 행으로 설치되고, 각각 하나의 서브 픽셀 유닛(1111)과 연결되어, 구동 회로(120)가 제공하는 스캐닝 신호를 상기 행의 서브 픽셀 유닛(1111)에 전송한다.

[0024] 본 실시예의 액정 패널은 도트 반전 또는 픽셀을 유닛으로 하는 라인 반전 방식을 사용하여 구동한다. 도 2에

도시된 바와 같이, 상기 도트 반전은 즉 액정 패널(110)의 서로 인접한 서브 픽셀 유닛(111)의 극성이 모두 상이하다. 도 3에 도시된 바와 같이 상기 픽셀을 유닛으로 하는 라인 반전은 즉 액정 패널(110)의 서로 인접한 픽셀 유닛(111)의 극성이 모두 상이하다.

- [0025] 액정 패널(110)을 다수의 픽셀 칼럼 조합(114)으로 분할한다. 여기서,
- [0026] 상기 액정 패널(110)이 도트 반전 구동을 사용할 경우, 액정 패널(110)의 각 임의의 두 개 칼럼의 픽셀 유닛(111)(세 개 칼럼의 서브 픽셀 유닛(111)을 포함함)은 하나의 픽셀 칼럼 조합(114)을 구성한다. 예를 들면, 액정 패널(110)은 서로 인접한 두 개 칼럼의 픽셀 유닛(111)이 하나의 픽셀 칼럼 조합(114)을 구성하거나(예컨대 제 n 칼럼 픽셀 유닛과 제 $n+1$ 칼럼 픽셀 유닛이 픽셀 칼럼 조합을 구성함), 또는 각 서로 인접한 두 개의 홀수/짝수 칼럼의 픽셀 유닛(111)이 하나의 픽셀 칼럼 조합(114)(예컨대 제 n 칼럼 픽셀 유닛과 제 $n+2$ 칼럼 픽셀 유닛이 픽셀 칼럼 조합을 구성함)을 구성하는 등이다.
- [0027] 상기 액정 패널이 픽셀을 단위로 하는 라인 반전 구동을 사용할 경우, 액정 패널(110)의 각 하나의 극성이 상반되는 두 개 칼럼의 픽셀 유닛(111)은 하나의 픽셀 칼럼 조합(114)을 구성한다. 예를 들면, 액정 패널(110)은 서로 인접한 두 개 칼럼의 픽셀 유닛(111)이 하나의 픽셀 칼럼 조합(114)(예컨대 제 n 칼럼 픽셀 유닛과 제 $n+1$ 칼럼 픽셀 유닛이 픽셀 칼럼 조합을 구성함)을 구성하거나, 또는 각 임의의 하나의 홀수 칼럼과 임의의 하나의 짝수 칼럼 픽셀 유닛(111)이 하나의 픽셀 칼럼 조합(114)을 구성하는 등이다.
- [0028] 구동 회로(120)는 소스 전극 드라이버(121), 제어 회로(123) 및 갯수가 서브 픽셀 유닛(111)의 칼럼 수와 동일한 선택 회로(122)를 포함한다.
- [0029] 소스 전극 드라이버(121)는 액정 패널(110)의 서브 픽셀 유닛(111)에 데이터 신호를 제공하기 위한 것이다. 구체적으로는, 소스 전극 드라이버(121)는 다수의 레지스터(1211)를 포함하고, 각 하나의 레지스터(1211)는 서브 픽셀 유닛(111)의 데이터 신호를 버퍼링하며, 캐시 데이터 출력단(1212)을 통해 선택 회로(122)의 입력단(1221)에 출력하기 위한 것이다.
- [0030] 제어 회로(123)는 제1 전기 레벨 또는 제2 전기 레벨을 출력하여, 선택 회로의 제1, 제2 출력단의 선택을 제어하기 위한 것이다. 구체적으로는, 제어 회로(123)의 출력단은 모든 선택 회로(122)의 제어단(1224)과 연결된다. 이해할 수 있는 것은, 제어 회로(123)는 하나의 출력단을 통해 모든 선택 회로(122)의 제어단(1224)과 연결될 수 있고, 도 1에 도시된 바와 같이, 또는 제어 회로(123)는 상이한 출력단을 통해 상이한 선택 회로의 제어단(1224)과 연결될 수 있기에, 제어 회로(123)와 선택 회로의 제어단(1224) 사이의 구체적인 연결은 더 한정하지 않는다.
- [0031] 선택 회로(122)의 제1, 제2 출력단은 두 개 칼럼의 서브 픽셀 유닛(111)과 연결되고, 제어 회로(123)의 제어를 받기 위한 것이며, 소스 전극 드라이버(121)의 데이터 신호를 제1 또는 제2 출력단의 서브 픽셀 유닛(111)에 출력하도록 선택한다. 구체적으로는, 각 하나의 선택 회로(122)의 제1 출력단(1222)은 액정 패널(110) 중의 데이터 라인(112)에 연결되어, 상기 데이터 라인(112)을 통해 하나의 칼럼의 서브 픽셀 유닛(111)과 연결된다. 각 하나의 상기 선택 회로(122)의 제2 출력단(1223)은 액정 패널(110) 중의 다른 일 데이터 라인(112)에 연결되어, 상기 다른 일 데이터 라인(112)을 통해 제1 출력단(1222)과 연결되는 서브 픽셀 유닛(111)이 동일한 픽셀 칼럼 조합(114)에 위치하고 색상이 동일한 다른 한 칼럼의 서브 픽셀 유닛(111)에 연결된다. 즉 각 하나의 선택 회로(122)의 제1, 제2 출력 회로는 동일한 픽셀 칼럼 조합(114) 중 색상이 동일한 두 개 칼럼의 서브 픽셀 유닛(111)을 연결하기 위한 것이다.
- [0032] 본 실시예에 있어서, 선택 회로(122)는 제1 스위치 소자(1225) 및 제2 스위치 소자(1226)를 포함하고, 제1 스위치 소자(1225)의 제어단과 제2 스위치 소자(1226)의 제어단은 연결되어 상기 선택 회로의 제어단(1224)으로 사용되며, 상기 제1 스위치 소자(1225)의 입력단과 제2 스위치 소자(1226)의 입력단은 연결되어 상기 선택 회로의 입력단(1221)으로 사용되고, 상기 제1 스위치 소자(1225)의 출력단은 상기 선택 회로의 제1 출력단(1222)이며, 상기 제2 스위치 소자(1226)의 출력단은 상기 선택 회로의 제2 출력단(1223)이다. 여기서, 제1, 제2 스위치 소자의 도통 조건은 상이한 바, 제1 스위치 소자(1225)가 도통될 경우, 제2 스위치 소자(1226)는 도통되지 않고, 제2 스위치 소자(1226)가 도통될 경우, 제1 스위치 소자(1225)는 도통되지 않으며, 구체적으로는, 제1 스위치 소자는 N타입 금속-산화물-반도체(영문: negative channel-metal-oxide-semiconductor, 약칭: NMOS) 트랜지스터이고, 제2 스위치 소자는 P타입 금속-산화물-반도체(영문: positive channel metal oxide semiconductor, 약칭: PMOS) 트랜지스터이다.
- [0033] 도 1에 도시된 바와 같이, 액정 패널(110)은 서로 인접한 두 개 칼럼의 픽셀 유닛(111)이 하나의 픽셀 칼럼 조

합(114)을 구성한다. 도시된 제1 칼럼의 픽셀 유닛(111)과 제2 칼럼의 픽셀 유닛(111)이 구성하는 픽셀 칼럼 조합(114)을 예로 들면, 각 하나의 픽셀 칼럼 조합(114)에서 6개의 선택 회로(122)가 대응 연결되어 있고, 여기서, 각 하나의 선택 회로(122)는 캐시 데이터 출력단(1212)과 연결된다. 제1 칼럼의 픽셀 유닛(111)과 대응되는 3개의 선택 회로(122)의 제1 출력단은 각각 제1 칼럼의 픽셀 유닛에 대응되게 연결되는 적, 녹, 남 세 개의 서브 픽셀 유닛 칼럼의 데이터 라인(S1, S2, S3)과 연결되고, 제2 출력단은 각각 제2 칼럼의 픽셀 유닛에 대응되게 연결되는 적, 녹, 남 세 개의 서브 픽셀 유닛 칼럼의 데이터 라인(S4, S5, S6)과 연결된다. 제2 칼럼 픽셀 유닛(111)과 3개의 선택 회로(122)가 대응되는 제1 출력단은 각각 제2 칼럼 픽셀 유닛에 대응되게 연결되는 적, 녹, 남 세 개의 서브 픽셀 유닛 칼럼의 데이터 라인(S4, S5, S6)과 연결되고, 제2 출력단은 각각 제1 칼럼 픽셀 유닛에 대응되게 연결되는 적, 녹, 남 세 개의 서브 픽셀 유닛 칼럼의 데이터 라인(S1, S2, S3)과 연결된다.

[0034] 본 실시예에 있어서, 제어 회로(123)는 제어 신호를 출력하고, 상기 제어 신호는 주기적으로 제1 전기 레벨(A) 및 제2 전기 레벨(B)로 구성되며, 도 4에 도시된 Select 신호이다. 여기서, 액정 패널(110)에 제공되는 스캐닝 클록 신호는 도 4에 도시된 Clock 신호이고, 제어 회로(123)가 한차례 제1 전기 레벨(A)을 출력하는 시간 t1과 한차례 제2 전기 레벨(B)을 출력하는 시간 t2는 모두 상기 스캐닝 클록 신호의 주기 T와 동일하여, 각 행의 서브 픽셀 유닛의 스캐닝 주파수와 선택 회로가 제1, 제2 출력단에 대해 연결한 두 개 칼럼의 서브 픽셀 유닛의 변환 주파수가 동일한 것을 보장한다.

[0035] 제어 회로(123)가 선택 회로(122)의 제어단(1224)에 제1 전기 레벨을 출력할 경우, 선택 회로(122)의 입력단(1221)은 상기 제1 출력단(1222)과 도통하고, 상기 입력단(1221)은 상기 제2 출력단(1223)과 도통하지 않으며, 이때, 선택 회로(122)의 입력단(1221)과 연결되는 캐시 데이터 출력단은 상기 선택 회로의 제1 출력단과 연결되어, 버퍼링된 데이터 신호를 제1 출력단에 연결된 데이터 라인에 출력한다. 이때, 캐시 데이터 출력단(1212)이 선택 회로의 제1 출력단(1222)과 연결되기에, 캐시 데이터 출력단(1212)은 연결된 선택 회로(122)의 제1 출력단(1222)과 연결되는 상응한 서브 픽셀 유닛(111)과 연결되는 데이터 신호를 출력하고, 연결된 선택 회로(122)의 제1 출력단(1222)에 연결된 제n 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 즉 제n 칼럼 제m 행 서브 픽셀 유닛(111)의 데이터 신호이다.

[0036] 제어 회로(123)가 선택 회로(122)의 제어단(1224)에 제2 전기 레벨을 입력할 경우, 선택 회로(122)의 입력단(1221)은 상기 제2 출력단(1223)과 도통하고, 상기 입력단(1221)은 상기 제1 출력단(1222)과 도통하지 않으며, 이때, 선택 회로(122)의 입력단(1221)과 연결되는 캐시 데이터 출력단은 상기 선택 회로의 제2 출력단과 연결되어, 버퍼링된 데이터 신호를 제2 출력단에 연결된 데이터 라인에 출력한다. 이때, 캐시 데이터 출력단(1212)이 선택 회로의 제2 출력단(1223)과 연결되기에, 캐시 데이터 출력단(1212)은 연결된 선택 회로(122)의 제2 출력단(1223)과 연결되는 상응한 서브 픽셀 유닛(111)의 데이터 신호를 출력하고, 연결된 선택 회로(122)의 제2 출력단(1223)이 연결된 제k 칼럼의 서브 픽셀 유닛은, 현재 스캐닝 신호가 제m 행 서브 픽셀 유닛을 열고, 상기 상응한 서브 픽셀 유닛의 데이터 신호는 즉 제k 칼럼 제m 행 서브 픽셀 유닛(111)의 데이터 신호이다.

[0037] 구체적으로는 도 1에 도시된 바와 같이, 제어 회로(123)가 제1 전기 레벨을 입력할 경우, 제1, 제2 칼럼 픽셀 칼럼 조합(114) 중의 캐시 데이터 출력단은 좌측으로부터 우측으로 순차적으로 데이터 라인(S1, S2, S3, S4, S5, S6)과 연결된다. 제어 회로(123)가 제2 전기 레벨을 입력할 경우, 제1, 제2 칼럼 픽셀 칼럼 조합(114) 중의 캐시 데이터 출력단은 좌측으로부터 우측으로 순차적으로 데이터 라인(S4, S5, S6, S1, S2, S3)과 연결된다. 소스 전극 드라이버(121)의 좌측으로부터 우측으로의 캐시 데이터 출력단(1212)이 출력하는 데이터 신호는 도 5에 도시된 바와 같고, 즉 제어 회로(123)가 제1 전기 레벨을 입력할 경우, 이때 스캐닝 회로는 제n 행의 서브 픽셀 유닛(111)을 열고, 소스 전극 드라이버(121)의 좌측으로부터 우측으로의 캐시 데이터 출력단(1212)은 대응되게 Rn1, Gn1, Bn1, Rn2, Gn2, Bn2, Rn3, Gn3, Bn3, Rn4, Gn4, Bn4...의 데이터 신호를 출력하며, 제어 회로(123)가 제1 전기 레벨을 입력할 때, 이때 스캐닝 회로는 제k 행의 서브 픽셀 유닛(111)을 열고, 소스 전극 드라이버(121)의 좌측으로부터 우측으로의 캐시 데이터 출력단(1212)은 대응되게 Rk2, Gk2, Bk2, Rk1, Gk1, Bk1, Rk4, Gk4, Bk4, Rk3, Gk3, Bk3...의 데이터 신호를 출력한다.

[0038] 본 실시예는 액정 패널이 도트 반전 또는 픽셀을 유닛으로 하는 라인 반전을 사용하였기에, 동일한 픽셀 칼럼 조합 중의 두 개의 색상이 동일한 서브 픽셀 유닛의 극성은 반드시 상반되는 바, 즉 도 1에 도시된 픽셀 칼럼 조합에 있어서, R11은 양극 극성일 경우, R12는 음극 극성이고, R21은 음극 극성이며, R22는 양극 극성이고, R31이 양극 극성일 경우, R32는 음극 극성이고, 기타 서브 픽셀 유닛은 이로써 유추된다. 도 5에 도시된 바와 같이, 본 실시예의 구동 회로를 사용한 후, 제1 칼럼 픽셀 유닛과 연결되는 3개의 캐시 데이터 출력단이 시퀀스에 따라 출력한 데이터 신호는 R11G11B11, R22G22B22, R31G31B31, R42G42B42.....이고, 상기 데이터 신호는

모두 동일한 극성이다. 제2 칼럼 픽셀 유닛과 연결되는 3개의 캐시 데이터 출력단이 시퀀스에 따라 출력한 데이터 신호는 R12G12B12, R21G21B21, R32G32B32, R41G41B41.....이며, 상기 데이터 신호도 모두 동일한 극성이기에, 구동 회로의 각 하나의 캐시 데이터 출력단이 구동 과정에서 모두 동일한 극성(예컨대 양극 극성 또는 음극 극성)의 데이터 신호를 출력하므로, 소스 전극 드라이버의 압력 차이를 감소하였고, 나아가 소스 전극 드라이버의 전력 소모와 온도를 감소하였다.

[0039] 본 발명은 액정 패널의 구동 회로를 더 제공하였고, 상기 구동 회로는 도 1과 상기 실시예에 도시된 구동 회로와 같다.

[0040] 상기 해결수단에 있어서, 구동 회로의 캐시 데이터 출력단과 서브 픽셀 유닛 사이에 선택 회로를 설치하고, 상기 선택 회로의 제1, 제2 출력단은 각각 동일한 픽셀 칼럼 조합 중의 동일한 색상의 두 개 칼럼의 서브 픽셀 유닛에 연결되어, 캐시 데이터 출력단과 동일한 픽셀 칼럼 조합 중의 색상이 동일한 두 개 칼럼의 서브 픽셀 유닛의 선택적인 연결을 실현하였고, 여기서, 도트 반전 또는 픽셀을 유닛으로 하는 라인 반전의 동일한 픽셀 칼럼 조합 중 색상이 동일한 두 개 칼럼의 서브 픽셀 유닛의 극성은 상반되며, 선택 회로의 제어단에 대응되는 전기 레벨 신호를 입력하는 것을 통해, 캐시 데이터 출력단에 연결되는 서브 픽셀 유닛 칼럼의 극성이 불변하도록 하며, 즉 상기 캐시 데이터 출력단이 출력하는 데이터 신호의 극성은 동일하기에, 구동 회로 중의 그리드 드라이버의 압력 차이를 감소하였고, 그리드 구동 회로의 전력 소모를 감소하였으며, 아울러 그리드 구동 회로의 온도를 감소시켰다.

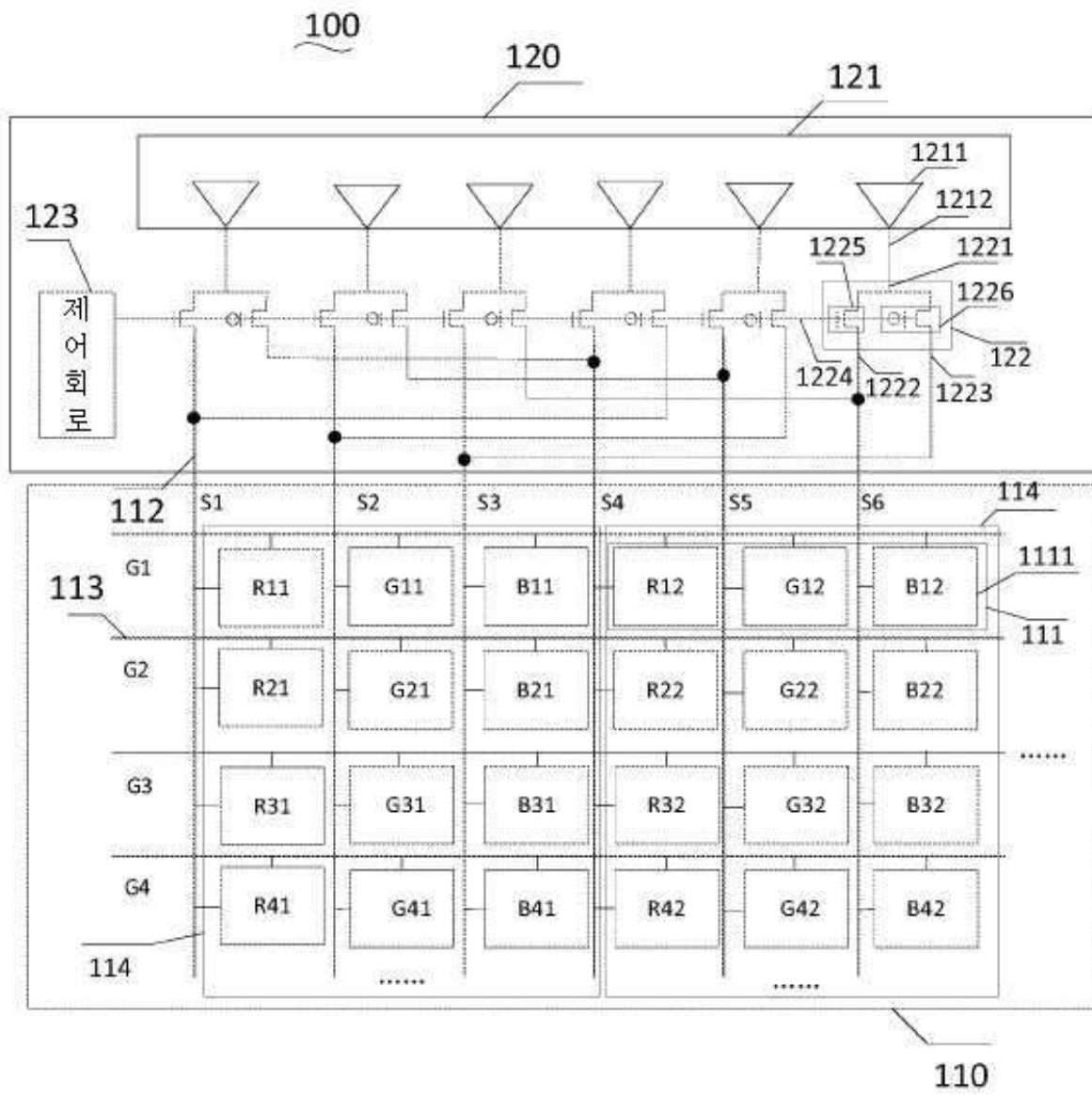
[0041] 본 발명에서 제공하는 다수의 실시예에 있어서, 상기로부터 이해해야 하는 바, 게시된 시스템, 장치 및 방법은 기타 방식을 통해 실현될 수 있다. 예를 들면, 상기 서술된 장치 실시예는 단지 예시적인 것으로서, 예를 들면, 상기 모듈 또는 유닛의 분할은 단지 논리적인 기능의 분할이며, 실제 실현할 경우 이 외의 분할 방식이 존재할 수 있으며, 예를 들면 다수의 유닛 또는 부재는 다른 일 시스템에 결합 또는 집적될 수 있거나, 또는 일부 특징은 생략할 수 있거나, 또는 수행하지 않는다. 다른 한편으로는, 표시 또는 토론되는 상호 시간의 커플링 또는 직접적인 커플링 또는 통신 연결은 일부 인터페이스를 통할 수 있고, 장치 또는 유닛의 간접적인 커플링 또는 통신 연결은 전기적, 기계적 또는 기타의 형식일 수 있다.

[0042] 분리 부재로서 설명되는 상기 유닛은 물리적으로 분리된 것일 수도 있고 아닐 수도 있으며, 유닛으로서 디스플레이되는 부재는 물리적인 유닛일 수도 있고 아닐 수도 있으며, 즉 한 곳에 위치할 수 있거나, 또는 다수의 네트워크 유닛에 분포될 수 있다. 실질적인 수요에 따라 그 중의 부분 또는 전부의 유닛을 선택하여 본 실시예 수단의 목적을 실현할 수 있다.

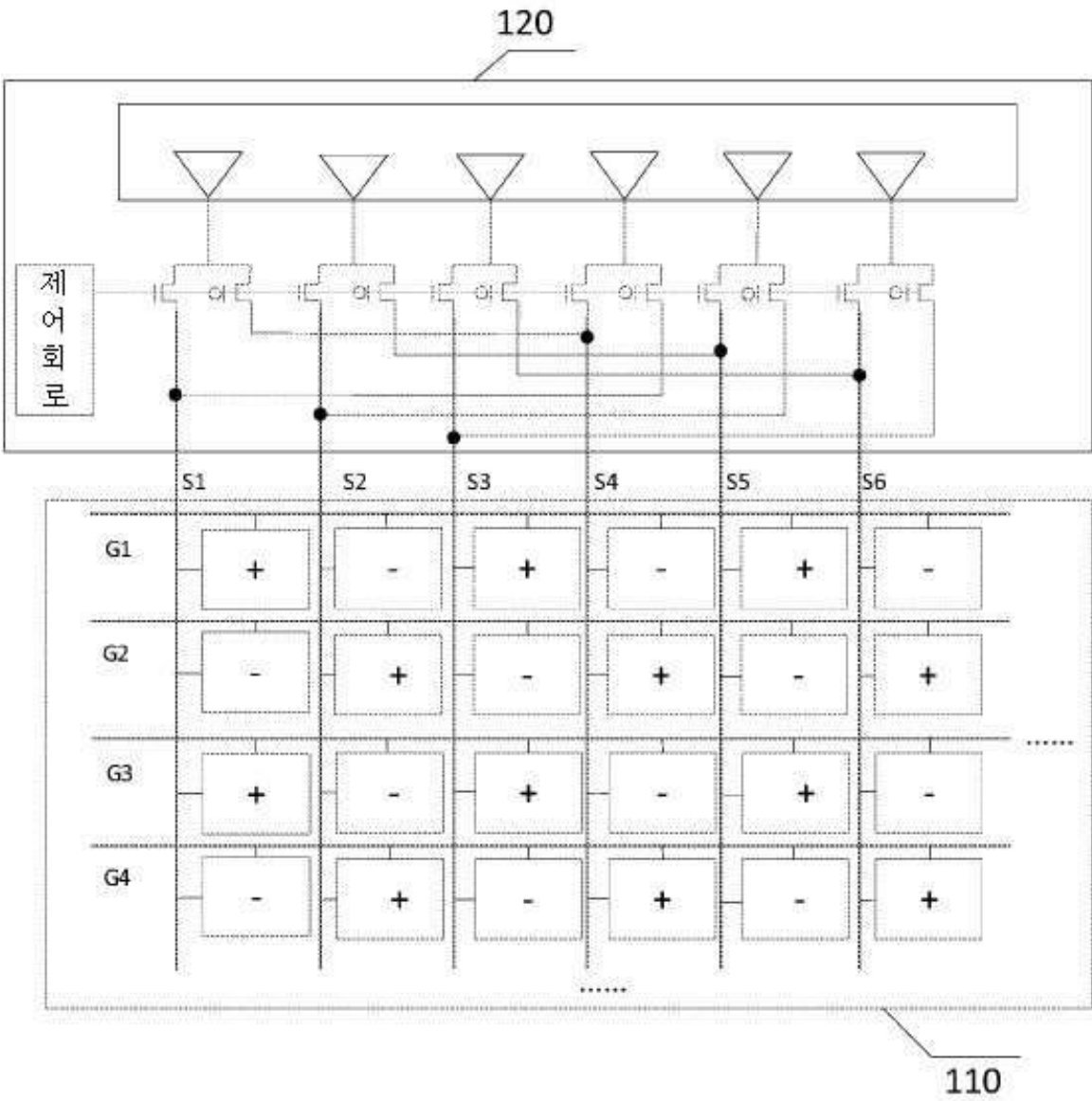
[0043] 이밖에, 본 발명의 각각의 실시예 중의 각 기능 유닛은 하나의 처리 유닛에 집적될 수 있고, 각각 유닛이 단독적으로 물리적으로 존재할 수도 있으며, 두 개 또는 두 개 이상의 유닛이 하나의 유닛에 집적될 수 있다. 상기 집적된 유닛은 하드웨어의 형식으로 실현될 수 있고, 소프트웨어 기능 유닛의 형식으로 실현될 수도 있다.

도면

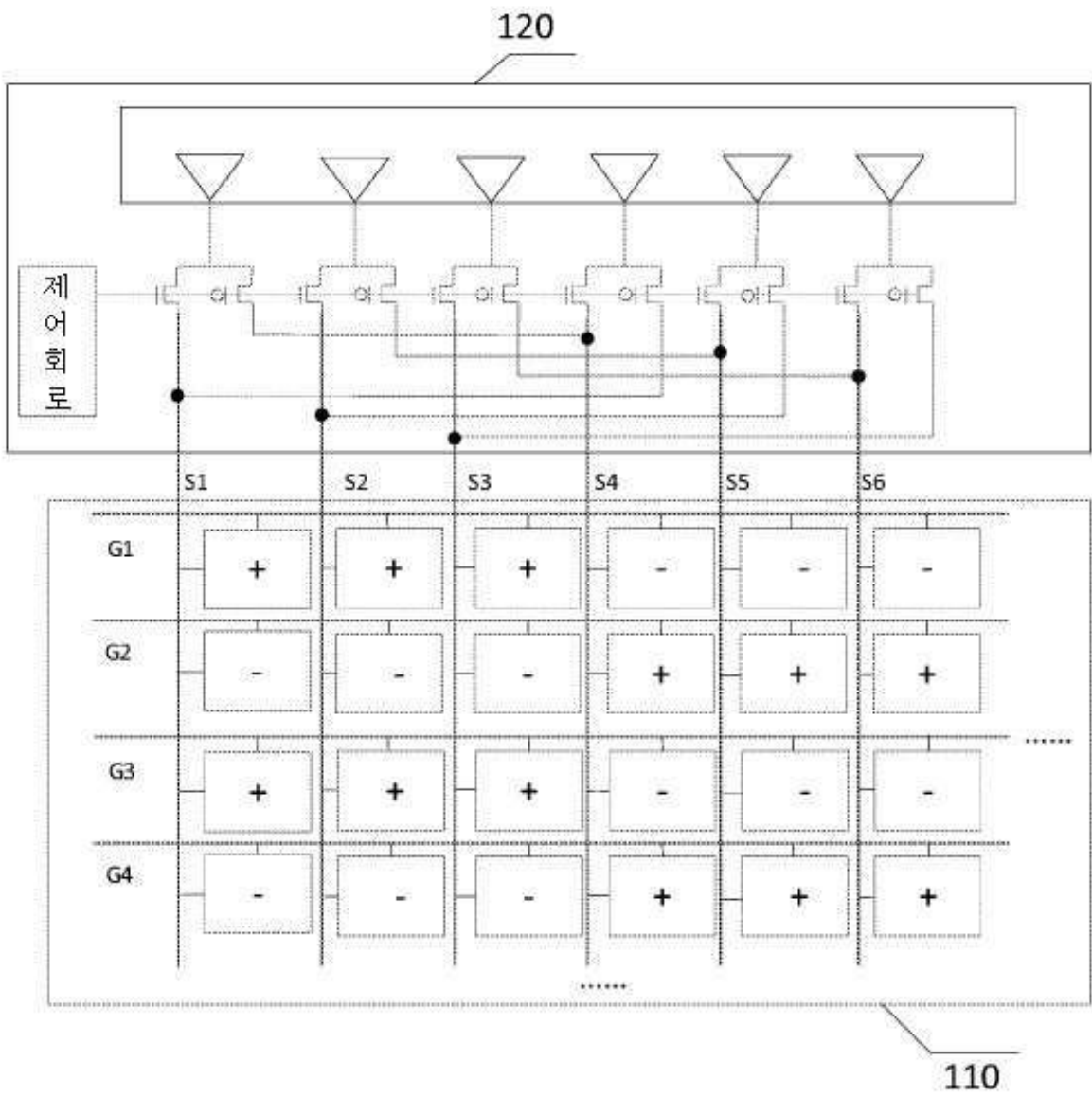
도면1



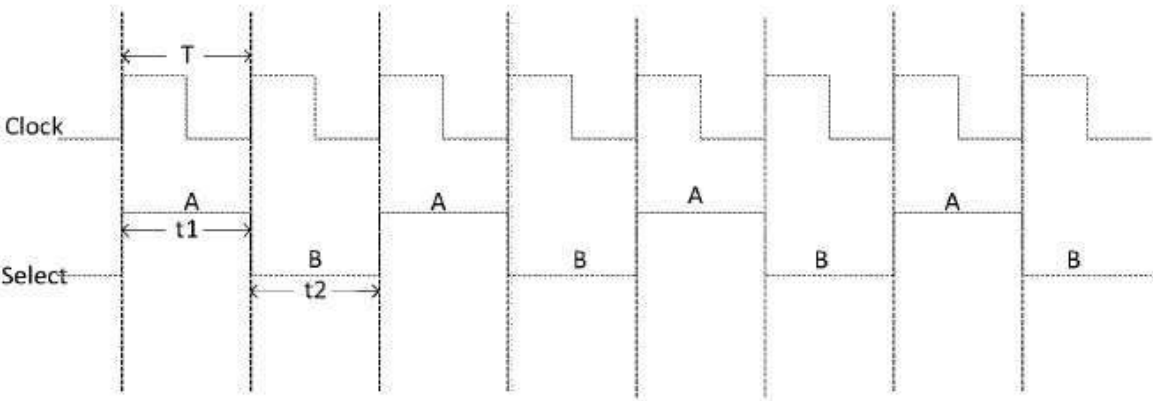
도면2



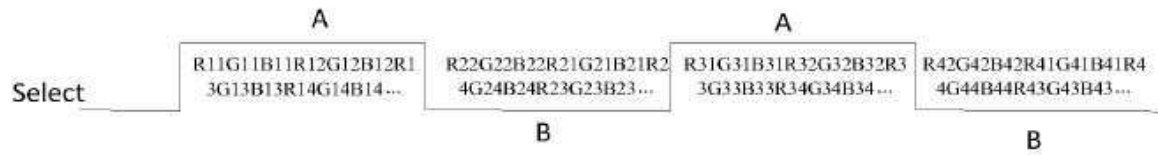
도면3



도면4



도면5



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 발명(고안)의 설명

【보정세부항목】 식별번호 [0005]

【변경전】

입력단은 상기 제1 입력단과 도통하지 않으며

【변경후】

입력단은 상기 제1 출력단과 도통하지 않으며

【직권보정 2】

【보정항목】 발명(고안)의 설명

【보정세부항목】 식별번호 [0015]

【변경전】

입력단은 상기 제1 입력단과 도통하지 않으며

【변경후】

입력단은 상기 제1 출력단과 도통하지 않으며

【직권보정 3】

【보정항목】 발명(고안)의 설명

【보정세부항목】 식별번호 [0009]

【변경전】

입력단은 상기 제1 입력단과 도통하지 않으며

【변경후】

입력단은 상기 제1 출력단과 도통하지 않으며

专利名称(译)	液晶面板的驱动电路及液晶显示装置		
公开(公告)号	KR102043532B1	公开(公告)日	2019-12-05
申请号	KR1020177020164	申请日	2014-12-30
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
当前申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
发明人	구어 춘평 친 제후이 탄 쇼우핑		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G3/3607 G09G3/3614 G09G2300/0452 G09G2310/0297 G09G2330/021		
代理人(译)	朴素贤		
审查员(译)	庭院式		
优先权	201410818002.1 2014-12-24 CN		
其他公开文献	KR1020170098272A		
外部链接	Espacenet		

摘要(译)

公开了一种用于液晶面板的驱动电路和液晶装置。该驱动电路包括源极驱动器和至少一个选择电路。选择电路的数量与子像素单元的行数相同。源极驱动器的每个缓冲器数据输出端分别连接到一个选择电路的输入端。每个选择电路的第一输出端连接到一行中的子像素单元。每个选择电路的第二输出端连接到另一行中的子像素单元。与第一输入端连接的子像素单元在具有相同颜色的相同像素行组合内。这样，降低了驱动电路的源极驱动器的功耗。

