



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0121789
(43) 공개일자 2016년10월20일

(51) 국제특허분류(Int. Cl.)
G02F 1/1341 (2006.01) G02F 1/1333 (2006.01)
G02F 1/1335 (2006.01) G02F 1/1337 (2006.01)
G02F 1/1343 (2006.01)
(52) CPC특허분류
G02F 1/1341 (2013.01)
G02F 1/1333 (2013.01)
(21) 출원번호 10-2016-0129045(분할)
(22) 출원일자 2016년10월06일
심사청구일자 2016년10월06일
(62) 원출원 특허 10-2012-0133898
원출원일자 2012년11월23일
심사청구일자 2014년10월13일

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
이희근
경기도 수원시 영통구 덕영대로1484번길 21, 109
동 1001호 (매향동, 그대가프리미어)
윤해주
경기도 화성시 삼성전자로 12, 프리언스오피스텔
702호 (석우동)
(74) 대리인
(뒷면에 계속)
팬코리아특허법인

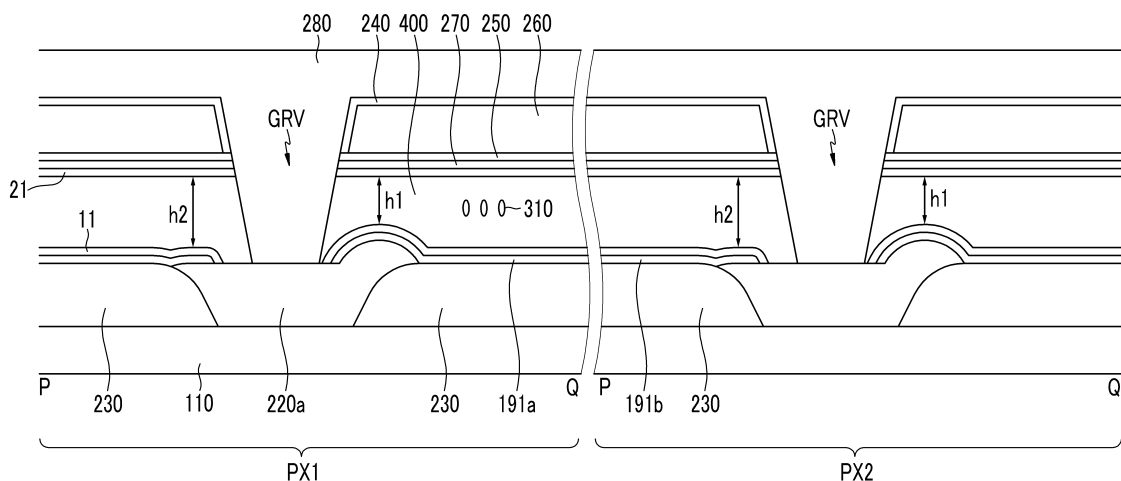
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 액정 표시 장치 및 그 제조 방법

(57) 요약

액정 표시 장치를 제공한다. 본 발명의 일실시예에 따른 액정 표시 장치는 기판, 상기 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터의 한 단자와 연결되는 화소 전극, 상기 화소 전극과 중첩하는 지지 부재, 상기 화소 전극과 상기 지지 부재 사이에 위치하는 미세 공간층 그리고 상기 지지 부재 위에 위치하는 캐핑막을 포함하고, 상기 미세 공간층은 양 가장자리에 각각 제1 액정 주입구 및 제2 액정 주입구를 포함하고, 상기 제1 액정 주입구의 단면적은 상기 제2 액정 주입구의 단면적보다 작으며, 상기 캐핑막은 서로 이웃하는 상기 제1 액정 주입구와 상기 제2 액정 주입구 사이에 위치한다.

대표도 - 도4



(52) CPC특허분류

G02F 1/133512 (2013.01)

G02F 1/1337 (2013.01)

G02F 1/1343 (2013.01)

(72) 발명자

이정욱

경기도 안양시 동안구 흥안대로456번길 17, 101동 301호 (평촌동, 평촌 이편한세상)

이선욱

경기도 성남시 분당구 정자일로 239, 104동 2501호 (정자동, 아이파크분당1)

김동환

경기도 화성시 동탄반석로 96, 404동 1503호 (반송동, 솔빛마을경남아너스빌아파트)

김성준

경기도 화성시 동탄숲속로 96, 851동 1902호 (능동, 숲속마을모아미래도1단지아파트)

김연태

경기도 화성시 동탄반석로 277, 113동 3101호 (석우동, 예당마을우미린제일풍경채아파트)

이형섭

경기도 용인시 기흥구 흥덕중앙로105번길 41, 1110동 803호 (영덕동, 흥덕마을11단지경남아너스빌아파트)

조성우

경기도 수원시 영통구 영통로 111, 301동 402호 (망포동, 엘지동수원자이아파트)

차태운

서울특별시 서초구 서초중앙로29길 28, 307동 708호 (반포동, 미도아파트)

최상건

경기도 수원시 장안구 화산로 85, 131동 702호 (천천동, 천천푸르지오아파트)

명세서

청구범위

청구항 1

기관,
상기 기관 위에 위치하는 박막 트랜지스터,
상기 박막 트랜지스터의 한 단자와 연결되는 화소 전극,
상기 화소 전극과 중첩하는 지지 부재,
상기 화소 전극과 상기 지지 부재 사이에 위치하는 미세 공간층 그리고
상기 지지 부재 위에 위치하는 캐핑막을 포함하고,
상기 미세 공간층은 양 가장자리에 각각 제1 액정 주입구 및 제2 액정 주입구를 포함하고,
상기 제1 액정 주입구의 단면적은 상기 제2 액정 주입구의 단면적보다 작으며,
상기 캐핑막은 서로 이웃하는 상기 제1 액정 주입구와 상기 제2 액정 주입구 사이에 위치하는 액정 표시 장치.

청구항 2

제1항에서,
상기 기관 위에 위치하는 차광 부재를 더 포함하고,
상기 차광 부재는 상기 제1 액정 주입구 아래에 위치하는 제1 차광 부재와 상기 제2 액정 주입구 아래에 위치하는 제2 차광 부재를 포함하고,
상기 제1 차광 부재의 두께는 상기 제2 차광 부재의 두께보다 두꺼운 액정 표시 장치.

청구항 3

제2항에서,
상기 기관 위에 위치하는 유기막을 더 포함하고,
상기 제1 차광 부재와 상기 제2 차광 부재 사이에 상기 유기막이 위치하고,
상기 제1 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭은 상기 제2 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭보다 큰 액정 표시 장치.

청구항 4

제2항에서,
상기 제1 차광 부재는 상기 미세 공간층의 한 변 전체에 형성되어 있는 액정 표시 장치.

청구항 5

제2항에서,
상기 제1 차광 부재는 상기 미세 공간층의 한 변 가운데 일부에 형성되어 있는 액정 표시 장치.

청구항 6

제2항에서,
상기 제1 차광 부재는 제1 돌출 차광 부재와 제2 돌출 차광 부재를 포함하고, 상기 제1 돌출 차광 부재의 두께는 상기 제2 돌출 차광 부재의 두께와 서로 다른 액정 표시 장치.

청구항 7

제1항에서,

상기 지지 부재는 상기 제1 액정 주입구 위에 위치하는 제1 지지부와 상기 제2 액정 주입구 위에 위치하는 제2 지지부를 포함하며, 상기 제1 지지부의 두께는 상기 제2 지지부의 두께보다 두꺼운 액정 표시 장치.

청구항 8

제7항에서,

상기 미세 공간층 사이에 그루브가 형성되고, 상기 캐핑막은 상기 그루브에 위치하는 액정 표시 장치.

청구항 9

제8항에서,

상기 지지 부재는 상기 그루브를 사이에 두고 서로 마주보는 미세 공간층 각각의 가장자리에 대응하는 제3 지지부와 제4 지지부를 포함하고,

상기 제3 지지부의 두께와 상기 제4 지지부의 두께는 서로 동일한 액정 표시 장치.

청구항 10

제7항에서,

상기 제1 지지부는 상기 미세 공간층의 한 변 전체에 형성되어 있는 액정 표시 장치.

청구항 11

제7항에서,

상기 제1 지지부는 상기 미세 공간층의 한 변 가운데 일부에 형성되어 있는 액정 표시 장치.

청구항 12

제7항에서,

상기 제1 지지부는 서로 두께가 다른 적어도 2개의 영역을 포함하는 액정 표시 장치.

청구항 13

제1항에서,

상기 미세 공간층 사이에 그루브가 형성되고, 상기 그루브는 상기 박막 트랜지스터의 한 단자와 연결되는 신호선과 평행한 방향을 따라 뻗어 있는 액정 표시 장치.

청구항 14

제13항에서,

상기 그루브가 뻗어 있는 방향과 평행한 방향으로 서로 이웃하는 상기 미세 공간층 사이에 위치하는 오픈부를 더 포함하고,

상기 지지 부재는 상기 오픈부를 덮고 있는 액정 표시 장치.

청구항 15

제1항에서,

상기 제1 액정 주입구의 폭은 상기 제2 액정 주입구의 폭보다 작은 액정 표시 장치.

청구항 16

제1항에서,

상기 기관 위에 위치하는 평탄화막을 더 포함하고, 상기 제1 액정 주입구 아래에 위치하는 상기 평탄화막의 제1 부분의 두께는 상기 제2 액정 주입구 아래에 위치하는 상기 평탄화막의 제2 부분의 두께보다 두꺼운 액정 표시 장치.

청구항 17

제16항에서,

상기 평탄화막의 제1 부분은 상기 제1 액정 주입구가 위치하는 방향으로 돌출된 돌출부를 포함하는 액정 표시 장치.

청구항 18

제16항에서,

상기 평탄화막의 제2 부분은 상기 제2 액정 주입구가 위치하는 방향과 반대 방향으로 함몰된 오목부를 포함하는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003] 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] NCD(Nano Crystal Display) 액정 표시 장치는 유기 물질 등으로 회생층을 형성하고 상부에 지지 부재를 형성한 후에 회생층을 제거하고, 회생층 제거로 형성된 빈 공간에 액정을 채워 디스플레이를 만드는 장치이다.

[0005] NCD(Nano Crystal Display) 액정 표시 장치의 제조 방법은 액정 분자를 정렬, 배향하기 위해, 액정을 주입하는 단계 이전에 배향액을 주입한 후 건조시키는 공정을 포함한다. 배향액을 건조하는 과정에서 배향액의 고형분이 묻치는 현상이 발생하여 빛샘 현상 또는 투과율 저하 현상 등 문제가 발생한다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 해결하고자 하는 과제는 고형분이 묻치는 현상을 최소화할 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는데 있다.

과제의 해결 수단

[0007] 본 발명의 일실시예에 따른 액정 표시 장치는 기관, 상기 기관 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터의 한 단자와 연결되는 화소 전극, 상기 화소 전극 위에 위치하고, 양 가장자리에 각각 제1 액정 주입구 및 제2 액정 주입구를 포함하는 미세 공간층 그리고 상기 미세 공간층 위에 위치하는 지지 부재를 포함하고, 상기 제1 액정 주입구의 단면적은 상기 제2 액정 주입구의 단면적보다 작다.

[0008] 상기 제1 액정 주입구의 높이는 상기 제2 액정 주입구의 높이보다 낮을 수 있다.

[0009] 상기 기관 위에 위치하는 차광 부재를 더 포함하고, 상기 차광 부재는 상기 제1 액정 주입구 아래에 위치하는 제1 차광 부재와 상기 제2 액정 주입구 아래에 위치하는 제2 차광 부재를 포함하고, 상기 제1 차광 부재의 두께는 상기 제2 차광 부재의 두께보다 두꺼울 수 있다.

- [0010] 상기 기판 위에 위치하는 유기막을 더 포함하고, 상기 제1 차광 부재와 상기 제2 차광 부재 사이에 상기 유기막이 위치하고, 상기 제1 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭은 상기 제2 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭보다 클 수 있다.
- [0011] 상기 지지 부재 위에 위치하고, 상기 제1 액정 주입구 및 상기 제2 액정 주입구를 덮는 캐핑막을 더 포함하고, 상기 미세 공간층 사이에 그루브가 형성되고, 상기 캐핑막은 상기 그루브를 채울 수 있다.
- [0012] 상기 제1 차광 부재는 상기 미세 공간층의 한 변 전체에 형성될 수 있다.
- [0013] 상기 제1 차광 부재는 상기 미세 공간층의 한 변 가운데 일부에 형성될 수 있다.
- [0014] 상기 제1 차광 부재는 제1 돌출 차광 부재와 제2 돌출 차광 부재를 포함하고, 상기 제1 돌출 차광 부재의 두께는 상기 제2 돌출 차광 부재의 두께와 서로 다를 수 있다.
- [0015] 상기 지지 부재는 상기 제1 액정 주입구 위에 위치하는 제1 지지부와 상기 제2 액정 주입구 위에 위치하는 제2 지지부를 포함하며, 상기 제1 지지부의 두께는 상기 제2 지지부의 두께보다 두꺼울 수 있다.
- [0016] 상기 지지 부재 위에 위치하고, 상기 제1 액정 주입구 및 상기 제2 액정 주입구를 덮는 캐핑막을 더 포함하고, 상기 미세 공간층 사이에 그루브가 형성되고, 상기 캐핑막은 상기 그루브를 채울 수 있다.
- [0017] 상기 지지 부재는 상기 그루브를 사이에 두고 서로 마주보는 미세 공간층 각각의 가장자리에 대응하는 제3 지지부와 제4 지지부를 포함하고, 상기 제3 지지부의 두께와 상기 제4 지지부의 두께는 서로 동일할 수 있다.
- [0018] 상기 제1 지지부는 상기 미세 공간층의 한 변 전체에 형성될 수 있다.
- [0019] 상기 제1 지지부는 상기 미세 공간층의 한 변 가운데 일부에 형성될 수 있다.
- [0020] 상기 제1 지지부는 서로 두께가 다른 적어도 2개의 영역을 포함할 수 있다.
- [0022] *상기 미세 공간층 사이에 그루브가 형성되고, 상기 그루브는 상기 박막 트랜지스터의 한 단자와 연결되는 신호선과 평행한 방향을 따라 뻗을 수 있다.
- [0023] 상기 그루브가 뻗어 있는 방향과 평행한 방향으로 서로 이웃하는 상기 미세 공간층 사이에 위치하는 오픈부를 더 포함하고, 상기 지지 부재는 상기 오픈부를 덮을 수 있다.
- [0024] 상기 미세 공간층 위에 위치하는 공통 전극을 더 포함할 수 있다.
- [0025] 상기 미세 공간층에서 상기 화소 전극 또는 상기 공통 전극을 덮는 배향막을 더 포함할 수 있다.
- [0026] 상기 미세 공간층은 액정 물질을 포함할 수 있다.
- [0027] 상기 제1 액정 주입구의 폭은 상기 제2 액정 주입구의 폭보다 작을 수 있다.
- [0028] 상기 기판 위에 위치하는 평탄화막을 더 포함하고, 상기 제1 액정 주입구 아래에 위치하는 상기 평탄화막의 제1 부분의 두께는 상기 제2 액정 주입구 아래에 위치하는 상기 평탄화막의 제2 부분의 두께보다 두꺼울 수 있다.
- [0029] 상기 평탄화막의 제1 부분은 상기 제1 액정 주입구가 위치하는 방향으로 돌출된 돌출부를 포함할 수 있다.
- [0030] 상기 기판 위에 위치하는 평탄화막을 더 포함하고, 상기 제1 액정 주입구 아래에 위치하는 상기 평탄화막의 제1 부분의 두께는 상기 제2 액정 주입구 아래에 위치하는 상기 평탄화막의 제2 부분의 두께보다 얇을 수 있다.
- [0031] 상기 평탄화막의 제1 부분은 상기 제1 액정 주입구가 위치하는 방향과 반대 방향으로 함몰된 함몰부를 포함할 수 있다.
- [0032] 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법은 기판 위에 박막 트랜지스터를 형성하는 단계, 상기 박막 트랜지스터 위에 화소 전극을 형성하는 단계, 상기 화소 전극 위에 희생막을 형성하는 단계, 상기 희생막 위에 지지 부재를 형성하는 단계, 상기 희생막을 제거하여 양 가장자리에 각각 제1 액정 주입구 및 제2 액정 주입구를 포함하는 미세 공간층을 형성하는 단계, 상기 미세 공간층의 내벽에 배향막을 형성하는 단계, 상기 미세 공간층에 액정 물질을 주입하는 단계 그리고 상기 지지 부재 위에 상기 액정 주입구를 덮도록 캐핑막을 형성하는 단계를 포함하고, 상기 제1 액정 주입구의 단면적은 상기 제2 액정 주입구의 단면적보다 작도록 형성할 수 있다.

- [0033] 상기 제1 액정 주입구의 높이는 상기 제2 액정 주입구의 높이보다 낮도록 형성할 수 있다.
- [0034] 상기 기판 위에 상기 제1 액정 주입구 아래에 위치하는 제1 차광 부재와 상기 제2 액정 주입구 아래에 위치하는 제2 차광 부재를 포함하는 차광 부재를 형성하는 단계를 더 포함하고, 상기 제1 차광 부재의 두께는 상기 제2 차광 부재의 두께보다 두껍게 형성할 수 있다.
- [0035] 상기 기판 위에 유기막을 형성하는 단계를 더 포함하고, 상기 유기막은 상기 제1 차광 부재와 상기 제2 차광 부재 사이에 형성하고, 상기 제1 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭은 상기 제2 차광 부재와 상기 유기막의 가장자리가 중첩하는 폭보다 크도록 형성할 수 있다.
- [0036] 상기 지지 부재를 패터닝하여 그루브를 형성하는 단계를 더 포함하고, 상기 그루브는 상기 미세 공간층 사이에 형성될 수 있다.
- [0037] 상기 캐핑막은 상기 그루브를 채우도록 형성할 수 있다.
- [0038] 상기 제1 차광 부재는 상기 미세 공간층의 한 변 전체에 형성할 수 있다.
- [0039] 상기 제1 차광 부재는 상기 미세 공간층의 한 변 가운데 일부에 형성할 수 있다.
- [0040] 상기 제1 차광 부재는 두께가 서로 다른 제1 돌출 차광 부재와 제2 돌출 차광 부재를 포함하도록 형성할 수 있다.
- [0041] 상기 희생막을 패터닝하여 함몰부를 형성하는 단계를 더 포함할 수 있다.
- [0042] 상기 기판 위에 유기막을 형성하는 단계 그리고 상기 유기막 사이에 차광 부재를 형성하는 단계를 더 포함하고, 상기 차광 부재를 기준으로 상기 함몰부는 비대칭으로 형성할 수 있다.
- [0043] 상기 지지 부재를 패터닝하여 그루브를 형성하는 단계를 더 포함하고, 상기 그루브는 상기 함몰부와 엇갈리게 형성할 수 있다.
- [0044] 상기 지지 부재는 상기 제1 액정 주입구 위에 위치하는 제1 지지부와 상기 제2 액정 주입구 위에 위치하는 제2 지지부를 포함하도록 형성하고, 상기 제1 지지부의 두께는 상기 제2 지지부의 두께보다 두껍게 형성할 수 있다.
- [0045] 상기 제1 지지부는 아래로 돌출된 돌출 지지부를 포함하도록 형성할 수 있다.
- [0046] 상기 미세 공간층 사이에 그루브를 형성하는 단계를 더 포함하고, 상기 캐핑막은 상기 그루브를 채우도록 형성할 수 있다.
- [0047] 상기 지지 부재는 상기 그루브를 사이에 두고 서로 마주보는 미세 공간층 각각의 가장자리에 대응하는 제3 지지부와 제4 지지부를 포함하도록 형성하고, 상기 제3 지지부의 두께와 상기 제4 지지부의 두께는 서로 동일할 수 있다.
- [0048] 상기 제1 지지부는 상기 미세 공간층의 한 변 전체에 형성할 수 있다.
- [0049] 상기 제1 지지부는 상기 미세 공간층의 한 변 가운데 일부에 형성할 수 있다.
- [0050] 상기 제1 지지부는 서로 두께가 다른 적어도 2개의 영역을 포함하도록 형성할 수 있다.
- [0051] 상기 희생막 위에 공통 전극을 형성하는 단계를 더 포함할 수 있다.

발명의 효과

- [0052] 이와 같이 본 발명의 한 실시예에 따르면, 액정 주입구에 대응하는 미세 공간층의 높이를 조절함으로써 배향액이 건조될 때 발생하는 고형분의 뭉침 현상을 시인되지 않도록 할 수 있다.

도면의 간단한 설명

- [0053] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치를 나타내는 평면도이다.
- 도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다.
- 도 3 및 도 4는 도 1의 절단선 III-III를 따라 자른 단면도이다.
- 도 5는 도 1 내지 도 4의 실시예에 따른 미세 공간층을 나타내는 사시도이다.

도 6 내지 도 12는 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다.

도 13은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 3의 P 위치에서 Q 위치까지 위에서 바라본 평면도이다.

도 14 및 도 15는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 개략적으로 나타낸 평면도이다.

도 16 및 도 17은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 1의 절단선 III-III을 따라 자른 단면도이다.

도 18 내지 도 25는 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다.

도 26은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 1의 절단선 III-III의 연장선을 따라 자른 단면도이다.

도 27은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 16의 P 위치에서 Q 위치까지 위에서 바라본 평면도이다.

도 28 및 도 29는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 개략적으로 나타낸 평면도이다.

도 30은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 미세 공간층의 모양을 개략적으로 나타낸 사시도이다.

도 31은 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 단면도이다.

도 32는 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0054] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0055] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.
- [0056] 도 1은 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 평면도이다. 도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다. 도 3 및 도 4는 도 1의 절단선 III-III를 따라 자른 단면도이다. 도 5는 도 1 내지 도 4의 실시예에 따른 미세 공간층을 나타내는 사시도이다.
- [0057] 도 1 내지 도 3을 참고하면, 투명한 유리 또는 플라스틱 파위로 만들어진 기판(110) 위에 박막 트랜지스터(Qa, Qb, Qc)가 위치한다.
- [0058] 박막 트랜지스터(Qa, Qb, Qc) 위에 유기막(230)이 위치하고, 이웃하는 유기막(230) 사이에 차광 부재(220)가 형성될 수 있다. 여기서, 유기막(230)은 선풍터일 수 있다.
- [0059] 유기막(230) 위에 화소 전극(191)이 위치하며, 화소 전극(191)은 접촉 구멍(185a, 185b)을 통해 박막 트랜지스터(Qa, Qb)의 한 단자와 전기적으로 연결된다.
- [0060] 도 2 및 도 3은 절단선 II-II와 절단선 III-III을 따라 자른 단면도이나, 도 2 및 도 3에서는 도 1에 나타나는 기판(110)과 유기막(230) 사이의 구성을 생략하였다. 실제로, 도 2 및 도 3는 기판(110)과 유기막(230) 사이에 박막 트랜지스터(Qa, Qb, Qc)의 구성 일부를 포함한다.
- [0061] 유기막(230)은 화소 전극(191)의 열 방향을 따라서 길게 뻗을 수 있다. 유기막(230)은 선풍터일 수 있고, 선풍터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 중 하나를 표시할 수도 있다.
- [0062] 서로 이웃하는 유기막(230)은 도 1에서 나타낸 가로 방향(D) 및 이와 교차하는 세로 방향을 따라 이격될 수 있

다. 도 2에서는 가로 방향(D)을 따라 서로 이격되어 있는 유기막(230)을 나타내고, 도 3에서는 세로 방향을 따라 서로 이격되어 있는 유기막(230)을 나타낸다.

- [0063] 도 2를 참고하면, 가로 방향(D)을 따라 이격되어 있는 유기막(230) 사이에 세로 차광 부재(220b)가 위치한다. 세로 차광 부재(220b)는 이웃하는 유기막(230) 각각의 가장자리와 중첩하고 있으며, 세로 차광 부재(220b)가 유기막(230)의 양쪽 가장자리와 중첩하는 폭은 실질적으로 동일하다.
- [0064] 도 3을 참고하면, 도 1을 기준으로 세로 방향을 따라 이격되어 있는 유기막(230) 사이에 가로 차광 부재(220a)가 위치한다. 가로 차광 부재(220a)는 이웃하는 유기막(230) 각각의 가장자리와 중첩하고 있으며, 가로 차광 부재(220a)가 유기막(230)의 양쪽 가장자리와 중첩하는 폭과 중첩 부분에서 가로 차광 부재(220a)가 위로 돌출된 높이는 비대칭이다. 예를 들어, 도 3에 도시한 바와 같이 오른쪽 유기막(230)의 가장자리와 중첩하는 부분을 가로 차광 부재(220a)의 제1 부분이라고 하고, 왼쪽 유기막(230)의 가장자리와 중첩하는 부분을 가로 차광 부재(220a)의 제2 부분이라고 할 때, 제1 부분의 폭과 높이는 제2 부분의 폭과 높이 대비하여 작다.
- [0065] 도 4는 도 1의 절단선 III-III의 연장선을 따라 자른 단면도이다. 도 4를 참고하면, 도 1에서는 하나의 화소(PX)만 도시하였으나, 액정 표시 장치에서는 이러한 화소(PX)가 상하좌우 방향으로 반복되어 복수의 화소를 포함한다. 도 4에서는 복수의 화소를 일부 나타내는 것으로, 도 1을 기준으로 세로 방향으로 이웃하는 2개의 화소(PX1, PX2)를 나타낸 것이다.
- [0066] 본 실시예에서 하나의 화소(PX)에는 미세 공간층(400)의 단부 주변에 각각 위치하는 2군데의 중첩부가 형성되어 있다. 하나의 미세 공간층(400)에 형성된 가로 차광 부재(220a)의 중첩부는 서로 폭과 높이가 비대칭이다. 구체적으로, 도 4 및 도 5를 참고하면 하나의 미세 공간층(400)은 이웃하는 제1 화소(PX1)의 오른쪽 부분과 제2 화소(PX2)의 왼쪽 부분에 걸쳐서 위치한다. 이러한 배치는 본 실시예에 따른 박막 트랜지스터 및 화소 전극 구조에 기인한 것이며, 이에 한정되지 않고 다른 실시예로 하나의 화소와 하나의 미세 공간층이 대응할 수도 있다. 이하에서, 하나의 미세 공간층(400)은 단위 미세 공간층으로 명명할 수 있다.
- [0067] 화소 전극(191) 위에는 하부 배향막(11)이 형성되어 있고 하부 배향막(11)은 수직 배향막일 수 있다. 하부 배향막(11)은 폴리 아미산(Polyamic acid), 폴리 실록산(Polysiloxane) 또는 폴리 이미드(Polyimide) 등의 액정 배향막으로써 일반적으로 사용되는 물질들 중 적어도 하나를 포함하여 형성될 수 있다.
- [0068] 하부 배향막(11) 위에는 미세 공간층(400)이 위치한다. 미세 공간층(400)에는 액정 분자(310)를 포함하는 액정 물질이 주입되어 있고, 미세 공간층(400)은 액정 주입구(A1, A2)를 갖는다. 미세 공간층(400)은 화소 전극(191)의 열 방향 다시 말해 세로 방향을 따라 형성될 수 있다. 본 실시예에서 배향막(11, 21)을 형성하는 배향 물질과 액정 분자(310)를 포함하는 액정 물질은 모관력(capillary force)을 이용하여 미세 공간층(400)에 주입될 수 있다.
- [0069] 앞에서 설명한 바와 같이, 유기막(230)의 한쪽 가장자리와 중첩하는 가로 차광 부재(220a)의 폭이 커질수록 레벨링 효과에 의해 단차의 높이가 커져 가로 차광 부재(220a)의 두께가 두꺼워진다. 가로 차광 부재(220a)의 두께가 두꺼워짐에 따라 액정 주입구(A1, A2)의 크기도 작아진다.
- [0070] 하나의 미세 공간층(400) 내에서 크기가 작은 액정 주입구를 제1 액정 주입구라고 하고, 크기가 큰 액정 주입구를 제2 액정 주입구라고 할 때, 제1 액정 주입구의 높이(h1)는 미세 공간층(400)의 내부의 높이보다 낮거나 제2 액정 주입구의 높이(h2)보다 낮다. 일반적으로, 모관력(capillary force)은 구조적으로 좁은 공간으로 강하게 작용하기 때문에 도 4에서 제2 액정 주입구보다는 제1 액정 주입구로 모관력이 강하게 작용한다.
- [0071] 종래의 경우에는 하나의 미세 공간층(400) 내에서 서로 대응하는 액정 주입구의 크기가 거의 동일하게 형성되었다. 본 실시예에 따른 액정 표시 장치를 제조하는 과정에서, 액정 주입구를 통해 액정 물질이 주입될 뿐만 아니라 액정 주입 전에 고형분과 용매가 혼합된 배향 물질이 주입될 수 있다. 배향 물질이 주입된 후에 건조 공정을 진행한다. 이 때, 용매가 휘발되면서 남게 되는 고형분은 미세 공간층(400) 내부에 묻히는 현상이 발생한다. 특히 양쪽 주입구에서 동시에 건조가 시작되어 미세 공간층(400)의 중앙 부분으로 건조가 진행될 경우에 미세 공간층(400)의 중앙 부분에 고형분이 묻히는 허들(huddle) 불량이 발생할 수 있다. 이처럼 고형분이 미세 공간층(400) 내에 묻히게 되면 빗샘 현상 또는 투과율 저하와 같은 표시 불량이 발생한다.
- [0072] 본 실시예에 따른 액정 표시 장치는 하나의 미세 공간층(400) 내에서 모관력이 한쪽으로 강하게 작용하도록 하는 구조를 가짐으로써 차광 부재(220a)의 단차가 형성된 부분에서 고형분이 묻히도록 유도하기 때문에 빗샘 등의 문제를 해결할 수 있다.

- [0073] 본 실시예에서는 모관력이 한쪽으로 강하게 작용하도록 하는 구조를 갖도록 하기 위해서 하나의 미세 공간층(400) 내에서 양 가장자리에 위치하는 액정 주입구의 높이를 서로 다르게 형성하였다. 하지만, 이러한 구조는 본 발명의 실시예 가운데 하나의 실시예이고 액정 주입구의 폭을 다르게 하여 모관력이 한쪽으로 강하게 작용하도록 하는 구조를 설계할 수도 있다. 다시 말해, 본 발명의 일실시예에 따른 액정 표시 장치에서 제1 액정 주입구(A1)가 위치하는 미세 공간층(400)의 단면적이 제2 액정 주입구(A2)가 위치하는 미세 공간층(400)의 단면적보다 작도록 형성할 수 있다. 이와 관련해서는 이후 도 30을 참고하여 설명하기로 한다.
- [0074] 도 4에서 설명한 실시예에서 하나의 화소(PX1, PX2)에서 그루브(GRV)를 중심으로 서로 마주보는 미세 공간층(400)의 각 가장자리에는 서로 다른 높이(h1, h2)를 갖는 액정 주입구가 형성된 것으로 설명하였으나, 다른 실시예에서는 서로 마주보는 액정 주입구의 높이가 동일하게 형성할 수도 있다. 다만, 이 경우에도 하나의 미세 공간층(400) 내에서 양 가장자리의 액정 주입구의 높이는 서로 달라야 한다.
- [0075] 본 실시예에서 하나의 미세 공간층(400)의 양 가장자리에 각각 1개씩의 액정 주입구가 형성되어 있으나, 다른 실시예로 하나의 미세 공간층(400)의 한쪽 가장자리에 액정 주입구가 하나만 형성될 수도 있다. 이 때, 한쪽 가장자리에 형성된 액정 주입구의 높이는 미세 공간층(400)의 다른 한쪽 가장자리의 높이보다 낮게 형성하는 것이 바람직하다.
- [0076] 미세 공간층(400) 위에 상부 배향막(21)이 위치하고, 상부 배향막(21) 위에 공통 전극(270) 및 덮개막(250)이 위치한다. 공통 전극(270)은 공통 전압을 인가 받고, 데이터 전압이 인가된 화소 전극(191)과 함께 전기장을 생성하여 두 전극 사이의 미세 공간층(400)에 위치하는 액정 분자(310)가 기울어지는 방향을 결정한다. 공통 전극(270)은 화소 전극(191)과 축전기를 이루어 박막 트랜지스터가 턴 오프(turn off)된 후에도 인가된 전압을 유지한다. 덮개막(250)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성될 수 있다.
- [0077] 덮개막(250) 위에 지지 부재(supporting member; 260)가 위치한다. 지지 부재(260)는 실리콘 옥시카바이드(SiOC) 또는 포토 레지스트 또는 그 밖의 유기 물질을 포함할 수 있다. 지지 부재(260)가 실리콘 옥시카바이드(SiOC)를 포함하는 경우에는 화학 기상 증착법으로 형성할 수 있고, 포토 레지스트를 포함하는 경우에는 코팅법으로 형성할 수 있다. 실리콘 옥시카바이드(SiOC)는 화학 기상 증착법으로 형성할 수 있는 막 중에서 투과율이 높고, 막 스트레스도 적어 변형도 가지 않는 장점이 있다. 따라서, 본 실시예에서 지지 부재(260)를 실리콘 옥시카바이드(SiOC)로 형성함으로써 빛이 잘 투과되도록 하며 안정적인 막을 형성할 수 있다.
- [0078] 가로 차광 부재(220a) 위에는 미세 공간층(400), 상부 배향막(21), 공통 전극(270), 덮개막(250) 및 지지 부재(260)를 관통하는 그루브(GRV)가 형성되어 있다.
- [0079] 가로 차광 부재(220a)는 이웃하는 유기막(230) 각각의 가장자리와 중첩하고 있는 부분에서 지지 부재(260)의 단부와 동시에 중첩할 수 있다.
- [0080] 이하, 도 2 내지 도 5를 참고하여 미세 공간층(400)에 대해 구체적으로 설명한다.
- [0081] 도 2 내지 도 5를 참고하면, 미세 공간층(400)은 게이트선(121a)과 중첩하는 부분에 위치하는 복수의 그루브(GRV)에 의해 나누어지며, 게이트선(121a)이 뻗어 있는 방향(D)을 따라 복수개 형성되어 있다. 복수개 형성된 미세 공간층(400) 각각은 화소 영역에 대응할 수 있고, 복수개 형성된 미세 공간층(400) 집단이 열 방향으로 복수개 형성되어 있다. 여기서, 화소 영역은 화면을 표시하는 영역에 대응할 수 있다. 이 때, 미세 공간층(400) 사이에 형성된 그루브(GRV)는 게이트선(121a)이 뻗어 있는 방향(D)을 따라 위치할 수 있으며, 미세 공간층(400)의 액정 주입구(A1, A2)는 그루브(GRV)와 미세 공간층(400)의 경계 부분에 대응하는 영역을 형성한다. 액정 주입구(A1, A2)는 그루브(GRV)가 뻗어 있는 방향을 따라 형성되어 있다. 그리고, 게이트선(121a)이 뻗어 있는 방향(D)으로 서로 이웃하는 미세 공간층(400) 사이에 형성된 오픈부(OPN)는 도 2에 나타난 바와 같이 지지 부재(260)에 의해 덮일 수 있다.
- [0082] 미세 공간층(400)에 포함된 액정 주입구(A1, A2)는 넓게는 상부 배향막(21)과 가로 차광 부재(220a) 사이에 위치하고, 좁게는 상부 배향막(21)과 하부 배향막(11) 사이에 위치할 수 있다.
- [0083] 본 실시예에서 그루브(GRV)가 게이트선(121a)이 뻗어 있는 방향(D)을 따라 형성된 것으로 설명하였으나, 다른 실시예로 그루브(GRV)는 데이터선(171)이 뻗어 있는 방향을 따라 복수개 형성될 수 있고, 복수개 형성된 미세 공간층(400) 집단이 행 방향으로 복수개 형성될 수 있다. 액정 주입구(A1, A2)도 데이터선(171)이 뻗어 있는 방향을 따라 형성된 그루브(GRV)가 뻗어 있는 방향을 따라 형성될 수 있다.
- [0084] 지지 부재(260) 위에 보호막(240)이 위치한다. 보호막(240)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성될

수 있다. 보호막(240) 위에 캐핑막(280)이 위치한다. 캐핑막(280)은 지지 부재(260)의 상부면 및 측벽과 접촉하며, 캐핑막(280)은 그루브(GRV)에 의해 노출된 미세 공간층(400)의 액정 주입구(A1, A2)를 덮는다. 캐핑막(280)은 열경화성 수지, 실리콘 옥시카바이드(SiOC) 또는 그래핀(Graphene)으로 형성될 수 있다.

- [0085] 캐핑막(280)이 그래핀으로 형성되는 경우에 그래핀(Graphene)은 헬륨 등을 포함하는 가스에 대한 내투과성이 강한 특성을 갖기 때문에 액정 주입구(A1, A2)를 막는 캐핑막 역할을 할 수 있고, 탄소 결합으로 이루어진 물질이기 때문에 액정 물질과 접촉하더라도 액정 물질이 오염되지 않는다. 뿐만 아니라, 그래핀(Graphene)은 외부의 산소 및 수분에 대해 액정 물질을 보호하는 역할도 할 수 있다
- [0086] 본 실시예에서 미세 공간층(400)의 액정 주입구(A1, A2)를 통해 액정 물질을 주입하기 때문에 별도의 상부 기판을 형성하지 않고 액정 표시 장치를 형성할 수 있다.
- [0087] 캐핑막(280) 위에 무기막 또는 유기막으로 형성된 오버코트막(미도시)이 위치할 수 있다. 오버코트막은 외부 충격으로부터 미세 공간층(400)에 주입된 액정 분자(310)를 보호하고 막을 평탄화시키는 역할을 한다.
- [0088] 이하에서는 도 1 내지 도 4를 다시 참조하여 본 실시예에 따른 액정 표시 장치에 대해 자세히 설명하기로 한다.
- [0089] 도 1 내지 도 4를 참고하면, 투명한 유리 또는 플라스틱 따위로 만들어진 기판(110) 위에 복수의 게이트선(121a), 복수의 감압 게이트선(121b) 및 복수의 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다.
- [0090] 게이트선(121a) 및 감압 게이트선(121b)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121a)은 위아래로 돌출한 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함하고, 감압 게이트선(121b)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)은 서로 연결되어 하나의 돌출부를 이룬다.
- [0091] 유지 전극선(131)도 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(131)은 위 아래로 돌출한 유지 전극(129), 게이트선(121a)과 실질적으로 수직하게 아래로 뻗은 한 쌍의 세로부(134) 및 한 쌍의 세로부(134)의 끝을 서로 연결하는 가로부(127)를 포함한다. 가로부(127)는 아래로 확장된 용량 전극(137)을 포함한다.
- [0092] 게이트 도전체(121a, 121b, 131) 위에는 게이트 절연막(미도시)이 형성되어 있다.
- [0093] 게이트 절연막 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 선행 반도체(도시하지 않음)가 형성되어 있다. 선행 반도체는 주로 세로 방향으로 뻗어 있으며 제1 및 제2 게이트 전극(124a, 124b)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 및 제2 반도체(154a, 154b), 그리고 제3 게이트 전극(124c) 위에 위치하는 제3 반도체(154c)를 포함한다.
- [0094] 반도체(154a, 154b, 154c) 위에는 복수 쌍의 저항성 접촉 부재(도시하지 않음)가 형성될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0095] 저항성 접촉 부재 위에는 복수의 데이터선(171), 복수의 제1 드레인 전극(175a), 복수의 제2 드레인 전극(175b), 그리고 복수의 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0096] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a) 및 감압 게이트선(121b)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 향하여 뻗으며 서로 연결되어 있는 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함한다.
- [0097] 제1 드레인 전극(175a), 제2 드레인 전극(175b) 및 제3 드레인 전극(175c)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)의 막대형 끝 부분은 제1 소스 전극(173a) 및 제2 소스 전극(173b)으로 일부 둘러싸여 있다. 제1 드레인 전극(175a)의 넓은 한 쪽 끝 부분은 다시 연장되어 U자 형태로 굽은 제3 드레인 전극(175c)을 이룬다. 제3 소스 전극(173c)의 넓은 끝 부분(177c)은 용량 전극(137)과 중첩하여 감압 축전기(Cstd)를 형성하며, 막대형 끝 부분은 제3 드레인 전극(175c)으로 일부 둘러싸여 있다.
- [0098] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터(Qa)를 형성하고, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3

드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터(Qc)를 형성한다.

- [0099] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)를 포함하는 선형 반도체는 소스 전극(173a, 173b, 173c)과 드레인 전극(175a, 175b, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 그 하부의 저항성 접촉 부재와 실질적으로 동일한 평면 모양을 가질 수 있다.
- [0100] 제1 반도체(154a)에는 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이에서 제1 소스 전극(173a) 및 제1 드레인 전극(175a)에 의해 가리지 않고 노출된 부분이 있고, 제2 반도체(154b)에는 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이에서 제2 소스 전극(173b) 및 제2 드레인 전극(175b)에 의해 가리지 않고 노출된 부분이 있으며, 제3 반도체(154c)에는 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이에서 제3 소스 전극(173c) 및 제3 드레인 전극(175c)에 의해 가리지 않고 노출된 부분이 있다.
- [0101] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 질화 규소 또는 산화 규소 따위의 무기 절연물로 만들어질 수 있는 하부 보호막(미도시)이 형성되어 있다.
- [0102] 하부 보호막 위에는 유기막(230)이 위치할 수 있다. 유기막(230)은 제1 박막 트랜지스터(Qa), 제2 박막 트랜지스터(Qb) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 곳을 제외한 대부분의 영역에 위치한다. 그러나, 이웃하는 데이터선(171) 사이를 따라서 세로 방향으로 길게 뻗을 수도 있다. 본 실시예에서, 유기막(230)은 선택필터일 수 있고, 선택필터(230)는 화소 전극(191) 하단에 형성되어 있으나, 공통 전극(270) 위에 형성될 수도 있다.
- [0103] 유기막(230)이 위치하지 않는 영역 및 유기막(230)의 일부 위에는 차광 부재(220)가 위치한다. 차광 부재(220)는 게이트선(121a) 및 감압 게이트선(121b)을 따라 뻗어 위아래로 확장되어 있으며 제1 박막 트랜지스터(Qa), 제2 박막 트랜지스터(Qb) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 영역을 덮는 가로 차광 부재(220a)와 데이터선(171)을 따라 뻗어 있는 세로 차광 부재(220b)를 포함한다.
- [0104] 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0105] 하부 보호막, 차광 부재(220)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)을 드러내는 복수의 접촉 구멍(185a, 185b)이 형성되어 있다.
- [0106] 그리고, 유기막(230), 차광 부재(220) 위에는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)을 포함하는 화소 전극(191)이 형성되어 있다. 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 게이트선(121a) 및 감압 게이트선(121b)을 사이에 두고 서로 분리되어 각각 위와 아래에 배치되어 열 방향으로 이웃한다. 제2 부화소 전극(191b)의 크기는 제1 부화소 전극(191a)의 크기보다 크며 대략 1배 내지 3배일 수 있다.
- [0107] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b) 각각의 전체적인 모양은 사각형이며 제1 부화소 전극(191a) 및 제2 부화소 전극(191b) 각각은 가로 줄기부(193a, 193b), 가로 줄기부(193a, 193b)와 교차하는 세로 줄기부(192a, 192b)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 각각 복수의 미세 가지부(194a, 194b), 하단의 돌출부(197a) 및 상단의 돌출부(197b)를 포함한다.
- [0108] 화소 전극(191)은 가로 줄기부(193a, 193b)와 세로 줄기부(192a, 192b)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지부(194a, 194b)는 가로 줄기부(193a, 193b) 및 세로 줄기부(192a, 192b)로부터 비스듬하게 뻗어 있으며 그 뻗는 방향은 게이트선(121a, 121b) 또는 가로 줄기부(193a, 193b)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한 이웃하는 두 부영역의 미세 가지부(194a, 194b)가 뻗어 있는 방향은 서로 직교할 수 있다.
- [0109] 본 실시예에서 제1 부화소 전극(191a)은 외곽을 둘러싸는 외곽 줄기부를 더 포함하고, 제2 부화소 전극(191b)은 상단 및 하단에 위치하는 가로부 및 제1 부화소 전극(191a)의 좌우에 위치하는 좌우 세로부(198)를 더 포함한다. 좌우 세로부(198)는 데이터선(171)과 제1 부화소 전극(191a) 사이의 용량성 결합, 즉 커패시터를 방지할 수 있다.
- [0111] *화소 전극(191) 위에는 하부 배향막(11), 미세 공간층(400), 상부 배향막(21), 공통 전극(270), 덮개막(250) 및 캐핑막(280) 등이 형성되어 있고, 이러한 구성 요소에 대한 설명은 앞에서 이미 한 바 생략하기로 한다.
- [0112] 지금까지 설명한 액정 표시 장치에 관한 설명은 측면 시인성을 향상하기 위한 시인성 구조의 한 예이고, 박막 트랜지스터의 구조 및 화소 전극 디자인은 본 실시예에서 설명한 구조에 한정되지 않고, 변형하여 본 발명의 일 실시예에 따른 내용을 적용할 수 있다.

- [0113] 이하에서는 도 6 내지 도 12를 참고하여 앞에서 설명한 액정 표시 장치를 제조하는 일실시예에 대해 설명하기로 한다. 도 6 내지 도 12는 도 1의 절단선 III-III을 따라 자른 단면도를 순서대로 나타낸 것이다.
- [0114] 도 6 내지 도 12는 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다.
- [0115] 도 6을 참고하면, 투명한 유리 또는 플라스틱 파위로 만들어진 기판(110) 위에 박막 트랜지스터(Qa, Qb, Qc)(도 1에서 도시함)를 형성한다. 박막 트랜지스터(Qa, Qb, Qc) 위에 화소 영역에 대응하도록 유기막(230)을 형성하고, 이웃하는 유기막(230) 사이에 차광 부재(220)를 형성한다. 차광 부재(220a)는 이웃하는 유기막(230)의 가장자리와 중첩된다. 본 실시예에서 유기막(230)의 한쪽 가장자리와 중첩하는 차광 부재(220a)의 폭(d1)은 유기막(230)의 다른 한쪽 가장자리와 중첩하는 차광 부재(220a)의 폭(d2)보다 크도록 형성할 수 있다. 중첩하는 폭이 클수록 차광 부재(220a)의 단차는 커진다.
- [0117] *도 6에서는 서로 이웃하는 유기막(230)에 동시에 중첩하는 차광 부재(220a)만을 도시하였으나, 도 4에서 설명한 것처럼 세로 방향을 따라 도 6의 구조가 반복될 수 있다. 따라서, 하나의 미세 공간층(400) 양 단부에서 유기막(230)의 양쪽 가장자리와 중첩하는 차광 부재(220a)의 폭이 다르도록 형성할 수 있다. 여기서, 유기막(230)은 선풍터일 수 있다.
- [0118] 도 7을 참고하면, 유기막(230) 위에 화소 전극 물질을 형성한 후 화소 영역에 대응하는 부분에 화소 전극(191)이 위치하도록 화소 전극 물질을 패터닝하고, 이 때 화소 전극(191)은 접촉 구멍(185a, 185b)(도 1에 도시함)을 통해 박막 트랜지스터(Qa, Qb)의 한 단자와 전기적으로 연결된다.
- [0119] 화소 전극(191) 위에 실리콘 옥시카바이드(SiOC) 또는 포토 레지스트를 포함하는 희생막(300)을 형성한다. 희생막(300)은 실리콘 옥시카바이드(SiOC) 또는 포토 레지스트를 제외한 유기 물질로 형성할 수도 있다.
- [0120] 도 8을 참고하면, 희생막(300) 위에 공통 전극(270), 덮개막(250) 및 지지 부재(260)를 순차적으로 형성한다. 공통 전극(270)은 ITO 또는 IZO 파위의 투명 도전체로 형성할 수 있고, 덮개막(250)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성할 수 있다. 본 실시예에 따른 지지 부재(260)는 앞에서 형성한 희생막(300)과 다른 물질로 형성할 수 있다.
- [0121] 지지 부재(260)를 패터닝하여 차광 부재(220a)와 대응하는 부분의 덮개막(250)을 노출시키는 그루브(GRV)를 형성한다.
- [0122] 도 9를 참고하면, 노출된 덮개막(250)과 지지 부재(260)를 덮도록 보호막(240)을 형성한다. 보호막(240)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성할 수 있다.
- [0123] 도 10을 참고하면, 그루브(GRV)에 대응하는 부분에 위치하는 보호막(240), 덮개막(250) 및 공통 전극(270)을 차례로 패터닝하여 희생막(300)을 노출시킨다. 이 때, 그루브(GRV)에 대응하는 부분의 희생막(300) 일부가 제거될 수 있다.
- [0124] 도 11을 참고하면, 그루브(GRV)를 통해 희생막(300)을 O₂ 애싱(Ashing) 처리 또는 습식 식각법 등으로 제거한다. 이 때, 제1 액정 주입구(A1) 및 제2 액정 주입구(A2)를 갖는 미세 공간층(400)이 형성된다. 이 때, 미세 공간층(400)은 희생막(300)이 제거되어 빈 공간 상태이다. 액정 주입구(A1, A2)는 박막 트랜지스터의 한 단자와 연결되어 있는 신호선과 평행한 방향을 따라 형성될 수 있다.
- [0125] 도 12를 참고하면, 그루브(GRV)와 액정 주입구(A1, A2)를 통해 배향 물질을 주입하여 화소 전극(191) 및 공통 전극(270) 위에 배향막(11, 21)을 형성한다. 액정 주입구(A1, A2)를 통해 고형분과 용매를 포함하는 배향 물질이 주입한 후에 베이크 공정을 수행한다. 이 때, 배향 물질의 용매가 휘발되면서 배향막을 형성하고 남은 고형분은, 크기가 작은 액정 주입구 쪽으로 강한 모관력이 작용하여 차광 부재(220a)의 단차가 형성된 부분에 모이게 된다.
- [0126] 그 다음, 그루브(GRV) 및 액정 주입구(A1, A2)를 통해 미세 공간층(400)에 잉크젯 방법 등을 사용하여 액정 분자(310)를 포함하는 액정 물질을 주입한다. 여기서, 액정 주입구(A1, A2)는 배향막(11, 21)이 형성되어 있기 때문에 처음 형성된 액정 주입구 대비하여 약간 크기가 줄어들 수 있다.
- [0127] 이후 지지 부재(260)의 상부면 및 측벽을 덮도록 캐핑막(280)(도 3에 도시함)을 형성한다. 이 때, 캐핑막(280)은 그루브(GRV)에 의해 노출된 미세 공간층(400)의 액정 주입구(A1, A2)를 덮는다.

- [0128] 도 13은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 3의 P 위치에서 Q 위치까지 위에서 바라본 평면도이다. 도 14 및 도 15는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 개략적으로 나타낸 평면도이다.
- [0129] 도 13을 참고하면, 유기막(230)의 이격 공간에 대응하는 차광 영역(LB)에 차광 부재(220)가 형성되어 있다. 앞에서 설명한 것처럼 차광 영역(LB)을 사이에 두고 상단 부분 및 하단 부분에 각각 가로 차광 부재(220a)와 유기막(230)이 중첩하는 영역의 면적이 비대칭이다. 도 13에 도시한 바와 같이 차광 영역(LB) 하단 부분에서는 상단 부분과 대비하여 가로 차광 부재(220a)가 유기막(230)과 더 많이 중첩하는 제1 부분(220p)이 형성되어 있다. 가로 차광 부재(220a)의 제1 부분(220p)은 화소(PX)의 가로변 전체 또는 단위 미세 공간층(400)의 한 변 전체에 실질적으로 대응한다. 하지만, 가로 차광 부재(220a)의 제1 부분(220p)을 화소(PX)의 가로변의 대부분 영역에서 형성하면, 배향 물질이 건조되면서 남은 고형분이 액정 주입구를 막을 수 있다. 이러한 문제를 방지하기 위해 좀 더 바람직한 실시예를 도 14를 참고하여 설명하기로 한다.
- [0130] 도 14를 참고하면, 본 실시예에서 가로 차광 부재(220a)는 유기막(230)을 향해 돌출되어 중첩하는 돌출 차광 부재(220p)를 포함한다. 돌출 차광 부재(220p)에서 유기막(230)과 중첩하여 단차가 형성되기 때문에 배향 물질이 건조되고 남은 고형분이 돌출 차광 부재(220p)에 집중된다. 따라서, 액정 주입구 한쪽이 막힐 가능성이 줄어든다.
- [0131] 도 14에서 설명한 실시예를 변형한 실시예를 도 15를 참고하여 설명하기로 한다. 도 15를 참고하면, 화소(PX)의 가로변을 따라 가로 차광 부재(220a)가 유기막(230)과 중첩하는 제1 돌출 차광 부재(220p1)와 제2 돌출 차광 부재(220p2)를 형성한다. 이 때, 제2 돌출 차광 부재(220p2)가 유기막(230)과 중첩하는 부분의 면적은 제1 돌출 차광 부재(220p1)가 유기막(230)과 중첩하는 부분의 면적보다 작다. 따라서, 제1 돌출 차광 부재(220p1)의 두께는 제2 돌출 차광 부재(220p2)의 두께보다 크게 된다. 앞에서 설명한 실시예에 한정되지 않고, 돌출 차광 부재(220p)는 다양한 모양으로 변형 실시 가능하다.
- [0132] 도 16 및 도 17은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 1의 절단선 III-III을 따라 자른 단면도이다. 특히, 도 17은 도 1의 절단선 III-III의 연장선을 따라 자른 단면도이다.
- [0133] 도 16 및 도 17에서 설명하는 실시예는 도 1 내지 도 5에서 설명한 실시예와 구조적인 모양에서 차이가 있고, 기관(110) 위에 박막 트랜지스터, 그 위에 유기막(230)이 위치하며, 유기막(230) 사이에 차광 부재(220a)가 형성되고, 화소 전극(191), 배향막(11, 21), 미세 공간층(400), 공통 전극(270), 덮개막(250), 지지 부재(260) 등의 구성 요소를 갖는 점에서 동일하다. 따라서, 도 1 내지 도 5에서 설명한 실시예와 차이가 있는 부분에 대해서 설명하기로 하고, 도 1 내지 도 5에서 설명한 내용은 대부분 본 실시예에서 적용 가능한 점에서 생략하기로 한다.
- [0134] 도 16 및 17을 참고하면, 유기막(230) 위에 형성된 차광 부재(220a)가 유기막(230)의 양쪽 가장자리와 동일한 폭을 가지면서 중첩한다. 하부 배향막(11)과 상부 배향막(12) 사이에 위치하는 미세 공간층(400)은 차광 부재(220a)를 중심으로 좌우 비대칭 구조를 갖는다. 하나의 미세 공간층(400)의 한 단부는 아래로 함몰된 상부면을 갖는다. 구체적으로, 그루브(GRV)에 채워진 캐핑막(280)과 미세 공간층(400)이 만나는 액정 주입구의 높이(h1, h2)는 서로 다르다. 함몰된 상부면을 갖는 미세 공간층(400)의 한 단부와 대응하는 위치에 지지 부재(260)의 단부에는 아래로 돌출된 돌출 지지부(PSM)가 형성된다. 돌출 지지부(PSM)가 형성된 지지 부재(260)의 부분을 제1 지지부라고 하고, 돌출 지지부(PSM)가 형성되지 않은 지지 부재(260)의 부분을 제2 지지부라 할 때, 제1 지지부의 두께는 제2 지지부의 두께보다 두껍다.
- [0135] 도 16에서는 서로 이웃하는 화소(PX) 사이에 위치하는 차광 부재(220a)를 중심으로 설명하였으나, 도 17에 나타낸 바와 같이 도 16의 구조는 도 1을 기준으로 세로 방향을 따라 반복될 수 있다.
- [0136] 본 실시예에서는 하나의 미세 공간층(400)에서 액정 주입구(A1, A2)에 대응하는 미세 공간층(400)의 양 단부의 모양을 비대칭으로 형성함으로써 한쪽 액정 주입구(A2)에 모관력이 강하게 작용하는 구조를 포함한다. 따라서, 고형분이 하나의 미세 공간층(400) 내부에서 뭉치지 않고, 차광 부재(220a)가 형성된 부분에서 고형분이 뭉치도록 유도하기 때문에 빗샘 등의 문제를 해결할 수 있다.
- [0137] 이하에서는 도 18 내지 도 25를 참고하여 앞에서 설명한 액정 표시 장치를 제조하는 일실시예에 대해 설명하기로 한다. 도 18 내지 도 25는 도 1의 절단선 III-III을 따라 자른 단면도를 순서대로 나타낸 것이다.
- [0138] 도 18 내지 도 25는 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다.

- [0139] 도 18을 참고하면, 투명한 유리 또는 플라스틱 따위로 만들어진 기관(110) 위에 박막 트랜지스터(Qa, Qb, Qc) (도 1에서 도시함)를 형성한다. 박막 트랜지스터(Qa, Qb, Qc) 위에 화소 영역에 대응하도록 유기막(230)을 형성하고, 이웃하는 유기막(230) 사이에 차광 부재(220)를 형성한다. 차광 부재(220a)는 이웃하는 유기막(230)의 가장자리와 중첩된다. 본 실시예에서 유기막(230)의 양쪽 가장자리와 중첩하는 차광 부재(220a)의 폭은 실질적으로 동일하다. 여기서, 유기막(230)은 선폴터일 수 있다.
- [0140] 유기막(230)과 차광 부재(220a) 위에 화소 전극(191)을 형성한다.
- [0141] 도 19를 참고하면, 화소 전극(191) 위에 희생막(300)을 형성한다. 희생막(300)은 유기 물질로 형성할 수 있다. 희생막(300)은 하프톤 마스크 또는 슬릿 마스크를 사용하여 패터닝한다. 이 때, 차광 부재(220a)와 대응하는 부분에 함몰부(RP)를 형성한다. 함몰부(RP)는 차광 부재(220a)를 기준으로 비대칭으로 형성된다.
- [0142] 도 20을 참고하면, 희생막(300) 위에 공통 전극(270)과 덮개막(250)을 순차적으로 형성한다. 공통 전극(270)은 ITO 또는 IZO 따위의 투명 도전체로 형성할 수 있고, 덮개막(250)은 질화 규소(SiNx) 또는 산화 규소(SiO₂)로 형성할 수 있다.
- [0143] 도 21을 참고하면, 덮개막(250) 위에 지지 부재(260)를 형성하고, 이를 패터닝하여 차광 부재(220a)와 대응하는 부분의 덮개막(250)을 노출시키는 그루브(GRV)를 형성한다. 그루브(GRV)는 차광 부재(220a)를 중심으로 대칭으로 형성할 수 있고, 차광 부재(220a)를 기준으로 비대칭으로 형성된 함몰부(RP)와 그루브(GRV)가 엇갈린다. 따라서, 지지 부재(260)의 단부에서 아래로 돌출된 돌출 지지부(PSM)가 형성된다.
- [0144] 도 22를 참고하면, 노출된 덮개막(250)과 지지 부재(260)를 덮도록 보호막(240)을 형성한다. 보호막(240)은 질화 규소(SiNx) 또는 산화 규소(SiO₂)로 형성할 수 있다.
- [0145] 도 23을 참고하면, 그루브(GRV)에 형성된 보호막(240), 덮개막(250) 및 공통 전극(270)을 차례로 패터닝하여 희생막(300)을 노출시킨다. 이 때, 그루브(GRV)에 대응하는 부분의 희생막(300) 일부가 제거될 수 있다. 이 때, 돌출 지지부(PSM)는 희생막(300)이 제거되는 부분에서 벗어나 있기 때문에 그 모양이 유지되고, 차광 부재(220a)를 중심으로 지지 부재(260)의 모양은 비대칭을 형성한다.
- [0146] 도 24를 참고하면, 그루브(GRV)를 통해 O₂ 애싱(Ashing) 처리 또는 습식 식각법 등을 사용하여 희생막(300)을 제거한다. 이 때, 액정 주입구(A1, A2)를 갖는 미세 공간층(400)이 형성된다. 이 때, 미세 공간층(400)은 희생막(300)이 제거되어 빈 공간 상태이다. 액정 주입구(A1, A2)는 박막 트랜지스터의 한 단자와 연결되어 있는 신호선과 평행한 방향을 따라 형성될 수 있다.
- [0147] 도 25를 참고하면, 그루브(GRV)와 액정 주입구(A1, A2)를 통해 배향 물질을 주입하여 화소 전극(191) 및 공통 전극(270) 위에 배향막(11, 21)을 형성한다. 액정 주입구(A1, A2)를 통해 고형분과 용매를 포함하는 배향 물질이 주입한 후에 베이킹(Bake) 공정을 수행한다. 이 때, 배향 물질의 용매가 휘발되면서 배향막을 형성하고 남은 고형분은, 크기가 작은 액정 주입구 쪽으로 강한 모관력이 작용하여 차광 부재(220a)의 단차가 형성된 부분에 모이게 된다.
- [0148] 그 다음, 그루브(GRV) 및 액정 주입구(A1, A2)를 통해 미세 공간층(400)에 잉크젯 방법 등을 사용하여 액정 물질(310)을 주입한다. 여기서, 액정 주입구 액정 주입구(A1, A2)는 배향막(11, 21)이 형성되어 있기 때문에 처음 형성된 액정 주입구 대비하여 약간 크기가 줄어들 수 있다.
- [0149] 이후 지지 부재(260)의 상부면 및 측벽을 덮도록 캐핑막(280)(도 16에 도시함)을 형성한다. 이 때, 캐핑막(280)은 그루브(GRV)에 의해 노출된 미세 공간층(400)의 액정 주입구(A1, A2)를 덮는다.
- [0150] 도 26은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 1의 절단선 III-III의 연장선을 따라 자른 단면도이다.
- [0151] 도 26에 도시한 실시예는 도 17에서 설명한 실시예와 구조상 대체로 유사하다. 다만, 하나의 화소(PX)에서 서로 마주보는 미세 공간층(400)의 구조가 차광 부재(220a)를 중심으로 대칭인 점에 차이가 있다. 도 26에 도시한 바와 같이 제1 구조(X)는 대칭이고, 제2 구조(Y)도 대칭이다. 하지만, 본 실시예에서 제1 구조(X)와 제2 구조(Y)가 세로 방향을 따라 반복 배열될 수 있고, 하나의 미세 공간층(400)에서는 제1 구조(X)의 오른쪽 부분과 제2 구조(Y)의 왼쪽 부분에 대응하는 액정 주입구(A1, A2)를 갖기 때문에 하나의 미세 공간층(400) 기준으로 비대칭이 된다. 따라서, 본 실시예의 경우도 하나의 미세 공간층(400)에서 액정 주입구(A1, A2)에 대응하는 미세 공간층(400)의 양 단부의 모양을 비대칭으로 형성함으로써 한쪽 액정 주입구(A1)에 모관력이 강하게 작용하는

구조를 갖는다.

- [0152] 도 27은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 도 16의 P 위치에서 Q 위치까지 위에서 바라본 평면도이다. 도 28 및 도 29는 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 개략적으로 나타낸 평면도이다.
- [0153] 도 27을 참고하면, 유기막(230)의 이격 공간에 대응하는 차광 영역(LB)에 차광 부재(220)가 형성되어 있다. 본 실시예에서 차광 영역(LB)을 사이에 두고 하단 부분 및 상단 부분에 각각 제1 영역(H1)과 제2 영역(H2)이 위치한다. 제1 영역(H1)은 도 16에 도시한 바와 같이 제1 액정 주입구(A1)가 위치하는 부분을 가리키고, 제2 영역(H2)은 제2 액정 주입구(A2)가 위치하는 부분을 가리킨다. 여기서, 제1 영역(H1)은 화소(PX)의 가로변 전체 또는 단위 미세 공간층(400)의 한 변 전체에 실질적으로 대응한다. 하지만, 제1 영역(H1)을 화소(PX)의 가로변의 대부분 영역에서 형성하면, 배향 물질이 건조되면서 남은 고형분이 액정 주입구를 막을 수 있다. 이러한 문제를 방지하기 위해 좀 더 바람직한 실시예를 도 28을 참고하여 설명하기로 한다.
- [0154] 도 28을 참고하면, 본 실시예에서 제1 영역(H1)에 해당하는 부분은 화소(PX)의 가로변 또는 단위 미세 공간층(400)의 한 변 가운데 일부에만 형성될 수 있다. 그리고, 제1 영역(H1)과 이웃하는 부분에는 미세 공간층(400)의 한쪽 단부의 높이가 h_2 인 제2 영역(H2)이 형성된다. 배향 물질이 건조되고 남은 고형분이 화소(PX)의 가로변 가운데 제1 영역(H1)에 집중된다. 따라서, 액정 주입구 한쪽이 막힐 가능성이 줄어든다.
- [0155] 도 28에서 설명한 실시예를 변형한 실시예를 도 29를 참고하여 설명하기로 한다. 도 29를 참고하면, 화소(PX)의 가로변을 따라 제1 영역(H1)에 해당하는 부분이 화소(PX)의 가로변 또는 단위 미세 공간층(400)의 한 변 가운데 일부에 형성되고, 제1 영역(H1)과 이웃하는 부분에는 미세 공간층(400)의 한쪽 단부의 높이가 h_1 보다 크고, h_2 보다 작은 높이를 갖는 제3 영역(H3)이 형성될 수 있다.
- [0156] 도 30은 본 발명의 일실시예에 따른 액정 표시 장치를 설명하기 위해 미세 공간층의 모양을 개략적으로 나타낸 사시도이다.
- [0157] 도 30은 도 5에서 단위 미세 공간층(400)을 가리키고, 한쪽 액정 주입구(A1)의 폭(w_1)은 다른 쪽 액정 주입구(A2)의 폭(w_2)보다 작다. 이에 의해, 폭이 작은 액정 주입구(A1)의 단면적은 상대적으로 폭이 큰 액정 주입구(A2)의 단면적보다 작다. 따라서, 미세 공간층(400) 내에서 배향 물질이 건조되는 과정에서 모관력이 한쪽 액정 주입구(A1)로 강하게 작용할 수 있다.
- [0158] 도 1 내지 5에서 설명한 실시예는 하나의 미세 공간층(400) 내에서 한쪽 액정 주입구가 위치하는 미세 공간층의 단면적을 액정 주입구 주변에 위치하는 미세 공간층의 단면적보다 작도록 구조 설계하기 위한 하나의 실시예에 해당하고, 도 30에서 설명한 실시예도 마찬가지로 한쪽 액정 주입구가 위치하는 미세 공간층의 단면적을 액정 주입구 주변에 위치하는 미세 공간층의 단면적보다 작도록 구조 설계하기 위한 하나의 실시예에 해당한다.
- [0159] 따라서, 본 실시예에서 모관력이 한쪽으로 강하게 작용하기 위해 한쪽 액정 주입구가 위치하는 미세 공간층의 단면적을 액정 주입구 주변에 위치하는 미세 공간층의 단면적 또는 다른 쪽 액정 주입구보다 작도록 구조 설계하기 위한 방법으로 한쪽 액정 주입구의 폭을 작게 하거나 액정 주입구의 높이를 작게 할 수 있다. 하지만, 이와 같이 액정 주입구의 폭을 작게 하거나 높이를 작게 하는 방법은 앞에서 설명한 방법에 한정되지 않고 다양한 형태로 설계 변경 가능하다.
- [0160] 도 31은 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 단면도이다. 도 31은 도 1의 절단선 III-III을 따라 자른 단면도이고, 다만 도 4와 달리 가로 차광 부재(220a)가 이웃하는 유기막(230) 각각의 가장자리와 중첩하는 폭이 실질적으로 동일한 점에 차이가 있다.
- [0161] 본 실시예에서는 도 1 내지 도 4에서 설명한 실시예와 유사하게 제1 액정 주입구(A1)가 위치하는 미세 공간층(400)의 단면적이 제2 액정 주입구(A2)가 위치하는 미세 공간층(400)의 단면적보다 작도록 형성한다.
- [0162] 본 실시예에 따른 액정 표시 장치는 유기막(230)과 차광 부재(220) 위에 위치하는 평탄화막(180)을 더 포함한다. 양쪽 액정 주입구의 단면적을 차등화하기 위해 본 실시예에서는 액정 주입구 아래에 위치하는 평탄화막(180)의 두께를 조절할 수 있다. 구체적으로, 도 31을 참고하면 제1 액정 주입구(A1) 아래에 위치하는 평탄화막(180)의 제1 부분의 두께는 제2 액정 주입구(A2) 아래에 위치하는 평탄화막(180)의 제2 부분의 두께보다 두껍다. 평탄화막(180)의 제1 부분에는 제1 액정 주입구(A1)가 위치하는 방향으로 돌출부(180p)가 형성되어 있다. 평탄화막(180)을 형성할 때 미세 슬릿 노광법 등을 사용하여 돌출부(180p)를 형성할 수 있기 때문에 별도의 공정이 추가되지 않는다.

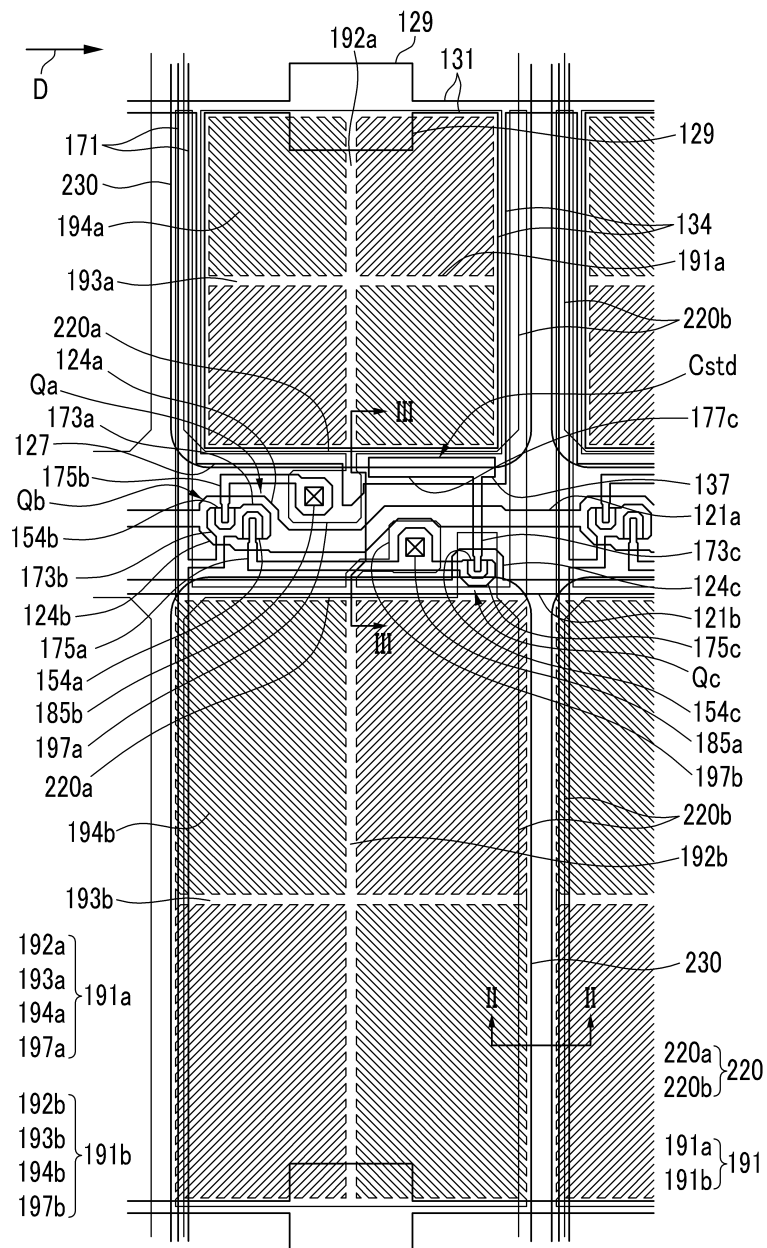
- [0163] 도 32는 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 단면도이다. 도 32는 도 31에서 설명한 실시예와 대부분의 구성은 동일하고 다만 평탄화막(180)에 돌출부(180p) 대신에 오목부(180d)가 형성되어 있다.
- [0164] 도 32를 참고하면, 도 31의 돌출부(180p)와 달리 오목부(180d)는 제2 액정 주입구(A2) 아래에 위치하는 평탄화막(180)의 제2 부분에 형성되어 있다. 제1 액정 주입구(A1) 아래에 위치하는 평탄화막(180)의 제1 부분의 두께는 제2 액정 주입구(A2) 아래에 위치하는 평탄화막(180)의 제2 부분의 두께보다 두껍다. 평탄화막(180)의 제2 부분에는 제2 액정 주입구(A2)가 위치하는 방향과 반대 방향으로 오목부(180d)가 형성되어 있다.
- [0165] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

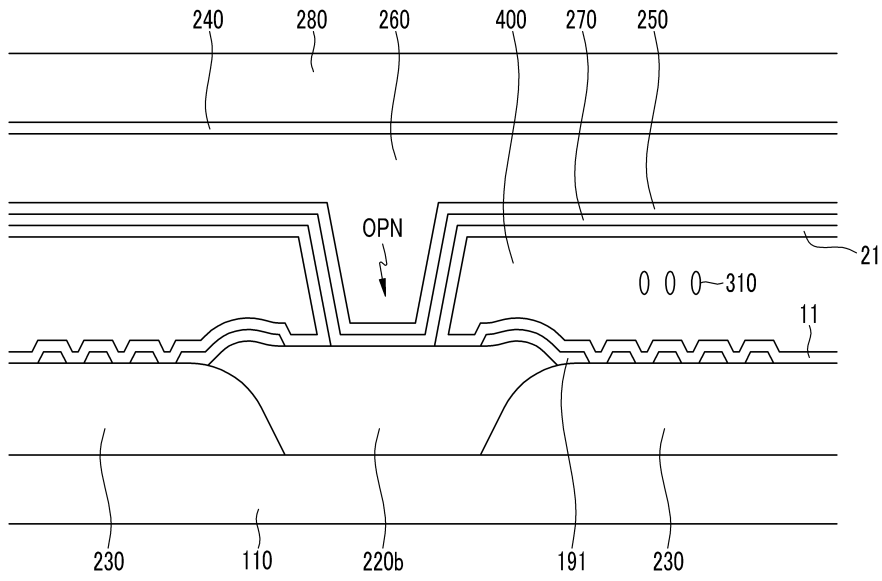
- [0166] 220 차광 부재 230 유기막
191 화소 전극 300 희생막
250 덮개막 260 지지 부재
270 공통 전극 400 미세 공간층

도면

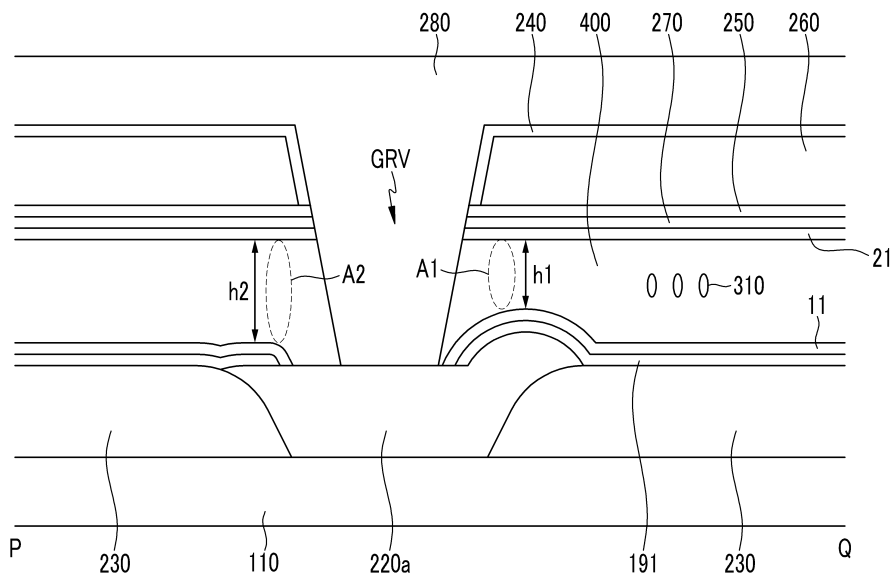
도면1



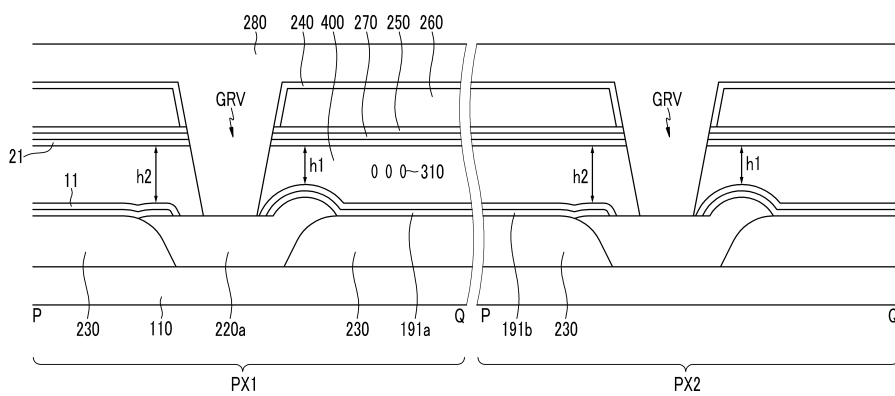
도면2



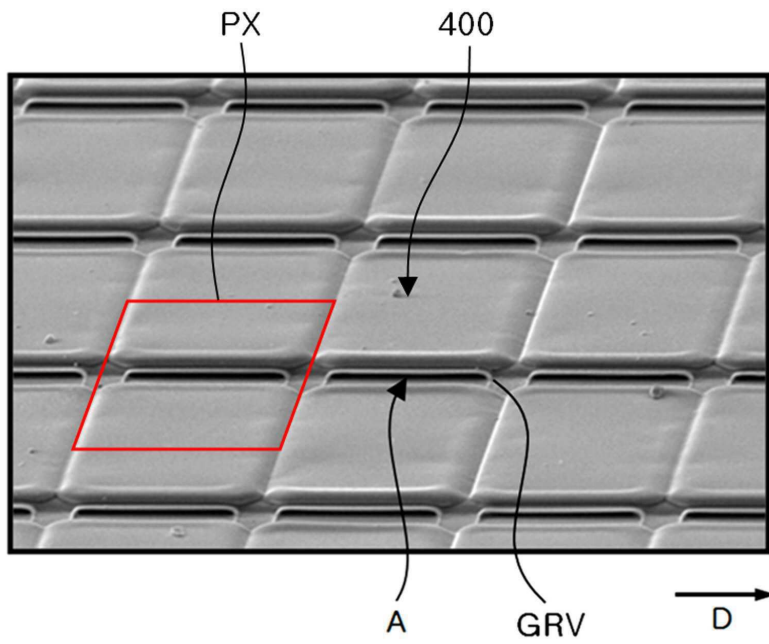
도면3



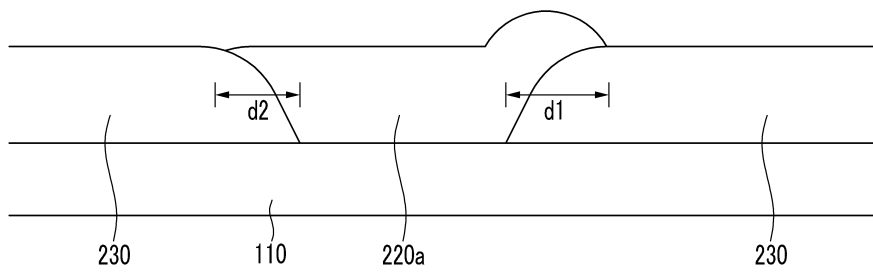
도면4



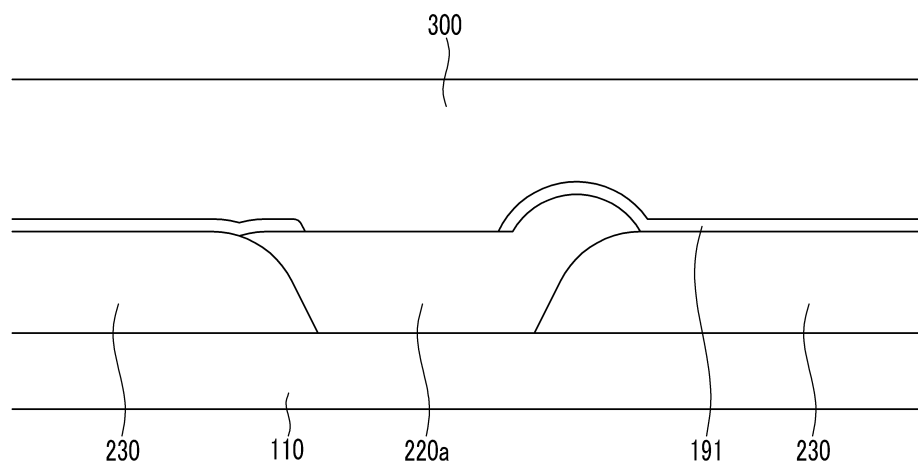
도면5



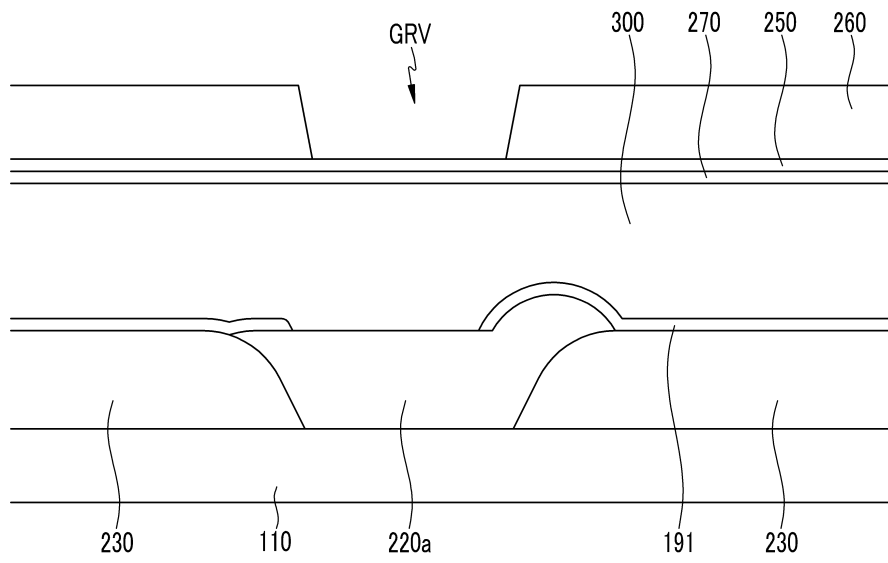
도면6



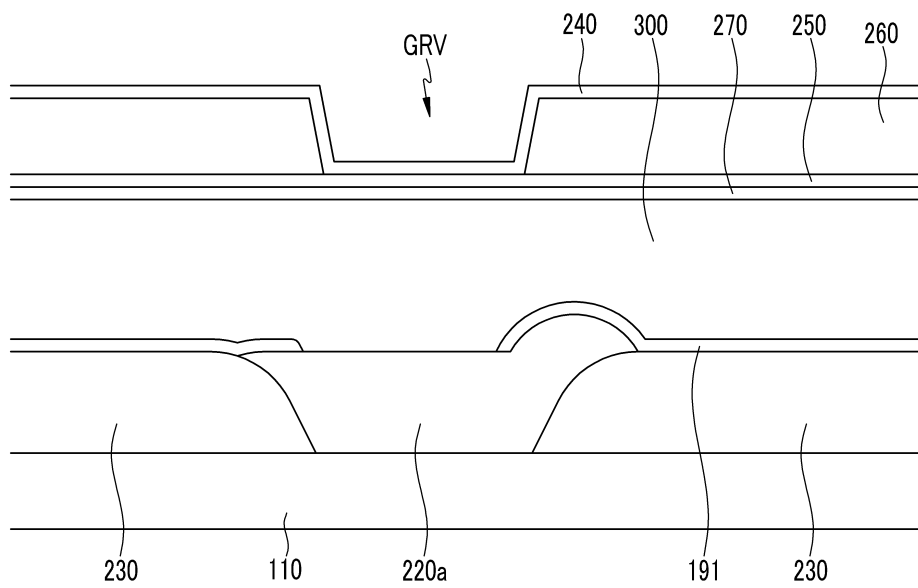
도면7



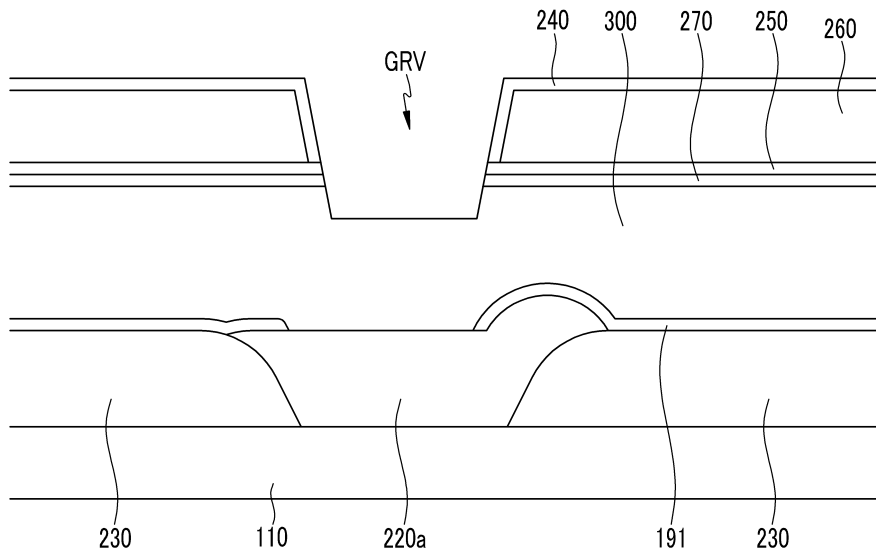
도면8



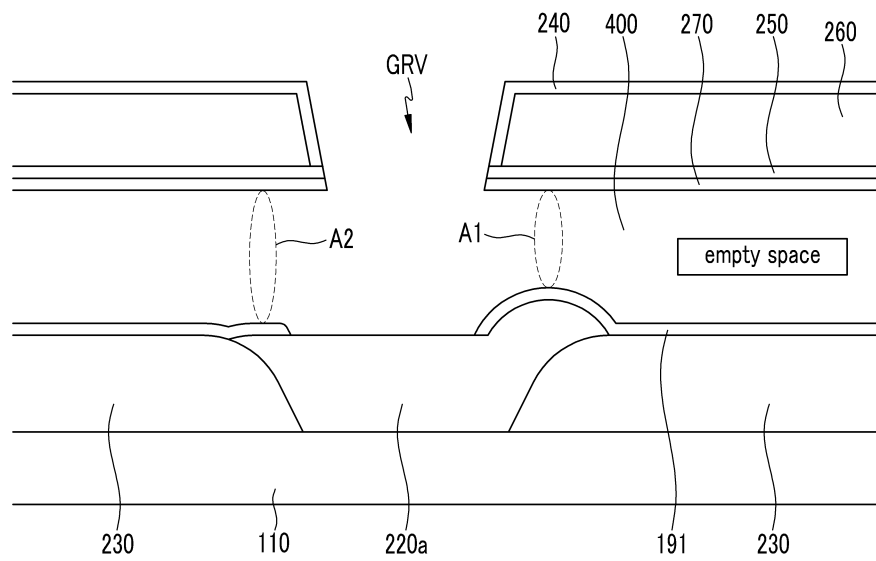
도면9



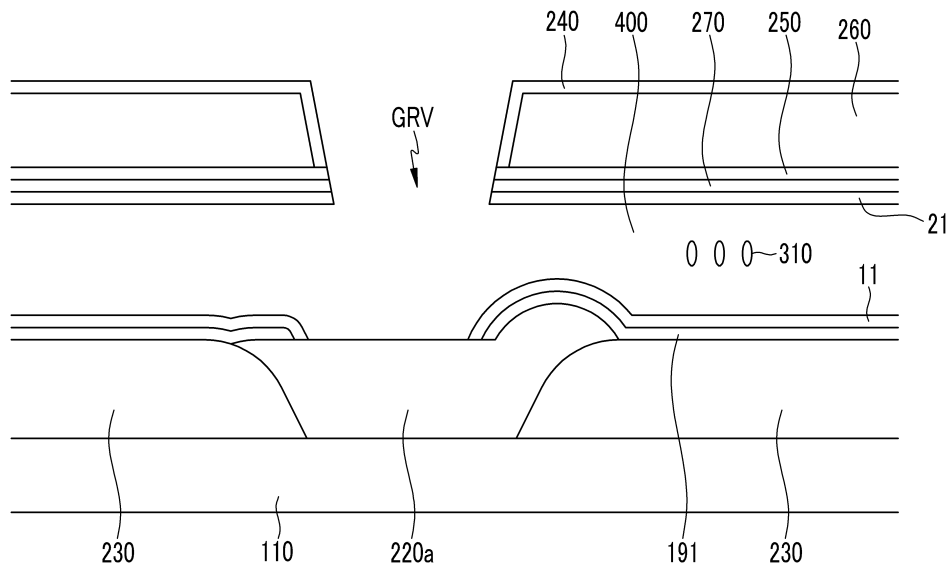
도면10



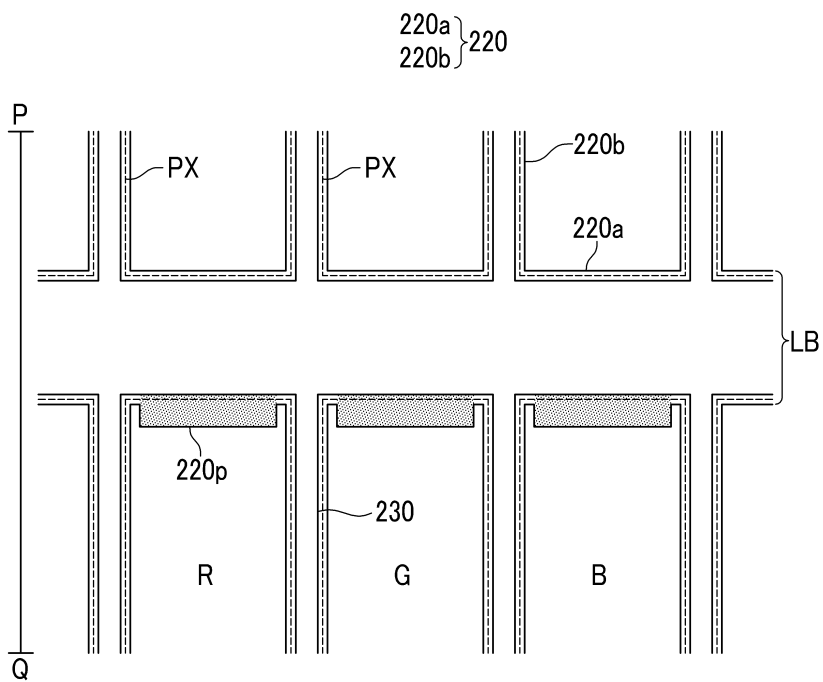
도면11



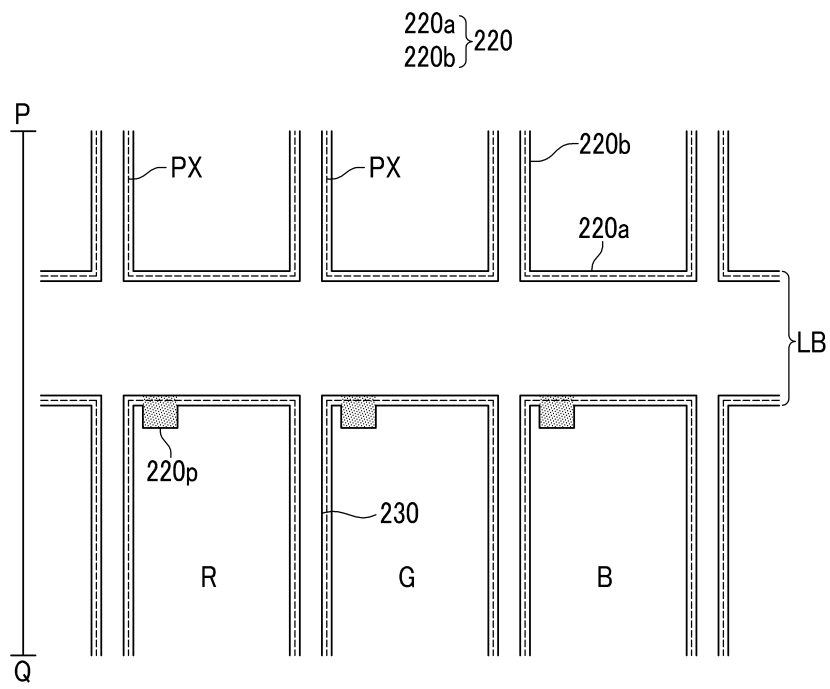
도면12



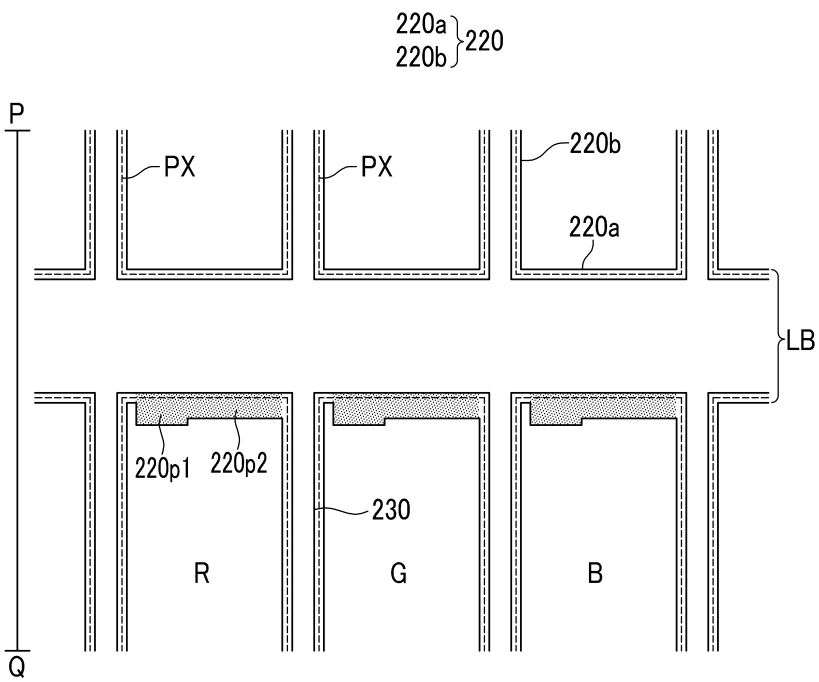
도면13



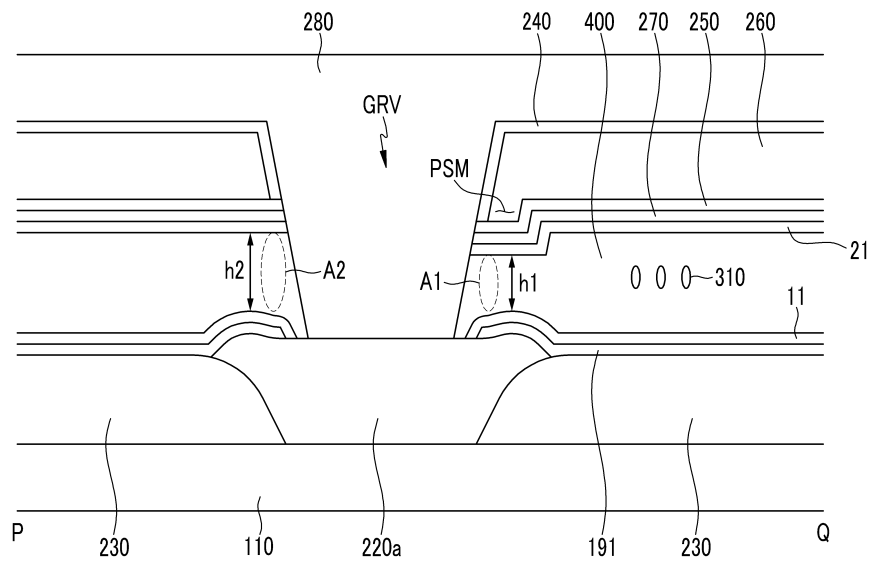
도면14



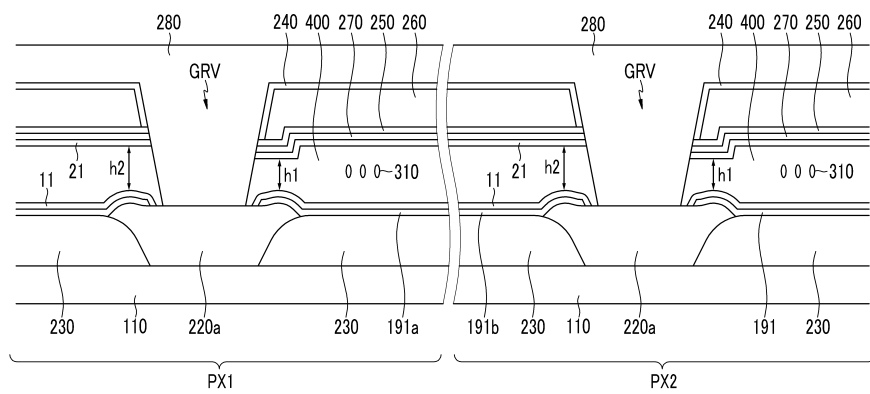
도면15



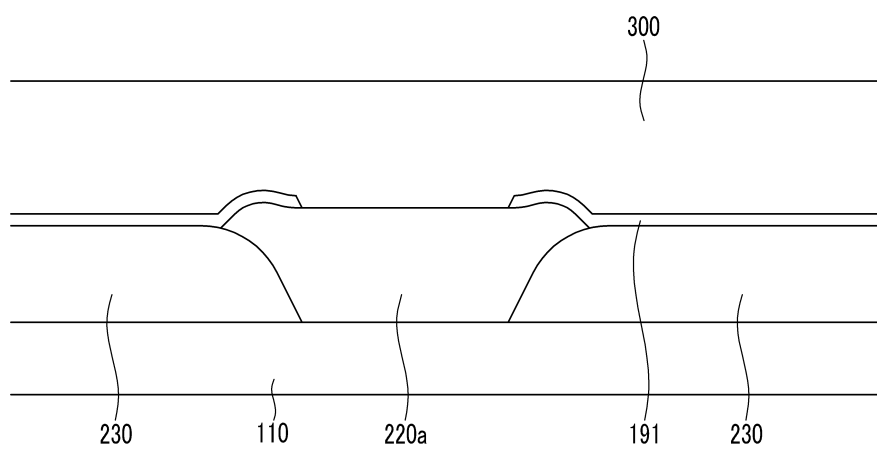
도면16



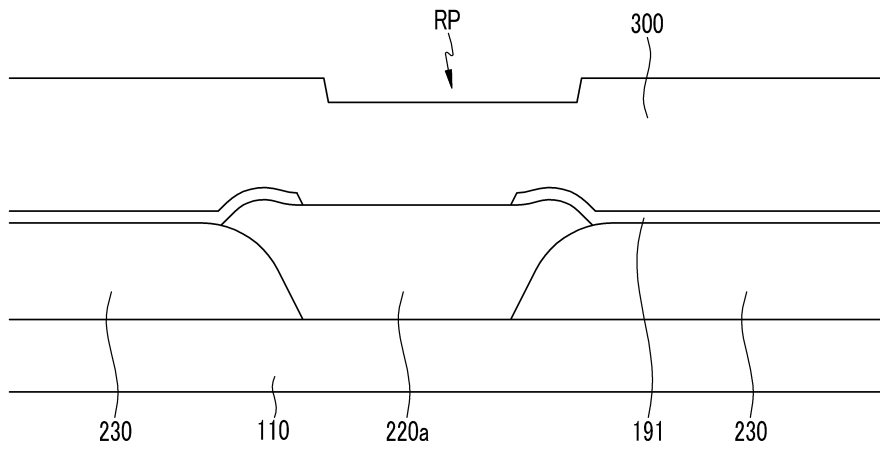
도면17



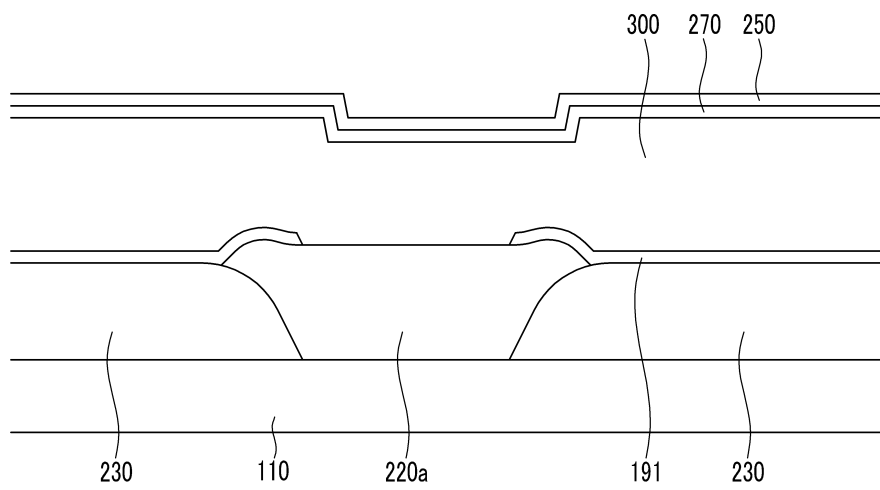
도면18



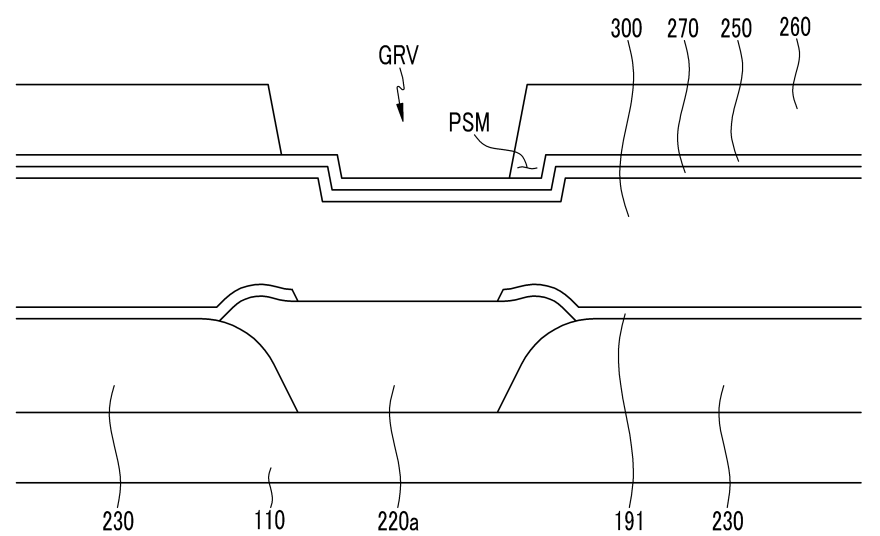
도면19



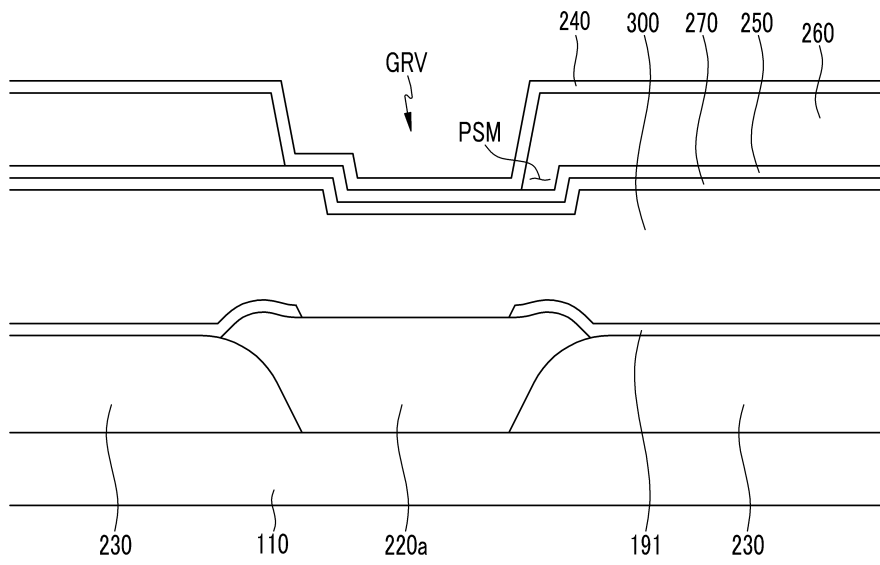
도면20



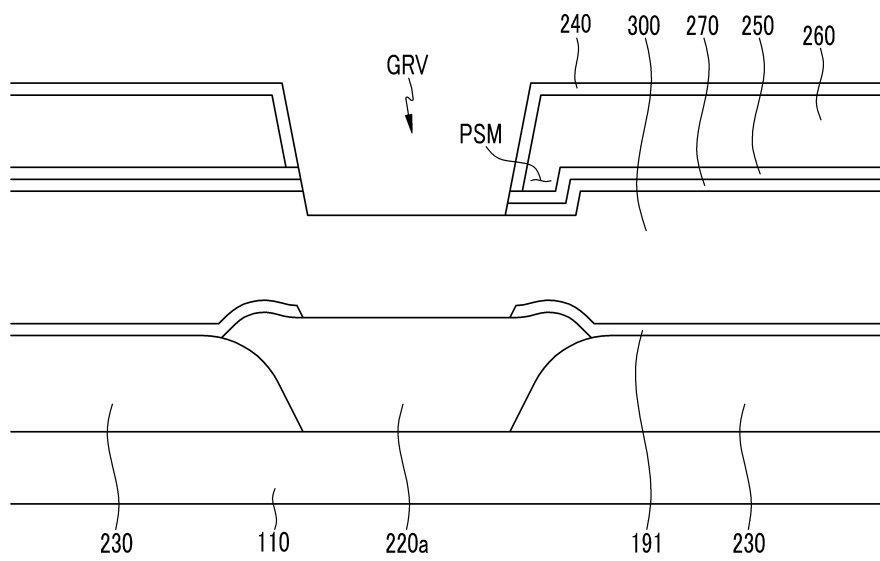
도면21



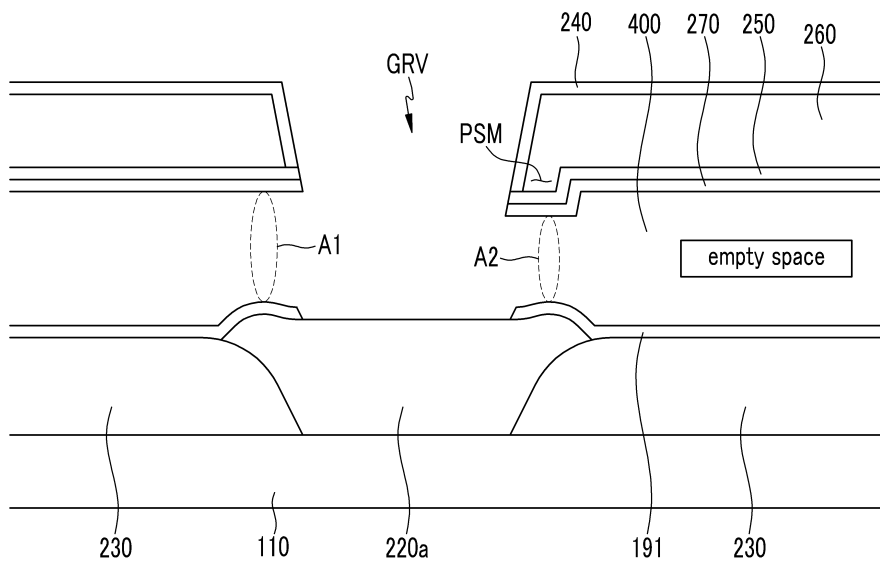
도면22



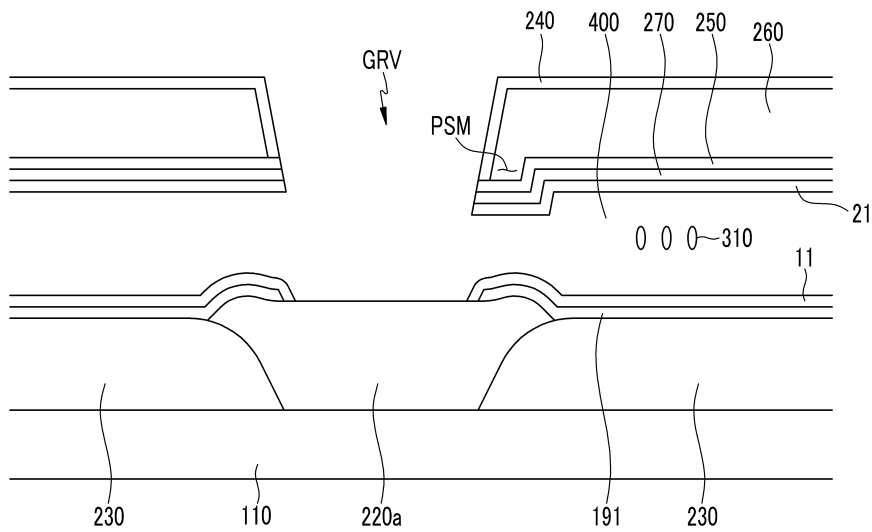
도면23



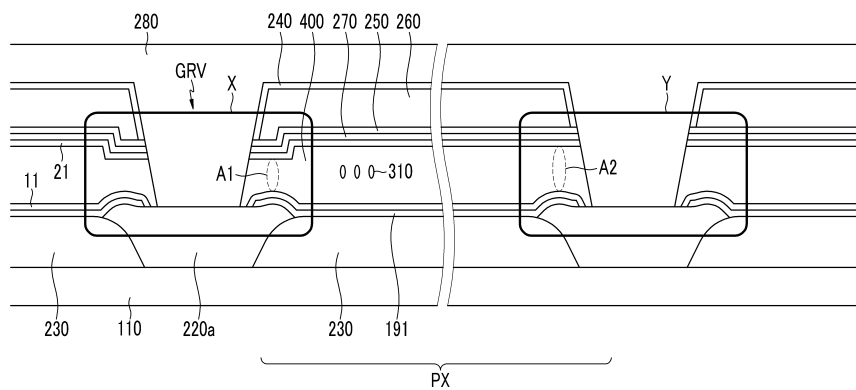
도면24



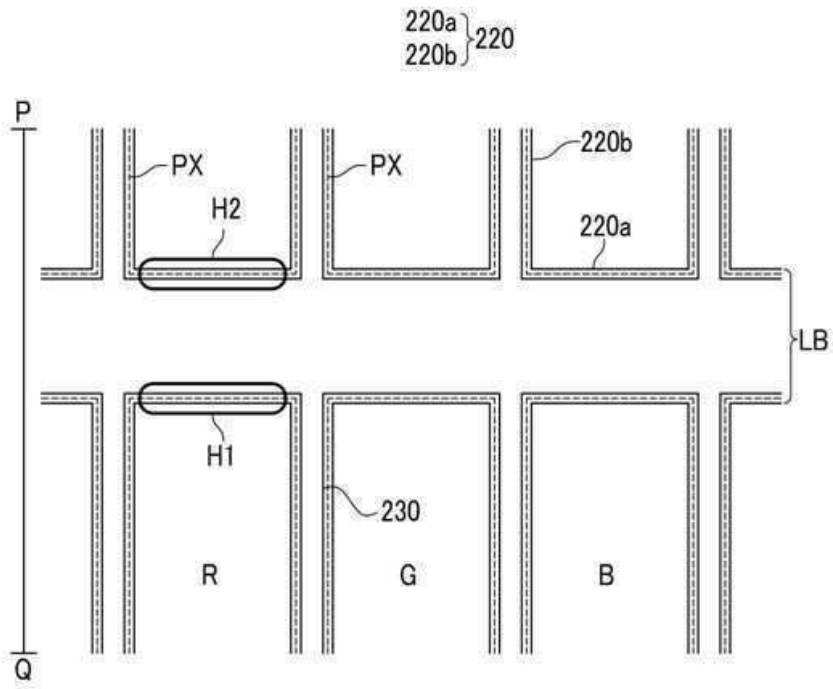
도면25



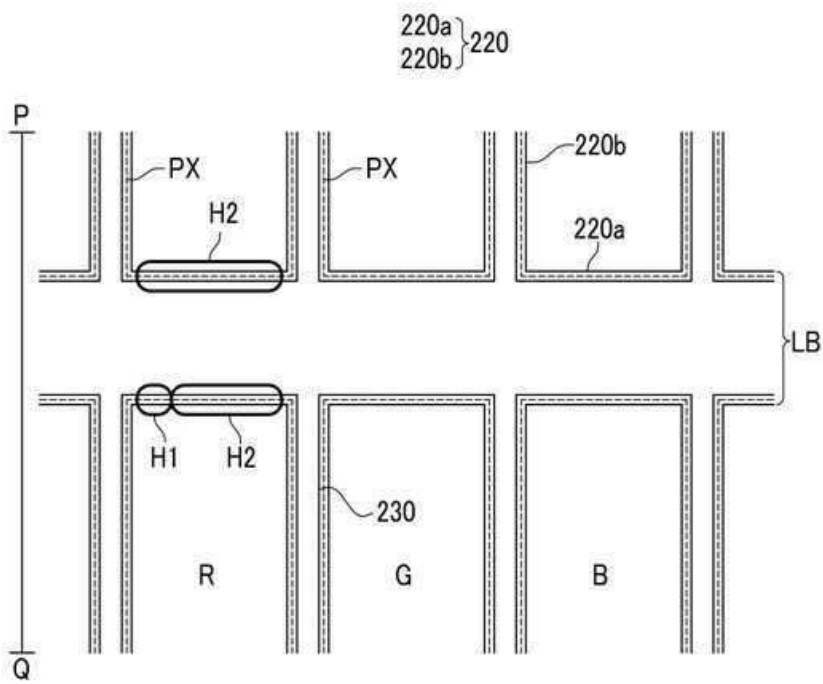
도면26



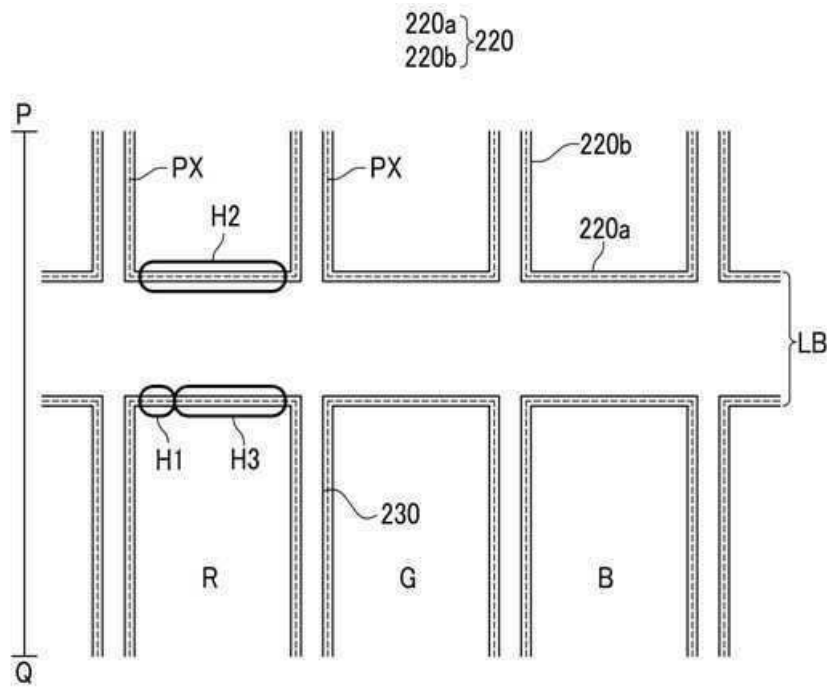
도면27



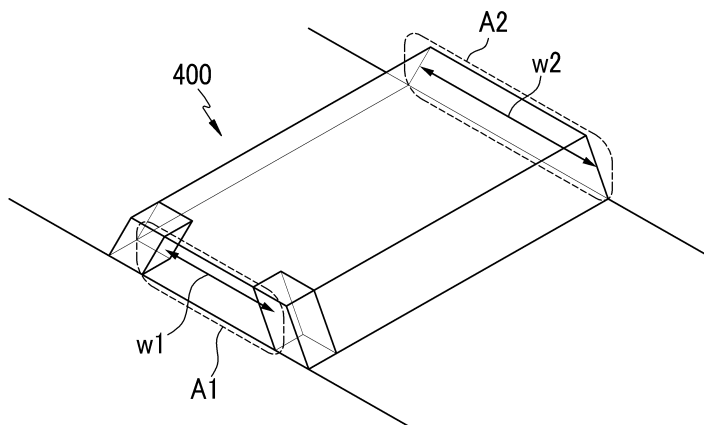
도면28



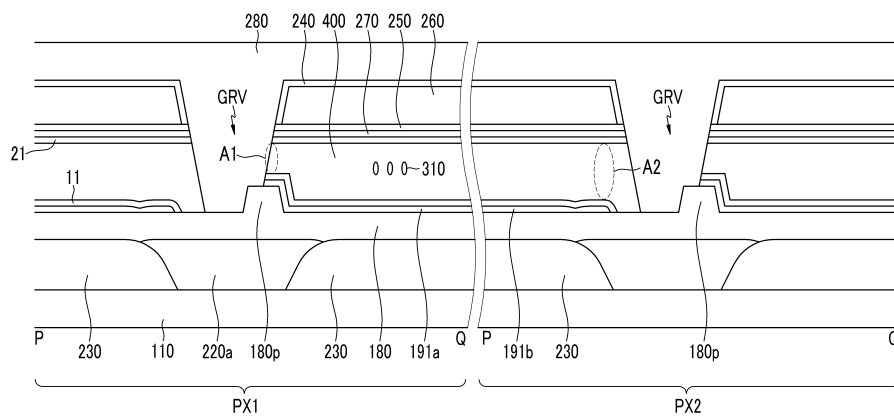
도면29



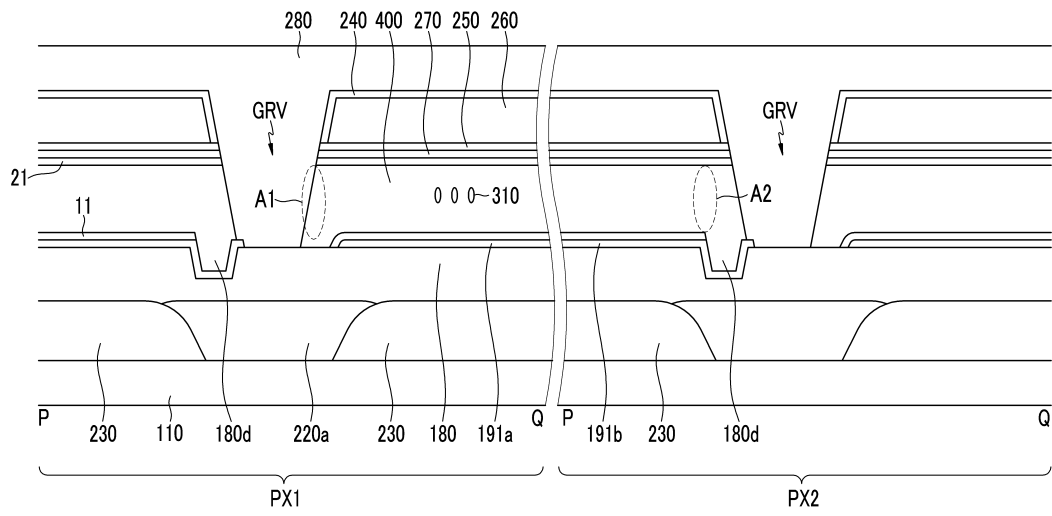
도면30



도면31



도면32



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020160121789A	公开(公告)日	2016-10-20
申请号	KR1020160129045	申请日	2016-10-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE HEE KEUN 이희근 YUN HAE JU 윤해주 LEE JUNG WOOK 이정욱 LEE SEON UK 이선욱 KIM DONG HWAN 김동환 KIM SUNG JUN 김성준 KIM YEUN TAE 김연태 LEE HYOUNG SUB 이형섭 CHO SUNG WOO 조성우 CHA TAE WOON 차태운 CHOI SANG GUN 최상건		
发明人	이희근 윤해주 이정욱 이선욱 김동환 김성준 김연태 이형섭 조성우 차태운 최상건		
IPC分类号	G02F1/1341 G02F1/1333 G02F1/1337 G02F1/1335 G02F1/1343		
CPC分类号	G02F1/1333 G02F1/133512 G02F1/1337 G02F1/1341 G02F1/1343		
其他公开文献	KR101701402B1		
外部链接	Espacenet		
摘要(译)			

Figure 1 is a cross-sectional view of a semiconductor device. The device is divided into two main regions, PX1 and PX2, which are separated by a central vertical line. Region PX1 is on the left and contains layers 230, 110, 220a, 230, and 191a. Region PX2 is on the right and contains layers 230, 191b, and 230. Both regions feature a gate stack structure on top, consisting of layers 260, 250, 270, 400, and 240. A gate voltage (GV) is indicated by arrows pointing to the gate stack in both regions. The device is bounded by P and Q regions. The central vertical line is labeled with 'P' on the left and 'Q' on the right. The layers are labeled with various numbers: 230, 110, 220a, 230, 191a, 191b, 230, 260, 250, 270, 400, 240, and 310. The gate stack is labeled with 'GV' and 'h1' and 'h2' indicating heights. The regions are labeled with 'PX1' and 'PX2' at the bottom.