



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0085162
(43) 공개일자 2016년07월15일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) G02F 1/1343 (2006.01)
G02F 1/1368 (2006.01)
(52) CPC특허분류
G02F 1/1362 (2013.01)
G02F 1/1343 (2013.01)
(21) 출원번호 10-2015-0002203
(22) 출원일자 2015년01월07일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기 용인시 기흥구 삼성로1(농서동)
(72) 발명자
김태균
서울특별시 송파구 올림픽로 99, 167동 901호 (잠실동, 잠실엘스)
한세희
서울특별시 관악구 성현로 80, 104동 901호 (봉천동, 관악드림타운아파트)
차태운
서울특별시 서초구 서초중앙로29길 28, 307동 708호 (반포동, 미도아파트)
(74) 대리인
팬코리아특허법인

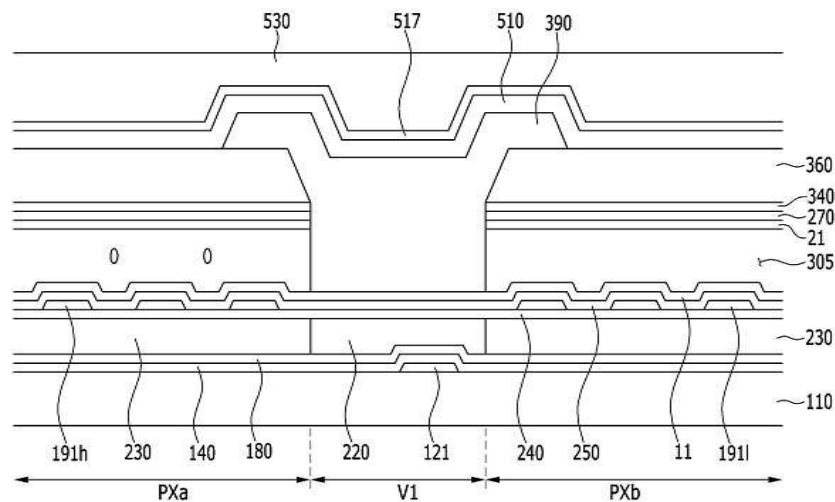
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 액정 표시 장치 및 이의 제조 방법

(57) 요약

본 발명의 실시예에 따른 액정 표시 장치는 절연 기관, 상기 절연 기관 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터와 연결된 화소 전극, 상기 화소 전극과 마주하며 이격된 공통 전극, 상기 화소 전극과 상기 공통 전극 사이의 공간에 주입된 액정층, 상기 공통 전극 위에 위치하는 지붕층, 상기 지붕층 및 상기 공통 전극에 위치하는 주입구, 상기 주입구를 덮으며 상기 지붕층과 일부 중첩하는 덮개막, 상기 덮개막 및 지붕층 위에 위치하는 필름층, 및 상기 필름층 위에 위치하는 평탄막을 포함한다.

대표도 - 도2



(52) CPC특허분류
G02F 1/1368 (2013.01)

명세서

청구범위

청구항 1

절연 기관,
 상기 절연 기관 위에 위치하는 박막 트랜지스터,
 상기 박막 트랜지스터와 연결된 화소 전극,
 상기 화소 전극과 마주하며 이격된 공통 전극,
 상기 화소 전극과 상기 공통 전극 사이에 위치하며, 일 화소를 기준으로 구분되는 공간에 주입된 액정층,
 상기 공통 전극 위에 위치하는 지붕층,
 상기 지붕층 및 상기 공통 전극에 위치하는 주입구,
 상기 주입구를 덮으며 상기 지붕층과 일부 중첩하는 덮개막,
 상기 덮개막 및 지붕층 위에 위치하는 필름층, 및
 상기 필름층 위에 위치하는 평탄막을 포함하고,
 상기 일 화소는 상기 화소 전극 및 상기 박막 트랜지스터를 포함하는 액정 표시 장치.

청구항 2

제1항에서,
 상기 필름층 위에 위치하는 무기막을 더 포함하는 액정 표시 장치.

청구항 3

제2항에서,
 상기 무기막은 산화알루미늄(Al_2O_3) 및 산화티타늄(TiO_2) 중 어느 하나를 포함하는 액정 표시 장치.

청구항 4

제3항에서,
 상기 무기막은 상기 필름층과 상기 절연 기관의 수직 방향으로 중첩하는 액정 표시 장치.

청구항 5

제1항에서,
 상기 필름층은 열 경화성인 에폭시 필름인 액정 표시 장치.

청구항 6

제1항에서,
 상기 덮개막 위에 위치하는 금속층을 더 포함하는 액정 표시 장치.

청구항 7

제6항에서,
 상기 금속층의 재질은 구리(Cu) 및 은(Ag) 중 어느 하나인 액정 표시 장치.

청구항 8

절연 기판 위에 박막 트랜지스터를 형성하는 단계,
 상기 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계,
 상기 화소 전극 위에 희생층을 형성하는 단계,
 상기 희생층 위에 주입구를 포함하는 공통 전극 및 지붕층을 형성하는 단계,
 상기 주입구를 통해 노출된 상기 희생층을 제거하여, 상기 화소 전극과 상기 공통 전극 사이에 일 화소마다 구분되는 공간을 형성하는 단계,
 상기 공간에 액정 물질을 주입하여 액정층을 형성하는 단계,
 상기 주입구를 밀봉하며 상기 지붕층과 일부 중첩하는 덮개막을 형성하는 단계,
 상기 덮개막 위에 필름층을 적층하는 단계, 그리고
 상기 필름층 위에 평탄막을 형성하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 9

제8항에서,
 상기 필름층 위에 무기막을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 10

제9항에서,
 상기 무기막은 원자층 증착 방법(atomic layer deposition, ALD)으로 형성되며, 상기 필름층과 상기 절연 기판에 대한 수직 방향으로 중첩하게 형성되는 액정 표시 장치의 제조 방법.

청구항 11

제8항에서,
 상기 덮개막은 디스펜싱(dispensing) 방법에 의해 형성되는 액정 표시 장치의 제조 방법.

청구항 12

제8항에서,
 상기 필름층은 열경화성인 에폭시 필름인 액정 표시 장치의 제조 방법.

청구항 13

제8항에서,
 상기 덮개막 위에 금속층을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 14

제13항에서,
 상기 금속층은 디스펜싱(dispensing) 방법 또는 잉크젯 프린팅(inkjet printing) 방법에 의해 형성되는 액정 표시 장치의 제조 방법.

청구항 15

제14항에서,
 상기 금속층은 약 1 μ m 이상의 두께를 가지는 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 오늘날 널리 이용되는 컴퓨터 모니터, 텔레비전, 휴대폰 등에는 표시 장치가 필요하다. 표시 장치에는 음극선관 표시 장치, 액정 표시 장치, 플라즈마 표시 장치 등이 있다.

[0003] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] 액정 표시 장치를 구성하는 두 장의 표시판은 박막 트랜지스터 표시판과 대향 표시판으로 이루어질 수 있다. 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성될 수 있다. 대향 표시판에는 차광부재, 색필터, 공통 전극 등이 형성될 수 있다. 경우에 따라 차광 부재, 색필터, 공통 전극이 박막 트랜지스터 표시판에 형성될 수도 있다.

[0005] 그러나, 종래의 액정 표시 장치에서는 두 장의 기판이 필수적으로 사용되고, 두 장의 기판 위에 각각의 구성 요소들을 형성함으로써, 표시 장치가 무겁고, 두꺼우며, 비용이 많이 들고, 공정 시간이 오래 걸리는 등의 문제점이 있었다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 하나의 기판을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있는 표시 장치 및 그 제조 방법을 제공하고자 한다.

[0007] 또한 본 발명의 실시예에 따른 표시 장치는 평탄한 면을 통해 이에 부착되는 편광판을 안정적으로 접착하고자 한다.

[0008] 또한 본 발명의 실시예에 따른 표시 장치는 투습에 의한 표시 장치의 품질 저하를 방지하고자 한다.

과제의 해결 수단

[0009] 본 발명의 실시예에 따른 액정 표시 장치는 절연 기판, 상기 절연 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터와 연결된 화소 전극, 상기 화소 전극과 마주하며 이격된 공통 전극, 상기 화소 전극과 상기 공통 전극 사이의 공간에 주입된 액정층, 상기 공통 전극 위에 위치하는 지붕층, 상기 지붕층 및 상기 공통 전극에 위치하는 주입구, 상기 주입구를 덮으며 상기 지붕층과 일부 중첩하는 덮개막, 상기 덮개막 및 지붕층 위에 위치하는 필름층, 및 상기 필름층 위에 위치하는 평탄막을 포함한다.

[0010] 상기 필름층 위에 위치하는 무기막을 더 포함할 수 있다.

[0011] 상기 무기막은 산화알루미늄(Al_2O_3) 및 산화티타늄(TiO_2) 중 어느 하나를 포함할 수 있다.

[0012] 상기 무기막은 상기 필름층과 상기 절연 기판의 수직 방향으로 중첩할 수 있다.

[0013] 상기 필름층은 열 경화성인 에폭시 필름일 수 있다.

[0014] 상기 덮개막 위에 위치하는 금속층을 더 포함할 수 있다.

[0015] 상기 금속층의 재질은 구리(Cu) 및 은(Ag) 중 어느 하나일 수 있다.

[0016] 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법은 절연 기판 위에 박막 트랜지스터를 형성하는 단계, 상기 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계, 상기 화소 전극 위에 희생층을 형성하는 단계, 상기 희생층 위에 주입구를 포함하는 공통 전극 및 지붕층을 형성하는 단계, 상기 주입구를 통해 노출된 상기 희생층을 제거하여, 상기 화소 전극과 상기 공통 전극 사이에 공간을 형성하는 단계, 상기 공간에 액정 물질을

주입하여 액정층을 형성하는 단계, 상기 주입구를 밀봉하며 상기 지붕층과 일부 중첩하는 덮개막을 형성하는 단계, 상기 덮개막 위에 필름층을 적층하는 단계, 그리고 상기 필름층 위에 평탄막을 형성하는 단계를 포함한다.

[0017] 상기 필름층 위에 무기막을 형성하는 단계를 더 포함할 수 있다.

[0018] 상기 무기막은 원자층 증착 방법(atomic layer deposition, ALD)으로 형성되며, 상기 필름층과 상기 절연 기판에 대한 수직 방향으로 중첩하게 형성될 수 있다.

[0019] 상기 덮개막은 디스펜싱(dispensing) 방법에 의해 형성될 수 있다.

[0020] 상기 필름층은 열경화성 필름일 수 있다.

[0021] 상기 덮개막 위에 금속층을 형성하는 단계를 더 포함할 수 있다.

[0022] 상기 금속층은 디스펜싱(dispensing) 방법 또는 잉크젯 프린팅(inkjet printing) 방법에 의해 형성될 수 있다.

[0023] 상기 금속층은 약 1 μ m 이상의 두께를 가질 수 있다.

발명의 효과

[0024] 이상과 같은 본 발명의 일 실시예에 의한 액정 표시 장치 및 그 제조 방법은 하나의 기판을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있다.

[0025] 또한 편광판이 평탄한 면에 부착되는데, 안정적인 접착이 가능하여 내구성 및 신뢰성이 향상된 액정 표시 장치를 제공할 수 있다.

도면의 간단한 설명

[0026] 도 1은 본 발명의 실시예에 따른 일 화소 영역의 평면 배치도이다.

도 2는 도 1의 II-II선을 따라 자른 단면도이다.

도 3은 도 1의 III-III선을 따라 자른 단면도이다.

도 4, 도 6, 도 8, 도 10 및 도 12는 제조 공정에 따라 도 1의 II-II선을 자른 단면도이다.

도 5, 도 7, 도 9, 도 11 및 도 13은 제조 공정에 따라 도 1의 III-III선을 자른 단면도이다.

도 14 및 도 15는 본 발명의 다른 실시예에 따라 II-II선 및 III-III선을 따라 자른 단면도이다.

도 16 내지 도 18은 본 발명의 실시예에 따른 표시 장치의 제조 공정에 따른 이미지이다.

발명을 실시하기 위한 구체적인 내용

[0027] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0028] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0029] 이하에서 도 1 내지 도 3을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치를 살펴본다. 도 1은 본 발명의 일 실시예에 의한 일 화소의 평면도이고, 도 2는 도 1의 II-II선을 따라 자른 단면도이고, 도 3은 도 1의 III-III선을 따라 자른 단면도이다.

[0030] 우선, 본 발명의 일 실시예에 따른 액정 표시 장치를 간략하게 설명한다.

[0031] 본 발명의 일 실시예에 따른 액정 표시 장치는 유리 또는 플라스틱 등과 같은 재질의 절연 기판(110), 절연 기판(110) 위에 지붕층(360)을 포함한다.

[0032] 절연 기판(110) 위에 복수의 화소 영역(PX)이 위치한다. 복수의 화소 영역(PX)은 복수의 화소 행과 복수의 화소 열을 포함하는 매트릭스 형태로 배치되어 있다. 일 화소 영역(PX)은 일 화소 전극과 중첩하는 영역이며, 일례로

써 제1 부화소 영역(PXa) 및 제2 부화소 영역(PXb)을 포함할 수 있다. 제1 부화소 영역(PXa)은 제1 부화소 전극(191h)과 중첩하고, 제2 부화소 영역(PXb)은 제2 부화소 전극(191i)과 중첩한다. 제1 부화소 영역(PXa) 및 제2 부화소 영역(PXb)은 데이터선 연장 방향인 상하 방향으로 배치될 수 있다.

- [0033] 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb) 사이에는 게이트선의 연장 방향을 따라서 제1 골짜기(V1)가 위치하고 있고, 인접한 화소 영역의 열 사이에는 제2 골짜기(V2)가 위치하고 있다.
- [0034] 지붕층(360)은 데이터선의 연장 방향으로 형성되어 있다. 이때, 제1 골짜기(V1)에서는 지붕층(360)이 제거되어 지붕층(360) 아래에 위치하는 구성 요소가 외부로 노출될 수 있도록 주입구(307)가 형성되어 있다.
- [0035] 각 지붕층(360)이 인접한 제2 골짜기(V2) 사이에서 기관(110)으로부터 떨어져 형성됨으로써, 공간(305)이 형성된다. 또한, 제2 골짜기(V2)에서 각 지붕층(360)은 기관(110)에 부착되도록 형성됨으로써, 공간(305)의 양 측면을 덮는다.
- [0036] 상기에서 설명한 본 발명의 일 실시예에 의한 표시 장치의 구조는 예시에 불과하며, 다양한 변형이 가능하다. 예를 들면, 화소 영역(PX), 제1 골짜기(V1), 및 제2 골짜기(V2)의 배치 형태의 변경이 가능하고, 지붕층(360)은 제1 골짜기(V1)에서 서로 연결될 수도 있으며, 각 지붕층(360)의 일부는 제2 골짜기(V2)에서 기관(110)으로부터 떨어져 형성됨으로써 인접한 공간(305)이 서로 연결될 수도 있다.
- [0037] 도 2를 참조하면, 절연 기관(110) 위에 복수의 게이트선(121), 복수의 감압 게이트선(123) 및 복수의 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 위치한다.
- [0038] 게이트선(121) 및 감압 게이트선(123)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트 도전체는 게이트선(121)으로부터 위아래로 돌출한 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 더 포함하고, 감압 게이트선(123)으로부터 위로 돌출한 제3 게이트 전극(124c)을 더 포함한다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)은 서로 연결되어 하나의 돌출부를 이룬다. 이때, 제1, 제2, 및 제3 게이트 전극(124h, 124i, 124c)의 돌출 형태는 변경이 가능하다.
- [0039] 유지 전극선(131)도 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(131)은 위 아래로 돌출한 유지 전극(129), 게이트선(121)과 실질적으로 수직하게 아래로 뻗은 한 쌍의 세로부(134) 및 한 쌍의 세로부(134)의 끝을 서로 연결하는 가로부(127)를 포함한다. 가로부(127)는 아래로 확장된 용량 전극(137)을 포함한다.
- [0040] 게이트 도전체(121, 123, 124h, 124i, 124c, 131) 위에는 게이트 절연막(gate insulating layer)(140)이 위치한다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.
- [0041] 게이트 절연막(140) 위에는 제1 반도체층(154h), 제2 반도체층(154i), 및 제3 반도체층(154c)이 위치한다. 제1 반도체층(154h)은 제1 게이트 전극(124h) 위에 위치할 수 있고, 제2 반도체층(154i)은 제2 게이트 전극(124i) 위에 위치할 수 있으며, 제3 반도체층(154c)은 제3 게이트 전극(124c) 위에 위치할 수 있다. 제1 반도체층(154h)과 제2 반도체층(154i)은 서로 연결될 수 있고, 제2 반도체층(154i)과 제3 반도체층(154c)도 서로 연결될 수 있다. 또한, 제1 반도체층(154h)은 데이터선(171)의 아래까지 연장되어 형성될 수도 있다. 제1 내지 제3 반도체층(154h, 154i, 154c)은 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0042] 제1 내지 제3 반도체층(154h, 154i, 154c) 위에는 각각 저항성 접촉 부재(ohmic contact)(도시하지 않음)가 더 위치할 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0043] 제1 내지 제3 반도체층(154h, 154i, 154c) 위에는 데이터선(data line)(171), 제1 소스 전극(173h), 제2 소스 전극(173i), 제3 소스 전극(173c), 제1 드레인 전극(175h), 제2 드레인 전극(175i), 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 위치한다.
- [0044] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 감압 게이트선(123)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 향하여 뻗으며 서로 연결되어 있는 제1 소스 전극(173h) 및 제2 소스 전극(173i)을 포함한다.
- [0045] 제1 드레인 전극(175h), 제2 드레인 전극(175i) 및 제3 드레인 전극(175c)은 넓은 한 쪽 끝 부분과 막대형인 다

른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)의 막대형 끝 부분은 제1 소스 전극(173h) 및 제2 소스 전극(173l)으로 일부 둘러싸여 있다. 제2 드레인 전극(175l)의 넓은 한 쪽 끝 부분은 다시 연장되어 'U'자 형태로 굽은 제3 소스 전극(173c)을 이룬다. 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 용량 전극(137)과 중첩하여 감압 축전기(Cstd)를 이루며, 막대형 끝 부분은 제3 소스 전극(173c)으로 일부 둘러싸여 있다.

[0046] 제1 게이트 전극(124h), 제1 소스 전극(173h), 및 제1 드레인 전극(175h)은 제1 반도체층(154h)과 함께 제1 박막 트랜지스터(Qh)를 형성하고, 제2 게이트 전극(124l), 제2 소스 전극(173l), 및 제2 드레인 전극(175l)은 제2 반도체층(154l)과 함께 제2 박막 트랜지스터(Ql)를 형성하며, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체층(154c)과 함께 제3 박막 트랜지스터(Qc)를 형성한다.

[0047] 제1 반도체층(154h), 제2 반도체층(154l), 및 제3 반도체층(154c)은 서로 연결되어 선형으로 이루어질 수 있으며, 소스 전극(173h, 173l, 173c)과 드레인 전극(175h, 175l, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171, 173h, 173l, 173c, 175h, 175l, 175c) 및 그 하부의 저항성 접촉 부재와 실질적으로 동일한 평면 모양을 가질 수 있다.

[0048] 제1 반도체층(154h)에는 제1 소스 전극(173h)과 제1 드레인 전극(175h) 사이에서 제1 소스 전극(173h) 및 제1 드레인 전극(175h)에 의해 가리지 않고 노출된 부분이 있고, 제2 반도체층(154l)에는 제2 소스 전극(173l)과 제2 드레인 전극(175l) 사이에서 제2 소스 전극(173l) 및 제2 드레인 전극(175l)에 의해 가리지 않고 노출된 부분이 있으며, 제3 반도체층(154c)에는 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이에서 제3 소스 전극(173c) 및 제3 드레인 전극(175c)에 의해 가리지 않고 노출된 부분이 있다.

[0049] 데이터 도전체(171, 173h, 173l, 173c, 175h, 175l, 175c) 및 각 소스 전극(173h/173l/173c)과 각 드레인 전극(175h/175l/175c) 사이로 노출되어 있는 반도체층(154h, 154l, 154c) 위에 보호층(180)이 위치한다. 보호층(180)은 유기 절연 물질 또는 무기 절연 물질로 이루어질 수 있으며, 단일막 또는 다중막으로 형성될 수 있다.

[0050] 다음, 색필터(230) 및 차광 부재(220)가 보호층(180) 위에 위치한다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 색필터(230)는 적색, 녹색, 및 청색의 삼원색에 한정되지 아니하고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 등을 표시할 수도 있다.

[0051] 박막 트랜지스터가 위치하는 영역에 차광 부재(220)가 위치한다. 차광 부재(220)는 화소 영역(PX)의 경계부와 박막 트랜지스터 위에 위치하며 빛샘을 방지할 수 있다. 색필터(230)는 각 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)에 각각 위치하고, 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb) 사이에는 차광 부재(220)가 위치할 수 있다.

[0052] 차광 부재(220)는 게이트선(121) 및 감압 게이트선(123)의 연장 방향에 따라 뻗으면서 위아래로 확장되어 있다. 차광 부재(220)는 제1 박막 트랜지스터(Qh), 제2 박막 트랜지스터(Ql) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 영역을 덮거나 데이터선(171)을 따라 뻗어 있을 수 있다. 즉, 차광 부재(220)는 제1 골짜기(V1) 및 제2 골짜기(V2)에 위치할 수 있다. 색 필터(230)와 차광 부재(220)는 일부 영역에서 서로 중첩될 수도 있다.

[0053] 보호층(180), 색필터(230) 및 차광 부재(220)에는 제1 드레인 전극(175h)의 넓은 끝 부분과 제2 드레인 전극(175l)의 넓은 끝 부분을 각각 드러내는 복수의 제1 접촉 구멍(185h) 및 복수의 제2 접촉 구멍(185l)이 형성되어 있다.

[0054] 색 필터(230) 및 차광 부재(220) 위에는 제1 절연층(240)이 위치하고, 제1 절연층(240) 위에 화소 전극(191)이 위치한다. 화소 전극(191)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질로 이루어질 수 있다.

[0055] 화소 전극(191)은 게이트선(121) 및 감압 게이트선(123)을 사이에 두고 서로 분리되어, 게이트선(121) 및 감압 게이트선(123)을 중심으로 화소 영역(PX)의 위와 아래에 배치되어 데이터선 연장 방향으로 이웃하는 제1 부화소 전극(191h)과 제2 부화소 전극(191l)을 포함한다. 즉, 제1 부화소 전극(191h)과 제2 부화소 전극(191l)은 제1 골짜기(V1)를 사이에 두고 분리되어 있으며, 제1 부화소 전극(191h)은 제1 부화소 영역(PXa)에 위치하고, 제2 부화소 전극(191l)은 제2 부화소 영역(PXb)에 위치한다.

[0056] 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 제1 접촉 구멍(185h) 및 제2 접촉 구멍(185l)을 통하여 각기 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)과 연결되어 있다. 따라서, 제1 박막 트랜지스터(Qh) 및 제2 박막 트랜지스터(Ql)가 온 상태일 때 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)으로부터 데이터 전압

을 인가 받는다.

- [0057] 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각의 전체적인 모양은 사각형이며 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각은 가로 줄기부(193h, 193i), 가로 줄기부(193h, 193i)와 교차하는 세로 줄기부(192h, 192i)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 복수의 미세 가지부(194h, 194i), 부화소 전극(191h, 191i)의 가장자리 변에서 아래 또는 위로 돌출된 돌출부(197h, 197i)를 포함한다.
- [0058] 화소 전극(191)은 가로 줄기부(193h, 193i)와 세로 줄기부(192h, 192i)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지부(194h, 194i)는 가로 줄기부(193h, 193i) 및 세로 줄기부(192h, 192i)로부터 비스듬하게 뻗어 있으며 그 뻗는 방향은 게이트선(121) 또는 가로 줄기부(193h, 193i)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한 이웃하는 두 부영역의 미세 가지부(194h, 194i)가 뻗어 있는 방향은 서로 직교할 수 있다.
- [0059] 본 실시예에서 제1 부화소 전극(191h)은 외곽을 둘러싸는 외곽 줄기부를 더 포함하고, 제2 부화소 전극(191i)은 상단 및 하단에 위치하는 가로부 및 제1 부화소 전극(191h)의 좌우에 위치하는 좌우 세로부(198)를 더 포함한다. 좌우 세로부(198)는 데이터선(171)과 제1 부화소 전극(191h) 사이의 용량성 결합, 즉 커플링을 방지할 수 있다.
- [0060] 상기에서 설명한 화소 영역의 배치 형태, 박막 트랜지스터의 구조 및 화소 전극의 형상은 하나의 예에 불과하며, 본 발명은 이에 한정되지 아니하고 다양한 변형이 가능하다.
- [0061] 화소 전극(191) 위에는 제2 절연층(250)이 위치하며, 화소 전극(191)으로부터 일정한 거리를 가지고 이격되도록 공통 전극(270)이 위치한다. 화소 전극(191)과 공통 전극(270) 사이에는 공간(microcavity, 305)이 형성되어 있다. 즉, 공간(305)은 화소 전극(191) 및 공통 전극(270)에 의해 둘러싸여 있으며 일 화소마다 구분된다. 공간(305)의 폭과 넓이는 표시 장치의 크기 및 해상도에 따라 다양하게 변경될 수 있다.
- [0062] 공통 전극(270)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질로 이루어질 수 있다. 공통 전극(270)에는 일정한 전압이 인가될 수 있고, 화소 전극(191)과 공통 전극(270) 사이에 전계가 형성될 수 있다.
- [0063] 제2 절연층(250) 위에는 제1 배향막(11)이 형성되어 있다. 제1 배향막(11)과 마주보도록 공통 전극(270) 아래에는 제2 배향막(21)이 형성되어 있다.
- [0064] 제1 배향막(11)과 제2 배향막(21)은 수직 배향막으로 이루어질 수 있고, 폴리 아미산(Polyamic acid), 폴리 실록산(Polysiloxane), 폴리 이미드(Polyimide) 등의 배향 물질로 이루어질 수 있다. 제1 및 제2 배향막(11, 21)은 화소 영역(PX)의 가장자리에서 서로 연결될 수 있다.
- [0065] 화소 전극(191)과 공통 전극(270) 사이에 위치한 공간(305) 내에는 액정 분자(310)들로 이루어진 액정층이 형성되어 있다. 액정 분자(310)들은 음의 유전율 이방성을 가지며, 전계가 인가되지 않은 상태에서 기판(110)에 수직인 방향으로 서 있을 수 있다. 즉, 수직 배향이 이루어질 수 있다.
- [0066] 데이터 전압이 인가된 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 공간(305) 내에 위치한 액정 분자(310)의 방향을 결정한다. 이와 같이 결정된 액정 분자(310)의 방향에 따라 액정층을 통과하는 빛의 휘도가 달라진다.
- [0067] 공통 전극(270) 위에는 제3 절연층(340)이 더 위치한다. 제3 절연층(340)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx), 실리콘 질화산화물(SiOxNy) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 필요에 따라 생략될 수도 있다.
- [0068] 제3 절연층(340) 위에 지봉층(360)이 위치하며, 지봉층(360)은 유기 물질로 이루어질 수 있다. 지봉층(360)의 아래에는 공간(305)이 형성되어 있고, 색 필터(230)는 경화 공정에 의해 단단해져 공간(305)의 형상을 유지할 수 있다. 즉, 지봉층(360)은 화소 전극(191)과 공간(305)을 사이에 두고 이격되도록 형성되어 있다.
- [0069] 지봉층(360)은 일 화소 영역에서 데이터선의 연장 방향을 따라 각 화소 영역(PX) 및 제2 골짜기(V2)에 형성되며, 제1 골짜기(V1)에는 형성되지 않는다. 즉, 지봉층(360)은 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb) 사이에는 형성되지 않는다. 각 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)에서는 각 지봉층(360)의 아래에 공간(305)이 형성되어 있다. 제2 골짜기(V2)에서는 지봉층(360)의 아래에 공간(305)이 형성되지 않으며, 절연 기판(110)에 부착되도록 형성되어 있다. 따라서, 제2 골짜기(V2)에 위치하는 지봉층(360)의 두께가 각 제1

부화소 영역(PXa) 및 제2 부화소 영역(PXb)에 위치하는 지붕층(360)의 두께보다 두껍게 형성될 수 있다. 공간(305)의 상부면 및 양측면은 지붕층(360)에 의해 덮여 있는 상태로 이루어지게 된다.

- [0070] 공통 전극(270), 제3 절연층(340) 및 지붕층(360)에는 공간(305)의 일부를 노출시키는 주입구(307)가 형성되어 있다. 주입구(307)는 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)의 가장자리에 서로 마주보도록 형성될 수 있다. 즉, 주입구(307)는 제1 부화소 영역(PXa)의 하측 변, 제2 부화소 영역(PXb)의 상측 변에 대응하여 공간(305)의 측면을 노출시키도록 형성될 수 있다. 주입구(307)에 의해 공간(305)이 노출되어 있으므로, 주입구(307)를 통해 공간(305) 내부로 배향액 또는 액정 물질 등을 주입할 수 있다.
- [0071] 제3 보호층(370) 위에는 덮개막(390)이 위치한다. 덮개막(390)은 공간(305)의 일부를 외부로 노출시키는 주입구(307)를 덮는다. 덮개막(390)은 공간(305)의 내부에 위치하는 액정 분자(310)가 외부로 나오지 않도록 공간(305)을 밀봉한다. 덮개막(390)은 액정 분자(310)과 접촉하게 되므로, 액정 분자(310)과 반응하지 않는 물질로 이루어지는 것이 바람직하다.
- [0072] 또한 본 발명의 실시예에 따른 덮개막(390)은 지붕층(360)의 일부와 중첩할 수 있다. 즉, 덮개막(390)은 주입구(307)를 덮기 위해 부분적으로 형성되며 지붕층(360) 전면에 위치하지 않는다.
- [0073] 덮개막(390) 위에 필름층(510)이 위치할 수 있다. 본 발명의 실시예에 따른 필름층(510)은 열 경화성인 에폭시 필름일 수 있다. UV 경화성 필름을 사용하는 경우, UV 조사에 따라 액정층에 영향을 미칠 수 있기 때문이다.
- [0074] 본 발명의 일 실시예에 따르면 필름층(510) 위에 위치하는 무기막(517)을 더 포함할 수 있다. 무기막(517)은 원자막 증착 방법(ALD)에 의해 형성될 수 있으며, 이러한 방법을 통해 형성된 무기막(517)은 필름층(510)의 분자 사이에 위치할 수 있다. 즉, 무기막(517)을 형성하는 분자는 절연 기관(110)에 수직 방향으로 필름층(510)과 중첩되게 형성될 수 있다. 이는 무기막(517)을 증착하는 원자막 증착 방법이 필름층(510)의 분자 사이 공간에 원자를 위치시키기 때문이다.
- [0075] 무기막(517)은 산화알루미늄(Al_2O_3) 및 산화티타늄(TiO_2) 중 어느 하나를 포함할 수 있으며, 이에 제한되지 않고 원자막 증착 방법에 의해 증착 가능한 어떠한 무기 물질도 가능하다.
- [0076] 본 발명의 실시예는 투습을 방지하기 위해 덮개막(390) 위에 위치하는 무기막(517)을 포함하는바, 지붕층에 위치하는 별도의 무기막이 생략될 수 있다.
- [0077] 다음, 평탄막(530)은 무기막(517) 위에 위치한다. 평탄막(530)은 유기 재질일 수 있으며, 복수의 구성요소에 의해 단차진 평면을 평탄하게 한다.
- [0078] 도시는 생략하였으나, 표시 장치의 상하부 면에는 편광판이 더 형성될 수 있다. 편광판은 제1 편광판 및 제2 편광판으로 이루어질 수 있다. 제1 편광판은 기관(110)의 하부 면에 부착되고, 제2 편광판은 평탄막(530) 위에 부착될 수 있다. 본 발명의 실시예에 따른 액정 표시 장치는 평탄막(530)에 의해 평평한 표면을 제공할 수 있는바, 편광판이 표시 패널에 안정적으로 부착될 수 있다.
- [0079] 이하에서는 도 4 내지 도 15를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 제조 방법을 설명한다. 도 4, 도 6, 도 8, 도 10 및 도 12는 제조 공정에 따라 도 1의 II-II선을 자른 단면도이고, 도 5, 도 7, 도 9, 도 11 및 도 13은 제조 공정에 따라 도 1의 III-III선을 자른 단면도이다.
- [0080] 먼저, 도 4 내지 도 5에 도시된 바와 같이, 유리 또는 플라스틱 등으로 이루어진 기관(110) 위에 일방향으로 뻗어있는 게이트선(121)과 감압 게이트선(123)을 형성하고, 게이트선(121)으로부터 돌출되는 제1 게이트 전극(124h), 제2 게이트 전극(124l), 및 제3 게이트 전극(124c)을 형성한다.
- [0081] 또한, 게이트선(121), 감압 게이트선(123), 및 제1 내지 제3 게이트 전극(124h, 124l, 124c)와 이격되도록 유지 전극선(131)을 함께 형성할 수 있다.
- [0082] 이어, 게이트선(121), 감압 게이트선(123), 제1 내지 제3 게이트 전극(124h, 124l, 124c), 및 유지 전극선(131)을 포함한 기관(110) 위의 전면에 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)과 같은 무기 절연 물질을 이용하여 게이트 절연막(140)을 형성한다. 게이트 절연막(140)은 단일막 또는 다중막으로 형성될 수 있다.
- [0083] 이어, 게이트 절연막(140) 위에 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등과 같은 반도체 물질을 증착한 후 이를 패터닝하여 제1 반도체층(154h), 제2 반도체층(154l), 및 제3 반도체층(154c)을 형성한다. 제1 반도체층(154h)은 제1 게이트 전극(124h) 위에 위치하도록 형성하고, 제2 반도체층(154l)은 제2 게이트 전극(124l) 위에 위치하도록 형성하며, 제3 반도체층(154c)은 제3

게이트 전극(124c) 위에 위치하도록 형성할 수 있다.

- [0084] 이어, 금속 물질을 증착한 후 이를 패터닝하여 타방향으로 뻗어있는 데이터선(171)을 형성한다. 금속 물질은 단 일막 또는 다중막으로 이루어질 수 있다.
- [0085] 또한, 데이터선(171)으로부터 제1 게이트 전극(124h) 위로 돌출되는 제1 소스 전극(173h) 및 제1 소스 전극 (173h)과 이격되는 제1 드레인 전극(175h)을 함께 형성한다. 또한, 제1 소스 전극(173h)과 연결되어 있는 제2 소스 전극(1731) 및 제2 소스 전극(1731)과 이격되는 제2 드레인 전극(1751)을 함께 형성한다. 또한, 제2 드레 인 전극(1751)으로부터 연장되어 있는 제3 소스 전극(173c) 및 제3 소스 전극(173c)과 이격되는 제3 드레인 전 극(175c)을 함께 형성한다.
- [0086] 반도체 물질과 금속 물질을 연속으로 증착한 후 이를 동시에 패터닝하여 제1 내지 제3 반도체층(154h, 1541, 154c), 데이터선(171), 제1 내지 제3 소스 전극(173h, 1731, 173c), 및 제1 내지 제3 드레인 전극(175h, 1751, 175c)을 형성할 수도 있다. 이때, 제1 반도체층(154h)는 데이터선(171)의 아래까지 연장되어 형성된다.
- [0087] 제1/제2/제3 게이트 전극(124h/1241/124c), 제1/제2/제3 소스 전극(173h/1731/173c), 및 제1/제2/제3 드레인 전극(175h/1751/175c)은 제1/제2/제3 반도체층(154h/1541/154c)와 함께 각각 제1/제2/제3 박막 트랜지스터 (thin film transistor, TFT)(Qh/Ql/Qc)를 구성한다.
- [0088] 이어, 데이터선(171), 제1 내지 제3 소스 전극(173h, 1731, 173c), 제1 내지 제3 드레인 전극(175h, 1751, 175c), 및 각 소스 전극(173h/1731/173c)과 각 드레인 전극(175h/1751/175c) 사이로 노출되어 있는 반도체층 (154h, 1541, 154c) 위에 보호층(180)을 형성한다. 보호층(180)은 유기 절연 물질 또는 무기 절연 물질로 이루 어질 수 있으며, 단일막 또는 다중막으로 형성될 수 있다.
- [0089] 이어, 보호층(180) 위의 각 화소 영역(PX) 내에 위치하는 색필터(230)를 형성한다. 색필터(230)는 각 제1 부화 소 영역(PXa)과 제2 부화소 영역(PXb)에 형성하고, 제1 골짜기(V1)에는 형성하지 않을 수 있다. 또한, 복수의 화소 영역(PX)의 열 방향을 따라 동일한 색의 색필터(230)를 형성할 수 있다. 세 가지 색의 색필터(230)를 형성 하는 경우 제1 색의 색필터(230)를 먼저 형성한 후 마스크를 쉬프트시켜 제2 색의 색필터(230)를 형성할 수 있 다. 이어, 제2 색의 색필터(230)를 형성한 후 마스크를 쉬프트시켜 제3 색의 색필터를 형성할 수 있다.
- [0090] 이어, 보호층(180) 위의 각 화소 영역(PX)의 경계부 및 박막 트랜지스터 위에 차광 부재(220)를 형성한다. 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)의 사이에 위치하는 제1 골짜기(V1)에도 차광 부재(220)를 형성할 수 있다.
- [0091] 상기에서 색필터(230)를 형성한 후 차광 부재(220)를 형성하는 것으로 설명하였으나, 본 발명은 이에 한정되지 아니하고 차광 부재(220)를 먼저 형성한 후 색필터(230)를 형성할 수도 있다.
- [0092] 이어, 색필터(230) 및 차광 부재(220) 위에 실리콘 질화물(SiNx), 실리콘 산화물(SiOx), 실리콘 질화산화물 (SiOxNy) 등과 같은 무기 절연 물질로 제1 절연층(240)을 형성한다.
- [0093] 이어, 보호층(180), 차광 부재(220), 및 제1 절연층(240)을 식각하여 제1 드레인 전극(175h)의 일부가 노출되도 록 제1 접촉 구멍(185h)을 형성하고, 제2 드레인 전극(1751)의 일부가 노출되도록 제2 접촉 구멍(1851)을 형성 한다.
- [0094] 이어, 제1 절연층(240) 위에 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질을 증착한 후 패터닝하여 제1 부화소 영역(PXa) 내에 제1 부화소 전극(191 h)을 형성하고, 제2 부화소 영역(PXb) 내에 제2 부화소 전극(1911)을 형성한다. 제1 부화소 전극(191h)과 제2 부화소 전극(1911)은 제1 골짜기(V1)를 사이에 두고 분리되어 있다. 제1 부화소 전극(191h)은 제1 접촉 구멍 (185h)을 통해 제1 드레인 전극(175h)과 연결되도록 형성하고, 제2 부화소 전극(1911)은 제2 접촉 구멍(1851)을 통해 제2 드레인 전극(1751)과 연결되도록 형성한다.
- [0095] 제1 부화소 전극(191h) 및 제2 부화소 전극(1911) 각각에 가로 줄기부(193h, 1931), 가로 줄기부(193h, 1931) 와 교차하는 세로 줄기부(192h, 1921)를 형성한다. 또한, 가로 줄기부(193h, 1931) 및 세로 줄기부(192h, 1921)로부터 비스듬하게 뻗어있는 복수의 미세 가지부(194h, 1941)를 형성한다.
- [0096] 다음, 화소 전극(191) 및 제1 절연층(240) 위에 제2 절연층(250)을 형성한다.
- [0097] 도 6 내지 도 7에 도시된 바와 같이, 제2 절연층(250) 위에 감광성 유기 물질을 도포하고, 포토 공정을 통해 회 생층(300)을 형성한다.

- [0098] 희생층(300)은 복수의 화소 열을 따라 연결되도록 형성된다. 즉, 희생층(300)은 각 화소 영역(PX)을 덮도록 형성되고, 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb) 사이에 위치한 제1 골짜기(V1)를 덮도록 형성된다.
- [0099] 이어, 희생층(300) 위에 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질을 증착하여 공통 전극(270)을 형성한다.
- [0100] 이어, 공통 전극(270) 위에 실리콘 질화물(SiNx), 실리콘 산화물(SiOx), 실리콘 질화산화물(SiOxNy) 등과 같은 무기 절연 물질로 제3 절연층(340)을 형성할 수 있다.
- [0101] 이어, 제3 절연층(340) 위에 유기 물질을 도포하고, 패터닝하여 지봉층(360)을 형성한다. 이때, 제1 골짜기(V1)에 위치한 유기 물질이 제거되도록 패터닝할 수 있다. 이에 따라 지봉층(360)은 복수의 화소 행을 따라 연결되는 형태로 이루어지게 된다.
- [0102] 한편, 지봉층(360)은 제1 골짜기 영역에 위치하지 않도록 형성되는바, 상기 골짜기 영역을 사이에 두고 이격된다. 이에 따라 상기 골짜기 영역과 인접한 영역의 지봉층은 경사지며 기울어진 면을 가지도록 형성된다.
- [0103] 다음 도 8 내지 도 9에 도시된 바와 같이, 지봉층(360)을 마스크로 이용하여 제3 절연층(340) 및 공통 전극(270)을 패터닝한다. 먼저, 지봉층(360)을 마스크로 이용하여 제3 절연층(340)을 건식 식각한 후 공통 전극(270)을 습식 식각한다.
- [0104] 다음으로, 도 10 내지 도 11에 도시된 바와 같이, 희생층(300)이 노출된 기관(110) 위에 현상액 또는 스트리퍼 용액 등을 공급하여 희생층(300)을 전면 제거하거나, 애싱(ashing) 공정을 이용하여 희생층(300)을 전면 제거한다.
- [0105] 희생층(300)이 제거되면, 희생층(300)이 위치하였던 자리에 공간(305)이 생긴다.
- [0106] 화소 전극(191)과 공통 전극(270)은 공간(305)을 사이에 두고 서로 이격되고, 화소 전극(191)과 지봉층(360)은 공간(305)을 사이에 두고 서로 이격된다. 공통 전극(270)과 지봉층(360)은 공간(305)의 상부면과 양측면을 덮도록 형성된다.
- [0107] 지봉층(360), 제3 절연층(340) 및 공통 전극(270)이 제거된 부분을 통해 공간(305)은 외부로 노출되어 있으며, 이를 주입구(307)라 한다. 주입구(307)는 제1 골짜기(V1)를 따라 형성되어 있다. 예를 들면, 주입구(307)는 제1 부화소 영역(PXa)과 제2 부화소 영역(PXb)의 가장자리에 서로 마주보도록 형성될 수 있다. 즉, 주입구(307)는 제1 부화소 영역(PXa)의 하측 변, 제2 부화소 영역(PXb)의 상측 변에 대응하여 공간(305)의 측면을 노출시키도록 형성될 수 있다. 이와 상이하게, 주입구(307)가 제2 골짜기(V2)를 따라 형성되도록 할 수도 있다.
- [0108] 이어, 기관(110)에 열을 가하여 지봉층(360)을 경화시킨다. 지봉층(360)에 의해 공간(305)의 형상이 유지되도록 하기 위함이다.
- [0109] 이어, 스핀 코팅 방식 또는 잉크젯 방식으로 배향 물질이 포함되어 있는 배향액을 기관(110) 위에 떨어뜨리면, 배향액이 주입구(307)를 통해 공간(305) 내부로 주입된다. 배향액을 공간(305)의 내부로 주입한 후 경화 공정을 진행하면 용액 성분은 증발하고, 배향 물질이 공간(305) 내부의 벽면에 남게 된다.
- [0110] 따라서, 화소 전극(191) 위에 제1 배향막(11)을 형성하고, 공통 전극(270) 아래에 제2 배향막(21)을 형성할 수 있다. 제1 배향막(11)과 제2 배향막(21)은 공간(305)을 사이에 두고 마주보도록 형성되고, 화소 영역(PX)의 가장자리에서는 서로 연결되도록 형성된다.
- [0111] 이때, 제1 및 제2 배향막(11, 21)은 공간(305)의 측면을 제외하고는 절연 기관(110)에 대해 수직한 방향으로 배향이 이루어질 수 있다. 추가로 제1 및 제2 배향막(11, 21)에 UV를 조사하는 공정을 진행함으로써, 절연 기관(110)에 대해 수평한 방향으로 배향이 이루어지도록 할 수도 있다.
- [0112] 이어, 잉크젯 방식 또는 디스펜싱 방식으로 액정 분자(310)들로 이루어진 액정 물질을 기관(110) 위에 떨어뜨리면, 액정 물질이 주입구(307)를 통해 공간(305) 내부로 주입된다. 이때, 액정 물질을 홀수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에는 떨어뜨리고, 짝수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에는 떨어뜨리지 않을 수 있다. 이와 반대로, 액정 물질을 짝수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에 떨어뜨리고, 홀수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에는 떨어뜨리지 않을 수 있다.
- [0113] 홀수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에 액정 물질을 떨어뜨리면 모세관력(capillary force)에 의해 액정 물질이 주입구(307)를 통과하여 공간(305) 내부로 들어가게 된다. 이때, 짝수 번째 제1 골짜기(V1)를

따라 형성된 주입구(307)를 통해 공간(305) 내부의 공기가 빠져나감으로써, 액정 물질이 공간(305) 내부로 들어 가게 된다.

- [0114] 또한, 액정 물질을 모든 주입구(307)에 떨어뜨릴 수도 있다. 즉, 액정 물질을 홀수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)와 짝수 번째 제1 골짜기(V1)를 따라 형성된 주입구(307)에 모두 떨어뜨릴 수도 있다.
- [0115] 전술한 바와 같이 액정 물질이 모세관력에 의해 공간으로 주입됨에 있어, 주입구에 떨어뜨려진 액정은 지봉층과 일부 접촉하며 이에 따라 지봉층에 잔류할 수 있다. 그러나 본 발명의 실시예에 따른 두께가 두껍거나 각도가 낮은 지봉층에 의하면, 지봉층에 잔류하는 액정이 감소하여 화소 불량을 감소시키는 것이 가능하다.
- [0116] 다음, 도 12 내지 도 13에 도시된 바와 같이, 지봉층(360) 위에 액정 분자(310)와 반응하지 않는 물질을 증착하여 덮개막(390)을 형성한다. 덮개막(390)은 공간(305)이 외부로 노출되어 있는 주입구(307)를 덮도록 형성되어 공간(305)을 밀봉한다.
- [0117] 특히, 본 발명의 실시예에 따른 덮개막(390)은 지봉층(360)의 일부와 중첩할 수 있다. 덮개막(390)은 마스크를 사용하지 않고 형성될 수 있으며 일례로써 디스펜싱(dispensing) 방법에 의해 형성될 수 있다.
- [0118] 이러한 방법에 의해 형성된 덮개막(390)은 주입구(307)를 커버하고 지봉층(360)의 일부와만 중첩하게 된다. 즉, 주입구(307)가 위치하지 않는 다른 지봉층(360) 영역에는 덮개막(390)이 형성되지 않는다.
- [0119] 다음, 덮개막(390) 위에 필름층(510), 무기막(517) 및 평탄막(530)을 순차적으로 적층한다. 이러한 적층 구조에 따르면 도 2 내지 도 3과 같은 단면의 액정 표시 장치가 제공된다.
- [0120] 이때 본 발명의 실시예에 따른 필름층(510)은 열 경화성 필름일 수 있다. 따라서 덮개막(390) 위에 필름층(510)을 적층한 이후 열 경화 공정을 실시하여 경화시킬 수 있다.
- [0121] 다음, 필름층(510) 위에 무기막(517)을 형성하기 위해 원자막 증착 방법(ALD)을 이용할 수 있다. 이러한 방법을 통해 형성된 무기막(517)은 필름층(510)의 분자 사이에 위치하며, 무기막(517)을 형성하는 분자는 절연 기판(110)에 수직 방향으로 필름층(510)과 중첩되게 형성될 수 있다. 무기막(517)과 필름층(510)의 중첩 정도는 공정에 따라 제어할 수 있다.
- [0122] 무기막(517)은 산화알루미늄(Al_2O_3) 및 산화티타늄(TiO_2) 중 어느 하나를 포함할 수 있으며, 이에 제한되지 않고 원자 증착 방법에 의해 증착 가능한 어떠한 무기 물질도 가능하다.
- [0123] 그리고 나서, 무기막(517) 위에 유기 재질의 평탄막(530)을 형성한다. 평탄막(530)은 단차진 평면을 평탄하도록 할 수 있다.
- [0124] 도시는 생략하였으나, 표시 장치의 상하부 면에는 편광판이 더 형성될 수 있다. 편광판은 제1 편광판 및 제2 편광판으로 이루어질 수 있다. 제1 편광판은 기판(110)의 하부 면에 부착되고, 제2 편광판은 평탄막(530) 위에 부착될 수 있다.
- [0125] 본 발명의 실시예에 따른 액정 표시 장치는 평탄막(530)에 의해 평평한 표면을 제공할 수 있는바, 편광판이 안정적으로 부착될 수 있다. 또한 액정층 외곽 쪽으로 무기막이 위치하여, 수분의 침투를 효과적으로 제어할 수 있다.
- [0126] 이하에서는 도 14 내지 15를 참조하여 본 발명의 다른 실시예에 따른 액정 표시 장치 및 액정 표시 장치의 제조 방법에 대해 살펴본다. 전술한 실시예와 동일한 구성요소에 대한 설명은 생략한다.
- [0127] 본 발명의 다른 실시예에 따르면 덮개막(390) 위에 금속층(507)이 위치한다. 본 발명의 다른 실시예에 따른 금속층(507)의 평면 형상은 덮개막(390)과 거의 유사할 수 있다. 즉, 금속층(507)은 주입구(307)를 덮으며 지봉층(360)의 일부와 중첩하도록 형성된다.
- [0128] 금속층(507)은 잉크젯 방법, 에어졸 또는 디스펜싱 방법에 의해 형성될 수 있으며 덮개막(390)과 마찬가지로 마스크를 사용하지 않고 형성될 수 있다. 금속층(507)은 구리(Cu) 및 은(Ag) 중 어느 하나일 수 있으며, 이에 제한되지 않고 잉크젯 또는 디스펜싱 방법을 사용할 수 있는 어떠한 금속 재질도 가능함은 물론이다.
- [0129] 상기와 같은 방법에 의해 형성된 금속층(507)은 약 1 μm 이상의 두께를 가질 수 있다. 금속층(507)의 상기 두께를 통해 주입구로 투습하는 수분을 효과적으로 막을 수 있기 때문이다.
- [0130] 금속층(507) 위에 필름층(510)이 위치할 수 있다. 본 발명의 실시예에 따른 필름층(510)은 열 경화성인 에폭시

필름일 수 있다. UV 경화성 필름의 경우, UV 조사에 따라 액정층이 경화될 수 있기 때문이다.

- [0131] 본 발명의 다른 실시예에 따르면, 본 발명의 일 실시예와 다르게 무기막이 생략될 수 있다. 금속층(507)을 통해 수분 침투를 방지하기 때문이다.
- [0132] 평탄막(530)은 필름층(510) 위에 위치한다. 평탄막(530)은 유기 재질일 수 있으며 단차진 평면을 평탄하게 한다.
- [0133] 도시는 생략하였으나, 표시 장치의 상하부 면에는 편광판이 더 형성될 수 있다. 편광판은 제1 편광판 및 제2 편광판으로 이루어질 수 있다. 제1 편광판은 기관(110)의 하부 면에 부착되고, 제2 편광판은 평탄막(530) 위에 부착될 수 있다. 본 발명의 실시예에 따른 액정 표시 장치는 평탄막(530)에 의해 평평한 표면을 제공할 수 있는바, 편광판이 안정적으로 부착될 수 있다.
- [0134] 이하에서는 도 16 내지 도 18을 참조하여 본 발명의 실시예에 따른 액정 표시 장치의 제조 공정 상의 신뢰도를 살펴본다. 도 16 내지 도 18은 본 발명의 실시예에 따른 표시 장치의 제조 공정에 따른 화소 영역의 이미지이다.
- [0135] 우선, 도 16을 참조하여 디스펜서를 사용한 덮개막이 안정적으로 도포되었는지를 살펴본다. 디스펜서를 이용하여 덮개막을 도포하고 120도에서 경화를 진행하였다.
- [0136] 도 16에서 상측 행에 위치하는 복수의 화소에 대해서는 덮개막을 형성하지 않았으며, 하측 행에 위치하는 복수의 화소에 대해서는 디스펜서를 사용하여 덮개막을 형성하였다.
- [0137] 확인한 결과, 상측 행에 위치하는 화소에서는 액정이 흘러나와 액정 빠짐이 발견되었으나, 하측 행에 위치하는 화소에서는 액정이 전혀 흘러나오지 않음을 확인하였다. 즉, 기관 전면에 대해 덮개막을 형성하는 것이 아니라, 주입구를 밀봉하면서 지붕층 일부와 중첩되게 덮개막을 형성하는 경우에도 주입구가 안정적으로 밀봉됨을 확인하였다.
- [0138] 다음, 도 17a 내지 도 17c를 살펴보면, 덮개막 위에 필름층을 부착한 표시 장치에 대한 구동 이미지이다. 본 발명의 실시예에 따라 덮개막 위에 열 경화성인 에폭시 필름층을 120도에서 접착시켰다.
- [0139] 도 17a는 3V 인가 시, 도 17b는 5V 인가 시, 그리고 도 17c는 9V를 인가한 경우에 대한 구동 이미지이다. 도 17a 내지 도 17c를 살펴본 결과, 덮개막 위에 필름층을 증착한 경우에도, 표시 장치는 전압 인가에 따른 정상 구동이 가능함을 확인하였다.
- [0140] 다음, 도 18은 필름층 위에 무기막을 형성한 실시예에 대해 투습 정도를 살펴본 이미지이다. 구체적으로 필름층에 산화알루미늄 및 원자층 증착 방법을 이용하여 무기막을 형성한 실시예에 대해 칼슘 테스트를 진행하였다. 이는 필름층에 무기막을 증착시킨 실시예의 하부 면에 칼슘을 위치시키고, 온도 85도 및 습도 85%에서 수분이 무기막 및 필름층을 통과하여 칼슘과 반응하는지 여부를 살펴본 것이다.
- [0141] (a)는 초기 단계, (b)는 12시간 경과, (c)는 24시간 경과, (d)는 48시간 경과, (e)는 72시간 경과, (f)는 96시간 경과 및 (g)는 120 시간 경과한 실시예에 대한 이미지이다.
- [0142] 도 18(a) 내지 (g)에 나타난 바와 같이, 필름층 하부에 위치하는 칼슘은 수분과 전혀 반응하지 않았으며 이에 따라 원형으로 위치하는 칼슘이 (a) 내지 (g)에서 변형 없이 동일하게 위치함을 확인하였다.
- [0143] 또한 별도의 실험 결과를 첨부하지 않았으나, PET 필름층만을 포함하는 실시예는 24시간이 경과한 이후에 칼슘과 수분이 반응함을 확인하였다.
- [0144] 즉, 본 발명의 실시예에 따른 필름층 및 무기막은 효과적으로 수분 침투를 방지함을 확인하였다.
- [0145] 이상과 같은 액정 표시 장치 및 액정 표시 장치의 제조 방법에 따르면, 표시 장치 내로 수분이 침투하는 것을 방지할 수 있으며, 평탄화된 면의 제공을 통해 표시 패널과 편광판이 안정적으로 접착할 수 있도록 한다.
- [0146] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

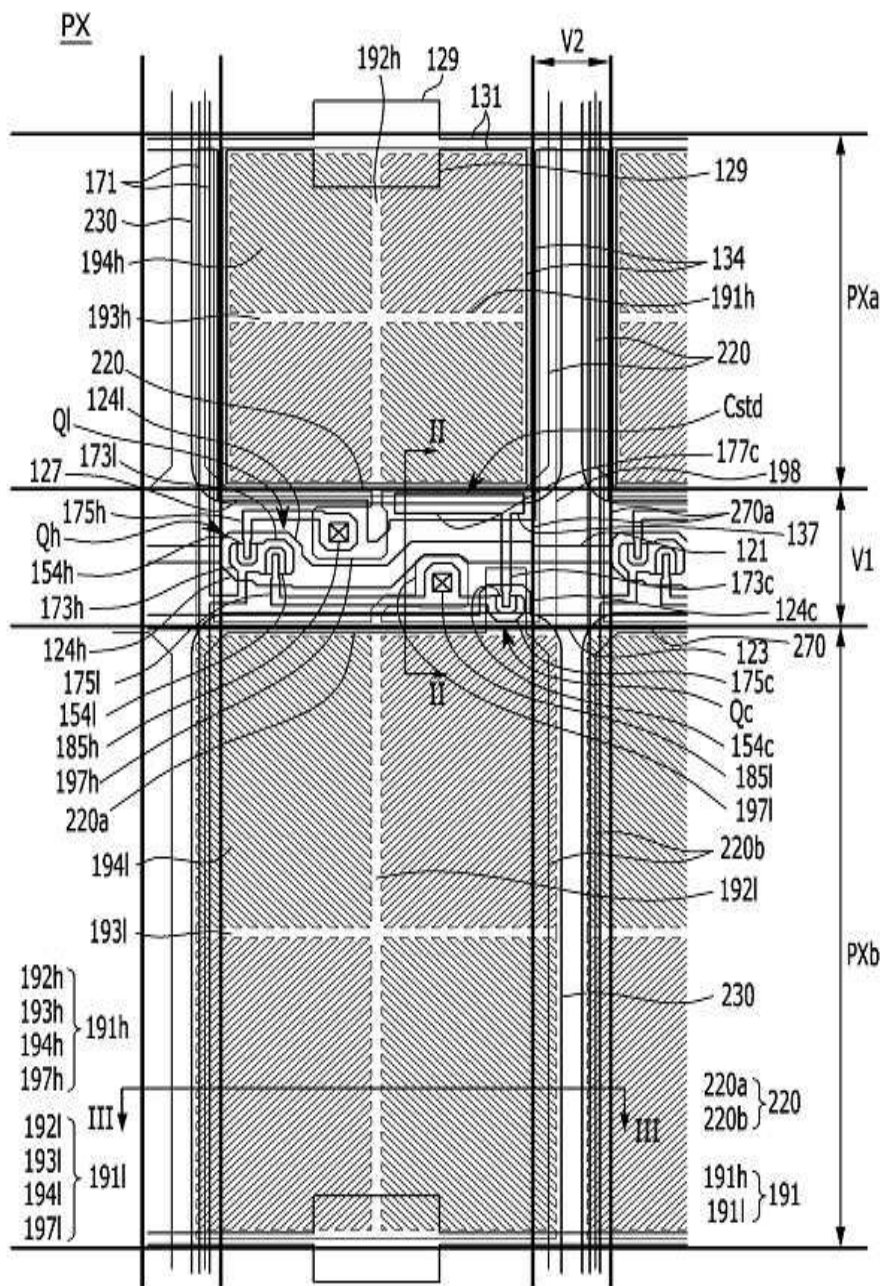
부호의 설명

- [0147] 11: 제1 배향막 21: 제2 배향막

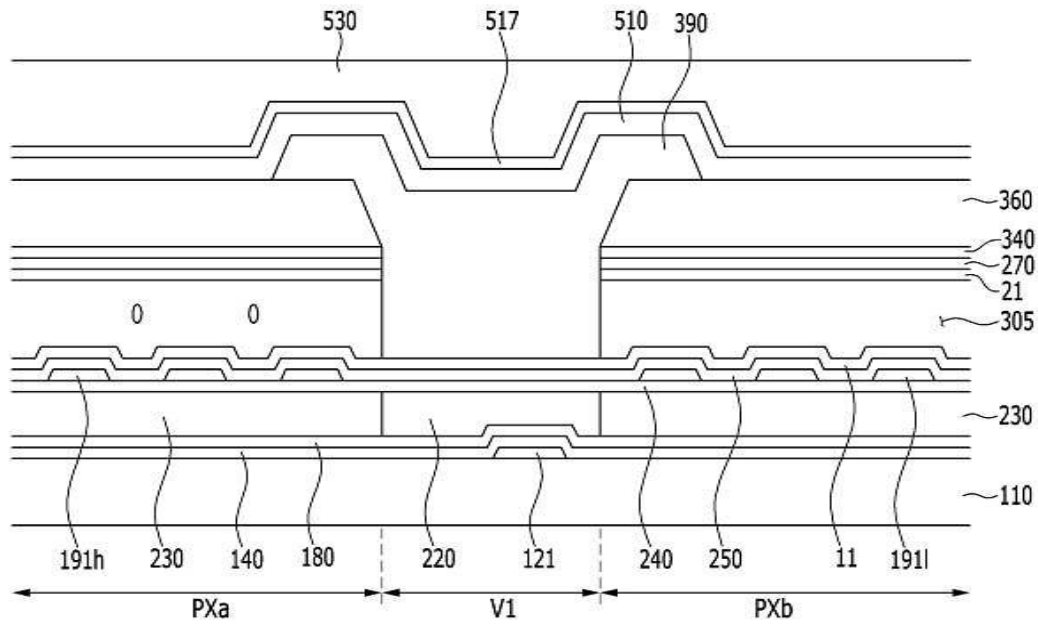
110: 절연 기판 121: 게이트선
124h: 제1 게이트 전극 124i: 제2 게이트 전극
124c: 제3 게이트 전극 131: 유지 전극선
140: 게이트 절연막 171: 데이터선
191: 화소 전극 191h: 제1 부화소 전극
191i: 제2 부화소 전극 220: 차광 부재
230: 색필터 240: 제1 절연층
270: 공통 전극 300: 희생층
305: 공간 307: 주입구
310: 액정 분자 350: 제2 절연층
370: 제3 절연층 390: 덮개막

도면

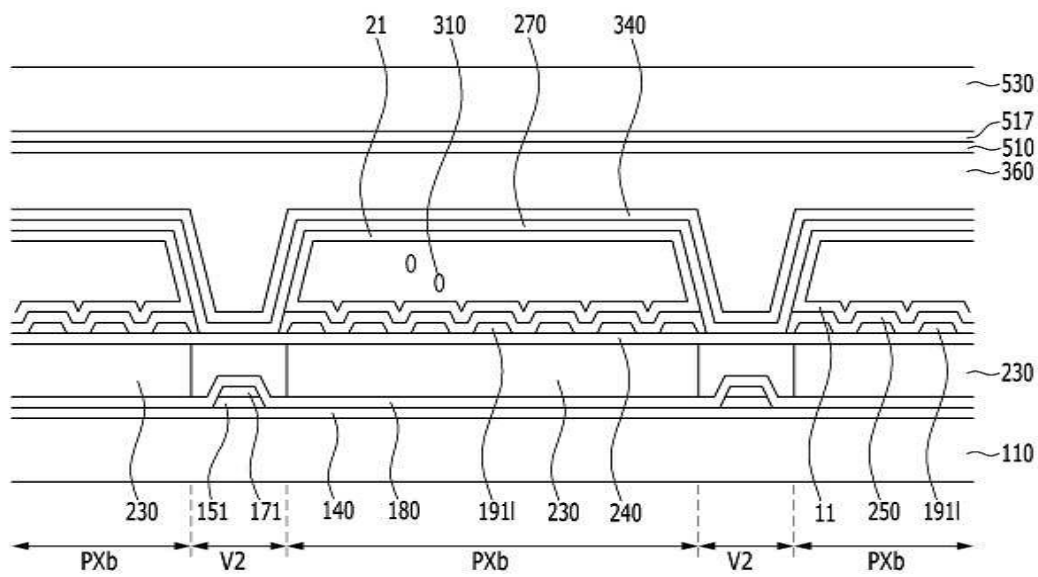
도면1



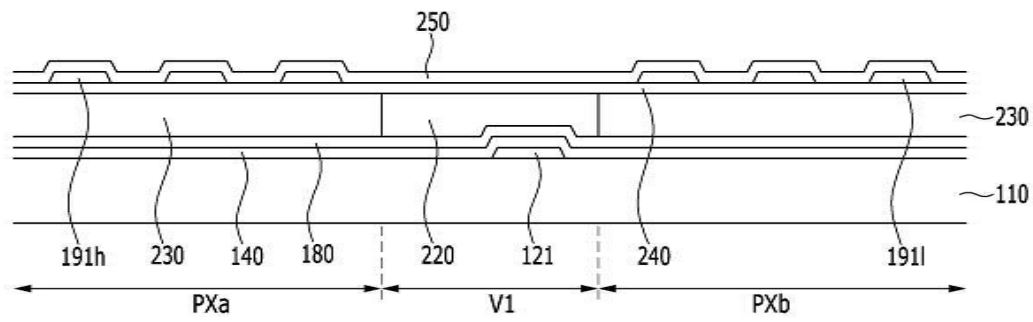
도면2



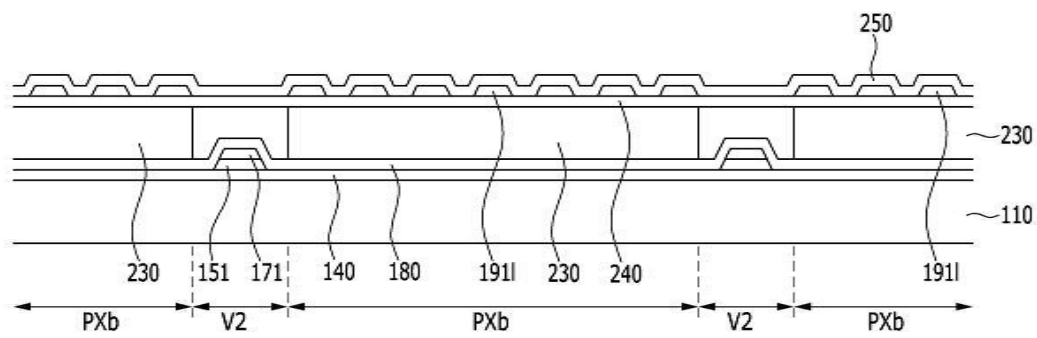
도면3



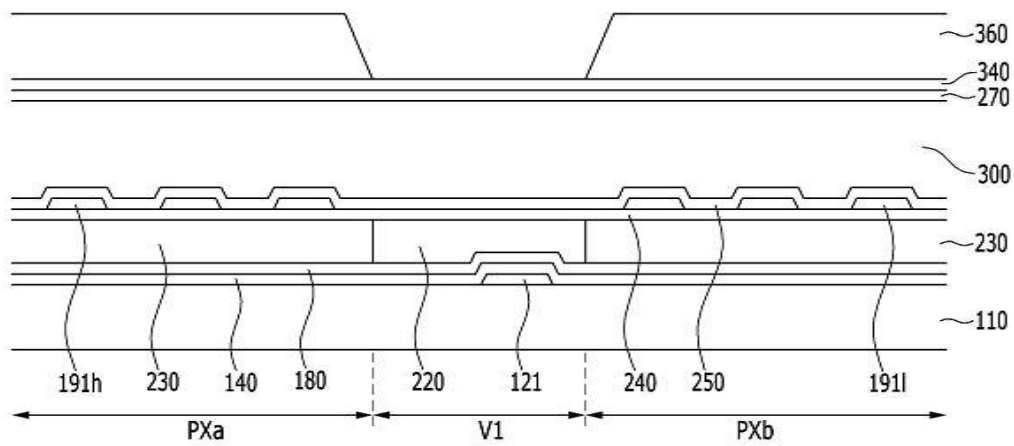
도면4



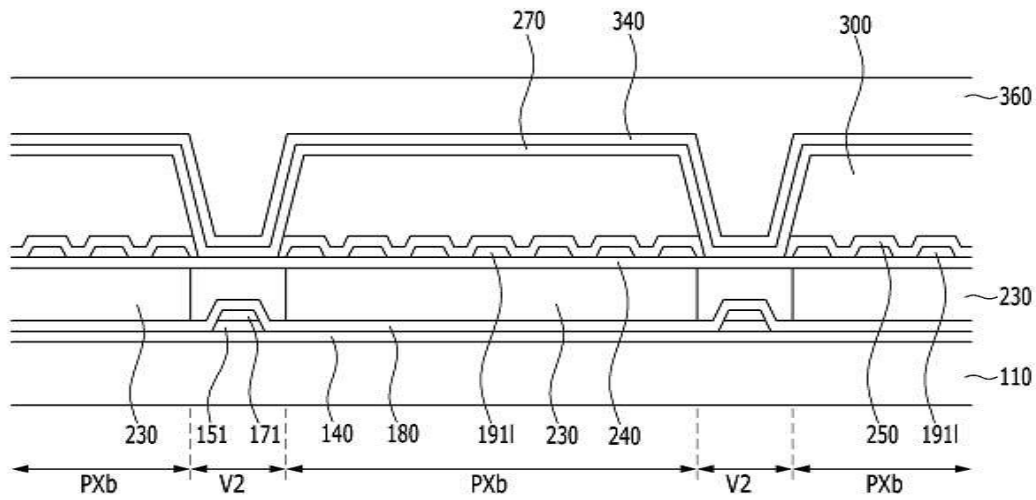
도면5



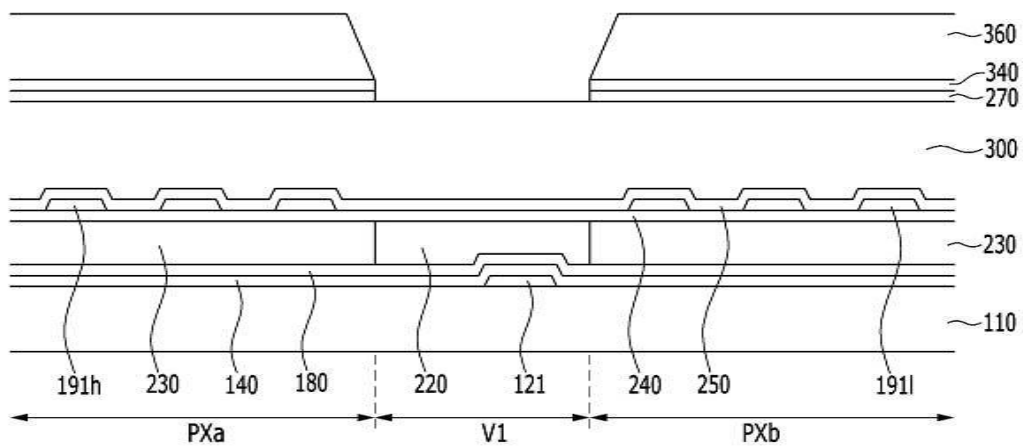
도면6



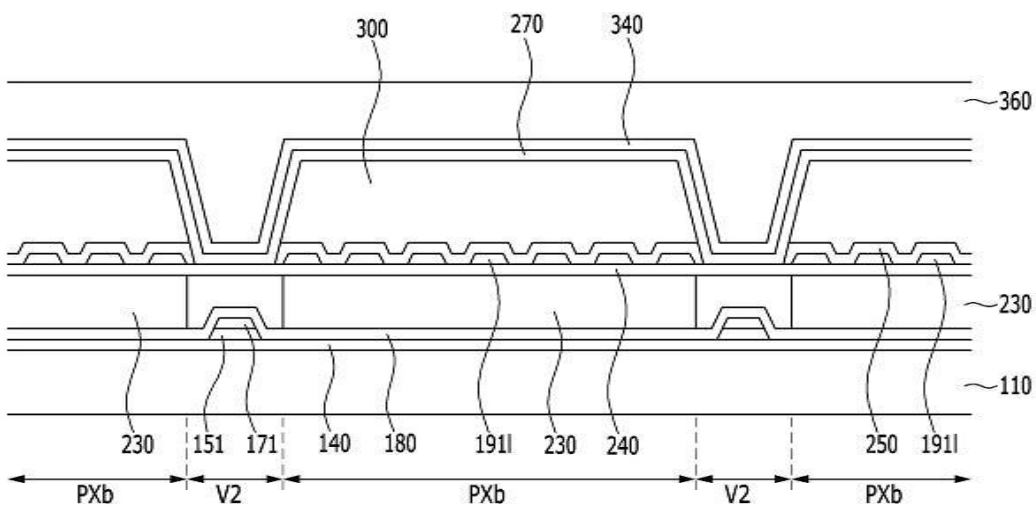
도면7



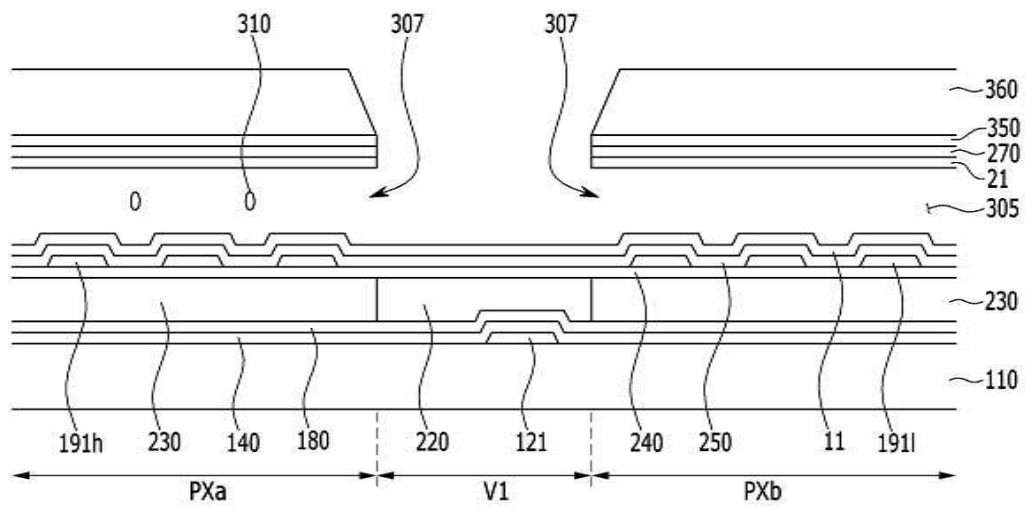
도면8



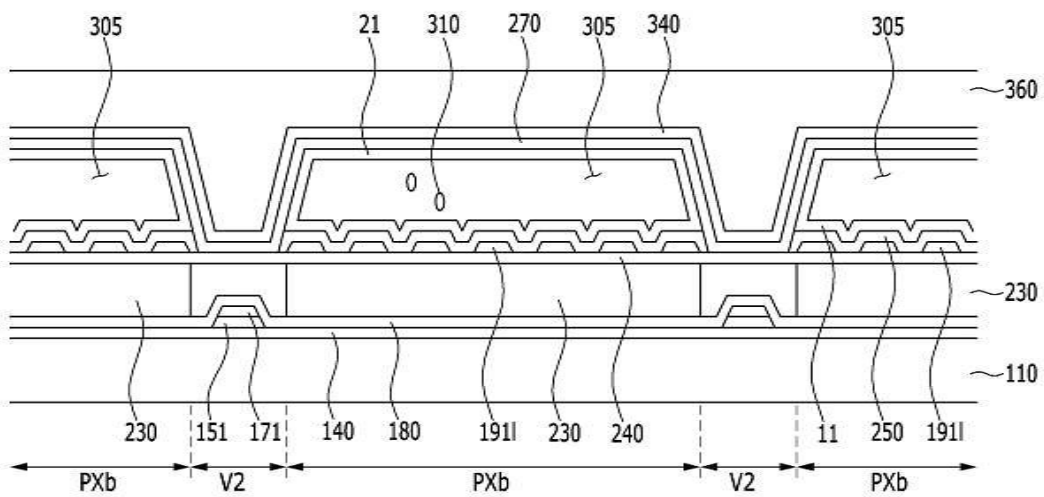
도면9



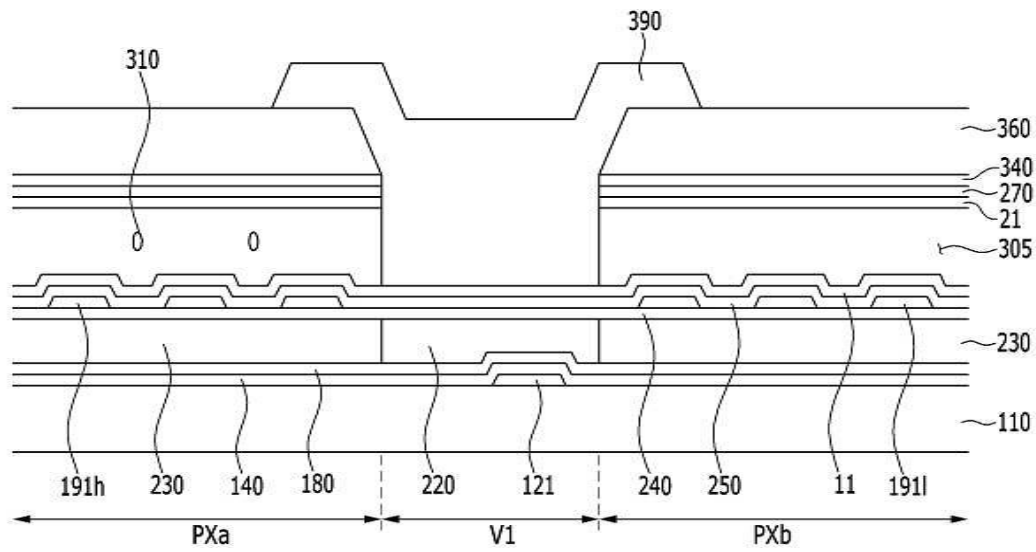
도면10



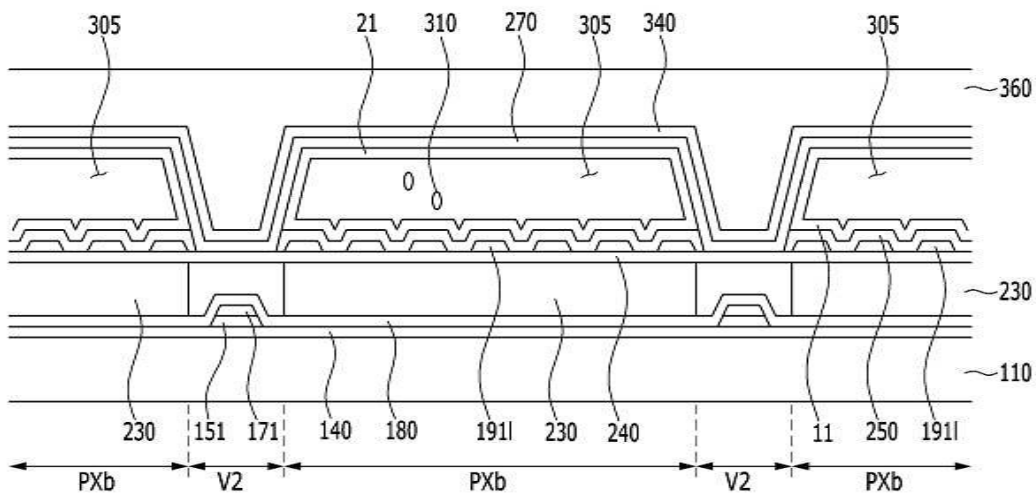
도면11



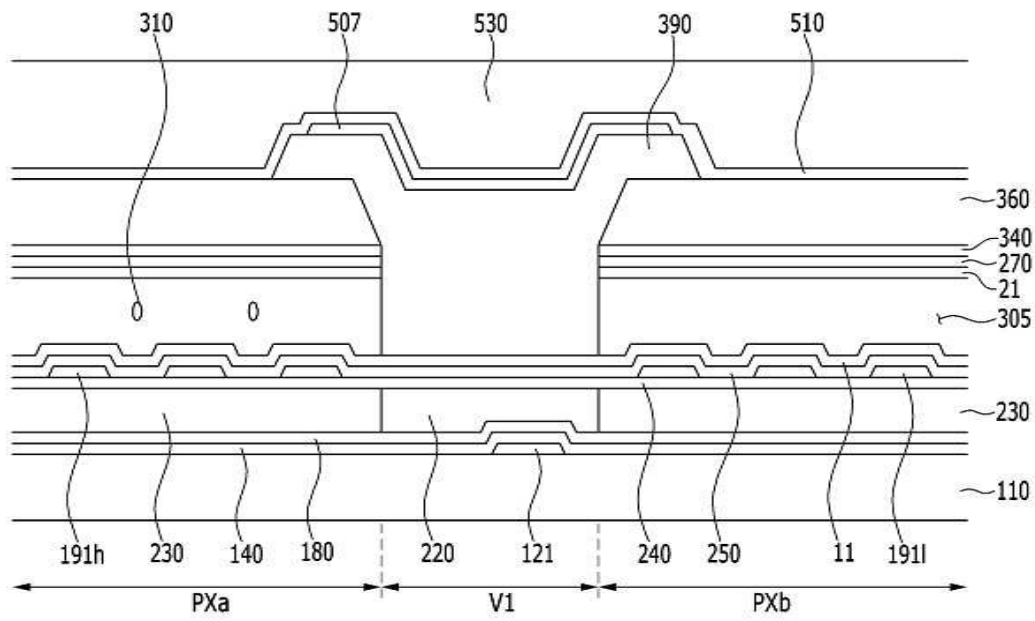
도면12



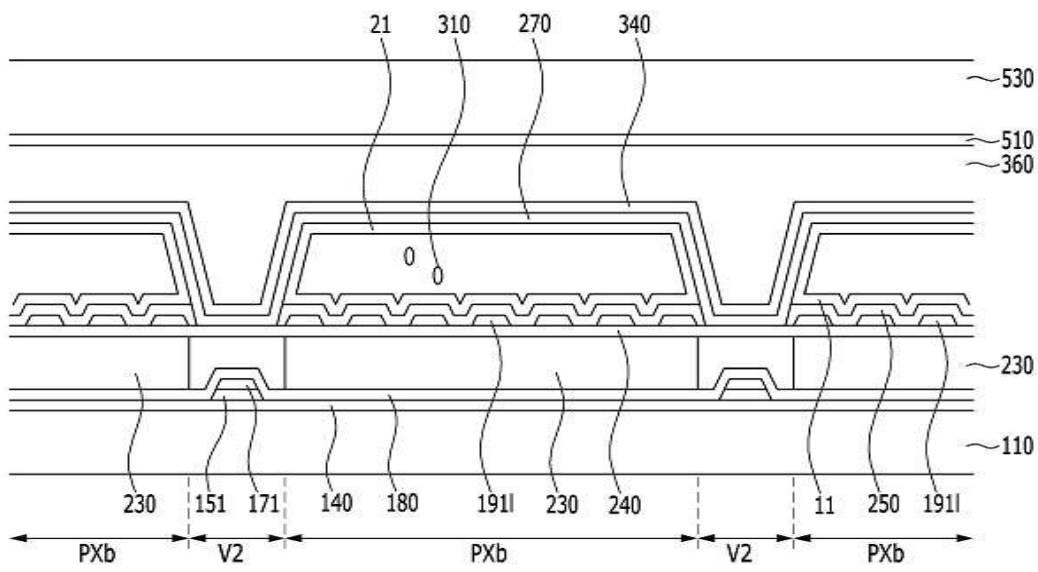
도면13



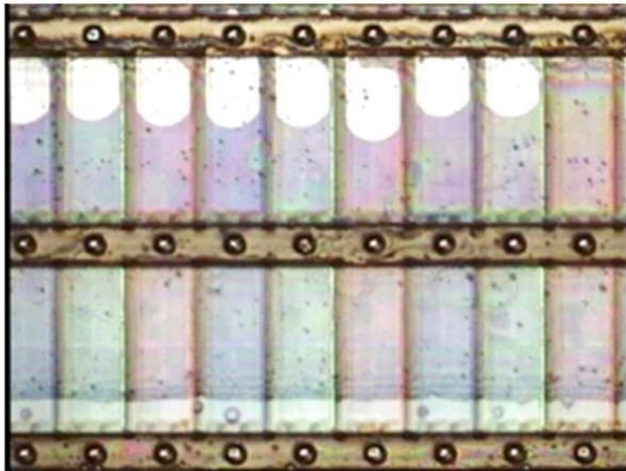
도면14



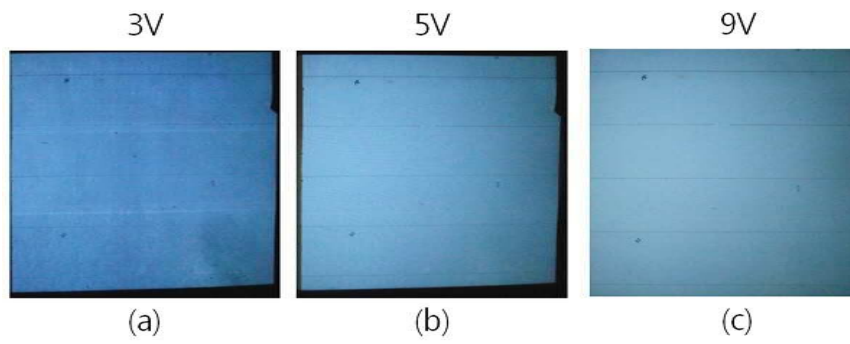
도면15



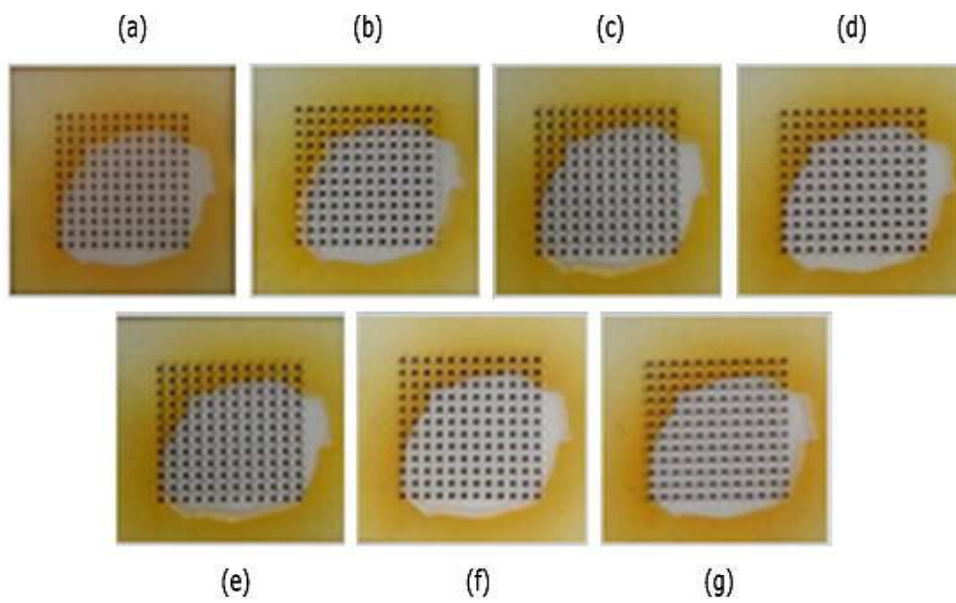
도면16



도면17



도면18



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR1020160085162A	公开(公告)日	2016-07-15
申请号	KR1020150002203	申请日	2015-01-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM TAE GYUN 김태균 HAN SAE HEE 한세희 CHA TAE WOON 차태운		
发明人	김태균 한세희 차태운		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343		
CPC分类号	G02F1/1362 G02F1/1368 G02F1/134336 G02F1/133377		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的液晶显示器包括绝缘基板，位于绝缘基板上的薄膜晶体管，以及注入像素电极的液晶层，连接到薄膜晶体管的公共电极是公共电极。它与像素电极的方向相反，公共电极和像素电极之间的空间位于公共电极上，位于公共电极上的入口位于阁楼层和公共电极中，而薄膜层位于阁楼中故事和部分重叠位于膜上，膜膜和阁楼故事覆盖入口和位于膜层上的平坦化膜。

