



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0079214

(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2013-0169282

(22) 출원일자 2013년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박정권

경기도 파주시 문산읍 방촌로 1744, 108동 904호
(힐스테이트1차)

박찬

경기도 고양시 일산서구 주화로 211, 101동 802호
(대화동, 장성마을1단지아파트)

(뒷면에 계속)

(74) 대리인

박장원

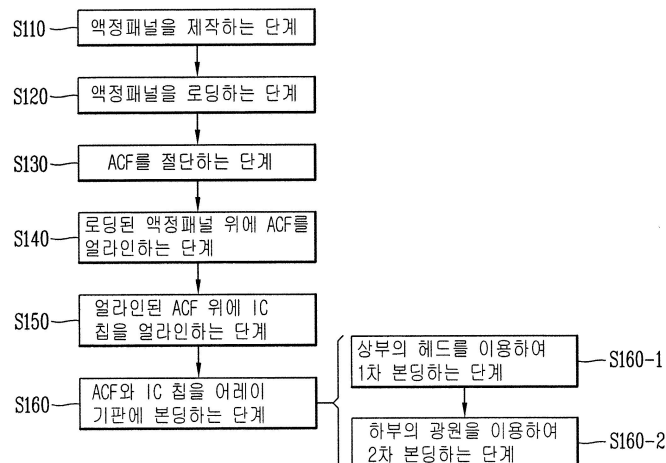
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 액정표시장치의 제조방법

(57) 요약

본 발명의 액정표시장치의 제조방법은 어레이 기관의 패드부에 칩 온 글라스(Chip On Glass; COG) 타입으로 집적 회로(Integrated Circuit; IC) 칩을 본딩할 때 UV 조사에 의한 열경화를 보조적으로 이용함으로써 액정패널의 슬립화에 따른 IC 칩의 본딩 시 힘을 방지하여 패드부 빗샘을 개선하기 위한 것으로, 어레이 기관과 컬러필터 기관으로 이루어진 액정패널을 제작하는 단계; 상기 액정패널을 테이블 위에 로딩하는 단계; 상기 로딩된 액정패널의 어레이 기관의 패드부 위에 ACF를 얼라인하는 단계; 상기 얼라인된 ACF 위에 IC 칩을 얼라인하는 단계; 상기 액정패널 상부에 위치한 헤드를 하강하여 가압 함으로써 상기 ACF와 IC 칩을 상기 어레이 기관의 패드부에 1차 본딩하는 단계; 및 UV 광원을 이용하여 상기 어레이 기관의 패드부를 통해 상기 ACF에 UV를 조사하여 경화함으로써 상기 ACF와 IC 칩의 2차 본딩을 진행하는 단계를 포함한다.

대표도 - 도7



(72) 발명자

권상현

경기도 파주시 청석로 350, 802동 206호 (다율동,
청석마을동문굿모닝힐아파트)

김용수

경기도 파주시 월롱면 엘씨디로 201, G동 1220호
(LG디스플레이 정다운마을)

이의준

서울특별시 영등포구 국회대로29길 3, 504동 404호
(당산동4가, 현대아파트)

명세서

청구범위

청구항 1

어레이 기관과 컬러필터 기관으로 이루어진 액정패널을 제작하는 단계;

상기 액정패널을 테이블 위에 로딩하는 단계;

상기 로딩된 액정패널의 어레이 기관의 패드부 위에 ACF를 얼라인하는 단계;

상기 얼라인된 ACF 위에 IC 칩을 얼라인하는 단계;

상기 액정패널 상부에 위치한 헤드를 하강하여 가압 함으로써 상기 ACF와 IC 칩을 상기 어레이 기관의 패드부에 1차 본딩하는 단계; 및

UV 광원을 이용하여 상기 어레이 기관의 패드부를 통해 상기 ACF에 UV를 조사하여 경화함으로써 상기 ACF와 IC 칩의 2차 본딩을 진행하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 2

제 1 항에 있어서, 상기 어레이 기관의 패드부는 COG 본딩을 위해 스테이지 위에 안착되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 3

제 2 항에 있어서, 상기 스테이지는 석영의 투명한 재질로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 4

제 2 항에 있어서, 상기 스테이지 상부에는 헤드가 위치하고 있는 한편, 그 하부에는 UV 광원이 설치되어 있는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 5

제 1 항에 있어서, 상기 ACF와 IC 칩은 소정의 공급부에 의하여 이송되며, 상기 IC 칩은 칩 헤드에 의해 픽업된 후 상기 어레이 기관 위에 배치되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6

제 1 항에 있어서, 상기 헤드의 하단부가 일정 온도의 열을 상기 ACF와 IC 칩에 전달함으로써 상기 ACF의 경화 및 상기 ACF와 IC 칩의 1차 본딩이 이루어지는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 7

제 6 항에 있어서, 상기 열의 온도는 80℃ ~ 150℃이며, 압착시간은 1 ~ 2초로 설정하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8

제 7 항에 있어서, 상기 UV 광원은 LED로 이루어질 수 있으며, UV 조사시간은 3 ~ 4초로 설정하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9

제 1 항에 있어서, 상기 UV 광원이 지나가는 상기 어레이 기관의 패드부에 배치된 배선 내부에 다수의 홀을 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 10

제 9 항에 있어서, 상기 다수의 홀은 3 ~ 6 μ m 크기의 직사각형 형태로 상기 배선에 지그재그로 배치되는 것을 특징으로 하는 액정표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치의 제조방법에 관한 것으로, 보다 상세하게는 어레이 기판의 패드부에 칩 온 글라스(Chip On Glass; COG) 타입으로 집적회로(Integrated Circuit; IC) 칩을 본딩(bonding)하는 액정표시장치의 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

[0003] 이하, 상기 액정표시장치에 대해서 상세히 설명한다.

[0004] 일반적인 액정표시장치는 화소 매트릭스를 갖는 액정패널과 상기 액정패널의 게이트라인들과 데이터라인들을 구동하기 위한 게이트 드라이버와 데이터 드라이버 등의 구동회로 유닛으로 이루어져 있다.

[0005] 도 1은 박막 트랜지스터 어레이 기판과 컬러필터 기판이 대향하여 합착된 단위 액정패널의 개략적인 평면구성을 나타내는 예시도이다.

[0006] 상기 도 1을 참조하면, 액정패널(10)은 액정 셀들이 매트릭스 형태로 배열되는 화상표시부(15)와 상기 화상표시부(15)의 게이트라인(GL)들과 접속되는 게이트 패드부(16) 및 데이터라인(DL)들과 접속되는 데이터 패드부(17)로 구성된다.

[0007] 이때, 상기 게이트 패드부(16)와 데이터 패드부(17)는 컬러필터 기판(2)과 중첩되지 않는 박막 트랜지스터 어레이 기판(1)의 가장자리 영역에 형성되며, 상기 게이트 패드부(16)는 게이트 구동부(미도시)로부터 공급되는 주사신호를 화상표시부(15)의 게이트라인(GL)들에 공급하고, 데이터 패드부(17)는 데이터 구동부(미도시)로부터 공급되는 화상정보를 화상표시부(15)의 데이터라인(DL)들에 공급한다.

[0008] 도시하지는 않았지만, 상기 컬러필터 기판(2)은 색상을 구현하는 적색, 녹색 및 청색의 서브-컬러필터로 구성되는 컬러필터와 상기 서브-컬러필터 사이를 구분하고 액정층을 투과하는 광을 차단하는 블랙매트릭스(black matrix), 그리고 상기 액정층에 전압을 인가하는 투명한 공통전극으로 이루어져 있다.

[0009] 또한, 상기 어레이 기판(1)은 상기 기판(1) 위에 중첩되어 복수개의 화소영역을 정의하는 복수개의 게이트라인(GL)과 데이터라인(DL), 상기 게이트라인(GL)과 데이터라인(DL)의 교차영역에 형성된 스위칭소자인 박막 트랜지스터(Thin Film Transistor; TFT) 및 상기 화소영역 위에 형성된 화소전극으로 구성된다.

[0010] 이와 같이 구성된 상기 어레이 기판(1)과 컬러필터 기판(2)은 화상표시부(15)의 외곽에 형성된 실 패턴(40)에 의해 대향하도록 합착되어 액정패널(10)을 구성하며, 상기 어레이 기판(1)과 컬러필터 기판(2)의 합착은 상기 어레이 기판(1) 또는 컬러필터 기판(2)에 형성된 합착키(미도시)를 통해 이루어진다.

[0011] 일반적으로 액정패널(10)의 게이트라인(GL)과 데이터라인(DL)에 주사신호와 화상정보를 공급하는 게이트 드라이버(driver)와 데이터 드라이버는 다수의 집적회로(Integrated Circuit; IC)로 집적화 된다. 집적화 된 게이트 드라이버 IC와 데이터 드라이버 IC는 테이프 캐리어 패키지(Tape Carrier Package; TCP) 또는 칩 온 필름(Chip On Film; COF)에 실장되어 탭(Tape Automatic Bonding; TAB) 방식으로 액정패널(10)에 부착되거나, 칩 온 글라스(Chip On Glass; COG) 타입으로 액정패널(10)에 실장 된다.

[0012] 이때, 어레이 기판(1)의 패드부(16, 17)에 COG 타입으로 IC 칩을 본딩할 때 열과 압력을 가해서 이방성도전필름(Anisotropic Conductive Film; ACF)을 경화시키게 되는데, 이러한 COG 본딩 시 약 170℃의 높은 경화온도와

압력을 사용하게 된다.

[0013] 이 경우 최근 진행되는 액정패널(10)의 슬림화에 따른 액정패널(10)의 두께 감소에 대해 액정패널(10)의 휨(warpage)이나 변형에 상대적으로 취약하며, 이에 따라 패드부(16, 17)에 빗샘이 발생하기도 한다.

[0014] 즉, 슬림한 내로우 베젤(narrow bezel) 모델의 경우 액정패널(10)의 두께 감소와 패드부(16, 17)의 폭 감소 및 IC 칩의 사이즈 증가 등에 의해 기존과 동일한 열 압착 조건으로 본딩을 진행할 경우 액정패널(10)에 휨이나 변형이 발생하게 된다.

발명의 내용

해결하려는 과제

[0015] 본 발명은 상기한 문제를 해결하기 위한 것으로, 액정패널의 슬림화에 따른 IC 칩의 본딩 시 액정패널의 휨을 방지하도록 한 액정표시장치의 제조방법을 제공하는데 목적이 있다.

[0016] 기타, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

[0017] 상기한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 액정표시장치의 제조방법은 어레이 기판과 컬러필터 기판으로 이루어진 액정패널을 제작하는 단계; 상기 액정패널을 테이블 위에 로딩하는 단계; 상기 로딩된 액정패널의 어레이 기판의 패드부 위에 ACF를 얼라인하는 단계; 상기 얼라인된 ACF 위에 IC 칩을 얼라인하는 단계; 상기 액정패널 상부에 위치한 헤드를 하강하여 가압 함으로써 상기 ACF와 IC 칩을 상기 어레이 기판의 패드부에 1차 본딩하는 단계; 및 UV 광원을 이용하여 상기 어레이 기판의 패드부를 통해 상기 ACF에 UV를 조사하여 경화함으로써 상기 ACF와 IC 칩의 2차 본딩을 진행하는 단계를 포함한다.

[0018] 이때, 상기 어레이 기판의 패드부는 COG 본딩을 위해 스테이지 위에 안착될 수 있다.

[0019] 이때, 상기 스테이지는 석영의 투명한 재질로 형성될 수 있다.

[0020] 상기 스테이지 상부에는 헤드가 위치하고 있는 한편, 그 하부에는 UV 광원이 설치될 수 있다.

[0021] 상기 ACF와 IC 칩은 소정의 공급부에 의하여 이송되며, 상기 IC 칩은 칩 헤드에 의해 픽업된 후 상기 어레이 기판 위에 배치될 수 있다.

[0022] 상기 헤드의 하단부가 일정 온도의 열을 상기 ACF와 IC 칩에 전달함으로써 상기 ACF의 경화 및 상기 ACF와 IC 칩의 1차 본딩이 이루어질 수 있다.

[0023] 이때, 상기 열의 온도는 80℃ ~ 150℃이며, 압착시간은 1 ~ 2초로 설정할 수 있다.

[0024] 이때, 상기 UV 광원은 LED로 이루어질 수 있으며, UV 조사시간은 3 ~ 4초로 설정할 수 있다.

[0025] 상기 UV 광원이 지나가는 상기 어레이 기판의 패드부에 배치된 배선 내부에 다수의 홀을 형성할 수 있다.

[0026] 이때, 상기 다수의 홀은 3 ~ 6μm 크기의 직사각형 형태로 상기 배선에 지그재그로 배치될 수 있다.

발명의 효과

[0027] 상술한 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치의 제조방법은 어레이 기판의 패드부에 COG 타입으로 IC 칩을 본딩할 때 UV 조사에 의한 열경화를 보조적으로 이용함으로써 액정패널의 슬림화에 따른 IC 칩의 본딩 시 휨을 방지할 수 있게 되며, 이에 따라 패드부의 빗샘을 개선시키는 효과를 제공한다.

[0028] 이때, COG 본딩 장치의 하부 스테이지를 석영 등의 투명한 재질로 형성함에 따라 UV 조사의 투과도가 확보되어 ACF의 경화율이 개선되는 한편, 액정패널의 두께 및 패드부 폭 등의 디자인 시 자유도가 증가되어 경쟁력을 확보할 수 있는 효과를 제공한다.

도면의 간단한 설명

[0029] 도 1은 박막 트랜지스터 어레이 기판과 컬러필터 기판이 대향하여 합착된 단위 액정패널의 개략적인 평면구성을 나타내는 예시도.

도 2는 본 발명의 실시예에 따른 액정표시장치의 구조를 예시적으로 나타내는 도면.

도 3은 본 발명의 실시예에 따른 COG 타입의 액정표시장치를 예시적으로 나타내는 평면도.

도 4는 본 발명의 실시예에 따른 COG 본딩 장치의 외관을 개략적으로 나타내는 도면.

도 5는 상기 도 4에 도시된 COG 본딩 장치를 통해 IC 칩을 본딩하는 방법을 개략적으로 나타내는 단면도.

도 6a 및 도 6b는 본 발명의 실시예에 따른 COG 타입의 액정표시장치에 있어, 어레이 기판의 패드부 일부를 예시적으로 나타내는 평면도 및 단면도.

도 7은 본 발명의 실시예에 따른 액정표시장치의 제조방법을 순차적으로 나타내는 흐름도.

도 8은 본 발명의 실시예에 따른 액정패널의 제조방법을 순차적으로 나타내는 흐름도.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면을 참조하여 본 발명에 따른 액정표시장치의 제조방법의 바람직한 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- [0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.
- [0032] 소자(element) 또는 층이 다른 소자 또는 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않는 것을 나타낸다.
- [0033] 공간적으로 상대적인 용어인 "아래(below, beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다.
- [0034] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 따라서 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0035] 도 2는 본 발명의 실시예에 따른 액정표시장치의 구조를 예시적으로 나타내는 도면이다. 다만, 본 발명이 상기 도 2에 도시된 구조에 한정되는 것은 아니다.
- [0036] 상기 도 2를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 화소 매트릭스를 갖는 액정패널(110), 상기 액정패널(110)의 게이트라인(GL)들을 구동하기 위한 게이트 드라이버(111), 상기 액정패널(110)의 데이터라인(DL)들을 구동하기 위한 데이터 드라이버(112), 상기 게이트 드라이버(111)와 데이터 드라이버(112)의 구동 타이밍을 제어하기 위한 타이밍 컨트롤러(113) 및 상기 구성 요소들이 필요로 하는 구동 전압(VDD, VGH, VGL 등)들을 공급하는 전원부(114)를 포함하여 구성된다.
- [0037] 액정패널(110)은 게이트라인(GL)들과 데이터라인(DL)들의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다. 화소들 각각은 화소 신호에 따라 광투과율을 조절하는 액정 셀(LC)과 상기 액정 셀(LC)을 구동하기 위한 박막 트랜지스터(TFT)들을 구비한다.
- [0038] 박막 트랜지스터(TFT)는 게이트라인(GL)으로부터의 게이트-온 전압(VGH)이 공급되는 경우 턴-온(turn on)되어 데이터 라인(DL)으로부터의 화소 신호를 액정 셀(LC)에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트라인(GL)으로부터 게이트-오프 전압(VGL)이 공급되는 경우 턴-오프(turn off)되어 액정 셀(LC)에 충전된 화소 신호가

유지되게 한다.

- [0039] 액정 셀(LC)은 등가적으로 커패시터로 표현되며, 액정층을 사이에 두고 대면하는 공통전극과 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성된다. 그리고, 액정 셀(LC)은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 커패시터(미도시)를 더 구비한다. 이러한 액정 셀(LC)은 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 제조를 구현하게 된다.
- [0040] 게이트 드라이버(111)는 타이밍 컨트롤러(113)로부터의 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트 시켜 게이트라인(GL)들에 순차적으로 전원부(1114)로부터의 게이트-온 전압(VGH)을 갖는 스캔 펄스를 공급한다. 그리고, 게이트 드라이버(111)는 게이트라인(GL)들에 게이트-온 전압(VGH)의 스캔 펄스가 공급되지 않는 나머지 기간에서는 전원부(114)로부터의 게이트-오프 전압(VGL)을 공급하게 된다. 또한, 게이트 드라이버(111)는 상기 스캔 펄스의 펄스 폭을 타이밍 컨트롤러(113)로부터의 게이트 출력 이네이블(Gate Output Enable; GOE) 신호에 따라 제어하게 된다.
- [0041] 데이터 드라이버(112)는 타이밍 컨트롤러(113)로부터의 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트 시켜 샘플링 신호를 발생한다. 그리고, 데이터 드라이버(112)는 상기 SSC에 따라 입력되는 화소 데이터(RGB)를 상기 샘플링 신호에 따라 래치(latch)한 후 소스 출력 이네이블(Source Output Enable; SOE) 신호에 응답하여 라인단위로 공급한다. 이어서, 데이터 드라이버(112)는 라인단위로 공급되는 화소 데이터(RGB)에 따라 감마 전압부(미도시)로부터의 감마 전압을 아날로그 화소 신호로 변환하여 데이터라인(DL)들에 공급한다. 여기서, 데이터 드라이버(112)는 상기 화소 데이터를 화소 신호로 변환할 때 타이밍 컨트롤러(113)로부터의 극성 제어(POL) 신호에 응답하여 그 화소 신호의 극성을 결정하게 된다.
- [0042] 그리고, 데이터 드라이버(112)는 상기 소스 출력 이네이블(SOE) 신호에 응답하여 상기 화소 신호가 데이터라인(DL)들에 공급되는 기간을 결정한다.
- [0043] 타이밍 컨트롤러(113)는 게이트 드라이버(111)를 제어하는 GSP, GSC, GOE 신호 등을 발생하고, 데이터 드라이버(112)를 제어하는 SSP, SSC, SOE, POL 신호 등을 발생한다. 이 경우, 타이밍 컨트롤러(113)는 외부로부터 입력되는 유효 데이터 구간을 알리는 데이터 이네이블(Data Enable; DE) 신호, 수평 동기 신호(Hsync), 수직 동기 신호(Vsync), 화소 데이터(RGB)의 전송 타이밍을 결정하는 도트 클럭(Dot Clock; DCLK)을 이용하여 상기 GSP, GSC, GOE, SSP, SSC, SOE, POL 등과 같은 제어신호들을 생성하게 된다.
- [0044] 전원부(114)는 입력 구동 전압(VCC)을 이용하여 IC 디지털 구동 전압, IC 아날로그 구동 전압(VDD), 게이트-온 전압(VGH), 게이트-오프 전압(VGL) 등을 발생한다. 그리고, 전원부(114)는 IC 디지털 구동 전압을 타이밍 컨트롤러(113) 및 데이터 드라이버(112)로, IC 아날로그 구동 전압(VDD)을 데이터 드라이버(112)로, 게이트-온 전압(VGH)과 게이트-오프 전압(VGL)을 게이트 드라이버(111)로 공급한다. 또한, 전원부(114)는 액정패널(110)의 액정 셀(LC) 구동시 기준이 되는 공통 전압을 발생하여 공통전극에 공급한다.
- [0045] 이렇게 구성되는 액정표시장치에서 상기 게이트 드라이버(111) 및 데이터 드라이버(112)는 다수의 IC로 집적화된다. 집적화 된 게이트 드라이버 IC와 데이터 드라이버 IC는 칩 온 글라스(Chip On Glass; COG) 타입으로 액정패널(110) 상에 실장될 수 있다.
- [0046] 도 3은 본 발명의 실시예에 따른 COG 타입의 액정표시장치를 예시적으로 나타내는 평면도로써, 데이터 패드부에 가요성 인쇄 회로(Flexible Printed Circuit; FPC) 필름이 부착된 상태를 예를 들어 나타내고 있다. 다만, 본 발명이 상기 도 3에 도시된 구조에 한정되는 것은 아니다.
- [0047] 상기 도 3을 참조하면, 본 발명의 실시예에 따른 COG 타입의 액정표시장치는 어레이 기판(101)과 컬러필터 기판(102)으로 구성된 액정패널(110), 상기 어레이 기판(101)의 패드부에 실장된 COG 타입의 게이트 드라이버 IC(121)와 데이터 드라이버 IC(122), 타이밍 컨트롤러(113)와 각종 회로 소자가 형성되어져 있는 인쇄회로기판(124), 상기 인쇄회로기판(124)의 타이밍 컨트롤러(113)와 어레이 기판(101)에 접속된 FPC 필름(123)을 구비한다.
- [0048] 이때, 박막 트랜지스터가 형성된 상기 어레이 기판(101)과 컬러필터가 형성된 컬러필터 기판(102)은 액정층을 사이에 두고 대향하여 합착된다.
- [0049] 상기 게이트 드라이버 IC(121) 및 데이터 드라이버 IC(122)는 컬러필터 기판(102)과 중첩되지 않는 어레이 기판(101)의 주변 영역, 즉 패드부에 COG 방식으로 실장 된다.

- [0050] 즉, 상기 컬러필터 기관(102)과 중첩되지 않는 어레이 기관(101)의 가장자리 영역에 게이트 패드부와 데이터 패드부가 형성되며, 상기 게이트 패드부는 게이트 드라이버 IC(121)로부터 공급되는 주사신호를 화상 표시부(115)의 게이트라인(GL)들에 공급하고, 데이터 패드부는 데이터 드라이버 IC(122)로부터 공급되는 화상정보를 화상 표시부(115)의 데이터라인(DL)들에 공급한다.
- [0051] 이때, 도면에는 자세히 도시하지 않았지만, 상기 어레이 기관(101)의 화상 표시부(115)에는 복수개의 게이트라인(GL)들이 수평방향으로 배열되어 상기 게이트 패드부에 접속되고, 복수개의 데이터라인(DL)들이 수직방향으로 배열되어 상기 데이터 패드부에 접속된다. 그리고, 상기 게이트라인(GL)들과 데이터라인(DL)들은 서로 교차하는 교차영역에 박막 트랜지스터 및 화소전극을 구비하는 화소들이 형성되게 된다.
- [0052] 또한, 상기 컬러필터 기관(102)의 화상 표시부(115)에는 색상을 구현하는 적색, 녹색 및 청색의 서브-컬러필터로 구성되는 컬러필터와 상기 서브-컬러필터 사이를 구분하고 액정층을 투과하는 광을 차단하는 블랙매트릭스, 그리고 상기 액정층에 전압을 인가하는 투명한 공통전극으로 이루어져 있다.
- [0053] 상기 타이밍 컨트롤러(113)와 접속된 FPC 필름(123)은 어레이 기관(101) 중 데이터 드라이버 IC(122)가 실장되는 패드부의 중앙부에 접속된다. 이에 따라, 데이터 드라이버 IC(122)는 FPC 필름(123)에 종속적으로 접속된다. 이에 따라, FPC 필름(123)을 통해 공급되는 다수의 제어 신호 및 비디오 데이터 신호는 데이터 드라이버 IC(122)와 데이터 드라이버 IC(122) 사이의 어레이 기관(101)에 라인 온 글라스(Line On Glass; LOG) 타입으로 형성된 LOG형 신호 라인들을 경유하여 다른 데이터 드라이버 IC(122)로 전송된다. 또한, FPC 필름(123)으로부터 게이트 드라이버 IC(121)로 공급되어야 할 신호들도 LOG형 신호라인들을 통해 전송된다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0054] 이와 같이 구성된 본 발명의 실시예에 따른 액정표시장치는 상기 어레이 기관(101)의 패드부에 COG 타입으로 IC 칩, 즉 상기 게이트 드라이버 IC(121)와 데이터 드라이버 IC(122)를 본딩할 때 UV 조사에 의한 열경화를 보조적으로 이용함으로써 액정패널의 슬립화에 따른 IC 칩의 본딩 시 휨을 방지하는 것을 특징으로 하며, 이를 도면을 참조하여 상세히 설명한다.
- [0055] 도 4는 본 발명의 실시예에 따른 COG 본딩 장치의 외관을 개략적으로 나타내는 도면이다.
- [0056] 그리고, 도 5는 상기 도 4에 도시된 COG 본딩 장치를 통해 IC 칩을 본딩하는 방법을 개략적으로 나타내는 단면도이다.
- [0057] COG 본딩 공정에 있어서, COG 방식은 어레이 기관의 패드전극에 ACF를 부착하고, ACF 상에 IC 칩을 배치하고 적절한 열과 압력으로 가압하여 펌프(pump)와 패드전극이 접촉하여 도통하게 하는 방식이다.
- [0058] 상기 도 4를 참조하면, 본 발명의 실시예에 따른 COG 본딩 장치는 액정패널(110)을 로딩하는 로딩부(130)와 상기 로딩부(130)로부터 공급된 액정패널(110)에 ACF 자동 부착공정 및 IC 칩의 본딩공정이 진행되는 본체부(140) 및 상기 본체부(140)로부터 공급된 액정패널(110)을 외부로 배출하는 언로딩부(150)로 이루어질 수 있다.
- [0059] 이때, 상기 본 발명의 실시예에 따른 COG 본딩 장치는 상기 로딩부(130)와 본체부(140) 및 언로딩부(150)를 제어하는 제어부(160)를 포함할 수 있다.
- [0060] 그리고, 도시하지 않았지만, 상기 로딩부(130)와 본체부(140) 및 언로딩부(150) 사이에는 트랜스퍼가 구비되어 일정한 피치로 작동함으로써 IC 칩을 이송시킬 수 있다.
- [0061] 이러한 구조를 갖는 상기 COG 본딩 장치에 있어서, 상기 로딩부(130)와 언로딩부(150)는 컨베이어를 포함한다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0062] 일 예로, 상기 컨베이어는 구동모터와 상기 구동모터에 연결되는 다수의 회전축 및 상기 회전축에 의해 지지되며, 그 상부에 액정패널(110)이 안착되는 벨트를 포함할 수 있다.
- [0063] 이와 같이 로딩부(130)에 의하여 액정패널(110)이 로딩되고 나면, 일 예로 이송 암(미도시)에 의하여 흡입방식으로 픽업되어 상기 본체부(140)로 공급됨으로써 후공정이 진행될 수 있다.
- [0064] 도시하지 않았지만, 상기 본체부(140)는 액정패널(110), 바람직하게는 어레이 기관의 패드부 위에 ACF를 자동으로 부착시키는 ACF 본딩부와 상기 ACF가 부착된 액정패널(110) 위에 IC 칩을 실장하는 칩 본딩부를 포함한다. 이때, 상기 ACF 본딩부와 칩 본딩부는 동일한 구성으로 이루어질 수 있다.
- [0065] 상기 도 5를 참조하면, 상기 본체부(140)로 공급된 액정패널(110)은 이송부재(미도시)를 통해 테이블(141) 위에

로딩되는 한편, 어레이 기관(101)의 패드부는 COG 본딩을 위해 스테이지(142) 위에 안착되게 된다.

- [0066] 상기 액정패널(110)은 상부 컬러필터 기관(102)과 하부 어레이 기관(101)으로 구성되며, 그 외측에는 각각 상, 하부 편광판(103, 104)이 부착되어 있다.
- [0067] 이때, 상기 스테이지(142) 상부에는 소정의 헤드(143)가 위치하고 있고, 이 상태에서 상기 어레이 기관(101)의 패드부에 ACF(125)와 IC 칩(126)이 얼라인 되어 배치되게 되면, 상기 헤드(143)가 하강하여 가압 함으로써 상기 ACF(125)와 IC 칩(126)이 상기 어레이 기관(101)의 패드부에 부착되게 된다.
- [0068] 일 예로, 상기 ACF(125)에는 도전 입자(미도시)가 함유되어 있으며, 일정 압력이 작용하는 경우 절연막이 깨짐에 따라 도전 입자를 통하여 전기를 인가할 수 있는 구조이다.
- [0069] 상기 ACF(125)와 IC 칩(126)은 별도로 구비된 공급부(미도시)에 의하여 이송되며, 상기 IC 칩(126)은 칩 헤드(미도시)에 의해 픽업된 후 상기 액정패널(110)에 본딩 되게 된다. 이 경우 상기 ACF(125)와 IC 칩(126)의 본딩에 앞서 ACF(125)와 IC 칩(126)의 얼라인이 이루어질 수 있다.
- [0070] 이때, 상기 헤드(143)의 하단부가 일정 온도의 열을 상기 ACF(125)와 IC 칩(126)에 전달함으로써 ACF(125)의 경화와 상기 ACF(125)와 IC 칩(126)의 부착(1차 본딩)이 이루어지게 된다. 이때, 열의 온도는 80℃ ~ 150℃, 바람직하게는 100℃ 내외이며, 압착시간은 약 1 ~ 2초로 할 수 있다.
- [0071] 이후, 상기 스테이지(142) 하부에 위치한 UV 광원(145)을 이용하여 상기 어레이 기관(101)의 패드부를 통해 상기 ACF(125)에 UV를 조사하여 경화함으로써 상기 ACF(125)와 IC 칩(126)의 부착(2차 본딩)이 완료되게 된다.
- [0072] 상기 UV 광원(145)은 LED로 이루어질 수 있으며, 이때 UV 조사시간은 약 3 ~ 4초로 할 수 있다.
- [0073] 이때, 상기 스테이지(142)를 석영 등의 투명한 재질로 형성함에 따라 UV 조사의 투과도가 확보되어 ACF의 경화율이 개선되게 된다.
- [0074] 이와 같이 어레이 기관(101)의 패드부에 COG 타입으로 IC 칩(126)을 본딩할 때 UV 조사에 의한 열경화를 보조적으로 이용함으로써 액정패널(110)의 슬립화에 따른 IC 칩(126)의 본딩 시 힘을 방지할 수 있게 되며, 이에 따라 패드부의 빗샘을 개선할 수 있게 된다. 또한, 액정패널(110)의 두께 및 패드부 폭 등의 디자인 시 자유도가 증가되어 경쟁력을 확보할 수 있게 된다.
- [0075] 한편, 어레이 기관(110)의 패드부에 불투명한 배선이 형성되어 있는 경우 광에 의한 경화가 어려울 수 있기 때문에 본 발명의 실시예에서는 상기 패드부의 배선에 UV 투과를 위한 3 ~ 6 μ m 크기의 홀을 추가로 형성하는 것을 특징으로 하며, 이를 다음의 도면을 통해 상세히 설명한다.
- [0076] 도 6a 및 도 6b는 본 발명의 실시예에 따른 COG 타입의 액정표시장치에 있어, 어레이 기관의 패드부 일부를 예시적으로 나타내는 평면도 및 단면도이다.
- [0077] 이때, 상기 도 6b는 상기 도 6a에 도시된 본 발명의 실시예에 따른 COG 타입의 액정표시장치에 있어, 어레이 기관의 패드부의 A-A'선에 따라 절단한 단면을 예를 들어 나타내고 있다.
- [0078] 상기 도면들을 참조하면, 본 발명의 실시예에 따른 어레이 기관(101)의 패드부에는 차례대로 버퍼층(115a)과 게이트절연막(115b)이 형성되어 있으며, 그 위에 게이트 도전물질로 이루어진 제 1 배선(118a)이 형성되어 있다.
- [0079] 그리고, 그 위에 층간 절연막(115c, 115d)이 개재된 상태에서 데이터 도전물질로 이루어진 제 2 배선(118b)과 연결전극(128a)이 형성되어 있다.
- [0080] 이때, 상기 연결전극(128a)은 제 1 콘택홀(미도시)을 통해 그 하부의 제 1 배선(118a)과 전기적으로 접속하게 된다.
- [0081] 그리고, 상기 제 2 배선(118b)과 연결전극(128a)이 형성된 어레이 기관(101) 위에는 보호막(115e)이 개재된 상태에서 투명한 도전물질로 이루어진 제 1, 제 2 패드전극(119a, 119b)이 형성되어 있다.
- [0082] 이때, 상기 제 1 패드전극(119a)은 제 2 콘택홀(미도시)을 통해 그 하부의 연결전극(128a), 즉 제 1 배선(118a)과 전기적으로 접속하게 된다.
- [0083] 또한, 상기 제 2 패드전극(119b)은 제 3 콘택홀(미도시)을 통해 그 하부의 제 2 배선(118b)과 전기적으로 접속하게 된다. 다만, 본 발명이 이러한 패드부의 구성에 한정되는 것은 아니다.
- [0084] 이렇게 구성된 패드부에 있어, 불투명한 도전물질로 이루어진 상기 연결전극(128a)과 제 1, 제 2 배선(118a,

118b)은 그 내부에 다수의 홀(H)이 형성되어 있는 것을 특징으로 하며, 이에 따라 상기 패드부의 UV 조사의 투과도를 향상시킬 수 있게 된다.

[0085] 상기 다수의 홀(H)은 약 3 ~ 6 μ m 크기의 직사각형 형태로 상기 연결전극(128a)과 제 1, 제 2 배선(118a, 118b)에 지그재그로 배치될 수 있으며, 길게 스트라이프 형태로 형성될 수도 있다.

[0086] 이하, 전술한 COG 본딩을 이용한 본 발명의 실시예에 따른 액정표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.

[0087] 도 7은 본 발명의 실시예에 따른 액정표시장치의 제조방법을 순차적으로 나타내는 흐름도이다.

[0088] 그리고, 도 8은 본 발명의 실시예에 따른 액정패널의 제조방법을 순차적으로 나타내는 흐름도로써, 액정적하방식으로 액정층을 형성하는 경우의 액정패널의 제조방법을 예를 들어 나타내고 있다.

[0089] 액정패널의 제조공정은 크게 하부 박막 트랜지스터 어레이 기판에 구동소자를 형성하는 구동소자 어레이공정과 상부 컬러필터 기판에 컬러필터를 형성하는 컬러필터공정 및 셀 공정으로 구분될 수 있다.

[0090] 우선, 어레이공정에 의해 박막 트랜지스터 어레이 기판에 배열되어 화소영역을 정의하는 복수개의 게이트라인과 데이터라인을 형성하고 상기 화소영역 각각에 상기 게이트라인과 데이터라인에 접속되는 구동소자인 박막 트랜지스터를 형성한다(S111). 또한, 상기 어레이공정을 통해 상기 박막 트랜지스터에 접속되어 박막 트랜지스터를 통해 신호가 인가됨에 따라 액정층을 구동하는 화소전극을 형성한다.

[0091] 또한, 컬러필터 기판에는 컬러필터공정에 의해 컬러를 구현하는 적색, 녹색 및 청색의 서브-컬러필터로 구성되는 컬러필터와 상기 서브-컬러필터 사이를 구분하고 액정층을 투과하는 광을 차단하는 블랙매트릭스 및 상기 액정층에 전압을 인가하는 투명한 공통전극을 형성한다(S112). 이때, 인-플레인 스위칭(In Plane Switching; IPS) 방식의 액정표시장치를 제작하는 경우에는 상기 어레이공정을 통해 상기 화소전극이 형성된 박막 트랜지스터 어레이 기판에 공통전극을 형성하게 된다.

[0092] 그리고, 상기 컬러필터공정을 통해 상기 컬러필터 기판의 화상표시부 내에 셀갭을 일정하게 유지하기 위한 스페이서를 형성하게 된다.

[0093] 이어서, 상기 컬러필터 기판 및 박막 트랜지스터 어레이 기판에 각각 배향막을 도포한 후 컬러필터 기판과 박막 트랜지스터 어레이 기판 사이에 형성되는 액정층의 액정분자에 배향규제력 또는 표면고정력(즉, 프리틸트 각(pretilt angle)과 배향방향)을 제공하기 위해 상기 배향막을 배향 처리한다(S113, S114). 이때, 상기 배향 처리방법으로 러빙 또는 광배향의 방법을 적용할 수 있다.

[0094] 그리고, 상기 러빙공정을 마친 컬러필터 기판 및 박막 트랜지스터 어레이 기판은 배향막 검사기를 통해 배향막의 불량여부를 검사하게 된다.

[0095] 한편, 상기 어레이 기판과 컬러필터 기판은 대면적의 모기판으로 이루어져 있다. 다시 말해서, 대면적의 제 1 모기판에 복수개의 박막 트랜지스터 어레이 기판들을 형성하고, 별도의 제 2 모기판에 복수개의 컬러필터 기판들을 형성한 다음 두 개의 제 1, 제 2 모기판을 합착함으로써 복수개의 액정패널들을 동시에 형성하게 된다. 이때, 상기 복수개의 액정패널은 적어도 2개의 서로 다른 사이즈로 이루어질 수 있다.

[0096] 상기 적하방식을 이용한 경우에는 배향막 검사를 마친 후, 상기 컬러필터 기판에 실링재를 도포하여 소정의 실패턴을 형성하는 동시에 상기 박막 트랜지스터 어레이 기판에 액정을 적하하여 액정층을 형성하게 된다(S115, S116).

[0097] 상기 적하 방식은 디스펜서를 이용하여 복수개의 박막 트랜지스터 어레이 기판이 배치된 대면적의 제 1 모기판이나 또는 복수개의 컬러필터 기판이 배치된 제 2 모기판의 화상표시부에 액정을 적하 및 분배(dispensing)하고, 상기 제 1, 제 2 모기판을 합착하는 압력에 의해 액정을 화상표시부 전체에 균일하게 분포되도록 함으로써, 액정층을 형성하는 방식이다.

[0098] 따라서, 상기 액정패널에 적하 방식을 통해 액정층을 형성하는 경우에는 액정이 화상표시부 외부로 누설되는 것을 방지할 수 있도록 메인 실패턴이 화상표시부 외곽을 감싸는 폐쇄된 패턴으로 형성되어야 한다.

[0099] 상기 적하 방식은 진공주입 방식에 비해 짧은 시간에 액정을 적하할 수 있으며, 액정패널이 대형화될 경우에도 액정층을 매우 신속하게 형성할 수 있다.

[0100] 또한, 기판 위에 액정을 필요한 양만 적하하기 때문에 진공주입 방식과 같이 고가의 액정을 폐기함에 따른 액정

패널의 단가 상승을 방지하여 제품의 가격경쟁력을 강화시키게 된다.

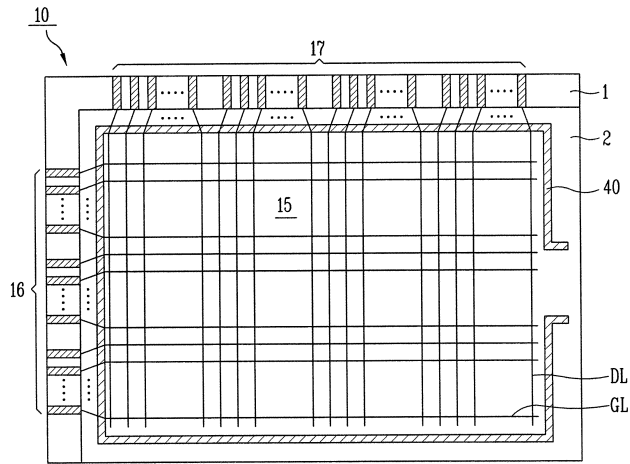
- [0101] 이후, 상기와 같이 액정이 적하되고 실 패턴이 형성된 상기 컬러필터 기관과 박막 트랜지스터 어레이 기관을 정렬한 상태에서 압력을 가하여 상기 실 패턴에 의해 상기 컬러필터 기관과 박막 트랜지스터 어레이 기관을 합착함과 동시에 압력의 인가에 의해 적하된 액정을 패널 전체에 걸쳐 균일하게 퍼지게 한다(S117). 이와 같은 공정에 의해 대면적의 합착된 제 1, 제 2 모기관에는 액정층이 형성된 복수개의 액정패널이 형성되며, 이 유리기관을 가공, 절단하여 복수개의 액정패널로 분리하고 각각의 액정패널을 검사함으로써 액정패널을 제작하게 된다(S118, S119).
- [0102] 이와 같이 제작된 개개의 액정패널은 어레이 기관의 패드부에 IC 칩을 본딩하기 위해 본 발명의 실시예에 따른 COG 본딩 장치로 이송되어 소정의 테이블 위에 로딩되게 된다(S120).
- [0103] 이때, 상기 어레이 기관의 패드부는 COG 본딩을 위해 스테이지 위에 안착되게 되며, 상기 스테이지는 석영 등의 투명한 재질로 형성될 수 있다.
- [0104] 상기 스테이지 상부에는 헤드가 위치하고 있는 한편, 그 하부에는 UV 광원이 설치되어 있다.
- [0105] 다음으로, ACF를 소정의 크기로 절단한 후에 로딩된 액정패널 위에 얼라인 하여 배치한다(S130, S140).
- [0106] 이때, 상기 ACF에는 도전 입자가 함유되어 있으며, 일정 압력이 작용하는 경우 절연막이 깨짐에 따라 도전 입자를 통하여 전기를 인가할 수 있는 구조이다.
- [0107] 이후, 얼라인된 상기 ACF 위에 IC 칩을 얼라인 하게 된다(S150).
- [0108] 이때, 상기 ACF와 IC 칩은 별도로 구비된 공급부에 의하여 이송되며, 상기 IC 칩은 칩 헤드에 의해 픽업된 후 상기 어레이 기관 위에 배치되게 된다.
- [0109] 이와 같이 ACF와 IC 칩의 얼라인이 이루어진 후에는 상부의 헤드와 하부의 UV 광원을 이용하여 상기 ACF와 IC 칩을 어레이 기관의 패드부에 본딩한다(S160).
- [0110] 즉, 상기 스테이지 상부에는 소정의 헤드가 위치하고 있고, 이 상태에서 상기 어레이 기관의 패드부에 ACF와 IC 칩이 얼라인 되어 배치되게 되면, 상기 헤드가 하강하여 가압 함으로써 상기 ACF와 IC 칩이 상기 어레이 기관의 패드부에 1차 본딩 되게 된다(S160-1).
- [0111] 상기 헤드의 하단부가 일정 온도의 열을 상기 ACF와 IC 칩에 전달함으로써 ACF의 경화와 상기 ACF와 IC 칩의 1차 본딩이 이루어지게 된다. 이때, 열의 온도는 80℃ ~ 150℃, 바람직하게는 100℃ 내외이며, 압착시간은 약 1 ~ 2초로 할 수 있다.
- [0112] 이후, 상기 스테이지 하부에 위치한 UV 광원을 이용하여 상기 어레이 기관의 패드부를 통해 상기 ACF에 UV를 조사하여 경화함으로써 상기 ACF와 IC 칩의 2차 본딩이 진행되게 된다(S160-2).
- [0113] 상기 UV 광원은 LED로 이루어질 수 있으며, 이때 UV 조사시간은 약 3 ~ 4초로 할 수 있다.
- [0114] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

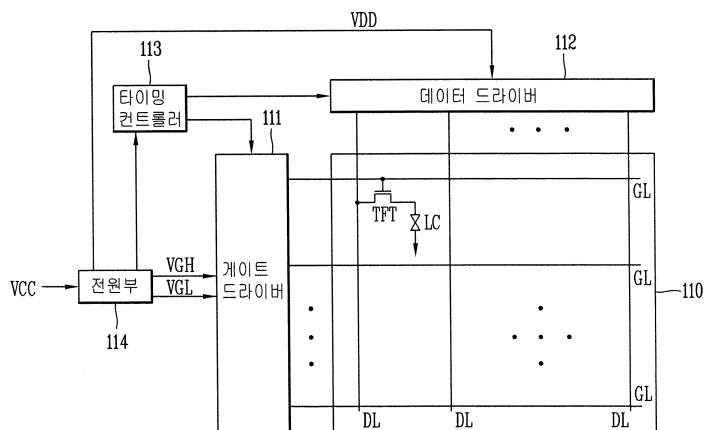
- [0115] 101 : 어레이 기관 102 : 컬러필터 기관
110 : 액정패널 125 : 이방성도전필름
126 : 집적회로 141 : 테이블
142 : 스테이지 143 : 헤드
145 : UV 광원

도면

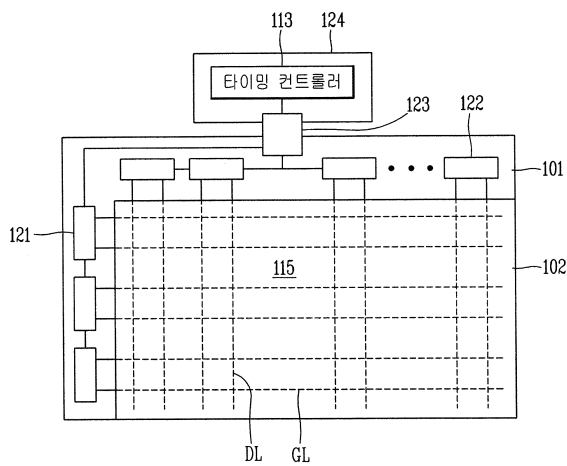
도면1



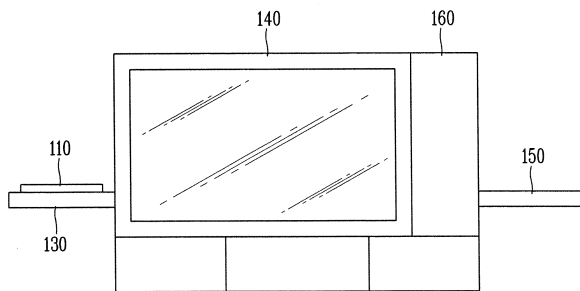
도면2



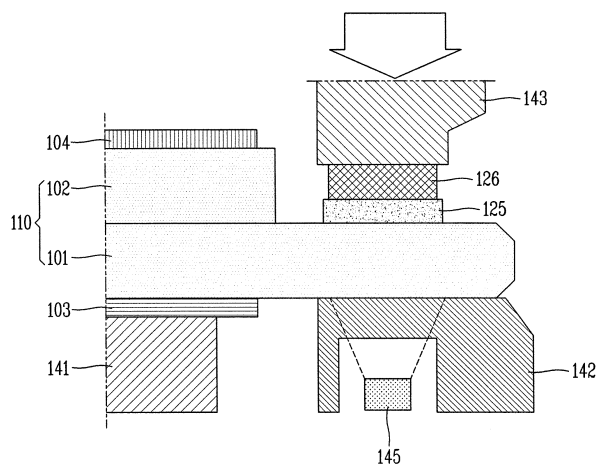
도면3



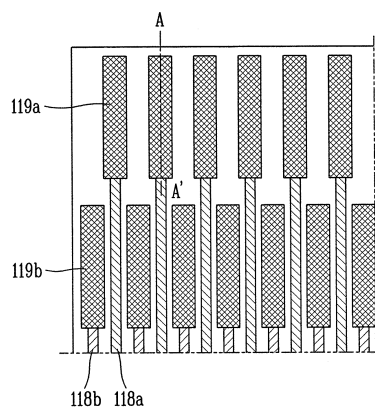
도면4



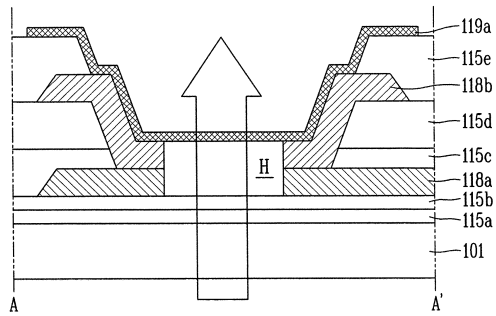
도면5



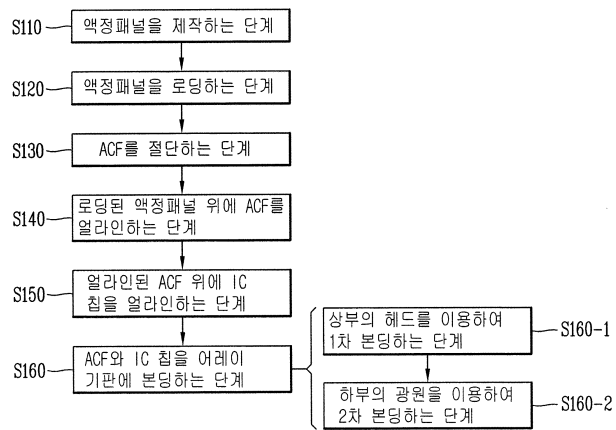
도면6a



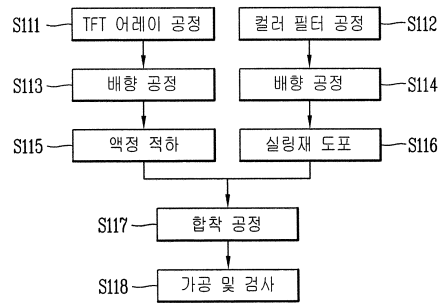
도면6b



도면7



도면8



专利名称(译)	标题：液晶显示装置的制造方法		
公开(公告)号	KR1020150079214A	公开(公告)日	2015-07-08
申请号	KR1020130169282	申请日	2013-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG DISPLAY CO. , LTD.		
[标]发明人	PARK JEONG KWEON PARK CHAN KWON SANG HYUN KIM YONG SOO LEE EUI JUN		
发明人	PARK,JEONG KWEON PARK,CHAN KWON,SANG HYUN KIM,YONG SOO LEE,EUI JUN		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/13306 G02F1/133514 G02F1/13452 G02F1/13458		
代理人(译)	PARK , JANG WON		
其他公开文献	KR102066098B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置的制造方法技术领域本发明涉及液晶显示装置的制造方法。发明内容本发明的目的是通过在将集成电路（IC）芯片键合到焊盘单元上的同时通过辅助使用紫外线照射的热固化来防止由于液晶面板的薄型化而引起的翘曲，从而防止焊盘单元的光泄漏。玻璃芯片（COG）类型的阵列基板的示意图。本发明包括以下步骤：制造液晶面板，该液晶面板包括阵列基板和滤色器基板；以及将液晶面板装载在桌子上；在装载的液晶面板的阵列基板的焊盘单元上对准ACF；将IC芯片对准对准的ACF；通过下降并加压位于液晶面板上部上方的头部，在阵列基板的焊盘单元上执行ACF和IC芯片的第一结合；然后通过使用紫外线光源通过阵列基板的焊盘单元向ACF发射紫外线来进行固化，从而进行ACF和IC芯片的第二键合。

