



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0073431
(43) 공개일자 2014년06월16일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G06F 3/041 (2006.01)
(21) 출원번호 10-2013-0149143
(22) 출원일자 2013년12월03일
심사청구일자 2013년12월03일
(30) 우선권주장
JP-P-2012-267279 2012년12월06일 일본(JP)

(71) 출원인
가부시키가이샤 재팬 디스플레이
일본국 도쿄도 미나토쿠 니시신바시 3쵸메 7반 1
고
(72) 발명자
도끼다 마사히로
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키
가이샤 재팬 디스플레이 지적재산권부 내
다카하마 마사시
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키
가이샤 재팬 디스플레이 지적재산권부 내
(74) 대리인
박충범, 장수길, 이중희

전체 청구항 수 : 총 15 항

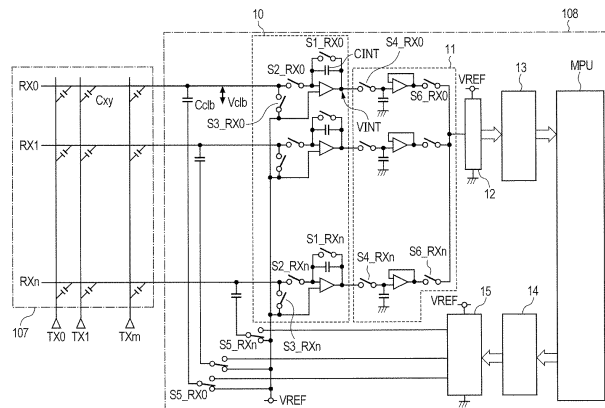
(54) 발명의 명칭 액정 표시 장치

(57) 요약

터치 패널 기능을 내장한 액정 표시 장치에 있어서, 교차 용량의 캘리브레이션을 효율적으로 실행한다.

매트릭스 형상으로 배치된 복수의 화소를 갖는 액정 표시 장치는, 제1 기판과, 제2 기판과, 상기 제1 기판과 상
기 제2 기판 사이에 협지되는 액정과, 검출 회로를 구비한다. 상기 제2 기판은 터치 패널의 검출 전극을
갖는다. 상기 각 화소는 화소 전극과 대향 전극을 갖는다. 상기 대향 전극은 복수의 블록으로 분할되어 있고,
상기 분할된 각 블록의 대향 전극은, 연속하는 복수의 표시 라인의 각 화소에 대하여 공통으로 설치되어 있고,
상기 분할된 각 블록의 대향 전극은 상기 터치 패널의 주사 전극을 겸용한다. 상기 검출 회로는, 상기 각 검출
전극마다 설치되고, 일단부가 상기 각 검출 전극에 접속되는 캘리브레이션 용량 소자를 갖고, 터치 위치 검출 처
리 시에, 상기 각 캘리브레이션 용량 소자의 타단부에 캘리브레이션 전압을 공급한다.

대표도



특허청구의 범위

청구항 1

매트릭스 형상으로 배치된 복수의 화소를 갖는 액정 표시 장치는,

제1 기판과,

제2 기판과,

상기 제1 기판과 상기 제2 기판 사이에 협지되는 액정과,

검출 회로

를 구비하고,

상기 제2 기판은, 터치 패널의 검출 전극을 갖고,

상기 각 화소는, 화소 전극과 대향 전극을 갖고,

상기 대향 전극은, 복수의 블록으로 분할되어 있고,

상기 분할된 각 블록의 대향 전극은, 연속하는 복수의 표시 라인의 각 화소에 대하여 공통으로 설치되어 있고,

상기 분할된 각 블록의 대향 전극은, 상기 터치 패널의 주사 전극을 겸용하고,

상기 검출 회로는, 상기 각 검출 전극마다 설치되고, 일단부가 상기 각 검출 전극에 접속되는 캘리브레이션 용량 소자를 갖고, 터치 위치 검출 처리 시에, 상기 각 캘리브레이션 용량 소자의 타단부에 캘리브레이션 전압을 공급하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 검출 회로는, 상기 각 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터를 기억하는 메모리 소자를 구비하고, 터치 위치 검출 처리 시에, 상기 메모리 소자에 기억된 캘리브레이션 데이터에 대응하는 캘리브레이션 데이터 전압을 생성하고, 대응하는 캘리브레이션 용량 소자의 타단부에 공급하는 액정 표시 장치.

청구항 3

제1항에 있어서,

상기 제1 기판은, 상기 화소 전극과 대향 전극을 갖는 액정 표시 장치.

청구항 4

제1항에 있어서,

상기 검출 회로는, 적분 회로와 샘플 홀드 회로를 갖는 액정 표시 장치.

청구항 5

제4항에 있어서,

상기 검출 회로는, A/D 변환기와 상기 A/D 변환기의 출력 데이터를 기억하는 메모리 소자를 갖는 액정 표시 장치.

청구항 6

매트릭스 형상으로 배치된 복수의 화소를 갖는 액정 표시 장치는,

제1 기판과,

제2 기관과,
 상기 제1 기관과 상기 제2 기관 사이에 협지되는 액정과,
 검출 회로
 를 구비하고,
 상기 제2 기관은, 터치 패널의 검출 전극을 갖고,
 상기 각 화소는, 화소 전극과 대향 전극을 갖고,
 상기 대향 전극은, 복수의 블록으로 분할되어 있고,
 상기 분할된 각 블록의 대향 전극은, 연속하는 복수의 표시 라인의 각 화소에 대하여 공통으로 설치되어 있고,
 상기 분할된 각 블록의 대향 전극은, 상기 터치 패널의 주사 전극을 겸용하고,
 상기 검출 회로는, 상기 각 검출 전극마다 설치되고, 일단부가 상기 각 검출 전극에 접속되는 캘리브레이션 용량 소자를 갖고, 서로 인접하는 2개의 검출 전극의 단락 시험 시에, 일단부가 홀수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 전하가 인발되지 않는 제1 캘리브레이션 전압을 공급하고, 일단부가 짝수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 충분히 전하를 인발할 수 있는 제2 캘리브레이션 전압을 공급하여, 터치 위치 검출 처리를 실행하는 액정 표시 장치.

청구항 7

제6항에 있어서,
 상기 검출 회로는, 상기 각 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터를 기억하는 메모리 소자를 갖고,
 서로 인접하는 2개의 검출 전극의 단락 시험 시에, 홀수열의 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터로서, 제1 캘리브레이션 데이터를 기억하고, 짝수열의 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터를 기억하고,
 상기 서로 인접하는 2개의 검출 전극의 단락 시험 시에, 상기 메모리 소자에 기억된 제1 캘리브레이션 데이터에 대응하는 상기 제1 캘리브레이션 데이터 전압을 생성하고, 일단부가 홀수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 공급함과 함께, 상기 메모리 소자에 기억된 제2 캘리브레이션 데이터에 대응하는 상기 제2 캘리브레이션 데이터 전압을 생성하고, 일단부가 짝수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 공급하여, 터치 위치 검출 처리를 실행하는 액정 표시 장치.

청구항 8

제6항에 있어서,
 상기 검출 회로는, 상기 메모리 소자에 기억된 데이터를 캘리브레이션 데이터 전압으로 변환하는 DA 변환기를 갖는 액정 표시 장치.

청구항 9

제6항에 있어서,
 상기 검출 회로는, 적분 회로와 샘플 홀드 회로를 갖는 액정 표시 장치.

청구항 10

제9항에 있어서,
 상기 검출 회로는, A/D 변환기와 상기 A/D 변환기의 출력 데이터를 기억하는 메모리 소자를 갖는 액정 표시 장치.

청구항 11

매트릭스 형상으로 배치된 복수의 화소를 갖는 액정 표시 장치는,

제1 기관과,

제2 기관과,

상기 제1 기관과 상기 제2 기관 사이에 협지되는 액정과,

검출 회로

를 갖는 액정 표시 패널을 구비하고,

상기 제2 기관은, 터치 패널의 검출 전극을 갖고,

상기 각 화소는, 화소 전극과 대향 전극을 갖고,

상기 대향 전극은, 복수의 블록으로 분할되어 있고,

상기 분할된 각 블록의 대향 전극은, 연속하는 복수의 표시 라인의 각 화소에 대하여 공통으로 설치되어 있고,

상기 분할된 각 블록의 대향 전극은, 상기 터치 패널의 주사 전극을 겸용하고,

상기 검출 회로는,

상기 각 검출 전극마다 설치되고, 상기 각 검출 전극에 접속되는 복수의 적분 회로와,

상기 각 검출 전극마다 설치되고, 일단부가 상기 각 검출 전극에 접속되는 캘리브레이션 용량 소자와,

상기 각 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터를 기억하는 메모리 소자

를 갖고,

서로 인접하는 2개의 검출 전극의 단락 시험 시에, 홀수열의 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터로서, 전하가 인발되지 않는 제1 캘리브레이션 데이터를 기억하고, 짝수열의 검출 전극과 상기 분할된 각 블록의 대향 전극의 교점마다의 캘리브레이션 데이터로서, 충분히 전하를 인발할 수 있는 제2 캘리브레이션 데이터를 기억하고,

상기 서로 인접하는 2개의 검출 전극의 단락 시험 시에, 상기 메모리 소자에 기억된 제1 캘리브레이션 데이터에 대응하는 캘리브레이션 데이터 전압으로서, VREF의 기준 전압을 생성하고, 일단부가 홀수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 공급함과 함께, 상기 메모리 소자에 기억된 제2 캘리브레이션 데이터에 대응하는 캘리브레이션 데이터 전압으로서, 상기 각 적분 회로에 공급되는 GND의 전압을 생성하고, 일단부가 짝수열의 검출 전극에 접속되는 캘리브레이션 용량 소자의 타단부에 공급하여, 터치 위치 검출 처리를 실행하는 액정 표시 장치.

청구항 12

제11항에 있어서,

상기 검출 회로는,

상기 각 검출 전극과 상기 각 적분 회로의 사이에 접속되는 제1 스위치 회로와,

상기 각 검출 전극에 VREF의 기준 전압을 공급하는 제2 스위치 회로와,

상기 각 캘리브레이션 용량 소자의 타단부에, 캘리브레이션 데이터 전압 혹은 VREF의 기준 전압을 공급하는 제3 스위치 회로

를 갖고,

상기 분할된 각 블록의 대향 전극에 터치 패널 주사 전압을 공급하기 전에, 상기 제1 스위치 회로를 오프, 상기 제2 스위치 회로를 온으로 하여, 상기 제3 스위치 회로에 의해 상기 각 캘리브레이션 용량 소자의 타단부에 상기 VREF의 기준 전압을 공급하고,

상기 분할된 각 블록의 대향 전극에 터치 패널 주사 전압을 공급할 때에, 상기 제1 스위치 회로를 온, 상기 제2

스위치 회로를 오프로 하여, 상기 제3 스위치 회로에 의해 상기 각 캘리브레이션 용량 소자의 타단부에 상기 캘리브레이션 데이터 전압을 공급하는 액정 표시 장치.

청구항 13

제11항에 있어서,

상기 검출 회로는, 상기 메모리 소자에 기억된 데이터를 캘리브레이션 데이터 전압으로 변환하는 DA 변환기를 갖는 액정 표시 장치.

청구항 14

제11항에 있어서,

상기 검출 회로는, 샘플 홀드 회로를 갖는 액정 표시 장치.

청구항 15

제14항에 있어서,

상기 검출 회로는, A/D 변환기와 상기 A/D 변환기의 출력 데이터를 기억하는 메모리 소자를 갖는 액정 표시 장치.

명세서

기술 분야

[0001] 본 발명은, 액정 표시 장치에 관한 것으로, 특히 터치 패널을 내장한 인셀 방식의 액정 표시 장치에 적용하기에 유효한 기술에 관한 것이다.

배경 기술

[0002] 표시 화면에 사용자의 손가락 또는 펜 등을 사용해서 터치 조작(접촉 가압 조작, 이하 간단히 터치라고 함)하여 정보를 입력하는 장치(이하, 터치 센서 또는 터치 패널이라고도 함)를 구비한 표시 장치는, PDA나 휴대 단말기 등 모바일용 전자 기기, 각종 가전 제품, 현금 자동 입출금기(Automated Teller Machine) 등으로 사용되고 있다.

[0003] 이러한 터치 패널로서, 터치된 부분의 용량 변화를 검출하는 정전 용량 방식이 알려져 있다.

[0004] 이 정전 용량 방식 터치 패널로서, 터치 패널 기능을 액정 표시 패널에 내장된, 소위 인셀 방식의 액정 표시 장치가 알려져 있다.

[0005] 인셀 방식의 액정 표시 장치에서는, 터치 패널의 주사 전극으로서, 액정 표시 패널을 구성하는 제1 기관(소위, TFT 기관) 위에 형성되는 대향 전극(코먼 전극이라고도 함)을 분할하여 사용하고 있다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 일본 특허 공개 제2009-258182호 공보

발명의 내용

해결하려는 과제

[0007] 인셀 방식의 액정 표시 장치에 있어서의 터치 패널은 상호 용량 검출 방식이며, 액정 표시 패널의 제1 기관 위에 형성되는 주사 전극과, 액정 표시 패널의 제2 기관 위에 형성되는 검출 전극 사이의 교차 용량(C_{xy})을 검출하여 터치 위치를 검출하고 있다.

[0008] 교차 용량(C_{xy})은 액정층, 제1 및 제2 기관을 구성하는 유리 기관, 편광판, 접착 수지 등의 유전율이나 두께의

편차, 또한 불균일성 때문에, 개체차나 면내 편차를 갖고 있어, 캘리브레이션이 필수이다.

- [0009] 또한, 인셀 방식의 액정 표시 장치에 있어서의 터치 패널의 출하 검사에서는, 터치 패널 전체면을 덮을 수 있는 면적의 금속 플레이트를 싣고, 주사 전극과 검출 전극의 전체 교점의 Raw 데이터에 있어서의, 금속 플레이트를 실은 전후의 차분값이 규정 범위 내에 있으면 양품으로 판정한다.
- [0010] 이 금속 플레이트 검사는, 단시간에 판정할 수 있는 한편, 서로 인접하는 2개의 검출 전극의 인접 쇼트 불량량의 검출은 곤란하다. 이 인접 쇼트 불량에는, 서로 인접하는 2개의 검출 전극에 접속되는, 플렉시블 배선 기관 상의 배선의 인접 쇼트 불량도 포함된다.
- [0011] 서로 인접하는 2개의 검출 전극의 인접 쇼트 불량량의 검출은, 주사 전극과 검출 전극의 각 교점마다의 타점 검사에서 가능하지만, 검사에 시간을 필요로 하기 때문에 생산 효율이 현저하게 저하한다. 또한, 플렉시블 배선 기관 위의 검출 전극에 접속되는 배선에, 테스트 패드를 설치하여 오픈 쇼트 검사를 하는 방법은, 노이즈나 정전기에 약해지거나, 혹은 플렉시블 배선 기관이 커지는 등의 단점이 있다.
- [0012] 본 발명은, 상기 종래 기술의 문제점을 해결하기 위해 이루어진 것이며, 본 발명의 목적은, 터치 패널 기능을 내장한 액정 표시 장치에 있어서, 교차 용량의 캘리브레이션을 효율적으로 실행하는 것이 가능해지는 기술을 제공하는 데 있다.
- [0013] 또한, 본 발명의 다른 목적은, 터치 패널 기능을 내장한 액정 표시 장치에 있어서, 교차 용량의 캘리브레이션 회로를 이용해서, 서로 인접하는 2개의 검출 전극의 인접 쇼트 불량을 검출하는 것이 가능해지는 기술을 제공하는 데 있다.
- [0014] 본 발명의 상기 및 그 밖의 목적과 신규 특징은, 본 명세서의 기술 및 첨부 도면에 의해 명백해진다.

과제의 해결 수단

- [0015] 본원에 있어서 개시되는 발명 중, 대표적인 것의 개요를 간단히 설명하면, 하기와 같다.
- [0016] 본 발명은, 검출 전극 각각에, 타단부에 캘리브레이션 전압(VDAC)이 인가되는 캘리브레이션 용량을 배치하고, 캘리브레이션 전압(VDAC)을 조정함으로써 전하 인발량을 가변하여, 캘리브레이션을 효율적으로 실행한다.
- [0017] 또한, 본 발명에서는, 이 캘리브레이션 회로를 이용해서, 플렉시블 배선 기관 상의 배선을 포함하여, 서로 인접하는 2개의 검출 전극이 쇼트하는지 여부의 인접 쇼트 불량 검사를 행한다.
- [0018] 인접 쇼트 불량 검사 시에, 홀수번째의 검출 전극에 접속되는 캘리브레이션 용량의 타단부에, 전하를 인발하지 않는 캘리브레이션 전압(예를 들어, VREF의 기준 전압)을 인가하고, 짝수번째의 검출 전극에는, 충분히 전하를 인발할 수 있는 캘리브레이션 전압(예를 들어, GND의 전압)을 인가한다.
- [0019] 이에 의해, 서로 인접하는 2개의 검출 전극이 쇼트하고 있지 않은 경우에는, 홀수번째의 검출 전극으로부터 검출되어, AD 변환기에서 변환된 Raw 데이터가, 예를 들어 10비트에서 [0]으로 되고, 서로 인접하는 2개의 검출 전극이 쇼트하고 있는 경우에는, 홀수번째의 검출 전극으로부터 검출되어, AD 변환기에서 변환된 Raw 데이터가, 예를 들어 10비트에서 [1023]으로 되므로, 간단하면서 단시간에, 검출 전극의 인접 쇼트 불량을 검출할 수 있다.

발명의 효과

- [0020] 본원에 있어서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면, 하기와 같다.
- [0021] (1) 본 발명의 터치 패널 기능을 내장한 액정 표시 장치에 따르면, 교차 용량의 캘리브레이션을 효율적으로 실행하는 것이 가능해진다.
- [0022] (2) 본 발명의 터치 패널 기능을 내장한 액정 표시 장치에 따르면, 교차 용량의 캘리브레이션 회로를 이용해서, 서로 인접하는 2개의 검출 전극의 인접 쇼트 불량을 검출하는 것이 가능해진다.

도면의 간단한 설명

- [0023] 도 1a는 액정 표시 패널의 내부에 터치 패널을 내장한 인셀 방식의 액정 표시 장치의 일례의 개략 구성을 도시하는 분해 사시도.
- 도 1b는 액정 표시 패널의 내부에 터치 패널을 내장한 인셀 방식의 액정 표시 장치의 다른 예의 개략 구성을 도시

시하는 분해 사시도.

도 2는 도 1a, 도 1b에 도시하는 액정 표시 장치에 있어서의, 대향 전극과 검출 전극을 설명하는 도면.

도 3은 도 1a, 도 1b에 도시하는 액정 표시 장치의 표시부의 단면의 일부를 확대하여 도시하는 개략 단면도.

도 4는 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널의 전체 개략 구성을 도시하는 블록도.

도 5는 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널의 검출 원리를 설명하기 위한 도면.

도 6은 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널의 터치 검출 동작의 타이밍도.

도 7은 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널 검출 시와, 화소 기입 시의 타이밍을 설명하기 위한 도면.

도 8은 본 발명의 실시예의 인셀 방식의 액정 표시 장치의 검출 회로의 보다 구체적인 회로 구성을 도시하는 회로도.

도 9는 도 8에 도시하는 회로의 동작을 설명하기 위한 타이밍차트.

도 10은 본 발명의 실시예의 인셀 방식의 액정 표시 장치의 터치 패널, 검출 RAM 및 캘리브레이션 RAM의 어드레스 맵을 도시하는 도면.

도 11은 본 발명의 실시예의 인셀 방식의 액정 표시 장치의 캘리브레이션 시의 적분 회로에서의 적분 파형을 도시하는 도면.

도 12는 본 발명의 실시예의 인셀 방식의 액정 표시 장치에 있어서, 검출 전극의 인접 쇼트 불량 검사 시에, 캘리브레이션 RAM에 설정되는 캘리브레이션 데이터를 도시하는 도면.

도 13은 본 발명의 실시예의 인셀 방식의 액정 표시 장치에 있어서, 검출 전극의 인접 쇼트 불량 검사 시에, 캘리브레이션 RAM에 설정되는 캘리브레이션 데이터가 [00]인 경우의 적분 회로에서의 적분 파형을 도시하는 도면.

도 14는 본 발명의 실시예의 인셀 방식의 액정 표시 장치에 있어서, 검출 전극의 인접 쇼트 불량 검사 시에, 캘리브레이션 RAM에 설정되는 캘리브레이션 데이터가 [FF]인 경우의 적분 회로에서의 적분 파형을 도시하는 도면.

도 15는 본 발명의 실시예의 인셀 방식의 액정 표시 장치에 있어서, 서로 인접하는 2개의 검출 전극이 쇼트하고 있지 않은 경우와, 서로 인접하는 2개의 검출 전극이 쇼트하고 있는 경우에, 검출 RAM에 저장되는 Raw 데이터를 도시하는 도면.

발명을 실시하기 위한 구체적인 내용

[0024] 이하, 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다.

[0025] 또한, 실시예를 설명하기 위한 전체 도면에 있어서, 동일 기능을 갖는 것은 동일 부호를 붙이고, 그 반복된 설명은 생략한다. 또한, 이하의 실시예는, 본 발명의 특허 청구 범위의 해석을 한정하기 위한 것은 아니다.

[0026] 도 1a는 액정 표시 패널의 내부에 터치 패널을 내장한 인셀 방식의 액정 표시 장치의 일례의 개략 구성을 도시하는 분해 사시도이다.

[0027] 도 1b는 액정 표시 패널의 내부에 터치 패널을 내장한 인셀 방식의 액정 표시 장치의 다른 예의 개략 구성을 도시하는 분해 사시도이다.

[0028] 도 1b에 도시하는 인셀 방식의 액정 표시 장치는, 저비용화를 위해서, 도 1a에 도시하는 메인 플렉시블 배선 기판(MFPC)과, 접속용 플렉시블 배선 기판(53)을 일체화한 것이다.

[0029] 도 1a, 도 1b에 있어서, 참조 부호 2는 제1 기판(이하, TFT 기판이라고 함), 참조 부호 3은 제2 기판(이하, CF 기판이라고 함)과, 참조 부호 21은 대향 전극(공통 전극이라고도 함), 참조 부호 5는 액정 드라이버 IC, MFPC는 메인 플렉시블 배선 기판, 참조 부호 40은 프론트 윈도우, 참조 부호 53은 접속용 플렉시블 배선 기판이다.

[0030] 도 1a, 도 1b에 도시하는 액정 표시 장치에서는, CF 기판(3) 위의 이면측 투명 도전막(CD)을, 띠 형상의 패턴으

로 분할하고, 터치 패널의 검출 전극(31)으로 이루어지고, TFT 기관(2) 내부에 형성되는 대향 전극(21)을 띠 형상의 패턴으로 분할, 즉 복수의 블록으로 분할하여, 터치 패널의 주사 전극으로서 겸용함으로써, 통상의 터치 패널에서 사용되는 터치 패널 기관을 삭감하고 있다. 또한, 도 1에 도시하는 액정 표시 장치에서는, 터치 패널 구동용 회로가, 액정 드라이버 IC(5)의 내부에 설치된다.

- [0031] 이어서, 도 2를 사용해서, 도 1에 도시하는 액정 표시 장치의 대향 전극(21)과 검출 전극(31)에 대하여 설명한다.
- [0032] 전술한 바와 같이, 대향 전극(21)은 TFT 기관(2) 위에 설치되어 있지만, 복수개의(예를 들어 32개 정도) 대향 전극(21)이 양단부에서 공통으로 접속되어, 대향 전극 신호선(22)과 접속되어 있다.
- [0033] 도 2에 도시하는 액정 표시 장치에서는, 띠 형상의 대향 전극(21)이 주사 전극(TX)을 겸용하고, 또한 검출 전극(31)이 검출 전극(RX)을 구성한다.
- [0034] 따라서, 대향 전극 신호에는 화상 표시에 사용되는 대향 전압과, 터치 위치의 검출에 사용되는 터치 패널 주사 전압이 포함된다. 터치 패널 주사 전압이 대향 전극(21)에 인가되면, 대향 전극(21)과 일정한 간격을 갖고 배치되어 용량을 구성하는 검출 전극(31)에 검출 신호가 발생한다. 이 검출 신호는 검출 전극용 단자(36)를 통해서 외부로 취출된다.
- [0035] 또한, 검출 전극(31)의 양측에는 더미 전극(33)이 형성되어 있다. 검출 전극(31)은 한쪽 단부에서 더미 전극(33)측을 향해 퍼져 T자 형상의 검출 전극용 단자(36)를 형성하고 있다. 또한, TFT 기관(2)에는 대향 전극 신호선(22) 이외에도 구동 회로용 입력 단자(25)와 같은 여러가지 배선, 단자 등이 형성된다.
- [0036] 도 1에 도시하는 액정 표시 장치에 있어서의, 표시부 단면의 일부를 확대한 개략 단면도를 도 3에 도시한다.
- [0037] 도 3에 도시한 바와 같이 TFT 기관(2)에는 화소부(200)가 설치되어 있고, 대향 전극(21)은 화소의 일부로서 화상 표시에 사용된다. 또한, TFT 기관(2)과 CF 기관(3) 사이에는 액정 조성물(4)이 협지되어 있다. CF 기관(3)에 설치된 검출 전극(31)과 TFT 기관(2)에 설치된 대향 전극(21)은 용량을 형성하고 있고, 대향 전극(21)에 구동 신호가 인가되면 검출 전극(31)의 전압이 변화한다.
- [0038] 이때, 도 3에 도시한 바와 같이, 프론트 윈도우(40)를 통해서 손가락(502) 등의 도전체가 근접 또는 접촉하면, 용량에 변화가 발생하여 검출 전극(31)에 발생하는 전압에, 근접·접촉이 없는 경우에 비해 변화가 발생한다.
- [0039] 이와 같이, 액정 표시 패널에 형성한 대향 전극(21)과 검출 전극(31) 사이에 발생하는 용량의 변화를 검출함으로써, 액정 표시 패널에 터치 패널의 기능을 구비하는 것이 가능해진다.
- [0040] 도 4는 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널의 전체 개략 구성을 도시하는 블록도이다.
- [0041] 도 4에 있어서, 참조 부호 101은 LCD 드라이버, 참조 부호 102는 시퀀서, 참조 부호 103은 터치 패널 주사 전압 생성 회로, 참조 부호 106은 디코더 회로, 참조 부호 107은 터치 패널, 참조 부호 108은 검출 회로다.
- [0042] 터치 패널(107)에는 유저의 터치를 검출하기 위한 센서 단자인 전극 패턴(TX0 내지 TX4의 주사 전극, RX0 내지 RX4의 검출 전극)이 형성되어 있다.
- [0043] 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치는, 터치 패널 기능이 액정 표시 패널에 내장되어 있기 때문에, 도 2에 도시하는 띠 형상의 대향 전극(21)이 주사 전극(TX)을 겸용하고, 또한 검출 전극(31)이 검출 전극(RX)을 구성한다.
- [0044] LCD 드라이버(101)는 액정 표시 패널에 화상을 표시하기 위한 동기 신호(수직 동기 신호(Vsync) 및 수평 동기 신호(Hsync))를 시퀀서(102)로 송출한다. 시퀀서(102)는 터치 패널 주사 전압 생성 회로(103), 디코더(106) 및 검출 회로(108)를 제어하고, 터치 검출 동작의 타이밍을 제어한다.
- [0045] 터치 패널 주사 전압 생성 회로(103)는 TX0 내지 TX4의 주사 전극을 구동하기 위한 터치 패널 주사 전압(Vstc)을 생성하여 출력한다.
- [0046] 디코더(106)는 시퀀서(102)로부터 입력되는 선택 신호에 기초하여, 터치 패널 주사 전압(Vstc)을, TX0 내지 TX4의 주사 전극 중 1개의 주사 전극에 출력하는 아날로그 스위치(디멀티플렉서)다.
- [0047] 검출 회로(108)는 TX0 내지 TX4의 주사 전극 중에서, 터치 패널 주사 전압(Vstc)이 공급되고 있는 1개의 주사

전극과, RX0 내지 RX4의 각 검출 전극의 교점에 있어서의 전극간 용량(상호 용량)을 검출한다.

- [0048] 도 5는 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널의 검출 원리를 설명하기 위한 도면이다.
- [0049] 도 6은 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 검출 동작의 타이밍도이다.
- [0050] 시퀀서(102)는 터치 패널 주사 전압 생성 회로(103) 등을 제어하고, 수직 동기 신호(Vsync) 및 수평 동기 신호(Hsync)에 동기하면서, TX0 내지 TX4의 주사 전극에 순차 터치 패널 주사 전압(Vstc)을 공급한다. 여기서, 도 5, 도 6에 도시한 바와 같이, 각 주사 전극에는 터치 패널 주사 전압(Vstc)이 복수회(도 6에서는 8회) 공급된다.
- [0051] 도 6에 도시한 바와 같이, 검출 회로(108)는 RX0 내지 RX4의 각 검출 전극에 흐르는 전류를 적산하고(도 6에서는 부방향으로의 적산), 도달한 전압값(ΔV_a , ΔV_b)을 기록한다. 주사 전극(TX)과 검출 전극(RX)의 교점 부근을, 손가락(도체)이 터치하고 있는 경우, 손가락에도 전류가 흐르기 때문에, 적산 결과의 전압값에 변화가 발생한다.
- [0052] 예를 들어, 도 6에 있어서, 주사 전극(TX0)과 검출 전극(RXn)의 교점 부근에 손가락이 존재하지 않는 경우(도 6의 NA에 도시하는 터치가 없는 상태), 검출 전극에 흐르는 전류를 적산한 전압은, 비터치 레벨(LA)로 된다.
- [0053] 이에 반해, 주사 전극(TX2)과 검출 전극(RXn)의 교점 부근에는 손가락이 존재하는 경우(도 6의 NB에 도시하는 터치가 있는 상태), 손가락에도 전류가 흐르고, 검출 전극에 흐르는 전류를 적산한 전압은, 비터치 레벨(LA)보다도 고전위의 전압으로 된다. 이 변화량(터치 신호)에 의해 터치 위치를 검출할 수 있다.
- [0054] 도 7은 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에 있어서의, 터치 패널 검출 시와, 화소 기입 시의 타이밍을 설명하기 위한 도면이다. 또한, 도 7에 있어서, T3은 귀선 시간, VSYNC는 수직 동기 신호, HSYNC는 수평 동기 신호이다.
- [0055] 도 7의 A는 1프레임의 화소 기입 기간(T4)에, 1번째의 표시 라인부터 1280표시 라인까지의 화소 기입 타이밍을 나타내고, 도 7의 B가 20 블록으로 분할된 각 블록의 대향 전극(CT1 내지 CT20)에 있어서의 터치 패널 검출 타이밍을 나타낸다.
- [0056] 도 7에 도시한 바와 같이, 임의의 표시 라인의 대향 전극을 주사 전극(TX)으로서 기능시키고, 터치 패널 검출 시의 스캔 동작은 화소 기입을 행하는 게이트 스캔과는 다른 개소에서 행한다.
- [0057] 도 7에서 설명한 바와 같이, 게이트 스캔과, 터치 패널 주사는 다른 표시 라인에서 실시하고 있지만, 영상선과 대향 전극(CT) 사이 및 주사선과 대향 전극(CT) 사이에는 기생 용량이 있기 때문에, 영상선 상의 전압(VDL)의 변동, 혹은 주사 전압(VGL)의 상승, 혹은 하강 시에 발생하는 노이즈에 의해, 터치 패널 검출 시의 검출 감도가 저하한다.
- [0058] 따라서, 본 발명의 전제로 되는 인셀 방식의 액정 표시 장치에서는, 터치 위치 검출 동작은, 영상선 상의 전압(VDL)의 변동, 혹은 주사 전압(VGL)의 상승, 혹은 하강이 없는 기간에 실행된다.
- [0059] 도 8은 본 발명의 실시예의 인셀 방식의 액정 표시 장치의 검출 회로(108)의 보다 구체적인 회로 구성을 도시하는 회로도이다.
- [0060] 도 9는 도 8에 도시하는 회로의 동작을 설명하기 위한 타이밍차트이다.
- [0061] 도 8에 있어서, MPU는 마이크로컴퓨터, CINT는 적분 용량, Cc1b는 캘리브레이션 용량, 참조 부호 10은 적분 회로, 참조 부호 11은 샘플 홀드 회로, 참조 부호 12는 10비트의 AD 변환기, 참조 부호 13은 AD 변환기(12)로부터 출력되는 데이터(이하, Raw 데이터)를 저장하는 검출 RAM, 참조 부호 14는 캘리브레이션 RAM, 참조 부호 15는 8비트의 DA 변환기, 참조 부호 107은 터치 패널, 참조 부호 108 검출 회로다.
- [0062] 이하, 도 9를 사용해서, 본 실시예의 검출 회로(108)의 동작을 설명한다. 또한, 도 9에 있어서, Hsync는 수평 동기 신호다.
- [0063] (1) 각 검출 전극(RX0 내지 RXn)에 흐르는 전류를 검출(적분) 전에, 스위치(S1)를 온하여, 적분 회로(10)를 리셋함과 함께, 스위치(S3)를 온으로 해서, 각 검출 전극(RX0 내지 RXn)을 리셋한다(도 9의 A1의 기간). 기준 전압(VREF)을 4V(VREF=4V)로 하면, 적분 회로(10)의 출력은 4V, 각 검출 전극(RX0 내지 RXn)은 4V로 프리차지된다.

- [0064] 또한, 스위치(S5)는 기준 전압(VREF)측에 접속되어 있고, 캘리브레이션 용량(Cc1b)의 양단부에는, 기준 전압(VREF)의 4V가 인가되어 있기 때문에, 캘리브레이션 용량(Cc1b)의 전하는 「0」이다.
- [0065] (2) 이어서, 스위치(S1)와 스위치(S3)를 오프로 한 후, TX0 내지 TXm의 주사 전극의 1개로부터, 터치 패널 주사 전압(Vstc)을 출력하고, 스위치(S5)를, DA 변환기(15) 측으로 전환하여, 캘리브레이션 용량(Cc1b)의 일단부에, DA 변환기(15)로부터 출력되는 캘리브레이션 전압(VDAC)을 인가하여, 전하의 인발을 행한 후에, 스위치(S2)를 온으로 해서 나머지 전하를 적분 용량(CINT)에 적분한다(도 9의 B1의 기간).
- [0066] 이에 의해, TX0 내지 TXm의 주사 전극의 1개 $\Rightarrow$ 교차 용량(Cxy) $\Rightarrow$ 적분 용량(CINT)의 경로에서 전류가 흘러, 적분 회로(10)의 출력 전압(VINT)이 저하한다.
- [0067] 여기서, (교차 용량(Cxy)의 전하)-(캘리브레이션 용량(Cc1b)의 전하) = 적분 용량(CINT)의 전하이며,
- [0068]
$$VINT = VREF - (Vstc \cdot Cxy - Vc1b \cdot Cc1b) / Cint$$
- [0069] 또한, Cint는 적분 용량(CINT)의 용량값이며, 또한 Vc1b는 캘리브레이션 용량(Cc1b)의 양단부에 인가되는 전압이며, (Vc1b=VREF-VDAC)이다.
- [0070] (3) 적분 회로(10)에서의 적분 종료 후, 스위치(S2)를 오프, 스위치(S3)를 온으로 하고, 또한 스위치(S5)를 기준 전압(VREF)측에 접속하여, 각 검출 전극(RX0 내지 RXn)을 4V로 프리차지함과 함께, 캘리브레이션 용량(Cc1b)의 전하를 「0」으로 한다(도 9의 A2의 기간).
- [0071] (4) (2)의 적분 회로(10)에서의 적분 동작을 반복해서, 전압을 쌓아 올린다(도 9의 B2, ...의 기간).
- [0072] (5) 적분 회로(10)에서의 적분 완료 후(도 9의 Bn의 기간 후), 스위치(S4)를 온으로 해서, 샘플 홀드 회로(11)에서 샘플 & 홀드하고(도 9의 C의 기간), 그 후 스위치(S6)를 순차 온으로 해서, AD 변환기(12)에서 AD 변환하고, 검출 RAM(13)에, RX0 내지 RXn의 주사 전극분의 Raw 데이터를 저장한다.
- [0073] AD 변환기(12)가 10bit의 AD 변환기인 경우, Raw 데이터는 0(적분 0V) 내지 1023(적분 4V)의 범위로 된다.
- [0074] (6) (1) 내지 (5)의 처리를, 모든 주사 전극(TX0 내지 TXm)에 대하여 순차 실행하고, 각 주사 전극(TX0 내지 TXm)과 각 검출 전극(RX0 내지 RXn)의 교점 1면분의 Raw 데이터를 검출 RAM(13)에 저장한다.
- [0075] (7) 교차 용량(Cxy)은 비터치 시 > 터치 시이므로, 도 6의 ΔVa , ΔVb 에 도시한 바와 같이, 적분 회로(10)에서의 적분 출력 전압(VINT)의 강하에 차가 발생하고, 여기에 임계값을 설치하여, 터치 검출한다.
- [0076] 도 10은 본 발명의 실시예의 인셀 방식의 액정 표시 장치의 터치 패널(107), 검출 RAM(13) 및 캘리브레이션 RAM(14)의 어드레스 맵을 도시하는 도면이다.
- [0077] 이 도면의 (a)가, 터치 패널(107)의 어드레스 맵을, 이 도면의 (b)가 검출 RAM(13)의 어드레스 맵을, 이 도면의 (c)가 후술하는 캘리브레이션 RAM(14)의 어드레스 맵을 나타낸다.
- [0078] 도 10에 도시한 바와 같이, 도 10의 (a)에 도시하는 각 주사 전극(TX0 내지 TXm)과 각 검출 전극(RX0 내지 RXn)의 교점에 대응하는, 적분 회로(10)에서의 적분 출력 전압(VINT)을 AD 변환기(12)에서 AD 변환하고, 교점 1면분의 Raw 데이터를 검출 RAM(13)의 그 교점 어드레스 위치에 저장한다.
- [0079] 마찬가지로, 도 10의 (a)에 도시하는 각 주사 전극(TX0 내지 TXm)과 각 검출 전극(RX0 내지 RXn)의 교점에 대응하는 캘리브레이션 데이터를, 캘리브레이션 RAM(14)의 그 교점 어드레스 위치에 저장한다.
- [0080] 예를 들어, 도 10의 (a)에 도시한 바와 같이, 주사 전극(TX0)과 검출 전극(RX0)의 교점 어드레스가 (0.0)인 경우, 주사 전극(TX0)과 검출 전극(RX0)의 교점의, 적분 회로(10)에서의 적분 출력 전압(VINT)은, 검출 RAM(13)의 (0.0)인 어드레스 위치에 저장되고, 주사 전극(TX0)과 검출 전극(RX0)의 교점의 캘리브레이션 데이터는, 캘리브레이션 RAM(14)의 (0.0)인 어드레스 위치에 저장된다.
- [0081] 이어서, 캘리브레이션에 대하여 설명한다.
- [0082] 전술한 바와 같이, 각 주사 전극(TX0 내지 TXm)과 각 검출 전극(RX0 내지 RXn)의 교점의 교차 용량(Cxy)은, 액정층, 유리 기판, 편광판, 접착 수지 등의 유전율이나 두께의 편차, 또한 불균일성 때문에, 개체차나 면내 편차를 갖기 때문에, 캘리브레이션이 필수이다.
- [0083] (8) 도 11에 도시한 바와 같이, 비터치 시 Raw 데이터 동작점을 255로 하고, 마이크로컴퓨터(MPU)는 이것을 캘리브레이션 목표값으로 해서, 캘리브레이션 RAM(14)의 캘리브레이션 데이터를 재기입하여, DA 변환기(15)로부터

출력되는 캘리브레이션 전압(VDAC)을 가변하면서 수렴시킨다.

- [0084] 또한, 비터치 시의 Raw 데이터 동작점이란, 비터치 시의 적분 회로(10)에서의 적분 출력 전압(VINT)을, 샘플 홀드 회로(11)에서 샘플 & 홀드하고, 10비트의 AD 변환기(12)에서 AD 변환했을 때의 Raw 데이터인 것은 물론이다.
- [0085] (9) 캘리브레이션은 동작점을 이동시키는 작용만이고, 검출 감도에는 영향을 미치지 않는다.
- [0086] 검출 감도= $(\Delta C_{xy}/C_{int}) \cdot V_{stc}$
- [0087] $\Delta C_{xy} = C_{xy_ut}$ (비터치 시의 교차 용량) - C_{xy_t} (터치 시의 교차 용량)
- [0088] 또한, 통상, 캘리브레이션 범위가, 8비트로 [8'h80]의 부근, 즉 기준 전압(VREF; 본 실시예에서는, 4V)과 GND(0V)의 전압의 중간 부근의 전압으로 되도록, 캘리브레이션 용량(Cc1b)을 결정한다. 또한, 통상 캘리브레이션 용량(Cc1b)은 다이오드 접속된 MOS 트랜지스터의 접합 용량을 이용하므로, 캘리브레이션 용량(Cc1b)의 증감은, 다이오드 접속된 MOS 트랜지스터가 병렬로 접속되는 개수로 조정한다.
- [0089] 이어서, 서로 인접하는 2개의 검출 전극이 쇼트하고 있는지 여부의 검사(이하, RX 인접 쇼트 검사라고 함)에 대하여 설명한다.
- [0090] 본 실시예에서는, RX 인접 쇼트 검사에, 전술한 캘리브레이션 용량(Cc1b)을 이용한다.
- [0091] 도 12에 도시한 바와 같이, RX 인접 쇼트 검사 시, 캘리브레이션 RAM(14)에 있어서의, 홀수번째의 검출 전극에 대응하는 어드레스(도 12의 R0, R2, R4의 열)에는, 전하를 인발하지 않는 캘리브레이션 데이터(8비트로 [8'h00])를, 캘리브레이션 RAM(14)에 있어서의, 짝수번째의 검출 전극에 대응하는 어드레스(도 12의 R1, R3, R5의 열)에는, 충분히 전하를 인발할 수 있는 캘리브레이션 데이터(8비트로 [8'hFF])를 설정한다.
- [0092] 캘리브레이션 RAM(14)에, 전하를 인발하지 않는 캘리브레이션 데이터(8비트로 [8'h00])를 설정하면, DA 변환기(15)로부터 출력되는 캘리브레이션 전압(VDAC)은, 기준 전압(VREF; 본 실시예에서는, 4V)으로 되고, 캘리브레이션 RAM(14)에, 충분히 전하를 인발할 수 있는 캘리브레이션 데이터(8비트로 [8'hFF])를 설정하면, DA 변환기(15)로부터 출력되는 캘리브레이션 전압(VDAC)은 GND(0V) 부근의 전압으로 된다.
- [0093] 플렉시블 배선 기판(도 1의 (a)의 (53), 도 1의 (a), (b)의 MFPC) 상의 배선을 포함하여, 서로 인접하는 2개의 검출 전극이, RX 인접 쇼트하고 있지 않은 경우, 홀수번째의 검출 전극(RX)에 접속되는 캘리브레이션 용량(Cc1b)의 타단부에는, 기준 전압(VREF)이 인가되고 있다.
- [0094] 그로 인해, 주사 전극(TX)으로부터 홀수번째의 검출 전극(RX)에 흐르는 전류는, 적분 회로(10)에 흐르고, 즉 캘리브레이션 용량(Cc1b)에서의 전하의 인발이 없으므로, 적분 회로(10)의 적분 용량(CINT)으로 적분되어, 도 13에 도시한 바와 같이, 적분 회로(10)의 출력은, GND에서 포화된다.
- [0095] 따라서, 적분 회로(10)에서의 적분 출력 전압(VINT)을, 샘플 홀드 회로(11)에서 샘플 & 홀드하고, AD 변환기(12)에서 AD 변환했을 때의 Raw 데이터는, Raw=0으로 된다.
- [0096] 또한, 서로 인접하는 2개의 검출 전극이, RX 인접 쇼트하지 않은 경우, 짝수번째의 검출 전극(RX)에 접속되는 캘리브레이션 용량(Cc1b)의 타단부에는, GND(0V) 부근의 전압이 인가되고 있다.
- [0097] 그로 인해, 주사 전극(TX)으로부터 홀수번째의 검출 전극(RX)에 흐르는 모든 전류는 캘리브레이션 용량(Cc1b)에 흐르고, 즉 캘리브레이션 용량(Cc1b)에 의해, 전체 전하가 인발되고, 또한 적분 회로(10)의 적분 용량(CINT)으로부터도 전하가 이동하여, 적분 회로(10)의 적분 출력 전압(VINT)은 상승하고, 도 14에 도시한 바와 같이, VDD(5V)에서 포화된다.
- [0098] 따라서, 적분 회로(10)에서의 적분 출력 전압(VINT)을, 샘플 홀드 회로(11)에서 샘플 & 홀드하고, AD 변환기(12)에서 AD 변환했을 때의 Raw 데이터는, Raw=1023으로 된다.
- [0099] 따라서, 도 15의 (a)에 도시한 바와 같이, 검출 RAM(13)에 저장되는 Raw 데이터는 홀수번째의 검출 전극(RX)에 대응하는 열이, 10비트로 [1023]의 값, 짝수번째의 검출 전극(RX)에 대응하는 열이, 10비트로 [0]의 값으로 된다.
- [0100] 한편, 플렉시블 배선 기판(도 1의 (a)의 참조 부호 53, 도 1의 (a), (b)의 MFPC) 상의 배선을 포함하여, 서로 인접하는 2개의 검출 전극이, RX 인접 쇼트하고 있는 경우, 주사 전극(TX)으로부터 홀수번째의 검출 전극(RX)에 흐르는 모든 전류는, 타단부에 GND(0V) 부근의 전압이 인가되어 있는, 짝수번째의 검출 전극(RX)에 접속되는 캘리브레이션 용량(Cc1b)에 흐르고, 즉 전체 전하가 인발되고, 또한 적분 회로(10)의 적분 용량(CINT)으로부터도

전하가 이동하여, 적분 회로(10)의 적분 출력 전압(VINT)은 상승하고, 도 14에 도시한 바와 같이, VDD(5V)에서 포화된다.

- [0101] 따라서, 적분 회로(10)에서의 적분 출력 전압(VINT)을, 샘플 홀드 회로(11)에서 샘플 & 홀드하고, AD 변환기(12)에서 AD 변환했을 때의 Raw 데이터는 Raw=1023으로 된다.
- [0102] 따라서, 도 15의 (b)에 도시한 바와 같이, 검출 RAM(13)에 저장되는 Raw 데이터 중에서, RX 인접 쇼트하고 있는, 서로 인접하는 2개의 검출 전극에 대응하는 열의 Raw 데이터는, 10비트로 [1023]의 값으로 된다.
- [0103] 이와 같이, 본 실시예에 따르면, 간단하면서 단시간에 RX 인접 쇼트 불량을 검출할 수 있다.
- [0104] 또한, 전술한 설명에서 이해할 수 있듯이, 홀수번째의 검출 전극(RX)(또는, 짝수번째의 검출 전극(RX))에, 스위치 회로를 통해서, 조금 큰 용량값을 갖는 용량 소자를 접속하고, 또한 GND의 전압을 출력하는 정전압원을 설치하여, RX 인접 쇼트 검사에, 스위치 회로를 온으로 해서, 홀수번째의 검출 전극(RX)(또는, 짝수번째의 검출 전극(RX))에, 타단부에 정전압원으로부터의 GND의 전압이 인가되어 있는 용량 소자를 접속하도록 해도, 간단하면서 단시간에 RX 인접 쇼트 불량을 검출할 수 있다.
- [0105] 이때, 플렉시블 배선 기판(도 1의 (a)의 참조 부호 53, 도 1의 (a), (b)의 MFPC) 상의 배선을 포함하여, 서로 인접하는 2개의 검출 전극이, RX 인접 쇼트하고 있지 않은 경우에는, 검출 RAM(13)에 저장되는 Raw 데이터는, 스위치 회로를 통해서, 조금 큰 용량값을 갖는 용량 소자가 접속되는 검출 전극(RX)에 대응하는 열이, 10비트로 [1023]의 값, 그 이외의 검출 전극(RX)에 대응하는 열이, 캘리브레이션 종료 후의 비터치 레벨의, 10비트로 [255]의 값으로 된다.
- [0106] 이상, 본 발명자에 의해 이루어진 발명을, 상기 실시예에 기초하여 구체적으로 설명했지만, 본 발명은 상기 실시예에 한정되는 것은 아니고, 그 요지를 일탈하지 않는 범위에서 여러가지 변경 가능한 것은 물론이다.

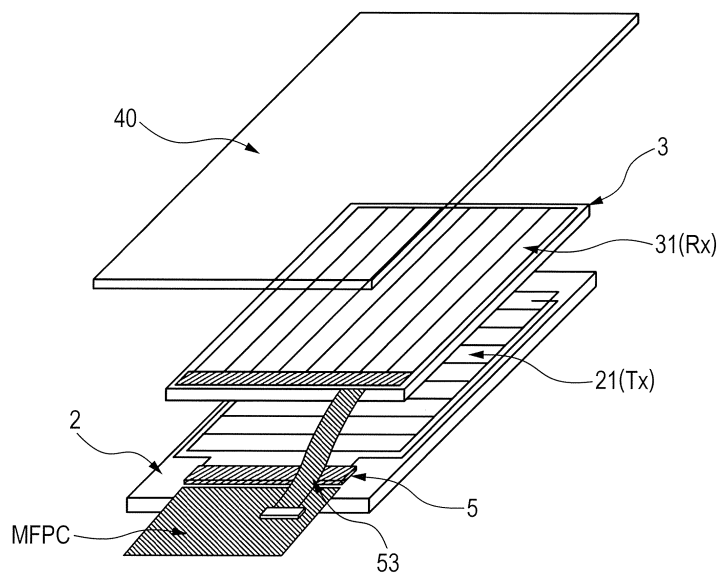
부호의 설명

- [0107] 2 : 제1 기판
3 : 제2 기판
4 : 액정 조성물
5 : 액정 드라이버 IC
10 : 적분 회로
11 : 샘플 홀드 회로
12 : AD 변환기
13 : 검출 RAM
14 : 캘리브레이션 RAM
15 : DA 변환기
21 : 대향 전극
22 : 대향 전극 신호선
25 : 구동 회로용 입력 단자
31 : 검출 전극
33 : 더미 전극
36 : 검출 전극용 단자
40 : 프론트 윈도우(또는, 보호 필름)
53 : 접속용 플렉시블 배선 기판
101 : LCD 드라이버

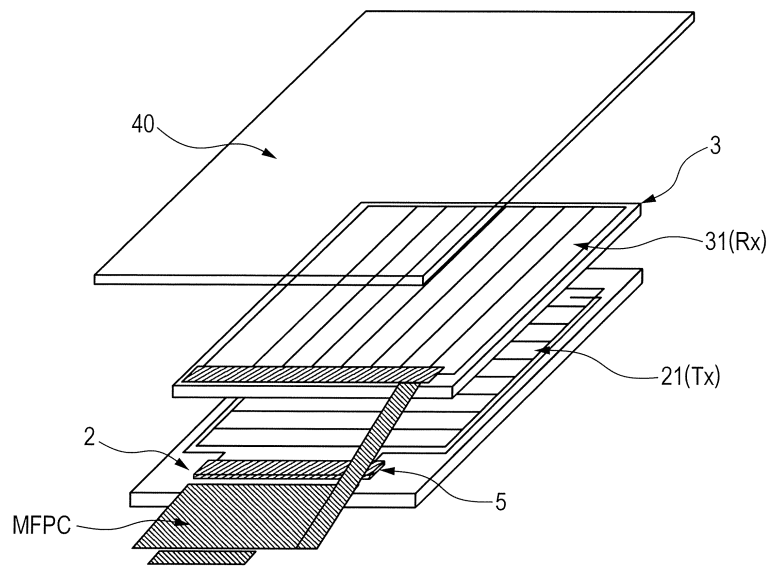
102 : 시퀀서
 103 : 터치 패널 주사 전압 생성 회로
 106 : 디코더 회로
 107 : 터치 패널
 108 : 검출 회로
 200 : 화소부
 502 : 손가락
 MPU : 마이크로컴퓨터
 MFPC : 메인 플렉시블 배선 기판
 TX : 터치 패널의 주사 전극
 RX : 터치 패널의 검출 전극

도면

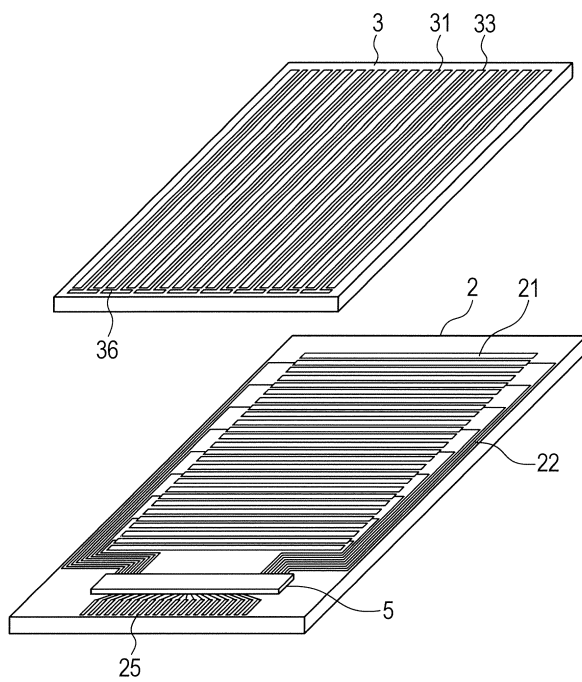
도면1a



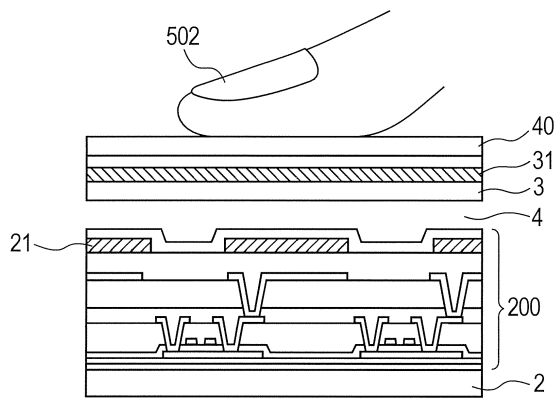
도면1b



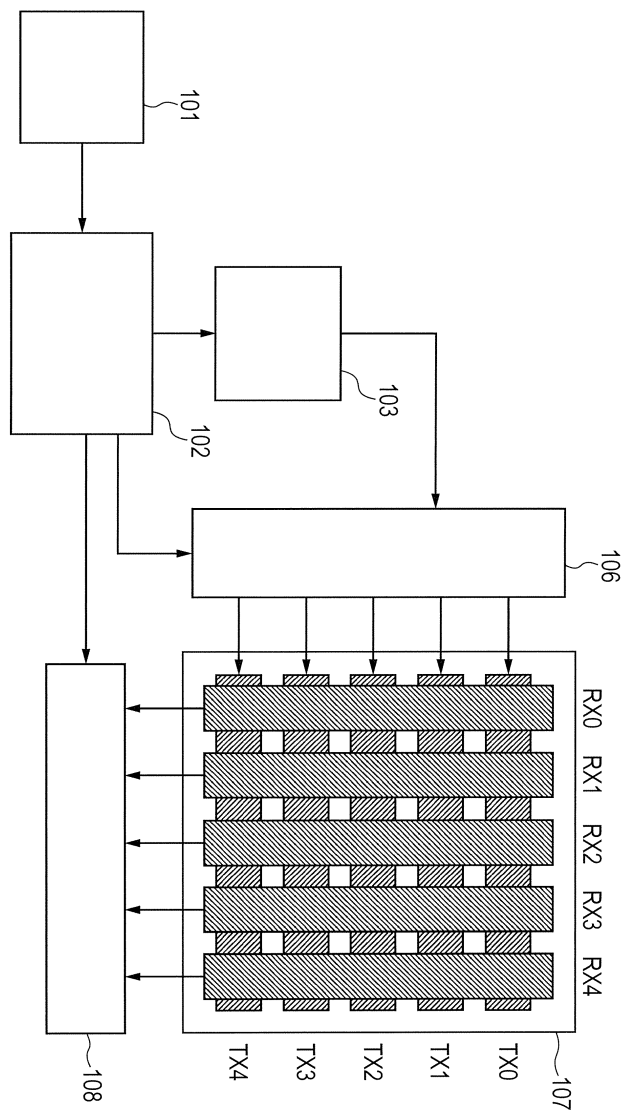
도면2



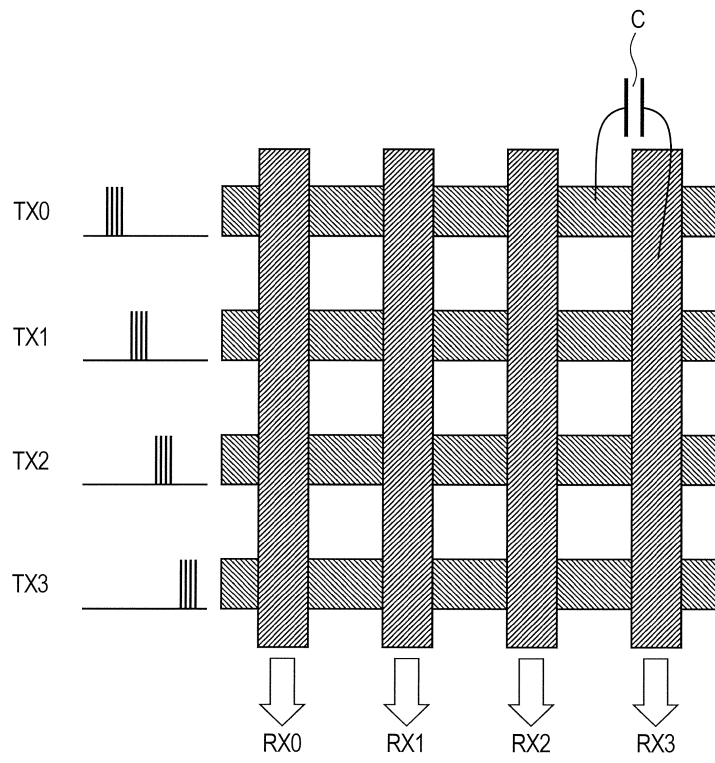
도면3



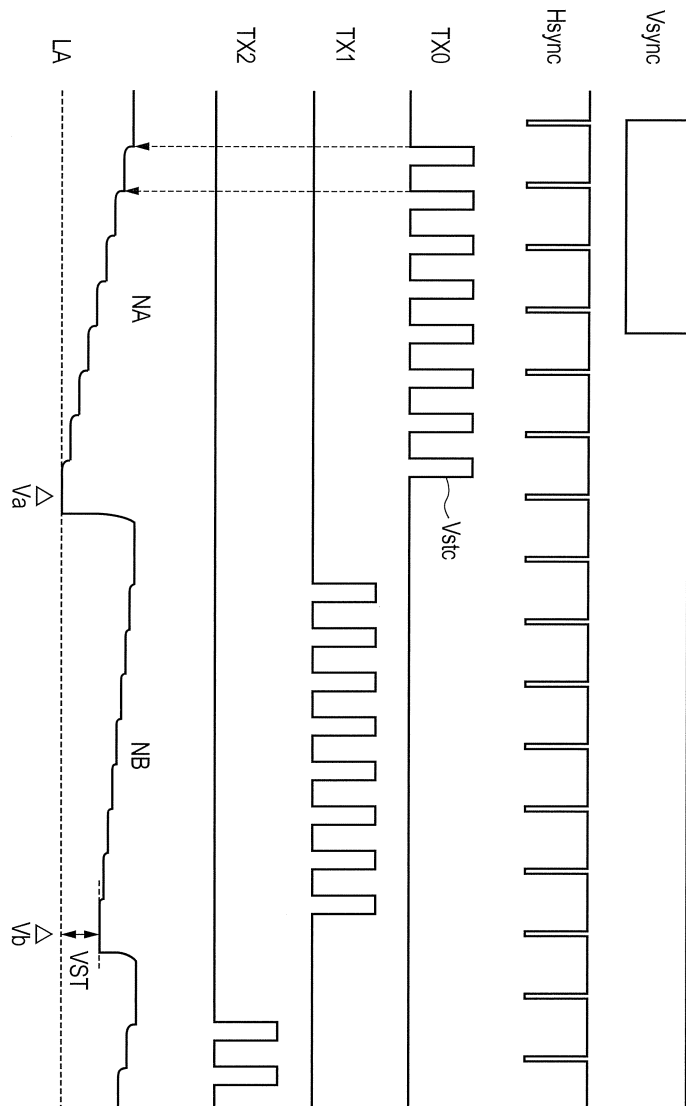
도면4



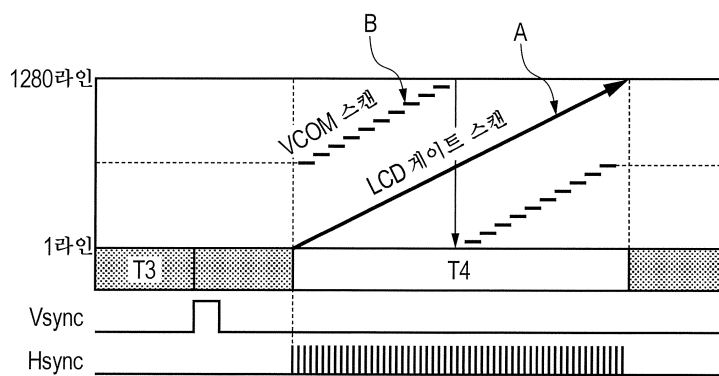
도면5



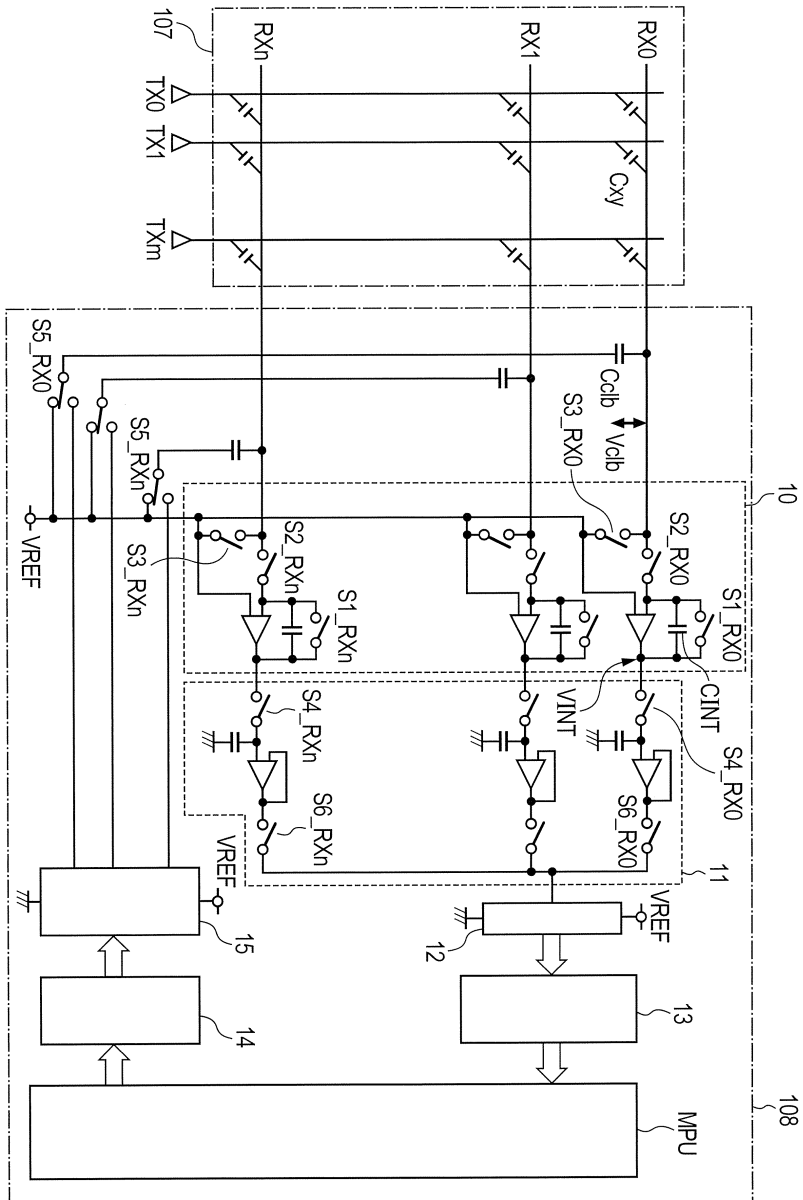
도면6



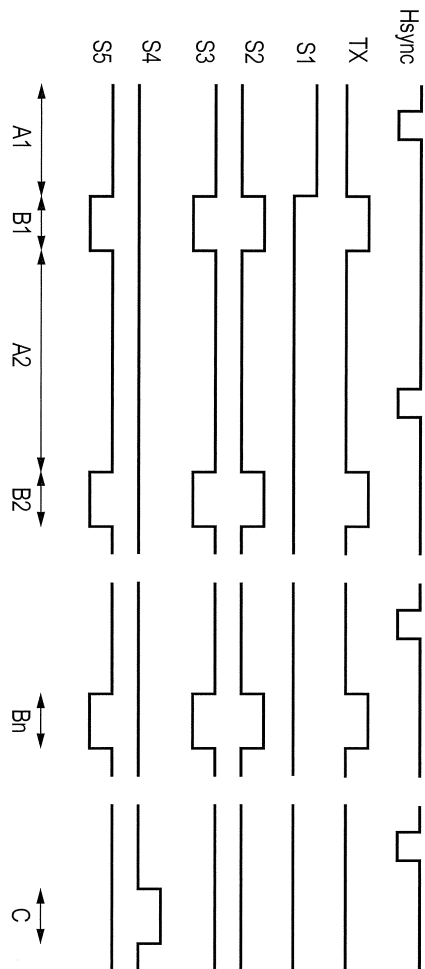
도면7



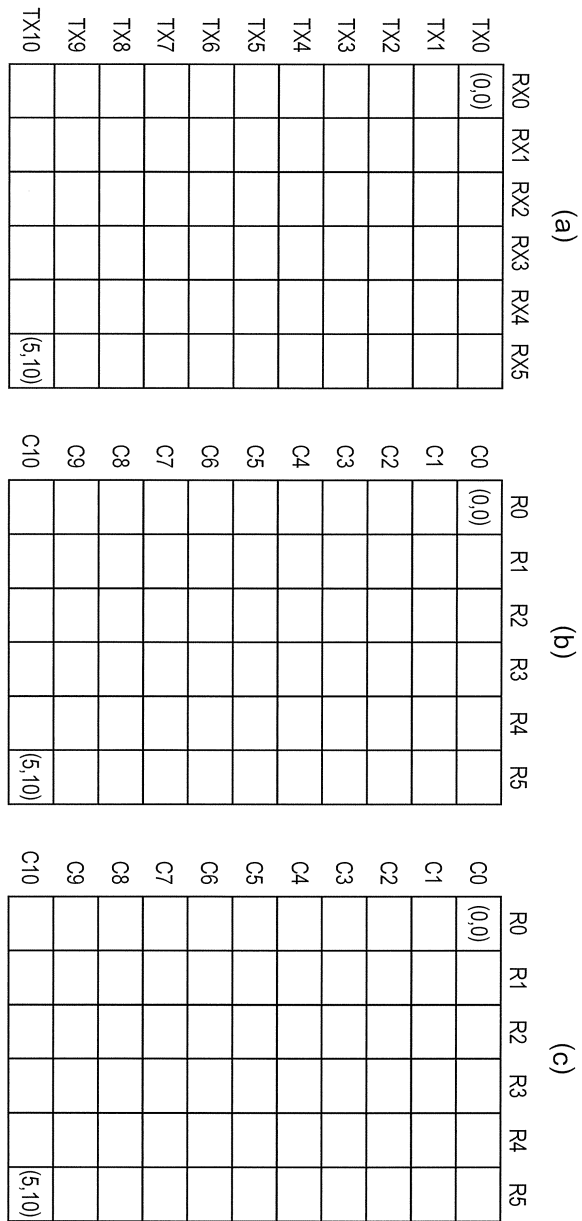
도면8



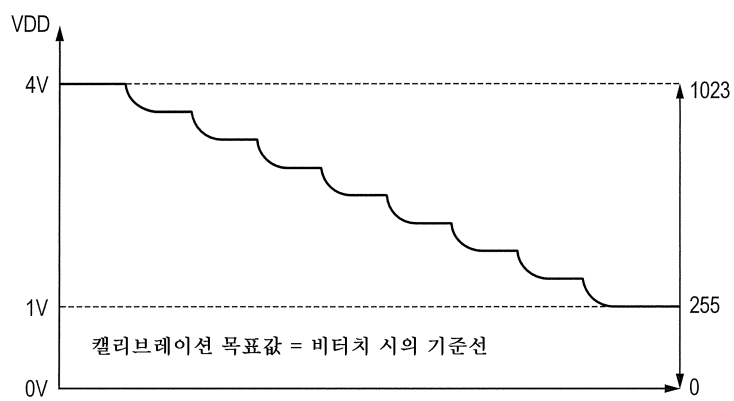
도면9



도면10



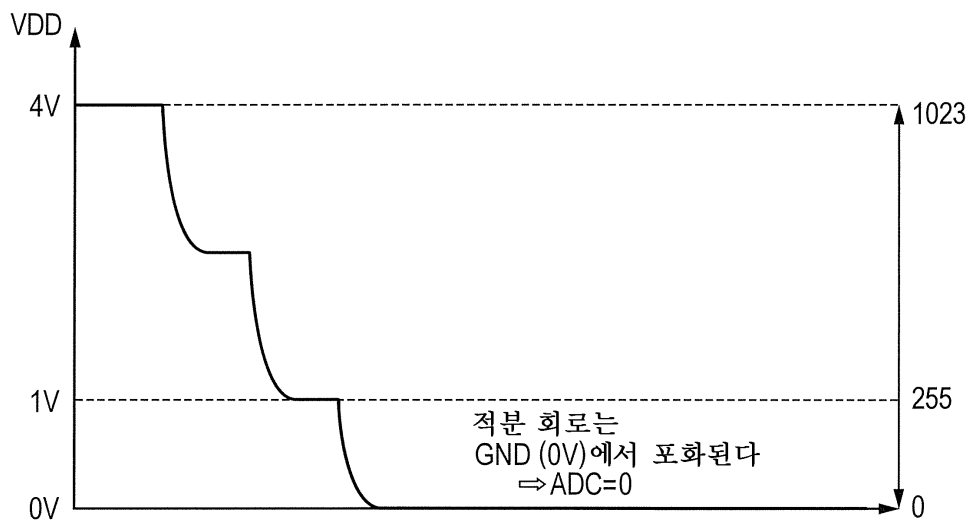
도면11



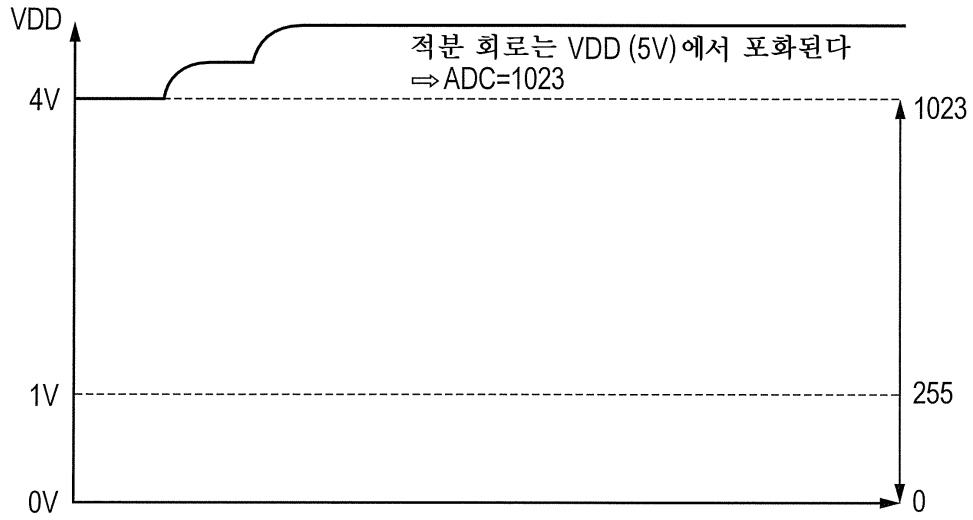
도면12

	R0	R1	R2	R3	R4	R5
C0	00	FF	00	FF	00	FF
C1	00	FF	00	FF	00	FF
C2	00	FF	00	FF	00	FF
C3	00	FF	00	FF	00	FF
C4	00	FF	00	FF	00	FF
C5	00	FF	00	FF	00	FF
C6	00	FF	00	FF	00	FF
C7	00	FF	00	FF	00	FF
C8	00	FF	00	FF	00	FF
C9	00	FF	00	FF	00	FF
C10	00	FF	00	FF	00	FF

도면13



도면14



도면15

(a)

	R0	R1	R2	R3	R4	R5
C0	1023	0	1023	0	1023	0
C1	1023	0	1023	0	1023	0
C2	1023	0	1023	0	1023	0
C3	1023	0	1023	0	1023	0
C4	1023	0	1023	0	1023	0
C5	1023	0	1023	0	1023	0
C6	1023	0	1023	0	1023	0
C7	1023	0	1023	0	1023	0
C8	1023	0	1023	0	1023	0
C9	1023	0	1023	0	1023	0
C10	1023	0	1023	0	1023	0

(b)

	R0	R1	R2	R3	R4	R5
C0	1023	1023	1023	0	1023	0
C1	1023	1023	1023	0	1023	0
C2	1023	1023	1023	0	1023	0
C3	1023	1023	1023	0	1023	0
C4	1023	1023	1023	0	1023	0
C5	1023	1023	1023	0	1023	0
C6	1023	1023	1023	0	1023	0
C7	1023	1023	1023	0	1023	0
C8	1023	1023	1023	0	1023	0
C9	1023	1023	1023	0	1023	0
C10	1023	1023	1023	0	1023	0

专利名称(译)	液晶显示器		
公开(公告)号	KR1020140073431A	公开(公告)日	2014-06-16
申请号	KR1020130149143	申请日	2013-12-03
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	TOKITA MASAHIRO 도끼따마사히로 TAKAHATA MASASHI		
发明人	도끼따마사히로 다까하따마사시		
IPC分类号	G09G3/36 G02F1/133 G06F3/041		
CPC分类号	G02F1/13338 G02F2001/134318 G02F2001/136254 G06F3/0412 G06F3/0414 G06F3/0418 G09G3/3655 G09G2354/00 G06F3/04184 G06F3/0443 G06F3/0446 G02F1/1309 G02F1/133528 G02F1/134309 G02F1/136286 G02F1/1368 G02F2001/133302 G02F2202/28 G06F3/044 G06F2203/04102		
代理人(译)	Jangsugil Bakchungbeom Yijunghui		
优先权	2012267279 2012-12-06 JP		
其他公开文献	KR101545061B1		
外部链接	Espacenet		

摘要(译)

在具有触摸板功能的液晶显示装置中，有效地执行交叉电容的校准。具有以矩阵排列的多个像素的液晶显示装置包括第一基板，第二基板，夹在第一基板和第二基板之间的液晶，以及检测电路。第二基板具有触摸板的检测电极。每个像素具有像素电极和对电极。其中，对电极被分成多个块，每个分割块的对电极共同设置在多个连续显示线的每个像素中，还使用面板的扫描电极。的检测电路，其特征在于，被提供给每个检测电极，所述的一端具有连接到每个检测电极的一个校准电容器装置中，当在触摸位置检测处理，并提供一个校准电压施加到每个校准电容器元件的另一端。

