



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0047658
(43) 공개일자 2011년05월09일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2009-0104372

(22) 출원일자 2009년10월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

최일만

대구 북구 산격1동 993-14 15/3

김용민

경북 구미시 봉곡동 224-1 LG디스플레이기숙사 인
재관 315호

(74) 대리인

특허법인로알

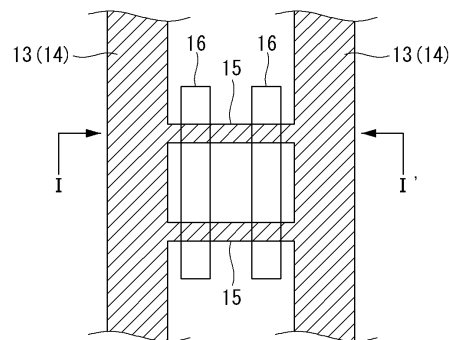
전체 청구항 수 : 총 10 항

(54) 액정표시장치의 모기판과 그 제조 방법

(57) 요약

본 발명은 액정표시장치의 모기판에 관한 것으로, 다수의 액티브 매트릭스 어레이부; 상기 액티브 매트릭스 어레이부에 연결된 테스트 배선들; 상기 테스트 배선들에 연결된 테스트 패드; 및 상기 테스트 배선들을 서로 연결하는 연결선들을 구비한다.

대표도 - 도4



특허청구의 범위

청구항 1

다수의 액티브 매트릭스 어레이부;

상기 액티브 매트릭스 어레이부에 연결된 테스트 배선들;

상기 테스트 배선들에 연결된 테스트 패드; 및

상기 테스트 배선들을 서로 연결하는 연결선들을 구비하는 것을 특징으로 하는 액정표시장치의 모기판.

청구항 2

제 1 항에 있어서,

상기 액티브 매트릭스 어레이부 각각은,

데이터라인들, 상기 데이터라인들과 교차되는 게이트라인들, 상기 데이터라인들과 상기 게이트라인들에 접속된 TFT들, 상기 TFT에 접속된 화소전극, 및 상기 화소전극에 접속된 스토리지 커패시터를 포함한 TFT 어레이;

상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 구동 회로부; 및

상기 테스트 배선들과 상기 구동회로부를 연결하는 LOG 배선들을 구비하는 것을 특징으로 하는 액정표시장치의 모기판.

청구항 3

제 2 항에 있어서,

상기 액티브 매트릭스 어레이부 각각은,

상기 LOG 배선들을 서로 연결하는 제2 연결선들을 더 구비하는 것을 특징으로 하는 액정표시장치의 모기판.

청구항 4

다수의 액티브 매트릭스 어레이부, 상기 액티브 매트릭스 어레이부에 연결된 테스트 배선들, 상기 테스트 배선들에 연결된 테스트 패드, 및 상기 테스트 배선들을 서로 연결하는 연결선들을 모기판 상에 형성하는 단계;

상기 다수의 액티브 매트릭스 어레이부, 상기 테스트 배선들, 상기 테스트 패드, 및 상기 연결선들을 덮는 보호막을 형성하는 단계; 및

상기 보호막의 식각 공정에서 상기 연결선들을 단선시키는 오픈홀을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

청구항 5

제 4 항에 있어서,

상기 오픈홀의 가장자리에 형성된 투명도전패턴들을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

청구항 6

제 4 항에 있어서,

상기 액티브 매트릭스 어레이부 각각은,

소스/드레인금속 패턴으로 형성되는 데이터라인들, 상기 데이터라인들과 교차되고 게이트금속 패턴으로 형성되는 게이트라인들, 상기 데이터라인들과 상기 게이트라인들에 접속된 TFT들, 상기 TFT에 접속된 화소전극, 및 상기 화소전극에 접속된 스토리지 커패시터를 포함한 TFT 어레이;

상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 구동 회로부; 및

상기 테스트 배선들과 상기 구동회로부를 연결하는 LOG 배선들을 구비하는 것을 특징으로 하는 액정표시장치의

모기판의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 연결선들을 모기판 상에 형성하는 단계는,

상기 LOG 배선들을 서로 연결하는 제2 연결선들을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 오픈홀을 형성하는 단계는,

상기 보호막의 식각 공정에서 상기 제2 연결선들을 단선시키는 제2 오픈홀들을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

청구항 9

제 6 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 연결선들은 상기 소스/드레인금속 패턴으로 형성되는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

청구항 10

제 6 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 연결선들은 상기 게이트금속 패턴으로 형성되는 것을 특징으로 하는 액정표시장치의 모기판의 제조 방법.

명 세 서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 다수의 액티브 매트릭스 어레이부들을 가지는 모기판과 그 제조 방법에 관한 것이다.

배 경 기 술

[0002] 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이 액정표시장치는 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기, 옥내외 광고 표시장치 등으로 이용되고 있다.

[0003] 도 1을 참조하면, 액티브 매트릭스 액정표시장치의 하부 유리기관(GLSL)에는 데이터라인들(DL)과 게이트라인들(GL)이 교차한다. 데이터라인들(DL)과 게이트라인들(GL)의 교차부에는 TFT들(Thin Film Transistor)과 매트릭스 타입으로 배열되고 TFT들에 1:1로 접속되는 화소전극들이 형성된다. 상부 유리기관(GLSU) 상에는 블랙 매트릭스(BM), 컬러필터(CF) 및 공통전극(COM)이 형성된다. 하부 유리기관(GLSL)의 광입사면에는 하부 편광판이 부착되고, 상부 유리기관(GLSU)의 광출사면 상에는 하부 편광판의 광흡수축과 직교되는 광흡수축을 가지는 상부 편광판이 부착된다. 또한, 하부 유리기관(GLSL)과 상부 유리기관(GLSU)에서 액정층(LC)과 접하는 면에는 배향막이 형성된다.

[0004] 액정표시장치의 생산성을 높이기 위하여, 대면적의 모기판 상에 다수의 액티브 매트릭스 어레이부들을 동시에 형성한 후에, 스크라이빙 공정과 그라인딩 공정에서 액티브 매트릭스 어레이부들 각각을 분리하고 있다.

[0005] 모기판의 박막 패터닝 공정은 증착공정, 식각 공정 등에서 정전기가 발생되고 있다. 특히, 모기판에 형성되는 배선 재료가 저저항 금속이면, 정전기 유입에 더 취약하다. 이러한 정전기는 모기판에 형성된 다수의 액티브

매트릭스 어레이부의 소자 특성을 열화시키거나 절연파괴를 초래할 수 있다.

발명의 내용

해결 하고자하는 과제

[0006] 따라서, 본 발명은 모기판의 제조공정에서 발생하는 정전기를 차단할 수 있는 액정표시장치의 모기판과 그 제조 방법에 관한 것이다.

과제 해결수단

[0007] 본 발명의 액정표시장치의 모기판은 다수의 액티브 매트릭스 어레이부; 상기 액티브 매트릭스 어레이부에 연결된 테스트 배선들; 상기 테스트 배선들에 연결된 테스트 패드; 및 상기 테스트 배선들을 서로 연결하는 연결선들을 구비한다.

[0008] 상기 액티브 매트릭스 어레이부 각각은 데이터라인들, 상기 데이터라인들과 교차되는 게이트라인들, 상기 데이터라인들과 상기 게이트라인들에 접속된 TFT들, 상기 TFT에 접속된 화소전극, 및 상기 화소전극에 접속된 스토리지 커패시터를 포함한 TFT 어레이; 상기 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 구동회로부; 및 상기 테스트 배선들과 상기 구동회로부를 연결하는 LOG 배선들을 구비한다.

[0009] 상기 액티브 매트릭스 어레이부 각각은 상기 LOG 배선들을 서로 연결하는 제2 연결선들을 더 구비한다.

[0010] 상기 모기판의 제조 방법은 다수의 액티브 매트릭스 어레이부, 상기 액티브 매트릭스 어레이부에 연결된 테스트 배선들, 상기 테스트 배선들에 연결된 테스트 패드, 및 상기 테스트 배선들을 서로 연결하는 연결선들을 모기판 상에 형성하는 단계; 상기 다수의 액티브 매트릭스 어레이부, 상기 테스트 배선들, 상기 테스트 패드, 및 상기 연결선들을 덮는 보호막을 형성하는 단계; 및 상기 보호막의 식각 공정에서 상기 연결선들을 단선시키는 오픈홀을 형성하는 단계를 포함한다.

효 과

[0011] 본 발명은 모기판의 테스트 배선들을 연결선으로 서로 연결한 후에 보호막의 식각 공정에서 상기 연결선을 단선시킴으로써 상기 연결선을 통해 모기판의 증착공정, 식각 공정 등에서 발생하는 정전기를 차단할 수 있다. 그 결과, 본 발명은 모기판의 불량률을 줄일 수 있다.

발명의 실시를 위한 구체적인 내용

[0012] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0013] 본 발명의 액정표시장치는 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 어떠한 액정 모드로도 적용될 수 있다. 구조적으로 볼 때, 본 발명의 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.

[0014] 본 발명의 실시예에 따른 액정표시장치는 그 제조 공정에서 도 2와 같은 모기판(100) 상에 다수의 액티브 매트릭스 어레이부를 동시에 형성한다.

[0015] 도 2 및 도 3을 참조하면, 모기판(Mother substrate, 100)은 다수의 액티브 매트릭스 어레이부(20), 테스트 패드부(12), 테스트 배선들(13) 등을 구비한다.

- [0016] 액티브 매트릭스 어레이부(20)는 TFT 어레이(10), TFT 어레이(10)를 구동하기 위한 구동 회로부(11), 및 LOG 배선들(Line On Glass, 14) 등을 포함한다. TFT 어레이(10)에는 데이터라인들, 데이터라인들과 교차되는 게이트라인들, 데이터라인들과 게이트라인들에 접속된 TFT들, TFT에 접속된 화소전극, 화소전극에 접속된 스토리지 커패시터 등이 형성된다. 구동 회로부(11)는 게이트라인들에 게이트펄스를 순차적으로 공급하기 위한 게이트 구동회로를 포함한다. LOG 배선들(14)은 테스트 배선들(13)과 구동회로부(11)를 연결한다.
- [0017] 테스트 패드부(12)는 외부의 테스트 지그(Jig)의 탐침에 접촉되어 테스트 지그로부터 입력되는 테스트신호와 구동전원들을 테스트 배선들(13)에 공급한다. 이 테스트 패드부(12)는 모기관(100)의 일측 가장자리에 형성된다.
- [0018] 테스트 배선들(13)은 테스트 패드부(12)와 LOG 배선들(14) 사이에 형성되어 테스트 패드부(12)로부터의 테스트 신호와 구동전원들을 LOG 배선들(14)에 전달한다.
- [0019] 모기관의 박막 패터닝 공정은 다수의 박막 증착, 식각 공정을 포함하여 TFT 어레이(10), TFT 어레이(10)를 구동하기 위한 구동 회로부(11), LOG 배선들(Line On Glass, 14), 테스트 패드부(12), 테스트 배선들(13)의 박막 패턴들을 형성한다.
- [0020] 박막 증착공정과 식각 공정에서 발생하는 정전기를 차단하기 위하여, 본 발명은 테스트 배선들(13) 사이에 연결선들(15)을 형성하여 테스트 배선들(13)을 서로 연결시킨다. 또한, 본 발명은 LOG 배선들(14) 사이에 연결선들(15)을 형성하여 LOG 배선들(14)을 서로 연결시킨다. 연결선들(15)을 통해 정전기가 분산되므로 구동 회로부(11) 쪽으로 흐르는 정전기가 차단될 수 있다. 연결선들(15)은 다이오드나 트랜지스터 소자를 포함하지 않고 금속 배선 패턴만을 포함한다.
- [0021] 연결선들(15)은 게이트 금속패턴 및/또는 소스/드레인 금속패턴으로 형성될 수 있다. 따라서, 연결선들(15)을 형성하기 위한 추가 공정이 필요 없다.
- [0022] 연결선들(15)은 도 5와 같이 보호막의 식각 공정에서 형성되는 오픈홀(17)에 의해 제거된다. 오픈홀(17)의 가장자리에는 투명도전패턴(16)이 형성된다. 투명도전패턴(16)은 오픈홀(17)의 가장자리에서 연결선의 잔류 금속 노출을 방지하여 그 금속의 산화를 방지한다. 연결선들(15)이 제거된 후에 테스트 패드부들(12)에 테스트 지그의 탐침(probe)가 접촉된다. 테스트 지그가 테스트 패드부들(12)에 접촉된 상태에서, 액티브 매트릭스 어레이부들(20)은 동시에 검사된다. 검사 공정에 이어서, 액티브 매트릭스 어레이부들(20)은 스크라이빙 공정과 그라인딩 공정에 의해 개별로 분리된다.
- [0023] 본 발명의 모기관은 본원 출원인에 의해 기출원된 2 마스크 공정, 3 마스크 공정 및 4 마스크 공정을 이용하여 제조될 수 있다. 이하의 제조 방법 실시예를 4 마스크 공정을 예로 들어 설명하기로 한다. 본 발명의 제조 방법은 4 마스크 공정에 한정되는 것이 아니라 2 마스크 공정이나 3 마스크 공정에도 적용된다는 것에 유의하여야 한다.
- [0024] 도 6은 게이트 금속 패턴으로 연결선들(15)이 형성되는 예를 보여 주는 단면도이다. 도 7은 도 6에 도시된 연결선들(15)의 단면을 보여 주는 단면도이다.
- [0025] 도 6 및 도 7을 참조하면, 본 발명의 제1 실시예에 따른 모기관의 제조 방법은 스퍼터링 등의 증착방법을 이용하여 게이트 금속층이 모기관(100) 상에 형성된다. 게이트 금속은 알루미늄/네오디뮴(AlNd)을 포함하는 알루미늄(Al)계 금속, 몰리브덴(Mo), 구리(Cu), 크롬(Cr), 탄탈(Ta), 티타늄(Ti) 등에서 선택될 수 있다.
- [0026] 게이트 금속층은 제1 포토리소그래피 공정에 의해 패터닝된다. TFT 어레이(10)의 게이트라인과, 그 게이트라인에 연결되는 TFT의 게이트전극 및 게이트패드 등은 게이트 금속 패턴(GM)으로 형성된다. TFT 어레이(10)의 게이트 금속패턴과 동시에, 구동 회로부(11)의 게이트 금속패턴, 테스트 배선들(12) 및 연결선의 게이트 금속패턴(GM)이 형성된다.
- [0027] 이어서, 본 발명의 제1 실시예에 따른 모기관의 제조 방법은 게이트 금속패턴(GM)을 덮도록 게이트 절연막(GI), 반도체층, 소스/드레인 금속층을 연속 증착한다. 게이트 절연막(GI)은 산화 실리콘(SiO_x) 또는 질화 실리콘(SiN_x) 등의 무기 절연 물질을 포함한다. 소스/드레인 금속층은 몰리브덴(Mo), 티타늄, 탄탈륨, 몰리브덴 합금(Mo alloy), 구리(Cu) 등에서 선택된다. 반도체층과 소스/드레인 금속층은 제2 포토리소그래피 공정에 의해 동시에 패터닝된다. 반도체 패턴(SMEI)은 불순물이 도핑되지 않은 비정질실리콘층과, 불순물이 도핑된 오믹접촉층을 포함한다. TFT 어레이(10)의 데이터라인, TFT의 소스/드레인전극(SDM(S), SDM(D)) 및 게이트패드 등은 게이트 금속 패턴(GM)으로 형성된다. TFT 어레이(10)의 게이트 금속패턴과 동시에, 구동 회로부(11)의 소스/드레인 금속패턴, 테스트 배선들(12)의 소스/드레인 금속패턴이 형성된다.

- [0028] 이어서, 본 발명의 제1 실시예에 따른 모기관(100)의 제조 방법은 액티브 매트릭스 어레이부(20), 테스트 패드(12) 및 테스트 배선(13)을 덮는 보호막(PASSI)을 모기관(100) 상에 증착한다. 보호막(PASSI)은 게이트 절연막(GI)과 같은 무기 절연 물질이나 유전상수가 작은 아크릴(acryl)계 유기 화합물, BCB(Bebzocyclobutane), PFCB(Perfluorocyclobutane) 등의 유기 절연 물질을 포함한다.
- [0029] 이어서, 본 발명의 제1 실시예에 따른 모기관(100)의 제조 방법은 제3 포토리소그래피 공정을 이용하여 보호막(PASSI)을 식각한다. 이 식각 공정에서, 도 7과 같이 액티브 매트릭스 어레이부(20)의 TFT들에서 드레인전극(SDM(D)) 일부를 노출시키는 콘택홀(CNT), 연결선(15)의 게이트 금속패턴(GM)을 단선시키기 위한 오픈홀(17), 테스트 패드의 게이트 금속패턴 및 소스/드레인 금속패턴을 노출시키기 위한 콘택홀 등이 동시에 형성된다.
- [0030] 이어서, 본 발명의 제1 실시예에 따른 모기관(100)의 제조 방법은 보호막(PASSI)을 덮는 투명도전막을 증착한 후에, 제4 포토리소그래피 공정을 이용하여 투명 도전막을 패터닝한다. 투명도전막은 인듐 틴 옥사이드(ITO), 틴 옥사이드(TO), 인듐 틴 징크 옥사이드(ITZO) 및 인듐 징크 옥사이드(IZO) 중 어느 하나를 포함한다. 투명도전막 패터닝은 액티브 매트릭스 어레이부(20)의 화소전극, 게이트 패드 및 데이터 패드의 보호전극, 테스트 패드(12)의 보호전극, 오픈홀(17)의 가장자리를 덮는 보호전극 등을 포함한다.
- [0031] 도 8은 소스/드레인 금속 패턴으로 연결선들(15)이 형성되는 예를 보여 주는 단면도이다. 도 9는 도 8에 도시된 연결선들(15)의 단선을 보여 주는 단면도이다.
- [0032] 도 8 및 도 9를 참조하면, 본 발명의 제2 실시예에 따른 모기관(100)의 제조 방법은 연결선(15)을 소스/드레인 금속 패턴(SDM)으로 형성하고 보호막(PASSI)의 식각 공정에서 연결선(15)을 단선시킨다. 제조 공정 순서는 전술한 제1 실시예와 실질적으로 동일하다.
- [0033] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

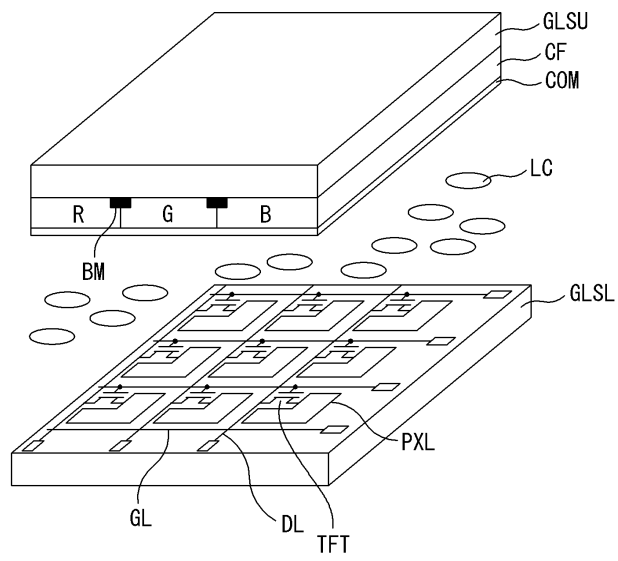
- [0034] 도 1은 액정표시장치를 개략적으로 보여 주는 사시도이다.
- [0035] 도 2는 본 발명의 실시예에 따른 액정표시장치의 모기관을 보여 주는 평면도이다.
- [0036] 도 3은 도 2에 도시된 액티브 매트릭스 어레이부를 확대한 평면도이다.
- [0037] 도 4는 테스트 배선들 사이에 그리고 LOG 배선들 사이에 형성되는 연결선들을 보여 주는 평면도이다.
- [0038] 도 5는 보호막 식각 공정에서 제거되는 연결선들을 보여 주는 평면도이다.
- [0039] 도 6은 게이트 금속 패턴으로 연결선들이 형성되는 예를 보여 주는 단면도(도 4의 선 "I-I'")이다.
- [0040] 도 7은 도 6에 도시된 연결선들의 단선을 보여 주기 위한 단면도(도 5의 선 "I-I'")이다.
- [0041] 도 8은 소스/드레인 금속 패턴으로 연결선들이 형성되는 예를 보여 주는 단면도(도 4의 선 "I-I'")이다.
- [0042] 도 9는 도 8에 도시된 연결선들의 단선을 보여 주기 위한 단면도(도 5의 선 "I-I'")이다.

- [0043] <도면의 주요 부분에 대한 부호의 설명>

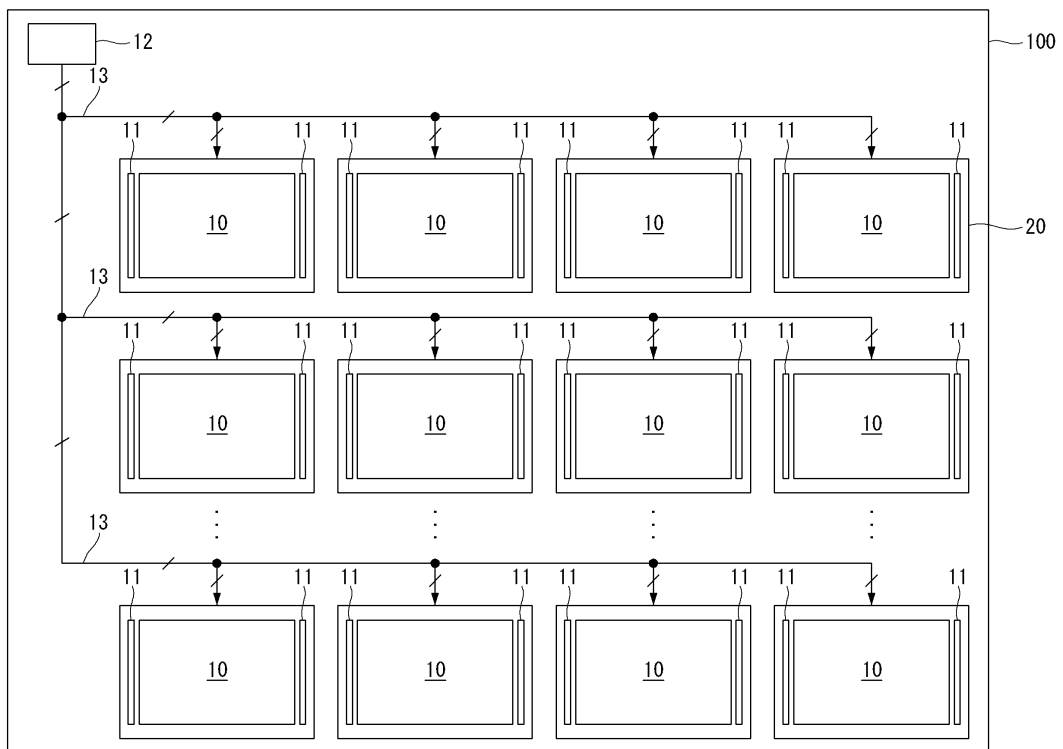
- | | |
|--------------------|-------------|
| [0044] 13 : 테스트 배선 | 14 : LOG 배선 |
| [0045] 15 : 연결선 | 16 : 투명도전패턴 |
| [0046] 17 : 오픈홀 | |

도면

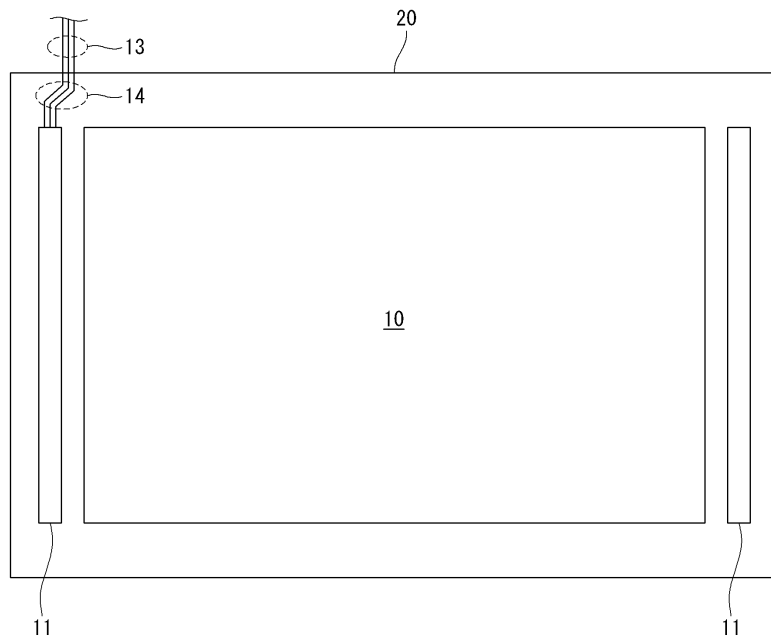
도면1



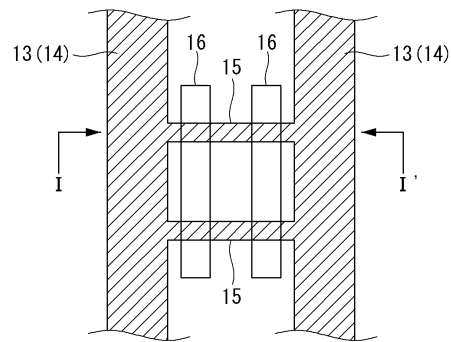
도면2



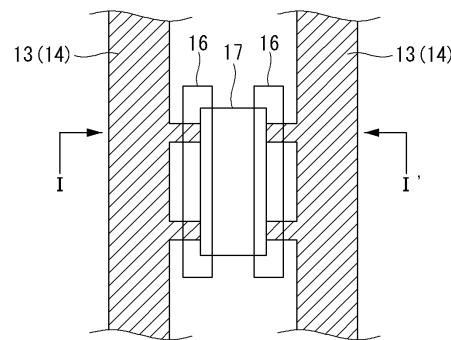
도면3



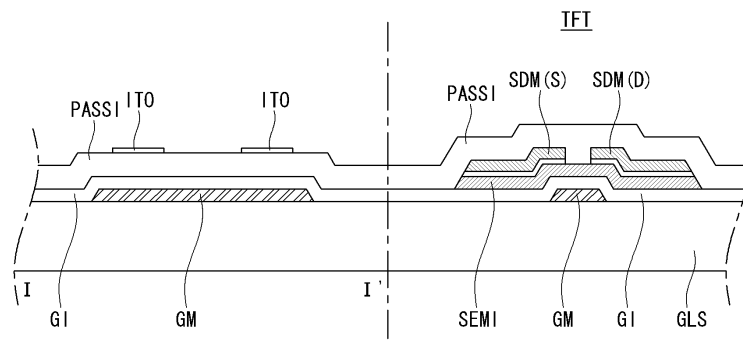
도면4



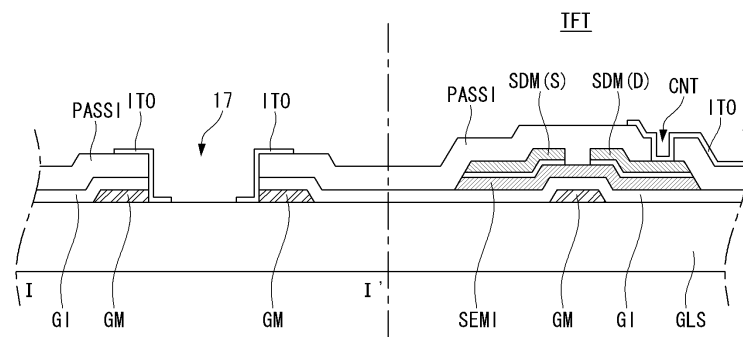
도면5



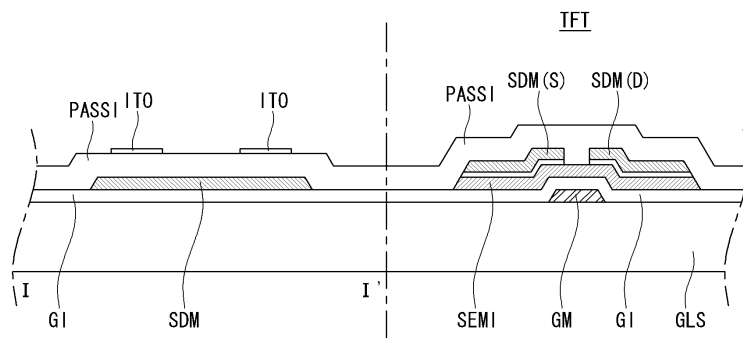
도면6



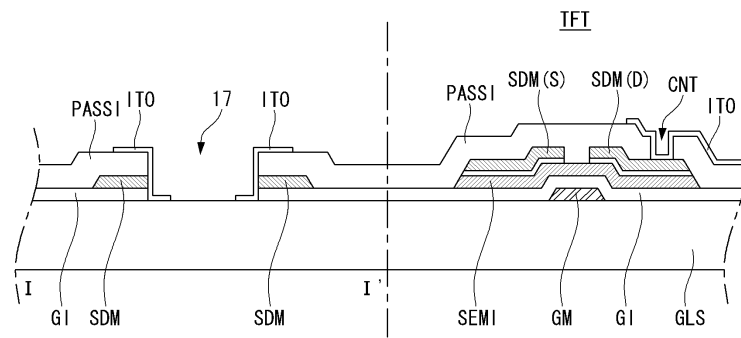
도면7



도면8



도면9



专利名称(译)	液晶显示装置的蚊帐及其制造方法		
公开(公告)号	KR1020110047658A	公开(公告)日	2011-05-09
申请号	KR1020090104372	申请日	2009-10-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI IL MAN 최일만 KIM YONG MIN 김용민		
发明人	최일만 김용민		
IPC分类号	G02F1/1345		
CPC分类号	H01L27/1214 H01L27/124		
其他公开文献	KR101310382B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示器的母板，包括：多个有源矩阵阵列单元；连接到有源矩阵阵列部分的测试配线；连接到测试布线的测试垫；并且连接线将测试配线彼此连接。

