



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월20일

(11) 등록번호 10-1587291

(24) 등록일자 2016년01월14일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-7002716

(22) 출원일자(국제) 2008년08월04일

심사청구일자 2013년07월26일

(85) 번역문제출일자 2010년02월05일

(65) 공개번호 10-2010-0042278

(43) 공개일자 2010년04월23일

(86) 국제출원번호 PCT/EP2008/060235

(87) 국제공개번호 WO 2009/019253

국제공개일자 2009년02월12일

(30) 우선권주장

0705753 2007년08월07일 프랑스(FR)

(56) 선행기술조사문헌

JP10078466 A*

JP2001318113 A*

KR1020050065530 A

KR1020060123755 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

탈레스

프랑스 92400 꾸르베부아 에스플라나드 노르 뿔라
스 데꼬를 뚜르 까르페 디엠

(72) 발명자

르브렙 위그

프랑스 에프-38500 꾸브르비 앙빠쎄 샤끄 프레베
르 100

부아쟁 제라르

프랑스 에프-33160 생 메다르 앙 잘레 튀 로즈몽
드 제라르 22

(74) 대리인

특허법인코리아나

전체 청구항 수 : 총 12 항

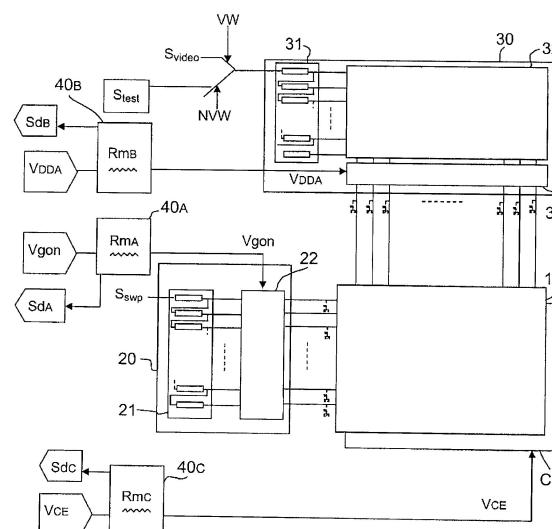
심사관 : 추장희

(54) 발명의 명칭 액정 스크린에서 이미지 결함을 검출하는 집적 방법

(57) 요약

LCD 스크린에서 이미지 결함을 검출하는 집적 방법은 선택 라인 (L_i) 및/또는 컬럼 (Col_{Rj})의 용량 충전 또는 방전 동안에, 이미지 디스플레이 수단 (라인 드라이버 (20), 컬럼 드라이버 (30), 카운터-전극 (CE))의 공급 버스 상의 전류의 소비를 체크하는 것으로 구성된다. 이 방법은 공급 버스 상의 측정 저항 (R_m), 및 외부 안전 관리 회로에 의해 프로세싱되는 검출 신호 (S_d)를 LCD 스크린으로부터 출력하는 측정 회로 (41) 및 비교 회로 (42)를 포함하는 전류 측정 체인의 집적을 포함한다.

대표도 - 도2b



명세서

청구범위

청구항 1

LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법으로서,

상기 LCD 스크린은,

데이터 라인들 (Col_{Rj}) 과 선택 라인들 (L_i) 로 매트릭스 방식으로 배열된 픽셀 전극들, 공통 카운터-전극 (CE), 및 비디오 신호에 의해 파일럿되는 이미지 디스플레이 수단들 (20, 30, CE) 을 포함하고,

상기 통합 방법은,

상기 데이터 라인들과 상기 선택 라인들을 통해 상기 픽셀 전극들에 그리고 상기 공통 카운터-전극에 제어 전압 레벨들을 인가하는 단계로서, 상기 이미지 디스플레이 수단, 상기 선택 라인들, 상기 데이터 라인들, 및 상기 픽셀 전극들은 이미지 디스플레이 제어 회로를 형성하는, 상기 제어 전압 레벨들을 인가하는 단계를 포함하고,

상기 통합 방법은,

상기 이미지 디스플레이 제어 회로의 무결성을 검증하는 단계로서, 상기 이미지 디스플레이 수단의 적어도 하나의 전력 공급 버스 상의 전류의 소비의 전류 측정 회로 (41) 를 활성화시키는 것에 의해 상기 LCD 스크린의 상기 데이터 라인들 및/또는 상기 선택 라인들의 용량 충전들 또는 방전들 동안에 전류 유입들을 나타내는 신호를 획득하는 것을 포함하고, 전류 소비 측정 회로가 대응하는 디지털 측정 신호 (S_m) 를 출력하고, 상기 디지털 측정 신호 (S_m) 내의 펄스들은 충전 또는 방전 시간들을 나타내는, 상기 무결성을 검증하는 단계 및

상기 디지털 측정 신호 (S_m) 를, 라인 스캔 신호와 동기(synchronous)하는 예상된 펄스 신호 (S_c) 와 로직 게이트를 통하여 비교하는 단계로 이루어지고,

상기 적어도 하나의 전력 공급 버스는 상기 LCD 스크린의 이미지 엘리먼트들의 로우들을 선택하기 위한 상기 선택 라인들의 제어 회로 (20) 의 전력 공급 버스 (V_{gon}) 이고, 상기 무결성을 검증하는 단계는 비디오 이미지의 각 새로운 디스플레이 윈도우 (VW) 에서 수행되고, 2 개의 디스플레이 윈도우들 사이에서 수행되지 않는 것을 특징으로 하는 LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 2

LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법으로서,

상기 LCD 스크린은,

데이터 라인들 (Col_{Rj}) 과 선택 라인들 (L_i) 로 매트릭스 방식으로 배열된 픽셀 전극들, 공통 카운터-전극 (CE), 및 비디오 신호에 의해 파일럿되는 이미지 디스플레이 수단들 (20, 30, CE) 을 포함하고,

상기 통합 방법은,

상기 데이터 라인들과 상기 선택 라인들을 통해 상기 픽셀 전극들에 그리고 상기 공통 카운터-전극에 제어 전압 레벨들을 인가하는 단계로서, 상기 이미지 디스플레이 수단, 상기 선택 라인들, 상기 데이터 라인들, 및 상기 픽셀 전극들은 이미지 디스플레이 제어 회로를 형성하는, 상기 제어 전압 레벨들을 인가하는 단계를 포함하고,

상기 통합 방법은,

상기 이미지 디스플레이 제어 회로의 무결성을 검증하는 단계로서, 상기 LCD 스크린의 상기 데이터 라인들 및/또는 상기 선택 라인들의 용량 충전들 또는 방전들 동안에 상기 이미지 디스플레이 수단의 적어도 하나의 전력 공급 버스 상의 전류의 소비의 전류 측정 회로 (41) 를 활성화시키는 것에 의해 상기 LCD 스크린의 상기 데이터 라인들 및/또는 상기 선택 라인들의 용량 충전들 또는 방전들 동안에 전류 유입들을 나타내는 신호를 획득하는 것을 포함하고, 전류 소비 측정 회로가 대응하는 디지털 측정 신호 (S_m) 를 출력하고, 상기 디지털 측정 신호 (S_m) 내의 펄스들은 충전 또는 방전 시간들을 나타내는, 상기 무결성을 검증하는 단계 및

상기 디지털 측정 신호 (S_m) 를, 라인 스캔 신호와 동기(synchronous)하는 예상된 펄스 신호 (S_c) 와 로직 게이트를 통하여 비교하는 단계로 이루어지고,

상기 적어도 하나의 전력 공급 버스는 상기 LCD 스크린의 이미지 디스플레이 수단과 연관된 상기 데이터 라인들의 제어 회로의 전력 공급 버스 (VDDA), 및/또는 상기 공통 카운터 전극의 전력 공급 버스 (VCE) 이고, 상기 무결성을 검증하는 단계는 비디오 이미지의 2 개의 디스플레이 윈도우들 사이의 주기 (NVW) 에서 수행되고 비디오 이미지의 2 개의 디스플레이 윈도우들 (VW) 각각 동안에 수행되지 않는 것을 특징으로 하는 LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 전류 측정 회로 (41) 는 상기 전력 공급 버스 상에 직렬로 배치된 측정 저항기 (R_{mB} , R_{mA}), 상기 측정 저항기에서의 전류를 측정하여 대응하는, 충전 또는 방전을 나타내는 펄스들을 갖는 디지털 측정 신호 (S_m) 를 출력하는 회로, 및 상기 디지털 측정 신호를 예상된 펄스형 주기 신호 (S_c) 와 로직 게이트를 통해 비교하고 이미지 결함을 나타내는 로직 레벨을 갖는 신호 (S_d) 를 출력하는 비교 회로 (42) 를 포함하는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 4

제 3 항에 있어서,

상기 디지털 측정 신호 (S_m) 는 예상된 펄스형 주기 신호 (S_c) 와 비교되고, 상기 예상된 펄스형 주기 신호는 상기 선택 라인들의 스캔 신호에 동기화되는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 5

제 2 항에 있어서,

디스플레이 오프 주기들 (NVW) 동안에 비디오 테스트 이미지 (S_{test}) 를 이용하여 상기 전력 공급 버스 (VCE, VDDA) 에서 대응하는 전류 유입을 생성하는 단계를 더 포함하고,

상기 비디오 테스트 이미지는 하나의 동일한 그레이 레벨이 컬럼들 상에 적용되도록 구성되는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 6

제 5 항에 있어서,

상기 비디오 테스트 이미지 (S_{test}) 는, 상기 하나의 동일한 제 1 그레이 레벨 또는 하나의 동일한 제 2 그레이 레벨이로우 주파수에서 교호적으로 상기 컬럼들 상에 적용되도록 구성되고,

상기 제 1 그레이 레벨 및 상기 제 2 그레이 레벨은 각각 그레이 스케일의 최저 레벨 및 최고 레벨에 대응하는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 7

제 5 항에 있어서,

상기 비디오 테스트 이미지 (S_{test}) 는, 적어도 컬럼 인버전을 채용하는 어드레싱의 인버전 모드를 이용하는 스크린에서 2 개의 디스플레이로부터의 하나의 컬럼에 대응하는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 8

제 5 항에 있어서,

컬러 스크린에 있어서, 상기 비디오 테스트 이미지를 디스플레이하는 선택된 컬럼은 고유 컬러에 대응하는, LCD

스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 9

제 8 항에 있어서,

각 컬러를 테스트하도록 연속적으로 적용되는 것을 특징으로 하는 LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 10

제 5 항에 있어서,

상기 LCD 스크린의 상기 데이터 라인들은 수 개의 기초 회로들로 구성된 드라이버에 의해 제어되고,

각각의 기초 회로는 상기 LCD 스크린의 데이터 라인들의 특정 세트를 제어하며,

각각의 기초 회로는 대응하는 데이터 라인들의 세트에 대해 규정된 대응하는 비디오 테스트 이미지를 이용하여 별개로 테스트되는, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 11

제 10 항에 있어서,

비디오 테스트 이미지들의 시퀀스의 이용하는 단계를 더 포함하고, 상기 시퀀스 내의 각각의 비디오 테스트 이미지는 대응하는 기초 회로를 테스트하기 위한 것인, LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 12

제 1 항 또는 제 2 항에 있어서,

상기 전력 공급 버스에 의해 제공되는 전력 공급이 주기적으로 차단되는 스크린에 있어서, 상기 통합 방법은 차단들 동안에 비활성화되는 것을 특징으로 하는 LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 통합 방법.

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

발명의 설명

기술 분야

[0001] 본 발명은 액정 스크린에서 이미지 결함을 검출하는 방법에 관한 것이다. 더 상세하게는, 본 발명은 운송수단 대시보드에 특히 항공기에 사용된 액정 스크린에 적용된다.

배경 기술

[0002] 액정 컬러 스크린은 보편적으로 항공기 및 헬리콥터 조종석 뷰잉 시스템에 이용된다. 이는 다양한 임무를 수행하기 위해 파일럿이 요구하는 정보를 정교한 기호 이미지로 파일럿에게 제공하는 필수 인간-머신 인터페이스를 구성한다. 따라서, 이러한 디스플레이된 정보는 매우 신뢰성이 있어야 한다.

[0003] 이제, 이들 스크린은, 일반적으로 스크린 상의 비디오의 디스플레이가 통제되는 집적 라인 또는 컬럼 제어 회로(드라이버)의 시프트 레지스터에서의 동작 결함 또는 LCD 스크린의 입력에서의 수직 스캔 동기화 신호의 존재

의 결여로 인해, 비디오 디스플레이 체인에서의 결함에 대응하는 디스플레이 결함, 그 중에서도, 프로즌 이미지라 칭해지는 결함을 표시하는 것이 발생할 수도 있다.

[0004] 시프트 레지스터의 구조는 공지되어 있다. n 비트의 시프트 레지스터를 고려하도록 한다: 이는 캐스케이드 식으로 n 개의 스테이지를 포함하는 반도체 디바이스이고, 각 스테이지의 출력은 다음 스테이지의 입력을 형성한다. 각 스테이지는 복수의 반도체 트랜지스터를 포함한다. 이들 트랜지스터는 수많은 스위칭을 보장하여야 한다. 이들 트랜지스터의 일부는 영구 게이트 스트레스를 경험하고, 이는 그 임계 전압에서의 드리프트 및 그에 따른 트랜지스터의 고장을 초래할 수도 있다: 이 트랜지스터는 더 이상 스위칭하지 않는다. 트랜지스터가 더 이상 스위칭하지 않는 스위칭 스테이지에서, 데이터 전송은 더 이상 발생하지 않고; 따라서 이 스테이지 및 다음 스테이지에 의해 출력된 데이터는 더 이상 변경되지 않을 것이다. 이들이 라인 선택 제어 회로의 시프트 레지스터이므로, 따라서 이들 스테이지의 출력에 의해 제어되는 라인은 항상 선택되지 않은 상태로 동일하게 유지될 것이다: 매트릭스 선택 라인의 스캐닝이 더 이상 발생하지 않는다. 이러한 라인 스캐닝의 인터럽션이 발생한다고 가정한다. 오프 상태의 트랜지스터 및 액정의 매우 높은 저항률을 고려하면, LCD 스크린의 픽셀은 우수한 정보 저장 성능을 가진다. 따라서, 동일한 이미지는 이 인터럽션 후에 수초 동안 디스플레이된 채로 유지될 수 있다.

[0005] 다른 디스플레이 결함은, 예를 들어, 컬러 비디오 경로의 장애에 관련된 이미지 송신 체인에서의 비디오 정보의 손실이다. 예를 들어, 컬러 레드는 경고 신호를 디스플레이하는데 이용된다. 레드 비디오 경로의 장애가 동작 이미지 상에서 파일럿에 의해 빠르게 검출되지 않을 수도 있다는 것을 생각할 수 있다. 이 경우에, 파일럿의 반응은 너무 느릴 수도 있다. 따라서, 이 결함을 식별할 수 있는 것이 필요하다.

[0006] 파일럿은 파일럿에게 유용한 정보와 연관된 일정한 기호 이미지가 매우 신속하게 변하지 않는 경우에 더욱 더 디스플레이 결함을 인지하지 못할 수도 있다. 따라서, 파일럿은 디스플레이된 이미지가 부정확하거나 더 이상 정확하지 않더라도 이 디스플레이된 이미지를 계속 신뢰한다. 민간 에비오닉스 안전 권고는 이러한 타입의 이벤트를 금지한다. 따라서, 디스플레이 결함을 검출하는 시스템을 제공하는 것이 필요하다.

[0007] 최신 기술에 따르면, 선택 라인 어드레싱 회로에 있어서, 이 결함의 검출은 보통 시프트 레지스터의 최종 스테이지의 출력 신호에서 이 출력에 대한 라인 스캔 신호의 동기 존재를 확인함으로써 수행된다.

[0008] 이 방식은 다양한 결점을 가진다. 이는 최종 스테이지의 출력에서 신호를 물리적으로 측정할 수 있어서, 이 측정에 전용되는 추가 도체 라인을 제공하는 것이 필요하게 한다. 또한, 측정된 정보는 시프트 레지스터의 최종 라인의 정보이다. 그러나, 이 결함은 또한, 시프트 레지스터에서 디지털 전압 레벨로부터, 이미지 도트를 제어하는데 필요한 아날로그 전압 레벨로 패스하도록 매트릭스의 로우와 시프트 레지스터의 출력 사이에 보통 제공되는 전압 부스팅 회로의 레벨에 있을 수도 있다.

[0009] 컬럼 상의 비디오 데이터의 디스플레이를 제어하는 회로에 있어서, 결함 검출은 컬럼 제어 회로의 입력에서 비디오 신호의 존재를 검출하는 것으로 구성되며, 이는 매우 불충분하다. 그 중에서도, 이는 컬럼 제어 디바이스용 증폭 회로 및/또는 디지털 아날로그 변환 회로 및/또는 시프트 레지스터의 동작에 관한 어떠한 정보도 주지 않고, 특히 하나의 컬러의 디스플레이의 무결성을 확인하는 것을 가능하게 하지 않는다. 이제, 민간 에비오닉스 상황에서, 컬러 레드는 안전 관련 정보의 디스플레이에 대응한다. 따라서, 적어도 이 컬러에 대한 디스플레이 체인의 무결성을 확인할 수 있다는 것에 분명한 이익이 있다.

발명의 내용

과제의 해결 수단

[0010] 본 발명의 주제는, 비디오 디스플레이 체인 전체의 무결성을 신뢰성 있는 방식으로 테스트하는 것을 가능하게 하는 더욱 효과 있는 이미지 결함 검출 방법이다.

[0011] 본 발명은 데이터 라인과 선택 라인으로 매트릭스 방식으로 배열된 픽셀 전극, 공통 카운터-전극, 및 비디오 신호에 의해 파일럿되는 이미지 디스플레이 수단을 포함하고, 데이터 라인과 선택 라인을 통해 픽셀 전극에 그리고 카운터-전극에 제어 전압 레벨을 인가하는 LCD 스크린에서 이미지의 디스플레이 결함의 검출을 위한 집적 방법에 관한 것으로, 비디오 신호, 이미지 디스플레이 수단, 선택 라인과 데이터 라인, 및 픽셀 전극은 이미지 디스플레이 제어 비디오 체인을 형성하며, LCD 스크린의 데이터 라인 및/또는 선택 라인의 용량 충전 또는 방전 동안에 이미지 디스플레이 수단의 적어도 하나의 전력 공급 버스 상의 전류의 소비를 검출함으로써 이미지 디스플레이 제어 비디오 체인의 무결성을 검증하는 것으로 구성되는 것을 특징으로 한다.

[0012] 이 방법은 전력 공급 버스 상에 직렬로 배치된 저항기, 이 저항기에서의 전류를 측정하고 대응하는 디지털 측정 신호를 출력하는 회로, 및 적절하다면 이미지 결합 검출 신호를 제공하도록 설계되는 디지털 측정 신호를 비교하는 비교 회로를 포함하는 측정 체인의 집적을 포함한다.

[0013] 본 발명은 또한 대응하는 집적 검출 수단을 포함하는 액정 스크린에 관한 것이다.

도면의 간단한 설명

[0014] 본 발명의 다른 이점 및 특징은 비제한적인 실시예로서 주어진 본 발명의 실시형태의 도시된 도면을 참조하여 다음의 설명에서 상술된다.

도 1 은 LCD 스크린의 로우 및 컬럼 제어 회로를 도시한다.

도 2a 및 도 2b 는 각각 본 발명에 따른 이미지 결합 검출 방법에 이용되는 측정 체인의 블록도; 및 이러한 체인이 라인 스캔 기능 및 컬러 디스플레이 기능의 무결성을 테스트하도록 집적된 LCD 스크린의 능동 매트릭스의 도면이다.

도 3 은 LCD 스크린에서의 비디오 이미지 디스플레이 시퀀스를 상세히 도시한다.

도 4 는 본 발명에 따른 측정 체인에 의해 비디오 이미지 디스플레이 윈도우에서 측정된 전력 공급 버스에서의 전류, 및 이 윈도우에서의 선택 라인의 신호의 타임차트이다.

도 5 는 대응하는 검출 및 알람 생성 신호의 예시적인 타임차트를 도시한다.

도 6 은 컬러를 테스트하기 위해 윈도우에서 컬럼에 인가된 신호의 일 실시예를 도시한다.

도 7 은 대응하는 검출 및 알람 생성 신호의 타임차트를 도시한다.

도 8 은 본 발명에 따른 방법에 이용되는 측정 체인의 가능한 전자적 실시형태의 상세한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0015] 도 1은 LCD 스크린의 아키텍처를 도시한다. 이 아키텍처는 잘 알려져 있다. 이는, 스위칭 디바이스 및 전기 광학 셀로 각각 구성되는 픽셀 또는 이미지 도트의 매트릭스 어레이를 포함하고, 이 전기 광학 셀의 픽셀 전극으로 지칭되는 일 전극은 스위칭 디바이스에 접속되고, 카운터-전극 (CE) 으로 지칭되는 다른 전극은 모든 픽셀에 공통인 전극이다. 픽셀 전극 및 그 스위칭 디바이스를 포함하는 매트릭스 (10) 는 기판 플레이트 상에 구현된다. 카운터-전극 (CE) 은, 컬러 필터를 또한 지지하는 스크린의 카운터 플레이트 상에 구현된다. 이러한 스크린 상의 이미지의 디스플레이는 픽셀의 전극으로의 적절한 제어 레벨의 인가를 허용하는 디스플레이 수단에 의해 수행된다.

[0016] 공통 픽셀 전극 또는 카운터-전극 (CE) 이므로, 이는 각각의 dc 전압 공급 버스를 통해 스크린의 어드레싱 모드에 적합한 제어 전압 (VCE) 을 수신한다.

[0017] 픽셀 전극이므로, 그 어드레싱은, 선택 라인 상에 배열된 스위칭 디바이스의 온 또는 오프 상태를 각각 제어하는 선택 라인 (L_i) (여기서, i 는 정수이며, $i \in [1, \dots, n]$ 임) 과, 데이터 컬럼 상에 배열되는 선택된 픽셀의 전극 상에 디스플레이될 그레이 레벨에 대응하는 전압을 각각 송신하는 데이터 컬럼 또는 라인, (Col_{Rj} , Col_{Gj} , Col_{Bj}) 에 의해 수행된다. 이 실시예에서, 컬러 스크린은 (카운터 플레이트 상에 구현된) 3개의 컬러, 레드 R, 그린 G 및 블루 B를 갖는 컬러 필터의 매트릭스를 이용하여 선택된다. 이와 같이, 선택된 컬러 배열에 대응하는 컬럼의 배열이 존재한다. 이 실시예에서, 스트라이프 타입의 단순한 배열은 로우 간에 그리고 컬럼 상에서 R G B 패턴을 반복하여 선택된다.

[0018] 이러한 픽셀 전극을 위한 어드레싱 회로는 기술 문헌에서 "로우 드라이버"로 지칭되는 선택 라인 제어 회로 (20) 와 기술 문헌에서 "컬럼 드라이버"로 지칭되는 데이터 제어 회로 (30) 를 포함한다. 이들 제어 회로는 능동 매트릭스에 빌트인된 집적 회로 (즉, 이들은 능동 매트릭스와 동일한 기판 상에 구현됨) 또는 외부 회로일 수 있다. 후자의 경우, 이들은 적절한 접속 모드에 의해, 예를 들어, 열접착 (heat-bonding), COG ("Chip On Glass") 전달로 지칭되는 유리 상으로의 집적 회로의 전달, 또는 임의의 다른 접속 모드에 의해 능동 매트릭스에 연결된다.

[0019] 선택 라인을 위한 제어 회로 (20) (로우 드라이버) 는 주로 수직 스캔 주파수에서, 매트릭스의 그리드 로우 각

각을 순차적으로 어드레싱하기 위한 (매트릭스의 n 개의 로우의 함수로서, 실제로 여러 개의 체인형 회로로 형성될 수도 있는) 시프트 레지스터 (21)를 포함한다: 스캔 신호 (S_{swp})는 이 시프트 레지스터의 제 1 스테이지에 대해 입력으로서 인가되고, 로우 드라이버 제어 클럭에 의해 정의된 스캔 주파수 (로우 주파수)에서 다음 스테이지를 향해 순차적으로 전달된다. 또한, 이 제어 회로 (20)는 레지스터와 라인들 사이에 접속된 전압 부스터 회로 (22)를 포함한다. 그 기능은 시프트 레지스터의 출력에서의 저전압 레벨 (통상적으로 로직 3 볼트)을 픽셀 스위칭 디바이스 (트랜지스터)의 기술에 적합한 전압 레벨 (V_{gon} 및 V_{goff})의 아날로그 신호로 변환하는 것이다. 보다 상세하게는, 전압 (V_{gon})은, 선택된 로우 (L_i)의 트랜지스터를 온 상태 (폐쇄)로 스위칭하여, 그 컬럼에 인가된 비디오 전압을 그 대응하는 픽셀에 인가시키고, 전압 (V_{goff})을 취하는 게이트를 갖는 다른 로우 (L_k ($k \neq i$))의 모든 트랜지스터를 오프 상태 (개방)로 유지시키는 것을 가능하게 하는 것이다.

[0020] 데이터 제어 회로 (31)는, 각각의 이미지에 대하여 디스플레이될 그레이 레벨에 대응하는 매트릭스의 컬럼에 전압을 인가하도록, 디스플레이될 비디오 신호 (S_{video})를 입력으로서 수신한다. 이것은 주로 (매트릭스의 m 개의 컬럼의 함수로서, 실제로 여러 개의 체인형 회로나 컴퍼넌트로 형성될 수도 있는) 시프트 레지스터를 포함하며, 이 시프트 레지스터는 컬럼 상에 디스플레이될 비디오 신호의 회로 (30)내에 포함된 회로 (32)로의 저장을 허용하는 샘플-앤드-홀드 회로를 구동한다. 각각의 저장된 데이터는 매트릭스의 컬럼에 대하여, 인가될 그레이 레벨을 나타낸다. 이것은, 낮은 선택 레이트로, 디지털/아날로그 변환기를 포함하는 회로 (33)로 전송된다. 통상적으로, 그레이 레벨은 6 또는 8 비트로 코딩된다. 따라서, 회로 (33)는, 선택 라인 선택 레이트로 컬럼에 대응하는 아날로그 전압 레벨을 제공 및 인가하기 위한 코딩 테이블과 연관된 전류 증폭기 및 디지털/아날로그 변환기를 포함한다: 각각 새롭게 선택된 로우에 대해, 데이터 레지스터의 미리 샘플링된 콘텐츠가 대응하는 아날로그 전압 레벨을 출력으로서 각각 제공하는, 변환기에 대해 입력으로서 인가된다. 이러한 변환기의 출력이 로우의 선택 동안에 컬럼을 신속하게 충전시키는 기능을 갖는 전류 증폭기에 접속된다. 디지털/아날로그 변환기뿐만 아니라 전류 증폭기는 dc 전압 공급 버스 V_{DDA} (일 실시예에서 13 볼트)에 의해 공급된다.

[0021] 스크린의 픽셀을 어드레싱하기 위한 회로는, 특히, 픽셀 (로우, 컬럼 또는 포인트 인버전)에 인가된 전압의 극성을 인버전하거나, 매트릭스의 컬러 필터의 구조 (쿼드, 스트라이프 구조 등)를 고려하는 알려진 방식의 다른 제어 디바이스를 포함한다.

[0022] 본 발명은 제품 및 그 애플리케이션에 따라서 변하는 어드레싱 옵션 또는 특정 배열에 제한되지 않는다는 것을 주목한다. 당업자는 도 2a 이하를 참고로 하여 나타내게 될 본 발명을, 이하 주어질 다양한 기술을 적용함으로써 주어진 특정 스크린에 적용하는 방법을 알게 될 것이다.

[0023] 매트릭스 비디오 디스플레이 체인의 무결성을 검증하기 위해서, 그리고 보다 상세하게는 이미지 결함을 검출하기 위해서, 본 발명에 따른 집적 테스트 방법은 이미지 상에 원하는 그레이 레벨에 대응하는 아날로그 전압으로 컬럼이 충전되는 동안 전력 공급 bus와 연관된 활성 중인 전류를 측정한다. 이 전류 측정은 비디오 디스플레이 체인 전체의 무결성을 검증하는 것을 가능하게 한다.

[0024] 확실히, 매트릭스의 로우 및 컬럼은 라인 또는 수평 주파수에서 충전 및/또는 방전되는 용량성 라인이다. 각각의 로우의 용량 및 컬럼의 등가 용량은 높다. 또한, 컬럼은 카운터-전극에 인가된 신호 (V_{CE})와의 강한 용량 커플링을 갖는다. 이와 같이, 대응하는 전력 공급 버스 상에서 이러한 라인의 충전 또는 방전에 대응하는 전류의 포지티브 또는 네거티브 유입 (inrush)을 측정하는 것이 가능하다: 로우에 있어서 V_{gon} ; 컬럼에 있어서 V_{DDA} 및/또는 V_{CE} 이다. 이 전류 유입은 전압이 매트릭스의 로우 및/또는 컬럼에 실제로 인가된 경우; 즉 로우가 확실히 선택된 경우 및/또는 비디오 데이터가 컬럼에 확실히 인가된 경우에만 발생할 수 있다.

[0025] 이와 같이, 이 전류 측정은 시프트 레지스터 (21 또는 31)의 적절한 동작을 검증할 수 있게 할 뿐만 아니라, 더욱 일반적으로는, 입력 신호 (S_{swp} 또는 S_{video})를 가져오는 회로의 업스트림 및 대응하는 로우 또는 컬럼에 아날로그 전압을 인가하는 회로의 다운스트림의 적절한 동작을 검증할 수 있게 한다: 로우의 어드레싱을 위해, 이것은 전압 부스팅 회로 (22)를 포함할 것이다. 컬럼의 어드레싱을 위해, 이것은 접속성 및 저장 체인, 스위칭, 디지털 아날로그 변환 및 증폭 (회로 (32, 33)) 전체를 포함할 것이다.

[0026] 도 2는 본 발명에 따른 전류 측정 체인 (40)의 원리를 도시한다. 이 전류 측정 체인은 주로, 측정 신호 (S_m)를 제공하는 전류 측정 회로 (A)와 연관된 저항기 (R_m)를 포함한다. 저항기 (R_m)는 전력 공급 버스

(VDD)와 용량성 라인(LC)의 드라이버(DRV)에 직렬로 접속된다. 이후, 이 신호는 예측된 신호(Sc)(통상적으로, 라인 스캔 신호와 동기인 펄스 신호)와 비교되어, 결합 검출 신호(Sd)를 제공한다. 이후, 이 신호는 통상적으로, 관련된 스크린을 이용하여 애플리케이션에 특정된 일반적으로 외부에 있는 알람 관리 디바이스(50)에 의해 처리되어, 적절하다면 알람 신호(AL)를 제공한다. 에비오닉스 애플리케이션에서, 따라서, 이 검출 신호(Sd)는 통상적으로 뷰잉 시스템으로 라우팅될 것이고, 보다 상세하게는 알람 관리 부분으로 라우팅될 것이다: 가청 알람 및/또는 경고 라이트 등에 의한 안전 메시지.

[0027] 실제로, 측정 회로(40)는 로우 및 컬럼 제어 또는 카운터-전극 회로(20 및 30)의 업스트림에, 즉 "아날로그" 전력 공급 버스와 제어 회로에서의 대응 전력 공급 입력 사이에 위치된다. 확실히, 이 업스트림 부분에서, 하나는 매트릭스의 활성 영역을 지지하는 유리로부터 그리고 상당히 일반적으로 인쇄 회로 상에서 떨어져 있어, 이것에 의해 측정 체인의 집적을 용이하게 한다.

[0028] 이와 같이, 도 2b는 본 발명에 따른 측정 체인을 집적하는 능동 매트릭스를 갖는 LCD 스크린의 대응하는 아키텍처를 도시한다:

[0029] · 제 1 측정 체인(40A)은, 로우 제어 회로(20)를 위한 전압 부스팅 회로(22)에 공급되는 전력 공급 버스(Vgon)상에 위치된다. 이것은, 전력 공급 버스와 회로(22)의 전력 공급 입력 사이에서 전력 공급 버스에 직렬로 배치된 저항기(RmA)를 포함한다. 이것은 대응하는 검출 신호(SdA)를 출력으로서 제공한다.

[0030] · 제 2 측정 체인(40B)은 컬럼 제어 회로(30)의 디지털 아날로그 변환기의 회로(33)로 공급되는 전력 공급 버스(VDDA)상에 위치된다. 이것은 전력 공급 버스와 회로(33)의 전력 공급 입력 사이에서 전력 공급 버스에 직렬로 배치된 저항기(RmB)를 포함한다. 이것은 대응하는 검출 신호(SdB)를 출력으로서 제공한다.

[0031] 제 2 측정 체인(40B)을, 카운터-전극(CE)에 공급되는 전력 공급 버스(VCE)상에 배치되며, 도면에 대시 표시된 다른 측정 체인(40C)으로 대체 또는 보충하는 것이 가능하다. 이 측정 체인은, 전력 공급 버스와 카운터-전극의 전력 공급 입력 사이에서 전력 공급 버스에 직렬로 배치된 저항기(RmC)를 포함한다. 이것은 대응하는 검출 신호(Sdc)를 출력으로서 제공한다. 컬럼은 카운터-전극과의 강한 용량 커플링을 갖는다는 것을 확실히 알 수 있었다. 이와 같이, 컬럼에 대한 전류 측정은 하나의 버스 및/또는 다른 버스(VDDA 및/또는 VCE)상에서 이루어질 수 있다.

[0032] 도 2b에 도시된 바와 같이, 본 발명에 따른 이미지 결합 검출 방법의 구현은 로우에 대한 측정 체인과 컬럼에 대한 측정 체인을 포함한다. 이것은, 프로즌 이미지 문제를 초래하는 결합을 검출하기 위한 최적의 구성이다. 그러나, 의도하는 애플리케이션의 요건에 따라서, 로우와 연관되거나 컬럼과 연관된 단일 체인으로 구성하는 것도 가능하다.

[0033] 이 검출 방법의 구현은 로우의 충전이 테스트되는지 또는 컬럼의 충전이 테스트되는지 여부에 따라서 다르다. LCD 스크린 상에 이미지를 디스플레이하는 것은, 선택 라인이 하나씩 차례로 선택되고 대응하는 비디오 데이터가 컬럼에 인가되는 이미지 디스플레이 주기(VW)와, 로우가 선택되지 않는 디스플레이 오프 주기(NVW)를 포함하는 프레임 주기(T)에서 이미지마다 시퀀싱된다. 이러한 시퀀스를 도 3에 일 실시예로서 도시한다. 50-Hz 비디오 디스플레이는 20ms의 프레임 주기(T)를 산출하는데, 이 중 약 16 ms가 디스플레이 주기(VW)에서 실제 이미지 디스플레이를 위해 이용된다.

[0034] 따라서, 로우가 관련되면, 그 로우와 연관된 측정 체인(40A)은 로우가 실제로 선택되는 디스플레이 주기(VW)에서 활성화된다: 이 주기의 외부, 즉 주기(NVW)에서는 로우가 선택되지 않는다; 결과적으로, 전력 공급(Vgon)상에서 어떤 전류의 유입도 검출되지 않는 것이 정상이다. 반면에, 컬럼이 관련되면, 주어진 이미지에 대하여 디스플레이될 다양한 그레이 레벨에 대응하는 다양한 전압 레벨이 디스플레이될 이미지의 성질에 따라서 충전/방전의 면에서 서로 다소 보상할 수도 있기 때문에, 디스플레이 주기(VW)동안, 의미있는 전류의 측정도 불가능하다. 또한, 상세하게는 이미지를 교란하지 않고 일 컬러의 디스플레이를 테스트하는 것이 불가능하다. 따라서, "디스플레이-오프" 주기(NVW)중에, 컬럼과 연관된 측정 체인(40B 및/또는 40C)을 활성화하는 것이 제공된다.

[0035] 도 4 및 도 5는 선택 라인 제어 회로를 테스트하는 방법을 더 상세히 예시한다. 이 방법은 이전에 설명된 측정 체인(40A)(도 2b)을 집적한다. 도 4에 예시된 바와 같이, 주기(WM)에서, 로우가 차례로 하나씩 선택되며: 수직 스캔 주파수에서 각각의 로우에 전압 펄스(Vgon)가 인가된다. 디스플레이-오프 주기

(NWM) 에서, 로우는 모두 V_{goff} 에 있다.

- [0036] 각각의 전압 펄스에 대해, 측정 체인 (40A) 은, 대응하는 선택 라인의 충전에 의해 야기되는 전류 유입에 대응하는 전류를 측정할 수 있을 것이다. 각각의 펄스 (V_{gon}) 에 대응하는 전력 공급 버스 (V_{gon}) 상의 이들 전류 유입 (I) 은 도 4에 예시된다.
- [0037] 따라서, 이 체인의 전류 측정 회로 (41) 는, 출력으로서 펄스형 측정 신호 (S_m) 를 제공하도록 설계되며, 각각의 펄스는 전류 유입의 검출에 대응한다.
- [0038] 이 신호는, 스캔 신호 (S_{swp}) 와 동기하는 클럭 신호로부터 통상적으로 도출되는 로우 주파수 신호 (S_c) 와 비교된다. 본 실시예에서, 이 신호는 디스플레이-오프 윈도우 (NVW) 에서 "평탄 (flat)" 하다. 통상적으로, 이 비교 회로는 NAND 게이트 타입 로직 회로에 의해 구현될 수 있다. 측정 신호에서 펄스가 없는 경우에, 이 비교 회로는 출력으로서 로직 전압 펄스, 즉 검출 신호 (S_d) 를 제공한다.
- [0039] 이 신호는 알람 관리 디바이스 (디바이스 (50) - 도 2a) 에 의해 프로세싱된다. 이 관리 디바이스는 대응하는 알람 신호 (ALA) 를 생성하기 위한 규칙을 수행할 수 있다. 예컨대, 규칙은 알람을 생성하기 위해 최소의 수의 결함 (결함 펄스 (S_d)) 을 규정 (stipulate) 할 수 있다. 측정 방법의 예시로서 도 5에서 도시된 실시예에서, 알람을 생성하기 위해 연속하는 4개의 결함이 필요하며, 그 후 알람은 관련 애플리케이션의 안전 시스템에 의해 적절한 방식으로 프로세싱된다. 알람은 (존재한다면) 측정/검출 주기 동안에, 즉 주기 (VW) 에서 생성된다는 것을 유념한다.
- [0040] 일 실제 실시예에서, 낮은 임피던스의 저항기 (R_{mA}) 는 예컨대 약 10 Ω 정도면 충분하다. 10 인치 스크린에 대해, 그리고 30 볼트와 동등한 V_{gon} 으로 0.5 μs 동안 충전되는 약 200 피코페럿 정도의 선택 라인의 등가 커패시턴스에 대해, 약 12 mA 정도의 충전 스파이크 전류 ($I(V_{gon})$) 가 획득된다.
- [0041] 도 6 및 도 7은 컬럼 제어 회로 (30) 를 테스트하는 방법을 더 상세히 예시한다. 이 방법은 이전에 설명되었던 측정 체인 (40B) 및/또는 측정 체인 (40C) (도 2b) 을 집적하며, 이들 체인 양자 모두에 검출 원리가 동일하게 적용된다.
- [0042] 이 검출 원리는, 디스플레이-오프 주기 (NWM) 에서 테스트 이미지 (S_{test}) 의 디스플레이를 지시하는 것으로 구성되며: 이 테스트 이미지는, 매트릭스의 컬럼 상에서 동일한 하나의 제 1 그레이 레벨 또는 동일한 하나의 제 2 그레이 레벨을 교호하여 로우 주파수에서, 즉, 로우가 선택되지 않는다는 것을 제외하고 로우 선택 주파수에서 제어하기 위해 결정되고 프로그래밍된다. 제 1 및 제 2 그레이 레벨은 그레이 스케일의 최저 및 최고 레벨에 각각 대응하며, 즉 최대 전압 편위 (excursion) 에 대응한다. 그 후, 프레임의 주기 (NWM) 동안에, 모든 이들 컬럼은 교호하여 로우 주파수에서 최대 전압 및 최소 전압이 된다. 로우 주파수에서의 컬럼 신호의 이러한 상당한 변경은 전력 공급 버스 (VDDA 및 VCE) 에서의 상당한 전류 유입을 생성하며, 그 상당한 전류 유입이 검출되는 것이다.
- [0043] 실제로, 이와 같이 본 방법의 수행은, 주기 (VW) 에서는 비디오 이미지 (S_{video}) 를 디스플레이하기 위해, 그리고 주기 (NVW) 에서는 테스트 이미지 (S_{test}) 를 가상으로 (fictitiously) 디스플레이하기 위해, 프레임 전반에 걸쳐 컬럼 드라이버 (30) 의 동작을 발생시킨다. 이들 주기 (NVW) 에서는, 로우가 선택되지 않으므로, 이 디스플레이는 "가상"이며: 테스트 이미지는 스크린 상에 실제로 디스플레이되지 않는다.
- [0044] 최대/최소 교호 테스트 시퀀스는 체인의 양단에서 그레이 레벨의 제어를 테스트하는 것을 가능하게 하므로 유익하다.
- [0045] 그러나, 테스트 시퀀스는 로우 간에 동일한 단 하나의 소정의 그레이 레벨의 디스플레이를 제공할 수도 있다. 이는, 충분한 충전 또는 방전 전류 유입을 야기하기 위해 그레이 스케일의 최소 또는 최저 레벨인 것이 바람직하다.
- [0046] 적어도 컬럼 인버전을 채용하는 타입의 어드레싱 모드를 이용하는 스크린에 대해, 비디오 테스트 이미지는 2개의 디스플레이로부터의 하나의 컬럼에 대응할 것이다.
- [0047] 컬러 스크린이 고려되는 경우에, 특정 컬러의 디스플레이를 테스트할 수 있는 것이 유익하다. 본 발명에 따르면, 고유 컬러에 대응하도록 테스트 이미지를 디스플레이하기 위한 컬럼이 선택되며, 다른 컬러 또는 다른 컬러와 연관된 컬럼은 선택되지 않는다. 통상적으로, 도 6에 예시된 바와 같이, 레드를 테스트하기를 원하는

경우에, 디스플레이될 데이터는 레드 컬럼 (Col_{Rj})에만 관련된다. 이들 주기 (NVW) 동안에, 다른 컬럼 (Col_{Gj} 및 Col_{Bj})은 안정된 전압 레벨로 유지되어, 전류 유입에 대한 이의 기여를 감소시킨다. 예컨대, 테스트 이미지는, 레드 컬럼이 로우 주파수에서 교호하여 블랙 레벨로부터 화이트 레벨로 스위칭하여 최대의 전압 편위를 가지고, 다른 컬럼은 예컨대 화이트와 같은 안정된 그레이 레벨을 보유하도록 이루어진다. 고려되는 애플리케이션에 대한 각각의 컬러의 중요도에 따라 선택될 수 있는 테스트 주파수에서, 컬러의 각각을 연속적으로 테스트하기 위해 연속하는 테스트 시퀀스가 준비될 수도 있다.

[0048] 도 7은 로우 드라이버의 신호 (도 5)와 유사한 신호 (Sm, Sd, 및 ALB)를 이용하는 검출 방법을 예시한다. 사용되는 비교 신호 (Sc)도 또한 유사하다.

[0049] 또한, 컬럼 드라이버 (30)를 위한 테스트 시퀀스는 테스트되는 스크린의 어드레싱 모드에 의존할 수 있다.

[0050] 적어도 컬럼 인버전을 채용하는 타입의 어드레싱 모드를 이용하는 스크린에서, 그리고 통상적으로 레드 (R), 그린 (G), 블루 (B) 패턴의 인라인 (in-line) 반복인 스트라이프 타입의 매트릭스 상의 컬러의 배열에 대해, 일방은 포지티브 전압 극성을 가지고 타방은 네거티브 전압 극성을 갖는 2개의 연속하는 레드 컬럼이 구동된다. 이 경우에, 전류의 충전 및 방전의 보상이 존재하며: 버스 (VDDA) 상에서 전류 유입이 검출되지 않는 것이 이해된다. 이 경우에, 테스트 시퀀스는, 컬러 레드의 2개의 디스플레이로부터의 하나의 컬럼에 대응하도록 프로그래밍된 비디오 테스트 이미지를 사용할 것이다. 이는 당연히 각각의 컬러에 대해 행해진다.

[0051] 일반적으로, 본 발명에 따른 테스트 이미지의 디스플레이는 테스트를 위해 선택된 컬럼 상의 컬럼 신호의 로우 주파수에서의 변형을 야기하여, 전력 공급 버스 (VDDA 및 VCE)에서의 대응하는 상당한 전류 유입을 생성하며, 선택적으로 적절한 상태의 다른 컬럼은 전류 유입에 대한 이의 기여를 감소시킨다.

[0052] 마지막으로, 전력 공급 버스 (VDDA)가 프레임 주파수에서 주기적으로 차단되는 스크린이 알려져 있다 (미도시). 이 경우에, 잘못된 결함 검출을 생성하지 않기 위해, 이들 차단 동안에는 전류의 측정의 비활성화를 준비한다.

[0053] 이러한 본 발명의 다양한 대안적인 구현에는 실제 실시형태의 어떠한 특정 문제점에도 문제가 되지 않을 것이다.

[0054] 실제로, 측정 체인 (40B 및/또는 40C)은 적어도 하나의 테스트 이미지 (S_{test})를 저장/생성하기 위한 수단과 연관된다. 컬러의 각각을 테스트하기를 원하는 경우에, 대응하는 컬러의 컬럼의 선택과 협력하여, 매회, 동일한 이미지가 사용될 수 있다. 이들 저장/생성 수단은 당업자에게 공지된 어떠한 방법으로도 구현된다.

[0055] 대형 스크린에 대해, 컬럼 제어 회로 또는 컬럼 드라이버는 실제로, 컬럼의 그룹을 각각 제어하는 복수의 체인형 컴포넌트로 형성된다.

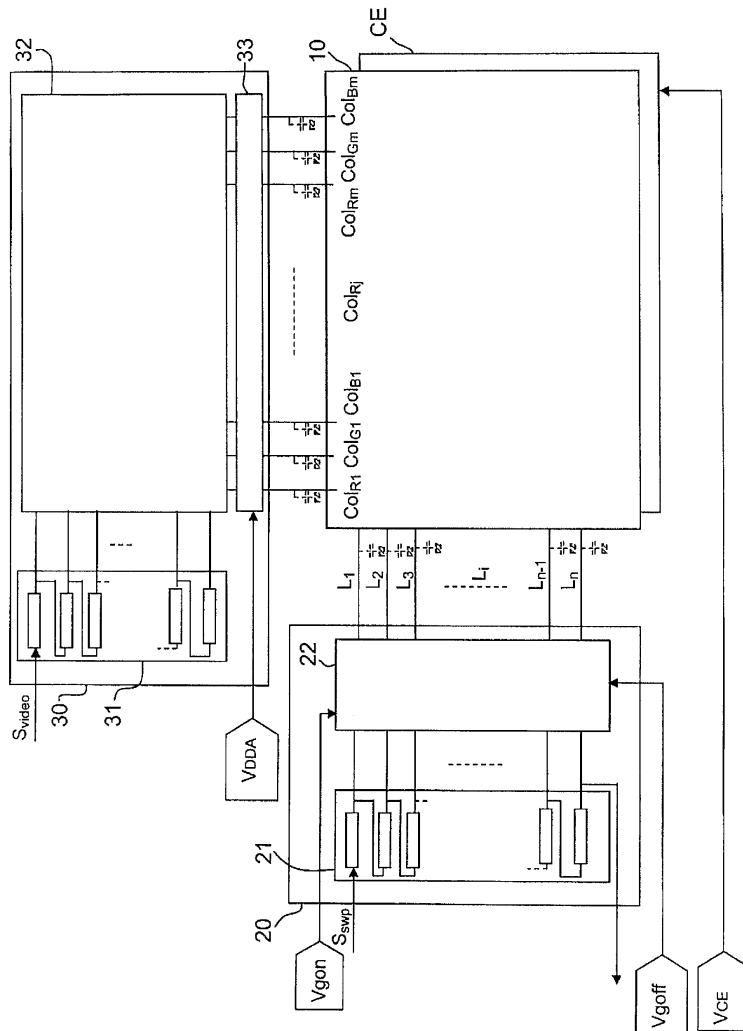
[0056] 상세하게는, 컬럼에 대한 측정 체인 (40B 및/또는 40C)은 결함이 존재한다면 결함을 검출하기 위해 컬럼 드라이버의 컴포넌트가 개별적으로 테스트되는 것을 허용한다. 그러면, 대응하는 테스트 방법은, 컬럼 드라이버의 이 특정한 컴포넌트의 컬럼의 선택에 대응하는 테스트 이미지를 디스플레이하기 위한 오더를 포함한다. 따라서, 각각의 이미지가 도 6 및 도 7과 관련하여 이전에 설명된 테스트 방법을 이용하여 드라이버의 결정된 컴포넌트에 대해 정의되는 테스트 이미지의 시퀀스로, 컬럼 제어 회로의 컴포넌트의 각각을 테스트하는 것이 가능하다.

[0057] 도 8은 본 발명에서 사용될 수 있는 측정 체인의 실제 실시예를 제공한다. 테스트된 드라이버의 전력 공급 (VDD)에 직렬로 저항기 (R_m)가 삽입된다. 예컨대 ANALOG DEVICE AD817 증폭기와 같은 차동 증폭기 (1)는 전원에서의 글리치 (glitch)를 거부하는 것을 가능하게 한다. 상당히 좁은 통과대역 (빈 네트워크 (Wien network))를 갖는 증폭기가 선택되어 증폭기의 출력 (Out)의 S/N 비를 개선한다. LCD 스크린 및 애플리케이션의 함수로서 조정될 수 있는 임계값을 갖는 비교기 (2)는 아날로그 신호 (Out)를 디지털 신호 (Sm)로 변환한다. 비교기 (2)의 출력에서의 펄스의 존재 및 지속기간은 측정 저항기 (R_m)로의 전류 유입에 의존한다.

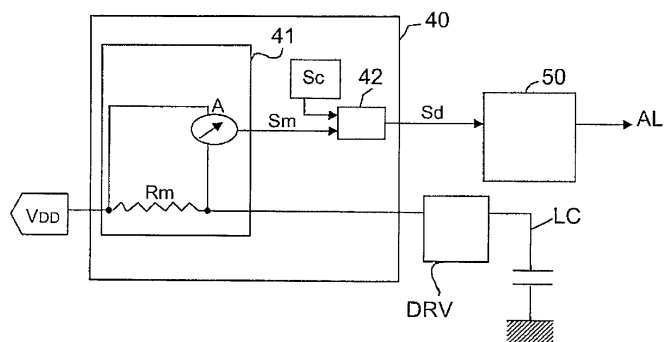
[0058] 상술된 이미지 결함 검출 방법은 어떠한 액정 스크린에도 간단히 집적될 수 있으며, 그 방법은 그 액정 스크린의 무결성을 보증하는데 도움이 된다.

도면

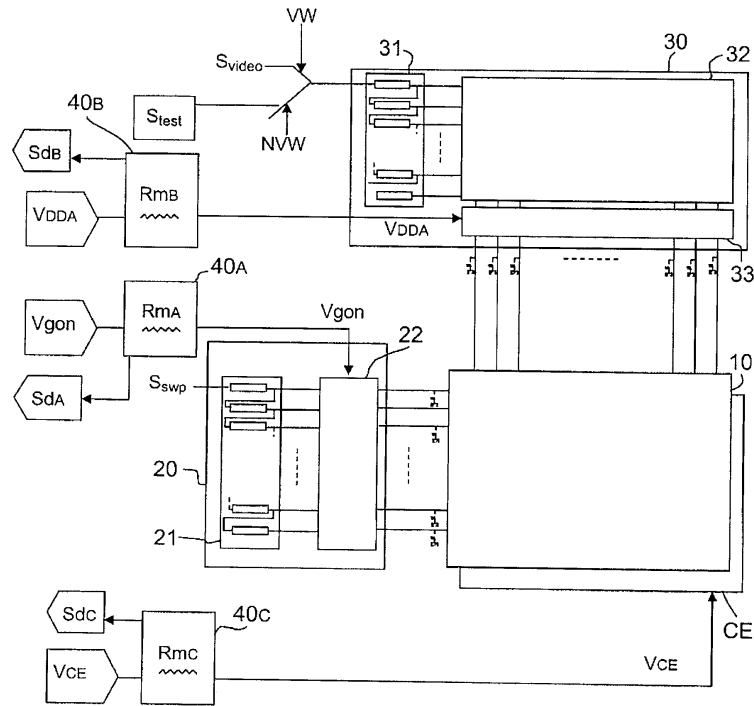
도면1



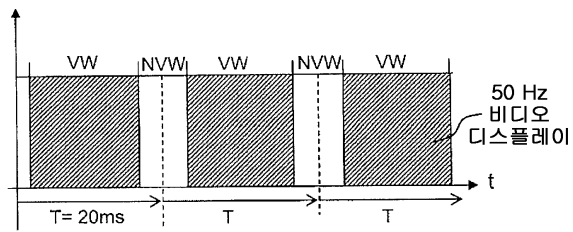
도면2a



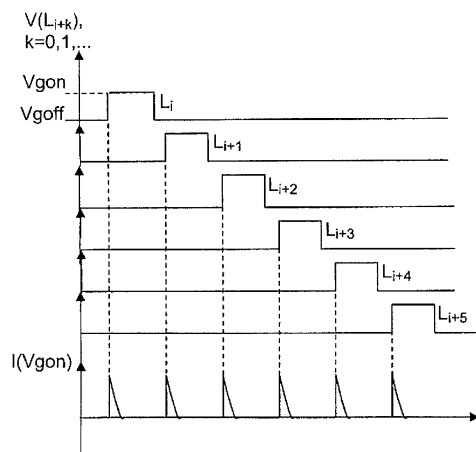
도면2b



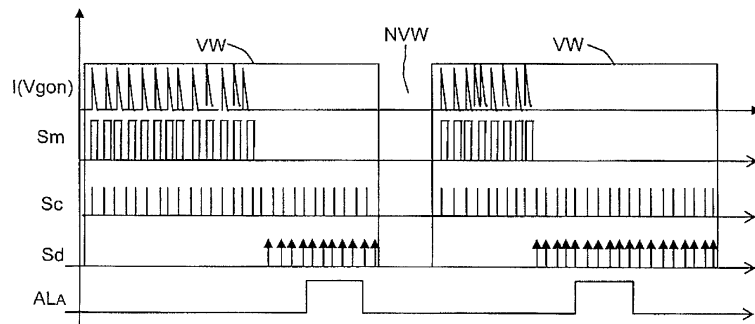
도면3



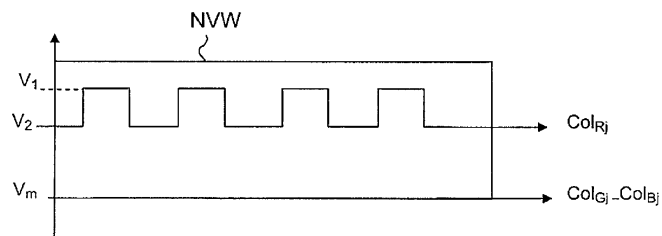
도면4



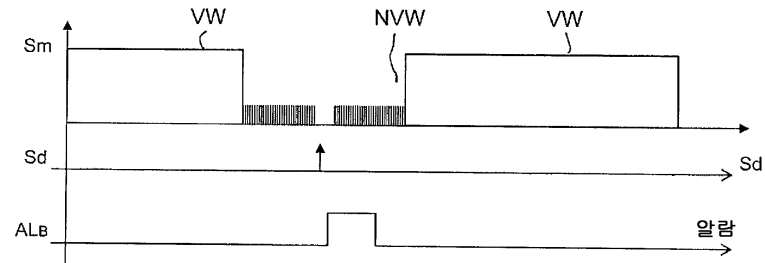
도면5



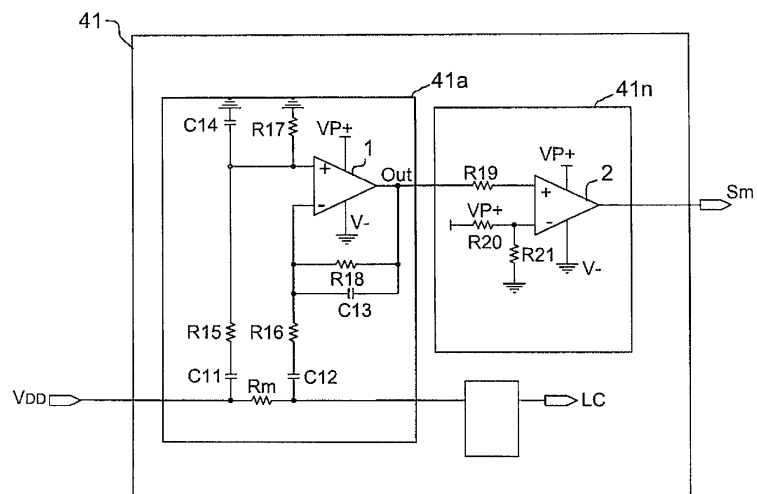
도면6



도면7



도면8



专利名称(译)	一种检测液晶屏上图像缺陷的集成方法		
公开(公告)号	KR101587291B1	公开(公告)日	2016-01-20
申请号	KR1020107002716	申请日	2008-08-04
[标]申请(专利权)人(译)	汤姆森 - 无线电报总公司		
申请(专利权)人(译)	泰勒斯		
当前申请(专利权)人(译)	泰勒斯		
[标]发明人	LEBRUN HUGUES 르브룅위그 VOISIN GERARD 부아쟁제라르		
发明人	르브룅위그 부아쟁제라르		
IPC分类号	G09G3/36		
CPC分类号	G09G3/006 G09G3/3607 G09G3/3655 G09G3/3696 G09G2310/027 G09G2330/02 G09G2380/12		
代理人(译)	韩国专利公司		
优先权	2007005753 2007-08-07 FR		
其他公开文献	KR1020100042278A		
外部链接	Espacenet		

摘要(译)

用于检测LCD屏幕上的图像缺陷的集成方法通过图像显示装置（线驱动器20，列驱动器30，反电极（未示出）等）在所选择的线Li和/或电容性充电或放电期间执行。CE）在供应总线上。该方法包括用于输出供电总线上的测量电阻（Rm）的测量电路（41）和由外部安全管理电路从LCD屏幕处理的检测信号（Sd），

