



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년05월28일

(11) 등록번호 10-1521732

(24) 등록일자 2015년05월13일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2013-7012244

(22) 출원일자(국제) 2012년11월23일

심사청구일자 2013년05월10일

(85) 번역출제출일자 2013년05월10일

(65) 공개번호 10-2013-0131332

(43) 공개일자 2013년12월03일

(86) 국제출원번호 PCT/CN2012/085194

(87) 국제공개번호 WO 2013/143307

국제공개일자 2013년10월03일

(30) 우선권주장

201210089393.9 2012년03월29일 중국(CN)

(56) 선행기술조사문헌

CN102013244 A*

KR1020110025630 A*

KR1020080039026 A*

JP2010160472 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

베이징 비오이 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드

중국 베이징 100176 비디에이 시환중로 8호

(72) 발명자

천, 시

중국 베이징 100176 비디에이 디저로드 9호

추이, 웬하이

중국 베이징 100176 비디에이 디저로드 9호

(74) 대리인

장수길, 김성운, 백만기

전체 청구항 수 : 총 11 항

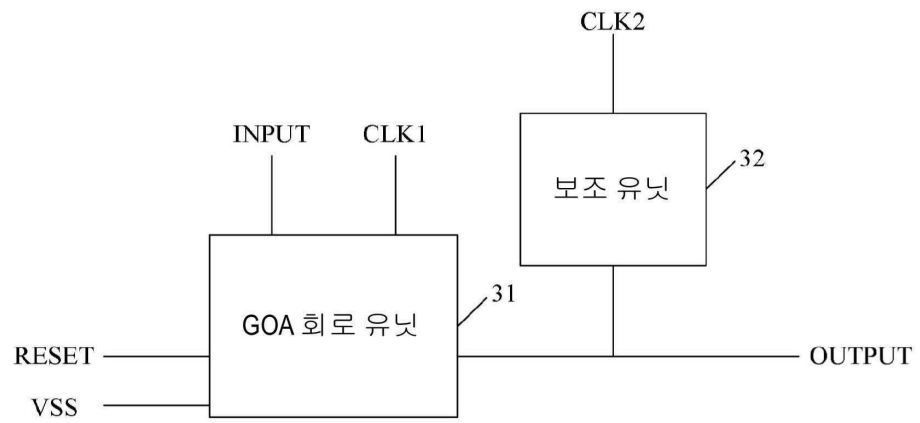
심사관 : 추장희

(54) 발명의 명칭 게이트 구동 회로 및 방법, 및 액정 디스플레이

(57) 요약

본 발명은 게이트 구동 회로, 게이트 구동 방법 및 액정 디스플레이를 제공한다. 게이트 구동 회로는 다수 단에서의 시프트 레지스터들을 포함하고, 각 단에서의 시프트 레지스터는 풀업 구동 유닛, 풀업 유닛, 리셋 유닛, 풀다운 유닛 및 보조 유닛을 포함한다. 풀업 유닛은, 턴온될 경우 제1 클럭 단에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 하고; 풀업 유닛에 접속된 보조 유닛은, 턴온될 경우 제2 클럭 단에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 한다. 게이트 구동 회로의 각 단에서의 시프트 레지스터의 보조 유닛을 이용하여, 본 발명은, TFT가 턴오프되는 순간에, 보조 유닛을 턴온시켜 시프트 레지스터의 출력을 제어하고, 픽셀의 전압 점프를 감소시킬 수 있고, MLG 기능을 달성하고 LCD 화면 품질을 향상시킬 수 있다.

대표도 - 도3



명세서

청구범위

청구항 1

게이트 구동 회로로서,

다수 단(stages)에서의 시프트 레지스터들을 포함하고, 각 단계에서의 상기 시프트 레지스터는 풀업 구동 유닛(pull-up driving unit), 풀업 유닛, 리셋 유닛 및 풀다운 유닛을 포함하며, 상기 시프트 레지스터는 보조 유닛을 더 포함하고,

상기 풀업 유닛은, 턴온되는 경우, 제1 클럭 단자에서의 클럭 신호를 현재 단계에서의 시프트 레지스터의 출력 신호가 되도록 하고;

상기 풀업 유닛에 접속된 상기 보조 유닛은, 턴온되는 경우, 제2 클럭 단자에서의 클럭 신호를 상기 현재 단계에서의 상기 시프트 레지스터의 출력 신호가 되도록 하는, 게이트 구동 회로.

청구항 2

제1항에 있어서,

상기 풀업 유닛의 입력 노드에 접속된 상기 풀업 구동 유닛은 상기 풀업 유닛의 온(ON) 및 오프(OFF)를 제어하기 위하여 이용되는, 게이트 구동 회로.

청구항 3

제2항에 있어서,

상기 풀업 구동 유닛은 제1 TFT 스위칭 장치 및 제2 TFT 스위칭 장치를 포함하고;

상기 제1 TFT 스위칭 장치의 드레인 및 게이트는 이전 단계에서의 시프트 레지스터의 출력 단자에 접속되고;

상기 제2 TFT 스위칭 장치의 드레인은 상기 제1 TFT 스위칭 장치의 소스에 접속되고, 상기 제2 TFT 스위칭 장치의 게이트는 다음 단계에서의 시프트 레지스터의 출력 단자에 접속되며, 상기 제2 TFT 스위칭 장치의 소스는 로우 레벨에 접속되는, 게이트 구동 회로.

청구항 4

제3항에 있어서,

상기 풀업 유닛은 제3 TFT 스위칭 장치 및 부스트 장치(boost device)를 포함하고;

상기 제3 TFT 스위칭 장치의 드레인은 상기 제1 클럭 단자에 접속되고, 상기 제3 TFT 스위칭 장치의 게이트는 상기 제1 TFT 스위칭 장치의 상기 소스에 접속되며, 상기 제3 TFT 스위칭 장치의 소스는 상기 현재 단계에서의 상기 시프트 레지스터의 상기 출력 단자에 접속되고;

상기 부스트 장치는 상기 제1 TFT 스위칭 장치의 상기 소스 및 상기 제3 TFT 스위칭 장치의 상기 게이트에 각각 접속되는 제1 단자 및 상기 제3 TFT 스위칭 장치의 상기 소스에 접속되는 제2 단자를 포함하는, 게이트 구동 회로.

청구항 5

제4항에 있어서,

상기 리셋 유닛은 제4 TFT 스위칭 장치를 포함하고; 상기 제4 TFT 스위칭 장치의 드레인은 상기 제3 TFT 스위칭 장치의 상기 소스에 접속되고, 상기 제4 TFT 스위칭 장치의 게이트는 상기 다음 단계에서의 상기 시프트 레지스터의 상기 출력 단자에 접속되며, 상기 제4 TFT 스위칭 장치의 소스는 로우 레벨에 접속되는, 게이트 구동 회로.

청구항 6

제5항에 있어서,

상기 보조 유닛은 제5 TFT 스위칭 장치 및 제6 TFT 스위칭 장치를 포함하고;

상기 제5 TFT 스위칭 장치의 드레인 및 게이트는 상기 제2 클럭 단자에 접속되고, 상기 제6 TFT 스위칭 장치의 드레인은 상기 제5 TFT 스위칭 장치의 소스에 접속되며, 상기 제6 TFT 스위칭 장치의 게이트는 상기 풀업 구동 유닛의 상기 제1 TFT 스위칭 장치의 소스에 접속되고, 상기 제6 TFT 스위칭 장치의 소스는 상기 풀업 유닛의 상기 출력 단자에 접속되고, 상기 현재 단의 상기 시프트 레지스터의 상기 출력 단자로 역할을 하는, 게이트 구동 회로.

청구항 7

제6항에 있어서,

상기 제5 TFT 스위칭 장치 및 상기 제6 TFT 스위칭 장치는 MOSFET(metal-oxide-semiconductor field effect transistor)인, 게이트 구동 회로.

청구항 8

제6항에 있어서,

상기 제1 클럭 단자에서의 상기 클럭 신호가 로우 레벨이 되는 순간에, 상기 제2 클럭 단자에서의 상기 클럭 신호가 하이 레벨로 점프하는, 게이트 구동 회로.

청구항 9

액정 디스플레이로서,

제1항 내지 제8항 중 어느 한 항에 따른 게이트 구동 회로를 포함하는, 액정 디스플레이.

청구항 10

제1항 내지 제8항 중 어느 한 항에 따른 게이트 구동 회로의 게이트 구동 방법으로서,

이전 단계에서의 시프트 레지스터의 출력 단자에서의 출력 신호가 하이 레벨일 경우, 상기 풀업 구동 유닛을 턴온시키고, 현재 단계에서의 상기 시프트 레지스터를 충전시키기 시작하는 단계;

상기 제1 클럭 단자에서의 상기 클럭 신호가 하이 레벨이고 상기 제2 클럭 단자에서의 클럭 신호가 로우 레벨일 경우, 상기 풀업 유닛을 턴온시키고, 상기 제1 클럭 단자에서의 클럭 신호를 상기 현재 단계에서의 상기 시프트 레지스터의 출력 신호가 되도록 하는 단계;

상기 제1 클럭 단자에서의 상기 클럭 신호가 로우 레벨로 점프하고, 상기 제2 클럭 단자에서의 상기 클럭 신호가 하이 레벨로 점프하며, 보조 유닛(supplementary unit)을 턴온시켜, 상기 제2 클럭 단자에서의 상기 클럭 신호를 상기 현재 단계에서의 상기 시프트 레지스터의 출력 신호가 되도록 하는 단계를 포함하는, 게이트 구동 방법.

청구항 11

제10항에 있어서,

상기 제2 클럭 단자에서의 상기 클럭 신호의 상기 하이 레벨은 상기 제1 클럭 단자에서의 상기 클럭 신호의 상기 하이 레벨보다 낮은, 게이트 구동 방법.

발명의 설명

기술 분야

[0001]

본 발명은 게이트 구동 기술 분야에 관한 것으로, 특히 게이트 구동 회로, 게이트 구동 방법 및 액정 디스플레이(LCD)에 관한 것이다.

배경 기술

- [0002] LCD는 흔히 이용되는 패널 디스플레이인데, 현재 액정 디스플레이 중에서 박막 트랜지스터 액정 디스플레이(TFT-LCD)가 주력 제품이다. 점점 더 증가하는 TFT-LCD 제품들의 심한 경쟁속에서, 생산자들은 제품의 시장 경쟁력을 향상시키기 위해서 새로운 기술들을 사용하여 그들 제품의 가격을 절감시켜야 한다. 그 점에서, GOA(Gate on Array) 기술은 하나의 어레이 기판상에 TFT-LCD의 게이트 드라이버를 집적하여 패널의 스캔 구동을 형성하는 것을 말한다. 전통적인 COF(Chip on Flex/Film) 공정 및 COG(Chip on Glass) 공정과 비교하여, GOA 기술은 비용을 절감할 수 있을 뿐만 아니라, 게이트 집적 회로(Gate IC)의 결합 영역(binding region) 및 팬아웃(fan-out)의 배선 공간을 제거하여 양 측면 대칭의 미적 디자인을 획득함으로써 좁은 경계 디자인(narrow border design)을 달성할 수 있다. 동시에, 게이트 방향의 결합 공정을 생략할 수 있어, 생산성 및 수율을 향상시키기에 더 적합하다.
- [0003] 그러나, COF 및 COG 기술들과 비교하여, GOA 기술 또한 몇몇의 문제점들을 가진다. 종래의 게이트 구동 회로는 다수의 단(a plurality of stages)에서의 시프트 레지스터들을 포함하고, 도 1은 종래 게이트 구동 회로에서 각 단계에서의 시프트 레지스터의 구조도이다. 도 1에서 도시된 바와 같이, 각 단계에서 시프트 레지스터는 제1 TFT 스위칭 장치(M1), 제2 TFT 스위칭 장치(M2), 제3 TFT 스위칭 장치(M3), 제4 TFT 스위칭 장치(M4), 풀다운(pull-down) 유닛(PD) 및 부스트 장치(boost device)(C1)를 포함하며; M1의 드레인 및 게이트는 입력 단자(INPUT)에 접속되어 이전 단계에서의 시프트 레지스터의 출력 신호를 수신하고; M2의 드레인은 M1의 소스에 접속되고, M2의 게이트는 리셋 단자(RESET)에 접속되어 다음 단계에서의 시프트 레지스터의 출력 신호를 수신하고, M2의 소스는 저전압 신호 단자(VSS)에 접속되어 저전압 신호를 수신하고; M3의 드레인은 클럭 신호 단자에 접속되고, M3의 게이트는 M1의 소스에 접속되며, M3의 소스는 현재 단계에서의 시프트 레지스터의 신호 출력 단자(OUTPUT)의 역할을 하고; M4의 드레인은 M3 소스에 접속되고, M4의 게이트는 리셋 단자(RESET)에 접속되고, M4의 소스는 저전압 신호 단자(VSS)에 접속되며, C1의 하나의 단자는 각각 M1의 소스 및 M3의 게이트에 접속되고, C1의 다른 단자는 M3의 소스에 접속되며; 풀다운 유닛(PD)은 C1과 평행할 뿐만 아니라 하나의 단자가 저전압 신호 단자(VSS)에 접속되고, 다른 단자는 M3의 드레인에 접속된다.
- [0004] 전술한 게이트 구동 회로의 동작 원리는: INPUT에서의 입력 신호가 하이 레벨(high level)일 경우, M1이 턴온되고(turned on), PU 노드가 충전되며; 클럭 신호 단자에서의 클럭 신호가 하이 레벨일 경우, M3가 턴온되고, 클럭 신호의 펄스가 OUTPUT으로 출력되며 동시에 C1의 부트스트랩(bootstrap)으로 인해서 PU 노드가 더 풀업(pull-up)되며; 그 후에 RESET의 리셋 신호에 의해서 M2 및 M4가 턴온 되어 PU 노드와 OUTPUT이 방전되도록 한다. 다음으로, PU 노드 및 OUTPUT을 방전시키기 위하여 클럭 신호에 의해서 풀다운 유닛(PD)의 회로 장치들을 제어하여, 비동작 시간동안 현재 단계에서의 시프트 레지스터에 대응하는 라인에서 노이즈(noise)가 발생하지 않도록 보장하며, 각각의 신호의 구체적 타이밍 시퀀스(timing sequence)는 도 2에 도시한 바와 같다. 통상의 환경에서, 도 1에 도시된 시프트 레지스터를 적용하면, TFT가 턴오프되는 순간 OUTPUT에서의 신호가 하이 레벨에서 로우 레벨로 점프(jump)하며, 픽셀의 전압 점프가 크고, 따라서 LCD의 화면 품질에 영향을 미친다.
- [0005] 통상의 환경에서, 게이트 구동 회로에 멀티-레벨 게이트(multi-level gate, MLG) 기능을 부가하여 전압 점프를 감소시키고 화면 품질을 향상시키는 것을 고려할 수 있다. MLG의 생성 원리는 출력 단자로부터 DC/DC IC로 피드백 신호를 인출하고, 후속하여 전압을 생성하여 이를 출력하는 것이다.
- [0006] 그러나, 종래의 게이트 구동 회로에서는 통상 α -Si 공정을 채용한다. 저온 조건 하의 α -Si 공정에서 TFT의 이동도는 고온 조건 하에서와 비교하여 약 절반 으로 감소하며, 따라서 게이트 구동 회로가 저온 조건에 있을 때 실패가 발생하는 상황을 피하기 위하여, 게이트 구동 회로의 외부에 온도 보상 회로를 부가하는 해결책을 통상적으로 채용하는데, 특히 온도 감지 소자(thermo-sensitive device)가 게이트 하이 레벨(gate high level, Vgh)을 생성하는 피드백 회로와 평행하게 접속되어 Vgh가 하강하는 온도를 상승시키도록 할 수 있다.
- [0007] 그러나, 일단 온도 보상을 이용한 방식으로 게이트 구동 회로의 유효성을 보장하면, Vgh의 전압이 30V 보다도 더 상승할 수 있고, 반면에 DC/DC IC는 이 같은 높은 전압을 견딜 수 없어, 이 경우 MLG의 기능이 불활성화될 것이다. 일단 MLG의 기능이 불활성화되면, TFT가 턴오프되는 순간 큰 전압 점프가 있을 것이며, 이로써 TFT 패널의 화질에 영향을 미친다.

발명의 내용

해결하려는 과제

[0008] 이러한 관점에서, 본 발명의 주목적은 MLG 기능을 갖는 게이트 구동 회로를 구현할 수 있는 게이트 구동 회로, 게이트 구동 방법 및 디스플레이를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 일 실시예는 다수 단에서의 다수의 시프트 레지스터를 포함하는 게이트 구동 회로를 제공하되, 각 단에서의 시프트 레지스터는 풀업 구동 유닛, 풀업 유닛, 리셋 유닛 및 풀다운 유닛을 포함하고, 시프트 레지스터는 보조 유닛을 더 포함하되;

[0010] 풀업 유닛은, 턴온 되었을 때 제1 클럭 단자에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 하는데 이용될 수 있고;

[0011] 풀업 유닛에 접속된 보조 유닛은, 턴온되었을 때 제2 클럭 단자에서의 클럭 신호를 현재 단에서의 시프트 레지스터 출력 신호가 되도록 하는데 이용될 수 있다.

[0012] 일 실시예로서, 풀업 유닛의 하나의 입력 노드에 접속된 풀업 구동 유닛은, 풀업 유닛의 온(ON) 및 오프(OFF)를 제어하기 위하여 이용된다.

[0013] 일 실시예로서, 풀업 구동 유닛은 제1 TFT 스위칭 장치 및 제2 TFT 스위칭 장치를 포함하되;

[0014] 제1 TFT 스위칭 장치의 드레인 및 게이트는 이전 단에서의 시프트 레지스터의 출력 단자에 접속되고;

[0015] 제2 TFT 스위칭 장치의 드레인은 제1 TFT 스위칭 장치의 소스에 접속되고, 제2 TFT 스위칭 장치의 게이트는 다음 단에서의 시프트 레지스터의 출력 단자에 접속되며, 제2 TFT 스위칭 장치의 소스는 로우 레벨에 접속된다.

[0016] 일 실시예로서, 풀업 유닛은 제3 TFT 스위칭 장치 및 부스트 장치를 포함하되;

[0017] 제3 TFT 스위칭 장치의 드레인은 제1 클럭 단자에 접속되고, 제3 TFT 스위칭 장치의 게이트는 제1 TFT 스위칭 장치의 소스에 접속되며, 제3 TFT 스위칭 장치의 소스는 현재 단에서의 시프트 레지스터의 출력 단자에 접속되고;

[0018] 부스트 장치는 제1 TFT 스위칭 장치의 소스 및 제3 TFT 스위칭 장치의 게이트에 각각 접속되는 제1 단자 및 제3 TFT 스위칭 장치의 소스에 접속되는 제2 단자를 가진다.

[0019] 일 실시예로서, 리셋 유닛은 제4 TFT 스위칭 장치를 포함하되; 제4 TFT 스위칭 장치의 드레인은 제3 TFT 스위칭 장치의 소스에 접속되고, 제4 TFT 스위칭 장치의 게이트는 다음 단에서의 시프트 레지스터의 출력 단자에 접속되며, 제4 TFT 스위칭 장치의 소스는 로우 레벨에 접속된다.

[0020] 일 실시예로서, 보조 유닛은 제5 TFT 스위칭 장치 및 제6 TFT 스위칭 장치를 포함하되;

[0021] 제5 TFT 스위칭 장치의 드레인 및 게이트는 제2 클럭 단자에 접속되고, 제6 TFT 스위칭 장치의 드레인은 제5 TFT 스위칭 장치의 소스에 접속되고, 제6 TFT 스위칭 장치의 게이트는 풀업 구동 유닛의 제1 TFT 스위칭 장치의 소스에 접속되며, 제6 TFT 스위칭 장치의 소스는 풀업 유닛의 출력 단자에 접속되는 한편 현재 단에서의 시프트 레지스터의 출력 단자의 역할을 한다.

[0022] 일 실시예로서, 제5 TFT 스위칭 장치 및 제6 TFT 스위칭 장치는 MOSFET(metal-oxide-semiconductor field effect transistor)이다.

[0023] 일 실시예로서, 제1 클럭 단자에서의 클럭 신호가 로우 레벨이 되는 순간, 제2 클럭 단자의 클럭 신호가 하이 레벨로 점프한다.

[0024] 본 발명의 일 실시예는 상기한 게이트 구동 회로를 포함하는 액정 디스플레이를 포함한다.

[0025] 본 발명의 일 실시예는 다음을 포함하는 게이트 구동 방법을 제공한다:

[0026] 이전 단에서의 시프트 레지스터 출력 단자의 출력 신호가 하이 레벨일 경우, 풀업 구동 유닛을 턴온시키고, 현재 단의 시프트 레지스터의 충전을 시작하는 단계;

[0027] 제1 클럭 단자에서의 클럭 신호가 하이 레벨이고 제2 클럭 단자에서의 클럭 신호가 로우 레벨일 경우, 풀업 유닛을 턴온시키고, 제1 클럭 단자에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 하는 단계;

[0028] 제1 클럭 단자에서의 클럭 신호가 로우 레벨로 점프하고, 제2 클럭 단자에서의 클럭 신호가 하이 레벨로 점프하며, 보조 유닛을 턴온시키고 제2 클럭 단자에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 하는 단계.

[0029] 일 실시예로서, 제2 클럭 단자에서의 클럭 신호의 하이 레벨은 제1 클럭 단자에서의 클럭 신호의 하이 레벨보다 낮다.

발명의 효과

[0030] 게이트 구동 회로의 각 단에서 시프트 레지스터의 보조 유닛을 이용하여, 본 발명은 TFT가 턴오프되는 순간 보조 유닛을 턴온시키고 시프트 레지스터의 출력을 제어함으로써, 픽셀의 전압 점프를 감소시키고, MLG 기능을 달성하고 LCD의 화질 향상을 달성한다.

도면의 간단한 설명

- [0031] 도 1은 종래 게이트 구동 회로에서 각 단에서의 시프트 레지스터의 개략적인 구조도.
 도 2는 도 1에 도시한 종래 게이트 구동 회로에서 시프트 레지스터의 입력 및 출력 신호의 타이밍도.
 도 3은 본 발명의 실시예에 따른 게이트 구동 회로에서 시프트 레지스터의 개략적인 기능 구조도.
 도 4는 본 발명의 실시예에 따른 게이트 구동 회로에서 시프트 레지스터를 구체적으로 구현하는 구조도.
 도 5는 본 발명의 실시예에 따른 게이트 구동 회로에서 시프트 레지스터의 입력 및 출력 신호의 타이밍도.
 도 6은 본 발명의 실시예에 따른 게이트 구동 회로에 의해 구현되는 MLG 기능의 개략적인 원리도.
 도 7은 본 발명의 실시예에 따른 게이트 구동 방법의 개략적인 절차도.

발명을 실시하기 위한 구체적인 내용

[0032] 본 발명에서 보호 범위를 찾기 위한 기술적인 해결책을 당업자가 이해할 수 있도록, 본 발명의 실시예들에서 제공하는 게이트 구동 회로 및 방법, 및 액정 디스플레이가 첨부된 도면과 관련하여 설명될 것이다. 자명하게, 본 발명에서 특정한 실시예들은 단지 본 발명의 전부가 아닌 일부분이고, 당업자가 창의적인 작업없이 얻은 기타 모든 실시예들은 본 발명의 보호 범위 내에 해당할 것이다.

[0033] 본 발명의 실시예들의 기본적인 방안은: 게이트 구동 회로는 다수의 단에서의 시프트 레지스터들을 포함하되, 각 단에서의 시프트 레지스터는 풀업 구동 유닛, 풀업 유닛, 리셋 유닛, 풀다운 유닛을 포함하고, 보조 유닛을 더 포함하며; 풀업 유닛은, 턴온되었을 때 제1 클럭 단자에서의 클럭 신호를 현재 단에서의 시프트 레지스터의 출력 신호가 되도록 하기 위하여 이용되고; 풀업 유닛에 접속되는 보조 유닛은, 턴온되었을 때 제2 클럭 단자에서의 클럭 신호를 상기 현재 단에서의 시프트 레지스터 출력 신호가 되도록 하기 위해 이용된다.

[0034] 본 발명의 목적, 기술적인 해결책 및 이점들을 명확히 하기 위하여, 본 발명은 첨부된 도면을 이용하여 다음의 예시들을 설명함으로써 더욱 상세히 기술한다.

[0035] 도 3은 본 발명의 실시예에 따른 게이트 구동 회로에서 각 단의 시프트 레지스터의 기능 구조를 설명하는데, 도 3에 도시한 바와 같이, 시프트 레지스터는 GOA 회로 유닛(31) 및 보조 유닛(32)을 포함하고; GOA 회로 유닛(31)은 입력 단자(INPUT), 리셋 단자(RESET), 제1 클럭 단자(CLK1) 및 저전압 신호 단자(VSS)에 접속되고, 입력 단자(INPUT)는 이전 단에서의 시프트 레지스터의 출력 신호를 수신하고, 리셋 단자(RESET)는 다음 단에서의 시프트 레지스터의 출력 신호를 수신하고, 저전압 신호 단자(VSS)는 저전압 신호를 수신하며, 일반적인 환경에서 저전압 신호 단자(VSS)의 전압 레벨은 CLK1에서의 클럭 신호의 로우 레벨과 동일하고; 보조 유닛(32)은 제2 클럭 단자(CLK2) 및 GOA 회로 유닛(31)의 출력 단자(OUTPUT)에 각각 접속되며, GOA 회로 유닛(31)의 출력을 제어하는데 이용된다.

[0036] 전술한 시프트 레지스터의 구체적인 동작 프로세스는: CLK1에서의 클럭 신호가 하이 레벨일 경우, CLK2에서의 클럭 신호는 로우 레벨이고, OUTPUT에서의 출력 신호는 CLK1에서의 펄스 신호이며 그때 전압값을 Vgh1으로 나타낸다; CLK1에서의 출력 신호가 로우 레벨이 될 경우, 보조 유닛(32)의 CLK2에서의 클럭 신호가 하이 레벨로 바뀌고, 이때 보조 유닛(32)은 턴온되고, OUTPUT에서의 출력 신호는 CLK2의 펄스 신호이며 그때 전압값을 Vgh2로 나타낸다. 전체 상황을 보면, 종래 게이트 구동 회로의 시프트 레지스터에서 직접 Vgh1에서 0으로 점프하는 것

에 비해, OUTPUT 출력 전압값이 Vgh1에서 Vgh2로 점프하고, 픽셀의 점프 전압(jump voltage)을 상당히 감소시키고, 그렇게 함으로써, MLG 기능 및 화면 품질 향상을 수행할 수 있다.

[0037] 도 4는 본 발명의 실시예에 따른 게이트 구동 회로에서 시프트 레지스터를 구체적으로 구현하는 구조를 나타내는데, 도 4에 도시한 바와 같이, 전술한 GOA 회로 유닛(31)은 풀업 구동 유닛, 풀업 유닛, 리셋 유닛, 풀다운 유닛 및 보조 유닛을 포함한다. 풀업 유닛은, 턴온되었을 때 제1 클럭 단자의 클럭 신호를 현재 단계에서의 시프트 레지스터의 출력 신호가 되도록 하는데 이용되고; 보조 유닛은 풀업 유닛에 접속되어, 턴온되었을 때 제2 클럭 신호 단자 클럭 신호를 현재 단계에서의 시프트 레지스터의 출력 신호가 되도록 하는데 이용된다.

[0038] 풀업 유닛의 입력 노드에 접속된 풀업 구동 유닛은, 풀업 유닛의 온(ON) 및 오프(OFF)를 제어하기 위하여 이용된다.

[0039] 일 실시예로서, 풀업 구동 유닛은 제1 TFT 스위칭 소자(M1) 및 제2 TFT 스위칭 소자(M2)를 더 포함하고;

[0040] 풀업 유닛은 제3 TFT 스위칭 소자(M3) 및 부스트 장치(boost device)(C1)를 포함하고;

[0041] M1의 드레인 및 게이트는 INPUT에 접속되고; M2의 드레인은 M1의 소스에 접속되고, M2의 게이트는 RESET에 접속되며, M2의 소스는 VSS에 접속되고; M3의 드레인은 CLK1에 접속되고, M3의 게이트는 M1의 소스에 접속되며, M3의 소스는 GOA 회로 유닛(31)의 출력 단자 및 현재 단계에서의 시프트 레지스터의 출력 단자에 접속되고; C1은 M1의 소스 및 M3의 게이트에 접속된 제1 단자와, M3의 소스에 접속된 제2 단자를 갖는다.

[0042] 일 실시예로서, 리셋 유닛은 구체적으로 제4 TFT 스위칭 장치(M4)를 더 포함하는데; M4의 드레인은 M3의 소스에 접속되고, M4의 게이트는 RESET에 접속되며, M4의 소스는 VSS에 접속된다.

[0043] 일 실시예로서, GOA 회로 유닛(31)은, C1과 평행하게 접속되고, VSS에 접속된 제1 단자 및 M3의 드레인에 접속된 제2 단자를 갖는, 풀다운 유닛(PD)을 더 포함한다.

[0044] 일 실시예로서, 전술한 보조 유닛(32)은 구체적으로 제5 TFT 스위칭 장치(M5) 및 제6 TFT 스위칭 장치(M6)를 포함하되; M5의 드레인 및 게이트는 CLK2에 접속되고, M6의 드레인은 M5의 소스에 접속되고, M6의 게이트는 GOA 회로 유닛(31)의 풀업 구동 회로에서 C1의 제1 단자와 접속되며, M6의 소스는 풀업 유닛의 출력 단자, 즉 M3의 소스에 접속되고 현재 단계에서의 시프트 레지스터의 출력 단자로도 역할한다.

[0045] 전술한 M1, M2, M3, M4, M5 및 M6는 구체적으로 MOSFET(metal-oxide-semiconductor field effect transistors)일 수 있다.

[0046] 게이트 구동 회로의 구체적인 동작 절차는: INPUT에서의 입력 신호가 하이 레벨일 경우, M1이 턴온되고 PU노드는 충전되며; CLK1에서의 클럭 신호가 하이 레벨이고 CLK2에서의 클럭 신호가 로우 레벨일 경우, M3가 턴온되며, 동시에 OUTPUT에서의 출력 신호는 CLK1에서의 펄스 신호이고, 이때의 전압값을 Vgh1로 나타내며, 한편 C1의 제1 부트스트랩 기능은 처음으로 PU 노드를 풀업(pull-up)한다. 그 다음에, CLK1에서의 클럭 신호가 로우 레벨로 바뀔 경우, 보조 유닛(32)의 CLK2에서의 클럭 신호는 하이 레벨로 바뀌어서 짧은 시간동안 지속하고, 동시에 M5 및 M6가 턴온되고, OUTPUT에서의 출력 신호는 CLK2에서의 펄스 신호이고, 이때 전압값을 Vgh2로 나타내고, C1의 제2 부트스트랩 기능은 다시 한번 PU 노드를 풀업한다. 전체 상황을 보면, 종래의 게이트 구동 회로의 시프트 레지스터에서 직접 Vgh1에서 0으로 점프하는 것에 비해, OUTPUT 출력 전압값은 Vgh1에서 Vgh2로 점프하여, 픽셀의 점프 전압을 상당히 감소시킴으로써, MLG 기능을 수행하고 화면 품질을 향상시킬 수 있다. 다음으로, 풀다운 유닛(PD)을 제어하는 CLK1에 의해 PU 노드 및 OUTPUT을 방전시킴으로써, 게이트 구동 회로의 시프트 레지스터가 비동작 시간에 노이즈를 발생시키지 않도록 보장한다.

[0047] 구체적으로, 상기한 공정 동안, 각각의 입력 및 출력 신호의 타이밍도는 도 5와 같이 나타낼 수 있다. 도 5에 도시한 바와 같이, CLK2의 전압값 Vgh2는 CLK1의 전압값 Vgh1 보다 낮다. 도 5에서 INPUT에서의 입력 신호는, 종래의 게이트 구동 회로에서 이전 단계에서의 시프트 레지스터의 출력 신호로서 설명되고, 본 발명의 실시예에 따른 게이트 구동 회로를 특별히 이용할 경우, INPUT에서의 입력 신호의 타이밍도는 본 발명의 실시예에 따른 게이트 구동 회로의 이전 단계에서의 시프트 레지스터의 출력 신호가 됨을 이해해야 한다.

[0048] 도 6은 본 발명의 실시예에 따른 게이트 구동 회로에 의해서 달성되는 MLG 기능의 원리를 나타낸다. 도 6에서 도시된 바와 같이, CLK1이 로우 레벨로 바뀌는 순간, 즉 TFT가 턴오프되는 순간, OUTPUT도 로우 레벨로 바뀔 것이지만, CLK2로부터의 입력이 있기 때문에, 이때 OUTPUT에서의 출력 전압값은 Vgh2이고, 이때 재충전이 발생할

것이고, 이로써 픽셀의 점프 전압(ΔV_P)을 감소시키는 효과를 달성하며, 화질을 향상시킬 수 있다. 도 6에서 V_P 는 픽셀의 전압 파형이고, V_{com} 은 공통 전극의 전압이고, V_d 는 데이터 라인의 전압 파형(Data)이며, V_{g1} 은 게이트의 로우 레벨이다.

[0049] 본 발명의 실시예들은 액정 디스플레이를 더 제공하고, 액정 디스플레이는 전술한 게이트 구동 회로를 포함한다.

[0050] 본 발명의 실시예들은 또한 전술한 게이트 구동 회로의 이점을 이용하여 수행하는 게이트 구동 방법을 제공하고, 이 방법의 수행 절차는 도 7과 같이 나타낼 수 있고, 그 절차는:

[0051] 단계 701, 이전 단계에서의 시프트 레지스터의 출력 단자에서의 출력 신호가 하이 레벨일 경우, 풀업 구동 유닛을 턴온시키고, 현재 단계에서의 시프트 레지스터의 충전을 시작하고;

[0052] 단계 702, 제1 클럭 단자에서의 클럭 신호가 하이 레벨이고 제2 클럭 단자에서의 클럭 신호가 로우 레벨일 경우, 풀업 유닛을 턴온시키고, 제1 클럭 단자의 클럭 신호를 현재 단계에서의 시프트 레지스터의 출력 신호가 되도록 하고;

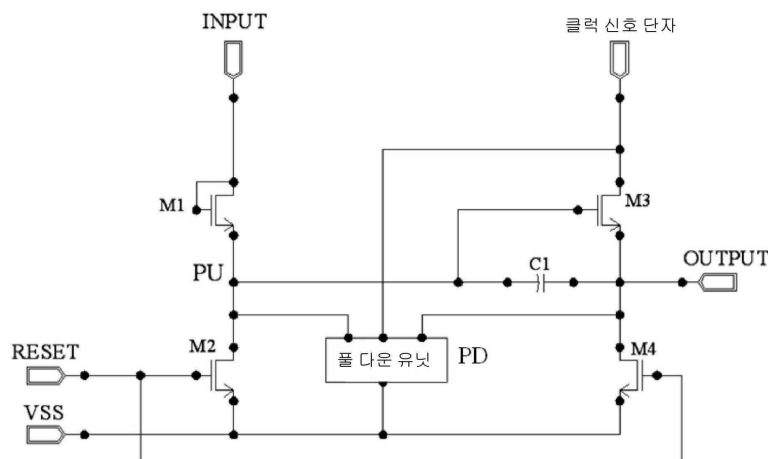
[0053] 단계 703, 제1 클럭 단자에서의 클럭 신호가 로우 레벨로 점프하고, 제2 클럭 단자에서의 클럭 신호가 하이 레벨로 점프하며, 보조 유닛을 턴온시키며, 제2 클럭 단자에서의 클럭 신호를 현재 단계에서의 시프트 레지스터의 출력 신호가 되도록 한다.

[0054] 제2 클럭 단자에서의 클럭 신호의 하이 레벨은 제1 클럭 단자에서의 클럭 신호의 하이 레벨보다 낮다. 제2 클럭 단자에서의 클럭 신호의 하이 레벨과 제1 클럭 단자에서의 클럭 신호의 하이 레벨 사이의 차이는 실제 적용되는 구체적인 상황에 따라서 결정된다.

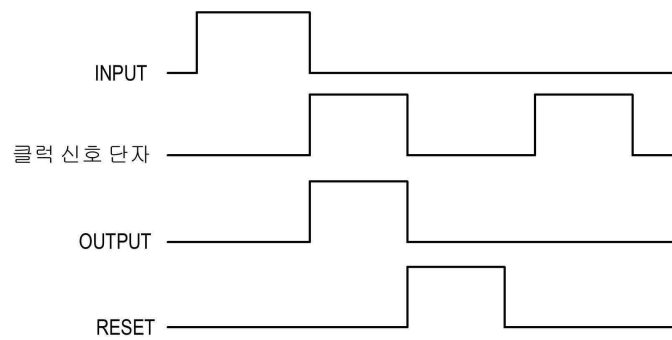
[0055] 상기한 설명은 단지 본 발명의 선호되는 실시예이고, 본 발명의 보호 범위를 한정하려는 것이 아니다. 당업자는 본 발명의 사상 및 본질에서 벗어나지 않고 다양한 변경 및 수정들을 만들 수 있고, 이 변경들 및 수정들도 본 발명의 보호 범위로 간주한다.

도면

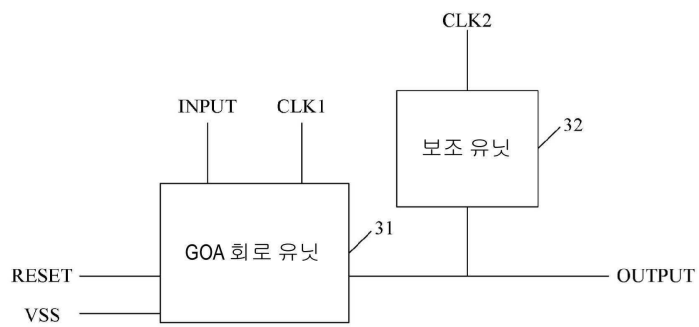
도면1



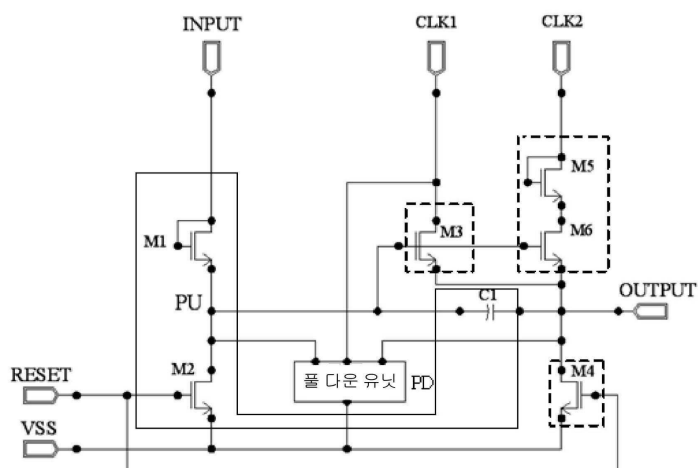
도면2



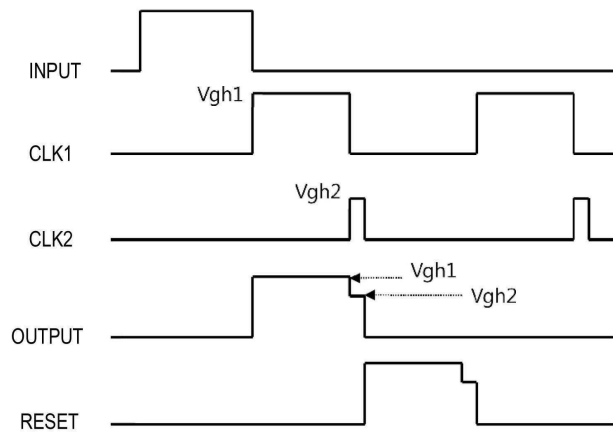
도면3



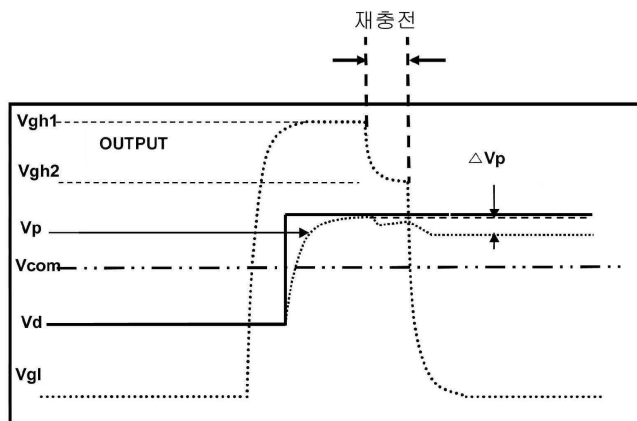
도면4



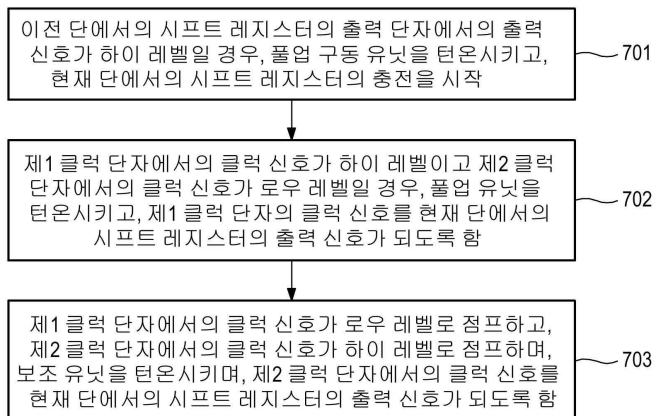
도면5



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 [청구항 2] 둘째 줄

【변경전】

상기 풀업 구동 회로

【변경후】

상기 풀업 구동 유닛

专利名称(译)	栅极驱动电路和方法，以及液晶显示器		
公开(公告)号	KR101521732B1	公开(公告)日	2015-05-28
申请号	KR1020137012244	申请日	2012-11-23
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	CHEN XI 천시 CUI WENHAI 추이웬하이		
发明人	천,시 추이,웬하이		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3611 G09G3/3677 G09G2310/0286 G09G2320/0223 G09G2320/041 G11C19/28		
代理人(译)	Jangsugil Gimseongun Baekmangi		
优先权	201210089393.9 2012-03-29 CN		
其他公开文献	KR1020130131332A		
外部链接	Espacenet		

摘要(译)

本发明提供栅极驱动电路，栅极操作方法和液晶显示器。栅极驱动电路包括每个移位处的移位寄存器是上拉驱动单元，包括多级移位寄存器，上拉单元，复位单元和下拉单元，以及附件单元。在导通的情况下，上拉单元在第一时钟信号处执行时钟信号，以便在当前移位时成为移位寄存器的输出信号，并且在连接到上拉单元的附件单元被转动的情况下在上拉单元上，在第二时钟端子处执行时钟信号，以便在当前移位时成为移位寄存器的输出信号。在关闭本发明的TFT的时刻，在栅极驱动电路的每次移位时使用移位寄存器的附件单元，使附件单元导通并控制移位寄存器的输出和电压可以减少像素的跳跃并且可以实现MLG功能并且可以改善LCD屏幕质量。

