



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년12월05일
 (11) 등록번호 10-1337195
 (24) 등록일자 2013년11월28일

(51) 국제특허분류(Int. Cl.)
 G02F 1/136 (2006.01) G02F 1/1343 (2006.01)
 (21) 출원번호 10-2008-0099401
 (22) 출원일자 2008년10월10일
 심사청구일자 2011년11월04일
 (65) 공개번호 10-2010-0040353
 (43) 공개일자 2010년04월20일
 (56) 선행기술조사문헌
 KR1020030010022 A
 JP평성08338998 A
 JP평성10221704 A

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
한상국
 광주광역시 서구 군분로236번길 6 (농성동)
문교호
 대구광역시 달서구 학산로 30, 월성보성타운
 107-103 (월성동)
 (뒷면에 계속)
 (74) 대리인
서교준

전체 청구항 수 : 총 3 항

심사관 : 신창우

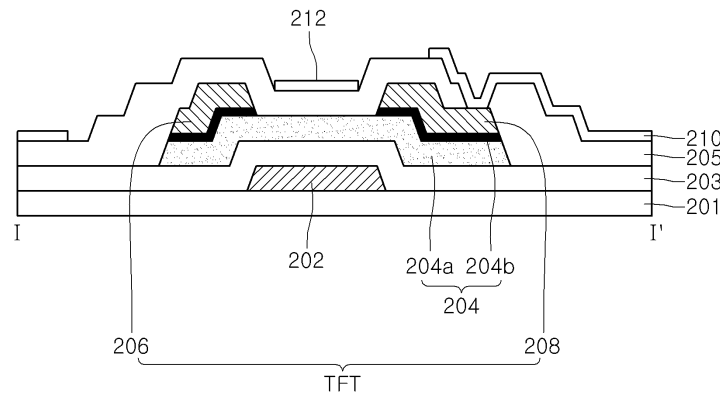
(54) 발명의 명칭 액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한액정표시장치

(57) 요약

액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한 액정표시장치가 개시된다.

본 발명에 따른 액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한 액정표시장치는 광 누설전류를 감소시킬 수 있는 차단막(Shielding Metal)을 이용하여 광 손실을 제거함으로써 광 누설전류를 최소화하여 화질을 향상시킬 수 있다.

대표도 - 도2



(72) 발명자

정승우

서울특별시 강남구 논현로94길 29-16, 302호 (역삼동)

김정연

경기도 파주시 월롱면 덕은리 정다운마을 102동 406호

김지숙

경상북도 구미시 신시로14길 126, 신화오페라하우스 601동 1504호 (송정동)

최훈

인천광역시 남구 학익동 719(24/2) 동아풍림아파트 111동 902호

이철구

경상북도 구미시 형곡로 109, 풍림2차아파트 206동 403호 (형곡동)

박상무

경기도 고양시 일산동구 호수로 688, 코오롱레이크폴리스2 B동 616호 (장항동)

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

기판을 준비하는 단계;

상기 기판 상에 게이트 전극을 형성하는 제1 마스크 공정 단계;

상기 게이트 전극이 형성된 기판 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막이 형성된 기판 상에 상기 게이트 전극에 대응되는 액티브층과, 상기 액티브층 상에 서로 이격된 소스 및 드레인 전극과, 상기 소스 및 드레인 전극과 상기 액티브층 사이에 배치된 오믹 콘택층을 형성하는 제2 마스크 공정 단계;

상기 소스 및 드레인 전극과 상기 오믹 콘택층이 형성된 기판 상에 보호층을 형성하는 단계;

상기 드레인 전극의 일부가 노출되도록 상기 보호층 상에 콘택홀을 형성하는 제3 마스크 공정 단계;

상기 보호층 상에 상기 드레인 전극과 콘택홀을 통해 접속하는 화소전극 및 상기 화소전극과 동시에 형성되며 상기 화소전극과 분리되고 상기 게이트 전극과 대응되도록 위치하는 차단막을 형성하는 제4 마스크 공정 단계;를 포함하며,

상기 소스 전극은 일측이 개방된 U자형 구조를 갖고 상기 드레인 전극은 상기 U자형 소스 전극의 개방된 영역에 삽입되며, 상기 차단막은 상기 소스 전극, 드레인 전극 및 게이트 전극 영역을 덮는 반원 형상의 구조를 갖는 것을 특징으로 하는 액정표시장치용 어레이기판의 제조방법.

청구항 5

제4 항에 있어서,

상기 차단막은 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO), 몰리비덴(MoTi), 구리(Cu), 몰리브덴 합금(MoNb), 몰리브덴(Mo), 크롬(Cr), 알루미늄 합금(AlNd) 중 어느 하나의 금속으로 형성되는 것을 특징으로 하는 액정표시장치용 어레이기판의 제조방법.

청구항 6

제4 항에 있어서,

상기 차단막은 상기 액티브층에 상부기판의 블랙매트릭스로 부터 반사되는 광이 유입되어 누설전류가 발생하는 것을 차단하는 것을 특징으로 하는 액정표시장치용 어레이기판의 제조방법

청구항 7

삭제

청구항 8

삭제

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 광누설전류를 최소화하여 화질을 향상시킬 수 있는 액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한 액정표시장치에 관한 것이다.

배경 기술

[0002] 일반적인 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 화소영역들이 매트릭스 형태로 배열된 액정패널과 상기 액정패널을 구동하기 위한 구동회로 및 상기 액정패널에 일정한 빛을 공급하기 위한 백라이트 유닛을 포함한다.

[0003] 상기 액정패널에는 다수의 게이트라인들과 다수의 데이터라인들이 교차하게 배열되고, 상기 게이트라인들과 데이터라인들이 수직교차하여 정의되는 영역에 화소영역이 위치하게 된다. 상기 화소영역들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 상기 액정패널에 형성된다. 상기 화소전극들 각각은 스위칭 소자인 박막트랜지스터의 소스 단자 및 드레인 단자를 경유하여 상기 데이터라인에 접속된다. 상기 박막트랜지스터는 상기 게이트라인에 인가된 스캔펄스에 의해 턴-온되어, 상기 데이터라인의 데이터 신호가 상기 화소전극에 충전되도록 한다.

[0004] 상기 액정패널은 두개의 기판(상부 및 하부 기판)과 상기 두개의 기판 사이에 형성된 액정층으로 이루어진다. 상기 두개의 기판 중 상부 기판에는 컬러필터와 블랙매트릭스가 형성되고, 하부 기판에는 상기 블랙매트릭스와 대응되게 박막트랜지스터(TFT)가 형성된다.

[0005] 상기 백라이트 유닛의 광원으로부터 출사된 광이 상기 액정패널의 상부 기판의 컬러필터 및 블랙매트릭스와, 액정층을 구성하는 액정셀들에 의해 반사되어 상기 박막트랜지스터의 채널층에 영향을 미치게 된다. 이로 인해, 화소전극에 충전된 픽셀전압에 영향을 미치게 되고 상기 데이터라인에 공급된 실제 데이터 신호와 상기 화소전극에 충전된 픽셀전압에 차이가 발생하게 되어 원하지 않는 화상이 표시되는 등의 화질저하 문제가 발생하게 된다.

[0006] 상기 박막트랜지스터의 채널층은 빛에 영향을 받기 때문에 상부기판의 컬러필터와 블랙매트릭스 및 액정셀에 의해 반사된 광이 상기 박막트랜지스터의 채널층으로 들어오게 되면 상기 채널층에 누설전류가 발생하게 된다. 이로 인해, 화소전극에 충전된 픽셀전압에 영향을 미쳐 원하지 않는 패턴들이 발생하는 등의 화질저하가 발생하게 된다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 박막트랜지스터의 채널층과 대응되도록 보호층 상에 차단막을 형성하여 컬러필터와 블랙매트릭스 및 액정셀에 의해 반사되는 광을 차단함으로써 박막트랜지스터의 채널층의 누설전류로 인한 화질저하를 최소화할 수 있는 액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한 액정표시장치를 제공함에 그 목적이 있다.

[0008] 또한, 본 발명은 화질을 향상시킬 수 있는 액정표시장치용 어레이기판 및 그의 제조방법, 이를 구비한 액정표시장치를 제공함에 그 목적이 있다.

과제 해결수단

[0009] 본 발명의 실시예에 따른 액정표시장치용 어레이기판은 기판과, 상기 기판 상에 형성된 게이트 전극과, 상기 게이트 전극이 형성된 기판 상에 형성된 게이트 절연막과, 상기 게이트 절연막이 형성된 기판 상에 상기 게이트 전극에 대응되도록 형성된 반도체층과, 상기 반도체층이 형성된 기판 상에 서로 이격된 소스 및 드레인 전극과, 상기 소스 및 드레인 전극이 형성된 기판의 전면에 형성된 보호층과, 상기 보호층 상에 상기 게이트 전극과 대응되게 위치한 차단막 및 상기 보호층 상에 상기 차단막과 이격되며 상기 드레인 전극과 접촉홀을 통해 전기적으로 접속된 화소전극을 포함한다.

[0010] 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조방법은 기판을 준비하는 단계와, 상기 기판 상에 게

이트 전극을 형성하는 제1 마스크 공정 단계와, 상기 게이트 전극이 형성된 기판 상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막이 형성된 기판 상에 상기 게이트 전극에 대응되도록 액티브층과, 상기 액티브층 상에 서로 이격된 소스 및 드레인 전극과, 상기 소스 및 드레인 전극과 상기 액티브층 사이에 오믹 콘택층을 형성하는 제2 마스크 공정 단계와, 상기 소스 및 드레인 전극과 상기 오믹 콘택층이 형성된 기판 상에 보호층을 형성하는 단계와, 상기 드레인 전극의 일부가 노출되도록 상기 보호층 상에 콘택홀을 형성하는 제3 마스크 공정 단계와, 상기 보호층 상에 드레인 전극과 콘택홀을 통해 접속하는 화소전극과, 상기 보호층 상에 상기 화소전극과 동시에 형성되며 상기 게이트 전극과 대응되도록 위치하는 차단막을 형성하는 제4 마스크 공정 단계를 포함한다.

[0011] 본 발명의 실시예에 따른 액정표시장치는 액정패널과, 상기 액정패널로 광을 조사하는 광원과, 상기 액정패널은 게이트 전극과, 상기 게이트 전극 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 상기 게이트 전극에 대응되도록 형성된 반도체층과, 상기 반도체층 상에 서로 이격된 소스 및 드레인 전극과, 상기 소스 및 드레인 전극 상에 형성된 보호층, 상기 보호층 상에 상기 드레인 전극과 콘택홀을 통해 전기적으로 접속된 화소전극과, 상기 화소전극과 동시에 형성되며 상기 보호층 상에 게이트 전극과 대응되게 위치하는 차단막으로 구성된 박막 트랜지스터를 구비한 제1 기판과, 상기 제1 기판과 대향되며 컬러필터 및 블랙 매트릭스를 포함하는 제2 기판 및 상기 제1 및 제2 기판 상에 형성된 액정층을 포함하고, 상기 차단막은 상기 광원에서 출사된 광이 상기 제2 기판의 컬러필터, 블랙매트릭스 및 액정층에 반사되어 상기 반도체층의 채널부로 유입되는 것을 차단한다.

효 과

[0012] 본 발명은 박막트랜지스터의 채널층과 대응되도록 보호층 상에 차단막을 형성하여 상부기판에 형성된 컬러필터와 블랙매트릭스 및 액정셀에 의해 반사되는 광을 차단하여 채널층의 누설전류를 최소화하여 화질을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0013] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명하도록 한다.

[0014] 도 1은 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 일부를 나타낸 도면이다.

[0015] 도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 액정표시장치용 어레이기판은 유리기판(201) 상에 일 끝단에 게이트 패드(214)를 포함하는 게이트라인(GL)과 상기 게이트라인(GL)과 교차하여 화소영역(P)을 정의하고 일 끝단에 데이터 패드(218)를 포함하는 데이터라인(DL)이 배열된다.

[0016] 상기 게이트 패드(214)와 데이터 패드(218)의 상부에는 각각 이들과 접촉하는 게이트 패드 전극(216)과 데이터 패드 전극(220)이 위치한다.

[0017] 상기 게이트라인(GL)과 데이터라인(DL)의 교차지점에는 게이트전극(202)과 반도체층(204, 오믹 콘택층 포함)과 소스 전극(206)과 드레인 전극(208) 및 차단 패턴(212)을 포함하는 박막트랜지스터(TFT)가 형성된다.

[0018] 상기 화소영역(P)에는 상기 박막트랜지스터(TFT)의 드레인 전극(208)과 전기적으로 연결된 화소전극(210)이 형성된다.

[0019] 상기 박막트랜지스터(TFT)의 게이트 전극(202)은 게이트라인(GL)과 동시에 형성되며 게이트라인(GL)과 전기적으로 연결되어 있고, 소스 전극(206)은 데이터라인(DL)과 동시에 형성되며 데이터라인(DL)과 전기적으로 연결되어 있다.

[0020] 상기 박막트랜지스터(TFT)는 도 1에 도시된 바와 같이, "U"자 형상이나 "아일랜드" 형상등 다양한 형태로 구성될 수 있다. 상기 소스 전극(206)은 일측이 개방된 U 자형 구조를 갖고 상기 드레인 전극(208)은 상기 U자형 소스 전극(206)의 개방된 영역에 삽입되며, 상기 차단패턴(212)은 상기 U자형 소스 전극(206)과 상기 U자형 소스 전극(206)의 개방된 영역에 삽입되는 드레인 전극(208) 및 상기 게이트 전극(202)영역을 덮는 반원 형상의 구조로 형성된다.

[0021] 상기 박막트랜지스터(TFT)의 차단 패턴(212)은 상기 화소전극(210)과 동시에 형성되며 상기 화소전극(210)과 동일한 물질로 구성될 수 있다. 상기 차단 패턴(212)은 상기 액정표시장치용 어레이 기판을 포함한 액정패널에 백라이트로부터 광이 조사되면 상기 광이 상기 액정표시장치용 어레이 기판과 마주보는 컬러필터 기판에 형성된 블랙매트릭스 및 컬러필터, 액정셀에 반사되어 상기 박막트랜지스터(TFT)로 인가되는 것을 차단하는 역할을 한

다.

- [0022] 도 2는 도 1의 박막트랜지스터(TFT)를 I ~ I'에 따라 절단한 단면도를 나타낸 도면이다.
- [0023] 도 2에 도시된 바와같이, 박막트랜지스터(TFT)는 기판(201) 상에 게이트라인(GL)으로부터 연장된 게이트 전극(202)과, 상기 게이트 전극(202)이 형성된 기판(201) 상에 형성된 게이트 절연막(203)과, 상기 게이트 절연막(203) 상에 상기 게이트 전극(202)과 대응되게 형성된 반도체층(204)과, 상기 반도체층(204) 상에 서로 이격된 소스 및 드레인 전극(206, 208)과, 상기 소스 및 드레인 전극(206, 208)이 형성된 기판(201) 상에 형성된 보호층(205)과, 상기 게이트 전극(202)과 대응되게 상기 보호층(205) 상에 형성된 차단 패턴(212)을 포함한다. 상기 소스 전극(206)은 일측이 개방된 U자형 구조를 갖고 상기 드레인 전극(208)은 상기 U자형 소스 전극(206)의 개방된 영역에 삽입되며, 상기 차단패턴(212)은 상기 U자형 소스 전극(206)과 상기 U자형 소스 전극(206)의 개방된 영역에 삽입되는 드레인 전극(208) 및 상기 게이트 전극(202)영역을 덮는 반원형의 구조로 형성된다.
- [0024] 한편, 상기 드레인 전극(208)은 보호층(205) 상의 컨택홀을 통해 화소전극(210)과 전기적으로 접속된다.
- [0025] 상기 반도체층(204)은 액티브층(204a)과 오믹 콘택층(204b)을 포함한다.
- [0026] 상기 차단 패턴(212)은 상기 게이트 전극(202)과 대응되게 상기 보호층(205) 상에 형성되는데, 상기 화소전극(210)과 동일한 재질의 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 형성될 수 있다. 상기 차단 패턴(212)은 몰리브덴 합금(MoTi), 구리(Cu), 몰리브덴 합금(MoNb), 몰리브덴(Mo), 크롬(Cr), 알루미늄 합금(AlNd)들 중 어느 하나로 형성될 수 있다.
- [0027] 상기 박막트랜지스터(TFT)를 구비한 액정표시장치용 어레이 기판을 포함하는 액정패널에 백라이트로부터 광이 조사될때, 상기 차단 패턴(212)은 상기 광이 상기 액정표시장치용 어레이 기판과 마주보는 컬러필터 어레이 기판에 형성된 블랙 매트릭스, 컬러필터 및 액정셀들에 의해 상기 박막트랜지스터(TFT)로 반사되는 것을 차단하는 역할을 한다.
- [0028] 상기 백라이트로부터 조사된 광이 상기 컬러필터 어레이 기판의 블랙매트릭스와 컬러필터, 액정셀들에 의해 반사되어 상기 박막트랜지스터(TFT)의 반도체층(204)의 채널층에 유입되게 되면, 상기 박막트랜지스터(TFT)의 채널층에 누설전류가 흐르게 된다. 따라서, 상기 보호층(205) 상에 상기 차단 패턴(212)을 형성함으로써 상기 컬러필터 어레이 기판의 블랙매트릭스와 컬러필터, 액정셀들에 의해 반사되는 광이 상기 박막트랜지스터(TFT)의 채널층에 유입되는 것을 방지하여 누설전류를 최소화할 수 있다.
- [0029] 상기 차단 패턴(212)은 상기 보호층(205) 상에서 상기 박막트랜지스터(TFT)의 채널층에 컬러필터 어레이 기판에 형성된 구조물에 의해 광이 유입되는 것을 차단할 수 있는 다양한 형태로 형성될 수 있다.
- [0030] 도 3 내지 도 8은 도 1의 박막트랜지스터의 제조공정을 순서대로 도시한 순서도이다.
- [0031] 도 3에 도시된 바와 같이, 본 발명의 실시예에 따른 박막트랜지스터(TFT)의 제1 마스크 공정은 기판(201) 상에 알루미늄(Al), 알루미늄 합금(AlNd), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo) 등을 포함하는 도전성 금속 그룹 중 하나를 선택해서 증착하고 패터닝하여 게이트 전극(202)을 형성한다.
- [0032] 상기 게이트 전극(202)이 형성된 기판(201) 전면에도 4에 도시된 바와 같이, 게이트 절연막(203)이 형성된다. 상기 게이트 절연막(203)은 질화 실리콘(SiNx)과 산화 실리콘(a-Si:H) 등이 포함된 무기절연물질 그룹 중 하나를 선택하여 상기 기판(201) 상에 증착하여 형성한다. 경우에 따라서 상기 게이트 절연막(203)은 벤조사이클로부텐(BCB)과 아크릴(Acryl)계 수지(resin) 등이 포함된 유기절연물질 중 하나를 증착하여 형성할 수 있다.
- [0033] 상기 게이트 절연막(203)이 형성된 기판(201) 상에는 비정질 실리콘(a-Si:H, 204A)을 증착하여 형성하고, 상기 비정질 실리콘(204A) 상에 불순물 비정질 실리콘(n+a-Si:H, 204B)을 증착하여 형성한다. 상기 비정질 실리콘(204A)과 불순물 비정질 실리콘(204B)이 형성된 기판(201) 상에 도전성 금속막(207)을 증착하여 형성한다.
- [0034] 상기 도전성 금속막(207)은 알루미늄(Al), 알루미늄 합금(AlNd), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo) 등을 포함하는 도전성 금속 그룹 중 하나로 이루어질 수 있다.
- [0035] 제2 마스크 공정을 통해 상기 비정질 실리콘(204A)와 불순물 비정질 실리콘(204B) 및 도전성 금속막(207)은 도 5에 도시된 바와 같이, 패터닝된다.
- [0036] 구체적으로, 상기 비정질 실리콘(204A)과 불순물 비정질 실리콘(204B) 및 금속패턴(207)이 형성된 기판(201) 상에 감광막(도시하지 않음)을 형성한다. 상기 감광막이 형성된 기판(201) 상에 투과부 및 반투과부, 차단부를 구

비한 마스크(도시하지 않음)를 위치시키고 상기 마스크의 상부로 빛을 조사하여 하부의 감광막을 노광하고 현상하는 공정을 진행하게 되면, 상기 기관(201) 상에서 감광막은 마스크의 투과부 및 반투과부, 차단부가 위치하는 영역에 따라 패터닝된다.

- [0037] 패터닝된 감광막이 형성된 기관(201)은 에칭 공정과 식각 공정을 순차적으로 거치게 된다. 이러한 공정을 통해 상기 도전성 금속막(207)은 서로 이격된 소스 및 드레인 전극(206, 208)으로 형성되고, 상기 불순물 비정질 실리콘(204B) 또한 소스 및 드레인 전극(206, 208)이 이격된 거리만큼 이격된 오믹 콘택층(204b)으로 형성된다. 상기 비정질 실리콘(204B)은 일정부분이 외부로 노출된 액티브층(204a)이 된다.
- [0038] 상기 소스 및 드레인 전극(206, 208)이 형성된 기관(201) 상에 도 6에 도시된 바와 같이 보호층(205)이 형성된다. 상기 보호층(205)은 외부로부터 유입되는 불순물 등으로부터 상기 소스 및 드레인 전극(206, 208)과 액티브층(204a) 및 오믹 콘택층(204b)을 보호하는 역할을 한다. 상기 보호층(205)이 형성된 기관(201) 상에 상기 드레인 전극(208)의 일부분이 노출되도록 제3 마스크 공정을 통해 컨택홀을 형성한다.
- [0039] 상기 보호층(205) 상에 컨택홀을 형성함으로써 상기 드레인 전극(208)의 일부분이 외부로 노출된다.
- [0040] 상기 컨택홀을 포함한 보호층(205)이 형성된 기관(201) 상에 도 7에 도시된 바와 같이, 투명한 금속막(209)이 형성된다. 상기 투명한 금속막(209)은 상기 기관(201) 전면에 형성되어 일부분이 노출된 드레인 전극(208)과 접촉된다. 상기 투명한 금속막(209)은 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성한다.
- [0041] 상기 기관(201) 전면에 형성된 투명한 금속막(209)은 제4 마스크 공정을 통해 도 8에 도시된 바와 같이, 패터닝된다.
- [0042] 구체적으로, 상기 투명한 금속막(209)이 형성된 기관(201) 상부에 감광막(도시하지 않음)을 형성하고, 상기 감광막 상부에 투과부 및 차단부를 포함하는 마스크(도시하지 않음)를 위치시킨다. 다음으로, 상기 마스크 상부로 빛을 조사하여 하부의 감광막을 노광한 후, 현상하는 공정을 진행하게 되면 상기 감광막은 마스크의 투과부 및 차단부가 위치하는 영역에 따라 패터닝된다.
- [0043] 상기 패터닝된 감광막은 상기 드레인 전극(208)이 위치하는 부분과 상기 게이트 전극(202)이 위치하는 부분에 각각 형성된다. 상기 패터닝된 감광막 사이로 노출된 투명한 금속막(209)을 제거한 후 상기 패터닝된 감광막을 제거하면, 상기 보호층(205)이 형성된 기관(201) 상에는 드레인 전극(208)과 접촉된 화소전극(210)과 상기 게이트 전극(202)과 대응되는 위치에 차단 패턴(212)이 형성된다.
- [0044] 상기 차단 패턴(212)은 앞서 서술한 바와 같이, 상기 화소전극(210)과 동일한 재질의 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 형성될 수 있다. 또한, 상기 차단 패턴(212)은 몰리브덴 합금(MoTi), 구리(Cu), 몰리브덴 합금(MoNb), 몰리브덴(Mo), 크롬(Cr), 알루미늄 합금(AlNd)들 중 어느 하나로 형성될 수 있다.
- [0045] 상기 차단 패턴(212)을 포함하는 박막트랜지스터(TFT)를 구비한 액정표시장치용 어레이 기관을 포함하는 액정패널에 백라이트로부터 광이 조사될때, 상기 차단 패턴(212)은 상기 광이 상기 액정표시장치용 어레이 기관과 마주보는 컬러필터 어레이 기관에 형성된 블랙 매트릭스, 컬러필터 및 액정셀들에 의해 상기 박막트랜지스터(TFT)로 반사되는 것을 차단하는 역할을 한다.
- [0046] 상기 백라이트로부터 조사된 광이 상기 컬러필터 어레이 기관의 블랙매트릭스와 컬러필터, 액정셀들에 의해 반사되어 상기 박막트랜지스터(TFT)의 반도체층(204)의 채널층에 유입되게 되면, 상기 박막트랜지스터(TFT)의 채널층에 누설전류가 흐르게 된다. 따라서, 상기 보호층(205) 상에 상기 차단 패턴(212)을 형성함으로써 상기 컬러필터 어레이 기관의 블랙매트릭스와 컬러필터, 액정셀들에 의해 반사되는 광이 상기 박막트랜지스터(TFT)의 채널층에 유입되는 것을 방지하여 누설전류를 최소화할 수 있다.
- [0047] 상기 박막트랜지스터(TFT)의 누설전류를 최소화함에 따라 상기 박막트랜지스터(TFT)와 접촉된 화소전극에 충전된 픽셀전압에 영향을 미치지 않게 되어 화질을 향상시킬 수 있다.
- [0048] 도 9는 본 발명에 따른 박막트랜지스터와 일반적인 박막트랜지스터의 누설전류를 비교한 그래프이다.
- [0049] 도 9에 도시된 바와 같이, 그래프의 가로축은 박막트랜지스터의 게이트 단자로 인가되는 게이트 전압(Vg)이고, 그래프의 세로축은 박막트랜지스터의 누설전류(Ioff)를 나타낸다.
- [0050] 게이트 전압(Vg)이 -5V로 인가되고 있을때 일반적인 박막트랜지스터의 누설전류는 692pA이고 차단 패턴(212)을 포함한 본 발명에 따른 박막트랜지스터의 누설전류는 166pA이다. 따라서, 일반적인 박막트랜지스터에 비해 차단

패턴(212)을 포함한 본 발명에 따른 박막트랜지스터의 누설전류가 70%정도 감소함을 알 수 있다. 도 9에 도시된 그래프는 실험 데이터이지만, 차단 패턴(212)을 포함한 본 발명에 따른 박막트랜지스터의 누설전류가 일반적인 박막트랜지스터의 누설전류보다 감소함을 알 수 있다.

[0051] 따라서, 본 발명과 같이, 보호층 상에 차단 패턴을 구비하여 백라이트로부터 조사된 광이 컬러필터 어레이 기판에 의해 박막트랜지스터의 채널층에 유입되는 것을 방지하여 누설전류를 최소화할 수 있다. 상기 박막트랜지스터의 누설전류가 최소화함에 따라 상기 박막트랜지스터(TFT)와 접속된 화소전극에 충전된 픽셀전압에 영향을 미치지 않게 되어 원하는 화상을 표시하여 화질을 향상시킬 수 있다.

도면의 간단한 설명

[0052] 도 1은 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 일부를 나타낸 도면.

[0053] 도 2는 도 1의 박막트랜지스터(TFT)를 I ~ I'에 따라 절단한 단면도를 나타낸 도면.

[0054] 도 3 내지 도 8은 도 1의 박막트랜지스터의 제조공정을 순서대로 도시한 순서도.

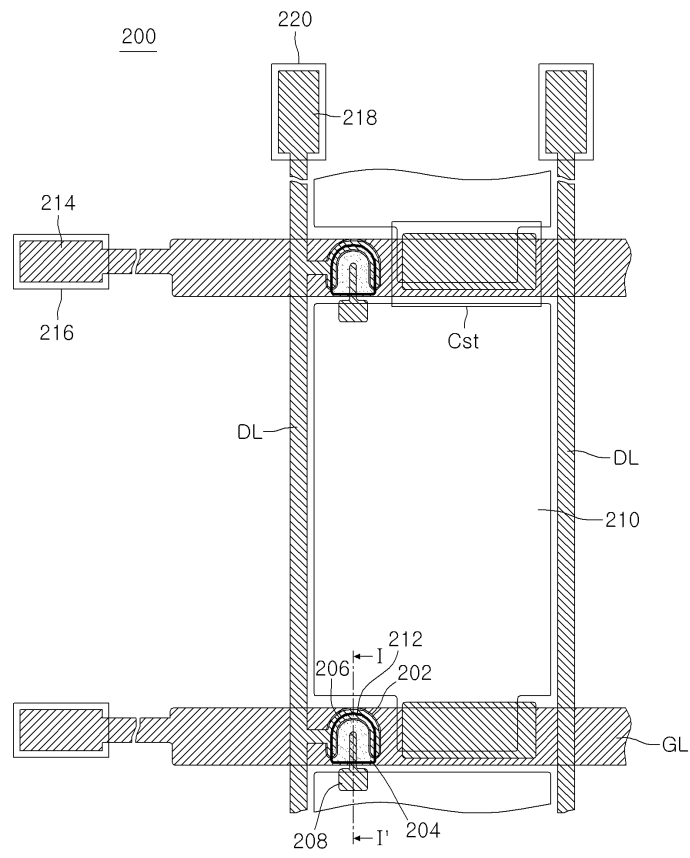
[0055] 도 9는 본 발명에 따른 박막트랜지스터와 일반적인 박막트랜지스터의 누설전류를 비교한 그래프.

[0056] <도면의 주요부분에 대한 간단한 설명>

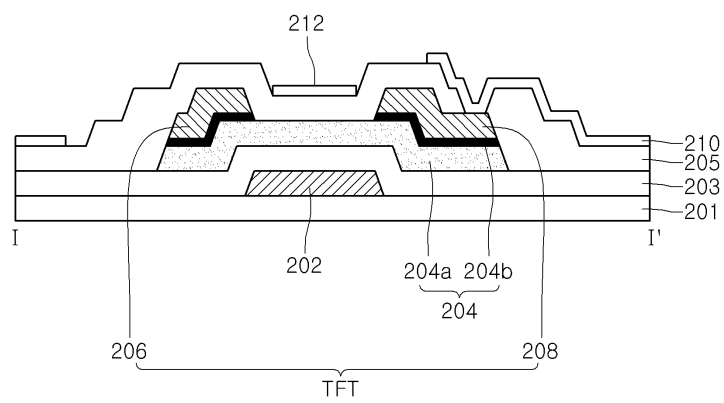
- | | | |
|--------|---------------|-------------|
| [0057] | 201:기판 | 202:게이트 전극 |
| [0058] | 203:게이트 절연막 | 204:반도체층 |
| [0059] | 204a:액티브층 | 204b:오믹 콘택층 |
| [0060] | 205:보호층 | 206:소스 전극 |
| [0061] | 208:드레인 전극 | 210:화소전극 |
| [0062] | 212:차단 패턴 | 214:게이트 패드 |
| [0063] | 216:게이트 패드 전극 | 218:데이터 패드 |
| [0064] | 220:데이터 패드 전극 | |

도면

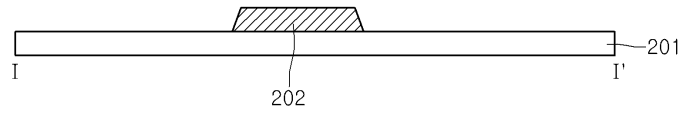
도면1



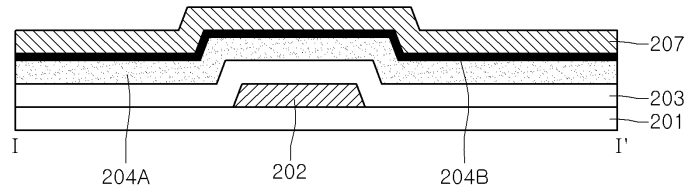
도면2



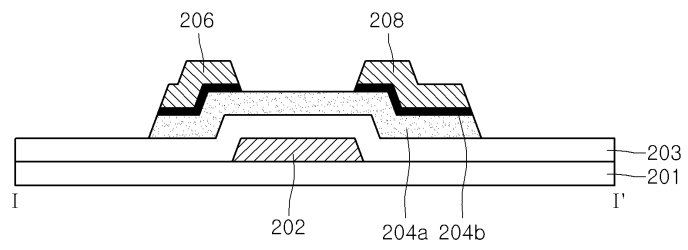
도면3



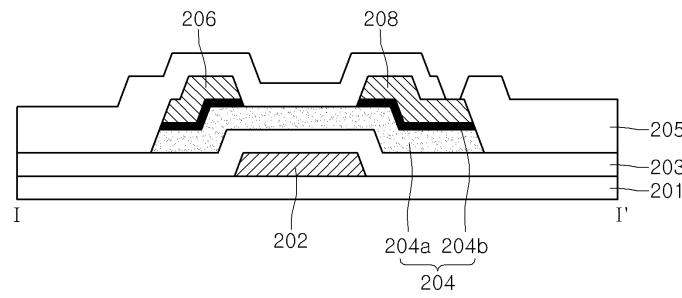
도면4



도면5



도면6



专利名称(译)	标题：用于液晶显示装置的阵列基板，其制造方法以及具有该阵列基板的液晶显示装置		
公开(公告)号	KR101337195B1	公开(公告)日	2013-12-05
申请号	KR1020080099401	申请日	2008-10-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HAN SANG KUG 한상국 MOON KYO HO 문교호 JEONG SEUNG WOO 정승우 KIM JEONG YEON 김정연 KIM JI SUK 김지숙 CHOI HOON 최훈 LEE CHUL GU 이철구 PARK SANG MOO 박상무		
发明人	한상국 문교호 정승우 김정연 김지숙 최훈 이철구 박상무		
IPC分类号	G02F1/1343 G02F G02F1/136		
CPC分类号	H01L29/78633 H01L29/7869 G02F1/133509		
其他公开文献	KR1020100040353A		
外部链接	Espacenet		

摘要(译)

公开了一种用于液晶显示装置的阵列基板及其制造方法，以及具有该阵列基板的液晶显示装置。根据本公开的用于液晶显示装置的阵列基板及其制造方法，以及具有该阵列基板的液晶显示装置通过使用可以减小光泄漏电流以最小化光泄漏的屏蔽膜来消除光损耗。损失，因此可以提高图像质量。

