



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년12월22일
(11) 등록번호 10-1096299
(24) 등록일자 2011년12월13일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)

(21) 출원번호 10-2009-0027723

(22) 출원일자 2009년03월31일

심사청구일자 2009년03월31일

(65) 공개번호 10-2010-0109225

(43) 공개일자 2010년10월08일

(56) 선행기술조사문헌

KR1020060117465 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

오의석

경기도 이천시 증포동 대우아파트 101-602

김승환

경기도 수원시 장안구 조원동 한일타운 119-2003

김남준

경기도 이천시 고담동 하이닉스 고담기숙사
102-1203

(74) 대리인

나승택, 조영현

전체 청구항 수 : 총 11 항

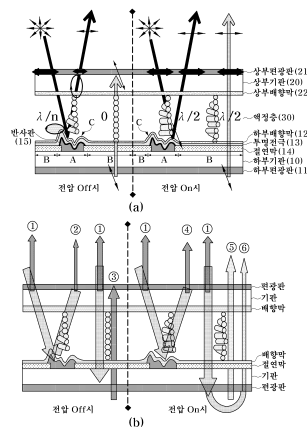
심사관 : 윤성주

(54) 반투과형 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 하부 기관과 상부 기관 사이에 액정층이 게재되어 있고, 단위 화소영역 별로 투과부와 반사부를 구비하는 반투과형 액정표시장치에 있어서, 반사부는 상기 하부기관 상에 단차부를 구비하는 반사판 및 그 상부에 액정 구동을 위한 투명 전극을 구비함으로써, 전압 미인가시는 액정배향을 흐트러 임의의 λ/n 위상지연판 역할을 하고, 전압 인가시는 상기 투명전극에 인가되는 전압에 의해 액정이 배향되는 반투과형 액정표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차 형성되는 게이트 라인 및 데이터 라인에 의해 규정되는 단위 화소 영역은 투과부와 반사부를 구비하며, 상기 투과부와 상기 반사부의 셀갭이 실질적으로 동일한 반투과형 액정표시장치에 있어서,

상기 반사부는 상기 하부기관 상에 단차부를 구비하는 반사판 및 그 상부에 액정 구동을 위한 투명 화소전극과 투명 공통전극을 구비하여,

상기 액정층의 초기배향을 위한 러빙공정 시, 상기 단차에 의해 상기 반사부 상부에 러빙불량을 유발시켜 그 상부 액정들의 초기배향이 불규칙하게 흐트러지게 하여, 상기 초기배향이 불규칙하게 흐트러진 각각의 액정들이 λ/n (n 은 양의 실수)의 위상차를 가지도록 함으로써,

전압 미인가시에는 상기 초기배향이 불규칙하게 흐트러진 액정들이 λ/n 위상지연판 (n 은 양의 실수) 역할을 하고,

전압 인가시에는 상기 투명화소전극 및 상기 투명공통전극에 인가되는 전압에 의해 액정들이 정렬되는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차 형성되는 게이트라인 및 데이터라인에 의해 규정되는 단위 화소 영역은 투과부와 반사부를 구비하며, 상기 투과부와 상기 반사부의 셀갭이 실질적으로 동일한 반투과형 액정표시장치에 있어서,

상기 화소영역 내의 상기 하부기관 상에 단차를 형성하기 위해 상기 데이터라인과 평행하게 서로 일정간격으로 이격형성되는 다수의 단차 형성라인;

상기 게이트라인 및 상기 단차 형성라인을 덮도록 상기 하부기관의 전체 상부에 형성되는 게이트 절연막;

상기 화소영역 내의 상기 게이트 절연막 상에 형성되는 투명 화소전극; 및,

상기 투명 화소전극 상부에 절연층을 사이에 두고 형성되며, 상기 단차 형성라인의 형상에 따라 경사진 단차를 가지는 투명 공통전극;을 포함하여,

상기 반사부에서는 초기배향을 위한 러빙공정 시 상기 단차 형성라인에 의한 단차에 의해 러빙불량이 유발되도록 함으로써 상기 반사부 상부의 액정들의 초기배향이 불규칙하게 흐트러지도록 하여,

전압 미인가시에는 상기 반사부 상부의 액정들이 각각의 배향이 임의의 방향으로 흐트러져 임의의 위상차를 갖는 λ/n 위상지연판 (n 은 양의 실수) 역할을 하고, 전압 인가시에는 상기 투명 공통전극 및 상기 투명 화소전극에 인가되는 전압에 의해 상기 반사부 상부의 액정들이 정렬(배향)되는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 7

제6 항에 있어서,

상기 투명 공통전극과 상기 절연층 사이에 형성되며, 상기 투명 공통전극과 동일한 위치에 반사판이 더 구비되는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 8

제6 항에 있어서,

상기 각 단차 형성라인은 스위칭 소자의 소오스 전극용 금속막 또는 유기막으로 형성되는 것을 특징으로 하는 반투과형 액정표시장치.

청구항 9

하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차 형성되는 게이트라인 및 데이터라인에 의해 규정되는 단위 화소 영역은 투과부와 반사부를 구비하며, 상기 투과부와 상기 반사부의 셀접이 실질적으로 동일한 반투과형 액정표시장치의 제조방법에 있어서,

상기 하부기관은,

(a) 기관 상에 게이트 전극을 포함한 게이트라인을 형성하는 단계;

(b) 상기 게이트 전극을 포함한 게이트라인을 덮도록 상기 기관 상부에 게이트 절연막을 증착한 후, 각 화소영역 내의 게이트 절연막을 식각하여 단차 형성을 위한 다수 개의 관통홀을 일정간격으로 행렬로 배열되도록 형성하는 단계;

(c) 각 화소영역 내의 게이트 절연막 상부에 상기 관통홀의 형상에 따라 단차를 갖도록 투명 화소전극을 형성하는 단계;

(d) 상기 게이트 전극 상부의 게이트 절연막 상부에는 스위칭 소자를 구성하도록 액티브 패턴 및 소오스/드레인 전극을 포함한 데이터라인을 형성하고,

상기 투명 화소전극 상부에는 상기 데이터라인과 평행하게 다수 개의 단차 형성라인을 일정간격으로 이격형성되도록 상기 관통홀 중 각 열의 일부분이 겹쳐지도록 형성하는 단계; 및

(e) 상기 단계(d) 이후의 결과 구조물 상에 절연층을 도포한 후, 상기 화소 영역과 상기 게이트라인 및 데이터라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격되도록 투명 공통전극을 형성하는 단계;를 포함하여,

상기 반사부에서는 초기배향을 위한 러빙공정 시 상기 단차 형성라인에 의한 단차에 의해 러빙불량이 유발되도록 함으로써 상기 반사부 상부의 액정들의 초기배향이 불규칙하게 흐트러지도록 하여,

전압 미인가시에는 상기 반사부 상부의 액정들이 각각의 배향이 임의의 방향으로 흐트러져 임의의 위상차를 갖는 λ/n 위상지연판(n 은 양의 실수) 역할을 하고, 전압 인가시에는 상기 투명 공통전극 및 상기 투명 화소전극에 인가되는 전압에 의해 상기 반사부 상부의 액정들이 정렬(배향)되는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 10

제9 항에 있어서,

상기 단계(d)이후의 결과 구조물 상에 절연층을 도포한 후, 상기 투명 공통전극과 동일한 위치의 절연층 상에 반사판을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 11

제9 항에 있어서,

상기 단계(b)에서, 상기 기관상의 평면적 배치로 볼 때, 상기 각 관통홀은 상기 화소영역내의 투명 공통전극의 내부에 위치하도록 형성되는 반투과형 액정표시장치의 제조방법.

청구항 12

제9 항에 있어서,

상기 단계(d)에서, 상기 각 단차 형성라인은 상기 스위칭 소자의 소오스 전극용 금속막 또는 유기막으로 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 13

하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차 형성되는 게이트라인 및 데이터라인에 의해 규정되는 단위 화소 영역은 투과부와 반사부를 구비하며, 상기 투과부와 상기 반사부의 셀벽이 실질적으로 동일한 반투과형 액정표시장치의 제조방법에 있어서,

상기 하부기관은,

(a') 기관 상에 게이트 전극을 포함한 게이트라인을 형성하고, 각 화소 영역 내에 상기 데이터라인과 평행하게 단차 형성을 위한 다수 개의 단차 형성라인을 일정간격으로 이격되도록 형성하는 단계;

(b') 상기 게이트 전극을 포함한 게이트라인 및 각 단차 형성라인을 덮도록 상기 기관 상부에 게이트 절연막을 형성한 후, 각 화소영역 내의 게이트 절연막 상부에 상기 단차 형성라인의 형상에 따라 경사진 단차부를 갖는 투명 화소전극을 형성하는 단계;

(c') 상기 게이트 전극 상부의 게이트 절연막 상에 액티브 패턴 및 소오스/드레인 전극을 포함한 데이터라인을 형성하여 스위칭 소자를 구성하고, 상기 스위칭 소자가 형성된 결과 구조물 상부에 절연층을 도포하는 단계; 및

(d') 각 화소 영역과 상기 게이트라인 및 데이터라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격되도록 투명 공통전극을 형성하되, 상기 화소영역 내의 투명 공통전극은 각 단차 형성라인의 형상에 따라 경사진 단차부를 갖도록 각 단차 형성라인 사이에 위치되게 형성하는 단계;를 포함하여,

상기 반사부에서는 초기배향을 위한 러빙공정 시 상기 단차부에 의해 러빙불량이 유발되도록 함으로써 상기 반사부 상부의 액정들의 초기배향이 불규칙하게 흐트러지도록 하여,

전압 미인가시에는 상기 반사부 상부의 액정들이 각각의 배향이 임의의 방향으로 흐트러져 임의의 위상차를 갖는 λ/n 위상지연판(n 은 양의 실수) 역할을 하고, 전압 인가시에는 상기 투명 공통전극 및 상기 투명 화소전극에 인가되는 전압에 의해 상기 반사부 상부의 액정들이 정렬(배향)되는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 14

제13 항에 있어서,

상기 단계(c')에서, 상기 결과 구조물 상에 절연층을 도포한 후, 상기 투명 공통전극과 동일한 위치의 절연층 상에 반사판을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

청구항 15

제13 항에 있어서,

상기 단계(a')에서, 각 단차 형성라인은 유기막으로 형성하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 제조공정이 용이하고 양호한 명암 대비비를 가지며 화면 품질에 우수한 반투과형 액정표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정표시장치(Liquid Crystal Display, LCD)는 경량, 박형, 및 저소비 전력 등의 특성을 갖기 때문에 음극선관(CRT: Cathode Ray Tube)을 대신하여 각종 정보기기의 단말기 또는 비디오기기 등에 사용되고 있다.

[0003] 이러한 액정표시장치(LCD)는 백라이트를 이용하는 투과형 액정표시장치와 자연광을 광원으로 이용하는 반사형 액정표시장치의 두 종류로 분류할 수 있다. 상기 투과형 액정표시장치는 백라이트를 광원으로 이용하므로 어두운 주변환경에서도 밝은 화상을 구현할 수 있지만 백라이트 사용에 의해 소비전력이 높고 실외에서는 가독성이 나쁘다는 단점이 있으며, 상기 반사형 액정표시장치는 백라이트를 사용하지 않고 주변환경의 자연광을 이용하기 때문에 소비전력은 작고 실외에서는 사용이 가능하지만 주변환경이 어두울 때에는 사용이 불가능하다는 단점이 있다.

[0004] 즉, 일반적인 투과형 액정표시장치는 휘도, 색재현성, CR(Contrast Ratio)등의 면에서 실내에서 우수한 특성을 갖지만 실외에서는 태양빛 및 태양빛에 의해 반사된 빛 등에 의해 디스플레이의 정보를 거의 화면에서 읽을 수 없는데, 야외에서는 태양 광이 10만 LUX 이상의 강한 빛으로 인해 자체적으로 빛을 내지 못하는 투과형 액정표시장치는 백라이트의 휘도와 패널 투과율에 의존하여 실외 가독성이 떨어질 수밖에 없다. 이를 해결하기 위해 백라이트의 휘도를 증가시킬 수도 있지만 이는 과도한 전력 소모를 초래하는 문제점이 있다.

[0005] 이러한 문제점에 의해, 투과형 및 반사형 액정표시장치가 갖는 단점들을 해결하기 위해 반투과형 액정표시장치가 제안되었다. 반투과형 액정표시장치는 필요에 따라 반사형 및 투과형의 양용이 가능하기 때문에 상대적으로 낮은 소비전력을 가지며 어두운 주변환경에서도 사용이 가능하다.

[0006] 도 1은 일반적인 위상지연판의 작용에 대응하는 편광의 변화를 나타낸 도면이며, 도 2는 종래의 반투과형 액정표시장치에서 반사부와 투과부의 구동원리를 설명하기 위한 개념도로서, 도 2의 (a)는 지연 물질을 이용한 싱글 셀갭(Single Cell Gap)의 반투과형 액정표시장치를 나타낸 것이며, 도 2의 (b)는 듀얼 셀갭(Dual Cell Gap)을 이용한 반투과형 액정표시장치를 나타낸 것이다.

[0007] 도 1 및 도 2를 참조하면, 종래의 반투과형 액정표시장치는 반사와 투과의 상반되는 구동 특성으로 인해 반사부와 투과부의 제조방법을 달리 해야 했다. 도 2의 (a)는 싱글 셀갭(Single Cell Gap)을 갖지만 반사부 특성을 얻기 위해 투과부에도 지연 물질(Retardation Material)을 입혀야하고 그에 따라 하부기판에 $\lambda/4$ 필름을 붙여야 한다.

[0008] 여기서, $\lambda/4$ 필름이란 도 1에 도시된 바와 같이, 선편광을 원편광으로 또는 원편광을 선편광으로 변환시켜주는 위상지연 필름을 말한다. 그러므로, 도 2의 (a) 방법은 제조 공정적 어려움에서뿐만 아니라 재료비용에서도 또한 증가를 갖게 한다. 도 2의 (b)는 듀얼 셀갭(Dual Cell Gap)을 이용한 방법으로 재료비용은 증가하지 않으나 배향 공정상의 어려움이 상당히 큰 실정이다.

발명의 내용

해결 하고자하는 과제

[0009] 본 발명은 전술한 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 제조공정이 용이하고 양호한 명암 대비비를 가지며 화면 품질에 우수한 반투과형 액정표시장치 및 그 제조방법을 제공하는데 있다.

과제 해결수단

[0010] 전술한 목적을 달성하기 위하여 본 발명의 제1 측면은, 하부 기판과 상부 기판, 및 상기 하부 기판과 상부 기판 사이에 액정층이 게재되어 있고, 단위 화소영역 별로 투과부와 반사부를 구비하는 반투과형 액정표시장치에 있

어서, 상기 반사부는 상기 하부기관 상에 굴곡부를 구비하는 반사판 및 그 상부에 액정 구동을 위한 투명 전극을 구비함으로써, 전압 미인가시는 액정배향을 흐트려 임의의 λ/n 위상지연판 역할을 하고, 전압 인가시는 상기 투명전극에 인가되는 전압에 의해 투과부와 동일한 역할을 수행하는 반투과형 액정표시장치를 제공한다.

[0011] 본 발명의 제2 측면은 하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 및 데이터 라인들에 의해 각 화소 영역이 규정되며, 상기 게이트 및 데이터 라인들의 교차부에는 스위칭 소자가 배치되어 있는 반투과형 액정표시장치에 있어서, 상기 액정층에 전계를 인가하여 광 투과량을 조절하기 위하여 상기 화소 영역 내에는 투명 화소전극과, 절연층을 사이에 두고 상기 화소 영역과 상기 게이트 라인 및 데이터 라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격 배치되는 투명 공통전극을 구비하며, 상기 게이트 라인을 덮도록 상기 하부기관의 전체 상부에 게이트 절연막을 형성하되, 상기 화소 영역내의 게이트 절연막 상에 단차 형성을 위한 다수개의 관통홀이 일정간격 이격되게 행렬로 배열되고, 상기 투명 화소전극은 상기 게이트 절연막의 상부에 상기 관통홀의 형상에 따라 단차를 갖도록 형성되며, 상기 절연층과 상기 투명 화소전극 사이에 각 열의 관통홀이 일부 겹쳐지도록 상기 데이터 라인과 평행하게 복수개의 단차 형성라인을 일정간격 이격되게 형성하는 것을 특징으로 하는 반투과형 액정표시장치를 제공하는 것이다.

[0012] 여기서, 상기 투명 공통전극과 상기 절연층 사이에 형성되며, 상기 투명 공통전극과 동일한 위치에 반사판이 더 구비됨이 바람직하다.

[0013] 바람직하게, 상기 각 단차 형성라인은 상기 스위칭 소자의 소오스 전극용 금속막 또는 유기막으로 형성될 수 있다.

[0014] 삭제

[0015] 본 발명의 제3 측면은, 하부기관, 상부기관, 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 및 데이터 라인들에 의해 각 화소 영역이 규정되며, 상기 게이트 및 데이터 라인들의 교차부에는 스위칭 소자가 배치되어 있는 반투과형 액정표시장치에 있어서, 상기 액정층에 전계를 인가하여 광 투과량을 조절하기 위하여 상기 화소 영역 내에는 투명 화소전극과, 절연층을 사이에 두고 상기 화소 영역과 상기 게이트 라인 및 데이터 라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격 배치되는 투명 공통전극을 구비하며, 상기 게이트 라인을 덮도록 상기 하부기관의 전체 상부에 게이트 절연막을 형성하되, 상기 화소 영역내의 게이트 절연막과 상기 하부기관 사이에 상기 데이터 라인과 평행하게 단차 형성을 위한 복수개의 단차 형성라인을 일정간격 이격되도록 형성하며, 상기 투명 공통전극은 각 단차 형성라인의 형상에 따라 경사진 단차부를 갖도록 각 단차 형성라인 사이에 위치하는 것을 특징으로 하는 반투과형 액정표시장치를 제공하는 것이다.

[0016] 여기서, 상기 투명 공통전극과 상기 절연층 사이에 형성되며, 상기 투명 공통전극과 동일한 위치에 반사판이 더 구비됨이 바람직하다.

[0017] 바람직하게, 상기 각 단차 형성라인은 유기막으로 형성될 수 있다.

[0018] 본 발명의 제4 측면은, 하부기관, 상부기관, 및 상기 기관들 사이에 삽입되는 액정층을 포함하고 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소 영역이 규정되며, 상기 라인들의 교차부에는 스위칭 소자가 배치되어 있는 반투과형 액정표시장치의 제조방법에 있어서, 상기 하부기관은, (a) 기관 상에 게이트 전극을 포함한 게이트 라인을 형성하는 단계; (b) 상기 게이트 전극을 포함한 게이트 라인을 덮도록 상기 기관 상부에 게이트 절연막을 증착한 후, 각 화소 영역내의 게이트 절연막을 식각하여 단차 형성을 위한 다수개의 관통홀을 일정간격 이격되게 행렬로 배열 형성하는 단계; (c) 각 화소 영역내의 게이트 절연막 상에 배치됨과 아울러 각 관통홀의 형상에 따라 단차를 갖도록 투명 화소전극을 형성하는 단계; (d) 상기 게이트 전극 상부의 게이트 절연막 상에 액티브 패턴 및 소오스/드레인 전극을 포함한 데이터 라인을 형성하여 상기 스위칭 소자를 구성함과 동시에 상기 투명 화소전극 상에 각 열의 관통홀의 일부분이 겹쳐지도록 상기 데이터 라인과 평행하게 복수개의 단차 형성라인을 일정간격 이격되게 형성하는 단계; 및 (e) 상

기 단계(d)이후의 결과 구조물 상에 절연층을 도포한 후, 상기 화소 영역과 상기 게이트 라인 및 데이터 라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격 배치되도록 투명 공통전극을 형성하는 단계를 포함하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법을 제공하는 것이다.

[0019] 바람직하게, 상기 단계(d)이후의 결과 구조물 상에 절연층을 도포한 후, 상기 투명 공통전극과 동일한 위치의 절연층 상에 반사판을 형성하는 단계를 더 포함할 수 있다.

[0020] 삭제

[0021] 바람직하게, 상기 단계(d)에서, 상기 각 단차 형성라인은 상기 스위칭 소자의 소오스 전극용 금속막 또는 유기막으로 형성할 수 있다.

[0022] 본 발명의 제5 측면은, 하부기관, 상부기관, 및 상기 기관들 사이에 삽입되는 액정층을 포함하고 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소 영역이 규정되며, 상기 라인들의 교차부에는 스위칭 소자가 배치되어 있는 반투과형 액정표시장치의 제조방법에 있어서, 상기 하부기관은, (a) 기관 상에 게이트 전극을 포함한 게이트 라인을 형성함과 동시에 각 화소 영역내에 상기 데이터 라인과 평행하게 단차 형성을 위한 복수개의 단차 형성라인을 일정간격 이격되도록 형성하는 단계; (b') 상기 게이트 전극을 포함한 게이트 라인 및 각 단차 형성라인을 덮도록 상기 기관 상부에 게이트 절연막을 형성한 후, 각 화소영역 내의 게이트 절연막 상에 배치됨과 아울러 각 단차 형성라인의 형상에 따라 경사진 단차부를 갖도록 투명 화소전극을 형성하는 단계; (c') 상기 게이트 전극 상부의 게이트 절연막 상에 액티브 패턴 및 소오스/드레인 전극을 포함한 데이터 라인을 형성하여 상기 스위칭 소자를 구성한 후, 결과 구조물 상에 절연층을 도포하는 단계; 및 (d') 각 화소 영역과 상기 게이트 라인 및 데이터 라인이 형성된 비개구부 영역에 상기 투명 화소전극과 이격 배치됨과 아울러 각 단차 형성라인의 형상에 따라 경사진 단차부를 갖도록 각 단차 형성라인 사이에 위치되게 투명 공통전극을 형성하는 단계를 포함하는 것을 특징으로 하는 반투과형 액정표시장치의 제조방법을 제공하는 것이다.

[0023] 바람직하게, 상기 단계(c')에서, 상기 결과 구조물 상에 절연층을 도포한 후, 상기 투명 공통전극과 동일한 위치의 절연층 상에 반사판을 형성하는 단계를 더 포함할 수 있다.

[0024] 바람직하게, 상기 단계(a')에서, 각 단차 형성라인은 유기막으로 형성할 수 있다.

효 과

[0025] 이상에서 설명한 바와 같은 본 발명의 반투과형 액정표시장치 및 그 제조방법에 따르면, 제조공정이 용이하고 양호한 명암 대비비를 가지며 화면 품위에 우수할 뿐만 아니라 외부광이 강한 낮에는 내부 광원을 꺼두어 액정표시장치의 소비전력을 줄일 수 있으므로 모바일용, 휴대용 및 저소비전력용 액정표시장치에 유리하고 제작방법의 단순화로 원가를 절감할 수 있는 이점이 있다.

[0026] 또한, 본 발명에 따르면, 강한 외부광 아래 있을 때 양호한 명암 대비비를 가지며 어두운 장소와의 화면 색감의 차이를 줄일 수 있으며 고휘도의 패널 특성을 갖으며, 제조공정이 간단하고 재료비용이 투과형 액정표시장치와 비교해 볼 때 크게 차이나지 않는 이점이 있다.

발명의 실시를 위한 구체적인 내용

[0027] 이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 그러나, 다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.

[0028] 도 3은 본 발명에 따른 반투과형 액정표시장치의 구조 및 구동원리를 설명하기 위한 개념도로서, 도 3의 (a)는

전압의 온/오프(ON/OFF) 시 반사부와 투과부를 지나는 빛의 편광변화 추이를 나타낸 도면이며, 도 3의 (b)는 전압의 온/오프(ON/OFF) 시 반사부와 투과부를 통한 빛의 효율성을 나타낸 도면이다.

[0029] 도 3의 반투과형 액정표시장치는 하부 기관(10)과 상부 기관(20), 그리고 하부 기관(10)과 상부 기관(20) 사이에 액정층(30)이 게재되어 있고, 단위 화소영역 별로 투과부(B)와 반사부(A)를 구비한다. 이 때, 반사부(A)는 단차부(C)를 구비하는 반사판(15) 및 그 상부에 액정 구동을 위한 투명 전극(13)을 구비함으로써, 전압 미인가 시는 액정배향을 흐트러 임의의 λ/n 위상지연판 역할을 하고, 전압 인가시는 투명전극(13)에 인가되는 전압에 의해 액정이 배향(정렬)된다. 반사부의 액정배향은 단차부(C)를 구비하고 있음에도 상부에 인가된 투명전극에 의해 배향(정렬)된다.

[0030] 반사부(A)에 형성되는 단차부(C)는 가파른 굴곡이 형성된 부분으로, 전압이 미인가된 상황에서는 액정 배향이 이미 흐트러져 있어 임의의 λ/n 위상지연판 역할을 하게 되므로, 반사판(15)에 의해 빛이 액정층(30)을 2회 통과하면 거의 다크(Dark) 계조가 되게 한다.

물론, 투과부(B)는 기존의 경우처럼 셀(Cell)이 0 또는 λ 위상지연판 역할을 하며, 후면광의 빛이 수직한 상측과 하측의 두 편광판(11,21)을 지나면서 다크(Dark)가 된다.

[0031] 단차부(C)를 형성하는 구체적인 방식은 특별히 한정되지 않은 다양한 방식이 가능하고, 적층된 층의 일부를 식각하여 단차를 형성할 수 있으며 단차의 크기는 예를 들어 각 굴곡이 3000Å 정도로 가능하며 각 굴곡은 지면을 기준으로 10 내지 60도 정도의 각도로 형성될 수 있다.

그러나, 단차부(C)는 전압이 미인가된 상황에서는 액정 배향이 이미 흐트러져 있어 임의의 λ/n 위상지연판 역할을 할 수 있도록 조절할 수 있다.

한편, 도 3에서의 단차부(C) 구조는 기본 구성만을 도시한 것이고 제작에는 다시 설명한다.

[0032] 본 발명의 반사부(A)는 완전한 다크(Dark)를 갖지 못할지라도 외부광을 표면반사 및 내부반사에 의해 그대로 전반사 시킬 때와는 큰 야외시인성 차이를 갖게 된다.

[0033] 한편, 전압이 인가되면 배향성을 잃었던 반사부(A)도 전계에 의해 다시 배향하게 되고, 화이트(White)를 나타내게 된다. 물론, 투과부(A)는 $\lambda/2$ 위상지연판으로 화이트(White)를 나타낸다.

[0034] 도 3의 (b)에 도시된 바와 같이, 일반 편광판을 사용할 때 광량 ①에 대해 약 4% 정도의 표면반사가 존재하며, 광량 ②와 ④의 값의 차이를 갖는다. 이에 따라 횡전계 모드의 경우 화소내 투과부에서 전극 중심을 따라 발생하는 디클리네이션(Discination) 선 위에 반사판을 두어도 본 발명에서는 반사 효율이 있는 관계로 화면 구동이 가능해진다.

이때, 디클리네이션(Discination) 위에는 수직 전계가 생성되어 액정이 수직 배열되므로 반사모드에서 화이트(White)를 갖는다.

[0035] 또한, 본 발명의 반투과형 액정표시장치는 종래의 반투과형 액정표시장치에서의 문제점을 보완할 방법으로 기존 투과형 액정표시장치에서 발생해왔던 라인들 경사면에서의 배향이상에 따른 빛샘 불량을 해결 수단으로 이용할 수 있다.

[0036] 보통, 신호선들이나 화소 전극 등을 형성하고 나면 에지(Edge)부에 가파른 단차가 생성된다, 이 경우 러빙공정에 따른 기관 배향이 단차부의 경사면에서와 전극들의 평탄한 면에서 서로 다른 방향으로 이루어진다.

[0037] 특히, 러빙 진행방향에 대해 라인의 내려가는 경사면에서는 불균일하고 심하게 왜곡되어짐에 따라 빛샘이 다른 곳에 비해 더 심하다. 따라서, 한국공개특허 제2005-59532호(액정표시장치 및 그 제조방법)에서와 같이 종래에는 이런 전극 라인들의 경사면에서 발생한 빛샘을 어떻게 해결할 것인가에 대한 연구들이 진행되어 왔다. 그러나, 본 발명에서는 투과부에서 빛샘 불량이 반사부의 다크(Dark) 형성모드로 역전될 수 있음을 이용하여 빛샘 현상 발생을 반사부에만 극대화시키므로 제작비용이 저렴하고 제작공정이 용이하며 화질이 뛰어난 반투과형 액정표시장치를 제조가능하다.

[0038] 본 발명은 반투과형 액정 표시장치라면 그 특정 구조 등에 한정되지 않고 다양한 구조에 적용가능하다. 다만,

이하 본 발명의 실시예들에서는 본 발명의 특징인 반투과형 모드를 에프에프에스(FFS) 모드 액정표시장치에 적용시킨 예를 들어 구체적으로 설명하지만 이 구조에 한정되지 않는다.

- [0039] 예를 들어, 본 발명이 적용되는 바람직한 실시예들에 의하면, 하부기관, 상부기관, 및 기관들에 삽입된 액정층을 포함하고, 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인들과 데이터 라인들에 의해 각 화소 영역이 규정되고, 게이트 라인 및 데이터 라인들의 교차부에는 스위칭 소자가 배치되어 있으며, 상기 액정층에 전압을 인가하여 광 투과량을 조절하기 위하여 화소 영역 내에는 제1 전극전극과 제1 전극과 절연층을 사이에 두고 소정 영역 중첩되게 이격 배치되는 제2 전극을 구비한다. 제2 전극은 투명전극인 것이 바람직하다. 이러한 구조에 있어, 화소영역에는 투과부와 반사부가 구비되고, 반사부는 단차부를 구비하는 반사판 및 그 상부에 제2 전극을 구비할 수 있다.
- [0040] 이하 본 발명의 특징인 반투과형 모드를 에프에프에스(FFS) 모드 액정표시장치에 적용하여 구현한 실시예들을 설명한다.
- [0041] (제1 실시예)
- [0042] 도 4는 본 발명의 제1 실시예에 따른 반투과형 액정표시장치의 하부기관에서 화소 영역 일부가 제조과정에 따라서 형성된 평면도이고, 도 5a 내지 도 5d는 각 층들이 단계적으로 형성되어 중첩되어 가는 상황을 차례로 도시하고 있는 평면도들이며, 도 6 및 도 7은 각각 도 4의 A-A선 및 B-B'선에 따른 단면도이다.
- [0043] 도 4 내지 도 7을 참조하면, 하부기관(100)에는 불투명 금속으로 된 게이트 라인(Gate Line, GL)과 데이터 라인(600)이 수직 교차하도록 배열되어 단위 화소를 형성하고, 이러한 단위 화소 영역 내에는 투명 공통전극(800)과 투명 화소전극(400)이 절연층(700)의 개재 하에 배치되는데, 투명 화소전극(400)은 예컨대, 플레이트 형태로 데이터 라인(600)과 동일 층에 배치되고, 투명 공통전극(800)은 절연층(700) 상에 증착된 투명 도전층의 패터닝에 의하여 다수의 빗살들을 갖는 형태로 마련되어 투명 화소전극(400)과 소정 영역 중첩된다.
- [0044] 또한, 투명 화소전극(400)은 후술하는 게이트 절연막(300)의 상부에 형성된 다수개의 관통홀(H)의 형상에 따라 단차를 갖도록 형성되어 있다.
- [0045] 또한, 투명 공통전극(800)은 절연층(700)을 사이에 두고 단위 화소 영역과 게이트 라인(GL) 및 데이터 라인(600)이 형성된 비개구부 영역에 투명 화소전극(400)과 이격 배치되어 있다.
- [0046] 그리고, 게이트 라인(GL) 중 게이트 전극(200) 상에는 게이트 절연막(300)의 개재 하에 a-Si막과 n+ a-Si막이 차례로 증착된 액티브 패턴(500)과, 소오스/드레인 전극(600a, 600b)이 마련되어 박막 트랜지스터(TFT)(T)를 형성한다. 드레인 전극(600b)은 투명 화소전극(400)과 전기적으로 접속되어 단위 화소에 데이터 신호가 인가된다.
- [0047] 특히, 본 발명의 제1 실시예에서는 반사부에 급격한 단차가 여러 개 형성될 수 있도록 단위 화소 영역내의 게이트 절연막(300) 상에 단차 형성을 위한 다수개의 관통홀(H)이 일정한 간격으로 이격되게 매트릭스(Matrix) 형태로 배열 형성되어 있다. 이러한 각 관통홀(H)의 위치는 화소영역내의 투명 공통전극(800)의 내부에 위치하도록 형성된다.
- [0048] 한편, 각 관통홀(H)은 게이트 절연막(300)을 평면에서 바라볼 때, 예컨대, 정사각형 형상으로 형성됨이 바람직하지만, 이에 국한하지 않으며, 예컨대, 원형, 타원형, 직사각형 또는 다각형 형상으로 형성될 수도 있다.
- [0049] 더욱이, 절연층(700)과 투명 화소전극(400) 사이에 개재되어 있으며, 각 열의 관통홀(H)의 일부분이 겹쳐지도록 데이터 라인(600)과 평행하게 복수개의 단차 형성라인(900)이 일정한 간격으로 이격되게 형성되어 있다.
- [0050] 이러한 각 단차 형성라인(900)은 스위칭 소자인 박막 트랜지스터(TFT)(T)의 소오스 전극(600a)용 금속막 또는 유기막으로 형성됨이 바람직하다.
- [0051] 추가적으로, 절연층(700)과 투명 공통전극(800) 사이에 투명 공통전극(800)과 동일한 위치에 투과부와 반사부를 구분 짓는 반사판(950)이 더 구비될 수 있으며, 투명 공통전극(800)을 포함한 절연층(700)의 전체 상부면에 액정을 배향하기 위한 배향막(1000)이 형성될 수 있다.
- [0052] 이러한 배향막(1000)은 투명 공통전극(800)의 형상에 따라 단차를 가지게 되는데, 단차가 형성된 경사부와 하부기관(100)면과 평행한 평탄부로 이루어진다.

- [0053] 한편, 배향막(1000)은 통상적으로 폴리이미드(Polyimide) 계통의 고분자 물질로 이루어지며, 기판에 도포된 후에 러빙(Rubbing) 공정이 진행된다. 러빙 공정시 러빙포를 사용하여 일정한 방향으로 힘을 주게 되면 액정이 배향할 수 있는 방향이 배향막에 형성된다.
- [0054] 다음으로, 도 4 내지 도 7을 참조하여 본 발명의 제1 실시예에 따른 반투과형 액정표시장치의 제조방법에 대해서 상세하게 설명한다.
- [0055] 도 4 내지 도 7을 참조하면, 하부기관(100) 상에 게이트 전극(200)을 포함한 게이트 라인(GL)을 형성한다. 즉, 하부기관(100) 상에 불투명 금속막의 증착 및 이에 대한 패터닝을 통해 박막 트랜지스터(TFT)(T) 형성부의 하부기관(100) 부분 상에 게이트 전극(200)을 포함한 게이트 라인(GL)을 형성한다.
- [0056] 그런 다음, 게이트 전극(200)을 포함한 게이트 라인(GL)을 덮도록 하부기관(100)의 전체 상부에 게이트 절연막(300)을 증착한 후, 각 화소 영역내의 게이트 절연막(300)을 식각하여 단차 형성을 위한 다수개의 관통홀(H)을 일정간격 이격되게 행렬로 배열되도록 형성한다. 이때, 기관상의 평면적 배치로 볼 때, 각 관통홀(H)은 화소영역내의 투명 공통전극(800)의 내부에 위치하도록 형성된다.
- [0057] 이후에, 각 관통홀(H)의 형상에 따라 단차를 갖도록 게이트 절연막(300) 상에 투명 도전층의 증착 및 패터닝을 통해 각 화소 영역 내에 배치되게 플레이트형 투명 화소전극(400)을 형성한다.
- [0058] 다음으로, 기관 결과물 상에 a-Si막과 n+ a-Si막을 차례로 증착한 상태에서 이들을 패터닝하여 게이트 전극(200) 상부의 게이트 절연막(300) 부분 상에 액티브 패턴(500)을 형성한다.
- [0059] 이후에, 소오스/드레인(Source/Drain)용 금속막을 증착한 후, 이를 패터닝해서 소오스/드레인 전극(600a, 600b)을 포함한 데이터 라인(600)을 형성하고, 이를 통해, 박막 트랜지스터(TFT)(T)를 구성한다. 이때, 드레인 전극(600b)은 화소전극(400)과 전기적으로 접속되도록 형성한다.
- [0060] 이와 동시에, 투명 화소전극(400) 상에 각 열의 관통홀(H)의 일부분이 겹쳐지도록 데이터 라인(600)과 평행하게 복수개의 단차 형성라인(900)을 일정한 간격으로 이격되게 형성한다. 이때, 각 단차 형성라인(900)은 스위칭 소자인 박막 트랜지스터(T)의 소오스 전극용 금속막 또는 유기막으로 형성함이 바람직하다.
- [0061] 이어서, 박막 트랜지스터(T) 및 단차 형성라인(900)이 형성된 결과 구조물 상에 예컨대 SiN_x 재질의 절연층(700)을 도포한 후, 각 화소 영역과 게이트 라인(GL) 및 데이터 라인(600)이 형성된 비개구부 영역에 투명 화소전극(400)과 이격 배치되며, 투명 화소전극(400)과 적어도 일부가 중첩하도록 빗살 형태를 가진 투명 공통전극(800)을 형성한다.
- [0062] 즉, 투명 공통전극(800) 층에서는 단차 패턴들이 마치 작은 폭포 형태로 만들어지게 된다, 이들의 단차 수는 곧 반사부에서의 다크(Dark) 모드 영역으로 작동하게 되며 더욱 명암 대비비의 특성을 높여주게 된다.
- [0063] 추가적으로, 절연층(700)을 도포한 후, 투명 공통전극(800)과 동일한 위치의 절연층(700) 상에 반사판(750)을 더 형성할 수도 있다.
- [0064] 이후에, 투명 공통전극(800)이 형성된 기관 결과물의 최상부에 배향막(1000)을 도포하여 어레이 기관의 제조를 완성한다.
- [0065] 전술한 바와 같이, 본 발명은 종래의 반투과에서 빛을 난반사시키기 위해 울록볼록한 유기막(Embossing 처리)을 형성하던 것을 반사부 내의 단차 형성법으로 같이 이용할 수 있게 함으로써 그 공정수를 최소화할 수 있다.
- [0066] (제2 실시예)
- [0067] 도 8은 본 발명의 제2 실시예에 따른 반투과형 액정표시장치의 하부기관에서 화소 영역 일부가 제조과정에 따라서 형성된 평면도이고, 도 9a 내지 도 9c는 각 층들이 단계적으로 형성되어 중첩되어 가는 상황을 차례로 도시하고 있는 평면도들이며, 도 10 및 도 11은 각각 도 8의 C-C선 및 D-D'선에 따른 단면도이다.
- [0068] 도 8 내지 도 11을 참조하면, 하부기관(100)에는 불투명 금속으로 된 게이트 라인(Gate Line, GL)과 데이터 라인(600)이 수직 교차하도록 배열되어 단위 화소를 형성하고, 이러한 단위 화소 영역 내에는 투명 공통전극(800)과 투명 화소전극(400)이 절연층(700)의 개재 하에 배치되는데, 투명 화소전극(400)은 예컨대, 플레이트 형태

로 데이터 라인(600)과 동일층에 배치되고, 투명 공통전극(800)은 절연층(700) 상에 증착된 투명 도전층의 패터닝에 의하여 다수의 빗살들을 갖는 형태로 마련되어 투명 화소전극(400)과 소정 영역 중첩된다.

[0069] 또한, 투명 화소전극(400)은 후술하는 복수개의 단차 형성라인(900)의 형상에 따라 단차를 갖도록 게이트 절연막(300)의 상부에 형성되어 있다.

[0070] 또한, 투명 공통전극(800)은 절연층(700)을 사이에 두고 단위 화소 영역과 게이트 라인(GL) 및 데이터 라인(600)이 형성된 비개구부 영역에 투명 화소전극(400)과 이격 배치되어 있다. 특히, 투명 공통전극(800)은 각 단차 형성라인(900)의 형상에 따라 경사진 단차부(800a)를 갖도록 각 단차 형성라인(900) 사이에 배치됨이 바람직하다.

[0071] 그리고, 게이트 라인(GL) 중 게이트 전극(200) 상에는 게이트 절연막(300)의 개재 하에 a-Si막과 n+ a-Si막이 차례로 증착된 액티브 패턴(500)과, 소오스/드레인 전극(600a, 600b)이 마련되어 박막 트랜지스터(TFT)(T)를 형성한다. 드레인 전극(600b)은 투명 화소전극(400)과 전기적으로 접속되어 단위 화소에 데이터 신호가 인가된다.

[0072] 특히, 본 발명의 제2 실시예에서는 반사부에 급격한 단차가 여러 개 형성될 수 있도록 단위 화소 영역내의 하부기관(100) 상에 단차 형성을 위한 복수개의 단차 형성라인(900)이 일정한 간격으로 이격됨과 아울러 데이터 라인(600)과 평행하게 형성되어 있다. 이러한 각 단차 형성라인(900)은 예컨대, 유기막으로 형성됨이 바람직하다.

[0073] 추가적으로, 절연층(700)과 투명 공통전극(800) 사이에 투명 공통전극(800)과 동일한 위치에 투과부와 반사부를 구분 짓는 반사판(950)이 더 구비될 수 있으며, 투명 공통전극(800)을 포함한 절연층(700)의 전체 상부면에 액정을 배향하기 위한 배향막(1000)이 형성될 수 있다.

[0074] 이러한 배향막(1000)은 투명 공통전극(800)의 형상에 따라 단차를 가지게 되는데, 단차가 형성된 경사부와 하부기관(100)면과 평행한 평탄부로 이루어진다.

[0075] 한편, 배향막(1000)은 통상적으로 폴리이미드(Polyimide) 계통의 고분자 물질로 이루어지며, 기관에 도포된 후에 러빙(Rubbing) 공정이 진행된다. 러빙 공정시 러빙포를 사용하여 일정한 방향으로 힘을 주게 되면 액정이 배향할 수 있는 방향이 배향막에 형성된다.

[0076] 다음으로, 도 8 내지 도 11을 참조하여 본 발명의 제2 실시예에 따른 반투과형 액정표시장치의 제조방법에 대해서 상세하게 설명한다.

[0077] 도 8 내지 도 11을 참조하면, 하부기관(100) 상에 게이트 전극(200)을 포함한 게이트 라인(GL)을 형성한다. 즉, 하부기관(100) 상에 불투명 금속막의 증착 및 이에 대한 패터닝을 통해 박막 트랜지스터(TFT)(T) 형성부의 하부기관(100) 부분 상에 게이트 전극(200)을 포함한 게이트 라인(GL)을 형성한다.

[0078] 이와 동시에, 단위 화소 영역내에 데이터 라인(600)과 평행하게 단차 형성을 위한 복수개의 단차 형성라인(900)을 일정한 간격으로 이격되도록 형성한다. 이때, 각 단차 형성라인(900)은 예컨대, 유기막으로 형성함이 바람직하다.

[0079] 그런 다음, 게이트 전극(200)을 포함한 게이트 라인(GL) 및 각 단차 형성라인(900)을 덮도록 하부기관(100)의 전체 상부에 게이트 절연막(300)을 증착한 후, 각 화소영역 내의 게이트 절연막(300) 상에 투명 도전층의 증착 및 패터닝을 통해 각 화소 영역 내에 배치됨과 아울러 각 단차 형성라인(900)의 형상에 따라 경사진 단차부를 갖도록 투명 화소전극(400)을 형성한다.

[0080] 이와 동시에, 기관 결과물 상에 a-Si막과 n+ a-Si막을 차례로 증착한 상태에서 이들을 패터닝하여 게이트 전극(200) 상부의 게이트 절연막(300) 부분 상에 액티브 패턴(500)을 형성한다.

[0081] 이후에, 소오스/드레인(Source/Drain)용 금속막을 증착한 후, 이를 패터닝해서 소오스/드레인 전극(600a, 600b)을 포함한 데이터 라인(600)을 형성하고, 이를 통해, 박막 트랜지스터(TFT)(T)를 구성한다. 이때, 드레인 전극(600b)은 화소전극(400)과 전기적으로 접속되도록 형성한다.

[0082] 이어서, 박막 트랜지스터(T) 및 단차 형성라인(900)이 형성된 결과 구조물 상에 예컨대 SiNx 재질의 절연층(700)을 도포한 후, 각 화소 영역과 게이트 라인(GL) 및 데이터 라인(600)이 형성된 비개구부 영역에 투명 화소전극(400)과 이격 배치됨과 아울러 각 단차 형성라인(900)의 형상에 따라 경사진 단차부(800a)를 갖도록 각 단차 형성라인(900) 사이에 위치되게 투명 화소전극(400)과 적어도 일부가 중첩하도록 빗살 형태를 가진 투명 공

통전극(800)을 형성한다.

[0083] 이때, 절연층(700)을 도포한 후, 투명 공통전극(800)과 동일한 위치의 절연층(700) 상에 반사판(750)을 더 형성할 수도 있다.

[0084] 이후에, 투명 공통전극(800)이 형성된 기판 결과물의 최상부에 배향막(1000)을 도포하여 어레이 기판의 제조를 완성한다.

[0085] 전술한 바와 같이, 본 발명의 제2 실시예에서는 여러 번 덧 입혀지는 두꺼운 유기층들이 최종적인 투명 공통전극(800) 형성 단계에서의 경사면 혹은 반사면의 경사를 더 가파르게 만들어주기 때문에 다크(Dark)의 제조와 반사 효율성을 더 좋게 만들어주게 된다.

[0086] 전술한 본 발명에 따른 반투과형 액정표시장치 및 그 제조방법에 대한 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명에 속한다.

도면의 간단한 설명

[0087] 도 1은 위상지연판의 작용에 대응하는 편광의 변화를 설명하기 위한 도면이다.

[0088] 도 2는 종래의 반투과형 액정표시장치에서 반사부와 투과부의 구동원리를 설명하기 위한 개념도이다.

[0089] 도 3은 본 발명에 따른 반투과형 액정표시장치의 구조 및 구동원리를 설명하기 위한 개념도이다.

[0090] 도 4는 본 발명의 제1 실시예에 따른 반투과형 액정표시장치의 하부기판에 형성된 화소 영역의 일부 평면도이다.

[0091] 도 5a 내지 도 5d는 본 발명의 제1 실시예에 따른 반투과형 액정표시장치의 하부기판에서 화소 영역 일부가 제조 과정에 따라서 각 레이어의 형성되는 상황을 도시하고 있는 평면도들이다.

[0092] 도 6 및 도 7은 각각 도 4의 A-A'선 및 B-B'선에 따른 단면도이다.

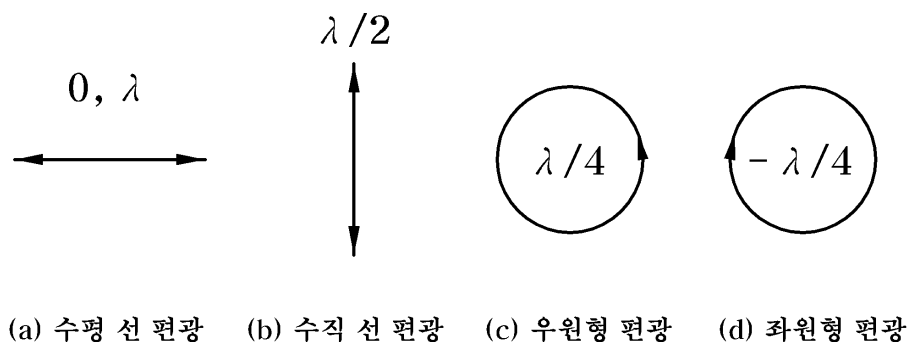
[0093] 도 8은 본 발명의 제2 실시예에 따른 반투과형 액정표시장치의 하부기판에 형성된 화소 영역의 일부 평면도이다.

[0094] 도 9a 내지 도 9c는 본 발명의 제2 실시예에 따른 반투과형 액정표시장치의 하부기판에서 화소 영역 일부가 제조 과정에 따라서 각 레이어의 형성되는 상황을 도시하고 있는 평면도들이다.

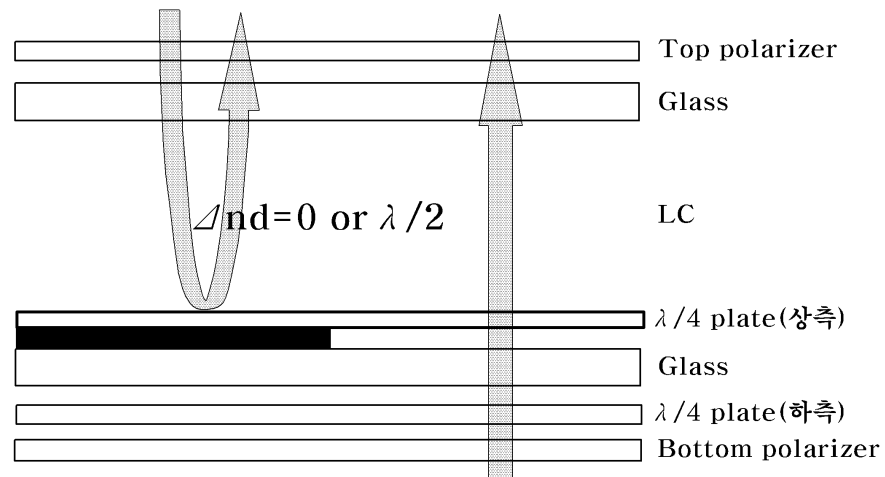
[0095] 도 10 및 도 11은 각각 도 8의 C-C'선 및 D-D'선에 따른 단면도이다.

도면

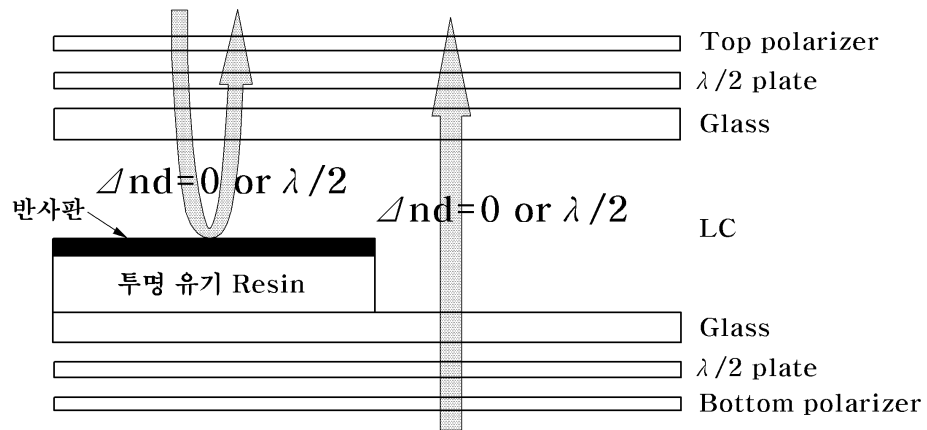
도면1



도면2

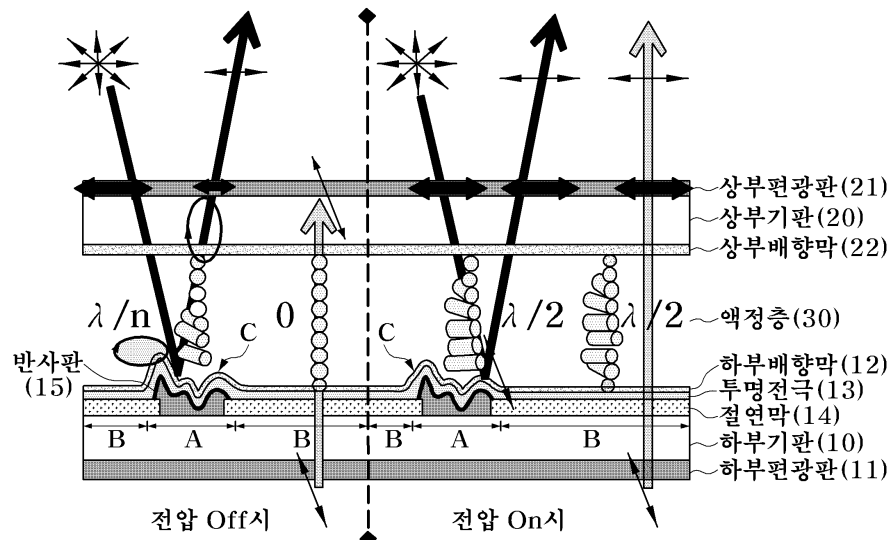


(a)

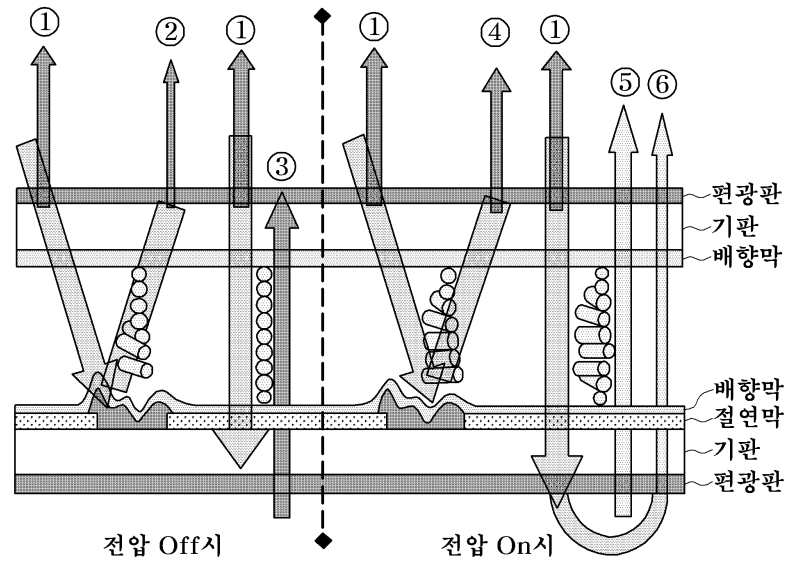


(b)

도면3

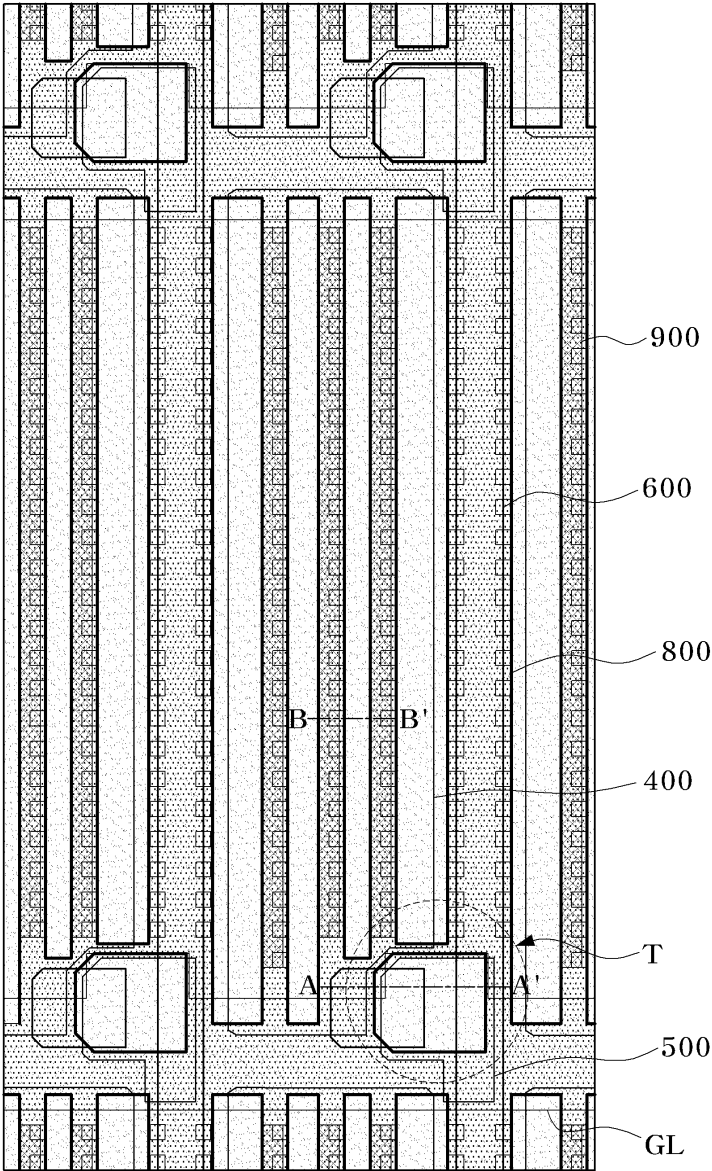


(a)

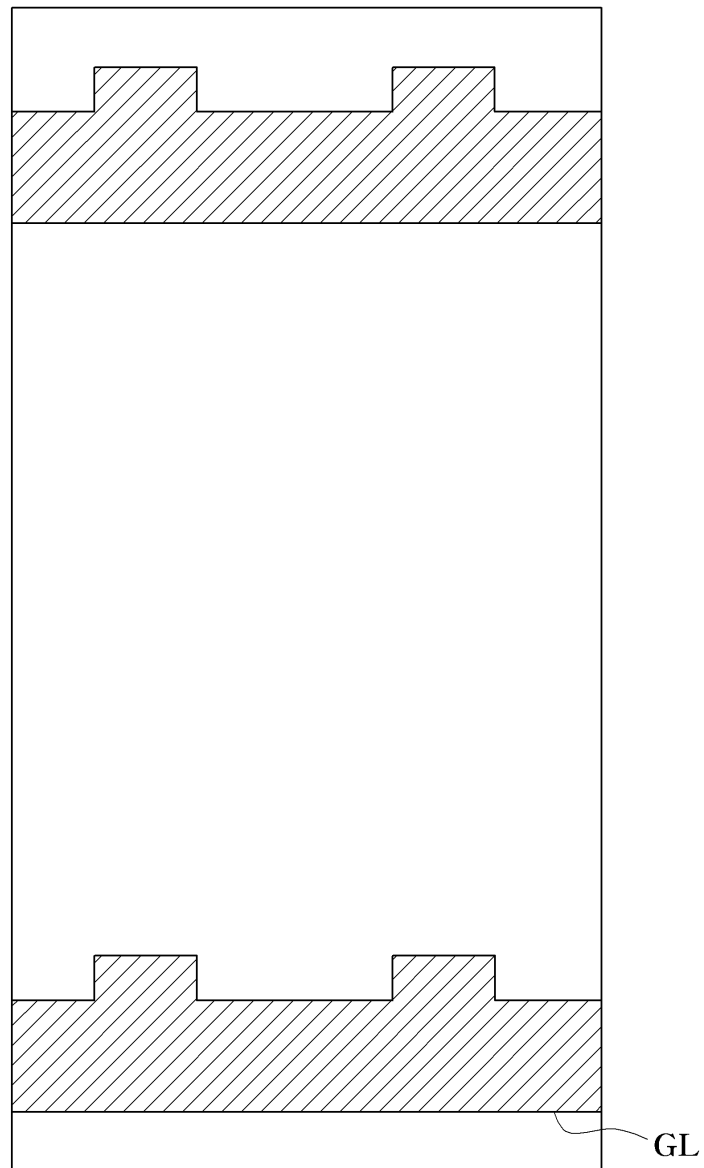


(b)

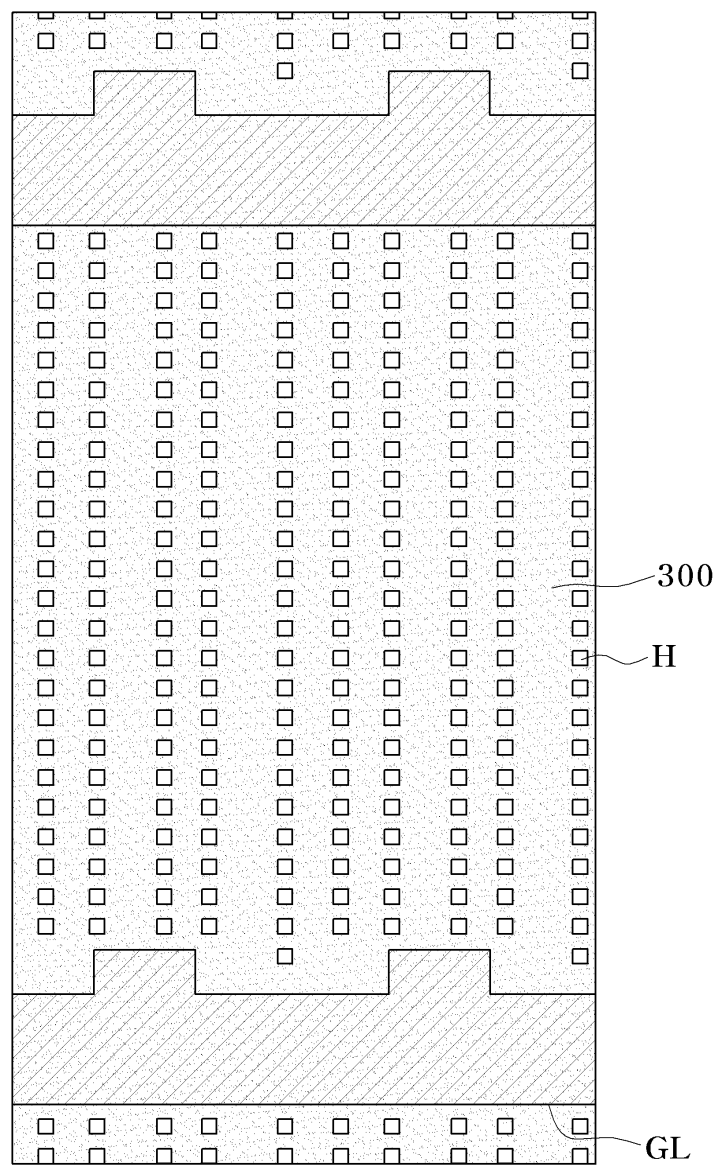
도면4



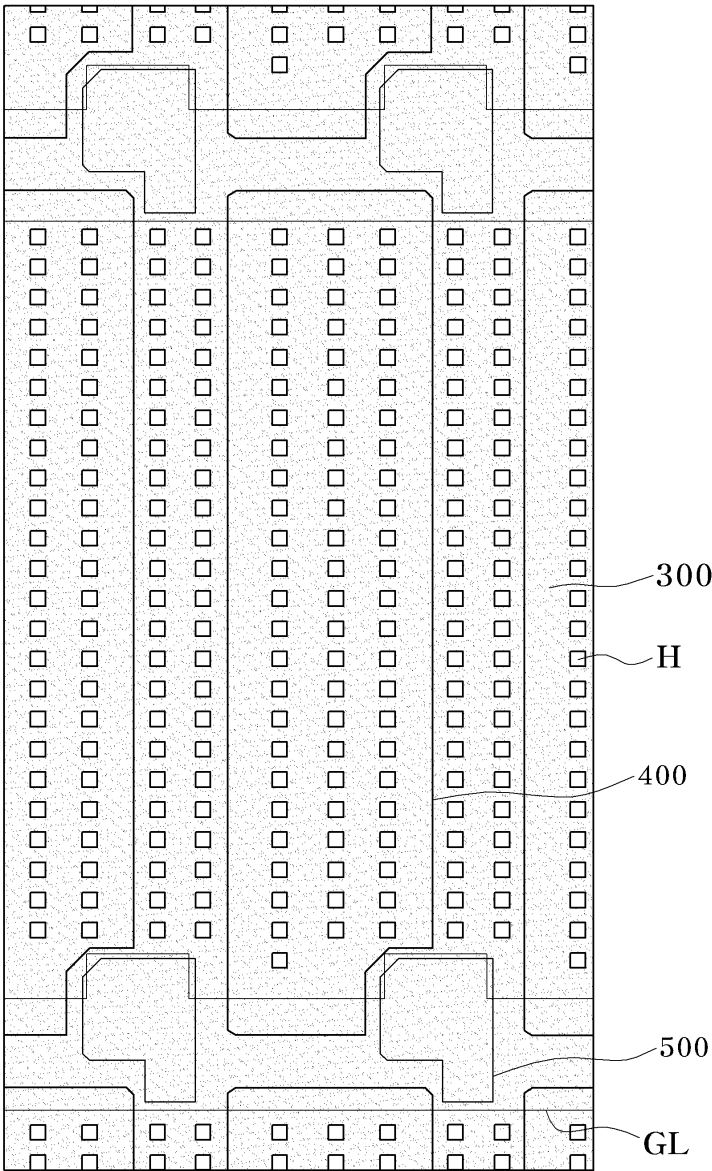
도면5a



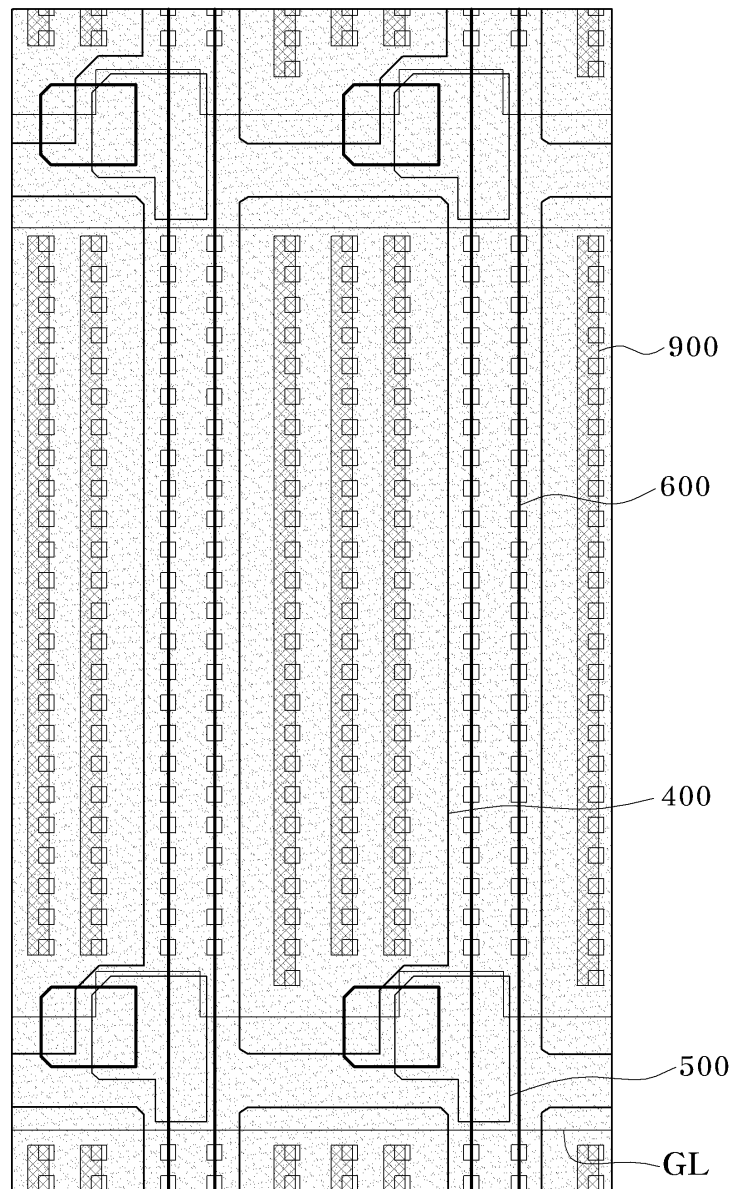
도면5b



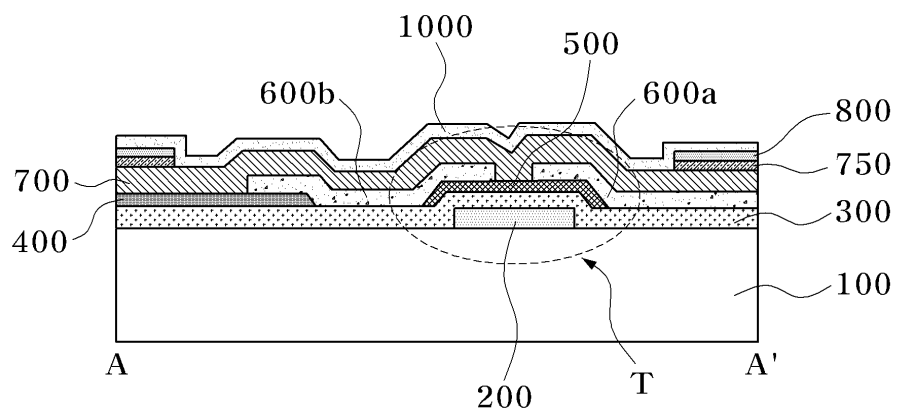
도면5c



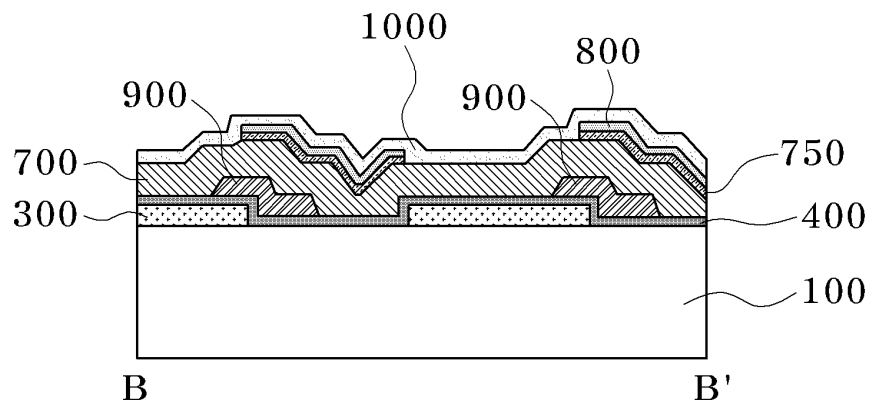
도면5d



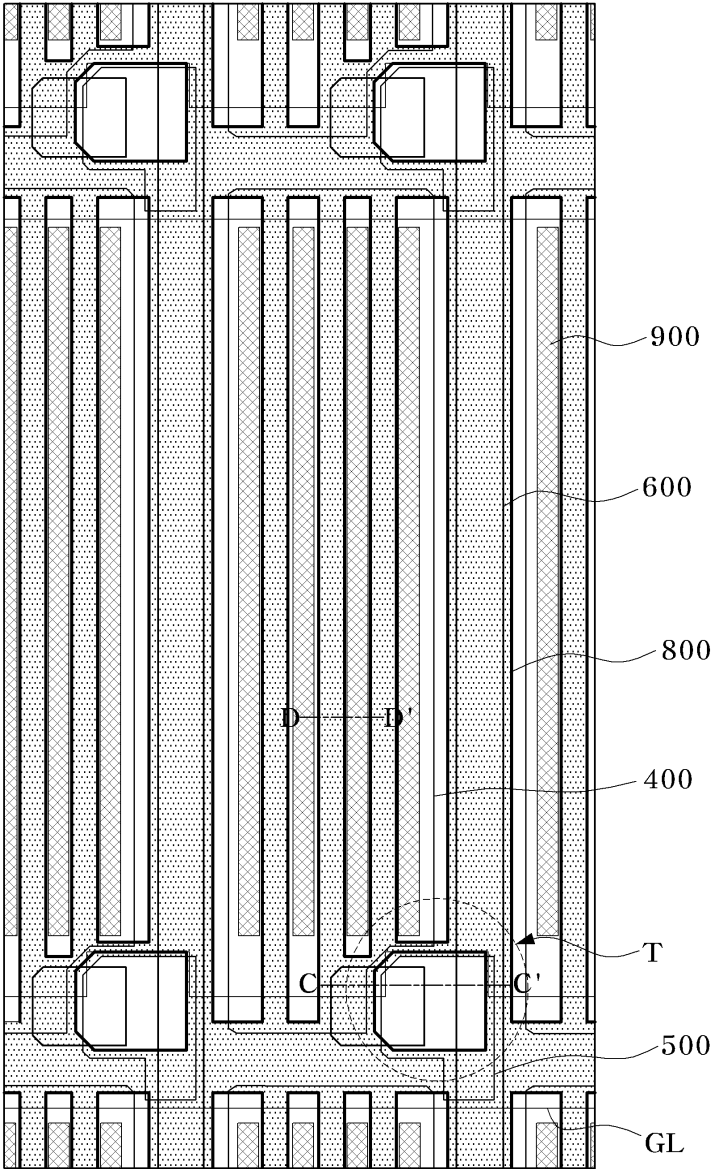
도면6



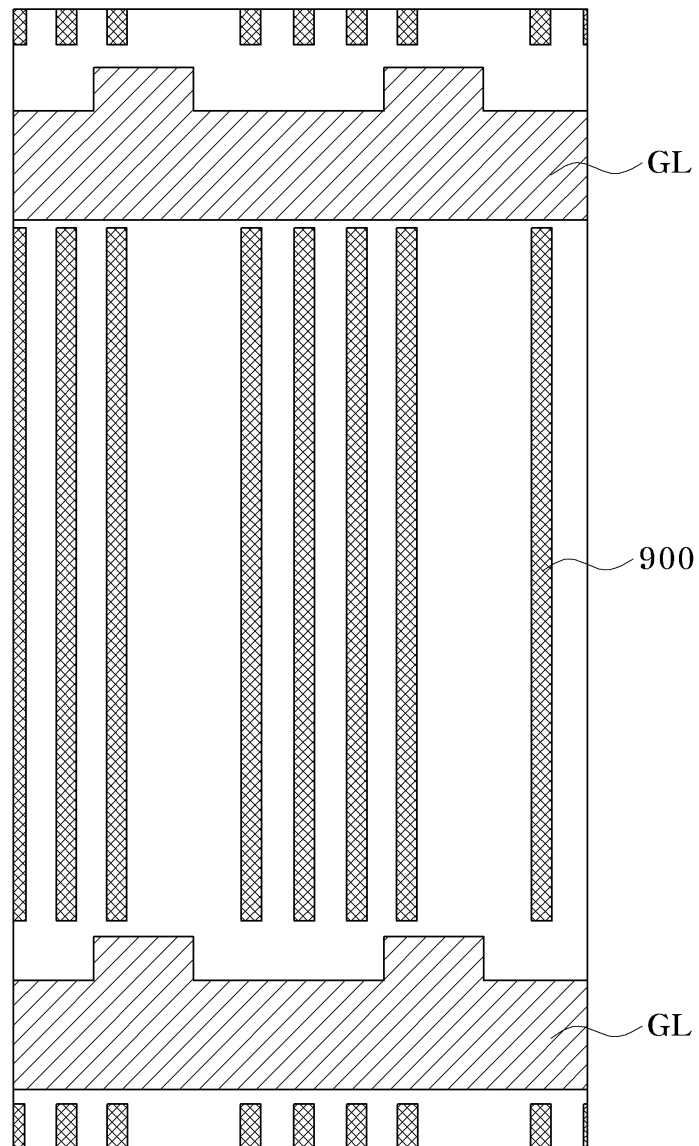
도면7



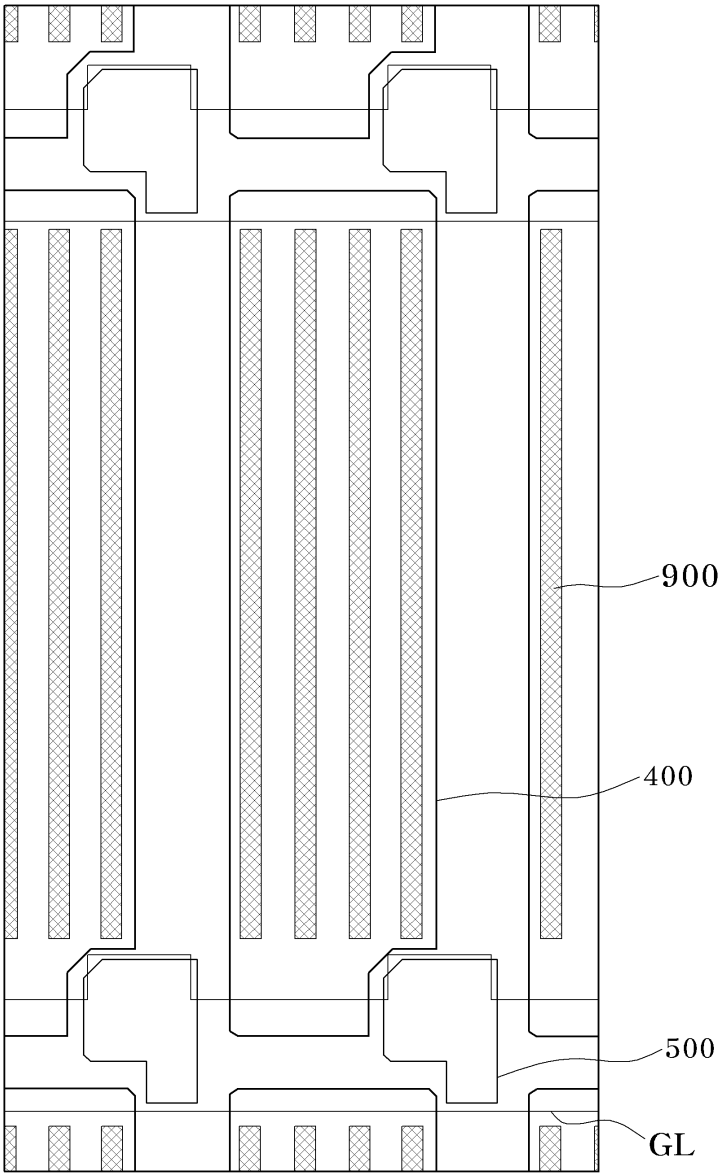
도면8



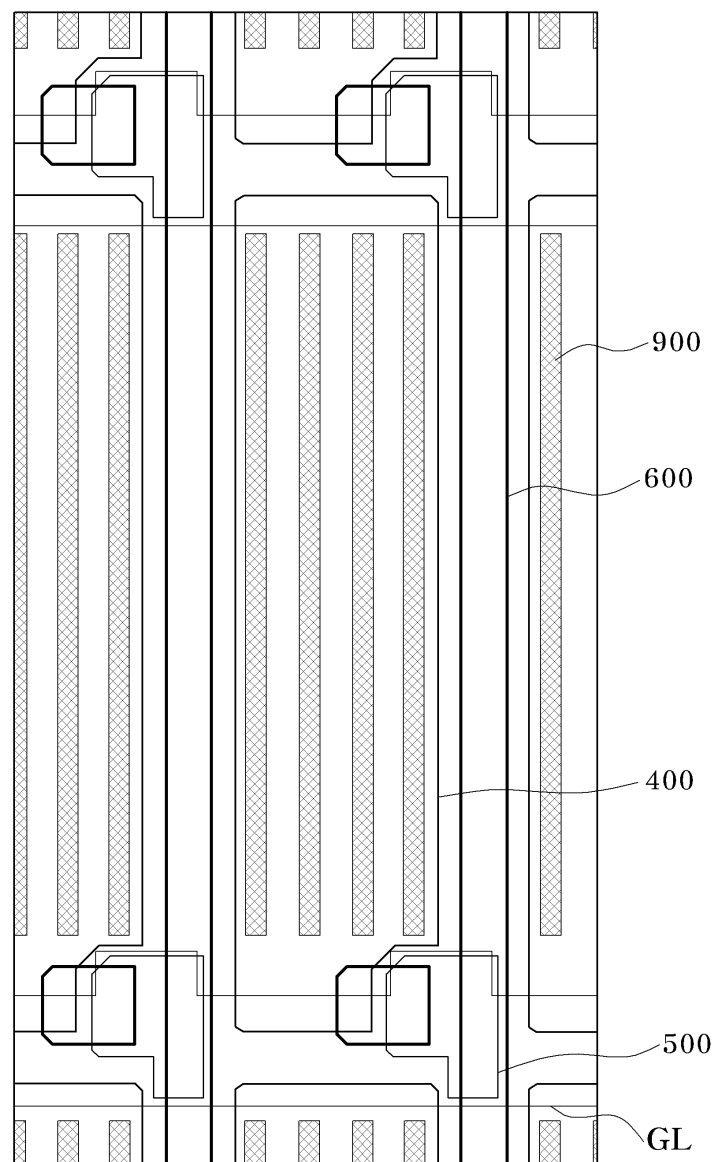
도면9a



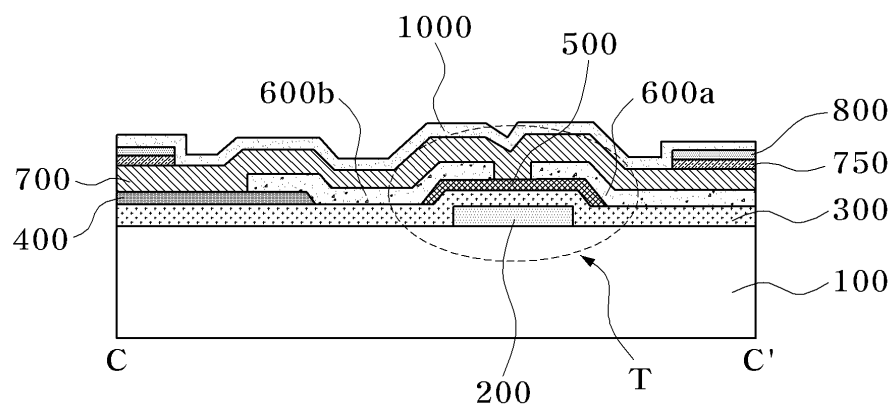
도면9b



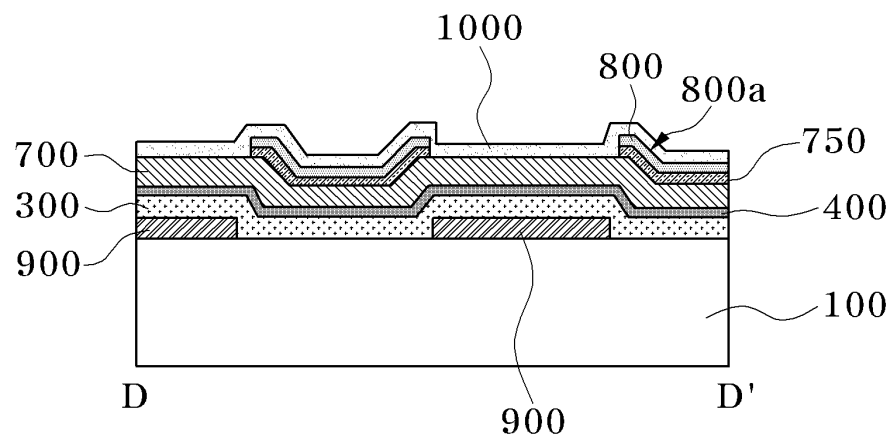
도면9c



도면10



도면11



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제9항 12째줄

【변경전】

상기 스위칭 소자를

【변경후】

스위칭 소자를

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 제13항 14째줄

【변경전】

상기 스위칭 소자를

【변경후】

스위칭 소자를

【직권보정 3】

【보정항목】 청구범위

【보정세부항목】 제8항 2째줄

【변경전】

상기 스위칭 소자의

【변경후】

스위칭 소자의

专利名称(译)	半透射型液晶显示装置及其制造方法		
公开(公告)号	KR101096299B1	公开(公告)日	2011-12-22
申请号	KR1020090027723	申请日	2009-03-31
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	OH EUI SEOK 오의석 KIM SEUNG HWAN 김승환 KIM NAM JUNE 김남준		
发明人	오의석 김승환 김남준		
IPC分类号	G02F1/1343 G02F G02F1/1335		
CPC分类号	G02B5/32 G02F1/133555 G02F1/13363		
代理人(译)	赵龙HYUN		
其他公开文献	KR1020100109225A		
外部链接	Espacenet		

摘要(译)

本发明提供一种半透射型液晶显示装置，该半透射型液晶显示装置具有插入在下基板和上基板之间的液晶层，并且对于每个单位像素区域具有透射部分和反射部分，其中反射部分包括在下基板和其上部上具有台阶部分的反射板。通过提供用于驱动液晶中的液晶的透明电极，当不施加电压时，液晶取向被扰乱以用作任意 λ/n 相延迟板，而当施加电压时，液晶被施加到透明电极上的电压取向。提供一种液晶显示装置。

