



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년07월03일
(11) 등록번호 10-2129569
(24) 등록일자 2020년06월26일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/133 (2006.01)
(21) 출원번호 10-2013-0144856
(22) 출원일자 2013년11월26일
심사청구일자 2018년11월12일
(65) 공개번호 10-2015-0060445
(43) 공개일자 2015년06월03일
(56) 선행기술조사문헌
KR1020040000344 A*
KR1020080071203 A*
KR1020120060996 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
신철
경기 화성시 동탄공원로 21-12, 904동 402호 (능
동, 푸른마을포스코더샵아파트)
창학선
경기 용인시 수지구 진산로66번길 10, 526동 150
6호 (풍덕천동, 진산마을삼성5차아파트)
(74) 대리인
(뒷면에 계속)
팬코리아특허법인

전체 청구항 수 : 총 20 항

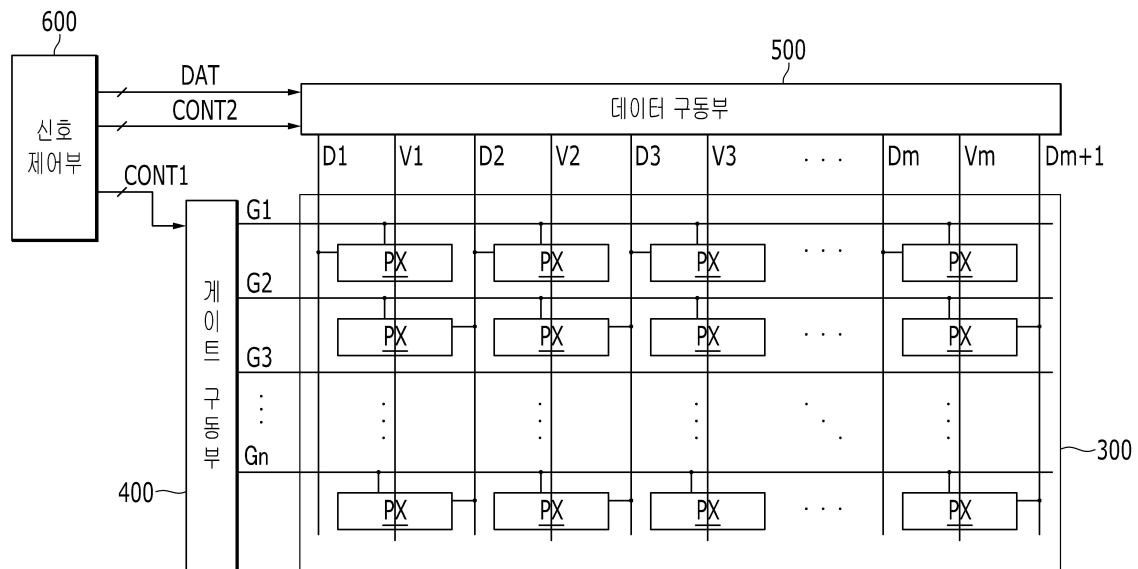
심사관 : 한상일

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 표시 영역은 하나의 고계조 부화소 영역과 저계조 부화소 영역을 포함하며, 상기 표시 영역의 중앙을 따라서 세로 방향으로 연장되어 있는 기준 전압선을 포함하는 액정 표시 장치에 대한 것으로, 고계조 부화소 영역은 두 개의 저계조 부화소 영역의 사이에 위치하거나, 하나의 행은 고계조 부화소 영역이 위치하고, 다른 하나의 행에는 저계조 부화소 영역이 위치한다.

대표도 - 도1



(72) 발명자

류장위

서울 금천구 시흥대로50길 12-27, 602호 (시흥동,
청우그린아파트)

장재수

경기 수원시 팔달구 덕영대로697번길 48, 502동
1102호 (화서동, 화서주공아파트)

신기철

경기 성남시 분당구 정자일로 55, 106동 1402호 (금곡동, 분당두산위브)

이성영

경기 화성시 동탄중앙로 189, 348동 503호 (반송동, 다은마을월드메르디앙반도유보라)

명세서

청구범위

청구항 1

절연 기판 위에 형성되어 있고, 제1방향으로 길게 형성되어 있으며, 박막 트랜지스터 형성 영역과 화상을 표시할 수 있는 표시 영역을 포함하는 복수의 화소; 및

상기 제1방향에 수직인 제2방향으로 연장되어 있으며 상기 화소의 상기 표시 영역의 중앙을 지나는 기준 전압선을 포함하고,

상기 표시 영역은 하나의 고계조 부화소 영역과 두 개의 저계조 부화소 영역을 포함하고,

상기 고계조 부화소 영역은 상기 두 개의 저계조 부화소 영역의 사이에 위치하고,

상기 기준 전압선은 상기 고계조 부화소 영역을 상기 제2방향으로 지나며 중첩하는 액정 표시 장치.

청구항 2

제1항에서,

상기 고계조 부화소 영역에 속하는 고계조 화소 전극과 연결되어 있는 제1 박막 트랜지스터;

상기 두 개의 저계조 부화소 영역에 속하는 두 개의 저계조 화소 전극과 연결되어 있는 제2 박막 트랜지스터; 및

상기 두 개의 저계조 화소 전극 및 상기 기준 전압선과 연결되어 있는 제3 박막 트랜지스터를 포함하는 액정 표시 장치.

청구항 3

제2항에서,

상기 기준 전압선은 상기 표시 영역의 외각을 따라서 상기 박막 트랜지스터 형성 영역으로 연장되어 있는 가시부를 포함하는 액정 표시 장치.

청구항 4

제2항에서,

상기 고계조 부화소 영역과 상기 저계조 부화소 영역은 각각 4개의 도메인을 포함하는 액정 표시 장치.

청구항 5

제4항에서,

상기 기준 전압선은 상기 고계조 부화소 영역의 중앙을 가로지르는 액정 표시 장치.

청구항 6

제2항에서,

상기 표시 영역은 8개의 도메인을 포함하는 액정 표시 장치.

청구항 7

제6항에서,

상기 고계조 부화소 영역은 4개의 상기 도메인을 포함하며,

상기 저계조 부화소 영역은 각각 2개의 상기 도메인을 포함하는 액정 표시 장치.

청구항 8

제6항에서,

상기 고계조 부화소 영역은 3개의 상기 도메인을 포함하며,

상기 저계조 부화소 영역 중 하나는 3개의 도메인을 포함하며, 나머지 하나는 2개의 도메인을 포함하는 액정 표시 장치.

청구항 9

제8항에서,

상기 8개의 도메인은 상기 표시 영역내에 2행으로 4열씩 배열되어 있으며,

상기 고계조 부화소 영역은 제1행의 3열 및 제2행의 2열 및 3열의 상기 도메인으로 구성되어 있는 액정 표시 장치.

청구항 10

제2항에서,

상기 고계조 화소 전극과 상기 제1 박막 트랜지스터는 상기 표시 영역의 상부 영역을 따라서 형성되어 있는 제1 연결부를 통하여 연결되어 있으며,

상기 저계조 화소 전극 중 하나도 상기 표시 영역의 상부 영역을 따라서 형성되어 있는 제3 연결부를 통하여 연결되어 있는 액정 표시 장치.

청구항 11

제10항에서,

상기 제1 연결부 및 상기 제3 연결부가 꺾인 이후의 길이가 $6\mu\text{m}$ 이상 $8\mu\text{m}$ 이하인 액정 표시 장치.

청구항 12

제2항에서,

상기 고계조 화소 전극 및 상기 저계조 화소 전극은 각각 복수개의 단위 화소 전극을 포함하며,

상기 단위 화소 전극은 판형 구조를 가지는 중앙 전극과 상기 중앙 전극의 변으로부터 뻗어 있는 복수의 미세 가지부를 포함하며,

상기 고계조 부화소 영역 및 상기 저계조 부화소 영역은 각각 상기 고계조 화소 전극 및 상기 저계조 화소 전극에 대향하며, 개구부를 포함하는 공통 전극을 가지는 액정 표시 장치.

청구항 13

절연 기판 위에 형성되어 있고, 제1방향으로 길게 형성되어 있으며, 박막 트랜지스터 형성 영역과 화상을 표시할 수 있는 표시 영역을 포함하는 복수의 화소; 및

상기 제1방향에 수직인 제2방향으로 연장되어 있으며 상기 화소의 상기 표시 영역의 중앙을 지나는 기준 전압선을 포함하고,

상기 표시 영역은 상기 제2방향으로 이웃한 고계조 부화소 영역 및 저계조 부화소 영역을 포함하고,

상기 고계조 부화소 영역은 상기 제1방향으로 배열된 복수의 제1도메인을 포함하고,

상기 저계조 부화소 영역은 상기 제1방향으로 배열된 복수의 제2도메인을 포함하고,

상기 기준 전압선은 상기 표시 영역의 외각을 따라서 상기 박막 트랜지스터 형성 영역으로 연장되어 있는 가지부를 포함하는

액정 표시 장치.

청구항 14

제13항에서,

상기 고계조 부화소 영역에 속하는 고계조 화소 전극과 연결되어 있는 제1 박막 트랜지스터;

상기 저계조 부화소 영역에 속하는 저계조 화소 전극과 연결되어 있는 제2 박막 트랜지스터; 및

상기 저계조 화소 전극 및 상기 기준 전압선과 연결되어 있는 제3 박막 트랜지스터를 포함하는 액정 표시 장치.

청구항 15

제14항에서,

상기 고계조 부화소 영역은 6개의 상기 복수의 제1도메인을 포함하고,

상기 저계조 부화소 영역은 6개의 상기 복수의 제2도메인을 포함하는

액정 표시 장치.

청구항 16

제15항에서,

상기 기준 전압선은 상기 고계조 부화소 영역과 상기 저계조 부화소 영역의 중앙을 가로지르는 액정 표시 장치.

청구항 17

제14항에서,

상기 복수의 제1도메인 및 상기 복수의 제2도메인 각각은 단위 화소 전극을 포함하고,

상기 고계조 부화소 영역에 속하는 상기 고계조 화소 전극의 상기 단위 화소 전극 중 하나와 상기 저계조 부화소 영역에 속하는 상기 저계조 화소 전극의 상기 단위 화소 전극 중 하나는 상기 제2방향으로 이웃하여 배치되어 있으며, 상기 제2방향으로 배치된 두 개의 상기 단위 화소 전극 간의 거리가 일정한

액정 표시 장치.

청구항 18

제14항에서,

상기 복수의 제1도메인 및 상기 복수의 제2도메인 각각은 단위 화소 전극을 포함하고,

상기 고계조 부화소 영역에 속하는 상기 고계조 화소 전극의 상기 단위 화소 전극 중 하나와 상기 저계조 부화소 영역에 속하는 상기 저계조 화소 전극의 상기 단위 화소 전극 중 하나는 상기 제2방향으로 이웃하여 배치되어 있으며, 상기 제2방향으로 배치된 두 개의 상기 단위 화소 전극 간의 상기 제2방향의 거리는 양 끝단으로 갈수록 증가하는

액정 표시 장치.

청구항 19

제18항에서,

상기 제2방향으로 배치된 두 개의 상기 단위 화소 전극 간의 상기 제2방향의 거리는, 중앙과 양 끝단의 거리 차이가 0 이상 $3\mu\text{m}$ 이하인 액정 표시 장치.

청구항 20

제14항에서,

상기 고계조 화소 전극 및 상기 저계조 화소 전극은 각각 복수 개의 단위 화소 전극을 포함하며,

상기 단위 화소 전극은 판형 구조를 가지는 중앙 전극과 상기 중앙 전극의 변으로부터 뻗어 있는 복수의 미세

가지부를 포함하며,

상기 고계조 부화소 영역 및 상기 저계조 부화소 영역은 각각 상기 고계조 화소 전극 및 상기 저계조 화소 전극에 대향하며, 개구부를 포함하는 공통 전극을 가지는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 대한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 인가하고 이를 통하여 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치 중에서도 전기장이 인가되지 않은 상태에서 액정 분자를 그 장축이 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode) 액정 표시 장치가 개발되고 있다.

[0004] 수직 배향 방식 액정 표시 장치에서는 광시야각 확보가 중요한 문제이고, 이를 위하여 전기장 생성 전극에 미세 슬릿 등의 절개부를 형성하는 등의 방법을 사용한다. 절개부 및 돌기는 액정 분자가 기울어지는 방향(tilt direction)을 결정해 주므로, 이들을 적절하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 시야각을 넓힐 수 있다.

[0005] 화소 전극에 미세 슬릿을 형성하여, 복수의 가지 전극을 가지도록 하는 방법의 경우, 액정 분자의 미세 슬릿 외의 다른 액정 제어력과의 관계로 인하여 액정 분자의 응답속도가 저하되어 일정 시간 동안 텍스처가 표시되는 문제가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는 개구율의 감소를 최소화하면서 텍스처로 인한 표시 품질의 저하를 줄인 액정 표시 장치를 제공하고자 한다. 또한, 본 발명이 이루고자 하는 기술적 과제는 세로줄 얼룩이 발생하지 않는 액정 표시 장치를 제공하고자 한다.

과제의 해결 수단

[0007] 이러한 과제를 해결하기 위하여 본 발명의 실시예에 따른 액정 표시 장치는 절연 기판 위에 형성되어 있으며, 가로 방향으로 길게 형성되어 있으며, 박막 트랜지스터 형성 영역과 표시 영역을 포함하는 복수의 화소; 및 상기 표시 영역의 중앙을 따라서 세로 방향으로 연장되어 있는 기준 전압선을 포함하며, 상기 표시 영역은 하나의 고계조 부화소 영역과 두 개의 저계조 부화소 영역을 포함하며, 상기 고계조 부화소 영역은 상기 두 개의 저계조 부화소 영역의 사이에 위치한다.

[0008] 상기 고계조 부화소 영역에 속하는 고계조 화소 전극과 연결되어 있는 제1 박막 트랜지스터; 상기 두 개의 저계조 부화소 영역에 속하는 두 개의 저계조 화소 전극과 연결되어 있는 제2 박막 트랜지스터; 및 상기 두 개의 저계조 화소 전극 및 상기 기준 전압선과 연결되어 있는 제3 박막 트랜지스터를 포함할 수 있다.

[0009] 상기 기준 전압선은 상기 표시 영역의 외각을 따라서 상기 박막 트랜지스터 형성 영역으로 연장되어 있는 가지부를 포함할 수 있다.

[0010] 상기 고계조 부화소 영역과 상기 저계조 부화소 영역은 각각 4개의 도메인을 포함할 수 있다.

[0011] 상기 기준 전압선은 상기 고계조 부화소 영역의 중앙을 가로지를 수 있다.

[0012] 상기 표시 영역은 8개의 도메인을 포함할 수 있다.

[0013] 상기 고계조 부화소 영역은 4개의 상기 도메인을 포함하며, 상기 저계조 부화소 영역은 각각 2개의 상기 도메인

을 포함할 수 있다.

- [0014] 상기 고계조 부화소 영역은 3개의 상기 도메인을 포함하며, 상기 저계조 부화소 영역 중 하나는 3개의 도메인을 포함하며, 나머지 하나는 2개의 도메인을 포함할 수 있다.
- [0015] 상기 8개의 도메인은 상기 표시 영역내에 2행으로 4열씩 배열되어 있으며, 상기 고계조 부화소 영역은 제1행의 3열 및 제2행의 2열 및 3열의 상기 도메인으로 구성되어 있을 수 있다.
- [0016] 상기 고계조 화소 전극과 상기 제1 박막 트랜지스터는 상기 표시 영역의 상부 영역을 따라서 형성되어 있는 제1 연결부를 통하여 연결되어 있으며, 상기 저계조 화소 전극 중 하나도 상기 표시 영역의 상부 영역을 따라서 형성되어 있는 제3 연결부를 통하여 연결되어 있을 수 있다.
- [0017] 상기 제1 연결부 및 상기 제3 연결부가 꺾인 이후의 길이가 $6\mu\text{m}$ 이상 $8\mu\text{m}$ 이하일 수 있다.
- [0018] 상기 고계조 화소 전극 및 상기 저계조 화소 전극은 각각 복수개의 단위 화소 전극을 포함하며, 상기 단위 화소 전극은 판형 구조를 가지는 중앙 전극과 상기 중앙 전극의 변으로부터 뻗어 있는 복수의 미세 가지부를 포함하며, 상기 고계조 부화소 영역 및 상기 저계조 부화소 영역은 각각 상기 고계조 화소 전극 및 상기 저계조 화소 전극에 대향하며, 개구부를 포함하는 공통 전극을 가질 수 있다.
- [0019] 본 발명의 실시예에 따른 액정 표시 장치는 절연 기판 위에 형성되어 있으며, 가로 방향으로 길게 형성되어 있으며, 박막 트랜지스터 형성 영역과 표시 영역을 포함하는 복수의 화소; 및 상기 표시 영역의 중앙을 따라서 세로 방향으로 연장되어 있는 기준 전압선을 포함하며, 상기 표시 영역은 2행으로 배열되어 있는 복수의 도메인을 포함하며, 상기 2행의 도메인 중 한 행의 도메인은 고계조 부화소 영역이며, 나머지 한 행의 도메인은 저계조 부화소 영역이며, 상기 기준 전압선은 상기 표시 영역의 외각을 따라서 상기 박막 트랜지스터 형성 영역으로 연장되어 있는 가지부를 포함한다.
- [0020] 상기 고계조 부화소 영역에 속하는 고계조 화소 전극과 연결되어 있는 제1 박막 트랜지스터; 상기 두 개의 저계조 부화소 영역에 속하는 두 개의 저계조 화소 전극과 연결되어 있는 제2 박막 트랜지스터; 및 상기 두 개의 저계조 화소 전극 및 상기 기준 전압선과 연결되어 있는 제3 박막 트랜지스터를 포함할 수 있다.
- [0021] 상기 고계조 부화소 영역과 상기 저계조 부화소 영역은 각각 6개의 도메인을 포함할 수 있다.
- [0022] 상기 기준 전압선은 상기 고계조 부화소 영역과 상기 저계조 부화소 영역의 중앙을 가로지를 수 있다.
- [0023] 상기 복수의 도메인은 각각 단위 화소 전극이 포함되어 있으며, 상기 고계조 부화소 영역에 속하는 고계조 화소 전극의 상기 단위 화소 전극 중 하나와 상기 저계조 부화소 영역에 속하는 저계조 화소 전극의 단위 화소 전극 중 하나는 상하로 배치되어 있으며, 두 상기 단위 화소 전극 간의 거리가 일정할 수 있다.
- [0024] 상기 복수의 도메인은 각각 단위 화소 전극이 포함되어 있으며, 상기 고계조 부화소 영역에 속하는 고계조 화소 전극의 상기 단위 화소 전극 중 하나와 상기 저계조 부화소 영역에 속하는 저계조 화소 전극의 단위 화소 전극 중 하나는 상하로 배치되어 있으며, 두 상기 단위 화소 전극 간의 세로 방향의 거리를 측정하면, 양 끝단으로 갈수록 거리가 증가할 수 있다.
- [0025] 상기 두 상기 단위 화소 전극 간의 세로 방향의 거리는 중앙과 양 끝단의 높이차이가 0 이상 $3\mu\text{m}$ 이하의 값을 가질 수 있다.
- [0026] 상기 고계조 화소 전극 및 상기 저계조 화소 전극은 각각 복수개의 단위 화소 전극을 포함하며, 상기 단위 화소 전극은 판형 구조를 가지는 중앙 전극과 상기 중앙 전극의 변으로부터 뻗어 있는 복수의 미세 가지부를 포함하며, 상기 고계조 부화소 영역 및 상기 저계조 부화소 영역은 각각 상기 고계조 화소 전극 및 상기 저계조 화소 전극에 대향하며, 개구부를 포함하는 공통 전극을 가질 수 있다.

발명의 효과

- [0027] 이상과 같이 가로 방향으로 길게 형성되어 있는 화소를 포함하는 액정 표시 장치에서 텍스처가 발생하는 부분을 최소화하거나 차광 부재로 가려야 하는 부분을 줄여 개구율을 향상시킨다. 또한, 가로 방향으로 길게 형성되어 있는 화소의 좌우 대칭성을 가지는 구조로 형성하여, 세로줄 얼룩이 발생하지 않도록 한다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 화소의 개략도이다.

도 3은 본 발명의 또 다른 실시예에 따른 화소의 연결 관계를 도시한 도면이다.

도 4는 본 발명의 일 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.

도 5는 도 4의 실시예에 따른 화소의 상세 구조를 도시한 도면이다.

도 6은 도 5의 실시예에 따른 화소의 텍스처를 도시한 도면이다.

도 7은 본 발명의 또 다른 실시예에 따른 화소의 개략도이다.

도 8은 본 발명의 또 다른 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.

도 9는 도 8의 실시예에 따른 화소의 텍스처를 도시한 도면이다.

도 10은 본 발명의 또 다른 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.

도 11은 도 10의 실시예에 따른 화소의 텍스처를 도시한 도면이다.

도 12 내지 도 14는 본 발명의 실시예에 따른 화소 전극의 연결 구조를 도시한 도면이다.

도 15는 본 발명의 또 다른 실시예에 따른 화소의 개략도이다.

도 16은 본 발명의 또 다른 실시예에 따른 화소의 상세 구조를 도시한 도면이다.

도 17은 도 16의 실시예에 따른 화소의 텍스처를 도시한 도면이다.

도 18은 본 발명의 실시예에 따른 액정 표시 장치에서 전계에 따라 텍스처가 발생하는 위치를 도시한 단면도이다.

도 19 내지 도 22는 본 발명의 실시예에 따른 화소 전극의 구조에 따른 텍스처를 도시한 도면이다.

도 23 내지 도 27은 본 발명의 실시예에 따른 화소의 등가 회로도이다.

도 28은 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0030] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0031] 이제 본 발명의 실시예에 따른 표시 장치에 대하여 도 1을 참고로 하여 상세하게 설명한다.
- [0032] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 블록도이다.
- [0033] 본 발명의 일 실시예에 따른 표시 장치는 도 1에 도시된 바와 같이 영상을 표시하는 표시 패널(300), 표시 패널(300)을 구동하는 데이터 구동부(500), 게이트 구동부(400) 및 데이터 구동부(500) 및 게이트 구동부(400)를 제어하는 신호 제어부(600)를 포함한다.
- [0034] 표시 패널(300)은 복수의 게이트선(G1-Gn)과 복수의 데이터선(D1-Dm+1)을 포함한다. 복수의 게이트선(G1-Gn)은 가로 방향으로 연장되어 있으며, 복수의 데이터선(D1-Dm+1)은 복수의 게이트선(G1-Gn)과 절연되어 교차하면서 세로 방향으로 연장되어 있다. 또한, 복수의 데이터선(D1-Dm+1)의 사이에는 세로 방향으로 연장되어 있는 기준 전압선(V1-Vm)이 위치하고 있다. 기준 전압선(V1-Vm)도 게이트선(G1-Gn)과 절연되어 교차한다.
- [0035] 하나의 게이트선 및 하나의 데이터선은 하나의 화소(PX)와 연결되어 있다. 화소(PX)는 매트릭스 형태로 배열되어 있으며, 화소(PX)는 게이트선(G1-Gn)의 연장 방향인 가로 방향으로 길게 형성되어 있다. 이와 같은 가로형 화소(PX) 하나에는 박막 트랜지스터, 액정 커패시터 및 유지 커패시터를 포함할 수 있다. 박막 트랜지스터의

제어 단자는 하나의 게이트선(G1-Gn)에 연결되며, 박막 트랜지스터의 입력 단자는 하나의 데이터선(D1-Dm+1)에 연결되며, 박막 트랜지스터의 출력 단자는 액정 커패시터의 일측 단자(화소 전극) 및 유지 커패시터의 일측 단자에 연결될 수 있다. 액정 커패시터의 타측 단자는 공통 전극에 연결되며, 유지 커패시터의 타측 단자는 유지 전압(Vcst)을 인가 받을 수 있다. 실시예에 따라서는 박막 트랜지스터의 채널층은 비정질 실리콘, 폴리 실리콘 또는 산화물 반도체일 수 있다. 기준 전압선(V1-Vm)은 화소(PX)에 기준 전압을 제공한다. 기준 전압은 시간에 따라서 변하지 않는 전압 레벨을 가진다. 하지만, 실시예에 따라서 기준 전압은 변하는 전압 레벨을 가질 수도 있다.

[0036] 본 발명의 실시예에 따른 액정 표시 장치에서 하나의 데이터선은 좌우에 위치하는 화소(PX)와 번갈아 연결되어 있다. 즉, 첫번째 행에서 우측에 위치하는 화소(PX)와 연결되면, 두번째 행에서는 좌측에 위치하는 화소(PX)와 연결되며, 세번째 행에서는 다시 우측에 위치하는 화소(PX)와 연결된다. 한편, 하나의 게이트선은 한 행의 화소(PX) 전체와 연결되어 있다.

[0037] 이와 같은 구조에 의하면 하나의 화소열에 속하는 홀수번째 화소와 짝수번째 화소는 서로 다른 데이터선에 연결되어 있으며, 데이터선(D1-Dm+1)이 한 프레임 동안 동일한 극성의 데이터 전압을 인가하는 경우에도 화소(PX)에 표시되는 극성 반전은 도트 반전으로 나타내게 된다.

[0038] 데이터선(D1-Dm+1)은 화소열의 수(m)보다 하나 더 많은 개수를 가질 수 있다. 도 1의 실시예에서 첫번째 데이터선(D1)의 좌측에는 화소열이 존재하지 않아 우측에 위치하는 화소열과만 번갈아 연결되어 있으며, m+1번째 데이터선(Dm+1)은 우측에 화소열이 존재하지 않아 좌측에 위치하는 화소열과만 번갈아 연결되어 있을 수 있다.

[0039] 신호 제어부(600)는 외부로부터 입력되는 입력 데이터(input data) 및 이의 제어 신호, 예를 들어 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK), 및 데이터 인에이블 신호(DE) 등에 응답하여 액정 표시 패널(300)의 동작 조건에 적합하게 처리한 후, 영상 데이터(DAT), 게이트 제어 신호(CONT1), 데이터 제어 신호(CONT2) 및 클럭 신호를 생성하여 출력한다.

[0040] 게이트 제어 신호(CONT1)는 게이트 온 전압(Von)의 출력 시작을 지시하는 수직 동기 시작 신호(STV) 및 게이트 온 전압(Von)의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 등을 포함할 수 있다.

[0041] 데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 입력 시작을 지시하는 수평 동기 시작 신호(STH)와 데이터선(D1-Dm+1)에 해당 데이터 전압을 인가하라는 로드 신호(TP) 등을 포함할 수 있다.

[0042] 표시 패널(300)의 복수의 게이트선(G1-Gn)은 게이트 구동부(400)와 연결되어 있으며, 게이트 구동부(400)는 신호 제어부(600)로부터 인가된 게이트 제어 신호(CONT1)에 따라서 게이트 온 전압(Von)이 순차적으로 인가된다.

[0043] 게이트선(G1-Gn)에 게이트 온 전압(Von)이 인가되지 않는 구간에는 게이트 오프 전압(Voff)이 인가된다.

[0044] 표시 패널(300)의 복수의 데이터선(D1-Dm+1)은 데이터 구동부(500)와 연결되어 있으며, 데이터 구동부(500)는 신호 제어부(600)로부터 데이터 제어 신호(CONT2) 및 영상 데이터(DAT)를 전달받는다. 데이터 구동부(500)는 계조 전압 생성부(도시하지 않음)에서 생성된 계조 전압을 이용하여 영상 데이터(DAT)를 데이터 전압으로 변환하고 이를 데이터선(D1-Dm+1)으로 전달한다. 데이터 전압은 양의 극성의 데이터 전압과 음의 극성의 데이터 전압을 포함한다. 양의 극성의 데이터 전압과 음의 극성의 데이터 전압은 프레임, 행 또는 열을 기준으로 교대로 인가되어 반전 구동한다. 이러한 반전 구동은 동영상을 표시하거나 정지 영상을 표시하거나 모두 적용된다.

[0045] 실시예에 따라서는 도 1에서 도시하고 있지 않은 다양한 화소 연결 구조를 가질 수도 있다.

[0046] 이하에서는 도 2를 통하여 하나의 화소(PX)의 구조를 개략적으로 살펴본다.

[0047] 도 2는 본 발명의 일 실시예에 따른 화소의 개략도이다.

[0048] 본 발명의 실시예에 따른 하나의 화소(PX)는 가로 방향으로 길게 형성된 가로형 화소이다. 또한, 하나의 화소(PX)는 크게 박막 트랜지스터 형성 영역(TA)과 표시 영역(DA)을 포함한다. 표시 영역(DA)에는 화소 전극이 형성되며, 표시 영역(DA)에 위치하는 액정 분자를 통하여 화상을 표시한다. 박막 트랜지스터 형성 영역(TA)은 표시 영역(DA)의 화소 전극에 인가할 전압을 전달하는 박막 트랜지스터 등의 소자 및 배선이 형성되어 있다.

[0049] 도 2의 실시예에 따른 화소(PX)는 표시 영역(DA)의 중앙을 따라서 세로 방향으로 기준 전압선(V)이 위치하고 있다. 또한, 표시 영역(DA)은 크게 3개의 부화소 영역으로 나뉘며, 하나의 고계조 부화소 영역(H sub)과 두 개의 저계조 부화소 영역(L sub)을 가진다. 하나의 고계조 부화소 영역(H sub)은 중앙에 위치하며, 두 개의 저계조 부화소 영역(L sub)은 하나의 고계조 부화소 영역(H sub)의 양 측에 위치한다. 그 결과 기준 전압선(V)은 하나

의 고계조 부화소 영역(H_{sub})의 중앙을 세로로 지난다.

- [0050] 하나의 부화소 영역(H_{sub} , L_{sub})는 각각 4개의 도메인을 포함한다. 각 도메인은 도 2에서 점선으로 구분되어 있다. 즉, 하나의 부화소 영역은 중심을 가로 및 세로로 가로지르는 선에 의하여 4개의 도메인으로 구분되어 있다. 그 결과 하나의 화소(PX)는 총 12개의 도메인을 포함한다. 또한, 기준 전압선(V)은 12개의 도메인을 반으로 나누면서 위치하고 있으며, 기준 전압선(V)의 우측에는 하나의 저계조 부화소 영역(L_{sub})과 고계조 부화소 영역(H_{sub}) 중 두 개의 도메인이 위치하며, 좌측에도 이와 동일하다. 그 결과 기준 전압선(V)을 기준으로 좌우가 대칭으로 표시된다. 하나의 화소가 기준 전압선(V)을 기준으로 좌우가 대칭으로 표시될 때, 복수의 화소(PX)는 어떻게 표시되는지는 도 3에서 도시하고 있다.
- [0051] 도 3은 본 발명의 또 다른 실시예에 따른 화소의 연결 관계를 도시한 도면이다.
- [0052] 도 3에서는 하나의 화소(PX)가 기준 전압선(V)을 기준으로 좌우 대칭으로 표시하며, 인접하는 화소(PX)가 서로 다른 극성을 가지면서 배열된 구조가 도시되어 있다. 도 3에서 D는 데이터선을 나타낸다.
- [0053] 도 3에서 도시하고 있는 바와 같이, 각 화소(PX)는 좌우 대칭을 이루며, 인접하는 화소(PX)는 서로 다른 극성의 데이터 전압을 인가받는다. 그 결과 고계조 부화소의 상하에는 고계조 부화소가 존재하고, 저계조 부화소의 상하에는 저계조 부화소가 존재하므로 열을 따라서 고계조 부화소와 저계조 부화소가 배열되어 휘도 차이가 발생하지 않고, 세로줄 얼룩이 사용자에게 시인되지 않는다.
- [0054] 또한, 기준 전압선(V)이 화소(PX)의 중앙을 가로지르고 있어 고계조 부화소가 일부 가리긴 하지만, 저계조 부화소에 비하여 높은 휘도를 나타내므로 가리는 것에 의한 휘도 저하가 적고 개구율의 감소도 줄인다. 또한, 기준 전압선(V)이 화소(PX)의 좌우에서 표시 휘도가 일정하도록 구분하여 표시 품질이 좌우에서 일정할 수 있도록 한다.
- [0055] 이하에서는 도 4를 통하여 본 발명의 일 실시예에 따른 화소(PX)에서 화소 전극 및 기준 전압선(V)의 구조를 살펴본다.
- [0056] 도 4는 본 발명의 일 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.
- [0057] 하나의 화소(PX)내에 위치하는 화소 전극은 고계조 부화소의 화소 전극인 고계조 화소 전극(191a)과 저계조 부화소의 화소 전극인 저계조 화소 전극(191b)를 포함한다.
- [0058] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)은 각각 4개의 도메인에 대응하는 4개의 단위 화소 전극(198, 199)을 포함하며, 각 단위 화소 전극은 중앙 전극(198)과 중앙 전극(198)의 변으로부터 바깥쪽으로 뻗는 복수의 미세 가지부(199)를 포함한다. 복수의 미세 가지부(199)는 가로 방향 또는 세로 방향에 대하여 45도의 각도를 가질 수 있으며, 40도 이상 50도 이하의 각도로 형성될 수 있다. 또한, 중앙 전극(198)의 일 변과 미세 가지부(199)는 직교할 수도 있다.
- [0059] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)의 4개의 단위 화소 전극은 연장부를 통하여 서로 연결되어 있다. 도 4의 실시예에서는 중앙 전극(198)의 크기가 단위 화소 전극이 형성되는 영역의 변과 접하도록 형성되어 있지만, 중앙 전극(198)이 이보다 작을 수 있으며, 이 때, 중앙 전극(198)의 모서리에 미세 가지부(199)가 위치할 수도 있다. 단위 화소 전극의 연장부는 중앙 전극(198)에서 연장되거나 미세 가지부(199)에서 연장될 수도 있다. 연장부에 의하여 연결되어 있는 4개의 단위 화소 전극은 서로 동일한 전압을 인가받는다. 고계조 화소 전극(191a)과 저계조 화소 전극(191b) 내에 속하는 각각의 단위 화소 전극은 서로 연장부를 통하여 연결되어 있으며, 다른 화소 전극(191a, 191b)에 속하는 단위 화소 전극과는 분리되어 있다.
- [0060] 단위 화소 전극(198, 199)이 위치하는 하나의 도메인 영역의 상부 공통 전극에는 도메인 분할 수단인 개구부(72, 73, 78)가 형성되어 있다. 즉, 상부 공통 전극에는 가로 개구부(72) 및 이와 교차하는 세로 개구부(73)로 이루어진 십자형 개구부가 형성되어 있으며, 본 실시예에서는 십자형 개구부의 중심 부분에 위치하는 중앙 개구부(78)를 더 포함할 수 있다. 중앙 개구부(78)는 십자형 개구부에 의하여 나뉘는 네 부영역에 각각 위치하는 네 직선변을 포함하는 다각형 구조를 가지며, 본 실시예에서는 마름모 구조를 가진다.
- [0061] 본 실시예에서는 인접하는 단위 화소 전극에 대응하는 개구부(72, 73, 78)가 서로 연결되어 있지 않다. 하지만, 실시예에 따라서는 인접하는 개구부(72, 73, 78)가 모두 연결되어 있을 수도 있다.
- [0062] 저계조 화소 전극(191b), 고계조 화소 전극(191a) 및 저계조 화소 전극(191b)이 순차적으로 배열되어 있는 구조에서 기준 전압선(V; 178)은 중앙에 위치하는 고계조 화소 전극(191a)의 중앙을 세로 방향으로 가로지른다.

- [0063] 이와 같은 화소 전극, 공통 전극 및 기준 전압선의 구조를 가지는 화소의 전체 구조를 도 5를 통하여 살펴본다.
- [0064] 도 5는 도 4의 실시예에 따른 화소의 상세 구조를 도시한 도면이다.
- [0065] 먼저, 하부 표시판에 대하여 설명하면, 절연 기판 위에 복수의 게이트선(121)이 위치한다.
- [0066] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며, 게이트선(121)에서 상부로 돌출되어 연장되어 있는 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)은 게이트선(121)에서 상부를 향하여 연장되다가 확장되어 제3 게이트 전극(124c)이 위치하고, 제3 게이트 전극(124c)에서 다시 연장되어 제1 게이트 전극(124a)과 제2 게이트 전극(124b)이 위치하고 있다. 제1 게이트 전극(124a)과 제2 게이트 전극(124b)은 하나의 확장된 영역에 형성될 수도 있다. 또한, 게이트선(121)은 주로 가로 방향으로 뻗는 본선에서 주기적으로 굴곡되어 있는 굴곡부를 포함할 수 있다.
- [0067] 게이트선(121) 위에 게이트 절연막이 위치하고, 그 위이며, 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)의 위에 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 각각 위치한다.
- [0068] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위 및 게이트 절연막의 위에는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c), 그리고 기준 전압선(178)을 포함하는 데이터 도전체가 위치한다.
- [0069] 데이터선(171)은 주로 세로 방향으로 뻗으며 제1 및 제2 게이트 전극(124a, 124b)을 향하여 각각 뻗은 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함한다.
- [0070] 기준 전압선(178)은 데이터선(171)과 대체로 평행한 본선(178a)과 본선(178a)으로부터 뻗어 나와 게이트선(121)에 대체로 평행한 가지부(178b)를 포함할 수 있다. 가지부(178b)는 표시 영역의 외각을 따라서 박막 트랜지스터 형성 영역(TA)까지 연장되어 있으며, 가지부(178b)의 한 쪽 끝 부분은 제3 드레인 전극(175c)을 이룬다.
- [0071] 제1 드레인 전극(175a)은 제1 소스 전극(173a)과 마주하고, 제2 드레인 전극(175b)은 제2 소스 전극(173b)과 마주하고, 제3 드레인 전극(175c)은 제3 소스 전극(173c)과 마주한다. 제3 소스 전극(173c)은 제2 드레인 전극(175b)과 연결되어 있다.
- [0072] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터를 형성하고, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터를 형성하며, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터를 형성한다. 즉, 제1 박막 트랜지스터 및 제2 박막 트랜지스터는 소스 전극을 통하여 데이터 전압이 인가되지만, 제3 박막 트랜지스터는 소스 전극을 통하여 기준 전압이 인가되고 있다.
- [0073] 데이터 도전체 위에는 보호막이 위치하고, 그 위에 화소 전극이 위치한다.
- [0074] 하나의 화소 전극은 도 4에서 살펴본 바와 같이 하나의 고계조 화소 전극(191a)과 두 개의 저계조 화소 전극(191b)을 포함한다.
- [0075] 제1 박막 트랜지스터의 제1 드레인 전극(175a)은 고계조 화소 전극(191a)과 제1 접촉 구멍(185a)을 통하여 연결되어 있다. 도 5의 실시예에서는 제1 연결부(195a)를 통하여 화소(표시 영역)의 상부 영역을 따라서 연결되어 있다. 제1 연결부(195a)는 꺾이어 고계조 화소 전극(191a)의 하나의 단위 화소 전극으로 연결되어 있다. 제1 연결부(195a)는 고계조 화소 전극(191a)과 연결될 때 도 14와 같이 두 갈래로 갈리지 않고 직접 중앙 전극(198)과 연결되는 구조를 가진다. 이 때, 제1 연결부(195a)는 고계조 화소 전극(191a)을 향하여 꺾인 이후의 길이가 6 μ m 이상 8 μ m 이하일 수 있다. (도 12 및 도 13 참고)
- [0076] 제2 박막 트랜지스터의 제2 드레인 전극(175b)은 제2 연결부(195b)와 제3 연결부(195c)를 통하여 두 개의 저계조 화소 전극(191b)과 각각 연결되어 있다. 이 때 제2 접촉 구멍(185b)을 통하여 연결되어 있다. 제2 박막 트랜지스터에 가까운 저계조 화소 전극(191b)은 제2 연결부(195b)를 통하여 중앙 전극(198)과 직접 연결되어 있다. 제2 박막 트랜지스터와 멀리 위치하는 저계조 화소 전극(191b)은 제3 연결부(195c)를 통하여 화소(표시 영역)의 상부 영역을 따라서 연결되어 있다. 제3 연결부(195c)는 꺾이어 저계조 화소 전극(191b)의 하나의 단위 화소 전극으로 연결되어 있으며, 제3 연결부(195c)는 저계조 화소 전극(191b)과 연결될 때 도 14와 같이 두 갈래로 갈리지 않고 직접 중앙 전극(198)과 연결되는 구조를 가진다. 이 때, 제3 연결부(195c)는 저계조 화소 전

극(191b)을 향하여 꺾인 이후의 길이가 $6\mu\text{m}$ 이상 $8\mu\text{m}$ 이하일 수 있다. (도 12 및 도 13 참고)

- [0077] 다음 상부 표시판에 대하여 설명하면, 절연 기관 위에 화소 전극과 마주하며 공통 전압(Vcom)을 인가 받는 공통 전극이 위치한다. 공통 전극은 도 4에서 살펴본 바와 같이 개구부(72, 73, 78)를 가진다. 실시예에 따라서는 공통 전극의 개구부대신 돌기 구조가 형성되어 도메인 분할 수단으로 사용될 수 있다.
- [0078] 하부 표시판과 상부 표시판 사이에 들어 있는 액정층은 음의 유전율 이방성을 가지는 액정 분자를 포함한다. 액정 분자는 전기장이 없는 상태에서 대체로 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0079] 데이터 전압이 본 화소(PX)로 전달되면, 고계조 화소 전극(191a)에는 제1 박막 트랜지스터를 통하여 데이터 전압이 그대로 인가된다. 이에 반하여 두 개의 저계조 화소 전극(191b)에는 제2 박막 트랜지스터를 통하여 인가되는 데이터 전압과 제3 박막 트랜지스터를 통하여 전달되는 기준 전압의 중간 전압이 인가된다. 그 결과 고계조 화소 전극(191a)과 두 개의 저계조 화소 전극(191b)에는 서로 다른 레벨의 전압이 인가된다.
- [0080] 서로 다른 레벨의 데이터 전압이 인가된 고계조 및 저계조 화소 전극(191a, 191b)은 상부 표시판의 공통 전극과 함께 액정층에 전기장을 생성함으로써 두 전극 사이의 액정층의 액정 분자의 방향을 결정한다. 이 때, 액정 분자들이 기울어지는 방향은 일차적으로 화소 전극이 위치하지 않는 간극과 공통 전극의 개구부의 변이 표시판의 표면에 거의 수직인 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정될 수 있다. 이러한 주 전기장의 수평 성분은 단위 화소 전극 및 개구부의 변에 거의 수직이며, 액정 분자들은 이들 변에 대략 수직인 방향으로 기울어진다.
- [0081] 도 4 및 도 5와 같은 구조를 가지는 화소에서 텍스처가 발생하는 부분을 도 6을 통하여 살펴본다.
- [0082] 도 6은 도 5의 실시예에 따른 화소의 텍스처를 도시한 도면이다.
- [0083] 도 6에서 T로 도시하고 있는 부분에서 텍스처가 시인된다. 이 부분은 저계조 화소 전극(191b)의 하부이며, 기준 전압선(178) 가지부(178b)의 위이다. 일반적으로 텍스처는 저계조 화소 전극(191b)의 주변(상하좌우)에서 주로 시인되는데, 본 발명의 화소 구조에서는 두 개의 저계조 화소 전극(191b) 중 박막 트랜지스터 형성 영역(TA)에 가까운 저계조 화소 전극(191b)의 아래에서만 시인되므로 텍스처가 형성되는 위치가 줄어들었음을 확인할 수 있다.
- [0084] 이상에서는 하나의 표시 영역(DA)을 총 12개의 도메인으로 구분하는 실시예를 살펴보았다.
- [0085] 이하에서는 도 7 내지 도 11을 통하여 하나의 표시 영역(DA)을 총 8개의 도메인으로 구분하는 실시예에 대하여 살펴본다.
- [0086] 도 7은 본 발명의 또 다른 실시예에 따른 화소의 개략도이다.
- [0087] 본 발명의 또 다른 실시예에 따른 하나의 화소(PX)는 가로 방향으로 길게 형성된 가로형 화소이며, 총 8개의 도메인을 포함한다. 8개의 도메인은 2행으로 4열씩 배열되어 있다.
- [0088] 하나의 화소(PX)는 크게 박막 트랜지스터 형성 영역(TA)과 표시 영역(DA)을 포함한다. 표시 영역(DA)에는 화소 전극이 형성되며, 표시 영역(DA)에 위치하는 액정 분자를 통하여 화상을 표시한다. 박막 트랜지스터 형성 영역(TA)은 표시 영역(DA)의 화소 전극에 인가할 전압을 전달하는 박막 트랜지스터 등의 소자 및 배선이 형성되어 있다.
- [0089] 도 7의 실시예에 따른 화소(PX)는 표시 영역(DA)의 중앙을 따라서 세로 방향으로 기준 전압선(V)이 위치하고 있다. 기준 전압선(V)은 8개의 도메인을 4개의 도메인씩으로 나누면서 연장되어 있다. 또한, 표시 영역(DA)은 크게 3개의 부화소 영역으로 나뉘며, 하나의 고계조 부화소 영역(H sub)과 두 개의 저계조 부화소 영역(L sub)을 가진다.
- [0090] 도 7에서는 고계조 부화소 영역(H sub)과 두 개의 저계조 부화소 영역(L sub)이 어떻게 구분되는지 도시하고 있지 않다. 중앙에는 고계조 부화소 영역(H sub)가 위치하고, 양 측으로 두 개의 저계조 부화소 영역(L sub)이 위치하지만, 실제 위치하는 것은 도 8 및 도 10과 같이 다양할 수 있기 때문이다.
- [0091] 먼저 도 8의 실시예를 살펴본다.
- [0092] 도 8은 본 발명의 또 다른 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.
- [0093] 총 8개의 도메인 중 4개의 도메인은 고계조 부화소 영역(H sub)에 속하고, 나머지 4개의 도메인은 두 개의 저계

조 부화소 영역(L sub)에 속한다. 즉, 중앙에 위치하는 4개의 도메인은 하나의 고계조 부화소 영역(H sub)에 대응하며, 양 측에 각각 두 개의 도메인은 두 개의 저계조 부화소 영역(L sub)에 대응한다. 하나의 두 개의 저계조 부화소 영역(L sub)은 두 개의 도메인으로 이루어져 있다. 이 때, 기준 전압선(V)은 하나의 고계조 부화소 영역(H sub)의 중앙을 세로로 지난다. 도 8에서 고계조 부화소 영역(H sub)에 속하는 고계조 화소 전극은 191a로 도시되어 있으며, 저계조 부화소 영역(L sub)에 속하는 저계조 화소 전극은 191b로 도시되어 있다.

[0094] 하나의 고계조 부화소 영역(H sub)은 4개의 도메인을 포함하며, 두 개의 저계조 부화소 영역(L sub)은 각각 2개의 도메인을 포함한다. 각 도메인은 도 7에서 점선으로 구분되어 있으며, 도 8에서의 점선은 부화소 영역을 구분하고 있다. 또한, 기준 전압선(V)은 8개의 도메인을 반으로 나누면서 위치하고 있으며, 기준 전압선(V)의 우측에는 하나의 저계조 부화소 영역(L sub)과 고계조 부화소 영역(H sub) 중 두 개의 도메인이 위치하며, 좌측에도 이와 동일하다. 그 결과 기준 전압선(V)을 기준으로 좌우가 대칭으로 표시된다.

[0095] 하나의 화소(PX)내에 위치하는 화소 전극은 고계조 부화소의 화소 전극인 고계조 화소 전극(191a)와 저계조 부화소의 화소 전극인 저계조 화소 전극(191b)를 포함한다.

[0096] 고계조 화소 전극(191a)은 4개의 도메인에 대응하는 4개의 단위 화소 전극(198, 199)을 포함하며, 두 개의 저계조 화소 전극(191b)은 각각 2개의 단위 화소 전극(198, 199)을 포함한다. 두 개의 저계조 화소 전극(191b)이 가지는 총 단위 화소 전극(198, 199)의 수는 4개이다.

[0097] 각 단위 화소 전극은 중앙 전극(198)과 중앙 전극(198)의 변으로부터 바깥쪽으로 뻗는 복수의 미세 가지부(199)를 포함한다. 복수의 미세 가지부(199)는 가로 방향 또는 세로 방향에 대하여 45도의 각도를 가질 수 있으며, 40도 이상 50도 이하의 각도로 형성될 수 있다. 또한, 중앙 전극(198)의 일 변과 미세 가지부(199)는 직교할 수도 있다.

[0098] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)에 각각 속하는 복수의 단위 화소 전극은 연장부를 통하여 서로 연결되어 있다. 도 8의 실시예에서는 중앙 전극(198)의 크기가 단위 화소 전극이 형성되는 영역의 변과 접하도록 형성되어 있지만, 중앙 전극(198)이 이보다 작을 수 있으며, 이 때, 중앙 전극(198)의 모서리에 미세 가지부(199)가 위치할 수도 있다. 단위 화소 전극의 연장부는 중앙 전극(198)에서 연장되거나 미세 가지부(199)에서 연장될 수도 있다. 연장부에 의하여 연결되어 있는 복수의 단위 화소 전극은 서로 동일한 전압을 인가받는다. 고계조 화소 전극(191a)과 저계조 화소 전극(191b) 내에 속하는 각각의 단위 화소 전극은 서로 연장부를 통하여 연결되어 있으며, 다른 화소 전극(191a, 191b)에 속하는 단위 화소 전극과는 분리되어 있다.

[0099] 단위 화소 전극(198, 199)이 위치하는 하나의 도메인 영역의 상부 공통 전극에는 도메인 분할 수단인 개구부(72, 73, 78)가 형성되어 있다. 즉, 상부 공통 전극에는 가로 개구부(72) 및 이와 교차하는 세로 개구부(73)로 이루어진 십자형 개구부가 형성되어 있으며, 본 실시예에서는 십자형 개구부의 중심 부분에 위치하는 중앙 개구부(78)를 더 포함할 수 있다. 중앙 개구부(78)는 십자형 개구부에 의하여 나뉘는 네 부영역에 각각 위치하는 네 직선변을 포함하는 다각형 구조를 가지며, 본 실시예에서는 마름모 구조를 가진다.

[0100] 본 실시예에서는 인접하는 단위 화소 전극에 대응하는 개구부(72, 73, 78)가 서로 연결되어 있지 않다. 하지만, 실시예에 따라서는 인접하는 개구부(72, 73, 78)가 모두 연결되어 있을 수도 있다.

[0101] 저계조 화소 전극(191b), 고계조 화소 전극(191a) 및 저계조 화소 전극(191b)이 순차적으로 배열되어 있는 구조에서 기준 전압선(V; 178)은 중앙에 위치하는 고계조 화소 전극(191a)의 중앙을 세로 방향으로 가로지른다.

[0102] 도 8의 실시예에서는 각 도메인을 구성하는 각 단위 화소 전극(198, 199)의 크기가 다르다. 즉, 고계조 화소 전극(191a)에 속하는 단위 화소 전극(198, 199)보다 저계조 화소 전극(191b)에 속하는 단위 화소 전극(198, 199)의 크기가 크다. 이는 고계조 화소 전극(191a)과 저계조 화소 전극(191b)이 단위 화소 전극의 개수는 다르지만, 유사한 면적을 차지하도록 하기 위하여 개별 단위 화소 전극의 크기를 다르게 형성한 실시예이다.

[0103] 도 8과 같은 구조를 가지는 화소에서 텍스처가 발생하는 부분을 도 9를 통하여 살펴본다.

[0104] 도 9는 도 8의 실시예에 따른 화소의 텍스처를 도시한 도면이다.

[0105] 도 9에서 T로 도시하고 있는 부분에서 텍스처가 시인된다. 이 부분은 저계조 화소 전극(191b)의 하부이며, 기준 전압선(178) 가지부(178b)의 위이다. 일반적으로 텍스처는 저계조 화소 전극(191b)의 주변(상하좌우)에서 주로 시인되는데, 본 발명의 화소 구조에서는 두 개의 저계조 화소 전극(191b) 중 박막 트랜지스터 형성 영역(TA)에 가까운 저계조 화소 전극(191b)의 아래에서만 시인되므로 텍스처가 형성되는 위치가 줄어들었음을 확인

할 수 있다.

- [0106] 이하에서는 도 8의 실시예와 달리 고계조 화소 전극(191a)이 3개의 단위 화소 전극(198, 199)을 포함하여 비대칭 구조를 가지는 도 10의 실시예를 살펴본다.
- [0107] 도 10은 본 발명의 또 다른 실시예에 따른 화소 전극 및 그 주변을 도시한 배치도이다.
- [0108] 도 10의 실시예는 도 8의 실시예와 달리 총 8개의 도메인 중 3개의 도메인은 고계조 부화소 영역(H sub)에 속하고, 나머지 5개의 도메인은 두 개의 저계조 부화소 영역(L sub)에 속한다. 즉, 중앙에 위치하는 3개의 도메인은 하나의 고계조 부화소 영역(H sub)에 대응하며, 양 측에 위치하는 나머지 5개의 도메인은 두 개의 저계조 부화소 영역(L sub)에 대응한다. 각 도메인은 도 7에서 점선으로 구분되어 있으며, 도 8에서의 점선은 부화소 영역을 구분하고 있다.
- [0109] 도 10의 실시예에서 고계조 부화소 영역(H sub)에 속하는 3개의 도메인은 아랫 행의 두 개의 도메인과 윗 행의 한 개의 도메인으로 이루어진다. 그리고, 좌측의 저계조 부화소 영역(L sub)에는 3개의 도메인이 포함되고, 우측의 저계조 부화소 영역(L sub)에는 2 개의 도메인이 포함된다.
- [0110] 이 때, 기준 전압선(V)은 8 개의 도메인의 중앙을 세로로 지난다. 기준 전압선(V)은 고계조 부화소 영역(H sub)의 3개의 도메인 중 아래 행의 두 도메인을 나누면서 연장되어 있다. 기준 전압선(V)을 중심으로 좌우가 대칭 구조가 아닌 비대칭 구조를 가지지만, 두 개의 저계조 부화소 영역(L sub)은 기준 전압선(V)을 건너서 존재할 수 있다. 즉, 두 개의 저계조 부화소 영역(L sub)는 비대칭 구조를 가지더라도 기준 전압선(V)의 일측에만 위치한다.
- [0111] 도 10에서는 고계조 부화소 영역(H sub)에 속하는 고계조 화소 전극은 191a로 도시되어 있으며, 저계조 부화소 영역(L sub)에 속하는 저계조 화소 전극은 191b로 도시되어 있다.
- [0112] 하나의 화소(PX)내에 위치하는 화소 전극은 고계조 부화소의 화소 전극인 고계조 화소 전극(191a)와 저계조 부화소의 화소 전극인 저계조 화소 전극(191b)를 포함한다.
- [0113] 고계조 화소 전극(191a)은 3개의 도메인에 대응하는 3개의 단위 화소 전극(198, 199)을 포함하며, 두 개의 저계조 화소 전극(191b)은 각각 3개 및 2개의 단위 화소 전극(198, 199)을 포함한다. 두 개의 저계조 화소 전극(191b)이 가지는 총 단위 화소 전극(198, 199)의 수는 5개이다.
- [0114] 각 단위 화소 전극은 중앙 전극(198)과 중앙 전극(198)의 변으로부터 바깥쪽으로 뻗는 복수의 미세 가지부(199)를 포함한다. 복수의 미세 가지부(199)는 가로 방향 또는 세로 방향에 대하여 45도의 각도를 가질 수 있으며, 40도이상 50도 이하의 각도로 형성될 수 있다. 또한, 중앙 전극(198)의 일 변과 미세 가지부(199)는 직교할 수도 있다.
- [0115] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)에 각각 속하는 복수의 단위 화소 전극은 연장부를 통하여 서로 연결되어 있다. 도 10의 실시예에서는 중앙 전극(198)의 크기가 단위 화소 전극이 형성되는 영역의 변과 접하도록 형성되어 있지만, 중앙 전극(198)이 이보다 작을 수 있으며, 이 때, 중앙 전극(198)의 모서리에 미세 가지부(199)가 위치할 수도 있다. 단위 화소 전극의 연장부는 중앙 전극(198)에서 연장되거나 미세 가지부(199)에서 연장될 수도 있다. 연장부에 의하여 연결되어 있는 복수의 단위 화소 전극은 서로 동일한 전압을 인가받는다. 고계조 화소 전극(191a)과 저계조 화소 전극(191b) 내에 속하는 각각의 단위 화소 전극은 서로 연장부를 통하여 연결되어 있으며, 다른 화소 전극(191a, 191b)에 속하는 단위 화소 전극과는 분리되어 있다.
- [0116] 단위 화소 전극(198, 199)이 위치하는 하나의 도메인 영역의 상부 공통 전극에는 도메인 분할 수단인 개구부(72, 73, 78)가 형성되어 있다. 즉, 상부 공통 전극에는 가로 개구부(72) 및 이와 교차하는 세로 개구부(73)로 이루어진 십자형 개구부가 형성되어 있으며, 본 실시예에서는 십자형 개구부의 중심 부분에 위치하는 중앙 개구부(78)를 더 포함할 수 있다. 중앙 개구부(78)는 십자형 개구부에 의하여 나뉘는 네 부영역에 각각 위치하는 네 직선변을 포함하는 다각형 구조를 가지며, 본 실시예에서는 마름모 구조를 가진다.
- [0117] 본 실시예에서는 인접하는 단위 화소 전극에 대응하는 개구부(72, 73, 78)가 서로 연결되어 있지 않다. 하지만, 실시예에 따라서는 인접하는 개구부(72, 73, 78)가 모두 연결되어 있을 수도 있다.
- [0118] 저계조 화소 전극(191b), 고계조 화소 전극(191a) 및 저계조 화소 전극(191b)이 순차적으로 배열되어 있는 구조에서 기준 전압선(V; 178)은 중앙에 위치하는 고계조 화소 전극(191a)의 중앙을 세로 방향으로 가로지른다.
- [0119] 도 10과 같은 구조를 가지는 화소에서 텍스처가 발생하는 부분을 도 11을 통하여 살펴본다.

- [0120] 도 11은 도 10의 실시예에 따른 화소의 텍스처를 도시한 도면이다.
- [0121] 도 11에서 T로 도시하고 있는 부분에서 텍스처가 시인된다. 이 부분은 저계조 화소 전극(191b)의 하부이며, 기준 전압선(178) 가지부(178b)의 위이다. 일반적으로 텍스처는 저계조 화소 전극(191b)의 주변(상하좌우)에서 주로 시인되는데, 본 발명의 화소 구조에서는 두 개의 저계조 화소 전극(191b) 중 박막 트랜지스터 형성 영역(TA)에 가까운 저계조 화소 전극(191b)의 아래에서만 시인되므로 텍스처가 형성되는 위치가 줄어들었음을 확인할 수 있다.
- [0122] 도 10의 실시예에서는 고계조 화소 전극(191a) 중 두 개의 단위 화소 전극이 아래 행에 위치하고 있는데, 이는 텍스처가 화소(PX) 좌하 영역에서 발생하며, 저계조 화소 전극(191b)의 부근에서 발생하므로, 아래 행을 넓게 형성하여 텍스처의 크기를 줄이기 위함이다. 도 11의 텍스처의 크기가 도 9보다 작음을 확인할 수 있다.
- [0123] 이상에서는 저계조 화소 전극(191b)의 부근에서 발생하는 텍스처를 중심으로 살펴보았다.
- [0124] 도 12 내지 도 14에서는 각 단위 화소 전극(198, 199)이 박막 트랜지스터의 드레인 전극과 연결되는 연결부(195)와의 연결 구조에 따라서 텍스처가 발생하는 정도를 살펴본다.
- [0125] 도 12 내지 도 14는 본 발명의 실시예에 따른 화소 전극의 연결 구조를 도시한 도면이다.
- [0126] 도 12 내지 도 14는 텍스처를 촬영한 사진 위에 사용한 화소 전극의 구조를 추가적으로 도시한 도면이다.
- [0127] 도 12 및 도 13의 실시예는 단위 화소 전극(198, 199)과 연결되는 연결부(195)가 하나의 선형 구조를 가진다. 이에 반하여 도 14의 비교예는 단위 화소 전극(198, 199)과 연결되는 연결부(195')가 두 개의 꺾인 구조를 가진다.
- [0128] 비교예인 도 14의 텍스처와 도 12의 텍스처를 비교하면, 연결부(195) 부근에서의 텍스처는 도 12의 실시예가 확실하게 적은 텍스처를 가짐을 확인할 수 있다. 그러므로 꺾이는 이 중의 연결부(195')보다는 하나의 선형 구조(195)가 텍스처가 잘 발생하지 않는다.
- [0129] 한편, 도 12와 도 13은 모두 선형의 연결부(195)를 가지지만, 연결부(195)의 길이가 다르다. 즉, 도 12의 실시예의 연결부(195)의 길이를 기준으로 도 13의 좌측의 실시예는 $1\mu\text{m}$ 더 길게 형성하였고, 도 13의 우측의 실시예는 $2\mu\text{m}$ 더 길게 형성하였다. 여기서 연결부의 기준 길이는 $6\mu\text{m}$ 이다. 도 12와 도 13을 비교하면, 연결부(195)의 길이가 길수록 단위 화소 전극의 위치가 도메인의 경계로부터 멀어지면서 텍스처가 적게 발생하는 것을 확인할 수 있다. 다만, 너무 안쪽으로 단위 화소 전극이 위치하는 경우에는 제어할 수 없는 액정 분자의 영역이 넓어지므로 도 13과 같이 $2\mu\text{m}$ 정도 길게 형성하는 정도까지 적용시킬 수 있다. 그 결과 연결부(195)의 길이는 6 내지 $8\mu\text{m}$ 일 수 있다.
- [0130] 이하에서는 본 발명의 또 다른 실시예에 대하여 도 15를 통하여 개략적으로 살펴본다.
- [0131] 도 15는 본 발명의 또 다른 실시예에 따른 화소의 개략도이다.
- [0132] 본 발명의 또 다른 실시예에 따른 하나의 화소(PX)는 가로 방향으로 길게 형성된 가로형 화소이다. 또한, 하나의 화소(PX)는 크게 박막 트랜지스터 형성 영역(TA)과 표시 영역(DA)을 포함한다. 표시 영역(DA)에는 화소 전극이 형성되며, 표시 영역(DA)에 위치하는 액정 분자를 통하여 화상을 표시한다. 박막 트랜지스터 형성 영역(TA)은 표시 영역(DA)의 화소 전극에 인가할 전압을 전달하는 박막 트랜지스터 등의 소자 및 배선이 형성되어 있다.
- [0133] 도 15의 실시예에 따른 화소(PX)는 표시 영역(DA)의 중앙을 따라서 세로 방향으로 기준 전압선(V)이 위치하고 있다. 또한, 표시 영역(DA)은 크게 2개의 부화소 영역으로 나뉘며, 하나의 고계조 부화소 영역(H sub)과 하나의 저계조 부화소 영역(L sub)을 가진다. 고계조 부화소 영역(H sub)과 저계조 부화소 영역(L sub)은 세로 방향으로 연장되어 있다. 도 15의 실시예에서는 고계조 부화소 영역(H sub)은 상측에 위치하며, 저계조 부화소 영역(L sub)은 하측에 위치한다. 그 결과 기준 전압선(V)은 고계조 부화소 영역(H sub)과 저계조 부화소 영역(L sub)의 중앙을 세로로 지난다.
- [0134] 하나의 부화소 영역(H sub, L sub)은 각각 6개의 도메인을 포함한다. 각 도메인은 도 15에서 점선으로 구분되어 있으며, 실선은 두 개의 부화소 영역(H sub, L sub)의 경계를 나타낸다. 즉, 하나의 부화소 영역은 상하로 구분되어 있다. 본 실시예에서는 하나의 화소(PX)는 총 12개의 도메인을 포함하며, 부화소 영역(H sub, L sub)은 각각 6개의 도메인을 포함한다. 실시예에 따라서는 12 이외의 숫자이며, 짝수 개인 도메인으로 나뉠 수도 있다. 또한, 기준 전압선(V)은 12개의 도메인을 반으로 나누면서 위치하고 있으며, 기준 전압선(V)에 의하여

저계조 부화소 영역(L sub)과 고계조 부화소 영역(H sub) 모두 반으로 나뉜다. 그 결과 기준 전압선(V)을 기준으로 좌우가 대칭으로 표시된다.

- [0135] 이와 같은 화소 전극, 공통 전극 및 기준 전압선의 구조를 가지는 화소의 전체 구조를 도 16을 통하여 살펴본다.
- [0136] 도 16은 본 발명의 또 다른 실시예에 따른 화소의 상세 구조를 도시한 도면이다.
- [0137] 먼저, 하부 표시판에 대하여 설명하면, 절연 기판 위에 복수의 게이트선(121)이 위치한다.
- [0138] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며, 게이트선(121)에서 상부로 돌출되어 연장되어 있는 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)은 게이트선(121)에서 상부를 향하여 연장되다가 확장되어 제3 게이트 전극(124c)이 위치하고, 제3 게이트 전극(124c)에서 다시 연장되어 제1 게이트 전극(124a)과 제2 게이트 전극(124b)이 위치하고 있다. 제1 게이트 전극(124a)과 제2 게이트 전극(124b)은 하나의 확장된 영역에 형성될 수도 있다. 또한, 게이트선(121)은 주로 가로 방향으로 뻗는 본선에서 주기적으로 굴곡되어 있는 굴곡부를 포함할 수 있다.
- [0139] 게이트선(121) 위에 게이트 절연막이 위치하고, 그 위이며, 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)의 위에 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 각각 위치한다.
- [0140] 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위 및 게이트 절연막의 위에는 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c), 그리고 기준 전압선(178)을 포함하는 데이터 도전체가 위치한다.
- [0141] 데이터선(171)은 주로 세로 방향으로 뻗으며 제1 및 제2 게이트 전극(124a, 124b)을 향하여 각각 뻗은 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함한다.
- [0142] 기준 전압선(178)은 데이터선(171)과 대체로 평행한 본선(178a)과 본선(178a)으로부터 뻗어 나와 게이트선(121)에 대체로 평행한 가지부(178b)를 포함할 수 있다. 가지부(178b)는 표시 영역의 외각을 따라서 박막 트랜지스터 형성 영역(TA)까지 연장되어 있으며, 가지부(178b)의 한 쪽 끝 부분은 제3 드레인 전극(175c)을 이룬다.
- [0143] 제1 드레인 전극(175a)은 제1 소스 전극(173a)과 마주하고, 제2 드레인 전극(175b)은 제2 소스 전극(173b)과 마주하고, 제3 드레인 전극(175c)은 제3 소스 전극(173c)과 마주한다. 제3 소스 전극(173c)은 제2 드레인 전극(175b)과 연결되어 있다.
- [0144] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체(154a)와 함께 제1 박막 트랜지스터를 형성하고, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체(154b)와 함께 제2 박막 트랜지스터를 형성하며, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체(154c)와 함께 제3 박막 트랜지스터를 형성한다. 즉, 제1 박막 트랜지스터 및 제2 박막 트랜지스터는 소스 전극을 통하여 데이터 전압이 인가되지만, 제3 박막 트랜지스터는 소스 전극을 통하여 기준 전압이 인가되고 있다.
- [0145] 데이터 도전체 위에는 보호막이 위치하고, 그 위에 화소 전극이 위치한다.
- [0146] 하나의 화소(PX)내에 위치하는 화소 전극은 고계조 부화소의 화소 전극인 고계조 화소 전극(191a)과 저계조 부화소의 화소 전극인 저계조 화소 전극(191b)을 포함한다. 하나의 화소 전극은 하나의 고계조 화소 전극(191a)과 하나의 저계조 화소 전극(191b)을 포함한다.
- [0147] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)은 각각 6개의 도메인에 대응하는 6개의 단위 화소 전극(198, 199)을 포함하며, 각 단위 화소 전극은 중앙 전극(198)과 중앙 전극(198)의 변으로부터 바깥쪽으로 뻗는 복수의 미세 가지부(199)를 포함한다. 복수의 미세 가지부(199)는 가로 방향 또는 세로 방향에 대하여 45도의 각도를 가질 수 있으며, 40도 이상 50도 이하의 각도로 형성될 수 있다. 또한, 중앙 전극(198)의 일 변과 미세 가지부(199)는 직교할 수도 있다.
- [0148] 고계조 화소 전극(191a)과 저계조 화소 전극(191b)의 6개의 단위 화소 전극은 세로 방향으로 일렬로 배열되어 있으며, 연장부를 통하여 서로 연결되어 있다. 도 16의 실시예에서는 중앙 전극(198)의 크기가 단위 화소 전극이 형성되는 영역의 변과 접하도록 형성되어 있지만, 중앙 전극(198)이 이보다 작을 수 있으며, 이 때, 중앙 전극(198)의 모서리에 미세 가지부(199)가 위치할 수도 있다. 단위 화소 전극의 연장부는 중앙 전극(198)에서 연

장되거나 미세 가지부(199)에서 연장될 수도 있다. 연장부에 의하여 연결되어 있는 6개의 단위 화소 전극은 서로 동일한 전압을 인가받는다. 고계조 화소 전극(191a)과 저계조 화소 전극(191b) 내에 속하는 각각의 단위 화소 전극은 서로 연장부를 통하여 연결되어 있으며, 다른 화소 전극(191a, 191b)에 속하는 단위 화소 전극과는 분리되어 있다.

- [0149] 제1 박막 트랜지스터의 제1 드레인 전극(175a)은 고계조 화소 전극(191a)과 제1 접촉 구멍(185a)를 통하여 연결되어 있다. 도 16의 실시예에서는 제1 연결부(195a)는 좌측으로 연장되어 고계조 화소 전극(191a)과 연결되어 있다.
- [0150] 제2 박막 트랜지스터의 제2 드레인 전극(175b)은 제2 접촉 구멍(195b)를 통하여 저계조 화소 전극(191b)과 연결되어 있다. 도 16의 실시예에서는 제2 연결부(195b)를 통하여 저계조 화소 전극(191b)과 연결되어 있으며, 제2 연결부(195b)는 좌측으로 연장되어 저계조 화소 전극(191b)과 연결되어 있다. 제3 박막 트랜지스터는 제2 박막 트랜지스터의 제2 드레인 전극(175b)과 기준 전압선(178)을 연결하여 저계조 화소 전극(191b)으로 인가되는 데이터 전압의 레벨을 변경시킨다.
- [0151] 다음 상부 표시판에 대하여 설명하면, 절연 기판 위에 화소 전극과 마주하며 공통 전압(Vcom)을 인가 받는 공통 전극이 위치한다.
- [0152] 단위 화소 전극(198, 199)이 위치하는 하나의 도메인 영역의 상부 공통 전극에는 도메인 분할 수단인 개구부(72, 73, 78)가 형성되어 있다. 즉, 상부 공통 전극에는 가로 개구부(72) 및 이와 교차하는 세로 개구부(73)로 이루어진 십자형 개구부가 형성되어 있으며, 본 실시예에서는 십자형 개구부의 중심 부분에 위치하는 중앙 개구부(78)를 더 포함할 수 있다. 중앙 개구부(78)는 십자형 개구부에 의하여 나뉘는 네 부영역에 각각 위치하는 네 직선변을 포함하는 다각형 구조를 가지며, 본 실시예에서는 마름모 구조를 가진다.
- [0153] 본 실시예에서는 인접하는 단위 화소 전극에 대응하는 개구부(72, 73, 78)가 서로 연결되어 있지 않다. 하지만, 실시예에 따라서는 인접하는 개구부(72, 73, 78)가 모두 연결되어 있을 수도 있다.
- [0154] 실시예에 따라서는 공통 전극의 개구부대신 돌기 구조가 형성되어 도메인 분할 수단으로 사용될 수 있다.
- [0155] 하부 표시판과 상부 표시판 사이에 들어 있는 액정층은 음의 유전율 이방성을 가지는 액정 분자를 포함한다. 액정 분자는 전기장이 없는 상태에서 대체로 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.
- [0156] 데이터 전압이 본 화소(PX)로 전달되면, 고계조 화소 전극(191a)에는 제1 박막 트랜지스터를 통하여 데이터 전압이 그대로 인가된다. 이에 반하여 두 개의 저계조 화소 전극(191b)에는 제2 박막 트랜지스터를 통하여 인가되는 데이터 전압과 제3 박막 트랜지스터를 통하여 전달되는 기준 전압의 중간 전압이 인가된다. 그 결과 고계조 화소 전극(191a)과 두 개의 저계조 화소 전극(191b)에는 서로 다른 레벨의 전압이 인가된다.
- [0157] 서로 다른 레벨의 데이터 전압이 인가된 고계조 및 저계조 화소 전극(191a, 191b)은 상부 표시판의 공통 전극과 함께 액정층에 전기장을 생성함으로써 두 전극 사이의 액정층의 액정 분자의 방향을 결정한다. 이 때, 액정 분자들이 기울어지는 방향은 일차적으로 화소 전극이 위치하지 않는 간극과 공통 전극의 개구부의 변이 표시판의 표면에 거의 수직인 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정될 수 있다. 이러한 주 전기장의 수평 성분은 단위 화소 전극(198, 199)과 개구부(72, 73, 78)의 변에 거의 수직이며, 액정 분자들은 이들 변에 대략 수직인 방향으로 기울어진다.
- [0158] 고계조 화소 전극(191a) 및 저계조 화소 전극(191b)이 상하로 배열되어 있는 구조에서 기준 전압선(V; 178)은 중앙에 위치하는 고계조 화소 전극(191a) 및 저계조 화소 전극(191b)의 중앙을 세로 방향으로 가로지르며, 대칭인 구조를 가진다.
- [0159] 도 16과 같은 구조를 가지는 화소에서 텍스처가 발생하는 부분을 도 17을 통하여 살펴본다.
- [0160] 도 17은 도 16의 실시예에 따른 화소의 텍스처를 도시한 도면이다.
- [0161] 도 17에서 T로 도시하고 있는 부분에서 텍스처가 시인된다. 이 부분은 고계조 화소 전극(191a)과 저계조 화소 전극(191b)의 사이이다.
- [0162] 도 16의 구조를 가지는 화소에서는 일반적으로 텍스처가 고계조 화소 전극(191a)과 저계조 화소 전극(191b)의 사이에서 발생한다. 그리고 화소의 외곽을 따라서 형성되던 텍스처는 줄어든 것을 확인할 수 있다.

- [0163] 도 17과 같이 텍스처가 고계조 화소 전극(191a)과 저계조 화소 전극(191b)의 사이에서 발생하는 이유를 도 18에서 도시하고 있다.
- [0164] 도 18은 본 발명의 실시예에 따른 액정 표시 장치에서 전계에 따라 텍스처가 발생하는 위치를 도시한 단면도이다.
- [0165] 도 18에서 high는 고계조 화소 전극(191a) 측으로 상대적으로 고전압이 인가된다. 또한, low는 저계조 화소 전극(191b) 측으로 상대적으로 낮은 전압이 인가된다.
- [0166] 액정 분자는 고계조 화소 전극(191a)의 상부에서는 고계조 화소 전극(191a)에 인가된 고전압에 의하여 배열하며, 저계조 화소 전극(191b)의 위에는 상대적으로 저전압에 의하여 배열된다. 하지만, 두 화소 전극의 중앙에서는 고계조 화소 전극(191a)에서 배열되던 액정 분자의 배열 방향과 저계조 화소 전극(191b)의 위에서 배열되던 액정 분자의 배열 방향이 서로 충돌한다. 다만, 고전압이 인가되는 고계조 화소 전극(191a)의 배열 방향이 보다 강한 제어력을 가지므로 도 18에서 도시하고 있는 바와 같이 두 전극의 중간 위치가 아니라 저계조 화소 전극(191b)에 가까운 위치에서 텍스처가 발생한다.
- [0167] 도 16의 실시예에 의하면 화소 전극의 주변에서 발생하는 텍스처는 줄일 수 있지만, 중앙에서 발생하는 텍스처를 줄이면 보다 향상된 표시 품질을 제공할 수 있다.
- [0168] 이를 위하여 도 19 내지 도 22는 본 발명의 또 다른 실시예를 살펴본다.
- [0169] 도 19 내지 도 22는 본 발명의 실시예에 따른 화소 전극의 구조에 따른 텍스처를 도시한 도면이다.
- [0170] 도 19 내지 도 22에서는 상부에는 고계조 화소 전극(191a)에 속하는 단위 화소 전극과 저계조 화소 전극(191b)이 상하로 도시되어 있다. 그리고 도 19 내지 도 22의 하부에는 이 때 텍스처를 도시하고 있다.
- [0171] 도 19 내지 도 22는 고계조 화소 전극(191a)과 저계조 화소 전극(191b) 사이의 간격을 변화시키면서 텍스처의 변화를 살펴보고 있다.
- [0172] 먼저, 도 19의 실시예는 고계조 화소 전극(191a)의 단위 화소 전극과 저계조 화소 전극(191b)의 단위 화소 전극 간의 거리가 일정한 경우이다. 즉, 단위 화소 전극 어느 부분에서도 세로 방향으로의 거리를 측정하면 일정하다.
- [0173] 이에 반하여 도 20 내지 도 22는 두 단위 화소 전극 간의 세로 방향의 거리를 측정하면, 양 끝단으로 갈수록 거리가 증가하는 실시예이다. 도 20은 양 끝단에서의 두 단위 화소 전극 간의 세로 방향의 거리가 기준보다 $1\mu\text{m}$ 긴 실시예이며, 도 21의 실시예는 $2\mu\text{m}$ 길고, 도 22의 실시예는 $3\mu\text{m}$ 길다.
- [0174] 도 19 내지 도 22의 하부에 도시된 텍스처를 보면 알 수 있는 바와 같이 도 22의 실시예에서 가장 텍스처가 적게 발생함을 확인할 수 있다. 즉, 고계조 화소 전극(191a)의 단위 화소 전극과 저계조 화소 전극(191b)의 단위 화소 전극 중 적어도 하나의 단위 화소 전극은 사각형의 구조를 가지지만, 대향하는 일 변이 곡선 구조를 가질 수 있고, 볼록한 곡면을 가진다. 또한, 볼록한 곡면의 곡률이 클수록 텍스처는 적게 발생한다. 볼록한 곡면의 중앙과 양 끝단의 높이차이는 0 이상 $3\mu\text{m}$ 이하의 값을 가질 수 있다.
- [0175] 이상에서는 기준 전압선(V; 178)을 사용하여 고계조 화소 전극과 저계조 화소 전극이 서로 다른 전압 레벨을 가지도록 한 실시예를 중심으로 살펴보았다.
- [0176] 이하에서는 다양한 방식으로 두 부화소 전극의 전압 레벨을 변경하는 실시예를 간단한 회로도를 통하여 살펴본다.
- [0177] 도 23 내지 도 27은 본 발명의 실시예에 따른 화소의 등가 회로도이다.
- [0178] 먼저, 도 23의 실시예를 살펴본다.
- [0179] 도 23의 실시예는 앞에서 설명한 바와 같이 기준 전압선(178)을 이용하여 두 부화소 전극에 서로 다른 레벨의 전압을 인가하는 화소의 회로도를 도시하고 있다.
- [0180] 도 23에서는 고계조 부화소는 PXa로 도시되어 있으며, 저계조 부화소는 PXb로 도시되어 있다.
- [0181] 도 23을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 게이트선(121), 데이터선(171), 그리고 기준 전압을 전달하는 기준 전압선(178) 등의 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0182] 각 화소(PX)는 제1 및 제2 부화소(PXa, PXb)를 포함한다. 제1 부화소(PXa)는 제1 스위칭 소자(Qa) 및 제1 액정

축전기(C1ca)를 포함하고, 제2 부화소(PXb)는 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 그리고 제2 액정 축전기(C1ca, C1cb)를 포함한다. 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 각각 게이트선(121) 및 데이터선(171)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제2 스위칭 소자(Qb)의 출력 단자 및 기준 전압선(178)에 연결되어 있다. 제1 스위칭 소자(Qa)의 출력 단자는 제1 액정 축전기(C1ca)에 연결되어 있고, 제2 스위칭 소자(Qb)의 출력 단자는 제2 액정 축전기(C1cb) 및 제3 스위칭 소자(Qc)의 입력 단자에 연결되어 있다. 제3 스위칭 소자(Qc)의 제어 단자는 게이트선(121)과 연결되어 있고, 입력 단자는 제2 액정 축전기(C1cb)와 연결되어 있으며, 출력 단자는 기준 전압선(178)에 연결되어 있다.

[0183] 도 23에 도시한 화소(PX)의 동작에 대해 설명하면, 먼저 게이트선(121)에 게이트 온 전압(Von)이 인가되면 이에 연결된 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb), 그리고 제3 스위칭 소자(Qc)가 턴 온 된다. 이에 따라 데이터선(171)에 인가된 데이터 전압은 턴 온 된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통해 각각 제1 액정 축전기(C1ca) 및 제2 액정 축전기(C1cb)에 인가되어 제1 액정 축전기(C1ca) 및 제2 액정 축전기(C1cb)는 데이터 전압 및 공통 전압(Vcom)의 차이만큼 충전된다. 이 때, 제1 액정 축전기(C1ca) 및 제2 액정 축전기(C1cb)에는 제1 및 제2 스위칭 소자(Qa, Qb)를 통해 동일한 데이터 전압이 전달되나 제2 액정 축전기(C1cb)의 충전 전압은 제3 스위칭 소자(Qc)를 통해 분압이 된다. 따라서, 제2 액정 축전기(C1cb)의 충전 전압은 제1 액정 축전기(C1ca)의 충전 전압보다 작아지므로 두 부화소(PXa, PXb)의 휘도가 달라질 수 있다. 따라서, 제1 액정 축전기(C1ca)에 충전되는 전압과 제2 액정 축전기(C1cb)의 충전되는 전압을 적절히 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있고, 이에 따라 측면 시인성을 개선할 수 있다.

[0184] 그러나 본 발명이 실시예에 따른 액정 표시 장치의 화소(PX)의 구조는 도 23에 도시한 실시예에 한정되는 것은 아니고 다양할 수 있다.

[0185] 이하에서는 도 24의 실시예를 살펴본다.

[0186] 본 발명의 실시예에 의한 액정 표시 장치는 복수의 게이트선(GL)과 복수의 데이터선(DL), 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결되어 있는 복수의 화소(PX)를 포함한다. 각 화소(PX)는 한 쌍의 제1 및 제2 부화소(PXa, PXb)를 포함하고, 제1 부화소(PXa)에는 제1 부화소 전극이 형성되고, 제2 부화소(PXb)에는 제2 부화소 전극이 형성된다.

[0187] 본 발명의 실시예에 의한 액정 표시 장치는 게이트선(GL) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Q), 스위칭 소자(Q)와 연결되어 제1 부화소(PXa)에 형성되는 제1 액정 축전기(C1ca)와 제1 유지 축전기(Csta), 스위칭 소자(Q)와 연결되어 제2 부화소(PXb)에 형성되는 제2 액정 축전기(C1cb)와 제2 유지 축전기(Cstb), 및 스위칭 소자(Q) 및 제2 액정 축전기(C1cb) 사이에 형성되는 보조 축전기(Cas)를 더 포함한다.

[0188] 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 제1 액정 축전기(C1ca), 제1 유지 축전기(Csta), 보조 축전기(Cas)와 연결되어 있다.

[0189] 보조 축전기(Cas)의 일측 단자는 스위칭 소자(Q)의 출력 단자에 연결되고, 타측 단자는 제2 액정 축전기(C1cb) 및 제2 유지 축전기(Cstb)에 연결된다.

[0190] 보조 축전기(Cas)에 의해 제2 액정 축전기(C1cb)의 충전 전압이 제1 액정 축전기(C1ca)의 충전 전압보다 낮게 하여 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.

[0191] 이하에서는 도 25의 실시예를 살펴본다.

[0192] 본 발명의 실시예에 의한 액정 표시 장치는 복수의 게이트선(GLn, GLn+1), 복수의 데이터선(DL), 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결되어 있는 복수의 화소(PX)를 포함한다. 각 화소(PX)는 한 쌍의 제1 및 제2 부화소(PXa, PXb)를 포함하고, 제1 부화소(PXa)에는 제1 부화소 전극이 형성되고, 제2 부화소(PXb)에는 제2 부화소 전극이 형성된다.

[0193] 본 발명의 실시예에 의한 액정 표시 장치는 게이트선(GLn) 및 데이터선(DL)에 연결되어 있는 제1 스위칭 소자(Qa)와 제2 스위칭 소자(Qb), 제1 스위칭 소자(Qa)와 연결되어 제1 부화소(PX)에 형성되는 제1 액정 축전기(C1ca)와 제1 유지 축전기(Csta), 제2 스위칭 소자(Qb)와 연결되어 제2 부화소에 형성되는 제2 액정 축전기(C1cb)와 제2 유지 축전기(Cstb), 제2 스위칭 소자(Qb)와 연결되고 다음 단의 게이트선(GLn+1)에 의해 스위칭되는 제3 스위칭 소자(Qc), 및 제3 스위칭 소자(Qc)와 연결되어 있는 보조 축전기(Cas)를 더 포함한다.

- [0194] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLn)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 각각 제1 액정 축전기(Clca) 및 제1 유지 축전기(Csta), 제2 액정 축전기(Clcb) 및 제2 유지 축전기(Cstb)와 각각 연결되어 있다.
- [0195] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 다음 단의 게이트선(GLn+1)과 연결되어 있고, 입력 단자는 제2 액정 축전기(Clcb)와 연결되어 있으며, 출력 단자는 보조 축전기(Cas)와 연결되어 있다.
- [0196] 보조 축전기(Cas)의 일측 단자는 제3 스위칭 소자(Qc)의 출력 단자에 연결되고, 타측 단자는 유지 전극선(SL)에 연결된다.
- [0197] 본 발명의 실시예에 의한 액정 표시 장치의 동작을 살펴보면, 게이트선(GLn)에 게이트 온 전압이 인가되면 이에 연결된 제1 스위칭 소자 및 제2 스위칭 소자(Qa, Qb)가 턴 온 되고, 데이터선(171)의 데이터 전압이 제1 및 제2 부화소 전극에 인가된다.
- [0198] 이어, 게이트선(GLn)에 게이트 오프 전압이 인가되고, 다음 단의 게이트선(GLn+1)에 게이트 온 전압이 인가되면 제1 및 제2 스위칭 소자(Qa, Qb)는 턴 오프되고 제3 스위칭 소자(Qc)는 턴 온된다. 이에 따라 제2 스위칭 소자(Qb)의 출력 단자와 연결된 제2 부화소 전극의 전하가 보조 축전기(Cas)로 흘러 들어 제2 액정 축전기(Clcb)의 전압이 하강한다.
- [0199] 이와 같이 제1 및 제2 액정 축전기(Clca, Clcb)의 충전 전압을 다르게 하여 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.
- [0200] 이하에서는 도 26의 실시예를 살펴본다.
- [0201] 본 발명의 실시예에 의한 액정 표시 장치는 복수의 게이트선(GL), 복수의 데이터선(DL1, DL2), 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결되어 있는 복수의 화소(PX)를 포함한다. 각 화소(PX)는 한 쌍의 제1 및 제2 액정 축전기(Clca, Clab)와 제1 및 제2 유지 축전기(Csta, Cstb)를 포함한다.
- [0202] 각 부화소는 하나의 액정 축전기와 유지 축전기를 포함하며, 추가적으로 하나의 박막 트랜지스터(Q)를 포함한다. 하나의 화소에 속하는 두 부화소의 박막 트랜지스터(Q)는 동일한 게이트선(GL)에 연결되어 있지만, 서로 다른 데이터선(DL1, DL2)에 연결되어 있다. 서로 다른 데이터선(DL1, DL2)은 서로 다른 레벨의 데이터 전압을 동시에 인가하여 두 부화소의 제1 및 제2 액정 축전기(Clca, Clcb)가 서로 다른 충전 전압을 가지도록 한다. 그 결과 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.
- [0203] 이하에서는 도 27의 실시예를 살펴본다.
- [0204] 본 발명의 일 실시예에 따른 액정 표시 장치는 도 27에 도시된 바와 같이 게이트선(GL), 데이터선(DL), 제1 전원선(SL1), 제2 전원선(SL2), 게이트선(GL) 및 데이터선(DL)에 연결되는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb)를 포함한다.
- [0205] 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 스위칭 소자(Qa)에 연결되는 보조 승압 축전기(Csa) 및 제1 액정 축전기(Clca), 제2 스위칭 소자(Qb)에 연결되는 보조 감압 축전기(Csb) 및 제2 액정 축전기(Clcb)를 더 포함한다.
- [0206] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 박막 트랜지스터 등의 삼단자 소자로 이루어진다. 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 동일한 게이트선(GL) 및 동일한 데이터선(DL)에 연결되어 동일한 타이밍에 턴 온되어 동일한 데이터 신호를 출력한다.
- [0207] 제1 전원선(SL1) 및 제2 전원선(SL2)에는 일정한 주기를 가지고 스윙하는 형태의 전압이 인가된다. 제1 전원선(SL1)에는 일정 주기(예를 들면, 1H) 동안 제1 저전압이 인가되고, 그 다음 일정 주기 동안 제1 고전압이 인가된다. 제2 전원선(SL2)에는 일정 주기 동안 제2 고전압이 인가되고, 그 다음 일정 주기 동안 제2 저전압이 인가된다. 이때, 제1 주기와 제2 주기는 한 프레임 동안 복수 회 반복되어 제1 전원선(SL1)과 제2 전원선(SL2)에는 스윙하는 형태의 전압이 인가되는 것이다. 이때, 제1 저전압과 제2 저전압은 동일하고 제1 고전압과 제2 고전압도 동일할 수 있다.
- [0208] 보조 승압 축전기(Csa)는 제1 스위칭 소자(Qa) 및 제1 전원선(SL1)에 연결되고, 보조 감압 축전기(Csb)는 제2

스위칭 소자(Qb) 및 제2 전원선(SL2)에 연결된다.

- [0209] 보조 승압 축전기(Csa)가 제1 스위칭 소자(Qa)와 연결된 부분의 단자(이하, '제1 단자'라 함)의 전압(Va)은 제1 전원선(SL1)에 제1 저전압이 인가되면 낮아지고, 제1 고전압이 인가되면 높아진다. 그 후 제1 전원선(SL1)의 전압이 스윙함에 따라서 제1 단자의 전압(Va)도 스윙하게 된다.

[0210] 또한, 보조 감압 축전기(Csb)가 제1 스위칭 소자(Qb)와 연결된 부분의 단자(이하, '제2 단자'라 함)의 전압(Vb)은 제2 전원선(SL2)에 제2 고전압이 인가되면 높아지고, 제2 저전압이 인가되면 낮아진다. 그 후 제2 전원선(SL2)의 전압이 스윙함에 따라서 제2 단자의 전압(Vb)도 스윙하게 된다.

[0211] 이와 같이 두 부화소에 동일한 데이터 전압이 인가되더라도 제1 및 제2 전원선(SL1, SL2)에서 스윙하는 전압의 크기에 따라서 두 부화소의 화소 전극의 전압(Va, Vb)가 변화되므로 이를 통하여 두 부화소의 투과율을 다르게 하고 측면 시인성을 향상시킬 수 있다.

[0212] 도 24 내지 도 27의 실시예에서는 기준 전압선이 사용되지 않지만, 데이터선에 평행한 어떠한 선을 사용하여 화소의 표시 영역의 중앙을 세로로 가로지르도록 형성하여 표시 품질을 향상시킨다.

[0213] 이상에서는 본 발명의 다양한 실시예에 대하여 살펴보았다.

[0214] 이상과 같은 액정 표시 장치에서는 화소 전극에 속하는 단위 화소 전극이 미세 가지부(199)를 가지며, 단위 화소 전극의 개수가 많아 미세 가지부(199)의 수도 많다. 그 결과 액정 분자를 제어하기에 충분한 액정 제어력을 가질 수 있어, 액정층에 별도로 광에 의하여 중합되는 전중합체를 포함시키지 않을 수 있다.

[0215] 하지만, 실시예에 따라서는 액정 제어력이 부분적으로 떨어질 수 있어, 액정층에 전중합체를 포함시킬 수 있다.

[0216] 전중합체를 포함하는 경우 선경사를 형성하는 방법에 대하여 도 28에서 도시하고 있다.

[0217] 도 28은 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 도시한 도면이다.

[0218] 도 28을 참고하면, 우선 자외선 등의 광에 의한 중합 반응(polymerization)에 의해 경화되는 단량체(monomer) 등의 전중합체(prepolymer)(330)를 액정 물질과 함께 두 표시판(100, 200) 사이에 주입한다. 전중합체(330)는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)일 수 있다.

[0219] 다음 제1 및 제2 부화소 전극에 데이터 전압을 인가하고 상부 표시판(200)의 공통 전극(270)에 공통 전압을 인가하여 두 표시판(100, 200) 사이의 액정층(3)에 전기장을 생성한다. 그러면, 액정층(3)의 액정 분자(31)들은 그 전기장에 응답하여, 일정 방향으로 기울어진다.

[0220] 이렇게 액정층(3)의 액정 분자(31)가 일정 방향으로 기울어진 상태에서, 자외선 등의 광을 조사하면 전중합체(330)가 중합 반응을 하여 도 28에 도시한 바와 같이 선경사 제공 중합체(350)가 형성된다. 선경사 제공 중합체(350)는 표시판(100, 200)에 접하여 형성된다. 선경사 제공 중합체(350)에 의해 액정 분자(31)들은 앞서 설명한 방향으로 선경사를 가지도록 배향 방향이 정해진다. 따라서, 전기장 생성 전극(191, 270)에 전압을 가하지 않은 상태에서도 액정 분자(31)들은 서로 다른 네 방향으로 선경사를 가지고 배열하게 된다.

[0221] 그 결과, 하나의 화소 중 상부 부화소 또는 하부 부화소 각각의 영역에서 액정 분자(31)들이 총 네 방향으로 선경사를 가지게 된다.

[0222] 도 28과 같은 중합체를 이용한 선 경사는 색필터(230)의 미세 가지부(199)가 제공하는 액정 제어력만으로는 텍스처를 줄이지 못하는 경우에 부수적으로 사용된다.

[0223] 도 28에서는 액정층에 광반응 물질을 포함하는 실시예를 중심으로 기술하였지만, 배향막에 광반응 물질을 포함시키는 경우도 이에 준하여 형성된다.

[0224] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

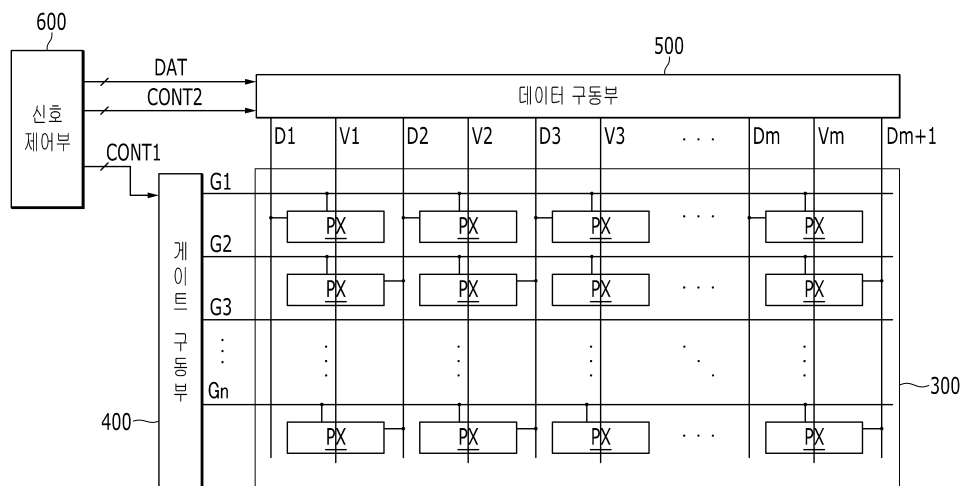
부호의 설명

- [0225] 100: 하부 표시판 121: 게이트선

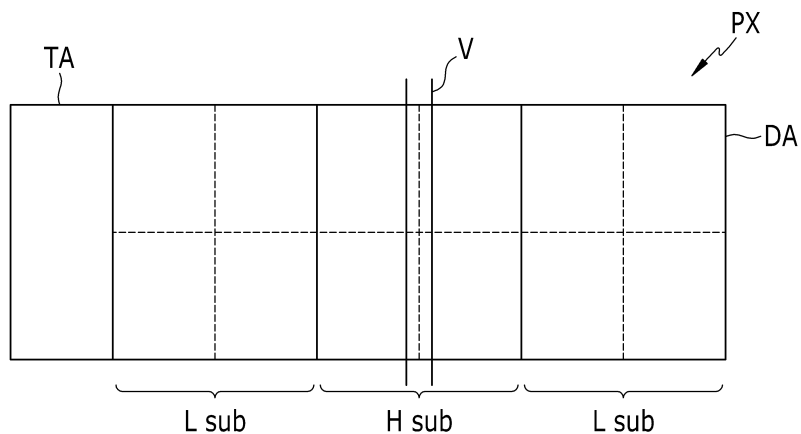
- | | |
|--------------|-----------------|
| 124: 게이트 전극 | 154: 반도체 |
| 171: 데이터선 | 173: 소스 전극 |
| 175: 드레인 전극 | 178: 기준 전압선 |
| 178b: 가지부 | 185: 접촉 구멍 |
| 191: 화소 전극 | 195: 연결부 |
| 198: 중앙 전극 | 199: 미세 가지부 |
| 200: 상부 표시판 | 230: 색필터 |
| 270: 공통 전극 | 3: 액정층 |
| 300: 표시 패널 | 31: 액정 분자 |
| 400: 게이트 구동부 | 500: 데이터 구동부 |
| 600: 신호 제어부 | 72, 73, 78: 개구부 |

도면

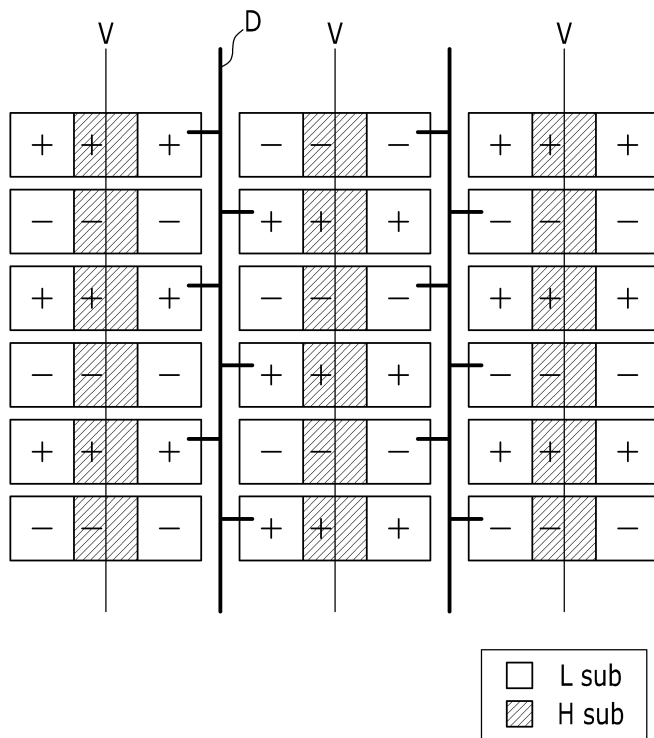
도면1



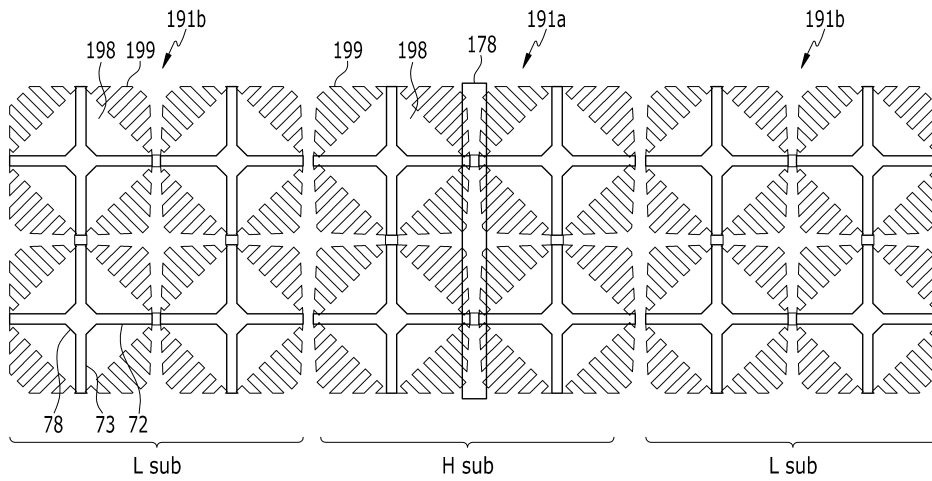
도면2



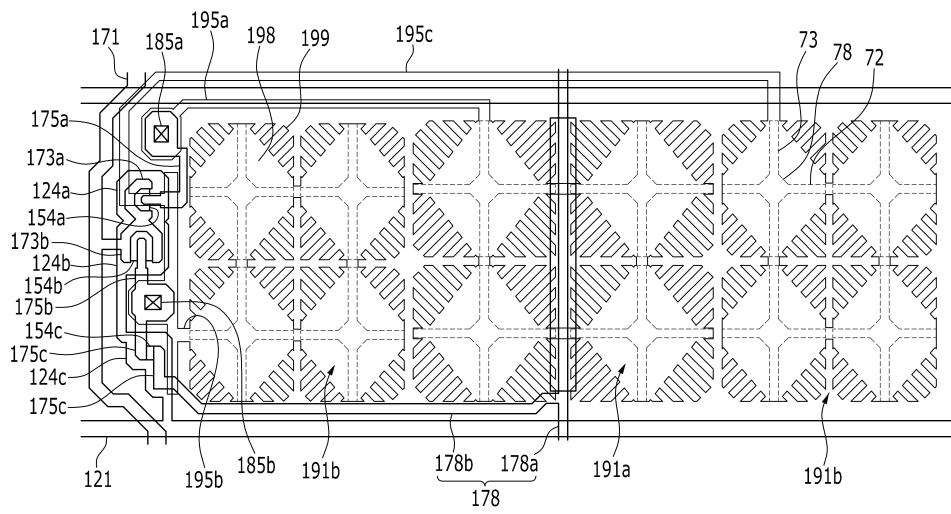
도면3



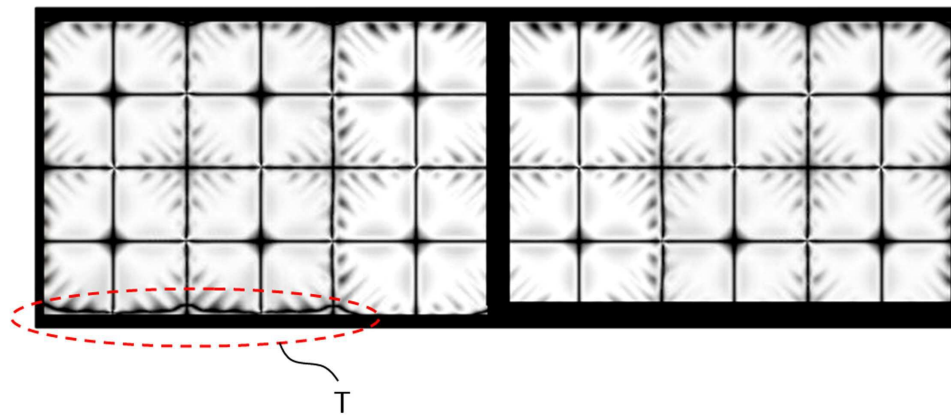
도면4



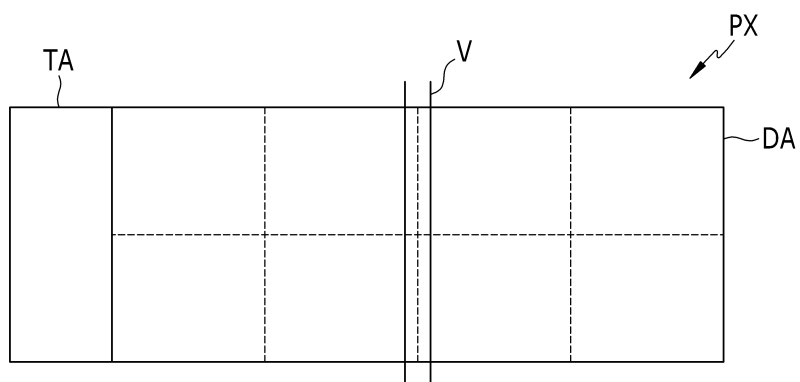
도면5



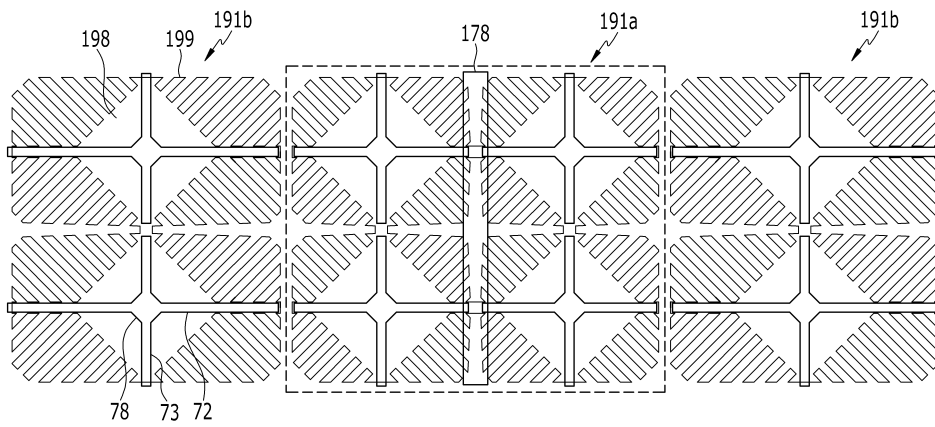
도면6



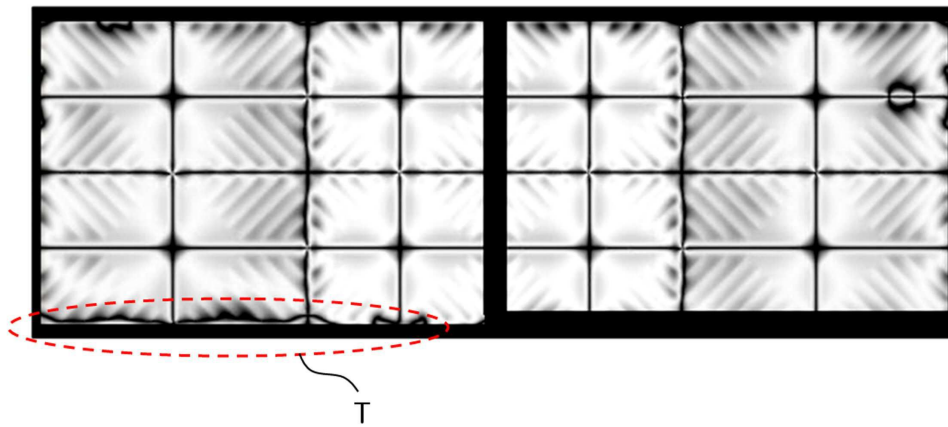
도면7



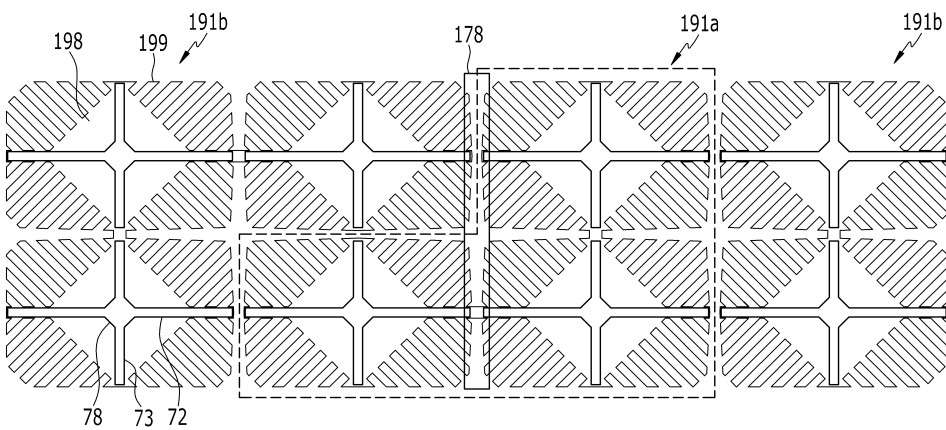
도면8



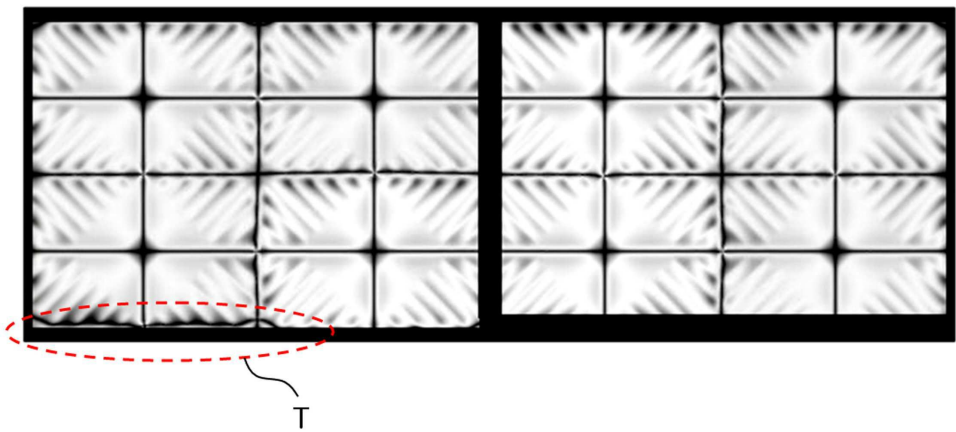
도면9



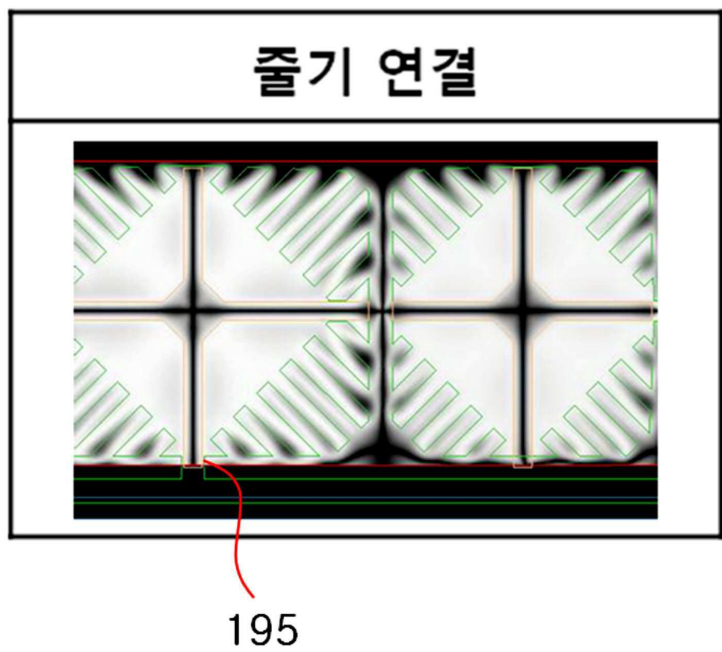
도면10



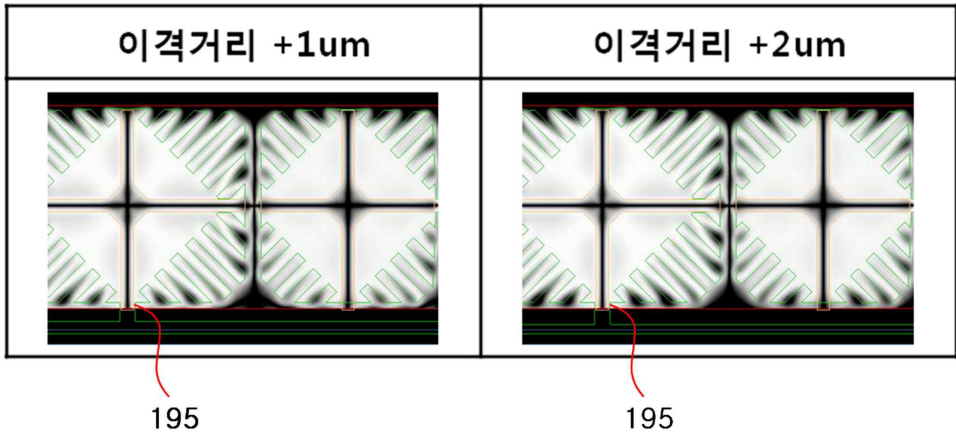
도면11



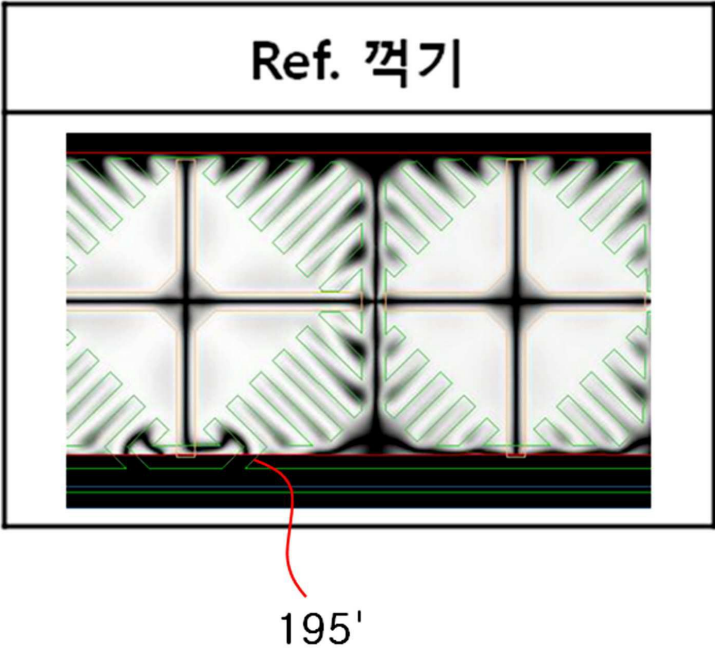
도면12



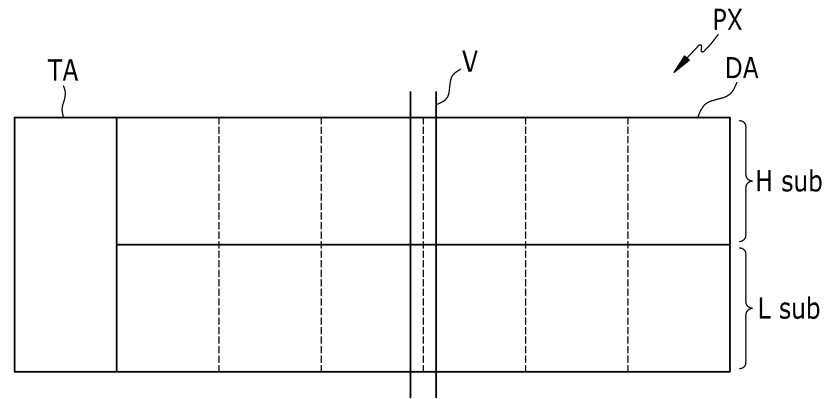
도면13



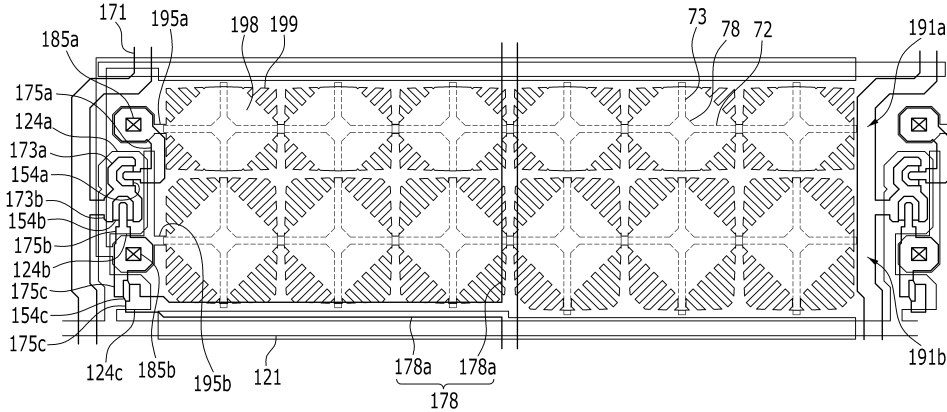
도면14



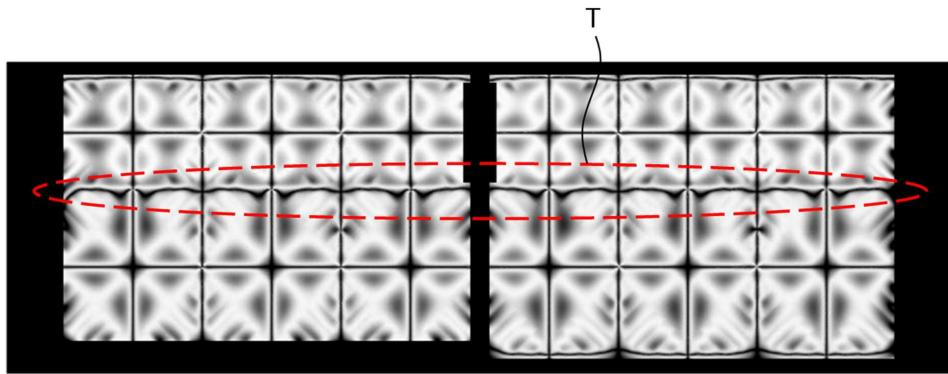
도면15



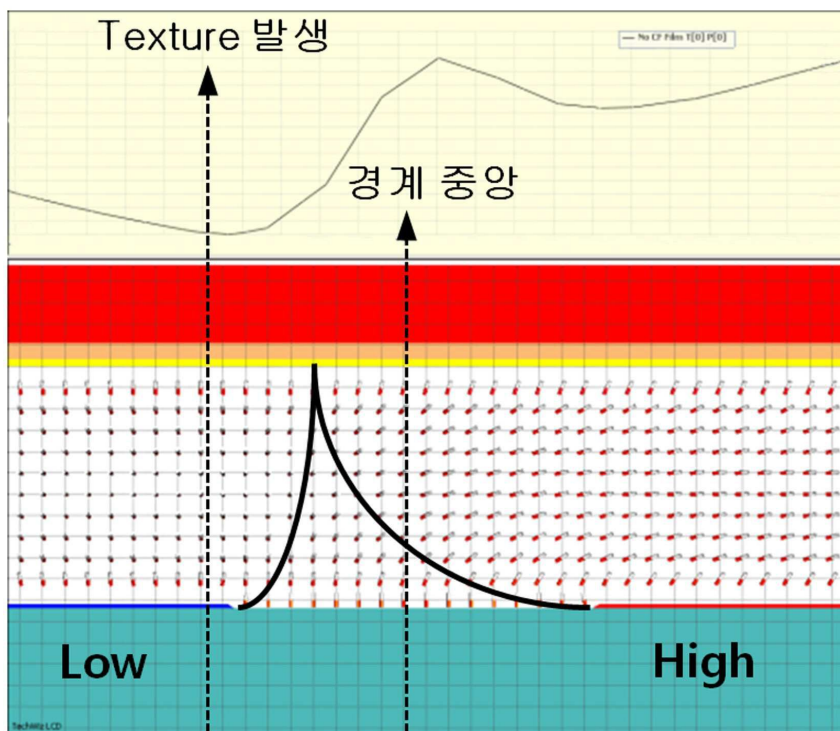
도면16



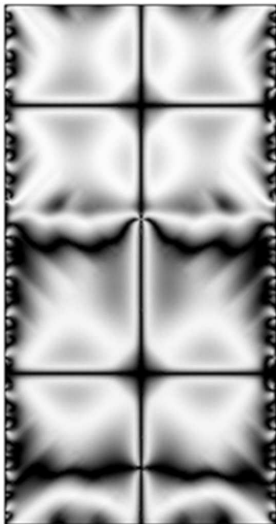
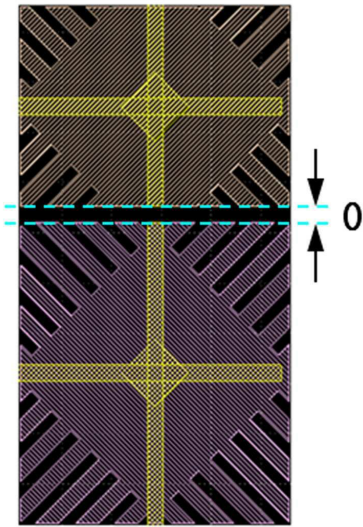
도면17



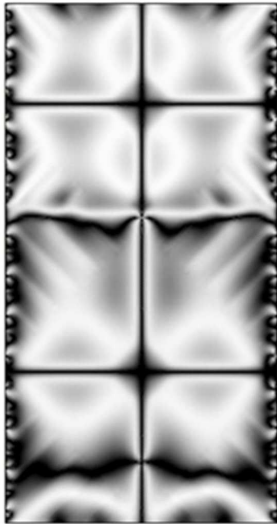
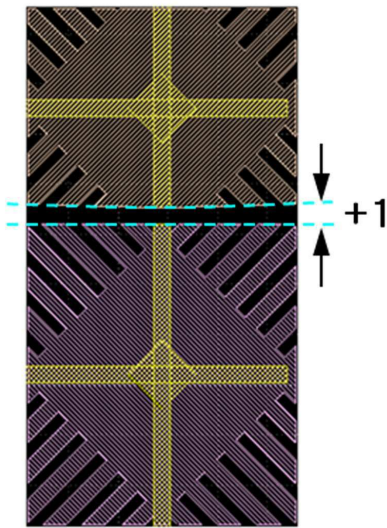
도면18



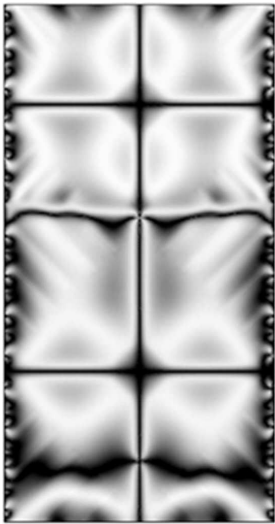
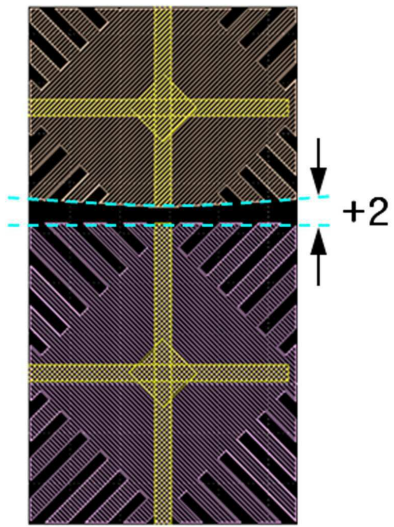
도면19



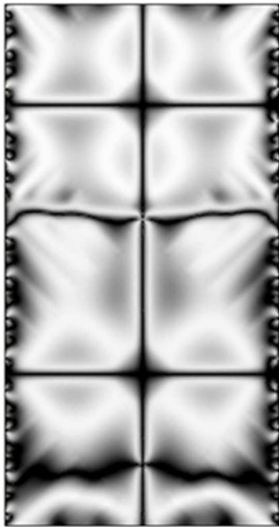
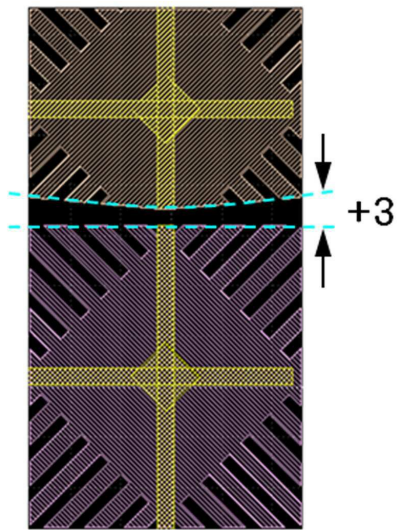
도면20



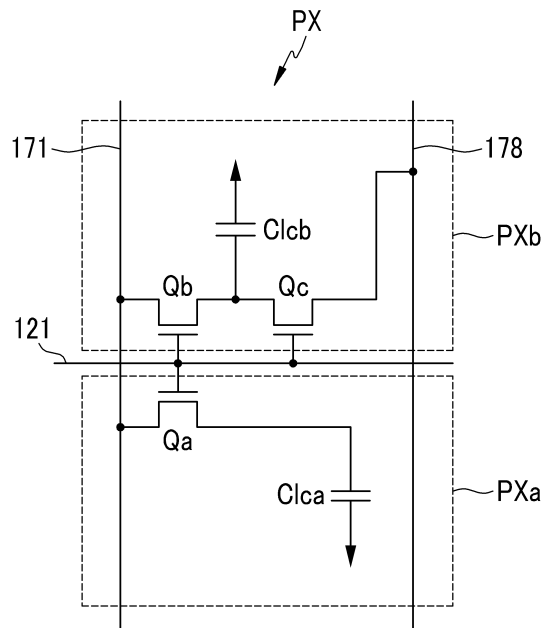
도면21



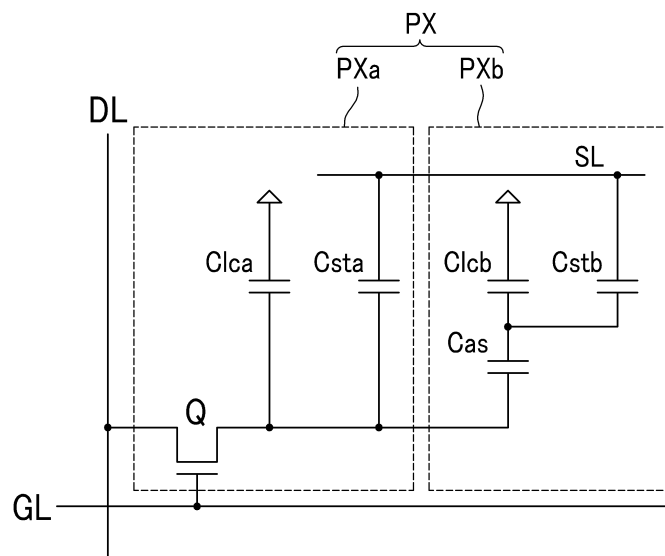
도면22



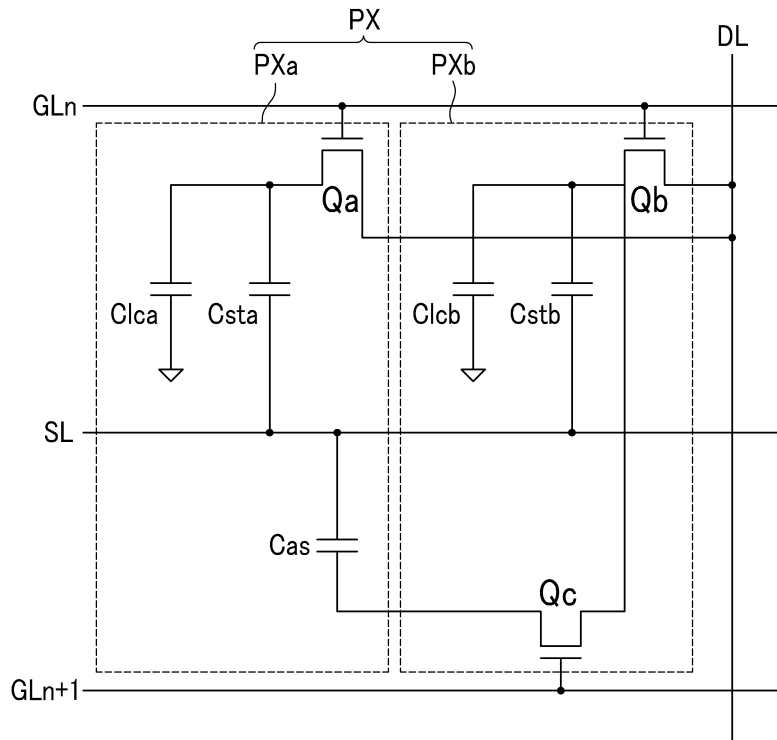
도면23



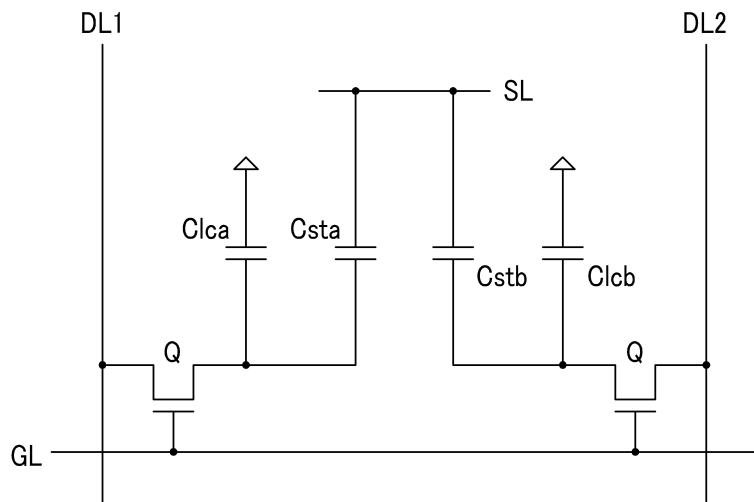
도면24



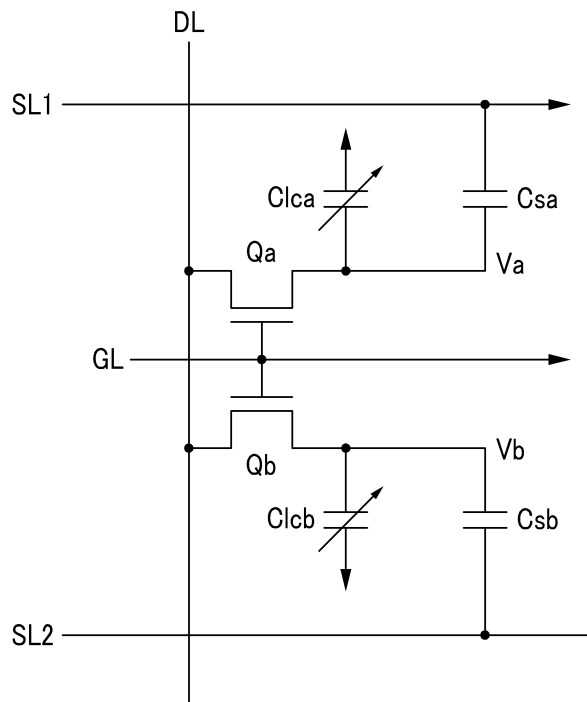
도면25



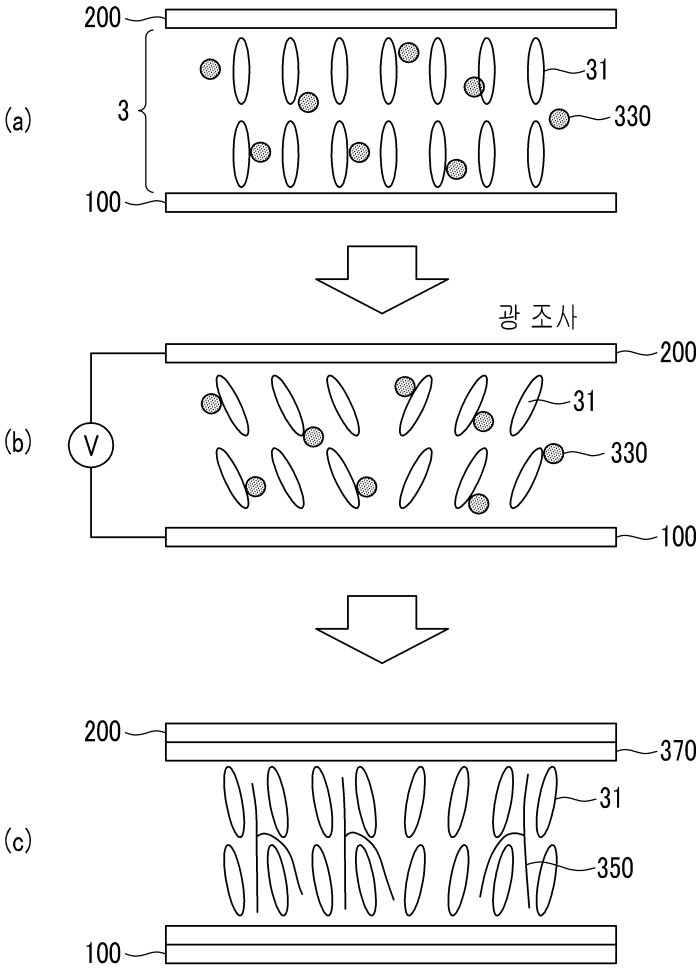
도면26



도면27



도면28



专利名称(译)	液晶显示器		
公开(公告)号	KR102129569B1	公开(公告)日	2020-07-03
申请号	KR1020130144856	申请日	2013-11-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	신철 창학선 류장위 장재수 신기철 이성영		
发明人	신철 창학선 류장위 장재수 신기철 이성영		
IPC分类号	G02F1/1343 G02F1/133		
审查员(译)	Hansangil		
其他公开文献	KR1020150060445A		

摘要(译)

液晶显示装置技术领域本发明涉及一种液晶显示装置,其包括沿着显示区域的中心垂直地延伸的基准电压线,其中,显示区域包括一个高灰度子像素区域和一个低灰度子像素区域。子像素区域位于两个低灰度子像素区域之间,或者一行是高灰度子像素区域,另一行是低灰度子像素区域。

