



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0058609
(43) 공개일자 2015년05월29일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) G02F 1/133 (2006.01)

G09F 9/35 (2006.01)

(21) 출원번호 10-2013-0139976

(22) 출원일자 2013년11월18일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

이선화

경기 화성시 메타폴리스로47-11 622호

정광철

경기 성남시 수정구 수정로 60, 403호 (수진동, 태평오피스텔)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 18 항

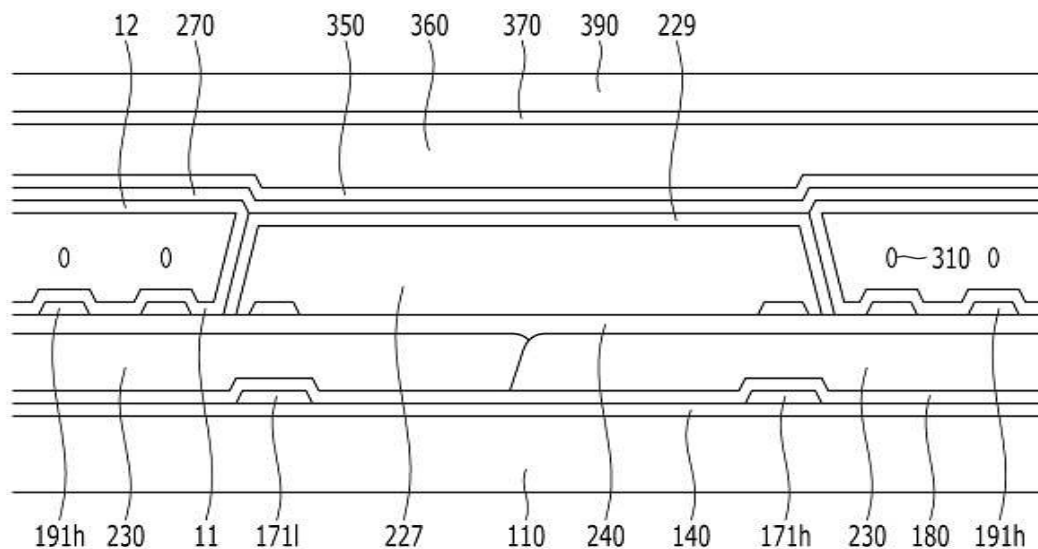
(54) 발명의 명칭 표시 장치

(57) 요약

본 발명은 수평 크로스 토크(horizontal crosstalk)를 개선하고, 개구율을 향상시킬 수 있는 표시 장치에 관한 것으로, 본 발명의 일 실시예에 의한 표시 장치는 기판, 상기 기판 위에 형성되어 있는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있는 화소

(뒷면에 계속)

대표도 - 도5



전극, 상기 화소 전극 위에 상기 박막 트랜지스터와 중첩하도록 형성되어 있는 차광 부재, 상기 차광 부재 위에 상기 박막 트랜지스터 및 상기 데이터선과 중첩하도록 형성되어 있는 차광 부재 보호층, 상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 형성되어 있는 공통 전극, 상기 공통 전극 위에 형성되어 있는 지붕층, 상기 미세 공간의 일부를 노출시키는 주입구, 상기 미세 공간을 채우고 있는 액정층, 및 상기 주입구를 덮도록 상기 지붕층 위에 형성되어 상기 미세 공간을 밀봉하는 덮개막을 포함하는 것을 특징으로 한다.

(72) 발명자

송세영

경기 화성시 동탄반석로 277, 115동 3101호 (석우동, 예당마을우미린제일풍경채)

정미혜

경기 수원시 장안구 천천로74번길 92, 824동 1402호 (정자동, 대월마을대림진흥아파트)

황인재

경기 수원시 영통구 영통로514번길 53, 112동 1301호 (영통동, 황골마을주공2단지아파트)

명세서

청구범위

청구항 1

기관,
상기 기관 위에 형성되어 있는 게이트선 및 데이터선,
상기 게이트선 및 상기 데이터선에 연결되어 있는 박막 트랜지스터,
상기 박막 트랜지스터와 연결되어 있는 화소 전극,
상기 화소 전극 위에 상기 박막 트랜지스터와 중첩하도록 형성되어 있는 차광 부재,
상기 차광 부재 위에 상기 박막 트랜지스터 및 상기 데이터선과 중첩하도록 형성되어 있는 차광 부재 보호층,
상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 형성되어 있는 공통 전극,
상기 공통 전극 위에 형성되어 있는 지붕층,
상기 미세 공간의 일부를 노출시키는 주입구,
상기 미세 공간을 채우고 있는 액정층, 및
상기 주입구를 덮도록 상기 지붕층 위에 형성되어 상기 미세 공간을 밀봉하는 덮개막을 포함하는,
표시 장치.

청구항 2

제1 항에 있어서,
상기 화소 전극은 상기 데이터선과 중첩하도록 형성되어 있는,
표시 장치.

청구항 3

제2 항에 있어서,
상기 데이터선은 제1 데이터선 및 제2 데이터선을 포함하고,
상기 화소 전극은 제1 부화소 전극 및 제2 부화소 전극을 포함하고,
상기 제1 부화소 전극 및 상기 제2 부화소 전극은 모두 상기 제1 데이터선 및 상기 제2 데이터선과 중첩하는,
표시 장치.

청구항 4

제3 항에 있어서,
상기 제1 데이터선 및 상기 제2 데이터선에는 상이한 데이터 전압이 인가되는,
표시 장치.

청구항 5

제4 항에 있어서,
상기 제1 데이터선에 인가되는 데이터 전압은 상기 제2 데이터선에 인가되는 데이터 전압보다 높은,
표시 장치.

청구항 6

제2 항에 있어서,
상기 데이터선은 인접하는 두 개의 상기 미세 공간 사이에 위치하는,
표시 장치.

청구항 7

제6 항에 있어서,
상기 데이터선은 행 방향으로 인접하는 두 개의 상기 미세 공간 사이에 위치하는,
표시 장치.

청구항 8

제7 항에 있어서,
상기 게이트선은 열 방향으로 인접하는 두 개의 상기 미세 공간 사이에 위치하는,
표시 장치.

청구항 9

제8 항에 있어서,
상기 차광 부재 및 상기 차광 부재 보호층은 상기 게이트선과 중첩하도록 더 형성되어 있는,
표시 장치.

청구항 10

제9 항에 있어서,
상기 게이트선 및 상기 데이터선은 서로 교차하는,
표시 장치.

청구항 11

제10 항에 있어서,
상기 게이트선과 나란하게 형성되어 있고, 상기 화소 전극의 일측 가장자리와 중첩하도록 형성되어 있는 유지 전극선을 더 포함하는,

표시 장치.

청구항 12

제11 항에 있어서,
상기 유지 전극선은 상기 데이터선과 나란하도록 형성되지 않는,
표시 장치.

청구항 13

제6 항에 있어서,
상기 데이터선과 중첩하도록 형성되는 간격재를 더 포함하는,
표시 장치.

청구항 14

제13 항에 있어서,
상기 간격재는 상기 화소 전극 위에 형성되어 있고, 상기 차광 부재 보호층 아래에 형성되어 있는,
표시 장치.

청구항 15

제14 항에 있어서,
상기 간격재는 상기 차광 부재와 동일한 층에 형성되어 있는,
표시 장치.

청구항 16

제15 항에 있어서,
상기 간격재는 상기 차광 부재와 동일한 물질로 이루어지는,
표시 장치.

청구항 17

제6 항에 있어서,
상기 차광 부재 보호층은 상기 화소 전극 위에 형성되어 있고, 상기 공통 전극 아래에 형성되어 있는,
표시 장치.

청구항 18

제17 항에 있어서,

상기 차광 부재 보호층은 실리콘 질화물 및 실리콘 산화물을 포함하는 무기 절연 물질로 이루어지는, 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 수평 크로스 토크(horizontal crosstalk)를 개선하고, 개구율을 향상시킬 수 있는 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치를 구성하는 두 장의 표시판은 박막 트랜지스터 표시판과 대향 표시판으로 이루어질 수 있다. 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성될 수 있다. 대향 표시판에는 차광부재, 색 필터, 공통 전극 등이 형성될 수 있다. 경우에 따라 차광 부재, 색 필터, 공통 전극이 박막 트랜지스터 표시판에 형성될 수도 있다.

[0004] 그러나, 종래의 액정 표시 장치에서는 두 장의 기판이 필수적으로 사용되고, 두 장의 기판 위에 각각의 구성 요소들을 형성함으로써, 표시 장치가 무겁고, 두꺼우며, 비용이 많이 들고, 공정 시간이 오래 걸리는 등의 문제점이 있었다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 하나의 기판을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있는 표시 장치를 제공하는데 그 목적이 있다.

[0006] 또한, 수평 크로스 토크(horizontal crosstalk)를 개선하고, 개구율을 향상시킬 수 있는 표시 장치를 제공하는데 그 목적이 있다.

[0007] 또한, 화소 전극과 공통 전극 사이의 단락을 방지할 수 있는 표시 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0008] 상기와 같은 목적에 따른 본 발명의 일 실시예에 의한 표시 장치는 기판, 상기 기판 위에 형성되어 있는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있는 화소 전극, 상기 화소 전극 위에 상기 박막 트랜지스터와 중첩하도록 형성되어 있는 차광 부재, 상기 차광 부재 위에 상기 박막 트랜지스터 및 상기 데이터선과 중첩하도록 형성되어 있는 차광 부재 보호층, 상기 화소 전극 위에 상기 화소 전극과 복수의 미세 공간을 사이에 두고 이격되도록 형성되어 있는 공통 전극, 상기 공통 전극 위에 형성되어 있는 지붕층, 상기 미세 공간의 일부를 노출시키는 주입구, 상기 미세 공간을 채우고 있는 액정층, 및 상기 주입구를 덮도록 상기 지붕층 위에 형성되어 상기 미세 공간을 밀봉하는 덮개막을 포함하는 것을 특징으로 한다.

[0009] 상기 화소 전극은 상기 데이터선과 중첩하도록 형성될 수 있다.

[0010] 상기 데이터선은 제1 데이터선 및 제2 데이터선을 포함하고, 상기 화소 전극은 제1 부화소 전극 및 제2 부화소 전극을 포함하고, 상기 제1 부화소 전극 및 상기 제2 부화소 전극은 모두 상기 제1 데이터선 및 상기 제2 데이터선과 중첩할 수 있다.

- [0011] 상기 제1 데이터선 및 상기 제2 데이터선에는 상이한 데이터 전압이 인가될 수 있다.
- [0012] 상기 제1 데이터선에 인가되는 데이터 전압은 상기 제2 데이터선에 인가되는 데이터 전압보다 높을 수 있다.
- [0013] 상기 데이터선은 인접하는 두 개의 상기 미세 공간 사이에 위치할 수 있다.
- [0014] 상기 데이터선은 행 방향으로 인접하는 두 개의 상기 미세 공간 사이에 위치할 수 있다.
- [0015] 상기 게이트선은 열 방향으로 인접하는 두 개의 상기 미세 공간 사이에 위치할 수 있다.
- [0016] 상기 차광 부재 및 상기 차광 부재 보호층은 상기 게이트선과 중첩하도록 더 형성될 수 있다.
- [0017] 상기 게이트선 및 상기 데이터선은 서로 교차할 수 있다.
- [0018] 본 발명의 일 실시예에 의한 표시 장치는 상기 게이트선과 나란하게 형성되어 있고, 상기 화소 전극의 일측 가장자리와 중첩하도록 형성되어 있는 유지 전극선을 더 포함할 수 있다.
- [0019] 상기 유지 전극선은 상기 데이터선과 나란하도록 형성되지 않을 수 있다.
- [0020] 상기 데이터선과 중첩하도록 형성되는 간격재를 더 포함할 수 있다.
- [0021] 상기 간격재는 상기 화소 전극 위에 형성되어 있고, 상기 차광 부재 보호층 아래에 형성될 수 있다.
- [0022] 상기 간격재는 상기 차광 부재와 동일한 층에 형성될 수 있다.
- [0023] 상기 간격재는 상기 차광 부재와 동일한 물질로 이루어질 수 있다.
- [0024] 상기 차광 부재 보호층은 상기 화소 전극 위에 형성되어 있고, 상기 공통 전극 아래에 형성될 수 있다.
- [0025] 상기 차광 부재 보호층은 실리콘 질화물 및 실리콘 산화물을 포함하는 무기 절연 물질로 이루어질 수 있다.

발명의 효과

- [0026] 상기한 바와 같은 본 발명의 일 실시예에 의한 표시 장치는 다음과 같은 효과가 있다.
- [0027] 본 발명의 일 실시예에 의한 표시 장치는 하나의 기판을 이용하여 표시 장치를 제조함으로써, 무게, 두께, 비용 및 공정 시간을 줄일 수 있다.
- [0028] 또한, 데이터선과 화소 전극이 중첩하도록 하여 수평 크로스 토크(horizontal crosstalk)를 개선하고, 개구율을 향상시킬 수 있다.
- [0029] 또한, 데이터선과 중첩하도록 간격재 및/또는 차광 부재 보호층을 형성하여 화소 전극과 공통 전극 사이의 단락을 방지할 수 있다.

도면의 간단한 설명

- [0030] 도 1은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이다.
- 도 2는 본 발명의 일 실시예에 의한 표시 장치의 한 화소의 등가 회로도이다.
- 도 3은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 배치도이다.
- 도 4는 IV-IV선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- 도 5는 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- 도 6은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 배치도이다.
- 도 7은 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0032] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유

사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0033] 먼저, 도 1을 참조하여 본 발명의 일 실시예에 의한 표시 장치에 대해 개략적으로 설명하면 다음과 같다.
- [0034] 도 1은 본 발명의 일 실시예에 의한 표시 장치를 나타낸 평면도이다.
- [0035] 본 발명의 일 실시예에 의한 표시 장치는 유리 또는 플라스틱 등과 같은 재료로 만들어진 기관(110)을 포함한다.
- [0036] 기관(110) 위에는 지봉층(360)에 의해 덮여있는 미세 공간(305)이 형성되어 있다. 지봉층(360)은 행 방향으로 뻗어있고, 하나의 지봉층(360) 아래에는 복수의 미세 공간(305)이 형성되어 있다.
- [0037] 미세 공간(305)은 매트릭스 형태로 배치될 수 있으며, 상하로 인접한 미세 공간(305)들 사이에는 제1 골짜기(V1)가 위치하고 있고, 좌우로 인접한 미세 공간(305)들 사이에는 제2 골짜기(V2)가 위치하고 있다.
- [0038] 복수의 지봉층(360)은 제1 골짜기(V1)를 사이에 두고 분리되어 있다. 제1 골짜기(V1)와 접하는 부분에서 미세 공간(305)은 지봉층(360)에 의해 덮여있지 않고, 외부로 노출될 수 있다. 이를 주입구(307a, 307b)라 한다.
- [0039] 주입구(307a, 307b)는 미세 공간(305)의 양측 가장자리에 형성되어 있다. 주입구(307a, 307b)는 제1 주입구(307a)와 제2 주입구(307b)로 이루어지고, 제1 주입구(307a)는 미세 공간(305)의 제1 가장자리의 측면을 노출시키도록 형성되고, 제2 주입구(307b)는 미세 공간(305)의 제2 가장자리의 측면을 노출시키도록 형성된다. 미세 공간(305)의 제1 가장자리의 측면과 제2 가장자리의 측면은 서로 마주본다.
- [0040] 각 지봉층(360)은 인접한 제2 골짜기(V2)들 사이에서 기관(110)으로부터 떨어지도록 형성되어, 미세 공간(305)을 형성한다. 즉, 지봉층(360)은 주입구(307a, 307b)가 형성되어 있는 제1 가장자리 및 제2 가장자리의 측면을 제외한 나머지 측면들을 덮도록 형성되어 있다.
- [0041] 상기에서 설명한 본 발명의 일 실시예에 의한 표시 장치의 구조는 예시에 불과하며, 다양한 변형이 가능하다. 예를 들면, 미세 공간(305), 제1 골짜기(V1), 및 제2 골짜기(V2)의 배치 형태의 변경이 가능하고, 복수의 지봉층(360)이 제1 골짜기(V1)에서 서로 연결될 수도 있으며, 각 지봉층(360)의 일부가 제2 골짜기(V2)에서 기관(110)으로부터 떨어지도록 형성되어 인접한 미세 공간(305)이 서로 연결될 수도 있다.
- [0042] 이하에서 도 2를 참조하여 본 발명의 일 실시예에 의한 표시 장치의 한 화소에 대해 개략적으로 설명하면 다음과 같다.
- [0043] 도 2는 본 발명의 일 실시예에 의한 표시 장치의 한 화소의 등가 회로도이다.
- [0044] 본 발명의 일 실시예에 의한 표시 장치는 복수의 신호선(121, 171h, 171l)과 이에 연결되어 있는 복수의 화소(PX)를 포함한다. 복수의 화소(PX)는 복수의 화소 행과 복수의 화소 열을 포함하는 매트릭스 형태로 배치될 수 있다.
- [0045] 각 화소(PX)는 제1 부화소(PXa) 및 제2 부화소(PXb)를 포함할 수 있다. 제1 부화소(PXa) 및 제2 부화소(PXb)은 상하로 배치될 수 있다. 이때, 제1 부화소(PXa)와 제2 부화소(PXb) 사이에는 화소 행 방향을 따라서 제1 골짜기(V1)가 위치할 수 있고, 복수의 화소 열 사이에는 제2 골짜기(V2)가 위치할 수 있다.
- [0046] 신호선(121, 171h, 171l)은 게이트 신호를 전달하는 게이트선(121), 서로 다른 데이터 전압을 전달하는 제1 데이터선(171h) 및 제2 데이터선(171l)을 포함한다.
- [0047] 게이트선(121) 및 제1 데이터선(171h)에 연결되어 있는 제1 스위칭 소자(Qh)가 형성되어 있고, 게이트선(121) 및 제2 데이터선(171l)에 연결되어 있는 제2 스위칭 소자(Ql)가 형성되어 있다.
- [0048] 제1 부화소(PXa)에는 제1 스위칭 소자(Qh)와 연결되어 있는 제1 액정 축전기(C1ch)가 형성되어 있고, 제2 부화소(PXb)에는 제2 스위칭 소자(Ql)와 연결되어 있는 제2 액정 축전기(C1cl)가 형성되어 있다.
- [0049] 제1 스위칭 소자(Qh)의 제1 단자는 게이트선(121)에 연결되어 있고, 제2 단자는 제1 데이터선(171h)에 연결되어 있으며, 제3 단자는 제1 액정 축전기(C1ch)에 연결되어 있다.
- [0050] 제2 스위칭 소자(Ql)의 제1 단자는 게이트선(121)에 연결되어 있고, 제2 단자는 제2 데이터선(171l)에 연결되어

있으며, 제3 단자는 제2 액정 축전기(C1c1)에 연결되어 있다.

- [0051] 본 발명의 일 실시예에 의한 액정 표시 장치의 동작을 살펴보면, 게이트선(121)에 게이트 온 전압이 인가되면, 이에 연결된 제1 스위칭 소자(Qh)와 제2 스위칭 소자(Q1)가 턴 온 상태가 되고, 제1 및 제2 데이터선(171h, 171l)을 통해 전달된 서로 다른 데이터 전압에 의해 제1 및 제2 액정 축전기(C1ch, C1cl)가 충전된다. 제2 데이터선(171l)에 의해 전달되는 데이터 전압은 제1 데이터선(171h)에 의해 전달되는 데이터 전압보다 낮다. 따라서, 제2 액정 축전기(C1cl)는 제1 액정 축전기(C1ch)보다 낮은 전압으로 충전되도록 하여 측면 시인성을 향상시킬 수 있다.
- [0052] 이하에서 도 3 내지 도 5를 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 한 화소의 구조에 대해 설명한다.
- [0053] 도 3은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 배치도이고, 도 4는 IV-IV선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이며, 도 5는 V-V선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.
- [0054] 도 3 내지 도 5를 참조하면, 기판(110) 위에 게이트선(121, gate line) 및 게이트선(121)으로부터 돌출되는 제1 게이트 전극(124h, first gate electrode) 및 제2 게이트 전극(124l, second gate electrode)이 형성되어 있다.
- [0055] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 열 방향으로 인접하는 두 개의 미세 공간(305) 사이에 위치한다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124l)은 게이트선(121)의 위로 돌출되어 있다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124l)은 서로 연결되어 하나의 돌출부를 이룰 수 있다. 다만, 본 발명은 이에 한정되지 아니하며, 제1 게이트 전극(124h) 및 제2 게이트 전극(124l)의 돌출 형태는 다양하게 변형이 가능하다.
- [0056] 기판(110) 위에는 유지 전극선(131) 및 유지 전극선(131)으로부터 돌출되는 유지 전극(135)이 더 형성될 수 있다.
- [0057] 유지 전극선(131)은 게이트선(121)과 나란한 방향으로 뻗어 있으며, 게이트선(121)과 이격되도록 형성된다. 유지 전극선(131)에는 일정한 전압이 인가될 수 있다. 유지 전극(135)은 유지 전극선(131)의 아래로 돌출되며, 제1 게이트 전극(124h) 및 제2 게이트 전극(124l)과 인접하도록 형성된다.
- [0058] 유지 전극선(131)은 데이터선(171)과 나란한 방향으로 형성되지 않는다. 데이터선(171)의 양측에 인접하는 화소(PX)의 가장자리에 유지 전극선(131) 및 유지 전극(135)을 형성하지 않음으로써, 개구율을 향상시킬 수 있다.
- [0059] 일반적인 표시 장치에서는 데이터선(171)의 양측에 인접하는 화소(PX)의 가장자리에 유지 전극선(131)을 형성하게 되며, 마스크의 오정렬에 의해 데이터선(171)과 유지 전극선(131)이 중첩하는 면적의 차이가 발생할 수 있다. 따라서, 데이터선(171)과 유지 전극선(131) 사이의 커패시턴스의 편차가 발생할 수 있다. 본 발명의 일 실시예에서는 데이터선(171)의 양측에 인접하는 화소(PX)의 가장자리에 유지 전극선(131) 및 유지 전극(135)을 형성하지 않아 이러한 편차가 발생하는 것을 방지할 수 있다.
- [0060] 게이트선(121), 제1 게이트 전극(124h), 제2 게이트 전극(124l), 유지 전극선(131), 및 유지 전극(135) 위에는 게이트 절연막(140, gate insulating layer)이 형성되어 있다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.
- [0061] 게이트 절연막(140) 위에는 제1 반도체(154h, first semiconductor) 및 제2 반도체(154l, second semiconductor)가 형성되어 있다. 제1 반도체(154h)는 제1 게이트 전극(124h) 위에 위치할 수 있고, 제2 반도체(154l)는 제2 게이트 전극(124l) 위에 위치할 수 있다. 제1 반도체(154h)는 제1 데이터선(171h)의 아래까지 연장되어 형성될 수 있고, 제2 반도체(154l)는 제2 데이터선(171l)의 아래까지 연장되어 형성될 수 있다. 제1 반도체(154h) 및 제2 반도체(154l)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon), 금속 산화물(metal oxide) 등으로 이루어질 수 있다.
- [0062] 제1 반도체(154h) 및 제2 반도체(154l) 위에는 각각 저항성 접촉 부재(ohmic contact member)(도시하지 않음)가 더 형성될 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는

n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.

- [0063] 제1 반도체(154h), 제2 반도체(154l), 및 게이트 절연막(140) 위에는 제1 데이터선(171h, first data line), 제2 데이터선(171l, second data line), 제1 소스 전극(173h, first source electrode), 제1 드레인 전극(175h, first drain electrode), 제2 소스 전극(173l, second electrode), 및 제2 드레인 전극(175l, second electrode)이 형성되어 있다.
- [0064] 제1 데이터선(171h) 및 제2 데이터선(171l)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차한다. 데이터선(171)은 행 방향으로 인접하는 두 개의 미세 공간(305) 사이에 위치한다.
- [0065] 제1 데이터선(171h)과 제2 데이터선(171l)는 서로 다른 데이터 전압을 전달한다. 제2 데이터선(171l)에 의해 전달되는 데이터 전압은 제1 데이터선(171h)에 의해 전달되는 데이터 전압보다 낮다.
- [0066] 제1 소스 전극(173h)은 제1 데이터선(171h)으로부터 제1 게이트 전극(124h) 위로 돌출되도록 형성되고, 제2 소스 전극(173l)은 제2 데이터선(171l)으로부터 제2 게이트 전극(124l) 위로 돌출되도록 형성되어 있다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)의 넓은 끝 부분은 유지 전극선(131)의 아래로 돌출되어 있는 유지 전극(135)과 중첩하고 있다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)의 막대형 끝 부분은 각각 제1 소스 전극(173h) 및 제2 소스 전극(173l)에 의해 일부 둘러싸여 있다.
- [0067] 제1 및 제2 게이트 전극(124h, 124l), 제1 및 제2 소스 전극(173h, 173l), 제1 및 제2 드레인 전극(175h, 175l)은 제1 및 제2 반도체(154h, 154l)와 함께 각각 제1 및 제2 박막 트랜지스터(thin film transistor, TFT)(Qh, Ql)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173h, 173l)과 각 드레인 전극(175h, 175l) 사이의 각 반도체(154h, 154l)에 형성되어 있다.
- [0068] 제1 데이터선(171h), 제2 데이터선(171l), 제1 소스 전극(173h), 제1 드레인 전극(175h), 제1 소스 전극(173h)과 제1 드레인 전극(175h) 사이로 노출되어 있는 제1 반도체(154h), 제2 소스 전극(173l), 제2 드레인 전극(175l), 제2 소스 전극(173l)과 제2 드레인 전극(175l) 사이로 노출되어 있는 제2 반도체(154l) 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 유기 절연 물질 또는 무기 절연 물질로 이루어질 수 있으며, 단일막 또는 다중막으로 형성될 수 있다.
- [0069] 보호막(180) 위에는 각 화소(PX) 내에 색필터(230)가 형성되어 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 색필터(230)는 적색, 녹색, 및 청색의 삼원색에 한정되지 아니하고, 청록색(cyan), 자홍색(magenta), 황색(yellow), 백색 계열의 색 등을 표시할 수도 있다.
- [0070] 색필터(230) 위에는 제1 절연층(240)이 더 형성될 수 있다. 제1 절연층(240)은 유기 절연 물질로 이루어질 수 있으며, 색필터(230)들을 평탄화시키는 역할을 할 수 있다. 제1 절연층(240)은 유기 절연 물질로 이루어진 층과 무기 절연 물질로 이루어진 층이 적층된 구조로 이루어질 수도 있으며, 필요에 따라 생략될 수도 있다.
- [0071] 보호막(180), 색필터(230), 및 제1 절연층(240)에는 제1 드레인 전극(175h)의 넓은 끝 부분을 드러내는 제1 접촉 구멍(181h)이 형성되어 있고, 제2 드레인 전극(175l)의 넓은 끝 부분을 드러내는 제2 접촉 구멍(181l)이 형성되어 있다.
- [0072] 제1 절연층(240) 위에는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질로 이루어질 수 있다.
- [0073] 화소 전극(191)은 게이트선(121) 및 유지 전극선(131)을 사이에 두고 서로 분리되어, 게이트선(121) 및 유지 전극선(131)을 중심으로 화소(PX)의 위와 아래에 배치되어 열 방향으로 이웃하는 제1 부화소 전극(191h)과 제2 부화소 전극(191l)을 포함한다. 즉, 제1 부화소 전극(191h)과 제2 부화소 전극(191l)은 제1 골짜기(V1)를 사이에 두고 분리되어 있으며, 제1 부화소 전극(191h)은 제1 부화소(PXa)에 위치하고, 제2 부화소 전극(191l)은 제2 부화소(PXb)에 위치한다.
- [0074] 화소 전극(191)은 데이터선(171)과 중첩하도록 형성되어 있다. 화소 전극(191)을 데이터선(171)이 형성된 부분까지 확장 형성함으로써, 개구율을 향상시킬 수 있다.
- [0075] 일반적인 표시 장치에서는 마스크의 오정렬에 의해 화소 전극(191)과 데이터선(171)이 중첩하는 면적의 차이가 발생할 수 있다. 따라서, 화소 전극(191)과 데이터선(171) 사이의 커패시턴스의 편차가 발생할 수 있다. 본

발명의 일 실시예에서는 화소 전극(191)이 테이터선(171)과 완전히 중첩하도록 형성하여 이러한 편차가 발생하는 것을 방지할 수 있다.

[0076] 제1 부화소 전극(191h)은 제1 접촉 구멍(181h)을 통해 제1 드레인 전극(175h)과 연결되어 있고, 제2 부화소 전극(191i)은 제2 접촉 구멍(181i)을 통해 제2 드레인 전극(175i)과 연결되어 있다. 따라서, 제1 박막 트랜지스터(Qh) 및 제2 박막 트랜지스터(Qi)가 온 상태일 때 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 제1 드레인 전극(175h) 및 제2 드레인 전극(175i)으로부터 서로 다른 데이터 전압을 인가 받게 된다. 화소 전극(191)과 공통 전극(270) 사이에는 전계가 형성될 수 있다.

[0077] 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각의 전체적인 모양은 사각형이며 제1 부화소 전극(191h) 및 제2 부화소 전극(191i) 각각은 가로 줄기부(193h, 193i), 가로 줄기부(193h, 193i)와 교차하는 세로 줄기부(192h, 192i)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 복수의 미세 가지부(194h, 194i)를 포함한다.

[0078] 화소 전극(191)은 가로 줄기부(193h, 193i)와 세로 줄기부(192h, 192i)에 의해 4개의 부영역으로 나뉘어진다. 미세 가지부(194h, 194i)는 가로 줄기부(193h, 193i) 및 세로 줄기부(192h, 192i)로부터 비스듬하게 뻗어 있으며 그 뻗는 방향은 게이트선(121) 또는 가로 줄기부(193h, 193i)와 대략 45도 또는 135도의 각을 이룰 수 있다. 또한 이웃하는 두 부영역의 미세 가지부(194h, 194i)가 뻗어 있는 방향은 서로 직교할 수 있다.

[0079] 본 실시예에서 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 각각 제1 부화소(PXa) 및 제2 부화소(PXb)의 외곽을 둘러싸는 외곽 줄기부를 더 포함할 수 있다.

[0080] 상기에서 설명한 화소의 배치 형태, 박막 트랜지스터의 구조 및 화소 전극의 형상은 하나의 예에 불과하며, 본 발명은 이에 한정되지 아니하고 다양한 변형이 가능하다.

[0081] 화소 전극(191) 및 제1 절연층(240) 위에는 차광 부재(225) 및 간격재(227)가 형성되어 있다.

[0082] 차광 부재(225)는 제1 골짜기(V1)에 위치한다. 제1 골짜기(V1)에는 박막 트랜지스터(Qh, Qi)가 위치하고, 차광 부재(225)는 박막 트랜지스터(Qh, Qi)와 중첩하도록 형성되어 있다. 나아가 차광 부재(225)는 게이트선(121) 및 유지 전극선(131)과 더 중첩하도록 형성될 수 있다. 특히, 차광 부재(225)는 박막 트랜지스터(Qh, Qi)와 화소 전극(191)의 연결을 위해 형성되는 제1 접촉 구멍(181h) 및 제2 접촉 구멍(181i)을 덮도록 형성되어 빛샘을 방지하는 역할을 한다.

[0083] 간격재(227)는 제2 골짜기(V2)에 위치한다. 간격재(227)는 테이터선(171)과 중첩하도록 형성되어 있다. 테이터선(171)은 화소 전극(191)의 가장자리와 중첩하고 있으므로, 간격재(227)는 화소 전극(191)의 가장자리와도 중첩한다. 간격재(227)는 빛샘을 방지하는 역할을 하고, 이후에 설명할 공통 전극(270)과 화소 전극(191) 사이의 단락을 방지하는 역할을 한다. 또한, 공통 전극(270)과 테이터선(171) 사이의 거리를 증가시킴으로써, 공통 전극(270)과 테이터선(171) 사이의 커패시턴스를 줄일 수 있다.

[0084] 차광 부재(225)와 간격재(227)는 동일한 층에 형성되어 있다. 차광 부재(225)와 간격재(227)는 동일한 물질로 이루어질 수 있으며, 광을 차단할 수 있는 물질로 이루어진다. 차광 부재(225)와 간격재(227)는 동일한 공정에서 형성될 수 있다. 차광 부재(225)와 간격재(227)는 상이한 높이로 이루어질 수 있으며, 동일한 공정에서 슬릿 마스크 또는 하프톤 마스크를 이용하여 형성될 수 있다.

[0085] 차광 부재(225) 및 간격재(227) 위에는 차광 부재 보호층(229)이 형성되어 있다. 차광 부재 보호층(229)은 제1 골짜기(V1) 및 제2 골짜기(V2)에 위치한다. 차광 부재 보호층(229)은 박막 트랜지스터(Qh, Qi), 게이트선(121), 및 테이터선(171)과 중첩하도록 형성되어 있다. 차광 부재 보호층(229)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 차광 부재(225) 및 간격재(227)를 보호하는 역할을 한다. 또한, 차광 부재 보호층(229)은 간격재(227)와 마찬가지로 공통 전극(270)과 화소 전극(191) 사이의 단락을 방지하는 역할을 한다.

[0086] 화소 전극(191) 위에는 화소 전극(191)으로부터 일정한 거리를 가지고 이격되도록 공통 전극(270)이 형성되어 있다. 화소 전극(191)과 공통 전극(270) 사이에는 미세 공간(microcavity, 305)이 형성되어 있다. 즉, 미세 공간(305)은 화소 전극(191) 및 공통 전극(270)에 의해 둘러싸여 있다. 미세 공간(305)의 폭과 넓이는 표시 장치의 크기 및 해상도에 따라 다양하게 변경될 수 있다.

[0087] 공통 전극(270)은 인듐-주석 산화물(ITO, Indium Tin Oxide), 인듐-아연 산화물(IZO, Indium Zinc Oxide) 등과 같은 투명한 금속 물질로 이루어질 수 있다. 공통 전극(270)에는 일정한 전압이 인가될 수 있고, 화소 전극

(191)과 공통 전극(270) 사이에 전계가 형성될 수 있다.

- [0088] 공통 전극(270)은 화소(PX)뿐만 아니라 제2 골짜기(V2)에도 형성되어 있다. 제2 골짜기(V2)에서 공통 전극(270)은 차광 부재 보호층(229) 위에 형성되어 있다.
- [0089] 화소 전극(191)이 데이터선과 중첩되도록 확장 형성된 구조에서 공통 전극(270)은 화소 전극(191)과 단락될 수 있다. 특히, 미세 공간(305)이 형성되어 있지 않은 제2 골짜기(V2)에서 공통 전극(270)과 화소 전극(191)이 단락될 수 있다. 본 발명의 일 실시예에서는 화소 전극(191)과 공통 전극(270) 사이에는 간격재(227) 및 차광 부재 보호층(229)이 형성되어 있다. 즉, 간격재(227) 및 차광 부재 보호층(229)이 제2 골짜기(V2)에 데이터선(171)과 중첩되도록 형성되어 있으므로, 화소 전극(191)과 공통 전극(270)이 단락되는 것을 방지할 수 있다.
- [0090] 이때, 간격재(227)는 미세 공간(305)의 높이와 실질적으로 동일한 높이로 형성하는 것이 바람직하다. 도면에서는 간격재(227)가 미세 공간(305)의 높이보다 약간 낮은 것으로 도시되어 있으나, 간격재(227)는 미세 공간(305)의 높이와 동일하거나 약간 높게 형성될 수 있다. 이처럼 간격재(227)와 미세 공간(305)의 높이를 상응하도록 함으로써, 미세 공간(305) 및 간격재(227) 위에 형성되는 공통 전극(270)의 높이가 일정하도록 할 수 있다. 이로 인해, 공통 전극(270)의 단선을 방지할 수 있다.
- [0091] 화소 전극(191) 위에는 제1 배향막(11)이 형성되어 있다. 제1 배향막(11)은 화소 전극(191)에 의해 덮여있지 않은 제1 절연층(240) 바로 위에도 형성될 수 있다.
- [0092] 제1 배향막(11)과 마주보도록 공통 전극(270) 아래에는 제2 배향막(21)이 형성되어 있다.
- [0093] 제1 배향막(11)과 제2 배향막(21)은 수직 배향막으로 이루어질 수 있고, 폴리 아믹산(Polyamic acid), 폴리 실록산(Polysiloxane), 폴리 이미드(Polyimide) 등의 배향 물질로 이루어질 수 있다. 제1 및 제2 배향막(11, 21)은 미세 공간(305)의 가장자리의 측벽에서 연결될 수 있다.
- [0094] 화소 전극(191)과 공통 전극(270) 사이에 위치한 미세 공간(305) 내에는 액정 분자(310)들로 이루어진 액정층이 형성되어 있다. 액정 분자(310)들은 음의 유전율 이방성을 가지며, 전계가 인가되지 않은 상태에서 기판(110)에 수직한 방향으로 서 있을 수 있다. 즉, 수직 배향이 이루어질 수 있다.
- [0095] 데이터 전압이 인가된 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 미세 공간(305) 내에 위치한 액정 분자(310)의 방향을 결정한다. 이와 같이 결정된 액정 분자(310)의 방향에 따라 액정층을 통과하는 빛의 휘도가 달라진다.
- [0096] 공통 전극(270) 위에는 제2 절연층(350)이 더 형성될 수 있다. 제2 절연층(350)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 필요에 따라 생략될 수도 있다.
- [0097] 제2 절연층(350) 위에는 지붕층(360)이 형성되어 있다. 지붕층(360)은 유기 물질로 이루어질 수 있다. 지붕층(360)의 아래에는 미세 공간(305)이 형성되어 있고, 지붕층(360)은 경화 공정에 의해 단단해져 미세 공간(305)의 형상을 유지할 수 있다. 즉, 지붕층(360)은 화소 전극(191)과 미세 공간(305)을 사이에 두고 이격되도록 형성되어 있다.
- [0098] 지붕층(360)은 화소 행을 따라 각 화소(PX) 및 제2 골짜기(V2)에 형성되며, 제1 골짜기(V1)에는 형성되지 않는다. 즉, 지붕층(360)은 제1 부화소(PXa)와 제2 부화소(PXb) 사이에는 형성되지 않는다. 각 제1 부화소(PXa)와 제2 부화소(PXb)에는 각 지붕층(360)의 아래에 미세 공간(305)이 형성되어 있다. 제2 골짜기(V2)에는 지붕층(360)의 아래에 미세 공간(305)이 형성되어 있지 않으며, 대신 간격재(227)가 형성되어 있다.
- [0099] 지붕층(360)에는 미세 공간(305)의 일부를 노출시키는 주입구(307a, 307b)가 형성되어 있다. 주입구(307a, 307b)는 미세 공간(305)의 제1 가장자리의 측면을 노출시키는 제1 주입구(307a) 및 미세 공간(305)의 제2 가장자리의 측면의 노출시키는 제2 주입구(307b)를 포함한다. 서로 이웃하는 두 개의 미세 공간(305) 중 어느 하나의 미세 공간(305)의 제1 주입구(307a)와 다른 하나의 미세 공간(305)의 제2 주입구(307b)는 제1 골짜기(V1)를 사이에 두고 서로 마주보게 된다. 주입구(307a, 307b)에 의해 미세 공간(305)이 노출되어 있으므로, 주입구(307a, 307b)를 통해 미세 공간(305) 내부로 배향액 또는 액정 물질 등을 주입할 수 있다.
- [0100] 앞서 설명한 차광 부재(225) 및 차광 부재 보호층(229)은 주입구(307a, 307b)와 일부 중첩하도록 형성될 수 있다.
- [0101] 지붕층(360) 위에는 제3 절연층(370)이 더 형성될 수 있다. 제3 절연층(370)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 제3 절연층(370)은 지붕층(360)의 상부면 및 측

면을 덮도록 형성될 수 있다. 제3 절연층(370)은 유기 물질로 이루어진 지붕층(360)을 보호하는 역할을 하며, 필요에 따라 생략될 수도 있다.

[0102] 제3 절연층(370) 위에는 덮개막(390)이 형성될 수 있다. 덮개막(390)은 미세 공간(305)의 일부를 외부로 노출시키는 주입구(307a, 307b)를 덮도록 형성된다. 즉, 덮개막(390)은 미세 공간(305)의 내부에 형성되어 있는 액정 분자(310)가 외부로 나오지 않도록 미세 공간(305)을 밀봉할 수 있다. 덮개막(390)은 액정 분자(310)과 접촉하게 되므로, 액정 분자(310)과 반응하지 않는 물질로 이루어지는 것이 바람직하다. 예를 들면, 덮개막(390)은 페틸렌(Parylene) 등으로 이루어질 수 있다.

[0103] 덮개막(390)은 이중막, 삼중막 등과 같이 다중막으로 이루어질 수도 있다. 이중막은 서로 다른 물질로 이루어진 두 개의 층으로 이루어져 있다. 삼중막은 세 개의 층으로 이루어지고, 서로 인접하는 층의 물질이 서로 다르다. 예를 들면, 덮개막(390)은 유기 절연 물질로 이루어진 층과 무기 절연 물질로 이루어진 층을 포함할 수 있다.

[0104] 도시는 생략하였으나, 표시 장치의 상하부 면에는 편광판이 더 형성될 수 있다. 편광판은 제1 편광판 및 제2 편광판으로 이루어질 수 있다. 제1 편광판은 기관(110)의 하부 면에 부착되고, 제2 편광판은 덮개막(390) 위에 부착될 수 있다.

[0105] 다음으로, 도 6 및 도 7을 참조하여 본 발명의 일 실시예에 의한 표시 장치에 대해 설명하면 다음과 같다.

[0106] 도 6 및 도 7에 도시된 본 발명의 일 실시예에 의한 표시 장치는 도 1 내지 도 5에 도시된 본 발명의 일 실시예에 의한 표시 장치와 동일한 부분이 상당하므로 이에 대한 설명은 생략한다. 본 실시예에서는 간격재가 생략된다는 점에서 앞선 실시예와 상이하며, 이하에서 더욱 상세히 설명한다.

[0107] 도 6은 본 발명의 일 실시예에 의한 표시 장치의 일부를 나타낸 배치도이고, 도 7은 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 표시 장치의 단면도이다.

[0108] 본 발명의 일 실시예에 의한 표시 장치는 기관(110) 위에 화소 전극(191)이 형성되어 있고, 화소 전극(191)과 미세 공간(305)을 사이에 두고 공통 전극(270)이 형성되어 있다. 화소 전극(191)은 데이터선(171)과 중첩하도록 형성되어 있다.

[0109] 앞선 실시예와 마찬가지로 제1 골짜기(V1)에는 차광 부재(225)가 형성되어 있으나, 앞선 실시예와 달리 제2 골짜기(V2)에는 간격재(227)가 형성되어 있지 않다.

[0110] 차광 부재(225) 위에는 차광 부재 보호층(229)이 형성되어 있다. 차광 부재 보호층(229)은 제1 골짜기(V1) 및 제2 골짜기(V2)에 위치한다. 차광 부재 보호층(229)은 박막 트랜지스터(Qh, Q1), 게이트선(121), 데이터선(171)과 중첩하도록 형성되어 있다. 차광 부재 보호층(229)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있으며, 차광 부재(225)를 보호하는 역할을 한다. 또한, 차광 부재 보호층(229)은 공통 전극(270)과 화소 전극(191) 사이의 단락을 방지하는 역할을 한다.

[0111] 앞선 실시예와 차광 부재 보호층(229)이 형성되는 위치는 동일하나, 차광 부재 보호층(229) 아래에 간격재(227)가 형성되어 있지 않다는 점에서 차이가 있다. 간격재(227)가 형성되어 있지 않더라도, 차광 부재 보호층(229)이 절연 물질로 이루어지므로, 화소 전극(191)과 공통 전극(270)의 단락을 방지할 수 있다.

[0112] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

[0113] 11: 제1 배향막 15: 배향 물질 기둥

21: 제2 배향막 121: 게이트선

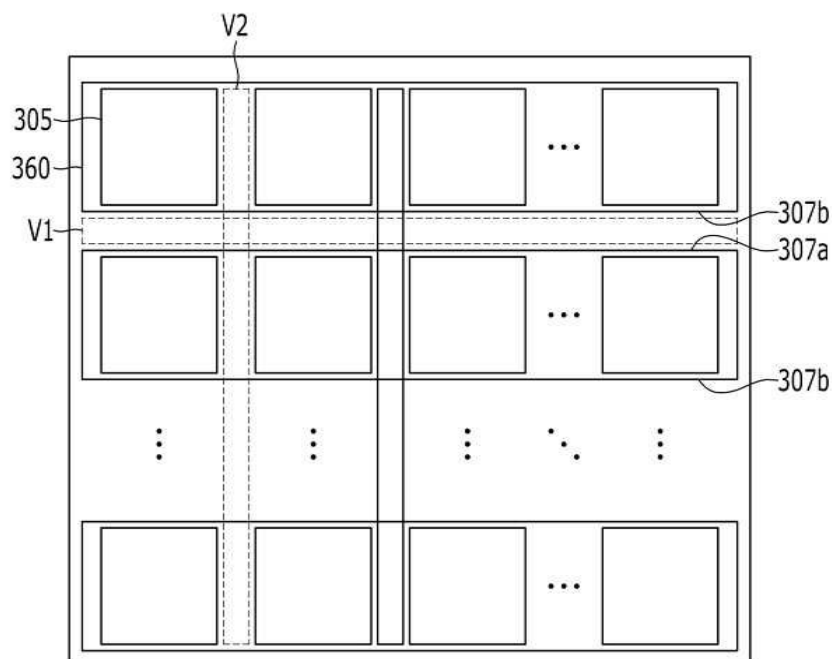
124h: 제1 게이트 전극 124l: 제2 게이트 전극

131: 유지 전극선 135: 유지 전극

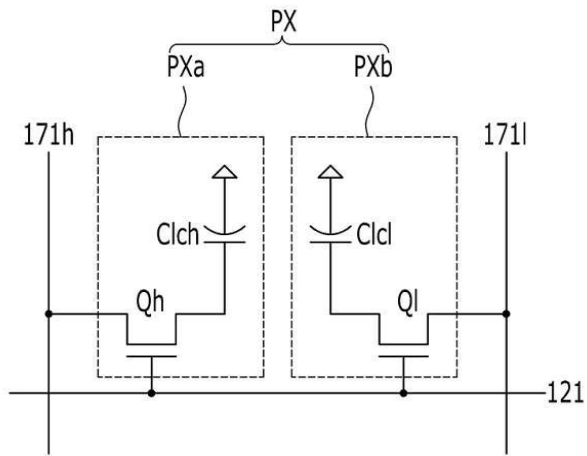
154h: 제1 반도체 154i: 제2 반도체
 173h: 제1 소스 전극 173i: 제2 소스 전극
 175h: 제1 드레인 전극 175i: 제2 드레인 전극
 191: 화소 전극 191h: 제1 부화소 전극
 191i: 제2 부화소 전극 225: 차광 부재
 227: 간격재 229: 차광 부재 보호층
 240: 제1 절연층 270: 공통 전극
 305: 미세 공간 307a: 제1 주입구
 307b: 제2 주입구 310: 액정 분자
 350: 제2 절연층 360: 지붕층
 370: 제3 절연층 390: 덮개막

도면

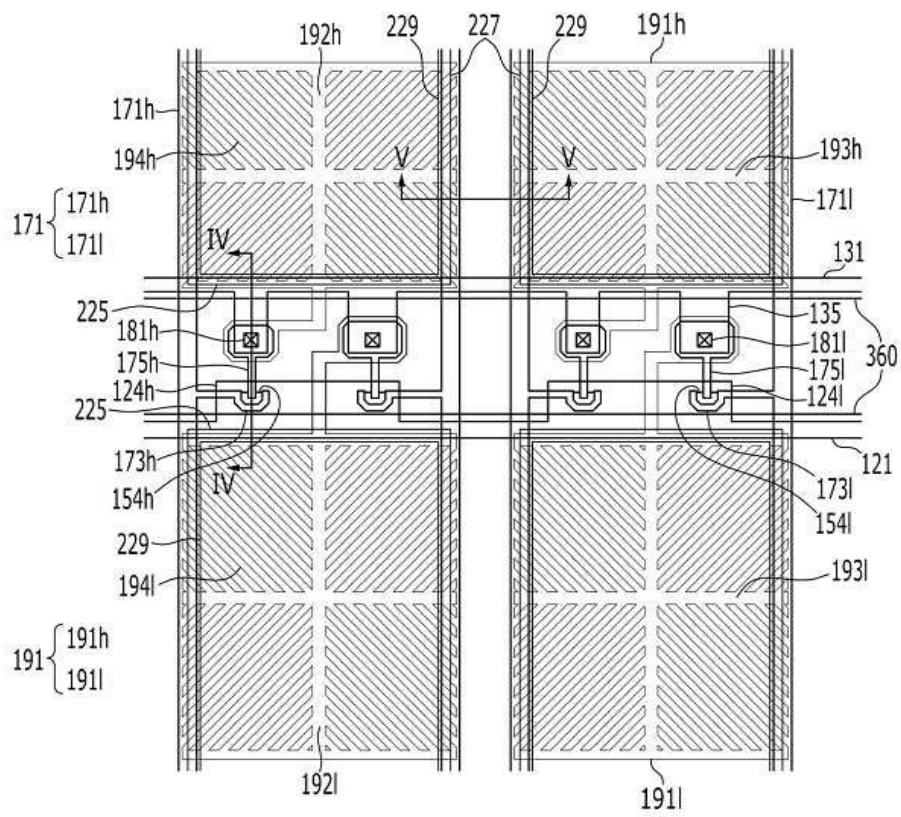
도면1



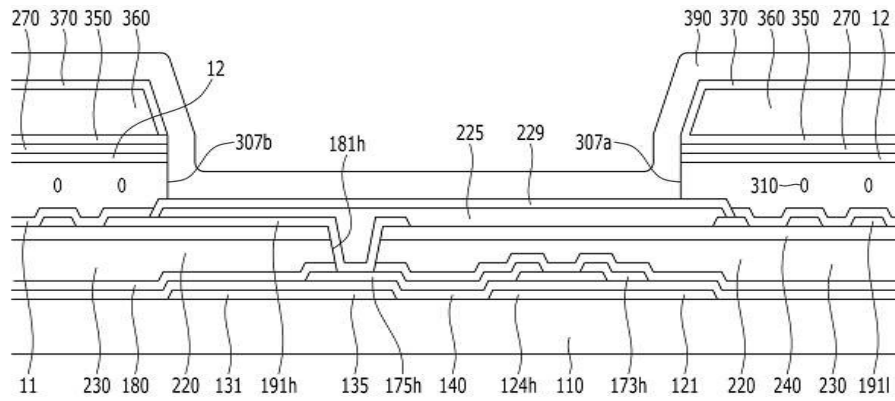
도면2



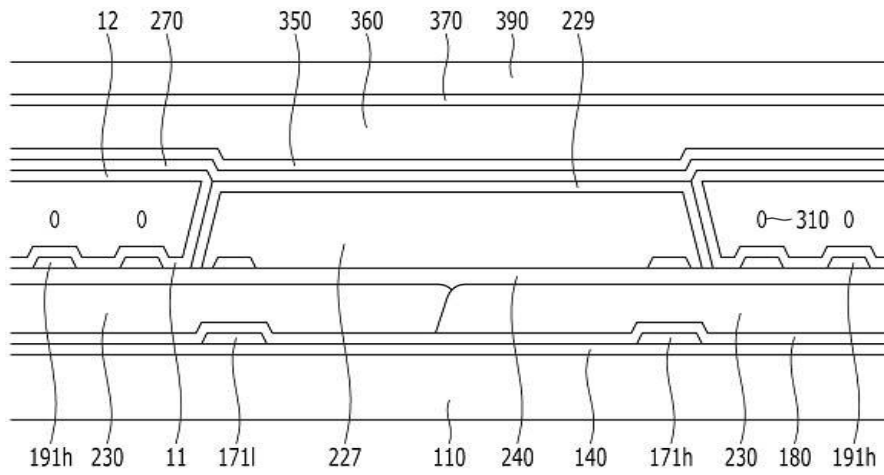
도면3



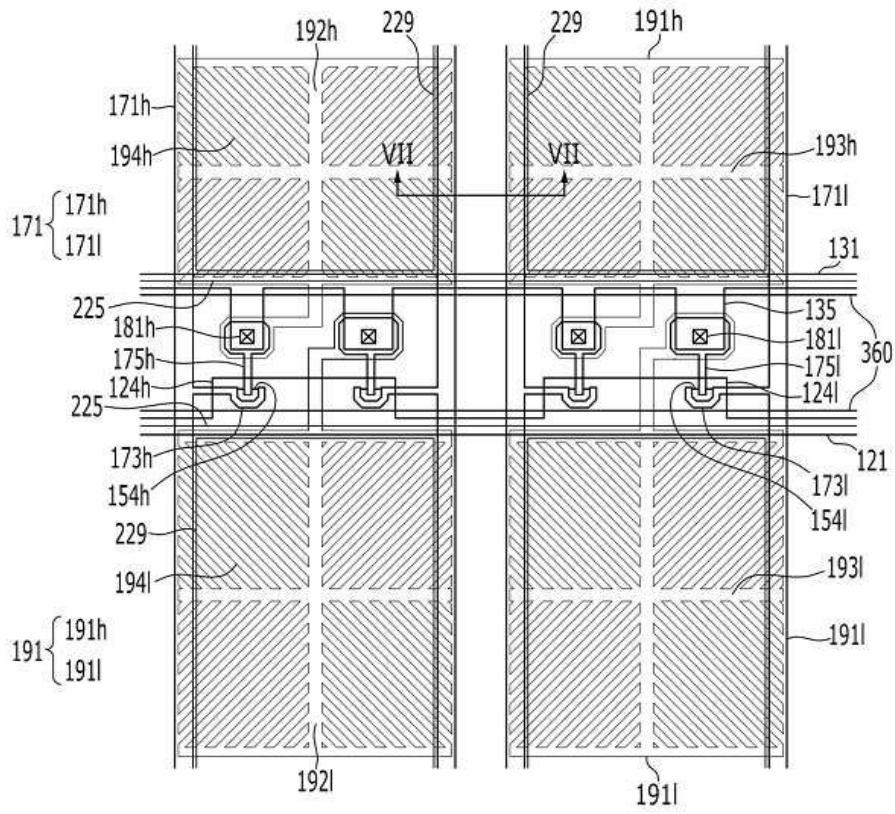
도면4



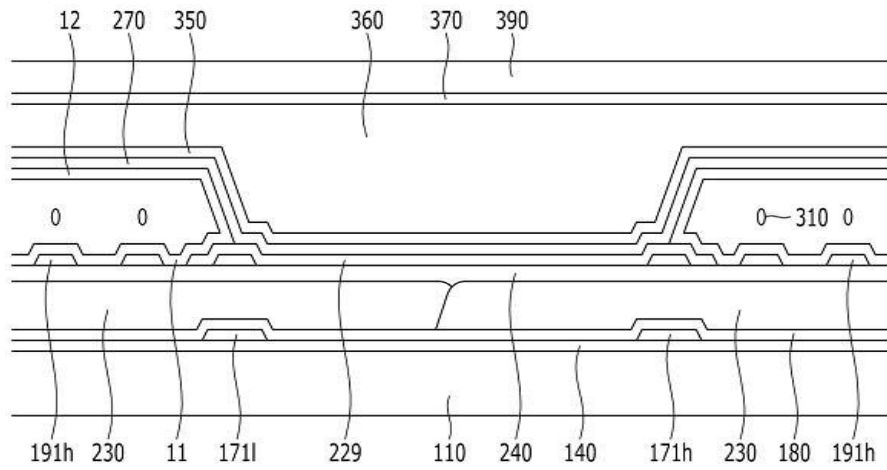
도면5



도면6



도면7



专利名称(译)	显示装置的标题		
公开(公告)号	KR1020150058609A	公开(公告)日	2015-05-29
申请号	KR1020130139976	申请日	2013-11-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SUN HWA 이선화 JUNG KWANG CHUL 정광철 SONG SE YOUNG 송세영 JUNG MEE HYE 정미혜 HWANG IN JAE 황인재		
发明人	이선화 정광철 송세영 정미혜 황인재		
IPC分类号	G02F1/1343 G02F1/133 G09F9/35		
CPC分类号	G02F1/136209 G02F1/133377 G02F1/1341 G02F1/136286		
外部链接	Espacenet		

摘要(译)

一种显示装置，其改善了水平串扰和开口率，并且包括：基板；栅极线和数据线形成在基板上；薄膜晶体管连接到栅极线和数据线；像素电极连接到薄膜晶体管；与像素电极上的薄膜晶体管重叠的光块；光阻挡钝化层与薄膜晶体管和光块上的数据线重叠；公共电极形成在像素电极上，与像素电极隔开，多个微腔插入其间；在公共电极上形成顶层；注入孔，露出多个微腔中的每个微腔的一部分；填充多个微腔的液晶层；形成在顶层上的封装层覆盖注入孔以密封微腔。

