



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0093789
(43) 공개일자 2014년07월29일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2013-0004840
(22) 출원일자 2013년01월16일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김형식
경기 과천시 한빛로 70, 507동 2303호 (야당동,
한빛마을5단지캐슬엔칸타빌아파트)
(74) 대리인
특허법인천문

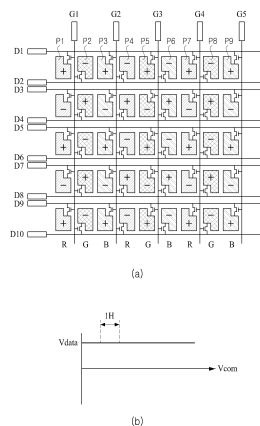
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 리버스 버스 라인(RBL) 구조의 액정표시장치에 관한 것으로서, 특히, 데이터 드라이버에서 출력되는 데이터전압의 극성 변화 없이도, 1도트 인버전 방식과 같은 형태로 구동될 수 있는, 액정표시장치 및 그 구동방법을 제공하는 것을 기술적 과제로 한다. 이를 위해, 본 발명에 따른 액정표시장치는, 수평방향으로 형성되어 있는 데이터라인들과, 수직방향으로 형성되어 있는 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있는 패널; 상기 데이터라인들 각각으로는 어느 하나의 극성을 갖는 데이터전압들을 기 설정된 기간 동안 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하기 위한 데이터 드라이버; 및 상기 게이트라인들에 순차적으로 스캔신호를 출력하기 위한 게이트 드라이버를 포함한다.

대표도 - 도5



특허청구의 범위

청구항 1

수평방향으로 형성되어 있는 데이터라인들과, 수직방향으로 형성되어 있는 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있는 패널;

상기 데이터라인들 각각으로는 어느 하나의 극성을 갖는 데이터전압들을 기 설정된 기간 동안 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하기 위한 데이터 드라이버; 및

상기 게이트라인들에 순차적으로 스캔신호를 출력하기 위한 게이트 드라이버를 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 두 개의 데이터라인들 사이에 형성되어 있는 픽셀들 중 서로 인접되어 있는 두 개의 픽셀들은, 하나의 게이트라인에 공통적으로 연결되어 있고, 상기 두 개의 픽셀들 중 제1픽셀은 상기 두 개의 데이터라인들 중 제1데이터라인에 연결되어 있으며, 상기 두 개의 픽셀들 중 제2픽셀은 상기 두 개의 데이터라인들 중 제2데이터라인에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 두 개의 데이터라인들 사이에 형성되어 있는 픽셀들 중, 제 $2n-1$ 픽셀 및 제 $2n$ 픽셀은 제 n 게이트라인에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 제 $2n-1$ 픽셀 및 상기 제 $2n$ 픽셀은 서로 다른 데이터라인에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 데이터라인들과 나란하게 형성되어 있는 수평라인들 중 제 m 수평라인에 형성되어 있는 픽셀들은, 제 $2m-1$ 데이터라인 및 제 $2m$ 데이터라인 사이에 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 제 m 수평라인에 형성되어 있는 픽셀들 중, 제 $2n-1$ 픽셀 및 제 $2n$ 픽셀은 제 n 게이트라인에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 제 $2n-1$ 픽셀은 상기 제 $2m-1$ 데이터라인에 연결되어 있고, 상기 제 $2n$ 픽셀은 상기 제 $2m$ 데이터라인에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 제2m-1데이터라인과 상기 제2m데이터라인으로 출력되는 데이터전압들의 극성은 서로 다른 것을 특징으로 하는 액정표시장치.

청구항 9

제 1 항에 있어서,

상기 설정된 기간은, 프레임 단위로 설정되며, 적어도 1프레임 이상인 것을 특징으로 하는 액정표시장치.

상기 설정된 기간은, 프레임 단위로 설정되며, 적어도 1프레임 이상인 것을 특징으로 하는 액정표시장치.

청구항 10

게이트라인이 수직방향으로 형성되어 있는 패널 상에서 수평방향으로 형성되어 있는 데이터라인들 각각으로 어느 하나의 극성을 갖는 데이터전압들을 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하는 단계; 및

기 설정된 기간마다 상기 데이터라인들 각각으로 출력되는 데이터전압들의 극성을 전환시키는 단계를 포함하며,

상기 패널에는 상기 데이터라인들과, 상기 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있는 것을 특징으로 하는 액정표시장치 구동방법.

명세서

기술 분야

[0001] 본 발명은 리버스 버스 라인(RBL) 구조의 액정표시장치에 관한 것으로서, 특히, 1도트 인버전 방식으로 구동되는 액정표시장치에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 스마트폰, 태블릿 컴퓨터, 노트북 컴퓨터 등과 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 표시 장치(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다. 이러한 평판 표시 장치로는 액정표시장치(Liquid Crystal Display Device), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시 장치(Field Emission Display Device), 유기 발광 표시 장치(Organic Light Emitting Display Device) 등이 활발히 연구되고 있다.

[0003] 평판 표시 장치 중에서, 액정표시장치는 양산화 기술, 구동 수단의 용이성, 고화질의 구현이라는 장점으로 인하여 현재 가장 널리 상용화되고 있다.

[0004] 액정표시장치는 액정의 열화를 방지함과 아울러 표시 품질을 향상시키기 위하여, 액정패널을 다양한 인버전 방식으로 구동한다. 인버전 방식에는, 프레임 인버전 방식(Frame Inversion System), 라인 인버전 방식(Line Inversion System), 컬럼 인버전 방식(Column Inversion System), 도트 인버전 방식(Dot Inversion System) 또는 Z-인버전(Z-Inversion System) 방식 등이 있다.

[0005] 도 1은 수평 2도트 인버전 방식으로 구동되고 있는 리버스 버스 라인 구조의 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도이며, 도 2는 1도트 인버전 방식으로 구동되고 있는 리버스 버스 라인 구조의 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도이다.

[0006] 리버스 버스 라인(RBL : Reverse Bus Line) 구조의 액정표시장치는, 도 1의 (a)에 도시된 바와 같이, 게이트라인이 수직방향으로 배치되어 있고, 게이트라인의 상하단에 게이트 인 패널(GIP) 회로가 형성되어 있으며, 데이터라인은 가로방향으로 연결되어 있다. 여기서, 하나의 픽셀에는 데이터라인이 2개씩 형성되어 있다.

[0007] 상기한 바와 같은 리버스 버스 라인 구조의 액정표시장치는, 게이트-소스 캐패시턴스(Cgs) 편차 보상을 감안하

여, 일반적으로, 도 1의 (a)에 도시된 바와 같이, 수평 2도트 방식으로 구동되고 있다.

[0008] 수평 2도트 방식에서는, 도 1의 (b)에 도시된 바와 같이, 데이터 드라이버에서 출력되는 데이터전압의 극성이 변경되지 않기 때문에, 데이터 드라이버의 전력소비가 적다.

[0009] 그러나, 종래의 리버스 버스 라인 구조의 액정표시장치가 수평2도트 인버전 방식으로 구현될 때, 도 1의 (a)에 도시된 바와 같이, 데이터라인과 나란하게 형성되어 있는 픽셀들 중 인접된 두 개의 픽셀들의 극성이 동일하게 나타나기 때문에, 극성의 치우침에 의한 화질 불량이 발생할 수 있다.

[0010] 한편, 상기한 바와 같은 인버전 방식들 중, 도트 인버전 방식이 화질 측면에서 우수하다. 즉, 도트 인버전(Dot Inversion) 방식으로 구동되는 패널에서는, 도 2의 (a)에 도시된 바와 같이, 모든 인접 픽셀(Dot)의 극성이 반대 극성을 형성하고 있다. 따라서, 도트 인버전 방식은, 극성의 치우침에 의한 화질 불량에 안정적인 인버전 방식이다.

[0011] 이로 인해, 상기 리버스 버스 라인 구조의 액정표시장치는, 도 2의 (a)에 도시된 바와 같이 1도트 인버전 방식으로 구동되고 있다.

[0012] 그러나, 1도트 인버전 방식은, 도 2의 (b)에 도시된 바와 같이, 데이터전압의 극성이 1수평기간마다 변경되고 있기 때문에, 데이터 드라이버가 많은 소비전력을 이용해야 한다는 문제점을 가지고 있다.

[0013] 즉, 종래의 리버스 버스 라인 구조의 액정표시장치에서, 1도트 인버전 방식을 구현하기 위해서는, 데이터라인의 극성 변화가 반드시 필요하며, 이 경우, 데이터라인의 출력 스위칭(switching)이 증가하기 때문에, 데이터 드라이버의 소비 전력이 증가된다.

[0014] 부연하여 설명하면, 게이트라인과 데이터라인의 배치가 바뀌어져 구동되는 리버스 버스 라인(RBL) 구조의 액정표시장치는, 게이트-소스 캐패시턴스(Cgs) 편차 보상을 감안하여, 일반적으로, 도 1의 (a)에 도시된 바와 같이, 수평 2도트 방식으로 구동되고 있다. 그러나, 좀 더 나은 화상 품질을 위하여 상기 리버스 버스 라인 구조의 액정표시장치가, 도 2의 (a)에 도시된 바와 같이 1도트 인버전 방식으로 구동되면, 데이터 드라이버의 전력 소모가 많아지는 문제점이 발생되고 있다.

발명의 내용

해결하려는 과제

[0015] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 데이터 드라이버에서 출력되는 데이터전압의 극성 변화 없이도, 1도트 인버전 방식과 같은 형태로 구동될 수 있는, 액정표시장치 및 그 구동방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0016] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치는, 수평방향으로 형성되어 있는 데이터라인들과, 수직방향으로 형성되어 있는 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있는 패널; 상기 데이터라인들 각각으로는 어느 하나의 극성을 갖는 데이터전압들을 기 설정된 기간 동안 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하기 위한 데이터 드라이버; 및 상기 게이트라인들에 순차적으로 스캔신호를 출력하기 위한 게이트 드라이버를 포함한다.

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 액정표시장치 구동방법은, 게이트라인이 수직방향으로 형성되어 있는 패널 상에서 수평방향으로 형성되어 있는 데이터라인들 각각으로 어느 하나의 극성을 갖는 데이터전압들을 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하는 단계; 및 기 설정된 기간마다 상기 데이터라인들 각각으로 출력되는 데이터전압들의 극성을 전환시키는 단계를 포함하며, 상기 패널에는 상기 데이터라인들과, 상기 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있다.

발명의 효과

[0018] 본 발명에 의하면, 소비 전력의 상승이 없이도, 리버스 버스 라인(RBL) 구조의 액정표시장치가 1도트 인버전 방식으로 구동될 수 있다.

도면의 간단한 설명

[0019] 도 1은 수평 2도트 인버전 방식으로 구동되고 있는 리버스 버스 라인 구조의 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도.

도 2는 1도트 인버전 방식으로 구동되고 있는 리버스 버스 라인 구조의 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도.

도 3은 본 발명에 따른 액정표시장치를 개략적으로 나타내는 도면.

도 4는 본 발명에 따른 액정표시장치에 적용되는 데이터 드라이버의 일실시에 구성도.

도 5는 본 발명에 따른 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 대해 상세히 설명한다.

[0021] 도 3은 본 발명에 따른 액정표시장치를 개략적으로 나타내는 도면이며, 도 4는 본 발명에 따른 액정표시장치에 적용되는 데이터 드라이버의 일실시에 구성도이다. 도 5는 본 발명에 따른 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도로서, 특히, 1도트 인버전 방식으로 구동되고 있는 리버스 버스 라인 구조의 액정표시장치의 패널 구조 및 데이터전압의 극성변화를 나타낸 예시도이다.

[0022] 본 발명에 따른 액정표시장치에 적용되는 패널은, 리버스 버스 라인(RBL : Reverse Bus Line) 구조로 형성되어 있다. 리버스 버스 라인 구조의 패널은, 게이트라인이 수직방향으로 배치되어 있고, 게이트라인의 상하단에 게이트 드라이버가 형성되어 있으며, 데이터라인은 가로방향으로 연결되어 있다. 여기서, 하나의 픽셀에는 데이터라인이 2개씩 형성되어 있다.

[0023] 상기한 바와 같은 리버스 버스 라인(RBL) 구조의 액정표시장치는, 게이트-소스 캐패시턴스(Cgs) 편차 보상을 감안하여, 일반적으로, 수평 2도트 방식으로 구동되고 있으나, 좀 더 나은 화상 품질을 위하여 1도트 인버전 방식으로 구동되고 있다. 그러나, 리버스 버스 라인 구조의 액정표시장치가 1도트 인버전 방식으로 구동되면 데이터 드라이버의 전력 소모가 많아진다.

[0024] 따라서, 본 발명은 소비전력을 고려하여, 데이터전압의 극성변화를 프레임 단위로 변화시키면서도, 패널에서는 1도트 인버전 방식으로 데이터전압이 출력되도록 함으로써, 화질 특성을 개선시키고 있다.

[0025] 이를 위해 본 발명에 따른 액정표시장치는, 도 3에 도시된 바와 같이, 수평방향으로 형성되어 있는 데이터라인들(DL1 내지 DLd)과, 수직방향으로 형성되어 있는 게이트라인들(GL1 내지 GLg)의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있는 패널(100), 상기 데이터라인들 각각으로는 어느 하나의 극성을 갖는 데이터전압(Vdata)들을 기 설정된 기간 동안 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하기 위한 데이터 드라이버(300) 및 상기 게이트라인들(GL1 내지 GLg)에 순차적으로 스캔신호를 출력하기 위한 게이트 드라이버(200)를 포함한다.

[0026] 우선, 상기 패널(100)은 표시영역(120)에 형성된 상기 게이트라인들(GL1 내지 GLg)과 상기 데이터라인들(DL1 내지 DLd)의 교차로 정의되는 영역마다 형성된 픽셀들을 포함하며, 상기 픽셀들 각각에는 박막트랜지스터(TFT)가 형성되어 있다.

[0027] 상기 박막트랜지스터(TFT)는 상기 게이트라인으로부터 공급되는 스캔신호에 응답하여, 상기 데이터라인으로부터 공급된 데이터전압을 상기 픽셀전극에 공급한다. 상기 픽셀전극이 상기 데이터전압에 응답하여 공통전극과의 사이에 위치하는 액정을 구동함으로써 빛의 투과율이 조절된다.

- [0028] 본 발명에 적용되는 패널의 액정모드는, TN 모드, VA 모드, IPS 모드, FFS 모드뿐 아니라 어떠한 종류의 액정모드도 가능하다. 또한, 본 발명에 따른 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다.
- [0029] 한편, 상기 패널(100)은 상기한 바와 같이, 리버스 버스 라인(RBL : Reverse Bus Line) 구조로 형성되어 있다. 리버스 버스 라인 구조의 상기 패널(100)은, 상기 게이트라인들(GL1 내지 GLg)이 수직방향으로 배치되어 있고, 상기 게이트라인들의 상단 또는 하단 중 적어도 어느 하나의 비표시영역에는 상기 게이트 드라이버(200)가 형성되어 있으며, 상기 데이터라인들(DL1 내지 DLd)은 가로방향으로 연결되어 있다.
- [0030] 여기서, 하나의 픽셀에는 데이터라인이 2개씩 형성되어 있다. 특히, 상기 두 개의 데이터라인들 사이에 형성되어 있는 픽셀들 중 서로 인접되어 있는 두 개의 픽셀들은, 하나의 게이트라인에 공통적으로 연결되어 있고, 상기 두 개의 픽셀들 중 제1픽셀은 상기 두 개의 데이터라인들 중 제1데이터라인에 연결되어 있으며, 상기 두 개의 픽셀들 중 제2픽셀은 상기 두 개의 데이터라인들 중 제2데이터라인에 연결되어 있다. 상기한 바와 같은 구성을 도 5의 (a)를 참조하여 설명하면 다음과 같다.
- [0031] 이하에서는 설명의 편의상, 도 5의 (a)에 도시된 바와 같이, 상기 패널(100)에 형성된 게이트라인의 숫자가 5개이며, 데이터라인의 숫자는 10개인 경우를 일례로 하여 본 발명이 설명된다. 또한, 이하의 설명 중, g는 전체의 게이트라인 수, 즉, 5이고, d는 전체의 데이터라인 수, 즉, 10이고, n은 g 이하의 자연수이며, m은 d/2 이하의 자연수이다.
- [0032] 이 경우, 상기 두 개의 데이터라인들 사이에 형성되어 있는 픽셀들 중, 제2n-1픽셀 및 제2n픽셀은 제n게이트라인에 연결된다. 즉, n=1일 때, 제1픽셀(P1) 및 제2픽셀(P2)은 제1게이트라인(G1)에 연결된다.
- [0033] 또한, 상기 제2n-1픽셀 및 상기 제2n픽셀은 서로 다른 데이터라인에 연결되어 있다. 즉, 도 5의 (a)에 도시된 바와 같이, n=1일 때, 제1픽셀(P1)은 제1데이터라인(D1)에 연결되어 있으며, 제2픽셀(P2)은 제2데이터라인(D2)에 연결되어 있다.
- [0034] 또한, 상기 데이터라인들과 나란하게 형성되어 있는 수평라인들 중 제m수평라인에 형성되어 있는 픽셀들은, 제2m-1데이터라인 및 제2m데이터라인 사이에 형성되어 있다. 즉, m=1일 때, 제1수평라인에 형성되어 있는 픽셀들(P1, P2)은 제1데이터라인(D1) 및 제2데이터라인(D2) 사이에 형성되어 있다.
- [0035] 또한, 상기 제m수평라인에 형성되어 있는 픽셀들 중, 제2n-1픽셀 및 제2n픽셀은 제n게이트라인에 연결되어 있다. 즉, m=1이고, n=1일 때, 제1수평라인에 형성되어 있는 픽셀들 중, 제1픽셀(P1) 및 제2픽셀(P2)은 제1게이트라인(G1)에 연결되어 있다.
- [0036] 또한, 상기 제2n-1픽셀은 상기 제2m-1데이터라인에 연결되어 있고, 상기 제2n픽셀은 상기 제2m데이터라인에 연결되어 있다. 즉, m=1이고, n=1일 때, 제1픽셀(P1)은 상기 제1데이터라인(D1)에 연결되어 있고, 제2픽셀(P2)은 제2데이터라인(D2)에 연결되어 있다.
- [0037] 또한, 상기 제2m-1데이터라인과 상기 제2m데이터라인으로 출력되는 데이터전압들의 극성은 서로 다르다. 즉, m=1이고, n=1일 때, 제1데이터라인(D1)과 제2데이터라인(D2)으로 출력되는 데이터전압들의 극성은 서로 다르다. 따라서, 제1데이터라인(D1)으로 출력되는 데이터전압의 극성이 (+)인 경우, 제2데이터라인(D2)으로 출력되는 데이터전압의 극성은 (-)이다.
- [0038] 한편, 상기 데이터전압의 극성은, 기 설정된 기간마다 변경된다. 상기 기 설정된 기간은, 프레임 단위로 설정되며, 적어도 1프레임 이상이다. 즉, 매 프레임마다 극성이 변경된다고 할 때, 제1프레임에서 제1데이터라인(D1)으로 출력되는 데이터전압의 극성이 (+)이고, 제2데이터라인(D2)으로 출력되는 데이터전압의 극성이 (-)라면, 제2프레임에서 제1데이터라인(D1)으로 출력되는 데이터전압의 극성은 (-)이고, 제2데이터라인(D2)으로 출력되는 데이터전압의 극성은 (+)이다.
- [0039] 다음, 상기 게이트 드라이버(200)는, 상기 타이밍 컨트롤러(400)에서 생성된 게이트 제어신호(GCS)들을 이용하여, 상기 게이트라인들(GL1 내지 GLg) 각각에 순차적으로 게이트온신호를 공급한다.
- [0040] 여기서, 상기 게이트온신호는 상기 게이트라인들에 연결되어 있는 스위칭용 박막트랜지스터를 턴온시킬 수 있는 전압을 말한다. 상기 스위칭용 박막트랜지스터를 턴오프시킬 수 있는 전압은 게이트오프신호라하며, 상기 게이트온신호와 상기 게이트오프신호를 총칭하여 스캔신호라 한다.

- [0041] 상기 박막트랜지스터가 N타입인 경우, 상기 게이트온신호는 하이레벨의 전압이며, 상기 게이트오프신호는 로우레벨의 전압이다. 상기 박막트랜지스터가 P타입인 경우, 상기 게이트온신호는 로우레벨의 전압이며, 상기 게이트오프신호는 하이레벨의 전압이다.
- [0042] 상기 게이트 드라이버(200)는, 게이트 드라이브 IC로 형성될 수 있으며, 이 경우, 상기 게이트 드라이브 IC는 테이프 캐리어 패키지(TCP) 또는 연성인쇄회로기판(FPCB) 등을 통해 상기 패널(100)에 연결될 수도 있고, 상기 패널(100)의 비표시영역에 직접 장착될 수도 있다. 또한, 상기 게이트 드라이버(200)는, 상기 패널(100) 내에 실장되는 게이트 인 패널(Gate In Panel : GIP) 방식으로 구성될 수도 있다.
- [0043] 상기 게이트 드라이버(200)는, 도 3에 도시된 바와 같이, 상기 패널의 비표시영역을 중 상단에 형성되는 제1비표시영역(111)에만 형성될 수도 있으나, 상기 제1비표시영역(111)과 마주보고 있는 제2비표시영역(112)에 형성될 수도 있으며, 상기 제1비표시영역(111) 및 상기 제2비표시영역(112) 모두에 형성될 수도 있다.
- [0044] 한편, 상기 패널(100)이 플렉서블 기판인 경우, 상기 게이트 드라이버(200)는 게이트 인 패널(GIP) 방식으로 상기 제1비표시영역(111) 또는 상기 제2비표시영역(112) 중 적어도 어느 하나에 형성되는 것이 바람직하다.
- [0045] 즉, 본 발명에 따른 액정표시장치에 적용되는 상기 패널(100)은, 상기한 바와 같이, 리버스 버스 라인(RBL : Reverse Bus Line) 구조로 형성된 것으로서, 상기 리버스 버스 라인 구조의 패널은 플렉서블 기판으로 이용되기에 적합한 구조를 갖는다. 이 경우, 상기 게이트 드라이버(200)는 훼손 방지를 위해 상기 제1비표시영역(111) 또는 제2비표시영역(112)에 게이트 인 패널(GIP) 방식으로 형성되는 것이 바람직하다.
- [0046] 예를 들어, 도 3에 도시된 바와 같은 액정표시장치의 경우, 사용자가 상기 패널(100)을 좌우 방향으로 접거나 휘더라도, 상기 게이트 드라이버(200)는, 게이트 인 패널(GIP) 방식으로 형성되어 있기 때문에 훼손되지 않는다.
- [0047] 이 경우, 상기 데이터 드라이버(300)는, 도 3에 도시된 바와 같이, 상기 패널의 비표시영역을 중, 상기 제1비표시영역(111)과 상기 제2비표시영역(112) 사이에 형성된 제3비표시영역에 형성될 수 있다. 따라서, 상기 예에서, 상기 패널(100)이 좌우로 접혀지거나 휘더라도, 상기 데이터 드라이버(300)는 훼손되지 않는다.
- [0048] 다음, 상기 데이터 드라이버(300)는, 상기 타이밍 컨트롤러(400)로부터 전송되어온 디지털 영상데이터를 데이터 전압으로 변환하여 상기 게이트라인에 스캔신호가 공급되는 1수평기간마다 1수평라인분의 상기 데이터전압을 상기 데이터라인들에 공급한다.
- [0049] 상기 데이터 드라이버(300)는 데이터 드라이브 IC로 형성될 수 있으며, 이 경우, 칩온필름(COF) 형태로 상기 패널(100)의 제3비표시영역(113)에 연결될 수 있으며, 또는 상기 패널 상에 직접 장착될 수도 있다. 상기 데이터 드라이브 IC의 갯수는 상기 패널의 크기, 상기 패널의 해상도 등에 따라 다양하게 설정될 수 있다.
- [0050] 상기 데이터 드라이버(300)는, 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 상기 데이터전압으로 변환시킨 후 상기 데이터라인으로 출력시킨다. 이를 위해, 상기 데이터 드라이버(300)는, 도 4에 도시된 바와 같이, 상기 타이밍 컨트롤러(400)로부터 수신된 데이터 제어신호를 이용하여 샘플링 신호를 발생하는 쉬프트 레지스터부(310), 상기 영상데이터들을 래치하고 있다가, 하나의 게이트라인으로 출력될 영상데이터들을 동시에 출력하기 위한 래치부(320), 상기 래치부(320)로부터 전송되어온 상기 영상데이터들을 데이터전압들로 변환시키기 위한 디지털 아날로그 변환부(330) 및 상기 디지털 아날로그 변환부로부터 전송되어온 데이터전압들을 상기 데이터라인들로 출력하기 위한 출력버퍼(340)를 포함한다.
- [0051] 상기 쉬프트 레지스터부(310)는, 상기 타이밍 컨트롤러(400)로부터 수신된 데이터 제어신호들(SSC, SSP 등)을 이용하여 샘플링 신호를 출력한다.
- [0052] 상기 래치부(320)는 상기 타이밍 컨트롤러(400)로부터 순차적으로 수신된 상기 디지털 영상데이터(Data)를 래치하고 있다가, 상기 디지털 아날로그 변환부(DAC)(330)로 동시에 출력하는 기능을 수행한다.
- [0053] 상기 디지털 아날로그 변환부(330)는 상기 래치부(320)로부터 전송되어온 상기 영상데이터들을 동시에 정극성 또는 부극성의 데이터 전압으로 변환하여 출력한다. 즉, 상기 디지털 아날로그 변환부는, 상기 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압을 이용하여, 상기 타이밍 컨트롤러(400)로부터 전송되어온 극성제어 신호(POL)에 따라, 상기 영상데이터들을 정극성 또는 부극성의 데이터전압으로 변환하여 상기 데이터라인들로 출력한다.

- [0054] 이때, 상기 디지털 아날로그 변환부(330)는, 하나의 데이터라인으로 출력될 데이터전압들의 극성을 기 설정된 기간 동안, 동일하게 유지한다. 또한, 상기 디지털 아날로그 변환부(330)는, 서로 인접된 두 개의 데이터라인들로 출력될 데이터전압들은 서로 반대 극성을 갖도록 상기 영상데이터들을 변환시킨다. 이러한, 변환은 상기 극성제어신호(POL)에 따라 제어된다.
- [0055] 즉, 상기 게이트 드라이버(200)에 대한 설명에서 설명된 바와 같이, 제1프레임에서 제1데이터라인(D1)으로 출력되는 데이터전압의 극성이 (+)이고, 제2데이터라인(D2)으로 출력되는 데이터전압의 극성이 (-)인 경우, 제2프레임에서 제1데이터라인(D1)으로 출력되는 데이터전압의 극성이 (-)로 변경되고, 제2데이터라인(D2)으로 출력되는 데이터전압의 극성이 (+)로 변경되는 것은, 상기 디지털 아날로그 변환부(330)에서 이루어지며, 이때, 상기 디지털 아날로그 변환부(330)는 상기 타이밍 컨트롤러로부터 전송되어온 상기 극성제어신호(POL)를 이용하여 상기 한 바와 같은 변환 과정을 수행한다.
- [0056] 상기 출력버퍼(340)는 상기 디지털 아날로그 변환부(330)로부터 전송되어온 정극성 또는 부극성의 데이터전압을, 상기 타이밍 컨트롤러(400)로부터 전송되어온 소스 출력 인에이블 신호(SOE)에 따라, 상기 패널의 데이터라인(DL)들로 출력한다. 즉, 상기 출력버퍼(340)는 상기 데이터라인들(DL1 내지 DLd)과 연결되어 있다.
- [0057] 상기 데이터 드라이버(300)가 하나의 데이터 드라이브 IC로 구성된 경우, 상기 하나의 데이터 드라이브 IC는 상기 데이터라인들(DL1 내지 DLd)과 모두 연결될 수 있다. 그러나, 상기 데이터 드라이버(300)가 복수 개의 데이터 드라이브 IC로 구성된 경우, 상기 각각의 데이터 드라이브 IC는 상기 데이터라인들의 숫자보다 작은 숫자의 데이터라인들(D1 내지 DLx)과 연결될 수 있다. 즉, 상기 x는 상기 d와 같은 수이거나, 또는 작은 수가 될 수 있다.
- [0058] 마지막으로, 상기 타이밍 컨트롤러(400)는, 외부 시스템으로부터 입력되는 타이밍 신호, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터 인에이블 신호(DE) 등을 이용하여, 상기 게이트 드라이버(200)들의 동작 타이밍을 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)들의 동작 타이밍을 제어하기 위한 데이터 제어신호(DCS)를 생성하며, 상기 데이터 드라이버(300)로 전송될 영상데이터를 생성한다.
- [0059] 이를 위해, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 입력영상데이터(Input Data) 및 타이밍 신호들을 수신하기 위한 수신부, 각종 제어신호들을 생성하기 위한 제어신호 생성부, 상기 입력영상데이터를 재정렬하여, 재정렬된 영상데이터(Data)를 출력하기 위한 데이터 정렬부 및 상기 제어신호들과 상기 영상데이터를 출력하기 위한 출력부를 포함한다.
- [0060] 즉, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 입력되는 입력영상데이터(Input Data)를 상기 패널(100)의 구조 및 특성에 맞게 재정렬시켜, 재정렬된 상기 영상데이터를 상기 데이터 드라이버(300)로 전송한다. 이러한 기능은, 상기 데이터 정렬부에서 실행될 수 있다.
- [0061] 상기 타이밍 컨트롤러(400)는 상기 외부 시스템으로부터 전송되어온 타이밍 신호들, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터인에이블신호(DE) 등을 이용하여, 상기 데이터 드라이버를 제어하기 위한 데이터 제어신호(DCS) 및 상기 게이트 구동부를 제어하기 위한 게이트 제어신호(GCS)를 생성하여, 상기 제어신호들을 상기 데이터 드라이버와 상기 게이트 구동부로 전송하는 기능을 수행한다. 이러한 기능은, 상기 제어신호 생성부에서 실행될 수 있다.
- [0062] 상기 제어신호 생성부에서 생성되는 데이터 제어신호들에는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭신호(SSC), 소스 출력 인에이블 신호(SOE), 극성제어신호(POL) 등이 포함된다.
- [0063] 상기 제어신호 생성부에서 생성되는 게이트 제어신호(GCS)들로는 게이트 스타트 펄스(GSP), 게이트 스타트 신호(VST), 게이트 쉬프트 클럭(GSC), 게이트 출력 인에이블 신호(GOE), 게이트 스타트신호(VST), 게이트 클럭(GCLK) 등이 있다.
- [0064] 특히, 상기 타이밍 컨트롤러(400)는, 상기 데이터 드라이버(300)가 기 설정된 기간 마다, 각 데이터라인 별로, 데이터전압의 극성을 변환시킬 수 있도록, 극성제어신호(POL)를 생성하여 상기 데이터 드라이버(300)로 전송한다. 상기한 바와 같이, 상기 기 설정된 기간이란, 프레임 단위로 설정되는 것으로서, 1프레임이 될 수도 있고, 2프레임이 될 수도 있으며, 3프레임 이상이 될 수도 있다.

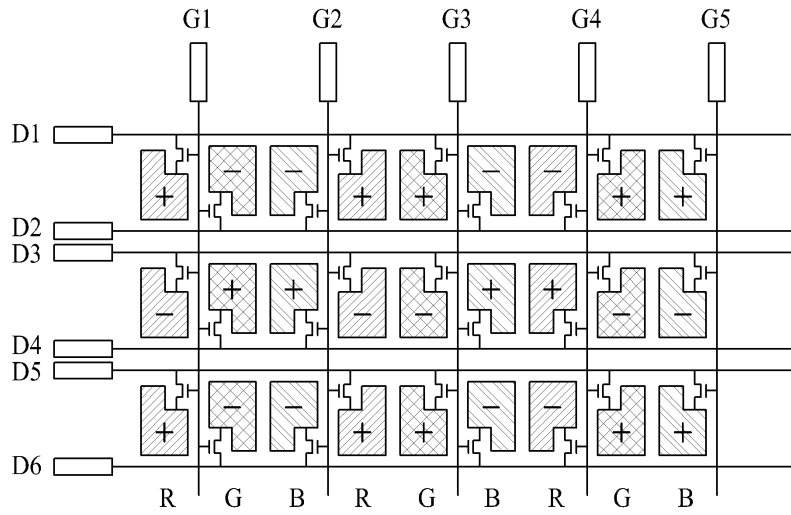
- [0065] 상기한 바와 같은 본 발명에 따른 액정표시장치가 구동되는 방법을 간단히 설명하면 다음과 같다.
- [0066] 우선, 1프레임 기간 동안, 제(2m-1)데이터라인들로는 (+)극성의 데이터전압(Vdata)이 출력되고, 제2m데이터라인들로는 (-)극성의 데이터전압(Vdata)이 출력된다고 할 때, 도 5의 (a)에서, 제1데이터라인(D1), 제3데이터라인(D3), 제5데이터라인(D5), 제7데이터라인(D7) 및 제9데이터라인(D9)으로는 (+)극성의 데이터전압이 출력되고, 제2데이터라인(D2), 제4데이터라인(D4), 제6데이터라인(D6), 제8데이터라인(D8) 및 제10데이터라인(D10)으로는 (-)극성의 데이터전압이 출력된다.
- [0067] 이 경우, 제1데이터라인(D1)에는 제1수평라인에 형성되어 있는 픽셀들 중, 제2n-1픽셀들이 연결되어 있으며, 제2데이터라인(D2)에는 제2n픽셀들이 연결되어 있다.
- [0068] 따라서, 제1게이트라인(G1)으로 게이트온신호가 출력되면, 제1데이터라인(D1)과 연결되어 있는 제1픽셀(P1)로는 (+)극성의 데이터전압이 출력되고, 제2데이터라인(D2)과 연결되어 있는 제2픽셀(P2)로는 (-)극성의 데이터전압이 출력된다.
- [0069] 또한, 제2게이트라인(G2)으로 게이트온신호가 출력되면, 제1데이터라인(D1)과 연결되어 있는 제3픽셀(P3)로는 (+)극성의 데이터전압이 출력되고, 제2데이터라인(D2)과 연결되어 있는 제4픽셀(P4)로는 (-)극성의 데이터전압이 출력된다.
- [0070] 마찬가지로, 제3게이트라인(G3) 내지 제5게이트라인(G5)으로 순차적으로 게이트온신호가 출력될 때, 제1데이터라인(D1)과 연결되어 있는 제2n-1픽셀들로는 (+)극성의 데이터전압이 출력되고, 제2n픽셀들로는 (-)극성의 데이터전압이 출력된다.
- [0071] 또한, 제3데이터라인 내지 제10데이터라인들에 연결되어 있는 픽셀들에도, 제1데이터라인 및 제2데이터라인에 연결되어 있는 픽셀들과 동일한 형태로 데이터전압이 출력된다.
- [0072] 이 경우, 인접되어 있는 데이터라인들 간에는 데이터전압의 극성이 서로 다르지만, 하나의 데이터라인으로 출력되는 데이터전압의 극성은 1프레임 기간 동안 변화되지 않는다. 그럼에도 불구하고, 상기 패널(100)에는 도 5의 (a)에 도시된 바와 같이, 인접되어 있는 픽셀들 간에 데이터전압의 극성이 서로 다르게 출력된다.
- [0073] 한편, 1프레임 이후에 기 설정된 기간이 경과되면, 각 데이터라인으로 출력되는 데이터전압의 극성은 반대로 전환된다. 그러나, 이 경우에도, 상기 패널(100)에 형성되어 있는 인접된 픽셀들로 출력되는 데이터전압의 극성은 서로 달라진다.
- [0074] 즉, 상기한 바와 같은 본 발명에 따른 액정표시장치 구동 방법은, 게이트라인이 수직방향으로 형성되어 있는 패널 상에서 수평방향으로 형성되어 있는 데이터라인들 각각으로 어느 하나의 극성을 갖는 데이터전압들을 출력하며, 상기 데이터라인들 중 인접되어 있는 데이터라인들로는 서로 다른 극성을 갖는 데이터전압들을 출력하는 단계 및 기 설정된 기간마다 상기 데이터라인들 각각으로 출력되는 데이터전압들의 극성을 전환시키는 단계를 포함하고 있다.
- [0075] 이 경우, 상기 패널에는 상기 데이터라인들과, 상기 게이트라인들의 교차 영역마다 픽셀이 형성되어 있고, 상기 데이터라인과 나란하게 형성되어 있는 수평라인의 픽셀들이 두 개의 데이터라인들 사이에 형성되어 있으며, 상기 수평라인의 픽셀들 중 인접되어 있는 두 개의 픽셀들이 하나의 게이트라인에 공통적으로 연결되어 있다.
- [0076] 상기한 바와 같은 본 발명에 의하면, 데이터전압의 변화를 최소화시키면서도, 패널의 인접된 픽셀들로 출력되는 데이터전압의 극성을 다르게 할 수 있다. 따라서, 1도트 인버전 방식에서와 같은 소비전력이 사용되지 않고서도, 1도트 인버전 방식과 동일한 형태로 데이터전압이 출력될 수 있다.
- [0077] 즉, 본 발명에 의하면, 소비전력을 절감시키면서도, 1도트 인버전 방식과 동일한 형태로 데이터전압이 출력되어, 극성 치우침에 의한 화질 불량에 개선될 수 있다.
- [0078] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

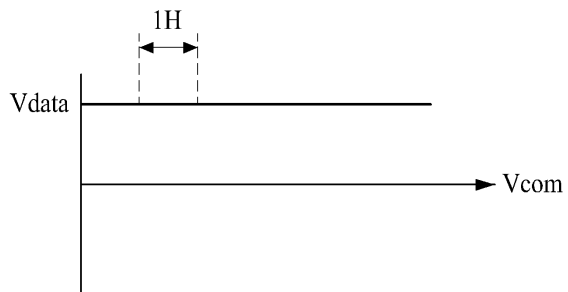
[0079] 100 : 패널 200 : 게이트 드라이버
300 : 데이터 드라이버 400 : 타이밍 컨트롤러

도면

도면1

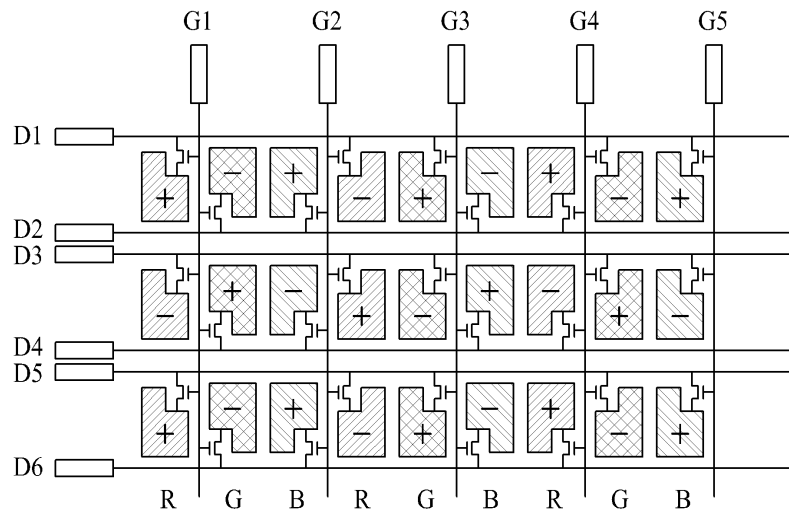


(a)

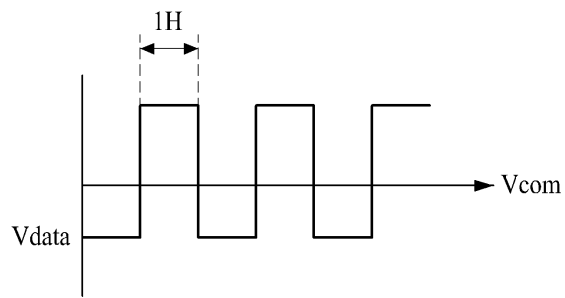


(b)

도면2

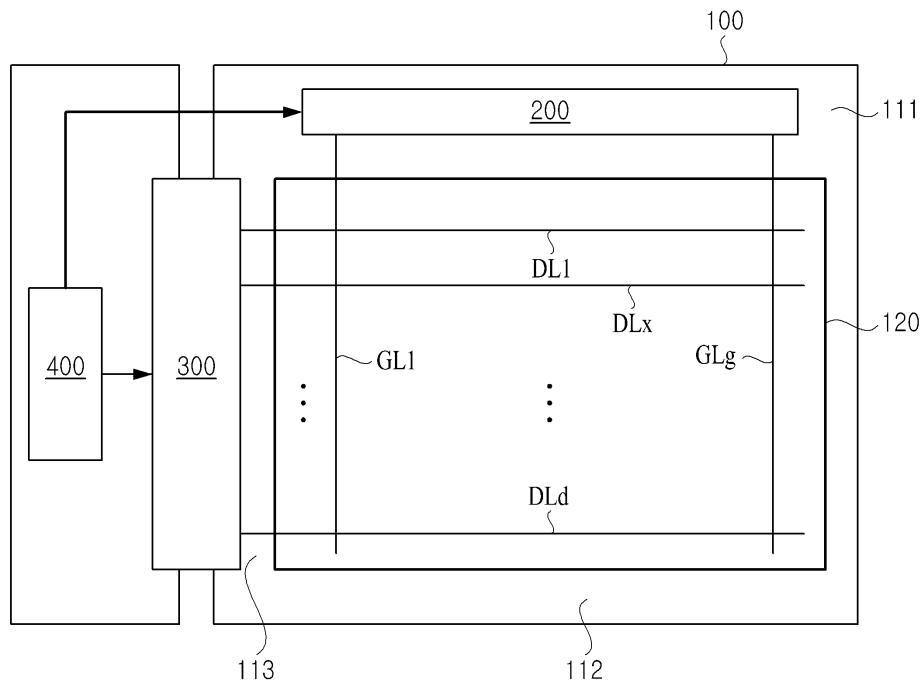


(a)

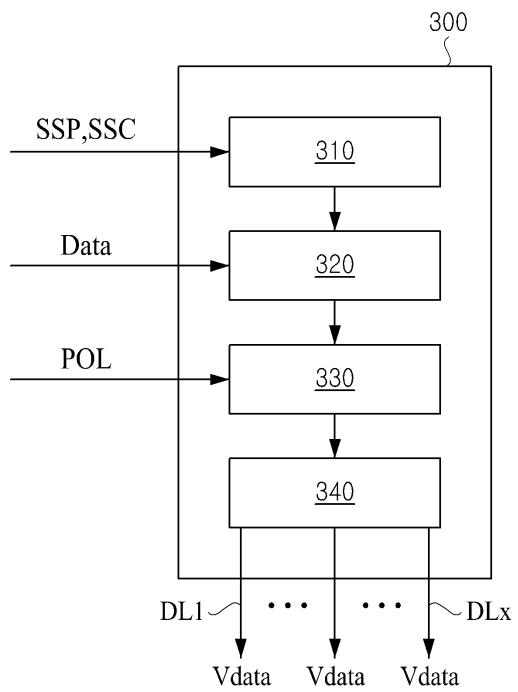


(b)

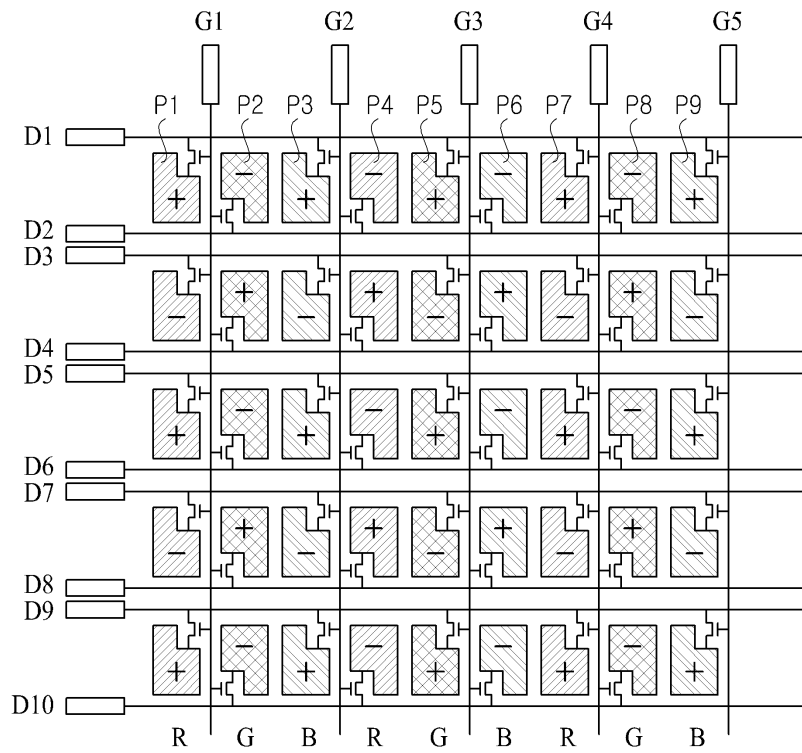
도면3



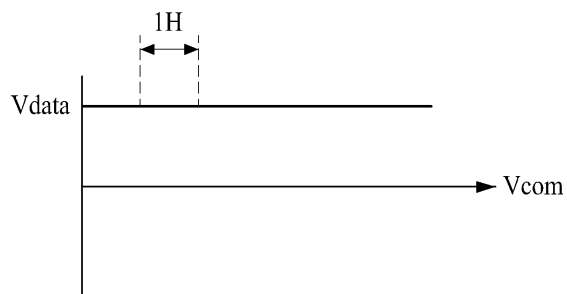
도면4



도면5



(a)



(b)

专利名称(译)	LCD及其驱动方法		
公开(公告)号	KR1020140093789A	公开(公告)日	2014-07-29
申请号	KR1020130004840	申请日	2013-01-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HYOUNGSIK KIM 김형식		
发明人	김형식		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3614		
其他公开文献	KR101981277B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域本发明涉及具有反向总线（RBL）结构的液晶显示装置，特别是涉及能够在不改变从数据驱动器输出的数据电压的极性的情况下以单点反转方式的形式驱动的液晶显示装置，以及提供驱动方法是一个技术问题。为此，在根据本发明的液晶显示器中，像素形成在沿水平方向形成的数据线和沿垂直方向形成的栅极线的交叉处，并且与数据线平行地形成。一种面板，其中水平线的像素形成在两条数据线之间，并且水平线的像素中的两个相邻的像素共同连接到一条栅极线；一种数据驱动器，被配置为在预定时段内向每条数据线输出具有一个极性的数据电压，并且向数据线中的相邻数据线输出具有不同极性的数据电压；并且栅极驱动器用于顺序地将扫描信号输出到栅极线。 专利公开10-2014-0093789

