



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0077482
(43) 공개일자 2013년07월09일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2011-0146212

(22) 출원일자 2011년12월29일

심사청구일자 2011년12월29일

(71) 출원인

하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 경충대로 2091

(72) 발명자

김영운

서울특별시 중랑구 중화2동 328-13

이원희

경기도 이천시 증포동 한솔3차 A 302-701

안준성

서울특별시 강동구 명일동 309-1 삼익 그린 1차 206-701

(74) 대리인

나승택, 조영현

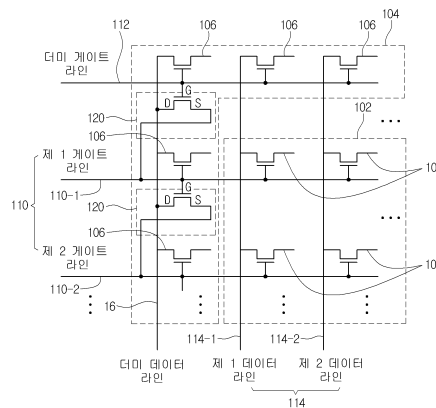
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 프리차징 2H구동방식의 액정표시장치 및, 그 구동방법

(57) 요약

본 발명은 프리차지(pre-charge) 전압을 가진 게이트 전압을 제공하여 픽셀을 충전하는 프리차징 2H 구동방식의 액정표시장치에 관한 것이다. 본 발명에 따른 프리차징 2H 구동방식의 액정표시장치는 게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점에 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치에 있어서, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점 중에서, 상기 다수의 게이트 라인과 적어도 하나 이상의 선택된 데이터 라인이 교차하며 단위픽셀이 없는 지점들에서 각각 연결되어, n번째 게이트 라인에 게이트 전압이 인가됨에 따라 순차로 n+1번째 게이트 라인에 게이트 전압이 인가되기 전에 미리 프리차지되도록 프리차지 전압을 제공하는 프리차지 트랜지스터를 구비하는 것을 특징으로 한다.

대표도 - 도5



특허청구의 범위

청구항 1

게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점에 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치에 있어서,

상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점 중에서, 상기 다수의 게이트 라인과 적어도 하나 이상의 선택된 데이터 라인이 교차하며 단위 픽셀이 없는 지점들에서 각각 연결되어, n 번째 게이트 라인에 게이트 전압이 인가됨에 따라 순차로 $n+1$ 번째 게이트 라인에 게이트 전압이 인가되기 전에 미리 프리차지되도록 프리차지 전압을 제공하는 프리차지 트랜지스터를 구비하는 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 2

게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점에 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치에 있어서,

상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점 중에서, 상기 다수의 게이트 라인과 첫 번째 데이터 라인이 교차하는 각각의 지점에 배치되어, n 번째 게이트 라인에 게이트 전압이 인가됨에 따라 순차로 $n+1$ 번째 게이트 라인에 게이트 전압이 인가되기 전에 미리 프리차지되도록 프리차지 전압을 제공하는 프리차지 트랜지스터를 구비하는 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 3

제1항에 있어서,

상기 선택된 데이터 라인은 더미 데이터 라인인 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 4

제1항에 있어서,

상기 프리차지 트랜지스터는 게이트 단자가 상기 선택된 데이터 라인과 연결된 스위칭 트랜지스터의 게이트 단자 및 게이트 라인과 연결되고, 드레인 단자가 해당 스위칭 트랜지스터의 드레인 및 데이터 더미 라인과 연결되고, 소스 단자가 다음 단의 게이트 라인과 연결되는 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 5

제4항에 있어서,

상기 프리차지 트랜지스터의 드레인 단자에는 공통 신호 전압이 인가되는 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 6

제1항에 있어서,

상기 프리차지 트랜지스터는 게이트 단자가 상기 선택된 데이터 라인과 연결된 스위칭 트랜지스터의 게이트 단자 및 게이트 라인과 연결되고, 드레인 단자가 공통 신호 라인과 연결되고, 소스 단자가 다음 단의 게이트 라인과 연결되는 것을 특징으로 하는 프리차징 2H 구동방식의 액정표시장치.

청구항 7

제6항에 있어서,

상기 프리차지 트랜지스터의 드레인 단자에는 공통 신호 전압이 인가되는 것을 특징으로 하는 프리차징 2H 구동 방식의 액정표시장치.

청구항 8

게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 각 게이트 라인과 데이터 라인이 교차하는 지점에서 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치의 구동방법에 있어서,

상기 다수의 데이터 라인 중 m번째 데이터 라인에 연결된 프리차지(pre-charge) 트랜지스터가 n번째 게이트 라인에 프리차지 전압을 제공하는 단계;

상기 n번째 게이트 라인에 게이트 전압을 제공하는 단계; 및

상기 데이터 전압이 상기 n번째 게이트 라인에 연결된 픽셀을 충전하는 단계를 포함하되,

상기 게이트 전압이 상기 프리차지 전압보다 커서 계단 형태의 신호를 형성하며, 상기 데이터 전압이 상기 계단 형태의 신호로부터 상기 단위 픽셀을 충전하는 것을 특징으로 하는 액정표시장치의 프리차징 2H 구동방법.

청구항 9

제8항에 있어서,

상기 m번째 데이터 라인은 첫 번째 데이터 라인인 것을 특징으로 하는 액정표시장치의 프리차징 2H 구동방법.

청구항 10

제8항 또는 제9항에 있어서,

상기 m번째 데이터 라인은 더미 데이터 라인인 것을 특징으로 하는 액정표시장치의 프리차징 2H 구동방법.

청구항 11

제11항에 있어서,

상기 게이트 전압을 제공하는 단계는

상기 n번째 게이트 라인에 게이트 전압이 인가됨에 따라 상기 n+1번째 게이트 라인으로 상기 프리차지 전압을 제공하는 것을 특징으로 하는 액정표시장치의 프리차징 2H 구동방법.

청구항 12

제8항에 있어서,

상기 프리차지 트랜지스터는 데이터 라인 또는 공통 신호 라인으로부터 상기 프리차지 전압을 제공받는 것을 특징으로 하는 액정표시장치의 프리차징 2H 구동방법.

명세서

기술분야

[0001] 본 발명은 액정 표시 장치(Liquid Crystal Display)에 관한 것으로, 좀 더 구체적으로 게이트 전압의 왜곡 없이 고해상도 및 대형 액정표시장치에 사용 가능한 2H 구동방식의 액정표시장치에 관한 것이다.

배경기술

[0002] 일반적으로 액정표시장치(LCD)는 액정을 이용하여 화면을 구현하는 장치로서, 두 기판 사이에 액정이 주입되고 액정의 운동에 의해 화상을 표시하는 픽셀들로 이루어진 액티브영역과 상기 액정패널의 액티브 영역내 서로 직교하는 다수의 게이트 라인과 다수의 데이터 라인으로 분할되는 다수의 픽셀을 제어하기 위한 박막 트랜지스터(TFT)인 스위칭 소자와 이러한 스위칭 소자를 구동하는 구동부로 이루어져 있으며, 액티브 영역의 각 픽셀마다

상기 박막 트랜지스터인 스위칭 소자가 형성된다.

[0003] 이러한 액정표시장치는 점차 고해상도 및 대형화되면서 상기 게이트 라인의 게이트 배선의 폭이 좁아지고, 반면에 그 길이는 길어져 기생용량이 증가하여 각 박막 트랜지스터를 구동하는 게이트 전압이 왜곡되어 전달되는 문제가 있었다. 즉, 박막 트랜지스터를 구동하기 위한 게이트 전압은 RC 딜레이에 의해 왜곡되어지고, 이는 신호 배선에서 멀어 질수록 왜곡되는 정도가 증가되어 신호배선에서 먼 픽셀의 충전율이 낮아지며, 인가되는 데이터 전압과 실제로 픽셀에 걸리는 픽셀 전압의 차이인 ΔV_p 가 화면의 위치에 따라 다르게 나타나게 된다.

[0004] 따라서, 게이트 신호배선의 RC 딜레이가 상대적으로 한계 이상으로 증가하게 되면, 각 픽셀은 디스플레이 위치에 따라 충전율이 바뀌며, ΔV_p 가 일정한 값을 갖지 못한다. 그리고, 이로 인해 액정표시장치는 전체화면을 하

나의 공통 화소 전극전압(V_{com})으로 오프셋 전압(V_{offset})을 보상할 수 없기 때문에 화면 전체에 걸쳐 플리커링(Flickering) 문제점이 발생한다.

[0005] 특히, 이러한 문제점은 게이트 전압의 구동주기가 짧거나, 고해상도의 대형 액정표시장치에서 더욱 심각하게 나타난다.

[0006] 도 1은 게이트 전압이 인가됨에 따라 액정표시장치의 하나의 게이트 라인에 공통으로 연결된 각 픽셀들에 나타나는 RC 딜레이를 도식화한 회로도이며, 도 2는 종래의 액정표시장치의 각 픽셀의 TFT와 게이트라인의 연결 관계를 간략하게 나타내는 회로도이다.

[0007] 도 1(a)는 게이트 라인의 RC 딜레이에 대한 회로도를 나타내고 있으며, 도1(b)는 게이트 라인 전체의 RC 딜레이에 대한 회로도를 나타내고 있다. 도 1(b)에서 시작단(Start)은 동일 게이트 라인상에 연결된 픽셀들 중 게이트 전압이 첫번째로 입력되는 첫번째 픽셀을 의미하며, 끝단(End)은 마지막 픽셀을 의미한다. 도1에서 볼 수 있듯이 고해상도 및 대형화된 액정표시장치는 R_{total} 및 C_{total} 값의 증가로 인해 RC Delay가 증가하게 된다.

[0008] $RC\ delay = R_{total} * C_{total}$

[0009] 도 2를 참조하면, 종래의 액정표시장치는 복수 개의 게이트 라인(10)과 복수 개의 데이터 라인(14)으로 구성되어 화상을 표시하는 액티브 영역(2)과, 더미 게이트 라인(12), 및 더미 데이터 라인(16)을 포함하는 액티브 영역의 외곽부(4)로 구분할 수 있다.

[0010] 여기서, 액티브 영역(2)은 복수 개의 게이트 라인(10)과 데이터 라인(14)이 교차하여 픽셀을 형성하며, 이러한 픽셀을 구동하기 위해서 액티브 영역의 외곽부(4)에 구비된 게이트 구동부(미도시) 및 데이터 구동부(미도시)로부터 구동 신호를 입력받아, 픽셀을 충전하고 이 충전량의 제어를 통해 화상을 표시하게 된다.

[0011] 도 3은 종래의 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이며, 도 4는 종래의 액정표시장치의 픽셀 동작 파형을 도시한 도면이다.

[0012] 도 3을 참조하면, 종래의 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도로서, 각각의 게이트 라인(10)에는 게이트 구동부(미도시)로부터 펄스 형태의 게이트 구동신호가 순차적으로 1H 주기마다 입력됨을 알 수 있다..

[0013] 도 4(a)는 게이트 전압 입력에 따른 첫번째 픽셀내 데이터전압 대 픽셀전압의 파형 및 ΔV_p 를 나타내며, 도 4(b)는 마지막 단에서의 픽셀내 데이터전압 대 픽셀전압의 파형 및 ΔV_p 를 나타내고 있다. 도 4에서와 같이, 종래의 액정표시장치는 마지막 단의 픽셀이 RC 딜레이에 의해 ΔV_p 가 첫번째 단에 비해 크게 증가되었음을 나타내며, 또한 픽셀 전압의 충전이 제대로 균일하게 이루어 지지 않고 있는 것을 나타내고 있다.

[0014] 따라서, 이러한 RC 딜레이에 의한 문제를 해소하기 위해서, 게이트 전압의 인가 주기를 2H 주기로 제공하는 방법이 연구되었다. 이를 위해, 최근에는 외부에 별도의 IC를 통해 2H 구동신호를 가진 게이트 전압을 제공하는 방식이 도입되었으나, 이러한 방법도 별도의 IC를 제조해야 하며, 기존의 개발된 IC를 사용할 수 없었던 문제점이 있었다.

발명의 내용

해결하려는 과제

[0015] 따라서, 종래와 같은 문제를 해결하기 위해 본 발명의 목적은 게이트 입력 전압의 왜곡을 감소함으로써 RC 딜레

이를 최소화시킬 수 있는 프리차징 2H 구동방식의 액정 표시장치를 제공하고자 한다.

[0016] 또한, 본 발명의 다른 목적은 액티브 영역의 외곽부에 박막 트랜지스터를 추가함으로써 2H 구동방식의 액정표시장치를 제공하여 기존의 신호 라인을 이용함으로써, 별도의 신호를 필요로 하지 않고, 설계 변경을 최소화하는 환경을 제공하고자 한다.

과제의 해결 수단

[0017] 상기 목적들을 달성하기 위한 본 발명의 프리차징 2H 구동방식의 액정표시장치는 게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점에 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치에 있어서, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점 중에서, 상기 다수의 게이트 라인과 적어도 하나 이상의 선택된 데이터 라인이 교차하며 단위픽셀이 없는 지점들에서 각각 연결되어, n번째 게이트 라인에 게이트 전압이 인가됨에 따라 순차로 n+1번째 게이트 라인에 게이트 전압이 인가되기 전에 미리 프리차지되도록 프리차지 전압을 제공하는 프리차지 트랜지스터를 구비하는 것을 특징으로 한다.

[0018] 또한, 상기 목적들을 달성하기 위한 본 발명의 프리차징 2H 구동방식의 액정표시장치는 게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점에 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정 표시 장치에 있어서, 상기 다수의 게이트 라인과 다수의 데이터 라인이 교차하는 각각의 지점 중에서, 상기 다수의 게이트 라인과 첫번째 데이터 라인이 교차하는 각각의 지점에 배치되어, n번째 게이트 라인에 게이트 전압이 인가됨에 따라 순차로 n+1번째 게이트 라인에 게이트 전압이 인가되기 전에 미리 프리차지되도록 프리차지 전압을 제공하는 프리차지 트랜지스터를 구비하는 것을 특징으로 한다.

[0019] 그리고, 본 발명의 상기 선택된 적어도 하나 이상의 데이터 라인은 더미 데이터 라인인 것을 특징으로 한다.

[0020] 그리고, 본 발명의 상기 프리차지 트랜지스터는 게이트 단자가 상기 선택된 데이터 라인과 연결된 스위칭 트랜지스터의 게이트 단자 및 게이트 라인과 연결되고, 드레인 단자가 해당 스위칭 트랜지스터의 드레인 및 데이터 라인과 연결되고, 소스 단자가 다음 단의 게이트 라인과 연결되는 것을 특징으로 한다.

[0021] 그리고, 본 발명의 상기 프리차지 트랜지스터의 드레인 단자에는 공통 신호 전압이 인가되는 것을 특징으로 한다.

[0022] 그리고, 본 발명의 상기 프리차지 트랜지스터는 게이트 단자가 상기 선택된 데이터 라인과 연결된 스위칭 트랜지스터의 게이트 단자 및 게이트 라인과 연결되고, 드레인 단자가 공통 신호 라인과 연결되고, 소스 단자가 다음 단의 게이트 라인과 연결되는 것을 특징으로 한다.

[0023] 그리고, 본 발명의 상기 프리차지 트랜지스터의 드레인 단자에는 공통 신호 전압이 인가되는 것을 특징으로 한다.

[0024] 상기 목적들을 달성하기 위한 본 발명의 프리차징 2H 구동방법은 게이트 전압이 인가되는 다수의 게이트 라인, 상기 다수의 게이트 라인에 각각 교차하며 화상 신호를 나타내는 데이터 전압이 인가되는 다수의 데이터 라인, 상기 각 게이트 라인과 데이터 라인이 교차하는 지점에서 배치되는 단위 픽셀 및, 상기 게이트 전압을 인가받아 상기 단위 픽셀에 데이터 전압을 인가하는 스위칭 트랜지스터를 포함하는 액정표시장치의 구동방법에 있어서, 상기 다수의 데이터 라인 중 m번째 데이터 라인에 연결된 프리차지(pre-charge) 트랜지스터가 n번째 게이트 라인에 프리차지 전압을 제공하는 단계, 상기 n번째 게이트 라인에 게이트 전압을 제공하는 단계 및, 상기 데이터 전압이 상기 n번째 게이트 라인에 연결된 픽셀을 충전하는 단계를 포함하되, 상기 게이트 전압이 상기 프리차지 전압보다 커서 계단 형태의 신호를 형성하며, 상기 데이터 전압이 상기 계단 형태의 신호로부터 상기 단위 픽셀을 충전하는 것을 특징으로 한다.

[0025] 그리고, 본 발명의 상기 m번째 데이터 라인은 첫 번째 데이터 라인인 것을 특징으로 한다.

[0026] 그리고, 본 발명의 상기 m번째 데이터 라인은 더미 데이터 라인인 것을 특징으로 한다.

[0027] 그리고, 본 발명의 상기 게이트 전압을 제공하는 단계는 상기 n번째 게이트 라인에 게이트 전압이 인가됨에 따라 상기 n+1번째 게이트 라인으로 상기 프리차지 전압을 제공하는 것을 특징으로 한다.

[0028] 그리고, 본 발명의 상기 프리차지 트랜지스터는 더미 데이터 라인 또는 공통 신호 라인으로부터 상기 프리차지 전압을 제공받는 것을 특징으로 한다.

발명의 효과

[0029] 상술한 바와 같이, 본 발명은 게이트 입력 전압의 왜곡을 감소함으로써 RC 딜레이를 최소화시킬 수 있는 프리차지 2H 구동방식의 액정 표시장치를 제공한다.

[0030] 또한, 본 발명은 액티브 영역의 외곽부에 박막 트랜지스터를 추가함으로써 2H 구동방식의 액정표시장치를 제공하여 기존의 신호 라인을 이용함으로써, 별도의 신호를 필요로 하지 않고, 설계 변경을 최소화하는 환경을 제공한다.

도면의 간단한 설명

[0031] 도 1은 액정표시장치의 게이트 딜레이 회로도이며, 도 2는 종래의 액정표시장치의 동작 회로도이다.

도 3은 종래의 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이며, 도 4는 종래의 액정표시장치의 픽셀 동작 파형을 도시한 도면이다.

도 5는 본 발명에 제1실시예에 따른 2H 구동방식의 액정표시장치의 동작회로도이다.

도 6은 도 5에 따른 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이다.

도 7은 본 발명에 제2실시예에 따른 2H 구동방식의 액정표시장치의 동작회로도이다.

도 8은 도 7에 따른 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이다.

도 9는 본 발명의 제1 및 제2 실시예에 따른 액정표시장치의 픽셀 동작 파형을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0032] 이하 첨부된 도 5 내지 도 9를 참조하여 본 발명의 실시예를 상세히 설명한다.

[0033] 도 5는 본 발명에 제1실시예에 따른 프리차지 2H 구동방식의 액정표시장치의 구성을 나타내는 회로도이다. 도 5를 참조하면, 본 발명의 프리차지(pre-charge) 회로부(120)가 구비된 액정표시장치는 액티브 영역(102)과 액티브 영역의 외곽부(104)로 구분된다.

[0034] 상기 액티브 영역(102)은 다수의 게이트 라인(110)과 다수의 데이터 라인(140)이 수직으로 교차하여 교차부에 형성된 스위칭 트랜지스터(108)를 통해 픽셀을 제외하되, 각각의 픽셀은 게이트 전압에 의해 스위칭 트랜지스터(108)가 턴온되어 데이터 전압이 픽셀에 인가됨으로써 픽셀 전압이 충전되어 구동된다.

[0035] 여기서, 본 발명의 액정표시장치는 N개(N은 자연수)의 게이트 라인들(110)과 M개(M은 자연수)의 데이터 라인들(114)로 구성된다. 따라서, 상기 다수의 게이트 라인(110)은 제1 게이트 라인(110-1)과 상기 제1 게이트 라인(110-1)에 인접하는 제2 게이트 라인(110-2)을 포함하며, 상기 다수의 데이터 라인(140)은 제1 데이터 라인(140-1)과 상기 제1 데이터 라인(140-1)에 인접하는 제2 데이터 라인(140-2)을 포함할 수 있다.

[0036] 상기 액티브 영역의 외곽부(104)는 더미 게이트 라인(112), 더미 데이터 라인(116) 및, 프리차지 회로부(120)를 포함하여 구성된다. 또한, 외곽부(104)에는 게이트 전압을 제공하는 게이트 구동부(미도시), 데이터 전압을 제공하는 데이터 구동부(미도시)가 배치될 수 있다. 여기서, 더미 게이트 라인(112)과 더미 데이터 라인(116)은 더미 스위칭 트랜지스터(106)를 포함한다.

[0037] 상기 더미 게이트 라인(112)은 상기 다수의 게이트 라인(110) 중 첫 번째 제1 게이트 라인(110-1)의 전단인, 일측에 일정 간격으로 이격되며 평행하게 배치될 수 있다.

[0038] 상기 더미 데이터 라인(116)은 상기 다수의 데이터 라인(114) 중 첫 번째 제1 데이터 라인(114-1)의 전단인, 일측에 일정 간격으로 이격되며 평행하게 배치될 수도 있다. 그리고, 더미 데이터 라인(116)에는 일정한 크기의 하이 전압을 가진 더미 데이터 신호를 일정하게 인가된다.

[0039] 상기 하이 전압은 공통 신호 전압일 수 있다.

- [0040] 프리차지(pre-charge) 회로부(120)는 상기 다수의 데이터 라인(114) 중 더미 데이터 라인(116)에 연결된 각각의 게이트 라인(110)마다 프리차지 트랜지스터를 구비하고, 다음 단의 게이트 라인을 프리차징하는 프리차지 트랜지스터를 포함한다.
- [0041] 즉, n 번째 게이트 라인에 연결된 상기 프리차지 트랜지스터는, 상기 n 번째 게이트 라인(110- n)에 게이트 전압이 인가됨에 따라 $n+1$ 번째 게이트 라인(110- $n+1$)에 게이트 전압이 인가되기 전에 프리차지 전압을 제공한다.
- [0042] 그리고, 프리차지 회로부(120)는 상기 더미 게이트 라인(112)으로 인가되는 더미 게이트 전압에 의해 상기 더미 데이터 라인(116)과 연결되어 상기 더미 데이터 신호를 공급받고, 상기 게이트 전압에 앞서 상기 제1 게이트 라인(110-1)에 프리차지 전압을 제공한다. 그리고, 상기 프리차지 회로부(120)는 더미 데이터 라인(116)과 함께 상기 액티브 영역의 외곽부(204)에 형성된다.
- [0043] 따라서, 상기 프리차지 회로부(120)는 게이트가 $n-1$ 번째(n 은 N 이하의 자연수) 게이트 라인(110- $n-1$)에 연결되고, 드레인이 프리차지 공급 라인에 연결되고, 소스가 n 번째 게이트 라인(110- n)에 연결된 프리차지 트랜지스터로 구성될 수 있다. 즉, 일실시예에 따른 프리차징 2H 구동방식의 액정표시장치는 더미 데이터 라인(116)이 프리차지 공급 라인이 된다.
- [0044] 여기서, 0번째 게이트 라인(110-0)은 더미 게이트 라인(112)이 될 수 있다.
- [0045] 더미 게이트 라인(112)에 연결된 프리차지 회로부(120)는 제1 게이트 라인(110-1)에 프리차지 전압을 제공하며, 상기 프리차지 전압은 상기 제1 게이트 라인(110-1)에 게이트 전압이 인가되기 전에 인가된다. 따라서, 제1 게이트 라인(110-1)에 인가되는 전압 신호는 상기 프리차지 전압이 제공되는 프리차지 구간과 상기 게이트 전압이 제공되는 메인차지 구간을 나뉜다.
- [0046] 프리차지 회로부(120)는 상기 n 번째 게이트 라인(110- n)의 메인차지 구간의 게이트 신호에 의해 상기 프리차지 트랜지스터가 턴온될 때, 상기 더미 데이터 라인(116)으로부터의 더미 데이터 신호를 $n+1$ 번째 게이트 라인(110- $n+1$)의 프리차지 전압으로 제공하게 된다.
- [0047] 그러므로, 상기과 같은 프리차지 회로부(120)의 구성을 갖춘 본 발명의 액정표시장치는 각각의 게이트 라인에 2H 수평 주기 동안 계단 형태의 게이트 전압 신호를 제공하게 된다.
- [0048] 도 6은 도 5에 따른 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이다.
- [0049] 각각의 게이트 라인(110)에는 프리차지 구간(H1, $a \sim b$ 구간)과 메인차지 구간(H2, $b \sim c$ 구간)을 가진 게이트 신호가 입력됨을 보여준다.
- [0050] 즉, 상기 프리차지 구간은 프리차지 트랜지스터의 더미 게이트 라인(112)에 더미 게이트 신호가 인가되고, 더미 데이터 라인(116)으로 인가되는 일정한 크기의 하이 전압을 가진 더미 데이터 신호가 상기 프리차지 트랜지스터를 통해 상기 더미 게이트 라인(112) 다음 단인 제1 게이트 라인(110-1)에 프리차지 전압으로 인가($a \sim b$ 구간)된다.
- [0051] 이후 메인차지 구간에는 상기 제1 게이트 라인(110-1)에 게이트 전압이 인가($b \sim c$ 구간)되며, 이와 동시에 제2 게이트 라인(110-2)에 프리차지 전압이 인가된다. 이런 과정을 통해, 상기 프리차지 전압과 상기 게이트 전압에 의해 인가되는 전체적인 게이트 신호는 계단 형태를 갖게 된다.
- [0052] 따라서, 본 발명의 제1실시예에 따른 2H 구동방식의 액정표시장치의 동작 과정을 설명하면 다음과 같다.
- [0053] 본 발명에 따른 액정표시장치의 2H 구동 방법은 $n-1$ 번째 게이트 라인에 형성된 프리차지 트랜지스터로부터 프리차지 전압을 제공하는 단계, n 번째 라인에 게이트 전압을 제공하는 단계를 포함한다.
- [0054] 프리차지 전압을 제공하는 단계는 각각의 게이트 라인에 게이트 전압인 인가되기 전에 프리차지 전압을 제공하는 단계로써, 게이트 전압이 상기 프리차지 전압보다 커서 계단 형태의 신호가 형성된다.
- [0055] 다시 말해, 본 발명의 일실시예에 따라 N 개(N 은 자연수)의 게이트 라인들(110)과 M 개(M 은 자연수)의 데이터 라인들(114)에 의해 각 픽셀이 구성된 경우, 본 발명의 2H 구동방법은 프리차지 트랜지스터에 의해 $n-1$ 번째 게이트 라인으로부터 n 번째(n 은 N 이하의 자연수) 게이트 라인에 프리차지(pre-charge) 전압을 제공한다.
- [0056] 그리고, 액정표시장치의 게이트 구동부(미도시)는 n 번째 게이트 라인에 게이트 전압을 제공하며, 이와 동시에

프리차지 회로부(120)가 상기 $n-1$ 번째 게이트 라인에 게이트 신호가 입력될 때 n 번째 게이트 라인에 프리차지 전압을 제공한다.

- [0057] 그리고, 본 발명의 제1실시예에서는 프리차지 회로부(120) 즉, 프리차지 트랜지스터의 드레인 단자가 더미 데이터 라인(116)으로부터 상기 프리차지 전압을 공급받는다. 또한, 이하 후술할 제2실시예에서는 프리차지 회로부(220) 즉, 프리차지 트랜지스터의 드레인 단자가 공통 신호 라인(218)으로부터 상기 프리차지 전압을 공급받는 것을 특징으로 한다.
- [0058] 또한, 액정표시장치의 데이터 구동부(미도시)는 n 번째 게이트 라인의 각 픽셀에 데이터 전압이 제공하며, 데이터 전압이 상기 게이트 전압과 상기 데이터 전압에 응답하여, 상기 n 번째 게이트 라인에 연결된 픽셀을 충전하게 된다.
- [0059] 이러한, 과정은 모든 게이트 라인(110)이 충전될 때까지 순차적으로 반복되어 액정표시장치의 픽셀들을 충전하게 된다.
- [0060] 따라서, 본 발명의 액정표시장치는 상기 $n-1$ 번째 게이트 라인에 게이트 전압이 제공될 때, 프리차지 회로부(120)가 상기 n 번째 게이트 라인으로 상기 프리차지 전압이 제공하게 되어, 각각의 게이트 라인(110)에 순차적으로 2H 구동신호를 제공하게 된다.
- [0061] 도 7은 본 발명에 제2실시예에 따른 2H 구동방식의 액정표시장치의 동작회로도이다. 도 7을 참조하면, 프리차지 회로부(220)가 액티브 영역의 외곽부(204)에 포함된 공통 신호 라인(218)과 연결됨을 보여준다.
- [0062] 본 발명에 제2실시예에 따른 프리차지 회로부(220)는 공통 신호 라인(218)과 연결되어 공통 신호를 공급받고, 상기 게이트 전압에 앞서 상기 게이트 라인(210)으로 프리차지(pre-charge) 전압을 제공한다.
- [0063] 그리고, 프리차지 회로부(220)는 공통 신호 라인(218)과 함께 상기 액티브 영역의 외곽부(204)에 형성된다.
- [0064] 프리차지(pre-charge) 회로부(220)는 상기 다수의 데이터 라인(214) 중 더미 데이터 라인(216)에 연결된 각각의 게이트 라인(210)마다 프리차지 트랜지스터를 구비하고, 다음 단의 게이트 라인을 프리차징하는 프리차지 트랜지스터를 포함한다.
- [0065] 즉, n 번째 게이트 라인($210-n$)에 연결된 상기 프리차지 트랜지스터는, 상기 n 번째 게이트 라인($210-n$)에 게이트 전압이 인가됨에 따라 $n+1$ 번째 게이트 라인($210-n+1$)에 게이트 전압이 인가되기 전에 프리차지 전압을 제공한다.
- [0066] 따라서, 상기 프리차지 회로부(220)는 게이트가 n 번째(n 은 N 이하의 자연수) 게이트 라인($210-n$)에 연결되고, 드레인이 프리차지 공급 라인에 연결되고, 소스가 $n+1$ 번째 게이트 라인($210-n+1$)에 연결된 프리차지 트랜지스터로 구성될 수도 있다. 즉, 제2실시예에 따른 프리차징 2H 구동방식의 액정표시장치는 공통 신호 라인(218)이 프리차지 공급 라인이 된다.
- [0067] 예를들어, 더미 게이트 라인(212)에 연결된 프리차지 회로부(220)는 제1 게이트 라인($210-1$)에 프리차지 전압을 제공하며, 상기 프리차지 전압은 상기 제1 게이트 라인($210-1$)에 게이트 전압이 인가되기 전에 인가된다. 따라서, 제1 게이트 라인($210-1$)에 인가되는 전압 신호는 상기 프리차지 전압이 제공되는 프리차지 구간과 상기 게이트 전압이 제공되는 메인차지 구간으로 나눌 수 있다.
- [0068] 프리차지 전압은 게이트 전압에 앞서 각각의 게이트 라인(210)에 제공되고, 게이트 전압이 프리차지 전압보다 크므로 계단 형태를 형성한다.
- [0069] 따라서, 상기과 같은 프리차지 회로부(220)의 구성을 갖춘 본 발명의 액정표시장치는 각각의 게이트 라인(210)에 2H 수평 주기 동안 계단 형태의 게이트 전압 신호를 제공하게 된다.
- [0070] 도 8은 도 7에 따른 액정표시장치의 입력 게이트 전압 파형을 도시한 타이밍도이다.
- [0071] 각각의 게이트 라인(210)에는 프리차지 구간($H1$, $a' \sim b'$ 구간)과 메인차지 구간($H2$, $b' \sim c'$ 구간)을 가진 게이트 신호가 입력됨을 보여준다.
- [0072] 즉, 제1실시예와 마찬가지로 전체적인 게이트 신호는 계단 형태를 갖게 된다.

- [0073] 도 9는 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 픽셀 동작 파형을 도시한 도면이다. 도 9의 (a)는 각 게이트 라인(110, 210)의 첫 번째 픽셀의 동작 파형을 나타내고, 도 9의 (b)는 각 게이트 라인(110, 210)의 마지막 픽셀의 동작 파형을 나타낸다.

[0074] 도 9의 (a), (b)를 참조하면, 게이트 전압은 프리차지 구간(a~b구간)과 메인차지 구간(b~c구간)을 가진 계단 형태로 각각의 게이트 라인(110, 210)에 입력되고, 데이터 라인(14)으로부터 데이터 전압이 입력되어 픽셀 전압(V_p)이 충전됨을 보여준다.

[0075] 특히, 도 9의 (b)는 게이트 라인(110, 210)의 마지막 픽셀에서도 RC 딜레이에 의해 게이트 전압이 왜곡됨에도 불구하고, 데이터 전압의 제공에 따른 픽셀 전압(V_p)의 충전이 첫 번째 픽셀과 마찬가지로 일정하게 이루어짐을 보여준다.

[0076] 따라서, 상기와 같은 구성을 가진 본 발명의 액정표시장치는 2H 구동을 구현하여 게이트 입력 전압의 왜곡을 감소시킴으로써 게이트 라인(110, 210)의 RC 딜레이를 최소화시키고, 픽셀 전압의 충전이 제대로 이루어지지 않던 종래의 문제를 해결함을 보여준다.

[0077] 그러므로, 상기와 같은 구성을 가진 본 발명의 액정표시장치는 2H 구동을 구현하여 게이트 입력 전압의 왜곡을 감소시킴으로써 RC 딜레이를 최소화시킬 수 있게 된다.

[0078] 또한, 본 발명의 액정표시장치는 액티브 영역의 외곽부(104, 204)에 프리차지 트랜지스터를 추가함으로써 2H 구동방식의 액정 표시장치 구현을 위한 설계 변경을 최소화할 수 있다.

[0079] 또한, 본 발명의 액정표시장치는 기존의 신호 라인인 더미 데이터 라인(116, 216) 또는 공통 신호 라인(118, 218)을 이용함으로써, 별도의 IC를 통한 구동신호가 없어도 2H 구동신호를 제공하는 효과가 있다.

[0080] 본 발명의 실시예는 여러 가지 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 서술하는 실시예로 인해 한정되어지는 것으로 해석되어서는 안된다. 본 실시예는 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되는 것이다. 따라서 도면에서의 구성 요소의 형상 등은 보다 명확한 설명을 강조하기 위해서 과장되어진 것이다.

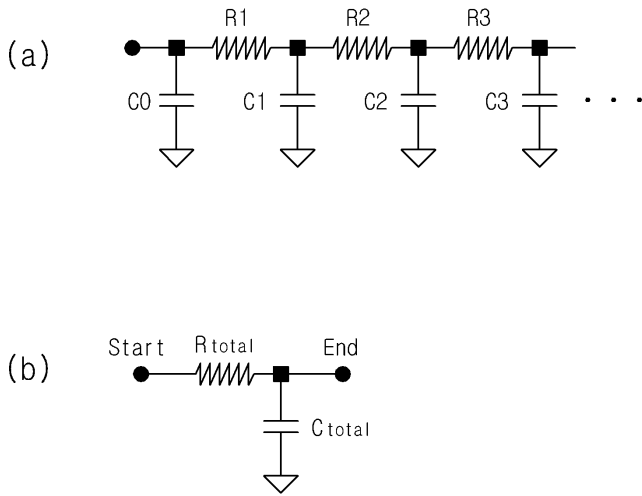
[0081] 이상에서, 본 발명에 따른 프리차지 2H 구동방식의 액정표시장치의 구성 및 작용을 상세한 설명과 도면에 따라 도시하였지만, 이는 실시예를 들어 설명한 것에 불과하며, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 변화 및 변경이 가능하다.

부호의 설명

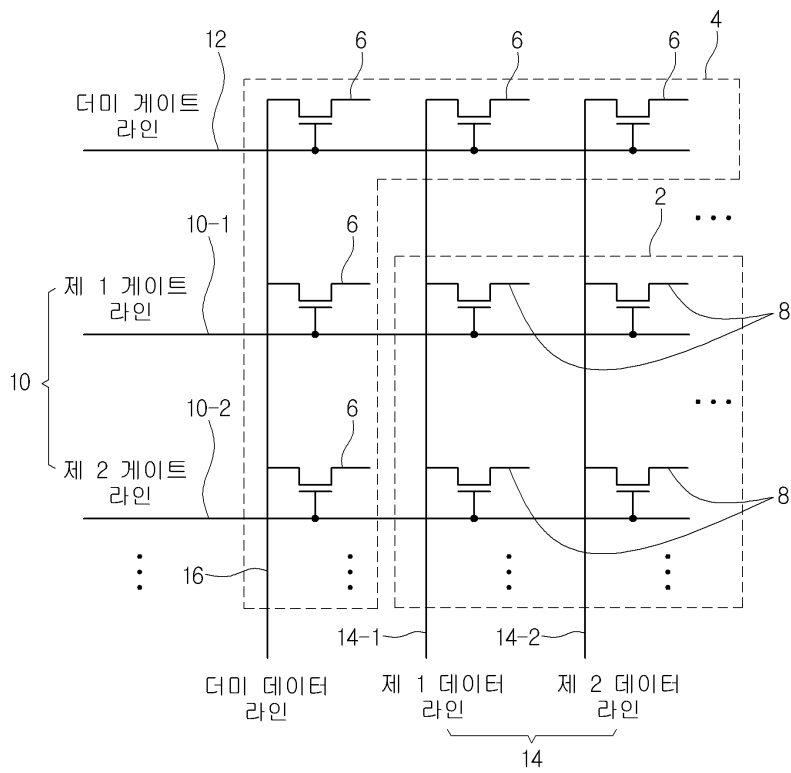
- | | | |
|--------|---------------------------|-------------------------|
| [0082] | 액티브 영역: 2, 102, 202 | 액티브 영역 외곽부: 4, 104, 204 |
| | 더미 스위칭 트랜지스터: 6, 106, 206 | 스위칭 트랜지스터: 8, 108, 208 |
| | 게이트 라인: 10, 110, 210 | 더미 게이트 라인: 12, 112, 212 |
| | 데이터 라인: 14, 114, 214 | 더미 데이터 라인: 16, 116, 216 |
| | 공통 신호 라인: 218 | 프리차지 회로부: 20, 120, 220 |

도면

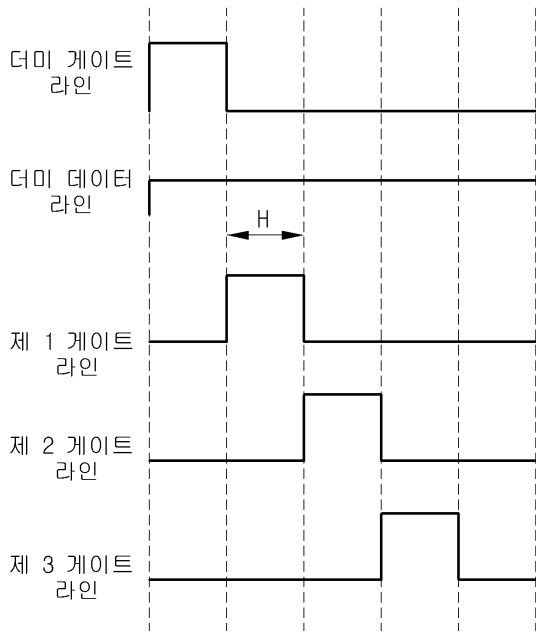
도면1



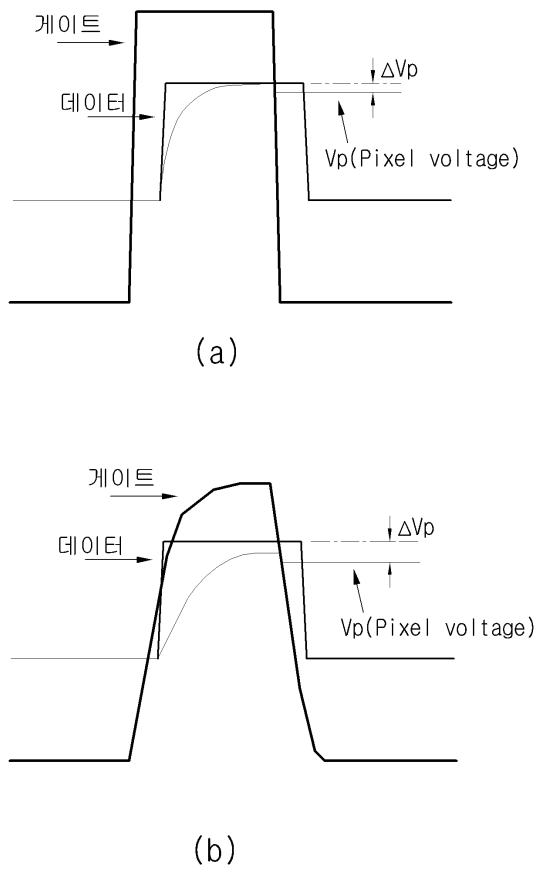
도면2



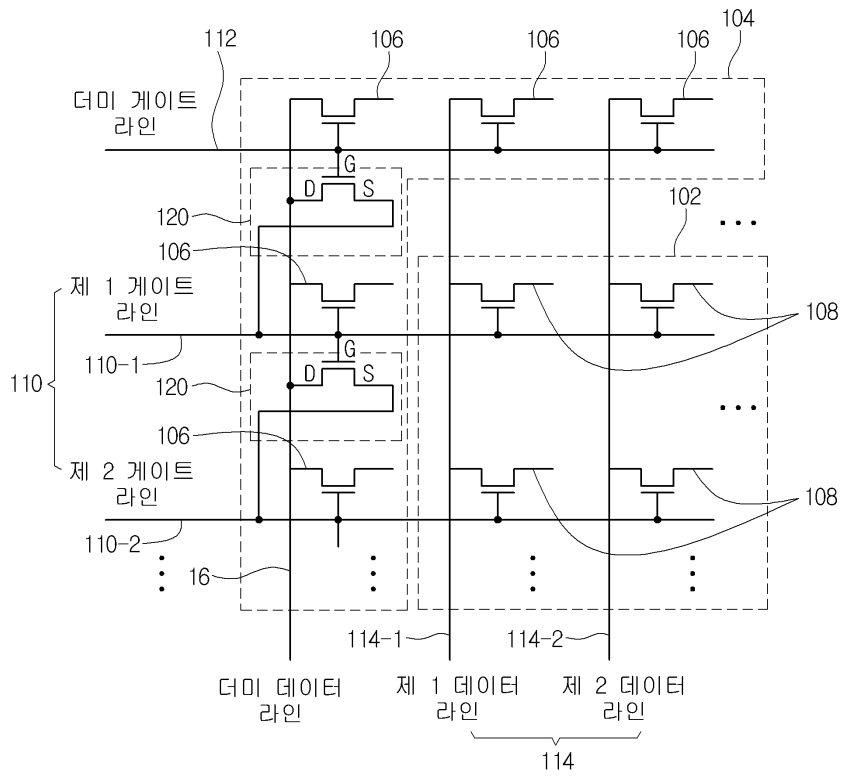
도면3



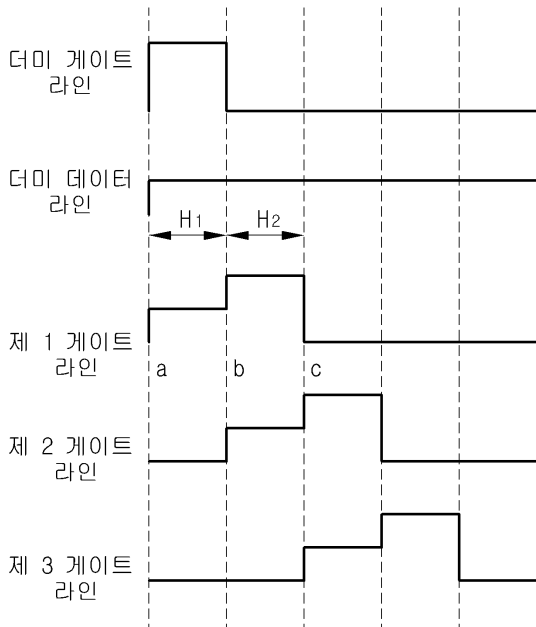
도면4



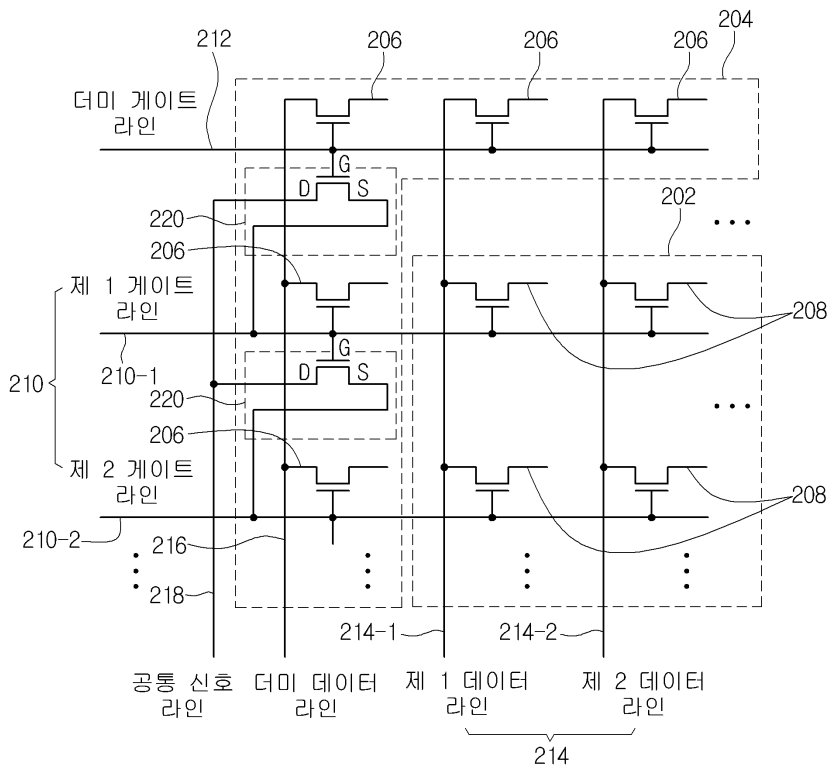
도면5



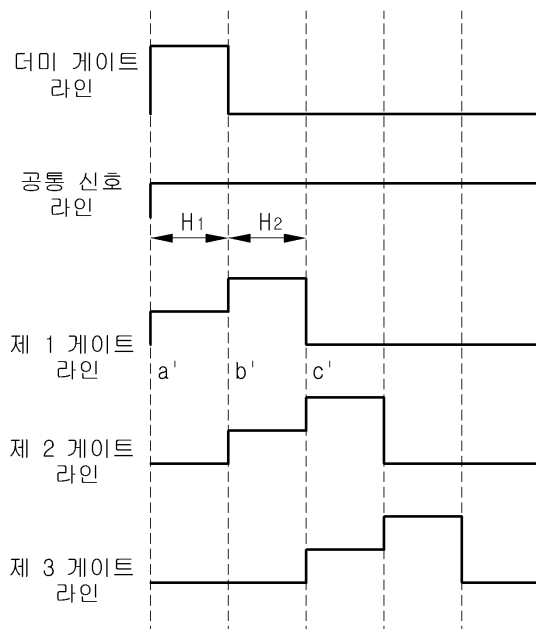
도면6



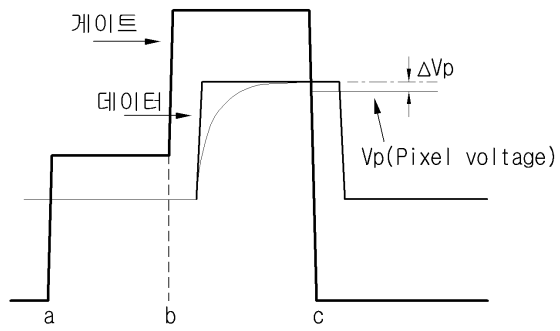
도면7



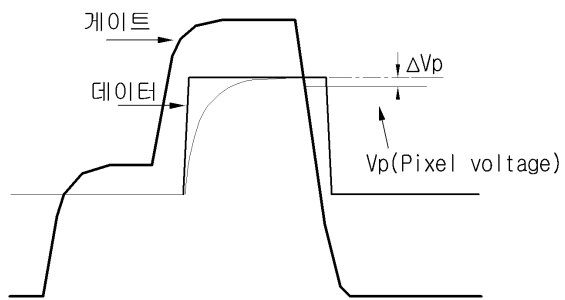
도면8



도면9



(a)



(b)

专利名称(译)	标题：预充电2H驱动系统的液晶显示装置及其驱动方法		
公开(公告)号	KR1020130077482A	公开(公告)日	2013-07-09
申请号	KR1020110146212	申请日	2011-12-29
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	KIM YOUNG WOON 김영운 LEE WON HEE 이원희 AN JOON SUNG 안준성		
发明人	김영운 이원희 안준성		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G2300/0413 G09G2310/0248 G09G2320/0223		
代理人(译)	赵龙HYUN		
其他公开文献	KR101418796B1		
外部链接	Espacenet		

摘要(译)

本发明涉及预充电2H驱动模式的液晶显示器，其提供具有预充电（预充电）电压的栅极电压并对像素充电。根据本发明的预充电2H驱动模式的液晶显示器包括多条栅极线，其中栅极电压施加在多条数据线上，其中施加在多条栅极线中交叉时显示图像信号的数据电压，多个栅极线和预充电晶体管，其中没有单位像素的光点连接到包括放置在多个数据线交叉的每个光点中的单位像素的液晶显示器，以及每个光斑中的开关晶体管，其中多条栅极线和多条数据线交叉，同时多条栅极线和至少一条选定的数据线相交并提供预充电电压，以便在栅极电压施加到栅极线的 $n + 1$ 之前预先充电。栅极电压施加在第 n 栅极线上。关于栅极电压施加开关晶体管并授权单位像素中的数据电压。

