



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0085057
(43) 공개일자 2012년07월31일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01)

(21) 출원번호 10-2011-0006455

(22) 출원일자 2011년01월21일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

오현욱

충청남도 아산시 탕정면 탕정면로 37, 트라펠리스
301동 2605호

(74) 대리인

권혁수, 송윤호, 오세준

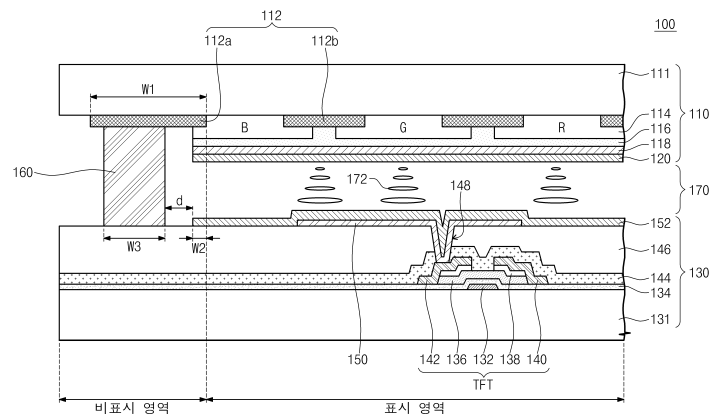
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 대향되고, 영상을 표시하는 표시 영역 및 상기 표시 영역을 둘러싸는 비표시 영역을 포함한 제1 및 제2 기판; 상기 비표시 영역의 상기 제1 기판 상에 제공된 제1 블랙매트릭스; 상기 제2 기판 상에 제공된 제1 절연막; 상기 제1 블랙매트릭스 상 또는 상기 제1 절연막 상 중 적어도 하나에 제공되되, 상기 표시 영역으로부터 상기 비표시 영역으로 연장된 제1 및 제2 배향막; 및 상기 비표시 영역의 상기 제1 절연막 상에 제공되되 상기 제1 또는 제2 배향막 중 적어도 하나와 이격되어, 상기 제1 블랙매트릭스와 상기 제1 절연막이 마주보도록 상기 제1 기판과 상기 제2 기판을 합착시키는 실 패턴을 포함하는 액정표시장치를 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

대향되고, 영상을 표시하는 표시 영역 및 상기 표시 영역을 둘러싸는 비표시 영역을 포함한 제1 및 제2 기판;

상기 비표시 영역의 상기 제1 기판 상에 제공된 제1 블랙매트릭스;

상기 제2 기판 상에 제공된 제1 절연막;

상기 제1 블랙매트릭스 상 또는 상기 제1 절연막 상 중 적어도 하나에 제공되되, 상기 표시 영역으로부터 상기 비표시 영역으로 연장된 제1 및 제2 배향막; 및

상기 비표시 영역의 상기 제1 절연막 상에 제공되되 상기 제1 또는 제2 배향막 중 적어도 하나와 이격되어, 상기 제1 블랙매트릭스와 상기 제1 절연막이 마주보도록 상기 제1 기판과 상기 제2 기판을 합착시키는 실 패턴을 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2 배향막은 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 1 μ m 내지 99 μ m 연장되는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 블랙매트릭스는 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 0.3mm 내지 1.2mm 이하의 폭으로 형성되는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 제2 기판의 상기 표시 영역에 제공되고, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하는 박막트랜지스터;

상기 게이트 전극과 상기 반도체층 사이에 제공되고, 상기 비표시 영역의 상기 제2 기판 상으로 연장하는 게이트 절연막;

상기 박막트랜지스터 및 노출된 상기 게이트 절연막 위와 상기 제1 절연막 사이에 제공된 제2 절연막; 및

상기 표시 영역의 상기 제1 절연막 위와 상기 제2 배향막 사이에 제공되고, 상기 드레인 전극과 전기적으로 연결되는 화소 전극을 더 포함하는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 제1 기판의 상기 표시 영역에 제공된 컬러필터층들;

상기 컬러필터층들 사이의 상기 제1 기판 상에 제공된 제2 블랙매트릭스들; 및

상기 컬러필터층들 및 상기 제2 블랙매트릭스들과, 상기 제1 배향막 사이에 제공된 공통전극을 더 포함하는 액정표시장치.

청구항 6

표시 영역에 제공된 박막트랜지스터와, 상기 박막트랜지스터 상에 제공된 제1 절연막 및 상기 제1 절연막 상에 제공되고 상기 박막트랜지스터의 드레인 전극과 연결되는 화소전극을 포함한 제2 기판을 마련하는 단계;

상기 표시 영역을 둘러싸는 비표시 영역의 상기 제1 절연막 상에 제2 감광막 패턴을 형성하는 단계;

상기 제2 감광막 패턴, 상기 화소전극 및 상기 제1 절연막 상에 제2 배향막을 형성하는 단계;

리프트 오프 공정으로 상기 제2 감광막 패턴 및 상기 제2 감광막 패턴의 위와 측벽의 상기 제2 배향막을 제거하는 단계; 및

상기 제1 절연막 상에 잔류된 상기 제2 배향막과 이격된 실 패턴을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 7

제 6 항에 있어서,

상기 비표시 영역에 제공된 제1 블랙매트릭스, 상기 표시 영역에 제공된 제2 블랙매트릭스들, 및 상기 제2 블랙매트릭스들 위와 상기 제1 블랙매트릭스의 일 가장자리 상에 제공된 컬러필터층과 공통전극을 포함한 제1 기판을 마련하는 단계;

상기 제1 블랙매트릭스 상에 제1 감광막 패턴을 형성하는 단계;

상기 제1 감광막 패턴 및 상기 공통전극 상에 제1 배향막을 형성하는 단계;

상기 리프트 오프 공정으로 상기 제1 감광막 패턴 및 상기 제1 감광막 패턴의 위와 측벽의 상기 제1 배향막을 제거하는 단계; 및

상기 제1 블랙매트릭스와 상기 제1 절연막이 마주보도록 상기 제1 기판과 상기 제2 기판을 상기 실 패턴으로 합착시키는 단계를 더 포함하는 액정표시장치의 제조방법.

청구항 8

제 7 항에 있어서,

상기 리프트 오프 공정은 상기 제1 또는 제2 배향막 중 어느 하나보다 상기 제1 또는 제2 감광막 패턴 중 어느 하나에 대해 식각 선택비가 높은 식각액을 사용하여 수행하는 액정표시장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 제1 또는 제2 배향막 중 적어도 하나는 상기 리프트 오프 공정에 의해 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 $1\mu\text{m}$ 내지 $99\mu\text{m}$ 연장되는 액정표시장치의 제조방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 더욱 상세하게는 제품의 품질이 향상된 액정표시장치 및 그 제조방법에 관한 것이다.

배경기술

[0002] 액정표시장치는 액정의 광학적 이방특성을 이용한 화상표시장치이다. 상기 액정표시장치는 전압의 인가에 따라 분극 특성을 보이는 액정에 빛을 조사하게 되면, 전압인가에 따른 액정의 배향상태에 따라 빛의 양을 조절할 수 있게 된다. 따라서, 이와 같은 원리로 이미지 표현이 가능하다.

[0003] 상기 액정표시장치는 박막트랜지스터 및 화소 전극이 제공된 박막트랜지스터 기판, 컬러필터 및 공통 전극이 제공된 컬러필터 기판, 및 상기 박막트랜지스터 기판과 상기 컬러필터 기판 사이에 개재된 액정층을 포함한다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 목적은 (초)슬립한 블랙매트릭스(ultra)(silm black matrix) 적용하에서 상?하판이 들뜨거나 분리되는 불량이 감소된 액정표시장치 및 그 제조방법을 제공하는 데에 있다.

과제의 해결 수단

[0005] 상기 과제를 달성하기 위한 본 발명에 따른 액정표시장치는, 대향되고, 영상을 표시하는 표시 영역 및 상기 표시 영역을 둘러싸는 비표시 영역을 포함한 제1 및 제2 기판; 상기 비표시 영역의 상기 제1 기판 상에 제공된 제1 블랙매트릭스; 상기 제2 기판 상에 제공된 제1 절연막; 상기 제1 블랙매트릭스 상 또는 상기 제1 절연막 상 중 적어도 하나에 제공되되, 상기 표시 영역으로부터 상기 비표시 영역으로 연장된 제1 및 제2 배향막; 및 상기 비표시 영역의 상기 제1 절연막 상에 제공되되 상기 제1 또는 제2 배향막 중 적어도 하나와 이격되어, 상기 제1 블랙매트릭스와 상기 제1 절연막이 마주보도록 상기 제1 기판과 상기 제2 기판을 합착시키는 실 패턴을 포함한다.

[0006] 상기 제1 및 제2 배향막은 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 1 μ m 내지 99 μ m 연장된다.

[0007] 상기 제1 블랙매트릭스는 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 0.3mm 내지 1.2mm 이하의 폭으로 형성된다.

[0008] 상기 제2 기판의 상기 표시 영역에 제공되고, 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함하는 박막트랜지스터; 상기 게이트 전극과 상기 반도체층 사이에 제공되고, 상기 비표시 영역의 상기 제2 기판 상으로 연장하는 게이트 절연막; 상기 박막트랜지스터 및 노출된 상기 게이트 절연막 위와 상기 제1 절연막 사이에 제공된 제2 절연막; 및 상기 표시 영역의 상기 제1 절연막 위와 상기 제2 배향막 사이에 제공되고, 상기 드레인 전극과 전기적으로 연결되는 화소 전극을 더 포함한다.

[0009] 상기 제1 기판의 상기 표시 영역에 제공된 컬러필터층들; 상기 컬러필터층들 사이의 상기 제1 기판 상에 제공된 제2 블랙매트릭스들; 및 상기 컬러필터층들 및 상기 제2 블랙매트릭스들과, 상기 제1 배향막 사이에 제공된 공통전극을 더 포함한다.

[0010] 표시 영역에 제공된 박막트랜지스터와, 상기 박막트랜지스터 상에 제공된 제1 절연막 및 상기 제1 절연막 상에 제공되고 상기 박막트랜지스터의 드레인 전극과 연결되는 화소전극을 포함한 제2 기판을 마련하는 단계; 상기 표시 영역을 둘러싸는 비표시 영역의 상기 제1 절연막 상에 제2 감광막 패턴을 형성하는 단계; 상기 제2 감광막 패턴, 상기 화소전극 및 상기 제1 절연막 상에 제2 배향막을 형성하는 단계; 리프트 오프 공정으로 상기 제2 감광막 패턴 및 상기 제2 감광막 패턴의 위와 측벽의 상기 제2 배향막을 제거하는 단계; 및 상기 제1 절연막 상에 잔류된 상기 제2 배향막과 이격된 실 패턴을 형성하는 단계를 포함한다.

[0011] 상기 비표시 영역에 제공된 제1 블랙매트릭스, 상기 표시 영역에 제공된 제2 블랙매트릭스들, 및 상기 제2 블랙매트릭스들 위와 상기 제1 블랙매트릭스의 일 가장자리 상에 제공된 컬러필터층과 공통전극을 포함한 제1 기판을 마련하는 단계; 상기 제1 블랙매트릭스 상에 제1 감광막 패턴을 형성하는 단계; 상기 제1 감광막 패턴 및 상기 공통전극 상에 제1 배향막을 형성하는 단계; 상기 리프트 오프 공정으로 상기 제1 감광막 패턴 및 상기 제1 감광막 패턴의 위와 측벽의 상기 제1 배향막을 제거하는 단계; 및 상기 제1 블랙매트릭스와 상기 제1 절연막이 마주보도록 상기 제1 기판과 상기 제2 기판을 상기 실 패턴으로 합착시키는 단계를 더 포함한다.

[0012] 상기 리프트 오프 공정은 상기 제1 또는 제2 배향막 중 어느 하나보다 상기 제1 또는 제2 감광막 패턴 중 어느 하나에 대해 식각 선택비가 높은 식각액을 사용하여 수행한다.

[0013] 상기 제1 또는 제2 배향막 중 적어도 하나는 상기 리프트 오프 공정에 의해 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 1 μ m 내지 99 μ m 연장된다.

발명의 효과

[0014] 본 발명의 일 실시예에 따르면, 리프트 오프(lift-off) 공정으로 비표시 영역에 차지하는 배향막의 디자인 룰(design rule) 감소를 통해 실 패턴(seal pattern)과 상기 배향막이 중첩되는 것이 방지되면서 (초)슬립한 블랙매트릭스가 안정적으로 형성될 수 있는 액정표시장치 및 그 제조방법을 제공할 수 있고, 이를 통해 (초)슬립한 블랙매트릭스 적용하에서 액정표시장치의 상?하판이 접촉력 약화로 인해 들뜨거나 분리되는 불량을 감소하여 제품의 품질을 향상시킬 수 있다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 단면도이다.

도 2a 내지 도 2n은 본 발명의 일 실시예에 따른 액정표시장치의 제조 방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이상의 본 발명의 목적들, 특징들 및 이점들은 첨부된 도면과 관련된 이하의 바람직한 실시예를 통해서 쉽게 이해될 것이다. 그러나, 본 발명은 여기서 설명되어지는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예는 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0017] 본 명세서에서, 어떤 막(또는 층)이 다른 막(또는 층) 또는 기판 상에 있다고 언급되는 경우에 그것은 다른 막(또는 층) 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 막(또는 층)이 개재될 수도 있다. 또한, 도면들에 있어서, 구성들의 크기 및 두께 등은 명확성을 위하여 과장된 것이다. 또한, 본 명세서의 실시예에서 제1, 제2 등의 용어가 다양한 영역, 막들(또는 층들) 등을 기술하기 위해서 사용되었지만, 이들 영역, 막들이 이 같은 용어들에 의해서 한정되어서는 안 된다. 이들 용어들은 단지 어느 소정 영역 또는 막(또는 층)을 다른 영역 또는 막(또는 층)과 구별시키기 위해서 사용되었을 뿐이다. 여기에 설명되고 예시되는 실시예는 그것의 상보적인 실시예도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 나타낸다.

[0018] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 단면도이다.

[0019] 도 1을 참조하면, 본 발명의 일 실시예에 따른 액정표시장치(100)는 컬러필터 기판(110), 상기 컬러필터 기판(110)과 대향된 박막트랜지스터 기판(130) 및 이들 두 기판들(110, 130) 사이에 개재된 액정층(170)을 포함할 수 있다.

[0020] 상기 컬러필터 기판(110)의 제1 기판(111)은 영상을 표시하는 표시 영역 및 상기 표시 영역을 둘러싸는 비표시 영역을 포함한다. 상기 표시 영역과 상기 비표시 영역은 상기 제1 기판(111) 상에 제공된 제1 블랙매트릭스(112a)를 기준으로 나누며, 이때 상기 제1 블랙매트릭스(112a)가 제공된 영역을 상기 비표시 영역으로 정의하기로 한다.

[0021] 상기 제1 기판(111)은 투명한 물질로 이루어질 수 있다. 예를 들면, 상기 제1 기판(111)은 유리로 이루어질 수 있다.

[0022] 상기 제1 기판(111) 상에는 일정 간격 이격되어 패터닝된 블랙매트릭스들(Black Matrix; BM, 112)이 제공될 수 있다. 이때, 상기 비표시 영역에는 상기 제1 블랙매트릭스(112a)가 배치되고, 상기 표시 영역에는 제2 블랙매트릭스들(112b)이 배치될 수 있다.

[0023] 상기 제1 블랙매트릭스(112a)는 빛샘 차단을 위해 상기 표시 영역을 둘러싸는 폐루프(closed loop) 형상일 수 있다. 상기 제1 블랙매트릭스(112a)는 실 패턴(160)의 폭에 따라 그 폭이 좌우될 수 있으며, 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 0.3mm 내지 1.2mm 이하의 제1 폭(W1)으로 제공될 수 있다. 이처럼, 상기 제1 블랙매트릭스(112a)는 슬림(slim) 또는 초슬림(ultra slim)한 블랙매트릭스로 제공될 수 있다.

[0024] 상기 제2 블랙매트릭스들(112b)은 빛샘 차단을 위해 상기 박막트랜지스터 기판(130)의 박막트랜지스터(TFT), 게이트 배선(gate line, 미도시) 및 데이터 배선(data line, 미도시)과 대응되는 영역에 제공될 수 있다. 또한, 상기 제2 블랙매트릭스들(112b)은 컬러필터층들(114) 사이에 제공되어 상기 컬러필터층들(114) 사이의 혼색을 방지할 수 있다.

[0025] 상기 블랙매트릭스들(112)은 금속으로 이루어질 수 있으며, 예를 들면, Cr, CrOx 또는 이들의 이중층으로 이루어질 수 있다.

[0026] 상기 블랙매트릭스들(112) 사이에는 특정 파장대의 빛만을 걸러주는 적색(R), 녹색(G) 및 청색(B)의 상기 컬러필터층들(114)이 제공될 수 있다. 상기 컬러필터층들(114)은 아크릴 수지(arcyl resin)와 안료를 포함할 수 있다. 상기 컬러필터층들(114)은 색상을 구현하는 상기 안료의 종류에 따라서 적색(R), 녹색(G), 청색(B)으로 구분할 수 있다.

[0027] 상기 제2 블랙매트릭스들(112b) 및 상기 컬러필터층들(114) 상에는 오버코트층(overcoat layer, 116)이 추가적으로 제공될 수 있다. 상기 오버코트층(116)은 상기 컬러필터층들(114)의 보호와 표면 평탄화 및 공통전극(11

8)과의 접착력 향상을 위해 제공되며, 예를 들어, 아크릴 계열 수지로 이루어질 수 있다.

- [0028] 상기 오버코트층(116) 상에는 공통전극(118)이 제공될 수 있다. 상기 공통전극(118)은 투명 도전성 물질로 형성될 수 있다. 예를 들어, 상기 공통전극(118)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)로 이루어질 수 있다. 상기 공통전극(118) 상에는 액정의 배열을 용이하게 유도하기 위해 제1 배향막(120)이 제공될 수 있다. 상기 제1 배향막(120)은 디자인 룰(design rule)에 의해 상기 비표시 영역의 가장자리의 상기 제1 블랙매트릭스(112a) 상으로 연장될 수 있다. 바람직하게, 상기 제1 배향막(120)은 상기 표시 영역의 가장자리부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 제2 폭(W2)만큼, 바람직하게 1 μm 내지 99 μm 의 제2 폭(W2)만큼 연장되어 제공될 수 있다.
- [0029] 상기 제1 배향막(120)은 수지로 이루어질 수 있으며, 예를 들면, 액정(172)과의 친화성이 우수한 폴리이미드(polyimide)로 이루어질 수 있다.
- [0030] 도면으로 제시하지는 않았으나, 상기 컬러필터 기관(110)에는 상기 컬러필터 기관(110)과 상기 박막트랜지스터 기관(130) 사이의 일정한 셀 갭(Cell Gap)을 유지하는 역할을 하는 스페이서(Spacer, 미도시)가 추가적으로 제공될 수 있다. 상기 스페이서는 유기 고분자 물질 중 일반적으로 수지로 이루어질 수 있다.
- [0031] 상기 박막트랜지스터 기관(130)의 제2 기관(131)은 영상을 표시하는 상기 표시 영역 및 상기 표시 영역을 둘러싸는 상기 비표시 영역을 포함한다. 상기 표시 영역과 상기 비표시 영역은 상기 제1 기관(111) 상에 제공된 상기 제1 블랙매트릭스(112a)를 기준으로 나누며, 이때 상기 제1 블랙매트릭스(112a)와 대응되는 영역을 상기 비표시 영역으로 정의하기로 한다.
- [0032] 상기 제2 기관(131)은 투명한 물질로 이루어질 수 있다. 예를 들면, 상기 제2 기관(131)은 유리로 이루어질 수 있다.
- [0033] 상기 제2 기관(131) 상의 상기 표시 영역에는 게이트 전극(132), 반도체층(136), 오믹 콘택층(138), 소스 전극(140) 및 드레인 전극(142)을 포함하는 박막트랜지스터(TFT)가 형성될 수 있다. 상기 박막트랜지스터(TFT)는 액정에 신호를 인가하고 차단하는 스위칭 소자이다.
- [0034] 구체적으로, 상기 게이트 전극(132)은 금속과 같은 도전성 물질로 이루어질 수 있다. 예를 들면, 상기 게이트 전극(132)은 알루미늄(Al), 알루미늄합금(AlNd), 텅스텐(W), 크롬(Cr), 티타늄(Ti) 및 몰리브덴(Mo) 등으로 이루어진 군에서 선택된 적어도 하나로 이루어질 수 있다.
- [0035] 상기 게이트 전극(132)과 상기 반도체층(136) 사이에는 게이트 절연막(134)이 제공될 수 있다. 상기 게이트 절연막(134)은 상기 비표시 영역의 상기 제2 기관(131) 상으로 연장된다. 상기 게이트 절연막(134)은 실리콘 산화막(SiO_2)으로 이루어질 수 있다.
- [0036] 상기 반도체층(136)은 상기 게이트 전극(132)에 대응되는 상기 게이트 절연막(134) 상에 제공되며, 순수 비정질 실리콘(a-Si:H)으로 이루어질 수 있다. 상기 오믹 콘택층(138)은 상기 반도체층(136) 상에 제공되며, 불순물이 주입된 비정질 실리콘(n+ a-Si:H)으로 이루어질 수 있다. 상기 오믹 콘택층(138)에 의해 상기 반도체층(136)의 표면 일부가 노출된다.
- [0037] 상기 소스 전극(140) 및 상기 드레인 전극(142)은 상기 오믹 콘택층(138) 상에 서로 이격되어 제공된다. 상기 소스 전극(140) 및 상기 드레인 전극(142)은 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 텅스텐몰리브덴(MoW), 크롬(Cr), 니켈(Ni), 알루미늄(Al) 및 알루미늄합금(AlNd) 등으로 이루어진 군에서 선택되는 적어도 하나로 이루어질 수 있다. 상기 반도체층(136)의 표면 일부가 노출된 상기 소스 전극(140) 및 드레인 전극(142) 간의 이격 구간에는 상기 소스 전극(140) 및 상기 드레인 전극(142)을 도통시키는 채널(Channel, 미도시)이 형성된다.
- [0038] 따라서, 상기 게이트 전극(132)에 하이 레벨(high level)의 전압이 인가되고, 상기 소스 전극(140)에 데이터 전압이 인가되면, 상기 게이트 전극(132)으로 인가된 하이 레벨의 전압에 의해 상기 소스 전극(140)으로 인가된 데이터 전압이 상기 반도체층(136)을 경유하여 상기 드레인 전극(142)으로 공급되게 된다.
- [0039] 도면으로 제시하지는 않았지만, 상기 게이트 전극(132)과 연결되어 제1 방향으로 게이트 배선이 제공되고, 상기 제1 방향과 교차하는 제2 방향으로 상기 소스 전극(140)과 연결되는 데이터 배선이 제공된다. 상기 게이트 배선 및 상기 데이터 배선이 교차되는 영역은 화소 영역으로 정의된다.
- [0040] 상기 박막트랜지스터(TFT) 상에 차례로 적층된 제1 절연막(144) 및 제2 절연막(146)이 제공될 수 있다. 상기 제1 절연막(144)은 상기 박막트랜지스터(TFT)를 보호하고, 상기 제2 절연막(146)의 미충진(unfilling)을 방지하기

위한 것으로, 상기 비표시 영역의 상기 게이트 절연막(134) 상으로 연장될 수 있다. 상기 제1 절연막(144)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiNx) 또는 이들의 이중층으로 이루어질 수 있다.

- [0041] 상기 제2 절연막(146)은 상기 게이트 배선(미도시)과 화소전극(150) 간 기생 커패시턴스를 줄이기 위한 것으로, 유기물로 이루어질 수 있다. 상기 제2 절연막(146)은, 예를 들어, 아크릴 수지(acryl resin) 또는 벤조사이클로부텐(Benzocyclobutene; BCB) 등과 같이 유전율이 낮은 물질로 이루어질 수 있다. 상기 제2 절연막(146)은 상기 비표시 영역의 상기 제1 절연막(144) 상으로 연장될 수 있다.
- [0042] 상기 표시 영역에서 상기 제2 절연막(146) 및 상기 제1 절연막(144)에는 상기 드레인 전극(142)의 표면 일부를 노출시키는 콘택홀(148)이 제공될 수 있다. 상기 표시 영역의 상기 제2 절연막(146) 상에는 상기 콘택홀(148)을 통해 상기 드레인 전극(142)과 전기적으로 연결되는 화소전극(150)이 제공될 수 있다. 상기 화소전극(150)은 상기 컬러필터층들(114)과 대응되는 영역에 제공될 수 있다. 상기 화소전극(150)은 투명 도전성 물질로 이루어질 수 있다. 예를 들면, 상기 화소전극(150)은 ITO(Indium Tin Oxide)로 이루어질 수 있다.
- [0043] 상기 화소전극(150) 및 상기 제2 절연막(146) 상에는 액정의 배열을 용이하게 유도하기 위해 제2 배향막(152)이 제공될 수 있다. 상기 제2 배향막(152)은 디자인 룰(design rule)에 의해 상기 비표시 영역의 가장자리의 상기 제2 절연막(146) 상으로 연장될 수 있다. 상기 제2 배향막(152)은 상기 표시 영역의 가장자리부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 상기 제2 폭(W2)만큼, 바람직하게 1 μm 내지 99 μm 의 상기 제2 폭(W2)만큼 연장되어 제공될 수 있다.
- [0044] 상기 제2 배향막(152)은 수지로 이루어질 수 있으며, 예를 들면, 상기 액정(172)과의 친화성이 우수한 폴리이미드(polyimide)로 이루어질 수 있다.
- [0045] 상기 컬러필터 기판(110)과 상기 박막트랜지스터 기판(130)은 상기 비표시 영역에서 상기 실 패턴(seal pattern, 160)에 의해 합착된다. 상기 실 패턴(160)은 상기 제2 배향막(152)과 이격되어 상기 제2 절연막(146) 상에 제공될 수 있으며, 상기 제2 절연막(146)과 상기 제1 블랙매트릭스(112a)를 마주보도록 부착시킨다.
- [0046] 일례로, 상기 실 패턴(160)은 0.2mm 내지 0.7mm의 제3 폭(W3)으로 제공될 수 있다. 일례로, 상기 실 패턴(160)과 상기 제1 배향막(120) 또는 상기 제2 배향막(152) 중 적어도 하나와의 이격 거리(d)는 0.1mm 내지 0.5mm일 수 있다.
- [0047] 상기 실 패턴(160)은 실런트(sealant)로 이루어질 수 있으며, 예를 들면, 상기 실런트는 광 경화성 또는 열 경화성 에폭시 수지일 수 있다.
- [0048] 상기 컬러필터 기판(110)과 상기 박막트랜지스터 기판(130) 사이의 일정한 셀 갭이 발생된 영역에는 액정층(170)이 제공될 수 있다. 상기 액정층(170)은 광학적 이방특성을 갖는 상기 액정(172)을 포함할 수 있다.
- [0049] 상기 액정표시장치(100)는 상기 드레인 전극(142)을 통해 상기 화소전극(150)으로 전압이 인가되고, 상기 공통전극(118)으로 전압이 인가되어 액정 셀을 구동시켜 영상을 표시하게 된다.
- [0050] 종래 상기 제1 및 제2 배향막(120, 152)의 공정 마진으로 인해 상기 실 패턴(160)과 상기 제1 및 제2 배향막(120, 152)이 중첩되었을 때에는 상?하판인 상기 컬러필터 기판(110) 및 상기 박막트랜지스터 기판(130)의 인장강도가 낮아져 상기 상?하판(110, 130)이 들뜨면서 중국에는 분리되는 불량 발생하였다.
- [0051] 하지만, 본 발명의 일 실시예에 따른 상기 액정표시장치(100)는 상기 제1 또는 제2 배향막(120, 152) 중 적어도 하나의 상기 비표시 영역에서 차지하는 폭을 줄임으로써 상기 실 패턴(160)과 상기 제1 또는 제2 배향막(120, 152) 중 적어도 하나가 중첩되지 않고 이격되게 된다. 그 결과, (초)슬림한 상기 제1 블랙매트릭스(112a) 적용 하에서 상기 액정표시장치(100)의 상?하판(110, 130)이 접착력 약화로 인해 들뜨거나 분리되는 불량을 감소하여 제품의 품질을 향상시킬 수 있다.
- [0052] 도 2a 내지 도 2n은 본 발명의 일 실시예에 따른 액정표시장치의 제조 방법을 설명하기 위한 단면도들이다.
- [0053] 도 2a를 참조하면, 영상을 표시하는 표시영역 및 상기 표시영역을 둘러싸는 비표시영역을 포함한 제1 기판(111)을 마련한다. 상기 표시 영역과 상기 비표시 영역은 상기 제1 기판(111) 상에 제공될 제1 블랙매트릭스(112a)를 기준으로 나누며, 이때 상기 제1 블랙매트릭스(112a)가 제공될 영역을 상기 비표시 영역으로 정의하기로 한다.
- [0054] 상기 제1 기판(111)은 투명한 물질로 이루어질 수 있다. 예를 들면, 상기 제1 기판(111)은 유리로 이루어질 수

있다.

- [0055] 상기 제1 기판(111) 상의 상기 비표시 영역에 제1 블랙매트릭스(112a)를 형성하고, 상기 표시 영역에 일정 간격 이격되도록 제2 블랙매트릭스들(112b)을 형성한다. 상기 블랙매트릭스들(112)은 금속으로 이루어질 수 있으며, 예를 들면, Cr, CrOx 또는 이들의 이중층으로 이루어질 수 있다.
- [0056] 상기 블랙매트릭스들(112)은 상기 제1 기판(111) 상에 금속층을 형성한 후 이를 마스크(mask)를 이용하여 패터닝(patterning)하여 형성할 수 있다. 상기 마스크를 이용한 패터닝 공정은 통상의 사진식각(photolithography) 공정으로서, 이는 공지된 기술이므로 이에 대한 설명은 생략하기로 한다.
- [0057] 상기 제1 블랙매트릭스(112a)는 상기 표시 영역을 둘러싸도록 폐루프(closed loop) 형상으로 형성할 수 있다. 상기 제1 블랙매트릭스(112a)는 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 0.3mm 내지 1.2mm 이하의 제1 폭(W1)으로 형성할 수 있다. 이처럼, 상기 제1 블랙매트릭스(112a)는 슬림(slim) 또는 초슬림(ultra slim)한 블랙매트릭스로 제공될 수 있다.
- [0058] 도 2b를 참조하면, 상기 블랙매트릭스들(112) 사이의 상기 제1 기판(111) 상에 컬러필터층들(114)을 형성한다. 상기 컬러필터층들(114)은 적색(R), 녹색(G) 및 청색(B)의 컬러필터층을 포함할 수 있다. 상기 컬러필터층들(114)은 아크릴 수지(arcyl resin)와 안료를 포함할 수 있다.
- [0059] 상기 컬러필터층들(114)은 스핀 코팅(spin coating)으로 막을 도포(coating)한 후 이를 마스크를 이용한 패터닝을 통해 형성하거나 혹은 레이저 열전사법(Laser Induced Thermal Imaging; LITI)으로 직접 패터닝하여 형성할 수 있다. 이는 통상의 공지된 기술을 이용할 수 있다. 한편, 상기 컬러필터층들(114)은 상기 블랙매트릭스들(112) 상의 가장자리로 연장될 수 있다.
- [0060] 도 2c를 참조하면, 상기 컬러필터층들(114) 및 노출된 상기 제2 블랙매트릭스(112b) 상에 오버코트층(overcoat layer, 116)을 형성하고, 상기 오버코트층(116) 상에 공통전극(118)을 형성할 수 있다. 상기 오버코트층(116)은 상기 컬러필터층들(114)의 보호와 표면 평탄화 및 상기 공통전극(118)과의 접착력 향상을 위해 제공되며, 예를 들면, 아크릴 계열 수지로 이루어질 수 있다. 상기 오버코트층(116)은 생략 가능하다.
- [0061] 상기 공통전극(118)은 투명 도전성 물질로 형성할 수 있다. 예를 들어, 상기 공통전극(118)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)로 이루어질 수 있다.
- [0062] 상기 오버코트층(116) 및 상기 공통전극(118)은 스핀 코팅 방법으로 수지막을 형성하고, 상기 수지막 위에 슈퍼터링으로 투명 도전성 막을 형성한 후 상기 투명 도전성 막과 상기 수지막을 마스크를 이용하여 차례로 패터닝하여 형성할 수 있다.
- [0063] 상기 오버코트층(116) 및 상기 공통전극(118)은 공정 마진으로 인해 상기 표시 영역의 가장자리로부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 제2 폭(W2), 바람직하게 1 μm 내지 99 μm 의 제2 폭(W2)만큼 연장되어 형성될 수 있다.
- [0064] 도 2d를 참조하면, 상기 비표시 영역의 노출된 상기 제1 블랙매트릭스(112a) 및 노출된 상기 제1 기판(111) 상에 제1 감광막 패턴(119)을 형성한다. 상기 제1 감광막 패턴(119)은 상기 공통전극(118), 노출된 상기 제1 블랙매트릭스(112a) 및 노출된 상기 제1 기판(111) 상에 감광 물질을 도포하여 제1 감광막(미도시)을 형성한 후 이를 기 설계된 마스크를 이용하여 패터닝하여 형성할 수 있다.
- [0065] 상기 제1 감광막 패턴(119)은 이후에 형성될 제1 배향막(116, 도 2f 참조)의 두께의 4배 이상으로 두껍게 형성하는 것이 바람직하다.
- [0066] 도 2e를 참조하면, 상기 제1 감광막 패턴(119) 및 상기 공통전극(118) 상에 제1 배향막(120)을 형성한다.
- [0067] 상기 제1 배향막(120)은 폴리이미드(polyimide)를 롤러 코팅(roller coating), 스핀 코팅(spin coating) 또는 딥핑(dipping) 등의 방법으로 도포하여 형성할 수 있다. 일례로, 상기 제1 배향막(120)은 약 500Å의 두께로 형성할 수 있다.
- [0068] 상기 제1 배향막(120)은 상기 공통전극(118) 및 상기 제1 감광막 패턴(119) 상에서보다 상기 제1 감광막 패턴(119)의 측벽에서 보다 얇게 형성된다.
- [0069] 도 2f를 참조하면, 리프트 오프(lift-off) 공정을 통해 상기 제1 감광막 패턴(119, 도 2e 참조)을 제거한다.
- [0070] 상기 리프트 오프 공정은 상기 제1 배향막(120)보다 상기 제1 감광막 패턴(119, 도 2e 참조)에 대해 식각 선택

비가 높은 식각액, 예를 들면, 150℃ 내지 180℃의 황산(H₂SO₄) 용액을 사용하여 수행할 수 있다.

- [0071] 상기 리프트 오프 공정에 의해 상대적으로 얇은 상기 제1 감광막 패턴(119, 도 2e 참조) 측벽의 상기 제1 배향막(120)이 우선 식각되면서 상기 제1 감광막 패턴(119, 도 2e 참조)의 측벽 상부가 노출되고, 노출된 상기 제1 감광막 패턴(119, 도 2e 참조)이 급속히 식각되면서 결국 상기 제1 감광막 패턴(119, 도 2e 참조) 상에 형성된 제1 배향막(120)이 떨어져 나가게 된다. 따라서, 상기 제1 배향막(120)은 상기 공통전극(118) 상에만 잔류된다.
- [0072] 이때, 상기 리프트 오프 공정을 통해 상기 제1 배향막(120)은 상기 표시 영역의 가장자리부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 제2 폭(W2), 바람직하게 1 μm 내지 99 μm 의 제2 폭(W2)만큼 연장되어 형성될 수 있다.
- [0073] 상기 제1 기판(111) 상에는 하부 기판과의 일정한 셀 갭(cell gap)을 유지하기 위한 스페이서(spacer, 미도시)를 형성할 수 있다. 상기 스페이서는 유기 고분자 물질을 증착한 다음 패터닝하여 형성할 수 있으며, 생략 가능하다. 이로써, 상부 기판인 컬러필터 기판(110)이 완성된다.
- [0074] 도 2g를 참조하면, 영상을 표시하는 표시 영역 및 상기 표시 영역을 둘러싸는 비표시 영역을 포함한 제2 기판(131)을 마련한다. 상기 표시 영역과 상기 비표시 영역은 상기 제1 기판(111) 상에 제공된 상기 제1 블랙매트릭스(112a)를 기준으로 나누며, 이때 상기 제1 블랙매트릭스(112a)와 대응되는 영역을 상기 비표시 영역으로 정의하기로 한다.
- [0075] 상기 제2 기판(131)의 상기 표시 영역 상에 게이트 전극(132), 반도체층(136), 오믹 콘택층(138), 소스 전극(140) 및 드레인 전극(142)을 포함하는 박막트랜지스터(TFT)를 형성한다.
- [0076] 상기 게이트 전극(132)은 상기 제2 기판(131) 상에 도전성 금속을 스퍼터링(Sputtering) 또는 진공증착법(Evaporation) 등으로 증착하여 도전성 금속막을 형성한 다음 이를 마스크(mask)를 이용하여 패터닝하여 형성할 수 있다. 한편, 도시하지는 않았으나, 상기 게이트 전극(132) 형성 시 게이트 배선이나 데이터 배선 등을 형성할 수 있다.
- [0077] 상기 게이트 전극(132) 및 노출된 상기 제2 기판(131) 상에 게이트 절연막(134)을 형성한다. 상기 게이트 절연막(134)은 상기 게이트 전극(132) 상에 실리콘 산화막(SiO₂)을 화학기상증착(Chemical Vapor Deposition; CVD)법을 통해 증착하여 형성할 수 있다.
- [0078] 상기 반도체층(136) 및 오믹 콘택층(138)은 상기 게이트 절연막(132) 상에 상기 CVD법으로 순수 비정질 실리콘층과 n형 또는 p형 불순물 주입 비정질 실리콘층을 차례로 형성한 후 이들층들을 마스크를 이용하여 패터닝하여 형성할 수 있다. 상기 오믹 콘택층(138)은 생략 가능하다.
- [0079] 상기 소스 전극(140) 및 상기 드레인 전극(142)은 상기 오믹 콘택층(138) 및 상기 게이트 절연막(134) 상에 도전성 금속을 스퍼터링 또는 진공증착법 등을 사용하여 도전성 금속막을 증착한 후 상기 오믹 콘택층(138) 상에서 서로 이격되도록 이를 마스크를 이용하여 패터닝하여 형성할 수 있다. 이때, 상기 소스 전극(140) 및 상기 드레인 전극(142) 사이의 상기 반도체층(136)이 노출되는 영역은 채널(channel)로 제공되게 된다.
- [0080] 상기 박막트랜지스터(TFT) 및 상기 게이트 절연막(134) 상에 제1 절연막(144) 및 제2 절연막(146)을 차례로 형성한다. 상기 제1 절연막(144)은 상기 박막트랜지스터(TFT)의 보호막으로서, 상기 박막트랜지스터(TFT) 및 상기 게이트 절연막(134) 상에 실리콘 산화막(SiO₂), 실리콘 질화막(SiNx) 또는 이들의 이중층을 상기 CVD법을 사용하여 형성할 수 있다. 상기 제2 절연막(146)은 아크릴 수지 또는 BCB 등과 같은 유기 물질을 스핀코팅(Spincoating) 방법으로 도포하여 형성할 수 있다. 따라서, 상기 제1 절연막(144) 및 상기 제2 절연막(146)은 상기 게이트 절연막(134) 상의 전체에 걸쳐 형성된다.
- [0081] 도 2h를 참조하면, 상기 표시 영역의 상기 제1 절연막(144) 및 상기 제2 절연막(146)에 마스크를 이용한 패터닝으로 상기 드레인 전극(142)의 표면 일부를 노출시키는 콘택홀(148)을 형성한다.
- [0082] 상기 콘택홀(148)을 포함한 상기 제2 절연막(146) 상에 ITO와 같은 투명 도전성 물질을 스퍼터링 또는 진공증착법 등을 수행하여 투명 도전성막을 증착한 후 이를 마스크를 이용하여 패터닝하여 상기 표시 영역에서 상기 제2 절연막(146) 상에 상기 콘택홀(148)을 통해 상기 드레인 전극(142)과 전기적으로 연결되는 화소전극(150)을 형성한다.
- [0083] 도 2i를 참조하면, 상기 비표시 영역의 상기 제2 절연막(146) 상에 제2 감광막 패턴(151)을 형성한다. 상기 제2 감광막 패턴(151)은 상기 제2 절연막(146) 및 상기 화소 전극(150) 상에 감광 물질을 도포하여 제2 감광막(미도

시)을 형성한 후 이를 마스크를 이용하여 패터닝하여 형성할 수 있다.

- [0084] 상기 제2 감광막 패턴(151)은 이후에 형성될 제2 배향막(152, 도 2k 참조)의 두께의 4배 이상으로 두껍게 형성하는 것이 바람직하다.
- [0085] 상기 제2 감광막 패턴(151)은 공정 마진에 의해 상기 표시 영역의 가장자리부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 제2 폭(W2), 바람직하게 1 μm 내지 99 μm 의 제2 폭(W2)만큼 이격되어 형성될 수 있다.
- [0086] 도 2j를 참조하면, 상기 제2 감광막 패턴(151), 노출된 상기 제2 절연막(146) 및 상기 화소 전극(150) 상에 제2 배향막(152)을 형성한다.
- [0087] 상기 제2 배향막(152)은 폴리이미드(polyimide)를 롤러 코팅(roller coating), 스핀 코팅(spin coating) 또는 딥핑(dipping) 등의 방법으로 도포하여 형성할 수 있다. 일례로, 상기 제2 배향막(152)은 약 500Å의 두께로 형성할 수 있다.
- [0088] 상기 제2 배향막(152)은 상기 제2 감광막 패턴(151) 및 상기 제2 절연막(146) 상에서보다 상기 제2 감광막 패턴(151)의 측벽에서 보다 얇게 형성된다.
- [0089] 도 2k를 참조하면, 리프트 오프(lift-off) 공정을 통해 상기 제2 감광막 패턴(151, 도 2j 참조)을 제거한다.
- [0090] 상기 리프트 오프 공정은 상기 제2 배향막(152)보다 상기 제2 감광막 패턴(151, 도 2j 참조)에 대해 식각 선택비가 높은 식각액, 예를 들면, 150℃ 내지 180℃의 황산(H₂SO₄) 용액을 사용하여 수행할 수 있다.
- [0091] 상기 리프트 오프 공정에 의해 상대적으로 얇은 상기 제2 감광막 패턴(151, 도 2j 참조) 측벽의 상기 제2 배향막(152)이 우선 식각되면서 상기 제2 감광막 패턴(151, 도 2j 참조)의 측벽이 노출되고, 노출된 상기 제2 감광막 패턴(151, 도 2j 참조)이 급속히 식각되면서 결국 상기 제2 감광막 패턴(151, 도 2j 참조) 상에 형성된 제2 배향막(152)이 떨어져 나가게 된다. 따라서, 상기 제2 배향막(152)은 상기 제2 절연막(146) 및 상기 화소 전극(150) 상에만 잔류된다.
- [0092] 이때, 상기 리프트 오프 공정을 통해 상기 제2 배향막(152)은 상기 표시 영역의 가장자리부터 상기 비표시 영역으로 수 μm 내지 수십 μm 의 제2 폭(W2), 바람직하게 1 μm 내지 99 μm 의 제2 폭(W2)만큼 연장되어 형성될 수 있다. 이로써, 하부 기판인 박막트랜지스터 기판(130)이 완성된다.
- [0093] 도 2l을 참조하면, 상기 비표시 영역의 상기 제2 절연막(146) 상에 상기 제2 배향막(152)과 이격되도록 실 패턴(seal pattern, 160)을 형성한다.
- [0094] 일례로, 상기 실 패턴(160)은 상기 제1 블랙매트릭스(112a, 도 2f 참조)의 일 영역에 대응되도록 오픈부(미도시)를 갖는 사각테 형상으로 형성할 수 있다. 일례로, 상기 실 패턴(160)은 0.2mm 내지 0.7mm의 제3 폭(W3)으로 형성할 수 있다. 일례로, 상기 실 패턴(160)과 상기 제1 배향막(120) 또는 상기 제2 배향막(152) 중 적어도 하나와의 이격 거리(d)는 0.1mm 내지 0.5mm일 수 있다.
- [0095] 상기 실 패턴(160)은 실런트(sealant)로 이루어질 수 있으며, 예를 들면, 상기 실런트는 광 경화성 또는 열 경화성 에폭시 수지일 수 있다. 상기 실 패턴(160)은 상기 실런트를 노출된 상기 제2 절연막(146) 및 상기 제2 배향막(152) 상에 도포한 후 이를 마스크를 이용하여 상기 제1 블랙매트릭스(112a, 도 2f 참조)의 일 영역과 대응하면서 상기 제2 배향막(152)과 이격되도록 패터닝하여 형성할 수 있다.
- [0096] 도 2m를 참조하면, 상기 컬러필터 기판(110)과 상기 박막트랜지스터 기판(130)을 상기 실 패턴(160)을 이용하여 합착시킨다.
- [0097] 예를 들어, 상기 박막트랜지스터 기판(130) 상에 상기 컬러필터 기판(110)을 정렬시킨 후 열 또는 광을 조사하면 상기 실 패턴(160)에 의해 상기 컬러필터 기판(110)과 상기 박막트랜지스터 기판(130)이 합착된다. 이때, 상기 실 패턴(160)은 상기 제2 절연막(146)과 이에 대향하는 상기 제1 블랙매트릭스(112a)를 마주보도록 부착시킨다.
- [0098] 도 2n를 참조하면, 상기 컬러필터 기판(110)과 상기 박막트랜지스터 기판(130) 사이의 일정한 셀 갭이 발생된 영역에 상기 오픈부를 통해 액정층(170)을 형성한다. 상기 액정층(170)은 광학적 이방특성을 갖는 상기 액정(172)을 포함할 수 있다. 상기 오픈부는 상기 액정층(170)을 형성한 후 봉지하여 액정표시장치(100)를 완성한다.
- [0099] 본 발명의 일 실시예는, 상기 리프트 오프 공정으로 비표시 영역에 차지하는 상기 제1 및 제2 배향막(120, 152)

2)의 디자인 롤 감소를 통해 상기 실 패턴(160)과 상기 제1 및 제2 배향막(120, 152)이 중첩되는 것을 방지하면서 (초)슬립한 상기 제1 블랙매트릭스(112a)의 형성 공정을 안정적으로 가져갈 수 있는 상기 액정표시장치(100)의 제조방법을 제공할 수 있다. 그 결과, 전술한 바와 같이 (초)슬립한 상기 제1 블랙매트릭스(112a) 적용하에서, 상기 액정표시장치(100)의 상?하판(110, 130)이 접착력 약화로 인해 들뜨거나 분리되는 불량을 감소하여 제품의 품질을 향상시킬 수 있다.

[0100] 한편, 본 발명의 일 실시예에 따른 제조방법에서는 상기 컬러필터 기관(110)을 형성한 후 상기 박막트랜지스터 기관(130)을 형성하는 것으로 설명하였으나 이에 한정되는 것은 아니며, 상기 박막트랜지스터 기관(130)을 먼저 형성한 후 상기 컬러필터 기관(110)을 형성해도 무관하다.

[0101] 본 발명은 상술한 실시 형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

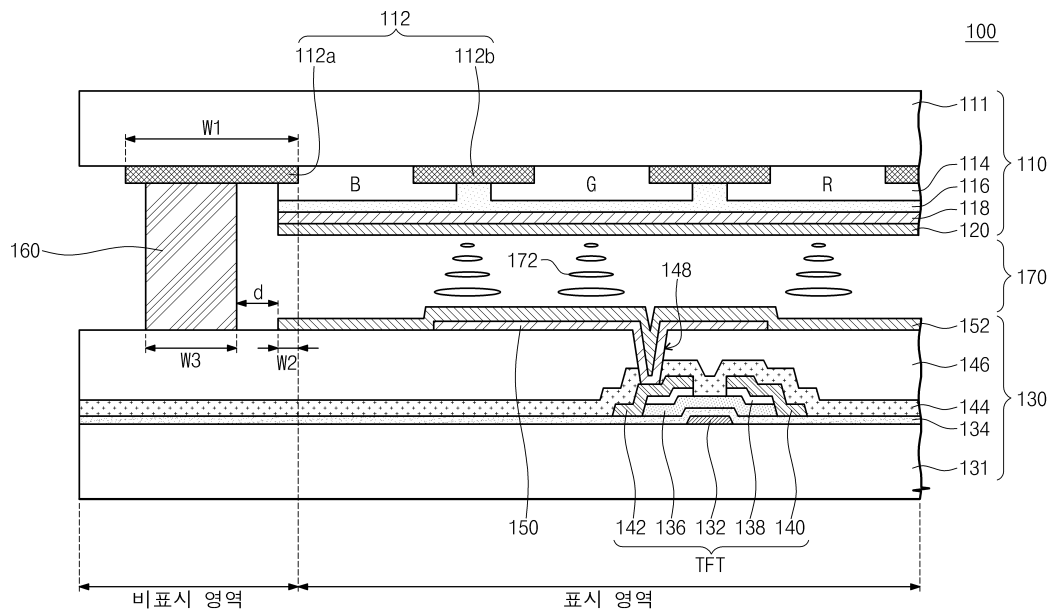
부호의 설명

[0102]

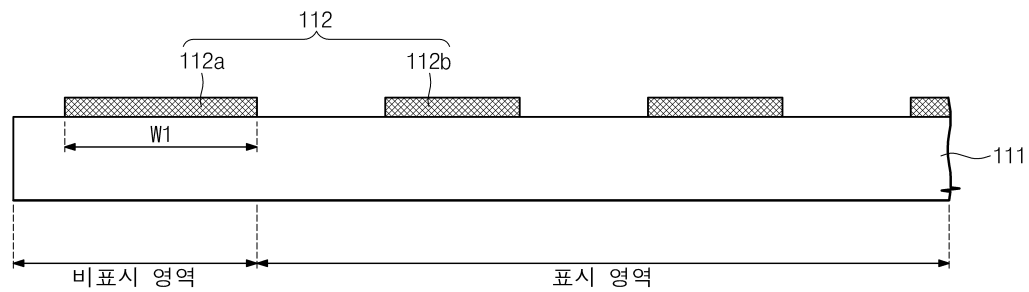
100: 액정표시장치	110: 컬러필터 기관
111: 제1 기관	112: 블랙매트릭스
112a: 제1 블랙매트릭스	112b: 제2 블랙매트릭스
114: 컬러필터층	116: 오버코트층
118: 공통전극	119: 제1 감광막 패턴
120: 제1 배향막	131: 제2 기관
132: 게이트 전극	134: 게이트 절연막
136: 반도체층	138: 오믹 콘택층
140: 소스 전극	142: 드레인 전극
144: 제1 절연막	146: 제2 절연막
148: 콘택홀	150: 화소 전극
151: 제2 감광막 패턴	152: 제2 배향막
160: 실 패턴	170: 액정층
172: 액정	

도면

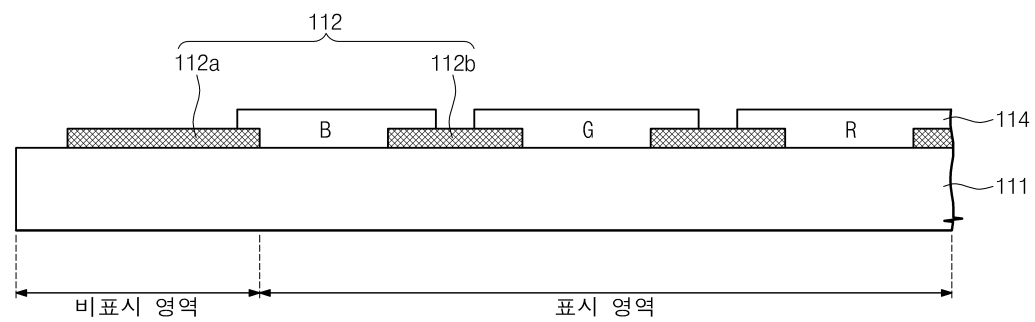
도면1



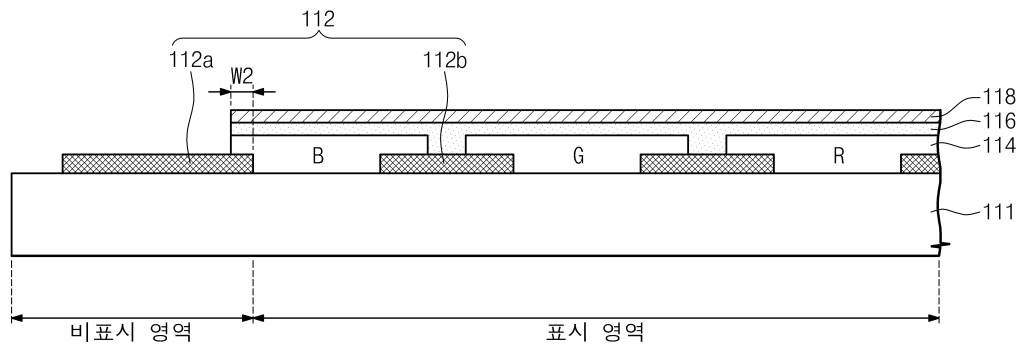
도면2a



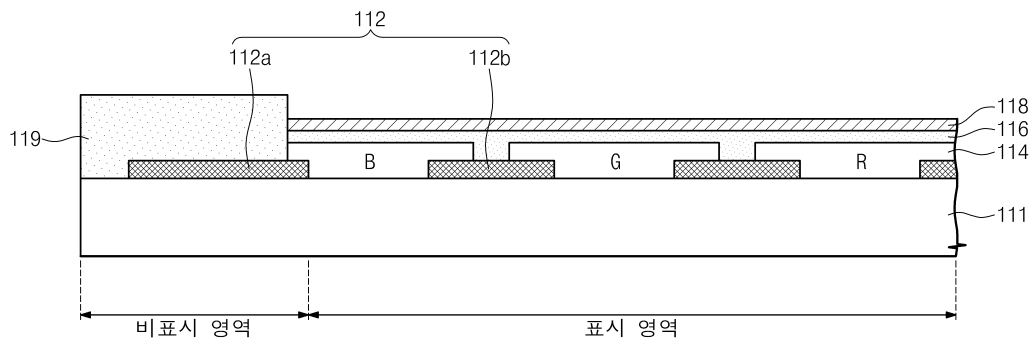
도면2b



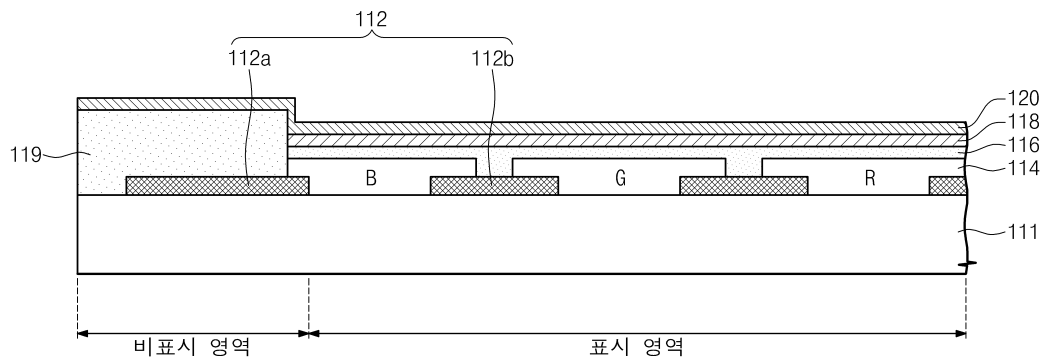
도면2c



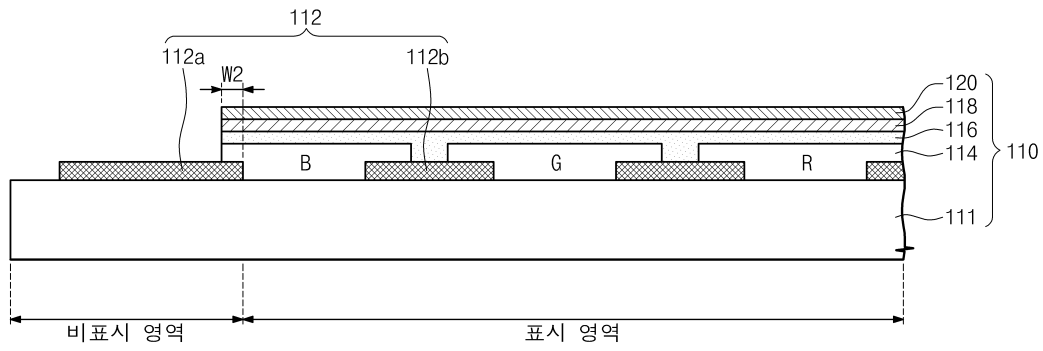
도면2d



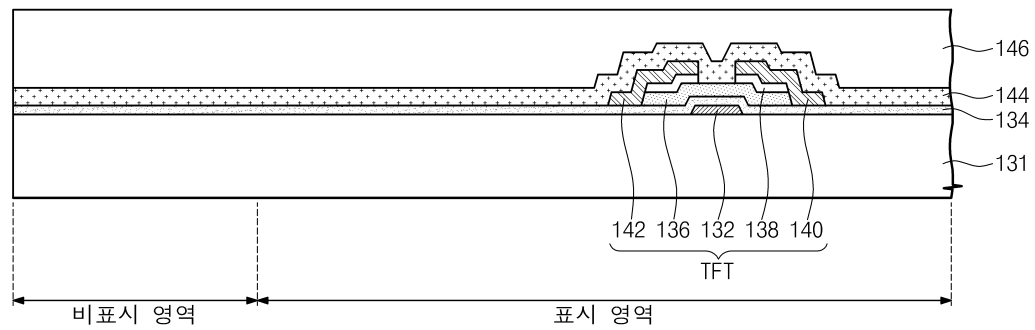
도면2e



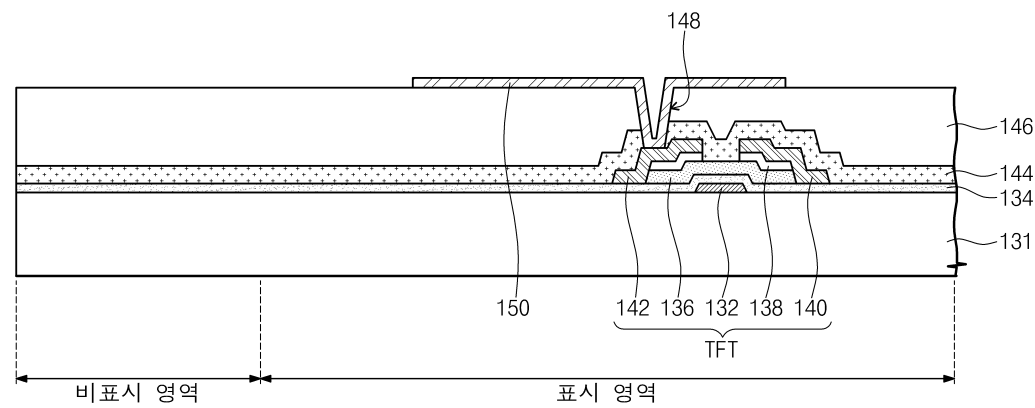
도면2f



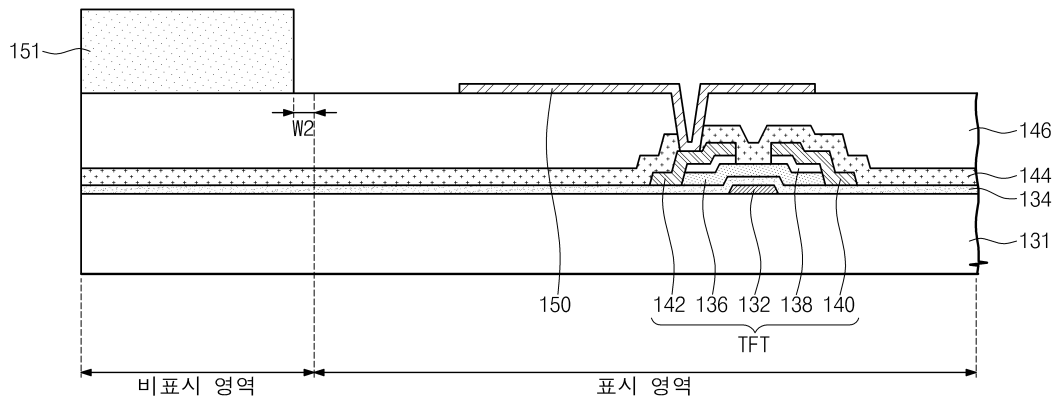
도면2g



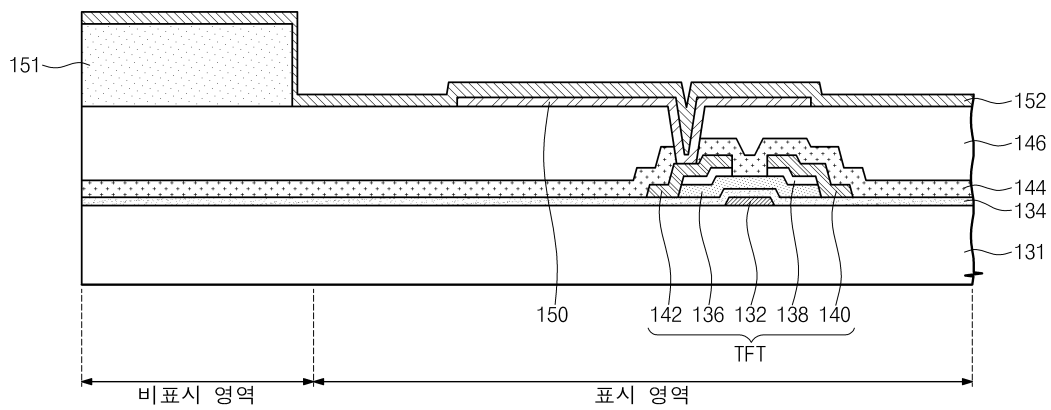
도면2h



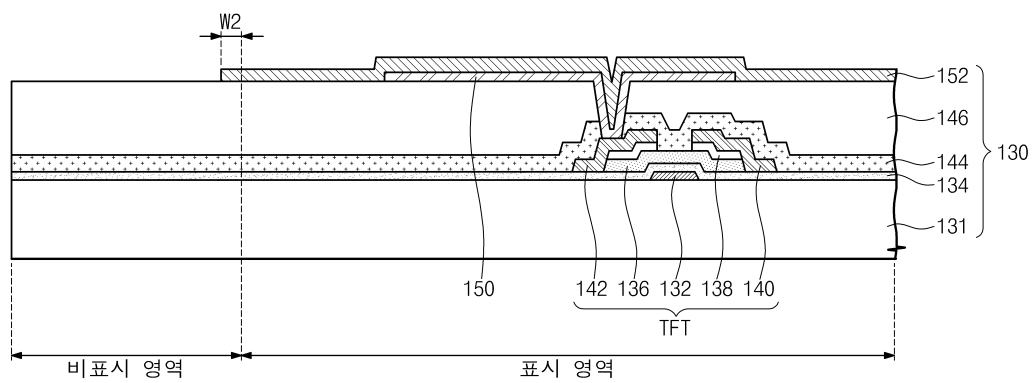
도면2i



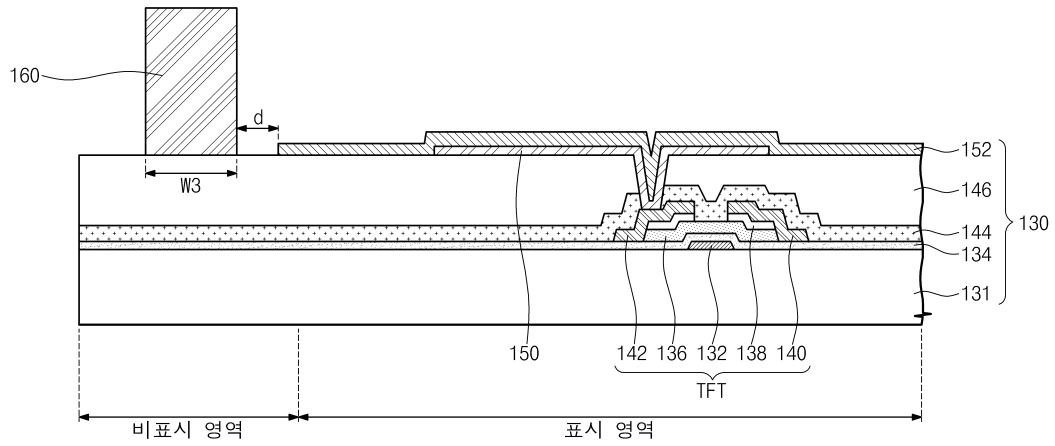
도면2j



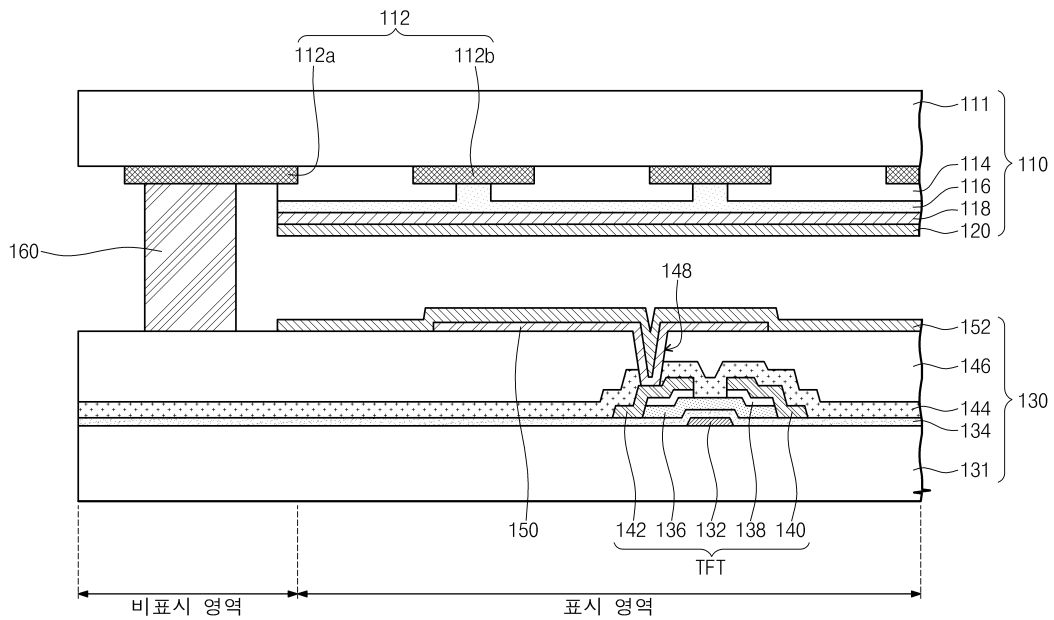
도면2k



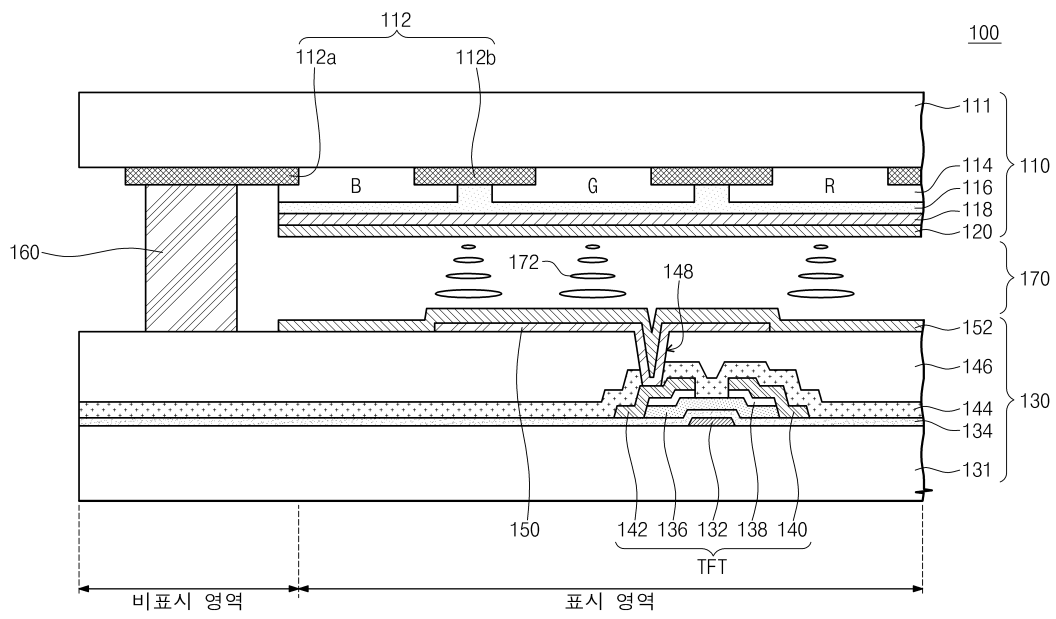
도면21



도면2m



도면2n



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR1020120085057A	公开(公告)日	2012-07-31
申请号	KR1020110006455	申请日	2011-01-21
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	OH HYUN UK		
发明人	OH, HYUN UK		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/1337 G09G3/36 G02F2001/133388 H01L33/50 G02F1/133512 G02F1/1339 G02F1/1333 G02F1/1335		
代理人(译)	KWON, HYUK SOO OH, SE 六月 宋, 云何 SE JUN OH		
外部链接	Espacenet		

摘要(译)

本发明提供第一和第二取向层中的至少一个：所述第一和第二取向层设置为从显示区域延伸到非显示区域。并且，第一或第二取向层设置在第一黑色矩阵中的至少一个中的非显示区域的第一绝缘层上：第一绝缘层：设置在第二基板上的第一黑色矩阵相或第一绝缘层相在第一和第二基板的第一基板上提供：非显示区域和包括第一基板和第一绝缘层面对的液晶显示器和粘附安装第二基板的实际图案，第二基板包括围绕显示区域的非显示区域和面对的显示区域表示图像。

