



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0073571
(43) 공개일자 2011년06월29일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1368 (2006.01)

(21) 출원번호 10-2011-7010869

(22) 출원일자(국제출원일자) 2009년07월23일

심사청구일자 2011년05월13일

(85) 번역문제출일자 2011년05월13일

(86) 국제출원번호 PCT/JP2009/063207

(87) 국제공개번호 WO 2010/067639

국제공개일자 2010년06월17일

(30) 우선권주장

JP-P-2008-314685 2008년12월10일 일본(JP)

(71) 출원인

샤프 가부시키키가이샤

일본 오사카후 오사카시 아베노꾸 나가이게쵸 22
방 22고

(72) 발명자

쵸바타 도시히데

일본 545-8522 오사카후 오사카시 아베노꾸 나가
이게쵸 22방 22고 샤프 가부시키키가이샤 내

(74) 대리인

박충범, 이중희, 장수길

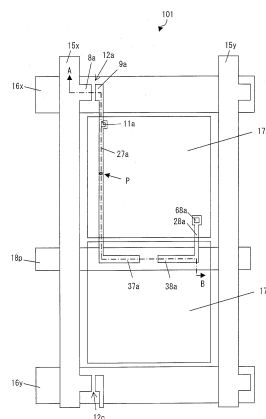
전체 청구항 수 : 총 32 항

(54) 액티브 매트릭스 기판, 액티브 매트릭스 기판의 제조 방법, 액정 패널, 액정 패널의 제조 방법, 액정 표시
장치, 액정 표시 유닛, 텔레비전 수상기

(57) 요약

본 발명의 액정 패널에 사용되는 액티브 매트릭스 기판은 주사 신호선(16x)과, 데이터 신호선(15x)과, 주사 신호선(16x) 및 데이터 신호선(15x)에 접속된 트랜지스터(12a)를 구비하고, 1개의 화소(101)에 2개의 화소 전극(17a · 17b)이 설치되어 있고, 한쪽의 화소 전극(17a)은 트랜지스터(12a)를 통하여 데이터 신호선(15x)에 접속됨과 함께 이 화소 전극(17a)에 전기적으로 접속된 2개의 용량 전극(37a · 38a)을 구비하고, 이들 용량 전극(37a · 38a)과 다른 쪽 화소 전극(17b) 사이에서 각각 용량이 형성되어 있다. 이에 의해, 용량 결합형의 화소 분할 방식의 액티브 매트릭스 기판 및 이들을 구비한 액정 패널에 있어서, 그 제조 수율을 향상시킬 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1 및 제2 화소 전극이 설치된 액티브 매트릭스 기관으로서,

상기 제1 화소 전극은 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고,

상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고,

상기 제1 및 제2 화소 전극 중 다른 쪽의 화소 전극과 상기 제1 용량 전극 사이에서 용량이 형성되고, 상기 다른 쪽의 화소 전극과 상기 제2 용량 전극 사이에서 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 2

제1항에 있어서,

상기 트랜지스터의 한쪽 도통 전극과, 상기 제1 용량 전극과, 상기 제2 용량 전극이 동일층에 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 3

제1항 또는 제2항에 있어서,

상기 제1 용량 전극의 적어도 일부가 상기 트랜지스터의 채널을 덮는 층간 절연막을 개재하여 상기 다른 쪽의 화소 전극과 겹치고, 상기 제2 용량 전극의 적어도 일부가 상기 층간 절연막을 개재하여 상기 다른 쪽의 화소 전극과 겹쳐 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 및 제2 화소 전극의 외주는 복수의 변으로 이루어짐과 함께, 상기 제1 화소 전극의 1변과 상기 제2 화소 전극의 1변이 인접하고 있으며, 상기 제1 및 제2 용량 전극 각각이 이 인접하는 2변의 간극과 상기 제1 화소 전극과 상기 제2 화소 전극에 겹치도록 배치되어 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 트랜지스터의 한쪽 도통 전극이 콘택트 홀을 통하여 상기 제1 화소 전극에 접속됨과 함께, 상기 도통 전극이 상기 도통 전극으로부터 인출된 인출 배선을 통하여 상기 제1 용량 전극에 접속되고,

상기 제1 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 6

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 트랜지스터의 한쪽 도통 전극과 상기 제1 화소 전극이 콘택트 홀을 통하여 접속됨과 함께, 상기 제1 화소 전극과 상기 제1 용량 전극이 콘택트 홀을 통하여 접속되고,

상기 제1 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 것을 특징으로 하는 액티브 매트릭스 기관.

청구항 7

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 트랜지스터의 한쪽 도통 전극이 콘택트 홀을 통하여 상기 제1 화소 전극에 접속되고,

상기 제2 화소 전극과 상기 제1 용량 전극이 콘택트 홀을 통하여 접속됨과 함께, 상기 제2 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 8

제1항 내지 제7항 중 어느 한 항에 있어서,

주사 신호선의 연신 방향을 행방향으로 하고, 상기 제1 및 제2 화소 전극이 열방향으로 배열되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 9

제8항에 있어서,

행방향으로 인접하는 2개의 화소 영역에 대해, 그 한쪽의 화소 영역에서의 상기 제1 화소 전극과, 다른 쪽의 화소 영역에서의 상기 제2 화소 전극이 행방향으로 인접하고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 10

제1항 내지 제7항 중 어느 한 항에 있어서,

상기 제1 화소 전극이 상기 제2 화소 전극을 둘러싸고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 11

제1항 내지 제7항 중 어느 한 항에 있어서,

상기 제2 화소 전극이 상기 제1 화소 전극을 둘러싸고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 12

제1항 내지 제11항 중 어느 한 항에 있어서,

상기 제1 화소 전극 혹은 상기 제1 화소 전극에 전기적으로 접속된 도전체와 용량을 형성함과 함께, 상기 제2 화소 전극 혹은 상기 제2 화소 전극에 전기적으로 접속된 도전체와 용량을 형성하는 유지 용량 배선을 더 구비하는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 13

제12항에 있어서,

상기 유지 용량 배선은 상기 화소 영역의 중앙을 가로지르도록 상기 주사 신호선과 동일한 방향으로 연신되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 14

제12항에 있어서,

상기 제1 용량 전극 및 상기 제2 용량 전극 각각이, 상기 유지 용량 배선과 용량을 형성하고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 15

제3항에 있어서,

상기 층간 절연막은 무기 절연막과 이보다 두꺼운 유기 절연막으로 이루어지지만, 상기 제1 용량 전극과 중첩하는 부분의 적어도 일부와, 상기 제2 용량 전극과 중첩하는 부분의 적어도 일부에 대해서는, 유기 절연막이 제거되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 16

제15항에 있어서,

상기 층간 절연막은 상기 제1 용량 전극의 일부 및 상기 제2 용량 전극의 일부와 겹치는 영역을 포함하는, 상기 유기 절연막이 제거되어 이루어지는 박막부를 갖고,

상기 제1 및 제2 용량 전극은 주사 신호선의 연신 방향으로 배열되어 배치됨과 함께,

상기 제1 용량 전극은 상기 박막부의 1변을 넘고, 상기 제2 용량 전극은 상기 1변에 대향하는 변을 넘고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 17

제16항에 있어서,

상기 박막부는 상기 제1 및 제2 화소 전극 중 어느 한쪽과 겹쳐 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 18

제1항 내지 제17항 중 어느 한 항에 있어서,

상기 제1 및 제2 화소 전극의 간극이 배향 규제 구조물로서 기능하는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 19

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 화소 전극이 상기 제2 화소 전극을 둘러싸고 있으며,

상기 제2 화소 전극의 외주에는 서로 평행한 2개의 변이 포함됨과 함께, 상기 제1 화소 전극의 외주에는 상기 2개의 변의 한쪽과 제1 간극을 두고 대향하는 변과, 다른 쪽과 제2 간극을 두고 대향하는 변이 포함되고,

상기 제1 용량 전극이 상기 제1 화소 전극과 상기 제1 간극과 상기 제2 화소 전극에 겹치도록 배치됨과 함께, 상기 제2 용량 전극이 상기 제2 화소 전극과 상기 제2 간극과 상기 제1 화소 전극에 겹치도록 배치되는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 20

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기판으로서,

상기 제1 화소 전극은 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고,

상기 제3 화소 전극은 상기 제1 화소 전극에 전기적으로 접속되고,

상기 제1 화소 전극에 전기적으로 접속된 제1 용량 전극과, 상기 제3 화소 전극에 전기적으로 접속된 제2 용량 전극을 구비하고,

상기 제1 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 21

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기판으로서,

상기 제1 화소 전극은 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고,

상기 제3 화소 전극은 상기 제1 화소 전극에 전기적으로 접속되고,

상기 제2 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고,

상기 제1 용량 전극과 상기 제1 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제3 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 22

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기판으로서,

상기 제2 화소 전극은 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고,

상기 제2 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고,

상기 제1 용량 전극과 상기 제1 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제3 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 23

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기판으로서,

상기 제2 화소 전극은 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고,

상기 제1 화소 전극에 전기적으로 접속된 제1 용량 전극과, 상기 제3 화소 전극에 전기적으로 접속된 제2 용량 전극을 구비하고,

상기 제1 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 24

제20항 내지 제23항 중 어느 한 항에 있어서,

상기 화소 영역에 제1 및 제2 유지 용량 배선을 더 구비하고,

상기 제1 용량 전극이 상기 제1 유지 용량 배선과 용량을 형성하고, 상기 제2 용량 전극이 상기 제2 유지 용량 배선과 용량을 형성하고 있는 것을 특징으로 하는 액티브 매트릭스 기판.

청구항 25

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액티브 매트릭스 기판의 제조 방법으로서,

상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극과 용량을 형성하는 제2 용량 전극을 형성하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 및 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 중 적어도 한쪽을 검출하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조 방법.

청구항 26

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액티브 매트릭스 기판의 제조 방법으로서,

상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극 및 유지 용

량 배선과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극 및 상기 유지 용량 배선과 용량을 형성하는 제2 용량 전극을 형성하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제1 용량 전극과 상기 유지 용량 배선의 단락, 상기 제2 용량 전극과 상기 유지 용량 배선의 단락 중 적어도 한쪽을 검출하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제1 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제2 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조 방법.

청구항 27

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소에, 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액정 패널의 제조 방법으로서,

상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극과 용량을 형성하는 제2 용량 전극을 형성하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 및 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 중 적어도 한쪽을 검출하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 하는 액정 패널의 제조 방법.

청구항 28

주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소에, 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액정 패널의 제조 방법으로서,

상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극 및 유지 용량 배선과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극 및 상기 유지 용량 배선과 용량을 형성하는 제2 용량 전극을 형성하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제1 용량 전극과 상기 유지 용량 배선의 단락, 상기 제2 용량 전극과 상기 유지 용량 배선의 단락 중 적어도 한쪽을 검출하는 공정과,

상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제1 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제2 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 하는 액정 패널의 제조 방법.

청구항 29

제1항 내지 제24항 중 어느 한 항에 기재된 액티브 매트릭스 기판을 구비한 액정 패널.

청구항 30

제29항에 기재된 액정 패널과 드라이버를 구비하는 것을 특징으로 하는 액정 표시 유닛.

청구항 31

제30항에 기재된 액정 표시 유닛과 광원 장치를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 32

제31항에 기재된 액정 표시 장치와, 텔레비전 방송을 수신하는 튜너부를 구비하는 것을 특징으로 하는 텔레비전 수상기.

명세서

기술 분야

[0001] 본 발명은, 1화소 영역에 복수의 화소 전극을 설치하는 액티브 매트릭스 기관 및 이것을 사용한 액정 표시 장치(화소 분할 방식)에 관한 것이다.

배경 기술

[0002] 액정 표시 장치의 γ 특성의 시야각 의존성을 향상시키기(예를 들어, 화면의 백색 부상 등을 억제하기) 위하여, 1화소에 설치한 복수의 부화소를 다른 휘도로 제어하고, 이들 부화소의 면적 계조에 의해 중간조를 표시하는 액정 표시 장치(화소 분할 방식, 예를 들어 특허문헌 1 참조)가 제안되어 있다.

[0003] 특허문헌 1에 기재된 액티브 매트릭스 기관에서는, 도 47에 도시한 바와 같이, 1개의 화소 영역에 3개의 화소 전극(121a 내지 121c)이 데이터 신호선(115)을 따라 배열되고, 트랜지스터(116)의 소스 전극(116s)이 콘택트 전극(117a)에 연결되고, 콘택트 전극(117a)과 제어 전극(118)이 인출 배선(119)을 통하여 접속되고, 제어 전극(118)과 콘택트 전극(117b)이 인출 배선(126)을 통하여 접속되고, 콘택트 전극(117a)과 화소 전극(121a)이 콘택트 홀(120a)을 통하여 접속되고, 콘택트 전극(117b)과 화소 전극(121c)이 콘택트 홀(120b)을 통하여 접속되고, 전기적으로 플로팅된 화소 전극(121b)이 절연층을 개재하여 제어 전극(118)에 겹쳐 있고, 화소 전극(121b)은, 화소 전극(121a · 121c) 각각에 대하여 용량 결합되어 있다(용량 결합형의 화소할 방식). 또한, 제어 전극(118)과 용량 배선(113)의 겹침 부분에 유지 용량이 형성되어 있다. 이 액티브 매트릭스 기관을 사용한 액정 표시 장치에서는, 화소 전극(121a · 121c)에 대응하는 부화소 각각을 명 부화소, 화소 전극(121b)에 대응하는 부화소를 암 부화소로 할 수 있고, 이들 명 부화소(2개) · 암 부화소(1개)의 면적 계조에 의해 중간조를 표시할 수 있다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본 공개 특허 공보 「일본 특허 공개 제2006-39290호 공보(공개일: 2006년 2월 9일)」

발명의 내용

해결하려는 과제

[0005] 그러나, 도 47의 액티브 매트릭스 기관에서는, 예를 들어 제어 전극(118)과 화소 전극(121b)이 단락되어 버린 경우, 인출 배선(119)을 절단함으로써 데이터 신호선으로부터 화소 전극(121b)에 신호 전위가 기입되는 것을 피할 수 있기는 하지만, 화소 전극(121b)이 화소 전극(121a)에 용량 결합되지 않게 되어 버린다.

[0006] 이와 같이, 종래의 액티브 매트릭스 기관에서는 화소 전극(121b)에 대응하는 부화소(암 부화소)가 결함으로 되기 쉬워, 수율이 저하될 우려가 있다.

[0007] 상기 과제를 감안하여, 본 발명에서는 용량 결합형의 화소 분할 방식의 액티브 매트릭스 기관에 있어서, 그 수율을 향상시킬 수 있는 구성을 제안한다.

과제의 해결 수단

[0008] 본 액티브 매트릭스 기관은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지

스터를 구비하고, 1개의 화소 영역에 제1 및 제2 화소 전극이 설치된 액티브 매트릭스 기관으로서, 상기 제1 화소 전극은, 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고, 상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고, 상기 제1 및 제2 화소 전극 중 다른 쪽의 화소 전극과 상기 제1 용량 전극 사이에서 용량이 형성되고, 상기 다른 쪽의 화소 전극과 상기 제2 용량 전극 사이에서 용량이 형성되어 있는 것을 특징으로 한다.

- [0009] 상기 구성은, 용량 결합형의 화소 분할 방식의 액티브 매트릭스 기관에 있어서, 1화소 영역에 설치되는 제1 및 제2 화소 전극을 2개의 용량(결합 용량)을 통하여 접속하는 것이다. 이에 의해, 제조 공정 등에 있어서 한쪽의 용량에 문제가 발생해도 다른 쪽의 용량에 의해 제1 및 제2 화소 전극의 용량 결합을 유지할 수 있다. 예를 들어, 제1 용량 전극 및 제2 용량 전극이 제1 화소 전극에 전기적으로 접속됨과 함께, 제1 용량 전극과 제2 화소 전극 사이에서 용량이 형성되고, 제2 용량 전극과 제2 화소 전극 사이에서 용량이 형성되는 구성에 있어서, 제1 용량 전극과 제2 화소 전극이 단락되어 버린 경우에도 제1 용량 전극을, 제1 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단함으로써, 제2 용량 전극과 제2 화소 전극 사이에 형성되는 용량(결합 용량)에 의해, 제1 및 제2 화소 전극의 용량 결합을 유지할 수 있다. 이에 의해, 본 액티브 매트릭스 기관 및 이것을 구비한 액정 패널의 제조 수율을 높일 수 있다.
- [0010] 본 액티브 매트릭스 기관에서는, 상기 트랜지스터의 한쪽 도통 전극과, 상기 제1 용량 전극과, 상기 제2 용량 전극이 동일층에 형성되어 있는 구성으로 할 수도 있다. 이에 의해, 액티브 매트릭스 기관의 레이어 구조 및 제조 공정을 간소화할 수 있다.
- [0011] 본 액티브 매트릭스 기관에서는, 상기 제1 용량 전극의 적어도 일부가, 상기 트랜지스터의 채널을 덮는 층간 절연막을 개재하여 상기 다른 쪽의 화소 전극과 겹치고, 상기 제2 용량 전극의 적어도 일부가, 상기 층간 절연막을 개재하여 상기 다른 쪽의 화소 전극과 겹쳐 있는 구성으로 할 수도 있다.
- [0012] 본 액티브 매트릭스 기관에서는, 상기 제1 및 제2 화소 전극의 외주는 복수의 변으로 이루어짐과 함께, 상기 제1 화소 전극의 1변과 상기 제2 화소 전극의 1변이 인접하고 있으며, 상기 제1 및 제2 용량 전극 각각이, 이 인접하는 2변의 간극과 상기 제1 화소 전극과 상기 제2 화소 전극에 겹치도록 배치되어 있는 구성으로 할 수도 있다.
- [0013] 본 액티브 매트릭스 기관에서는, 상기 트랜지스터의 한쪽 도통 전극이 콘택트 홀을 통하여 상기 제1 화소 전극에 접속됨과 함께, 상기 도통 전극이, 상기 도통 전극으로부터 인출된 인출 배선을 통하여 상기 제1 용량 전극에 접속되고, 상기 제1 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 구성으로 할 수도 있다.
- [0014] 본 액티브 매트릭스 기관에서는, 상기 트랜지스터의 한쪽 도통 전극과 상기 제1 화소 전극이 콘택트 홀을 통하여 접속됨과 함께, 상기 제1 화소 전극과 상기 제1 용량 전극이 콘택트 홀을 통하여 접속되고, 상기 제1 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 구성으로 할 수도 있다.
- [0015] 본 액티브 매트릭스 기관에서는, 상기 트랜지스터의 한쪽 도통 전극이 콘택트 홀을 통하여 상기 제1 화소 전극에 접속되고, 상기 제2 화소 전극과 상기 제1 용량 전극이 콘택트 홀을 통하여 접속됨과 함께, 상기 제2 화소 전극과 상기 제2 용량 전극이 콘택트 홀을 통하여 접속되어 있는 구성으로 할 수도 있다.
- [0016] 본 액티브 매트릭스 기관에서는, 주사 신호선의 연신 방향을 행방향으로 하고, 상기 제1 및 제2 화소 전극이 열 방향으로 배열되어 있는 구성으로 할 수도 있다.
- [0017] 본 액티브 매트릭스 기관에서는, 행방향으로 인접하는 2개의 화소 영역에 대해서, 그 한쪽의 화소 영역에서의 상기 제1 화소 전극과, 다른 쪽의 화소 영역에서의 상기 제2 화소 전극이 행방향으로 인접하고 있는 구성으로 할 수도 있다.
- [0018] 본 액티브 매트릭스 기관에서는, 상기 제1 화소 전극이 상기 제2 화소 전극을 둘러싸고 있는 구성으로 할 수도 있다.
- [0019] 본 액티브 매트릭스 기관에서는, 상기 제2 화소 전극이 상기 제1 화소 전극을 둘러싸고 있는 구성으로 할 수도 있다.
- [0020] 본 액티브 매트릭스 기관에서는, 상기 제1 화소 전극 혹은 상기 제1 화소 전극에 전기적으로 접속된 도전체와 용량을 형성함과 함께, 상기 제2 화소 전극 혹은 상기 제2 화소 전극에 전기적으로 접속된 도전체와 용량을 형성하는 유지 용량 배선을 더 구비하는 구성으로 할 수도 있다. 이 경우, 상기 유지 용량 배선은 화소 영역 중

앙을 가로지르도록 주사 신호선과 동일한 방향으로 연신되어 있는 구성으로 할 수도 있다. 또한, 상기 제1 용량 전극 및 제2 용량 전극 각각이 상기 유지 용량 배선과 용량을 형성하고 있는 구성으로 할 수도 있다.

- [0021] 본 액티브 매트릭스 기관에서는, 상기 유지 용량 배선은, 상기 화소 영역의 중앙을 가로지르도록 상기 주사 신호선과 동일한 방향으로 연신되어 있는 구성으로 할 수도 있다.
- [0022] 본 액티브 매트릭스 기관에서는, 상기 제1 용량 전극 및 상기 제2 용량 전극 각각이 상기 유지 용량 배선과 용량을 형성하고 있는 구성으로 할 수도 있다.
- [0023] 본 액티브 매트릭스 기관에서는, 상기 층간 절연막은 무기 절연막과 이보다 두꺼운 유기 절연막으로 이루어지지만, 상기 제1 용량 전극과 중첩하는 부분의 적어도 일부와, 상기 제2 용량 전극과 중첩하는 부분의 적어도 일부에 대해서는, 유기 절연막이 제거되어 있는 구성으로 할 수도 있다.
- [0024] 본 액티브 매트릭스 기관에서는, 상기 층간 절연막은, 상기 제1 용량 전극의 일부 및 상기 제2 용량 전극의 일부와 겹치는 영역을 포함하는, 상기 유기 절연막이 제거되어 이루어지는 박막부를 갖고, 상기 제1 및 제2 용량 전극은, 주사 신호선의 연신 방향으로 배열되어 배치됨과 함께, 상기 제1 용량 전극은 상기 박막부의 1변을 넘고, 상기 제2 용량 전극은 상기 1변에 대향하는 변을 넘는 구성으로 할 수도 있다.
- [0025] 이에 의해, 예를 들어 제1 및 제2 용량 전극과 제2 화소 전극 사이에서 결합 용량이 형성되는 구성에 있어서, 제1 및 제2 용량 전극이 행방향으로 어긋난 경우에도 제1 용량 전극 및 제2 화소 전극의 겹침 면적과, 제2 용량 전극 및 제2 화소 전극의 겹침 면적이 서로 보상하게 되어, 2개의 용량(결합 용량)의 총량이 변화하기 어렵다는 효과가 얻어진다.
- [0026] 본 액티브 매트릭스 기관에서는, 상기 박막부는, 상기 제1 및 제2 화소 전극 중 어느 한쪽과 겹쳐 있는 구성으로 할 수도 있다.
- [0027] 이에 의해, 예를 들어 제1 및 제2 용량 전극과 제2 화소 전극 사이에서 결합 용량이 형성되는 구성의 경우, 상기 효과 외에, 제1 및 제2 용량 전극과 제2 화소 전극의 단락의 가능성을 저감시킬 수 있다는 효과가 얻어진다.
- [0028] 본 액티브 매트릭스 기관에서는, 상기 제1 및 제2 화소 전극의 간극이 배향 규제 구조물로서 기능하는 구성으로 할 수도 있다.
- [0029] 본 액티브 매트릭스 기관에서는, 상기 제1 화소 전극이 상기 제2 화소 전극을 둘러싸고 있으며, 상기 제2 화소 전극 외주에는 서로 평행한 2개의 변이 포함됨과 함께, 상기 제1 화소 전극의 외주에는 상기 2개의 변의 한쪽과 제1 간극을 두고 대향하는 변과, 다른 쪽과 제2 간극을 두고 대향하는 변이 포함되고, 상기 제1 용량 전극이, 상기 제1 화소 전극과 상기 제1 간극과 상기 제2 화소 전극에 겹치도록 배치됨과 함께, 상기 제2 용량 전극이, 상기 제2 화소 전극과 상기 제2 간극과 상기 제1 화소 전극에 겹치도록 배치되는 구성으로 할 수도 있다.
- [0030] 이에 의해, 제1 및 제2 화소 전극의 얼라인먼트가 제1 및 제2 용량 전극에 대하여 상기 간극에 직교하는 방향으로 어긋난 경우에도 제1 용량 전극 및 제2 화소 전극의 겹침 면적과, 제2 용량 전극 및 제2 화소 전극의 겹침 면적이 서로 보상하게 되어, 2개의 용량(결합 용량)의 총량이 변화하기 어렵다는 장점이 있다. 이 경우, 제1 용량 전극과 제2 용량 전극은, 제1 간극 및 제2 간극에 평행하고 또한 양쪽 간극끼리의 중심을 통과하는 선을 축으로 하여, 선 대칭으로 되어 있는 구성으로 할 수도 있다.
- [0031] 본 액티브 매트릭스 기관은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기관으로서, 상기 제1 화소 전극은, 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고, 상기 제3 화소 전극은, 상기 제1 화소 전극에 전기적으로 접속되고, 상기 제1 화소 전극에 전기적으로 접속된 제1 용량 전극과, 상기 제3 화소 전극에 전기적으로 접속된 제2 용량 전극을 구비하고, 상기 제1 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 한다.
- [0032] 본 액티브 매트릭스 기관은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기관으로서, 상기 제1 화소 전극은, 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고, 상기 제3 화소 전극은, 상기 제1 화소 전극에 전기적으로 접속되고, 상기 제2 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고, 상기 제1 용량 전극과 상기 제1 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제3 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 한다.

- [0033] 본 액티브 매트릭스 기관은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기관으로서, 상기 제2 화소 전극은, 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고, 상기 제2 화소 전극에 전기적으로 접속된 제1 및 제2 용량 전극을 구비하고, 상기 제1 용량 전극과 상기 제1 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제3 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 한다.
- [0034] 본 액티브 매트릭스 기관은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에, 제1, 제2 및 제3 화소 전극이 설치된 액티브 매트릭스 기관으로서, 상기 제2 화소 전극은, 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속되고, 상기 제1 화소 전극에 전기적으로 접속된 제1 용량 전극과, 상기 제3 화소 전극에 전기적으로 접속된 제2 용량 전극을 구비하고, 상기 제1 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되고, 상기 제2 용량 전극과 상기 제2 화소 전극 사이에서 용량이 형성되어 있는 것을 특징으로 한다.
- [0035] 본 액티브 매트릭스 기관은, 상기 화소 영역에 제1 및 제2 유지 용량 배선을 더 구비하고, 상기 제1 용량 전극이 상기 제1 유지 용량 배선과 용량을 형성하고, 상기 제2 용량 전극이 상기 제2 유지 용량 배선과 용량을 형성하고 있는 구성으로 할 수도 있다.
- [0036] 본 액티브 매트릭스 기관의 제조 방법은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액티브 매트릭스 기관의 제조 방법으로서, 상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극과 용량을 형성하는 제2 용량 전극을 형성하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 및 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 중 적어도 한쪽을 검출하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 한다.
- [0037] 본 액티브 매트릭스 기관의 제조 방법은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소 영역에 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액티브 매트릭스 기관의 제조 방법으로서, 상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극 및 유지 용량 배선과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극 및 상기 유지 용량 배선과 용량을 형성하는 제2 용량 전극을 형성하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제1 용량 전극과 상기 유지 용량 배선의 단락, 상기 제2 용량 전극과 상기 유지 용량 배선의 단락 중 적어도 한쪽을 검출하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제1 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제2 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 한다.
- [0038] 본 액정 패널의 제조 방법은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소에 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액정 패널의 제조 방법으로서, 상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극과 용량을 형성하는 제2 용량 전극을 형성하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 및 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 중 적어도 한쪽을 검출하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 한다.

[0039] 본 액정 패널의 제조 방법은, 주사 신호선과, 데이터 신호선과, 주사 신호선 및 데이터 신호선에 접속된 트랜지스터를 구비하고, 1개의 화소에 제1 및 제2 화소 전극이 설치되고, 상기 제1 화소 전극이 상기 트랜지스터를 통하여 상기 데이터 신호선에 접속된 액정 패널의 제조 방법으로서, 상기 제1 및 제2 화소 전극 중 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 다른 쪽의 화소 전극 및 유지 용량 배선과 용량을 형성하는 제1 용량 전극과, 상기 한쪽의 화소 전극에 전기적으로 접속됨과 함께, 상기 다른 쪽의 화소 전극 및 상기 유지 용량 배선과 용량을 형성하는 제2 용량 전극을 형성하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락, 상기 제1 용량 전극과 상기 유지 용량 배선의 단락, 상기 제2 용량 전극과 상기 유지 용량 배선의 단락 중 적어도 한쪽을 검출하는 공정과, 상기 제1 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제1 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제1 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하고, 상기 제2 용량 전극과 상기 다른 쪽의 화소 전극의 단락 혹은 상기 제2 용량 전극과 상기 유지 용량 배선의 단락이 검출된 경우에는 상기 제2 용량 전극을, 상기 한쪽의 화소 전극과의 접속 개소 및 단락 개소 사이에서 절단하는 공정을 포함하는 것을 특징으로 한다.

[0040] 본 액정 패널은 상기 액티브 매트릭스 기관을 구비하는 것을 특징으로 한다. 또한, 본 액정 표시 유닛은, 상기 액정 패널과 드라이버를 구비하는 것을 특징으로 한다. 또한, 본 액정 표시 장치는, 상기 액정 표시 유닛과 광원 장치를 구비하는 것을 특징으로 한다. 또한, 본 텔레비전 수상기는, 상기 액정 표시 장치와, 텔레비전 방송을 수신하는 튜너부를 구비하는 것을 특징으로 한다.

발명의 효과

[0041] 이상과 같이, 본 발명은, 용량 결합형의 화소 분할 방식의 액티브 매트릭스 기관에 있어서, 1화소 영역에 설치되는 제1 및 제2 화소 전극을 병렬한 2개의 용량(결합 용량)을 통하여 접속하는 것이다. 이렇게 하면, 제조 공정 등에 있어서 한쪽의 용량에 문제가 발생해도 다른 쪽의 용량에 의해 제1 및 제2 화소 전극의 용량 결합을 유지할 수 있기 때문에, 본 액티브 매트릭스 기관의 제조 수율을 높일 수 있다.

도면의 간단한 설명

[0042] 도 1은 본 실시 형태 1에 관한 액정 패널의 구성을 도시하는 회로도이다.
 도 2는 도 1의 액정 패널의 일 구체예를 도시하는 평면도이다.
 도 3은 도 2의 A-B 화살표의 단면도이다.
 도 4는 도 2의 변형 구성에 있어서의 A-B 화살표의 단면도이다.
 도 5는 도 1의 액정 패널을 구비한 액정 표시 장치의 구동 방법을 나타내는 타이밍 차트이다.
 도 6은 도 5의 구동 방법을 사용한 경우의 프레임마다의 표시 상태를 도시하는 모식도이다.
 도 7은 도 1에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
 도 8은 도 2의 액정 패널의 수정 방법을 도시하는 평면도이다.
 도 9는 도 1에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
 도 10은 도 9의 액정 패널의 수정 방법을 도시하는 평면도이다.
 도 11은 도 1에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
 도 12는 본 실시 형태 1에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.
 도 13은 도 12에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
 도 14는 본 실시 형태 1에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.
 도 15는 도 14의 액정 패널을 구비한 액정 표시 장치에 도 5의 구동 방법을 사용한 경우의 프레임마다의 표시 상태를 도시하는 모식도이다.
 도 16은 도 14에 도시하는 액정 패널의 구체예를 도시하는 평면도이다.
 도 17은 본 실시 형태 1에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.

- 도 18은 도 17에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 19는 본 실시 형태 2에 관한 액정 패널의 구성을 도시하는 회로도이다.
- 도 20은 도 19에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 21은 도 19에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 22는 도 19에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 23은 도 19에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 24는 도 19에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 25는 도 19에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 26은 본 실시 형태 2에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.
- 도 27은 도 26에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 28은 본 실시 형태 2에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.
- 도 29는 도 28에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 30은 도 28에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 31은 본 실시 형태 3에 관한 액정 패널의 구성을 도시하는 회로도이다.
- 도 32는 도 31에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 33은 도 31에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 34는 도 31에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 35는 도 31에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 36은 본 실시 형태 4에 관한 액정 패널의 다른 구성을 도시하는 회로도이다.
- 도 37은 도 36에 도시된 액정 패널의 구체예를 도시하는 평면도이다.
- 도 38은 도 36에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 39는 도 36에 도시된 액정 패널의 변형예를 도시하는 평면도이다.
- 도 40은 본 액정 표시 유닛 및 본 액정 표시 장치의 구성을 도시하는 모식도이며, (a)는 본 액정 표시 유닛의 구성을 나타내고, (b)는 본 액정 표시 장치의 구성을 나타낸다.
- 도 41은 본 액정 표시 장치의 전체 구성을 설명하는 블록도이다.
- 도 42는 본 액정 표시 장치의 기능을 설명하는 블록도이다.
- 도 43은 본 텔레비전 수상기의 기능을 설명하는 블록도이다.
- 도 44는 본 텔레비전 수상기의 구성을 도시하는 분해 사시도이다.
- 도 45는 도 1에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 46은 도 28에 도시된 액정 패널의 다른 구체예를 도시하는 평면도이다.
- 도 47은 종래의 액정 패널의 구성을 도시하는 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0043]

본 발명에 관한 실시 형태의 예를, 도면을 사용하여 설명하면, 이하와 같다. 또한, 설명의 편의를 위하여, 이하에서는 주사 신호선의 연신 방향을 행방향으로 한다. 단, 본 액정 패널(혹은 이것에 사용되는 액티브 매트릭스 기관)을 구비한 액정 표시 장치의 이용(시청) 상태에 있어서, 그 주사 신호선이 가로 방향으로 연신되어 있어도 되고 세로 방향으로 연신되어 있어도 되는 것은 말할 필요도 없다. 또한, 액정 패널에 형성되는 배향 규제용 구조물에 대해서는, 적절히 생략하고 기재하고 있다.

- [0044] [실시 형태 1]
- [0045] 도 1은 실시 형태 1에 관한 액정 패널의 일부를 나타내는 등가 회로도이다. 도 1에 도시한 바와 같이, 본 액정 패널은, 열방향(도면 중 상하 방향)으로 연신되는 데이터 신호선(15x·15y), 행방향(도면 중 좌우 방향)으로 연신되는 주사 신호선(16x·16y), 행 및 열방향으로 배열된 화소(101 내지 104), 유지 용량 배선(18p·18q) 및 공통 전극(대향 전극)(com)을 구비하고, 각 화소의 구조는 동일하다. 또한, 화소(101·102)가 포함되는 화소열과, 화소(103·104)가 포함되는 화소열이 인접하고, 화소(101·103)가 포함되는 화소행과, 화소(102·104)가 포함되는 화소행이 인접하고 있다.
- [0046] 본 액정 패널에서는, 1개의 화소에 대응하여 1개의 데이터 신호선과 1개의 주사 신호선이 설치된다. 1개의 화소에 2개의 화소 전극을 열방향으로 배열되어 설치되고, 화소(101)에 설치된 2개의 화소 전극(17a·17b) 및 화소(102)에 설치된 2개의 화소 전극(17c·17d)이 일렬로 배치됨과 함께, 화소(103)에 설치된 2개의 화소 전극(17A·17B) 및 화소(104)에 설치된 2개의 화소 전극(17C·17D)이 일렬로 배치되고, 화소 전극(17a와 17A), 화소 전극(17b와 17B), 화소 전극(17c와 17C), 화소 전극(17d와 17D)이, 각각 행방향으로 인접하고 있다. 또한, 유지 용량 배선(18p)이 화소(101·103) 각각을 가로지르고, 유지 용량 배선(18q)이 화소(102·104) 각각을 가로지르고 있다.
- [0047] 화소(101)에서는, 화소 전극(17a·17b)이 병렬로 배치된 결합 용량(Cab1·Cab2)을 통하여 접속되고, 화소 전극(17a)이 주사 신호선(16x)에 접속된 트랜지스터(12a)를 통하여 데이터 신호선(15x)에 접속되고, 화소 전극(17a)과 유지 용량 배선(18p) 사이에 유지 용량(Cha(Cha1·Cha2))이 형성되고, 화소 전극(17b)과 유지 용량 배선(18p) 사이에 유지 용량(Chb)이 형성되고, 화소 전극(17a) 및 공통 전극(com) 사이에 액정 용량(Cla)이 형성되고, 화소 전극(17b) 및 공통 전극(com) 사이에 액정 용량(Clb)이 형성되어 있다.
- [0048] 또한, 화소(101)와 열방향에 인접하는 화소(102)에서는, 화소 전극(17c·17d)이 병렬로 배치된 결합 용량(Ccd1·Ccd2)을 통하여 접속되고, 화소 전극(17c)이, 주사 신호선(16y)에 접속된 트랜지스터(12c)를 통하여 데이터 신호선(15x)에 접속되고, 화소 전극(17c)과 유지 용량 배선(18q) 사이에 유지 용량(Chc(Chc1·Chc2))이 형성되고, 화소 전극(17d)과 유지 용량 배선(18q) 사이에 유지 용량(Chd)이 형성되고, 화소 전극(17c) 및 공통 전극(com) 사이에 액정 용량(Clc)이 형성되고, 화소 전극(17d) 및 공통 전극(com) 사이에 액정 용량(Cld)이 형성되어 있다.
- [0049] 또한, 화소(101)와 행방향으로 인접하는 화소(103)에서는, 화소 전극(17A·17B)이, 병렬로 배치된 결합 용량(CAB1·CAB2)을 통하여 접속되고, 화소 전극(17A)이, 주사 신호선(16x)에 접속된 트랜지스터(12A)를 통하여 데이터 신호선(15y)에 접속되고, 화소 전극(17A)과 유지 용량 배선(18p) 사이에 유지 용량(ChA(ChA1·ChA2))이 형성되고, 화소 전극(17B)과 유지 용량 배선(18p) 사이에 유지 용량(ChB)이 형성되고, 화소 전극(17A) 및 공통 전극(com) 사이에 액정 용량(C1A)이 형성되고, 화소 전극(17B) 및 공통 전극(com) 사이에 액정 용량(C1B)이 형성되어 있다.
- [0050] 본 액정 패널을 구비한 액정 표시 장치에서는, 순차 주사가 행해지고, 주사 신호선(16x, 16y)이 순차 선택된다. 예를 들어, 주사 신호선(16x)이 선택된 경우에는 화소 전극(17a)이 데이터 신호선(15x)에(트랜지스터(12a)를 통해) 접속되고, 화소 전극(17a)과 화소 전극(17b)이 결합 용량(Cab1·Cab2)을 통하여 용량 결합되어 있기 때문에, Cla의 용량값=C1b의 용량값=C1로 하고 Cha의 용량값=Chb의 용량값=Ch, Cab1의 용량값=C1, Cab2의 용량값=C2로 하고, 트랜지스터(12a)가 OFF한 후의 화소 전극(17a)의 전위를 Va, 트랜지스터(12b)가 OFF한 후의 화소 전극(17b)의 전위를 Vb로 하면, $Vb=Va \times [(C1+C2)/(C1+Ch+C1+C2)]$ 로 된다. 즉, $|Va| \geq |Vb|$ (또한, 예를 들어 $|Va|$ 는, Va와 com 전위=Vcom의 전위차를 의미한다)이기 때문에, 중간조 표시 시에는 화소 전극(17a)을 포함하는 부화소를 명 부화소, 화소 전극(17b)을 포함하는 부화소를 암 부화소로 하고, 이들 명·암 부화소의 면적 비율에 의해 표시를 행할 수 있다. 이에 의해, 상기 액정 표시 장치의 시야각 특성을 높일 수 있다.
- [0051] 도 1의 화소(101)의 구체예를 도 2에 도시한다. 동도에 도시된 바와 같이, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 직사각형 형상의 화소 전극(17a)과 직사각형 형상의 화소 전극(17b)이 열방향으로 배열되어 있으며, 제1 화소 전극의 외주를 이루는 4변 중 1변과 제2 화소 전극의 외주를 이루는 4변 중 1변이 인접하고 있다. 행방향으로 연신되는 유지 용량 배선(18p)은, 화소 전극(17b)과 겹치도록 배치되어 있다. 그리고, 용량 전극(37a·38a) 각각이, 유지 용량 배선(18p) 및 화소 전극(17b)에 겹치도록 배치되어 있다.
- [0052] 보다 상세하게는, 용량 전극(37a)은 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량

배선(18p) 및 화소 전극(17b)에 걸쳐 있다. 용량 전극(38a)은, 용량 전극(37a)과 행방향(상기 연신 방향)으로 배열되어 배치되고, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17b)에 걸쳐 있다.

[0053] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 동일층에 형성된 용량 전극(37a)에 연결됨과 함께 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속되고, 용량 전극(37a)이 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab1)(도 1 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab2)(도 1 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 1 참조)이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 1 참조)이 형성된다. 그리고, 화소 전극(17b)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb)(도 1 참조)이 형성된다.

[0054] 도 3은 도 2의 A-B 화살표 단면도이다. 동도에 도시한 바와 같이, 본 액정 패널은, 액티브 매트릭스 기판(3)과, 이에 대향하는 컬러 필터 기판(30)과, 양쪽 기판(3 · 30) 사이에 배치되는 액정층(40)을 구비한다.

[0055] 액티브 매트릭스 기판(3)에서는, 유리 기판(31) 상에 주사 신호선(16x) 및 유지 용량 배선(18p)이 형성되고, 이들을 덮도록 무기 게이트 절연막(22)이 형성되어 있다. 무기 게이트 절연막(22)의 상층에는, 반도체층(24)(i층 및 n+층)과, n+층에 접하는, 소스 전극(8a) 및 드레인 전극(9a)과, 드레인 인출 배선(27a)과, 용량 전극(37a · 38a)이 형성되고, 이들을 덮도록 무기 층간 절연막(25)이 형성되어 있다. 무기 층간 절연막(25) 상에는 화소 전극(17a · 17b)이 형성되고, 이들(화소 전극(17a · 17b))을 덮도록 배향막(도시하지 않음)이 더 형성되어 있다. 여기서, 콘택트 홀(11a)에서는, 무기 층간 절연막(25)이 도려내어 관통되어 있으며, 이에 의해 화소 전극(17a)과 드레인 인출 배선(27a)이 접속된다. 마찬가지로, 콘택트 홀(도시하지 않음)에서는, 무기 층간 절연막(25)이 도려내어 관통되어 있고, 이에 의해 화소 전극(17a)과 용량 전극(38a)이 접속된다. 또한, 드레인 인출 배선(27a)과 동일층으로 연결되는 용량 전극(37a)은, 무기 층간 절연막(25)을 개재하여 화소 전극(17b)과 겹쳐 있고, 이에 의해 결합 용량(Cab1)(도 1 참조)이 형성되고, 용량 전극(38a)은, 무기 층간 절연막(25)을 개재하여 화소 전극(17b)과 겹쳐 있고, 이에 의해 결합 용량(Cab2)(도 1 참조)이 형성된다. 또한, 용량 전극(37a)은 무기 게이트 절연막(22)을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 이에 의해 유지 용량(Cha1)(도 1 참조)이 형성되고, 용량 전극(38a)은 무기 게이트 절연막(22)을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 이에 의해 유지 용량(Cha2)(도 1 참조)이 형성된다. 또한, 화소 전극(17b)과 유지 용량 배선(18p)이, 무기 층간 절연막(25) 및 무기 게이트 절연막(22)을 개재하여 겹쳐 있고, 이에 의해 유지 용량(Chb)(도 1 참조)이 형성된다.

[0056] 한편, 컬러 필터 기판(30)에서는, 유리 기판(32) 상에 착색층(14)이 형성되고, 그 상층에 공통 전극(com)(28)이 형성되고, 이것을 덮도록 배향막(도시하지 않음)이 더 형성되어 있다.

[0057] 도 5는 도 1 및 도 2에 도시하는 액정 패널을 구비한 본 액정 표시 장치(노멀 블랙 모드의 액정 표시 장치)의 구동 방법을 나타내는 타이밍 차트이다. 또한, Sv 및 SV는, 인접하는 2개의 데이터 신호선(예를 들어, 15x · 15y) 각각에 공급되는 신호 전위를 나타내고, Gx · Gy는 주사 신호선(16x · 16y)에 공급되는 게이트 온 펄스 신호, Va · Vb, VA · VB, Vc · Vd는 각각 화소 전극(17a · 17b, 17A · 17B, 17c · 17d)의 전위를 나타내고 있다.

[0058] 이 구동 방법에서는, 도 5에 도시된 바와 같이, 주사 신호선을 순차 선택하여, 데이터 신호선에 공급하는 신호 전위의 극성을 1수평 주사 기간(1H)마다 반전시킴과 함께, 각 프레임에 있어서의 상기 1번째의 수평 주사 기간에 공급되는 신호 전위의 극성을 1프레임 단위로 반전시키고, 또한 동일 수평 주사 기간에 있어서는 인접하는 2개의 데이터 신호선에 역극성의 신호 전위를 공급한다.

[0059] 구체적으로는, 연속하는 프레임(F1 · F2)에 있어서, F1에서는, 주사 신호선을 순차 선택(예를 들어, 주사 신호선(16x · 16y)을 이 순서대로 선택)하여, 인접하는 2개의 데이터 신호선의 한쪽(예를 들어, 데이터 신호선(15x))에는, 1번째의 수평 주사 기간(예를 들어, 화소 전극(17a)의 기입 기간 포함한다)에 플러스 극성의 신호 전위를 공급하고, 2번째의 수평 주사 기간(예를 들어, 화소 전극(17c)의 기입 기간 포함한다)에 마이너스 극성의 신호 전위를 공급하고, 상기 2개의 데이터 신호선의 다른 쪽(예를 들어, 데이터 신호선(15y))에는 1번째의 수평 주사 기간(예를 들어, 화소 전극(17A)의 기입 기간 포함한다)에 마이너스 극성의 신호 전위를 공급하고, 2번째의 수평 주사 기간(예를 들어, 화소 전극(17C)의 기입 기간 포함한다)에 플러스 극성의 신호 전위를 공급한다. 이에

의해, 도 5에 도시한 바와 같이, $|V_a| \geq |V_b|$, $|V_c| \geq |V_d|$, $|V_A| \geq |V_B|$ 로 되고, 화소 전극(17a)(플러스 극성)을 포함하는 부화소는 명 부화소(이하, 「명」), 화소 전극(17b)(플러스 극성)을 포함하는 부화소는 암 부화소(이하, 「암」)로 되고, 화소 전극(17c)(마이너스 극성)을 포함하는 부화소는 「명」, 화소 전극(17d)(마이너스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17A)(마이너스 극성)을 포함하는 부화소는 「명」, 화소 전극(17B)(마이너스 극성)을 포함하는 부화소는 「암」이 되어, 전체적으로는 도 6의 (a)와 같이 된다.

[0060] 또한, F2에서는, 주사 신호선을 순차 선택(예를 들어, 주사 신호선(16x · 16y)을 이 순서대로 선택)하여, 인접하는 2개의 데이터 신호선의 한쪽(예를 들어, 데이터 신호선(15x))에는 1번째의 수평 주사 기간(예를 들어, 화소 전극(17a)의 기입 기간 포함한다)에 마이너스 극성의 신호 전위를 공급하고, 2번째의 수평 주사 기간(예를 들어, 화소 전극(17c)의 기입 기간 포함한다)에 플러스 극성의 신호 전위를 공급하고, 상기 2개의 데이터 신호선의 다른 쪽(예를 들어, 데이터 신호선(15y))에는 1번째의 수평 주사 기간(예를 들어, 화소 전극(17A)의 기입 기간 포함한다)에 플러스 극성의 신호 전위를 공급하고, 2번째의 수평 주사 기간(예를 들어, 화소 전극(17C)의 기입 기간 포함한다)에 마이너스 극성의 신호 전위를 공급한다. 이에 의해, 도 5에 도시한 바와 같이 $|V_a| \geq |V_b|$, $|V_c| \geq |V_d|$, $|V_A| \geq |V_B|$ 로 되고, 화소 전극(17a)(마이너스)을 포함하는 부화소는 「명」, 화소 전극(17b)(마이너스)을 포함하는 부화소는 「암」이 되고, 화소 전극(17c)(플러스 극성)을 포함하는 부화소는 「명」, 화소 전극(17d)(플러스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17A)(플러스 극성)을 포함하는 부화소는 「명」, 화소 전극(17B)(플러스 극성)을 포함하는 부화소는 「암」이 되어, 전체적으로는 도 6의 (b)와 같이 된다.

[0061] 또한, 도 2에서는 배향 규제용 구조물의 기재를 생략하고 있지만, 예를 들어 MVA(멀티도메인 버티컬 얼라인먼트) 방식의 액정 패널에서는, 예를 들어 도 7에 도시한 바와 같이 화소 전극(17a)에 배향 규제용의 슬릿(S1 내지 S4)이 형성되고, 컬러 필터 기관의 화소 전극(17a)에 대응하는 부분에 배향 규제용의 리브(L1 · L2)가 형성되고, 화소 전극(17b)에 배향 규제용의 슬릿(S5 내지 S8)이 형성되고, 컬러 필터 기관의 화소 전극(17b)에 대응하는 부분에 배향 규제용의 리브(L3 · L4)가 형성된다. 또한, 상기와 같은 배향 규제용의 리브를 형성하는 대신, 컬러 필터 기관의 공통 전극에 배향 규제용의 슬릿을 형성해도 좋다.

[0062] 도 2의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1 · Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 2의 P에서 드레인 인출 배선(27a)이(제조 공정 등에 있어서) 단선되어 버려도, 용량 전극(38a)에 의해 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(37a)과, 유지 용량 배선(18p) 혹은 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 드레인 인출 배선(27a)을 콘택트 홀(11a) 이후의 부분에서 절단하거나, 혹은 용량 전극(37a)을 화소 전극(17a)과의 접속 개소 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락된 경우에는 용량 전극(38a)을 콘택트 홀(68a) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0063] 액티브 매트릭스 기관의 단계에서 상기 수정 공정을 행하는 경우에는 액티브 매트릭스 기관의 이면(유리 기관측)으로부터 드레인 인출 배선(27a)(콘택트 홀(11a) 이후의 부분)에 레이저를 조사하여 이것을 절단하거나(도 8 참조), 혹은 액티브 매트릭스 기관의 표면(유리 기관의 반대측)으로부터 화소 전극(17a · 17b)의 간극을 두고 드레인 인출 배선(27a)에 레이저를 조사하여 이것을 절단하게 된다. 또한, 액정 패널 단계에서 상기 수정 공정을 행하는 경우에는 액정 패널 이면(액티브 매트릭스 기관의 유리 기관측)으로부터 드레인 인출 배선(27a)(콘택트 홀(11a) 이후의 부분)에 레이저를 조사하여 이것을 절단하게 된다.

[0064] 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기관의 제조 수율을 높일 수 있다. 또한, 도 47에 도시한 종래의 액티브 매트릭스 기관(참조)에서는, 인출 배선(119)이 단선되어 버리면, 화소 전극(121b)의 전위 제어가 불가능하게 된다. 또한, 제어 전극(118)과 용량 배선(113)이 단락되어 버린 경우, 인출 배선(119)을 절단함으로써 화소 전극(121a)에의 신호 전위의 기입은 가능하게 되기는 하지만, 화소 전극(121b)이 화소 전극(121a · 121c)에 용량 결합되지 않게 되어 버린다.

[0065] 또한, 도 2의 액정 패널에서는, 용량 전극(37a · 38a) 각각이, 화소 전극(17b) 및 유지 용량 배선(18p)과 겹쳐 있다. 이와 같이, 결합 용량을 형성하기 위하여 설치한 용량 전극(37a · 38a)을, 유지 용량을 형성하기 위한 전극으로서도 기능시킴으로써 개구율을 높일 수 있다.

[0066] 이어서, 본 액정 패널의 제조 방법에 대하여 설명한다. 액정 패널의 제조 방법에는 액티브 매트릭스 기관 제조 공정과, 컬러 필터 기관 제조 공정과, 양쪽 기관을 접합하여 액정을 충전하는 조립 공정이 포함된다. 또한, 액티브 매트릭스 기관 제조 공정 및 조립 공정 중 적어도 한쪽의 도중 혹은 그 후에 검사 공정을 행하여, 검사 공

정에 있어서 화소(부화소) 결합이 검출된 경우에는 그 수정을 하기 위한 수정 공정이 추가된다.

- [0067] 이하에, 액티브 매트릭스 기관 제조 공정에 대하여 설명한다.
- [0068] 우선, 유리, 플라스틱 등의 기관 상에 티타늄, 크롬, 알루미늄, 몰리브덴, 탄탈, 텅스텐, 구리 등의 금속막, 그들의 합금막 또는 그들의 적층막(두께 1000Å 내지 3000Å)을 스퍼터링법에 의해 성막하고, 그 후 포토리소그래피 기술(Photo Engraving Process, 이하 「PEP 기술」이라고 칭한다)에 의해 패터닝을 행하고, 주사 신호선이나 트랜지스터의 게이트 전극(주사 신호선이 게이트 전극을 겸하는 경우도 있다) 및 유지 용량 배선을 형성한다.
- [0069] 이어서, 주사 신호선 등이 형성된 기관 전체에 CVD(Chemical Vapor Deposition)법에 의해 질화 실리콘이나 산화 실리콘 등의 무기 절연막(두께 3000Å 내지 5000Å 정도)을 성막하여, 게이트 절연막을 형성한다.
- [0070] 계속해서, 게이트 절연막 상(기관 전체)에 CVD법에 의해 진성 아몰퍼스 실리콘막(두께 1000Å 내지 3000Å)과, 인이 도핑된 n+ 아몰퍼스 실리콘막(두께 400Å 내지 700Å)을 연속하여 성막하고, 그 후 PEP 기술에 의해 패터닝을 행하고, 게이트 전극 상에 진성 아몰퍼스 실리콘층과 n+ 아몰퍼스 실리콘층으로 이루어지는 실리콘 적층체를 섬 형상으로 형성한다.
- [0071] 계속해서, 실리콘 적층체가 형성된 기관 전체에 티타늄, 크롬, 알루미늄, 몰리브덴, 탄탈, 텅스텐, 구리 등의 금속막, 그들의 합금막 또는 그들의 적층막(두께 1000Å 내지 3000Å)을 스퍼터링법에 의해 성막하고, 그 후 PEP 기술에 의해 패터닝을 행하고, 데이터 신호선, 트랜지스터의 소스 전극·드레인 전극, 드레인 인출 배선 및 용량 전극을 형성한다.
- [0072] 또한, 소스 전극 및 드레인 전극을 마스크로 하고, 실리콘 적층체를 구성하는 n+ 아몰퍼스 실리콘층을 에칭 제거하여, 트랜지스터의 채널을 형성한다. 여기서, 반도체층은, 상기와 같이 아몰퍼스 실리콘막에 의해 형성시켜도 좋지만, 폴리실리콘막을 성막시켜도 좋고, 또한 아몰퍼스 실리콘막 및 폴리실리콘막에 레이저 어닐 처리를 행하여 결정성을 향상시켜도 좋다. 이에 의해, 반도체층 내의 전자의 이동 속도가 빨라져, 트랜지스터(TFT)의 특성을 향상시킬 수 있다.
- [0073] 계속해서, 데이터 신호선 등이 형성된 기관 전체에, CVD법에 의해 질화 실리콘이나 산화 실리콘 등의 무기 절연막(두께 2000Å 내지 5000Å)을 성막하여, 무기 층간 절연막을 형성한다.
- [0074] 그 후, PEP 기술에 의해 층간 절연막을 에칭 제거하여, 콘택트 홀을 형성한다. 계속해서, 콘택트 홀이 형성된 층간 절연막 상의 기관 전체에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 산화아연, 산화주석 등으로 이루어지는 투명 도전막(두께 1000Å 내지 2000Å)을 스퍼터링법에 의해 성막하고, 그 후 PEP 기술에 의해 패터닝하여, 각 화소 전극을 형성한다.
- [0075] 마지막으로, 화소 전극 상의 기관 전체에, 폴리이미드 수지를 두께 500Å 내지 1000Å로 인쇄하고, 그 후 소성하고, 회전 천으로 한 방향으로 러빙 처리를 행하여, 배향막을 형성한다. 이상과 같이 하여, 액티브 매트릭스 기관이 제조된다.
- [0076] 이하에, 컬러 필터 기관 제조 공정에 대하여 설명한다.
- [0077] 우선, 유리, 플라스틱 등의 기관 상(기관 전체)에, 크롬 박막 또는 흑색 안료를 함유하는 수지를 성막한 후에 PEP 기술에 의해 패터닝을 행하고, 블랙 매트릭스를 형성한다. 계속해서, 블랙 매트릭스의 간극에, 안료 분산법 등을 사용하여, 적색, 녹색 및 청색 컬러 필터층(두께 2μm 정도)을 패터닝 형성한다.
- [0078] 계속해서, 컬러 필터층 상의 기관 전체에 ITO, IZO, 산화아연, 산화주석 등으로 이루어지는 투명 도전막(두께 1000Å 정도)을 성막하여, 공통 전극(com)을 형성한다.
- [0079] 마지막으로, 공통 전극 상의 기관 전체에, 폴리이미드 수지를 두께 500Å 내지 1000Å로 인쇄하고, 그 후 소성하고, 회전 천으로 한 방향으로 러빙 처리를 행하여, 배향막을 형성한다. 상기와 같이 하여, 컬러 필터 기관을 제조할 수 있다.
- [0080] 이하에, 조립 공정에 대해 설명한다.
- [0081] 우선, 액티브 매트릭스 기관 및 컬러 필터 기관의 한쪽에, 스크린 인쇄에 의해, 열경화성 에폭시 수지 등으로 이루어지는 시일 재료를 액정 주입구의 부분을 이지러뜨린 프레임 형상 패턴으로 도포하고, 다른 쪽의 기관에 액정층의 두께에 상당하는 직경을 갖고, 플라스틱 또는 실리카로 이루어지는 구 형상의 스페이서를 살포한다.
- [0082] 이어서, 액티브 매트릭스 기관과 컬러 필터 기관을 접합하여, 시일 재료를 경화시킨다.

- [0083] 마지막으로, 액티브 매트릭스 기판 및 컬러 필터 기판 및 시일 재료로 둘러싸이는 공간에 감압법에 의해 액정 재료를 주입한 후, 액정 주입구에 UV 경화 수지를 도포하고, UV 조사에 의해 액정 재료를 밀봉함으로써 액정층을 형성한다. 이상과 같이 하여, 액정 패널이 제조된다.
- [0084] 이하에, 액티브 매트릭스 기판 제조 공정 도중(예를 들어, 화소 전극 형성 후이고 배향막의 형성 전) 혹은 액티브 매트릭스 기판 제조 공정 후에 행하는 제1 검사 공정에 대하여 설명한다. 제1 검사 공정에서는, 액티브 매트릭스 기판에 대하여, 외관 검사나 전기 광학 검사 등을 행함으로써 단락 발생 개소(단락부)를 검출한다. 단락에는, 예를 들어 용량 전극과 유지 용량 배선의 단락이나 용량 전극과 화소 전극의 단락이 있다. 또한, 외관 검사란, CCD 카메라 등에 의해 배선 패턴을 광학적으로 검사하는 것이며, 전기 광학 검사란, 액티브 매트릭스 기판에 대향하도록 모듈레이터(전기 광학 소자)를 설치한 후, 액티브 매트릭스 기판과 모듈레이터 사이에 전압을 인가시킴과 함께 광을 입사시켜, 그 광의 휘도의 변화를 CCD 카메라로 파악함으로써 배선 패턴을 전기 광학적으로 검사하는 것이다.
- [0085] 단락 개소가 검출된 경우에는 단락한 용량 전극 혹은 이에 접속하는 도전체 부분(예를 들어, 드레인 인출 배선)을 레이저 절단하는 수정 공정을 행한다. 이 레이저 절단에는, 예를 들어 YAG(Yttrium Aluminium Garnet) 레이저의 제4 고조파(파장 266nm)를 사용한다. 이렇게 하면, 절단 정밀도를 높일 수 있다. 또한, 단락 개소가 검출된 경우에 단락한 용량 전극에 콘택트 홀을 통하여 접속하는 화소 전극 중, 상기 콘택트 홀 내의 부분을 레이저 등에 의해 제거(트리밍)하는 수정 공정을 행하는 경우도 있다. 또한, 제1 검사 공정 후에 행해지는 수정 공정에서는, 통상 액티브 매트릭스 기판의 표면(화소 전극측) 혹은 이면(기판측)으로부터의 레이저 조사가 가능하다.
- [0086] 또한, 제1 검사 공정 및 수정 공정은, 화소 전극의 형성 후 외에, 용량 전극의 형성 후 또는 트랜지스터의 채널 형성 후에 행해도 된다. 이렇게 하면, 제조 공정의 보다 초기의 단계에서 결함을 수정할 수 있어, 액티브 매트릭스 기판의 제조 수율을 높일 수 있다.
- [0087] 이어서, 조립 공정 후에 행하는 제2 검사 공정에 대하여 설명한다. 이 제2 검사 공정에서는, 액정 패널에 대하여 점등 검사를 행함으로써 단락 개소를 검출한다. 단락에는, 예를 들어 용량 전극과 유지 용량 배선의 단락이나 용량 전극과 화소 전극의 단락이 있다. 구체적으로는, 예를 들어 각 주사 신호선에 바이어스 전압 -10V, 주기 16.7msec, 펄스폭 50 μ sec의 +15V의 펄스 전압의 게이트 검사 신호를 입력하여 모든 TFT를 온 상태로 한다. 또한, 각 데이터 신호선에 16.7msec마다 극성이 반전하는 $\pm 2V$ 의 전위의 소스 검사 신호를 입력하고, 각 TFT의 소스 전극 및 드레인 전극을 통하여 화소 전극에 $\pm 2V$ 에 대응한 신호 전위를 기입한다. 동시에, 공통 전극(com) 및 유지 용량 배선에 직류로 -1V의 전위의 공통 전극 검사 신호를 입력한다. 이때, 화소 전극과 공통 전극 사이에서 구성되는 액정 용량 및 유지 용량 배선과 용량 전극 사이에서 구성되는 유지 용량에 전압이 인가되고, 그 화소 전극으로 구성하는 부화소가 점등 상태로 된다. 그리고 단락 장소에서는 그 화소 전극과 유지 용량 배선이 도통하여, 흑점이 된다(노멀리 블랙). 이에 의해, 단락 개소가 검출된다.
- [0088] 단락 개소가 검출된 경우에는 단락한 용량 전극 혹은 이에 접속하는 도전체 부분(예를 들어, 드레인 인출 배선)을 레이저 절단하는 수정 공정을 행한다. 또한, 제2 검사 공정 후에 행해지는 수정 공정에서는, 통상 액티브 매트릭스 기판의 이면(액티브 매트릭스 기판의 기판측)으로부터 레이저 조사를 행하는 것이 된다.
- [0089] 그런데, 도 2의 A-B 단면을 도 4와 같이 구성할 수도 있다. 즉, 유리 기판(31) 상에 두꺼운 유기 게이트 절연막(21)과 얇은 무기 게이트 절연막(22)을 형성하고, 화소 전극의 하층에 얇은 무기 층간 절연막(25)과 두꺼운 유기 층간 절연막(26)을 형성한다. 이렇게 하면, 각종 기생 용량의 저감, 배선끼리의 단락 방지 및 평탄화에 의한 화소 전극의 과열 등의 저감과 같은 효과가 얻어진다. 또한 이 경우에는 도 4에 도시한 바와 같이, 유기 게이트 절연막(21)에 대해서는 용량 전극(37a·38a) 하에 위치하는 부분을 도려내어 관통해 두고, 유기 층간 절연막(26)에 대해서는 용량 전극(37a·38a) 상에 위치하는 부분을 도려내어 관통해 두는 것이 바람직하다. 이렇게 하면, 결합 용량(Cab1·Cab2)의 용량값 및 유지 용량(Cha1·Cha2·Chb)의 용량값을 충분히 확보하면서, 상기한 효과를 얻을 수 있다.
- [0090] 또한, 유기 층간 절연막(26)의 도려냄 관통부(박막부(51a))는, 도 45의 점선부로 나타낸 바와 같은 영역인 것이 보다 바람직하다. 구체적으로는, 도 45에 도시한 바와 같이 박막부(51a)는 제1 변(J1) 내지 제4 변(J4)에 의해 직사각형상으로 형성되고, 용량 전극(37a)이 제1 변(J1)을 넘고, 용량 전극(37a)과 행방향으로 배열되어 배치되는 용량 전극(38a)이 제1 변(J1)에 대향하는 제3 변(J3)을 넘고 있다. 이에 의해, 용량 전극(37a·38a)이 행방향으로 어긋난 경우에도 용량 전극(37a) 및 화소 전극(17b)의 겹침 면적과, 용량 전극(38a) 및 화소 전극(17b)의 겹침 면적이 서로 보상하게 되어, 2개의 용량(결합 용량)의 총량이 변화하기 어렵다는 효과가 얻어진다. 또한,

이 구성은, 본 실시 형태에 있어서 후술하는 각 액정 패널에도 적용 가능한 것은 물론이다.

[0091] 도 4의 무기 층간 절연막(25), 유기 층간 절연막(26) 및 콘택트 홀(11a·11b)은 예를 들어, 이하와 같이 하여 형성할 수 있다. 즉, 트랜지스터(TFT)나 데이터 신호선을 형성한 후, SiH_4 가스와 NH_3 가스와 N_2 가스의 혼합 가스를 사용하여, 기판 전체면을 덮도록 두께 약 3000Å의 SiN_x 로 이루어지는 무기 층간 절연막(25)(패시베이션 막)을 CVD로 형성한다. 그 후, 두께 약 3μm의 포지티브형 감광성 아크릴 수지로 이루어지는 유기 층간 절연막(26)을 스핀 코트나 다이 코트로 형성한다. 계속해서, 포토리소그래피를 행하여 유기 층간 절연막(26)의 도려냄 관통 부분 및 각종 콘택트용 패턴을 형성하고, 또한 패턴닝된 유기 층간 절연막(26)을 마스크로 하고, CF_4 가스와 O_2 가스의 혼합 가스를 사용하여, 무기 층간 절연막(25)을 건식 에칭한다. 구체적으로는, 예를 들어 유기 층간 절연막의 도려냄 관통 부분에 대해서는 포토리소그래피 공정에서 하프 노광으로 함으로써 현상 완료 시에 유기 층간 절연막이 얇게 잔막되도록 해 두는 한편, 콘택트 홀 부분에 대해서는 상기 포토리소그래피 공정에서 풀 노광함으로써 현상 완료 시에 유기 층간 절연막이 남지 않도록 해 둔다. 여기서, CF_4 가스와 O_2 가스의 혼합 가스로 건식 에칭을 행하면, 유기 층간 절연막의 도려냄 관통 부분에 대해서는(유기 층간 절연막의) 잔막이 제거되고, 콘택트 홀 부분에 대해서는 유기 층간 절연막 하의 무기 층간 절연막이 제거되게 된다. 또한, 유기 게이트 절연막(21)이나 유기 층간 절연막(26)은, 예를 들어 SOG(스핀 온 글래스) 재료로 이루어지는 절연막이어도 좋고, 또한 유기 게이트 절연막(21)이나 유기 층간 절연막(26)에 아크릴 수지, 에폭시 수지, 폴리이미드 수지, 폴리우레탄 수지, 노볼락 수지 및 실록산 수지 중 적어도 하나가 포함되어 있어도 좋다.

[0092] 도 2의 화소(101)를 도 9와 같이 변형해도 좋다. 도 9의 구성에서는, 트랜지스터(12a)의 드레인 전극(9a)을, 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속하고, 화소 전극(17a)과 용량 전극(37a)을 콘택트 홀(67a)을 통하여 접속한다. 이렇게 하면, 드레인 전극(9a)과 용량 전극(37a)을 접속하는 드레인 인출 배선을 단축할 수 있어, 개구율을 높일 수 있다. 또한, 도 9의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 제조 공정 등에서 콘택트 홀(67a)이 형성 불량인 경우에도 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(37a)과, 유지 용량 배선(18p) 혹은 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 도 10에 도시한 바와 같이, 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리함으로써, 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다.

[0093] 여기서, 유지 용량(Chb)의 용량값은 신뢰성의 관점에서 큰 쪽이 바람직하다. 따라서, 유지 용량(Chb)은, 도 11에 도시하는 구성에 의해 형성되어 있어도 좋다. 즉, 도 11에 도시한 바와 같이, 용량 전극(37a·38a)과 동일층에 형성된 유지 용량 전극(39b)이 콘택트 홀(69b)을 통하여 화소 전극(17b)에 접속됨으로써, 유지 용량 전극(39b)과 유지 용량 배선(18p) 사이에서 유지 용량(Chb)이 형성된다. 이 구성의 경우에는 도 2와 같이 화소 전극(17b)과 유지 용량 배선(18p) 사이에서 유지 용량(Chb)을 형성하는 경우에 비하여, 그들 사이에 개재하는 절연막을 적게(얇게) 할 수 있기 때문에, 유지 용량값을 벌 수 있다. 또한, 유지 용량(Chb)을 형성하는 절연막을 얇게 할 수 있기 때문에, 유지 용량값의 크기를 바꾸지 않고 유지 용량 배선(18p)의 폭을 좁게 할 수도 있어, 신뢰성을 저하시키지 않고 개구율의 향상이 도모된다는 효과도 얻어진다.

[0094] 여기서, 도 1의 액정 패널에서는, 1화소에 설치되는 2개의 화소 전극 중 트랜지스터에 근접하는 쪽을 상기 트랜지스터에 접속하고 있지만, 이것에 한정되지 않는다. 도 12와 같이, 1화소에 설치되는 2개의 화소 전극 중 트랜지스터로부터 먼 쪽을 상기 트랜지스터에 접속해도 좋다. 도 12의 화소(101)의 구체예를 도 13에 나타낸다. 도 13의 액정 패널에서는, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 직사각형 형상의 화소 전극(17a)과 직사각형 형상의 화소 전극(17b)이 열방향으로 배열되어 있고, 제1 화소 전극의 외주를 이루는 4변 중 1변과 제2 화소 전극의 외주를 이루는 4변 중 1변이 인접하고 있다. 행방향으로 연신되는 유지 용량 배선(18p)은 화소 전극(17a)과 겹치도록 배치되어 있다. 그리고, 용량 전극(37b·38b) 각각이 유지 용량 배선(18p) 및 화소 전극(17a)에 겹치도록 배치되어 있다.

[0095] 보다 상세하게는, 용량 전극(37b)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a)에 겹쳐 있다. 용량 전극(38b)은, 용량 전극(37b)과 행방향(상기 연신 방향)으로 배열되어 배치되고, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a)에 겹쳐 있다.

[0096] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은

데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 동일층에 형성된 용량 전극(37b)에 연결됨과 함께 콘택트 홀(11b)을 통하여 화소 전극(17b)에 접속되고, 용량 전극(37b)이 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 12 참조)이 형성된다. 또한, 용량 전극(38b)이, 콘택트 홀(68b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab2)(도 12 참조)이 형성된다. 또한, 용량 전극(37b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 12 참조)이 형성되고, 용량 전극(38b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 12 참조)이 형성된다. 또한, 화소 전극(17a)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha)(도 12 참조)이 형성된다.

[0097] 도 13의 액정 패널에서는, 화소 전극(17a)을 포함하는 부화소는 「암」, 화소 전극(17b)을 포함하는 부화소는 「명」이 된다.

[0098] 도 13의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 13의 P에서, 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을, 콘택트 홀(11b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a)이 단락된 경우에는 용량 전극(38b)을, 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0099] 도 1의 액정 패널을 도 14에 도시하는 구성으로 해도 좋다. 도 14에서는, 행방향으로 인접하는 2개의 화소의 한쪽에서는 트랜지스터에 근접하는 쪽의 화소 전극을 상기 트랜지스터에 접속하고, 다른 쪽에서는 트랜지스터로부터 먼 쪽의 화소 전극을 상기 트랜지스터에 접속하고 있다.

[0100] 도 14의 액정 패널을 구비한 액정 표시 장치에 있어서 데이터 신호선(15x·15y)을 도 5와 같이 구동하면, 프레임(F1)에서는, 화소 전극(17a)(플러스 극성)을 포함하는 부화소는 「명」, 화소 전극(17b)(플러스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17c)(마이너스 극성)을 포함하는 부화소는 「명」, 화소 전극(17d)(마이너스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17A)(마이너스 극성)을 포함하는 부화소는 「암」, 화소 전극(17B)(마이너스 극성)을 포함하는 부화소는 「명」이 되어, 전체적으로는 도 15의 (a)와 같이 된다. 또한, 프레임(F2)에서는, 화소 전극(17a)(마이너스 극성)을 포함하는 부화소는 「명」, 화소 전극(17b)(마이너스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17c)(플러스 극성)을 포함하는 부화소는 「명」, 화소 전극(17d)(플러스 극성)을 포함하는 부화소는 「암」이 되고, 화소 전극(17A)(플러스 극성)을 포함하는 부화소는 「암」, 화소 전극(17B)(플러스 극성)을 포함하는 부화소는 「명」이 되어, 전체적으로는 도 15의 (b)와 같이 된다.

[0101] 도 14의 액정 패널에 의하면, 명 부화소끼리가 행방향으로 배열되거나, 암 부화소끼리가 행방향으로 배열되거나 하는 경우가 없어지기 때문에, 행방향의 줄무늬 얼룩을 저감할 수 있다.

[0102] 도 14의 화소(101·103)의 구체예를 도 16에 나타낸다. 동도에 도시된 바와 같이, 화소(101)에서는 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 직사각형 형상의 화소 전극(17a)과 직사각형 형상의 화소 전극(17b)이 열방향으로 배열되어 있고, 제1 화소 전극의 외주를 이루는 4변 중 1변과 제2 화소 전극의 외주를 이루는 4변 중 1변이 인접하고 있다. 또한, 행방향으로 연신되는 유지 용량 배선(18p)이, 이 인접하는 2변의 간극(화소 전극(17a·17b)의 간극) 전체와 겹치도록 배치되어 있다. 그리고, 용량 전극(37a·38a) 각각이, 유지 용량 배선(18p) 및 화소 전극(17b)에 겹치도록 배치되어 있다.

[0103] 보다 상세하게는, 용량 전극(37a)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17b)에 겹쳐 있다. 용량 전극(38a)은, 용량 전극(37a)과 행방향(상기 연신 방향)으로 배열되어 배치되고, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17b)에 겹쳐 있다.

[0104] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 동일층에 형성된 용량 전극(37a)에 연결됨과 함께 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속되고, 용량 전극(37a)이 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a

· 17b) 사이의 결합 용량(Cab1)(도 14 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab2)(도 14 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 14 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 14 참조)의 대부분이 형성된다. 또한, 화소 전극(17b)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb)(도 14 참조)이 형성된다.

[0105] 한편, 화소(103)에서는, 데이터 신호선(15y) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12A)가 배치되고, 양쪽 신호선(15y · 16x)으로 구획되는 화소 영역에, 직사각형 형상의 화소 전극(17A)과 직사각형 형상의 화소 전극(17B)이 열방향으로 배열되어 있고, 제1 화소 전극의 외주를 이루는 4변 중 1변과 제2 화소 전극의 외주를 이루는 4변 중 1변이 인접하고 있다. 또한, 행방향으로 연신되는 유지 용량 배선(18p)이, 이 인접하는 2변의 간극(화소 전극(17A · 17B)의 간극) 전체와 겹치도록 배치되어 있다. 그리고, 용량 전극(37B · 38B) 각각이, 유지 용량 배선(18p) 및 화소 전극(17A)에 겹치도록 배치되어 있다.

[0106] 보다 상세하게는, 용량 전극(37B)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17A)에 겹쳐 있다. 용량 전극(38B)은, 용량 전극(37B)과 행방향(상기 연신 방향)으로 배열되어 배치되고, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17A)에 겹쳐 있다.

[0107] 주사 신호선(16x) 상에는 트랜지스터(12A)의 소스 전극(8A) 및 드레인 전극(9A)이 형성되고, 소스 전극(8A)은 데이터 신호선(15y)에 접속된다. 드레인 전극(9A)은 드레인 인출 배선(27A)에 접속되고, 드레인 인출 배선(27A)은, 동일층에 형성된 용량 전극(37B)에 연결됨과 함께 콘택트 홀(11B)을 통하여 화소 전극(17B)에 접속되고, 용량 전극(37B)이 층간 절연막을 개재하여 화소 전극(17A)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17A · 17B) 사이의 결합 용량(CAB1)(도 14 참조)이 형성된다. 또한, 용량 전극(38B)이, 콘택트 홀(68B)을 통하여 화소 전극(17B)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17A)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17A · 17B) 사이의 결합 용량(CAB2)(도 14 참조)이 형성된다. 또한, 용량 전극(37B)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(ChB1)(도 14 참조)의 대부분이 형성되고, 용량 전극(38B)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(ChB2)(도 14 참조)의 대부분이 형성된다. 그리고, 화소 전극(17A)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(ChA)(도 14 참조)이 형성된다.

[0108] 여기서, 상술한 각 액정 패널에서는, 용량 전극이, 명 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이지만, 이것에 한정되지 않는다. 본 액정 패널은, 도 17과 같이 용량 전극이, 암 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이어도 좋다. 도 17의 화소의 구체예 101을 도 18에 나타낸다.

[0109] 도 18의 액정 패널에서는, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x · 16x)으로 구획되는 화소 영역에, 직사각형 형상의 화소 전극(17a)과 직사각형 형상의 화소 전극(17b)이 열방향으로 배열되어 있고, 제1 화소 전극의 외주를 이루는 4변 중 1변과 제2 화소 전극의 외주를 이루는 4변 중 1변이 인접하고 있다. 행방향으로 연신되는 유지 용량 배선(18p)은 화소 전극(17a)과 겹치도록 배치되어 있다. 그리고, 용량 전극(37b · 38b) 각각이 유지 용량 배선(18p) 및 화소 전극(17a)에 겹치도록 배치되어 있다.

[0110] 보다 상세하게는, 용량 전극(37b)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a)에 겹쳐 있다. 용량 전극(38b)은, 용량 전극(37b)과 행방향(상기 연신 방향)으로 배열되어 배치되고, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a)에 겹쳐 있다.

[0111] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37b)이, 콘택트 홀(67b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab1)(도 17 참조)이 형성된다. 또한, 용량 전극(38b)이 콘택트 홀(68b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의

접침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab2)(도 17 참조)이 형성된다. 또한, 용량 전극(37b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 접침 부분에 유지 용량(Chb1)(도 17 참조)이 형성되고, 용량 전극(38b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 접침 부분에 유지 용량(Chb2)(도 17 참조)이 형성된다. 또한, 화소 전극(17a)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 접침 부분에 유지 용량(Cha)(도 17 참조)이 형성된다.

[0112] 도 18의 액정 패널에서는, 화소 전극(17a)을 포함하는 부화소는 「명」, 화소 전극(17b)을 포함하는 부화소는 「암」이 된다.

[0113] 도 18의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 18의 P에서, 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을, 콘택트 홀(67b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a)이 단락된 경우에는 용량 전극(38b)을, 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0114] 또한, 도 17에 도시된 바와 같은, 암 부화소가 되는 부화소에 대응하는 화소 전극에 용량 전극을 전기적으로 접속하는 구성은, 상술한 각 액정 패널에도 적용 가능한 것은 말할 필요도 없다.

[0115] [실시 형태 2]

[0116] 도 19는 실시 형태 2에 관한 액정 패널의 일부를 나타내는 등가 회로도이다. 도 19에 도시한 바와 같이, 본 액정 패널에서는 열방향(도면 중 상하 방향)으로 연신되는 데이터 신호선(15x·15y), 행방향(도면 중 좌우 방향)으로 연신되는 주사 신호선(16x·16y), 행 및 열방향으로 배열된 화소(101 내지 104), 유지 용량 배선(18p·18q) 및 공통 전극(대향 전극)(com)을 구비하고, 각 화소의 구조는 동일하다. 또한, 화소(101·102)가 포함되는 화소열과, 화소(103·104)가 포함되는 화소열이 인접하고, 화소(101·103)가 포함되는 화소행과, 화소(102·104)가 포함되는 화소행이 인접하고 있다.

[0117] 본 액정 패널에서는, 1개의 화소에 대응하여 1개의 데이터 신호선과 1개의 주사 신호선이 설치된다. 또한, 1화소에 2개의 화소 전극이, 그 한쪽이 다른 쪽을 둘러싸도록 설치되고, 화소(101)에, 화소 전극(17b)과 이것을 둘러싸는 화소 전극(17a)이 설치되고, 화소(102)에, 화소 전극(17d)과 이것을 둘러싸는 화소 전극(17c)이 설치되고, 화소(103)에, 화소 전극(17B)과 이것을 둘러싸는 화소 전극(17A)이 설치되고, 화소(104)에, 화소 전극(17D)과 이것을 둘러싸는 화소 전극(17C)이 설치되어 있다.

[0118] 도 19의 화소(101)의 구체예를 도 20에 나타낸다. 동도에 도시된 바와 같이, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 행방향으로 보아 V자 형상을 이루는 화소 전극(17b)과 이것을 둘러싸는 화소 전극(17a)이 배치되고, 유지 용량 배선(18p)이 화소 중앙을 가로질러 행방향으로 연신되어 있다. 구체적으로는, 화소 전극(17b)은, 유지 용량 배선(18p) 상에 있고 행방향에 대하여 대략 90°를 이루는 제1변과, 제1변의 일단부로부터 행방향에 대하여 대략 45°를 이루어 연신되는 제2변과, 제1변의 타단부로부터 행방향에 대하여 대략 315°를 이루어 연신되는 제3변과, 유지 용량 배선(18p) 상에 일단부를 갖고, 제2변에 평행하고 또한 이것보다 짧은 4변과, 제4변의 일단부에 접속되고, 제3변에 평행하고 또한 이것보다 짧은 5변과, 제2 및 제4변을 연결하는 제6변과, 제3 및 제5변을 연결하는 제7변을 구비하고 있으며, 화소 전극(17a)의 내주는, 상기 제1 내지 제7변에 대향하는 7개의 변으로 이루어진다.

[0119] 또한, 화소 전극(17b)의 제1변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제1 간극(K1)으로 되어 있고, 화소 전극(17b)의 제2변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제2 간극(K2)으로 되어 있고, 화소 전극(17b)의 제3변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제3 간극(K3)으로 되어 있고, 화소 전극(17b)의 제4변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제4 간극(K4)으로 되어 있고, 화소 전극(17b)의 제5변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제5 간극(K5)으로 되어 있다. 그리고, 용량 전극(37a·38a) 각각이, 제1 간극(K1)과 화소 전극(17a)과 화소 전극(17b)에 겹치도록 배치되어 있다. 보다 상세하게는, 용량 전극(37a·38a)은, 모두 제1 간극(K1)과 교차하도록 행방향으로 연신되는 형상이며, 각각이 유지 용량 배선(18p)과 겹치도록 열방향으로 배열되어 있다.

[0120] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37a)이, 콘택트 홀(67a)을 통

하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab1)(도 19 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab2)(도 19 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 19 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 19 참조)의 대부분이 형성된다. 그리고, 화소 전극(17b)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb)(도 19 참조)이 형성된다.

[0121] 도 20의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1 · Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37a)을, 콘택트 홀(67a) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다. 또한, 제조 공정 등에서 콘택트 홀(67a)이 형성 불량인 경우에도 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락된 경우에는 용량 전극(38a)을 콘택트 홀(68a) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0122] 상기 수정 공정을 행하는 경우에는 액티브 매트릭스 기판의 표면(유리 기판의 반대측)으로부터 화소 전극(17a · 17b)의 간극을 두고 용량 전극(37a)에 레이저를 조사하여 이것을 절단한다. 단 이 경우, 용량 전극(37a) 및 유지 용량 배선(18p) 사이의 단락을 새롭게 발생시켜 버릴 우려가 있다. 이 우려를 해소하기 위해서는, 유지 용량 배선(18p)에 제1 간극(K1)과 겹치는 개구부를 형성해 두면 된다.

[0123] 또한, 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락되어 버린 경우에 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리함으로써 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다.

[0124] 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기판의 제조 수율을 높일 수 있다.

[0125] 또한, 도 20의 액정 패널에서는, 용량 전극(37a)은 화소 전극(17b) 및 유지 용량 배선(18p)과 겹치고, 용량 전극(38a)은 화소 전극(17b) 및 유지 용량 배선(18p)과 겹쳐 있다. 이와 같이, 결합 용량을 형성하기 위하여 설치한 용량 전극(37a · 38a)을, 유지 용량을 형성하기 위한 전극으로서도 기능시킴으로써, 개구율을 높일 수 있다.

[0126] 또한, 도 20의 액정 패널에서는, 전기적으로 플로팅이 되는 화소 전극(17b)을 화소 전극(17a)이 둘러싸고 있기 때문에, 이 화소 전극(17a)이 실드 전극으로서 기능하여, 화소 전극(17b)에 대한 전하의 인입(flying into) 등을 억제할 수 있다. 이에 의해, 화소 전극(17b)을 포함하는 부화소(암 부화소)의 스틱킹(sticking)을 억제할 수 있다.

[0127] 또한, 도 20에서는 배향 규제용 구조물의 기재를 생략하고 있지만, 예를 들어 MVA(멀티도메인 버티컬 얼라인먼트) 방식의 액정 패널에서는, 예를 들어 도 21에 도시한 바와 같이, 화소 전극(17a · 17b)의 간극(K2 내지 K5)이 배향 규제용 구조물로서 기능하여, 컬러 필터 기판의 화소 전극(17b)에 대응하는 부분에 간극(K2 · K4)에 평행한 리브(L3)와, 간극(K3 · K5)에 평행한 리브(L4)가 형성되고, 컬러 필터 기판의 화소 전극(17a)에 대응하는 부분에 간극(K2 · K4)에 평행한 리브(L1 · L5)와, 간극(K3 · K5)에 평행한 리브(L2 · L6)가 형성된다. 또한, 상기와 같은 배향 규제용의 리브를 형성하는 대신, 컬러 필터 기판의 공통 전극에 배향 규제용의 슬릿을 형성해도 좋다.

[0128] 도 20의 화소(101)를 도 22와 같이 변형해도 좋다. 도 22의 구성에서는, 용량 전극(37a · 38a)은 제3 간극(K3)과 교차하도록 행방향에 대하여 315°를 이루어 연신되는 형상이며, 모두 유지 용량 배선(18p)과는 겹치지 않는다.

[0129] 또한, 트랜지스터(12a)의 드레인 전극(9a)은, 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37a)이, 콘택트 홀(67a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a · 17b) 사이의 결합 용량(Cab1)(도 19 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 용량 전극(38a)이 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고,

양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab2)(도 19 참조)이 형성된다. 또한, 화소 전극(17a)의 일부가 게이트 절연막 및 층간 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha)(도 19의 Cha1·Cha2에 상당)이 형성된다. 또한, 화소 전극(17b)의 일부가 게이트 절연막 및 층간 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb)(도 19 참조)이 형성된다.

[0130] 도 22의 액정 패널에서는, 용량 전극(37a)과 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 액티브 매트릭스 기판의 표면(유리 기판의 반대측)으로부터, 제3 간극(K3)을 통하여, (유지 용량 배선(18p)과 겹치지 않는) 용량 전극(37a)에 레이저를 조사하여, 이것을 절단할 수 있다. 또한, 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리해도 좋다.

[0131] 도 22의 화소(101)를 도 23과 같이 변형해도 좋다. 도 23의 구성에서는, 유지 용량 배선(18p)으로부터, 화소 전극(17b)의 제1변, 제2변, 제6변 및 제4변과 겹치도록 연신되어 다시 유지 용량 배선(18p)에 합류하는 유지 용량 배선 연신부(18x)와, 유지 용량 배선(18p)으로부터, 화소 전극(17b)의 제1변, 제3변, 제7변 및 제5변과 겹치도록 연신되어 다시 유지 용량 배선(18p)에 합류하는 유지 용량 배선 연신부(18y)가 설치되어 있다.

[0132] 도 23의 액정 패널에서는, 전기적으로 플로팅이 되는 화소 전극(17b)을 둘러싸는 유지 용량 배선 연신부(18x·18y)가, 화소 전극(17b)의 실드 전극으로서 기능하기 때문에, 화소 전극(17b)에 대한 전하의 인입 등을 더 효과적으로 억제할 수 있다. 이에 의해, 화소 전극(17b)을 포함하는 부화소(암 부화소)의 스티킹을 억제할 수 있다.

[0133] 도 19의 화소(101)의 다른 구체예를 도 24에 나타낸다. 동도에 도시된 바와 같이, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 행방향으로 보아 사다리꼴 형상을 이루는 화소 전극(17b)과 이것을 둘러싸는 화소 전극(17a)이 배치되고, 유지 용량 배선(18p)이 화소 중앙을 가로질러 행방향으로 연신되어 있다. 구체적으로는, 화소 전극(17b)은, 유지 용량 배선(18p)과 교차하고, 행방향에 대하여 대략 90°를 이루는 제1변과, 제1변에 평행하고 유지 용량 배선(18p)과 교차하는 제2변과, 제1변의 일단부로부터 행방향에 대하여 대략 45°를 이루어 연신되는 제3변과, 제1변의 타단부로부터 행방향에 대하여 대략 315°를 이루어 연신되는 제4변을 구비하고 있으며, 화소 전극(17a)의 내주는 상기 제1 내지 제4변에 대향하는 4개의 변으로 이루어지고, 화소 전극(17a)의 외주는 직사각형 형상이다.

[0134] 또한, 화소 전극(17b)의 제1변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제1 간극(K1)으로 되어 있고, 화소 전극(17b)의 제2변과 이에 대향하는 화소 전극(17a)의 내주의 1변의 간극이 제2 간극(K2)으로 되어 있고, 용량 전극(37a)이, 화소 전극(17a)과 제1 간극(K1)과 화소 전극(17b)에 겹치도록 배치되고, 용량 전극(38a)이, 화소 전극(17a)과 제2 간극(K2)과 화소 전극(17b)에 겹치도록 배치되어 있다.

[0135] 보다 상세하게는, 용량 전극(37a)은 제1 간극(K1)과 교차하도록 행방향으로 연신되는 형상임과 함께, 용량 전극(38a)은 제2 간극(K2)과 교차하도록 행방향으로 연신되는 형상이며, 각각이 유지 용량 배선(18p)과 겹치도록 행방향으로 배열되어 있다. 또한, 용량 전극(37a·38a)은, 용량 전극(37a)을, 화소(101)에 있어서의 유지 용량 배선(18p) 상의 점을 중심으로 하여 180°회전시키면 용량 전극(37b)에 대략 일치하도록 배치되어 있다. 즉, 용량 전극(37a·38a)은, 제1 간극(K1) 및 제2 간극(K2)에 평행하고 또한 양쪽 간극끼리의 중심을 통과하는 선을 축으로 하여, 선 대칭으로 되어 있다.

[0136] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37a)이, 콘택트 홀(67a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 19 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 용량 전극(38a)이 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab2)(도 19 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 19 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 19 참조)의 대부분이 형성된다. 그리고, 화소 전극(17b)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량

(Chb)(도 19 참조)이 형성된다.

- [0137] 도 24의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1 · Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37a)을 콘택트 홀(67a) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락된 경우에는 용량 전극(38a)을 콘택트 홀(68a) 및 단락 개소 사이에서 레이저 절단하면 된다.
- [0138] 상기 수정 공정을 행하는 경우에는 액티브 매트릭스 기판의 표면(유리 기판의 반대측)으로부터, 제1 간극(K1)을 통하여 용량 전극(37a)에 레이저를 조사하여 이것을 절단한다. 단 이 경우, 용량 전극(37a) 및 유지 용량 배선(18p) 사이의 단락을 새롭게 발생시켜 버릴 우려가 있다. 이 우려를 해소하기 위해서는, 유지 용량 배선(18p)에, 제1 간극(K1)과 겹치는 개구부를 형성해 두면 된다.
- [0139] 또한, 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락되어 버린 경우에, 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리함으로써, 화소 전극(17a · 17b)의 용량 결합을 유지할 수 있다.
- [0140] 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기판의 제조 수율을 높일 수 있다.
- [0141] 또한, 도 24의 액정 패널에서는, 용량 전극(37a · 38a)이, 유지 용량 배선(18p)과 겹치도록 유지 용량 배선(18p)의 연신 방향(행방향)으로 배열되어 배치되어 있다. 또한, 용량 전극(37a · 38a)은, 제1 간극(K1) 및 제2 간극(K2)에 평행하고 또한 양쪽 간극끼리의 중심을 통과하는 선을 축으로 하여, 선 대칭으로 되어 있다. 그로 인해, 화소 전극(17a · 17b)의 얼라인먼트가 용량 전극(37a · 38a)에 대하여 행방향으로 어긋난 경우에도 용량 전극(37a) 및 화소 전극(17b)의 겹침 면적과, 용량 전극(38a) 및 화소 전극(17b)의 겹침 면적이 서로 보상하게 되어, 2개의 결합 용량(Cab1 · Cab2)의 총량이 변화하기 어렵다는 장점이 있다.
- [0142] 또한, 도 24의 액정 패널에서는, 용량 전극(37a · 38a) 각각은 화소 전극(17b) 및 유지 용량 배선(18p)과 겹쳐 있다. 이와 같이, 결합 용량을 형성하기 위하여 설치한 용량 전극(37a · 38a)을, 유지 용량을 형성하기 위한 전극으로서도 기능시킴으로써, 개구율을 높일 수 있다.
- [0143] 또한, 용량 전극(37a · 38a)을 행방향으로 연신되는 형상으로 하고, 또한 이들을 유지 용량 배선(18p)과 겹치도록 행방향으로 배열하고 있기 때문에, 유지 용량 배선(18p)의 선 폭을 작게 할 수 있다. 이에 의해, 개구율을 한층 높일 수 있다.
- [0144] 또한, 유지 용량(Chb)의 용량값은 신뢰성의 관점에서 큰 쪽이 바람직하다. 따라서, 유지 용량(Chb)은, 도 25에 도시한 구성에 의해 형성되어 있어도 좋다. 즉, 도 25에 도시한 바와 같이, 용량 전극(37a · 38a)과 동일층에 형성된 유지 용량 전극(39b)이, 콘택트 홀(69b)을 통하여 화소 전극(17b)에 접속됨으로써, 유지 용량 전극(39b)과 유지 용량 배선(18p) 사이에서 유지 용량(Chb)이 형성된다. 이 구성의 경우에는 도 24와 같이 화소 전극(17b)과 유지 용량 배선(18p) 사이에서 유지 용량(Chb)을 형성하는 경우에 비하여, 그들 사이에 개재하는 절연막을 적게(얇게) 할 수 있기 때문에, 유지 용량값을 벌 수 있다. 또한, 유지 용량(Chb)을 형성하는 절연막을 얇게 할 수 있기 때문에, 유지 용량값의 크기를 바꾸지 않고 유지 용량 배선(18p)의 폭을 좁게 할 수도 있고, 신뢰성을 저하시키지 않고 개구율의 향상이 도모된다는 효과도 얻어진다.
- [0145] 여기서, 도 19에서는, 1개의 화소에 설치된 2개의 화소 전극의 한쪽이 다른 쪽을 둘러싸고 있으며, 이 둘러싸고 있는 쪽의 화소 전극을 트랜지스터에 접속하고 있지만 이것에 한정되지 않는다. 도 26에 도시한 바와 같이, 1개의 화소에 설치된 2개의 화소 전극의 한쪽이 다른 쪽을 둘러싸고 있으며, 이 둘러싸여 있는 쪽의 화소 전극을 트랜지스터에 접속할 수도 있다.
- [0146] 도 26의 화소(101)의 구체예를 도 27에 도시한다. 동도에 도시한 바와 같이, 화소 전극(17a · 17b) 및 유지 용량 배선(18p)의 형상 및 배치는 도 20과 동일하다. 용량 전극(37b · 38b) 각각은, 제2 간극(K2)과 화소 전극(17a)과 화소 전극(17b)에 겹치도록 배치되어 있다.
- [0147] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a) 및 콘택트 홀(11b)을 통하여 화소 전극(17b)에 접속된다. 용량 전극(37b)은 콘택트 홀(67b)을 통하여 화소 전극(17b)에 접속되고, 용량 전극

(37b)의 일부가 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 결합 용량(Cab1)(도 26 참조)이 형성된다. 또한, 용량 전극(38b)은 콘택트 홀(68b)을 통하여 화소 전극(17b)에 접속되고, 용량 전극(38b)의 일부가 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 결합 용량(Cab2)(도 26 참조)이 형성된다. 또한, 화소 전극(17a)의 일부가 게이트 절연막 및 층간 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha)(도 26 참조)이 형성된다. 또한, 화소 전극(17b)의 일부가 게이트 절연막 및 층간 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb)(도 26 참조)이 형성된다.

[0148] 도 27의 액정 패널에서는, 화소 전극(17a)을 포함하는 부화소는 「암」, 화소 전극(17b)을 포함하는 부화소는 「명」이 된다.

[0149] 도 27의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을, 콘택트 홀(67b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 제조 공정 등에서 콘택트 홀(67b)이 형성 불량인 경우에도 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a)이 단락된 경우에는 용량 전극(38b)을, 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0150] 상기 수정 공정을 행하는 경우에는 액티브 매트릭스 기판의 표면(유리 기판의 반대측)으로부터 제2 간극(K2)을 통하여 용량 전극(37b)에 레이저를 조사하여 이것을 절단한다. 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기판의 제조 수율을 높일 수 있다.

[0151] 또한, 도 27의 액정 패널에서는, 암 부화소에 대응하는 화소 전극(17a)이, 명 부화소에 대응하는 화소 전극(17b)을 둘러싸고 있는 구성이기 때문에, 공간 주파수가 높은 영상을 선명하게 표시할 수 있다는 효과가 있다.

[0152] 여기서, 상술한 각 액정 패널에서는, 용량 전극이 명 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이지만, 이것에 한정되지 않는다. 본 액정 패널은, 도 28과 같이, 용량 전극이, 암 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이어도 좋다. 도 28의 화소의 구체예 101을 도 29에 나타낸다.

[0153] 도 29의 액정 패널에서는, 도 24의 액정 패널과 마찬가지로, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 행방향으로 보아 사다리꼴 형상을 이루는 화소 전극(17b)과 이것을 둘러싸는 화소 전극(17a)이 배치되고, 유지 용량 배선(18p)이 화소 중앙을 가로질러 행방향으로 연신되어 있다.

[0154] 보다 상세하게는, 용량 전극(37b)은 제1 간극(K1)과 교차하도록 행방향으로 연신되는 형상임과 함께, 용량 전극(38b)은 제2 간극(K2)과 교차하도록 행방향으로 연신되는 형상이며, 각각이 유지 용량 배선(18p)과 겹치도록 행방향으로 배열되어 있다. 또한, 용량 전극(37b·38b)은, 용량 전극(37b)을, 화소(101)에 있어서의 유지 용량 배선(18p) 상의 점을 중심으로 하여 180° 회전시키면 용량 전극(38b)에 대략 일치하도록 배치되어 있다. 즉, 용량 전극(37b·38b)은, 제1 간극(K1) 및 제2 간극(K2)에 평행하고 또한 양쪽 간극끼리의 중심을 통과하는 선을 축으로 하여, 선 대칭으로 되어 있다.

[0155] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37b)이, 콘택트 홀(67b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 28 참조)이 형성된다. 또한, 용량 전극(38b)이, 콘택트 홀(68b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab2)(도 28 참조)이 형성된다. 또한, 용량 전극(37b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 28 참조)의 대부분이 형성되고, 용량 전극(38b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 28 참조)의 대부분이 형성된다. 또한, 화소 전극(17a)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha)(도 28 참조)이 형성된다.

[0156] 이에 의해, 화소 전극(17a)을 포함하는 부화소는 「명」, 화소 전극(17b)을 포함하는 부화소는 「암」이 된다.

- [0157] 도 29의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 29의 P에서, 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을, 콘택트 홀(67b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b)의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a)이 단락된 경우에는 용량 전극(38b)을 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.
- [0158] 도 29의 액정 패널에 있어서도, 도 24의 액정 패널과 마찬가지로, 용량 전극(37b·38b)은 유지 용량 배선(18p)과 겹치도록 유지 용량 배선(18p)의 연신 방향(행방향)으로 배열되어 배치되고, 용량 전극(37b·38b)은 제1 간극(K1) 및 제2 간극(K2)에 평행하고 또한 양쪽 간극끼리의 중심을 통과하는 선을 축으로 하여, 선 대칭으로 되어 있다. 그로 인해, 화소 전극(17a·17b)의 얼라인먼트가 용량 전극(37b·38b)에 대하여 행방향으로 어긋난 경우에도 용량 전극(37b) 및 화소 전극(17a)의 겹침 면적과, 용량 전극(38b) 및 화소 전극(17a)의 겹침 면적이 서로 보상하게 되어, 2개의 결합 용량(Cab1·Cab2)의 총량이 변화하기 어렵다는 장점이 있다.
- [0159] 또한, 도 29에 도시된 바와 같은, 암 부화소가 되는 부화소에 대응하는 화소 전극에 용량 전극을 전기적으로 접속하는 구성은, 상술한 각 액정 패널에도 적용 가능한 것은 말할 필요도 없다.
- [0160] 그런데 본 실시 형태 2에 관한 액정 패널에 있어서도, 실시 형태 1에 관한 액정 패널(도 4 참조)과 마찬가지로, 유리 기판(31) 상에 두꺼운 유기 게이트 절연막(21)과 얇은 무기 게이트 절연막(22)을 형성하고, 화소 전극의 하층에 얇은 무기 층간 절연막(25)과 두꺼운 유기 층간 절연막(26)을 형성해도 좋다. 이렇게 하면, 각종 기생 용량의 저감, 배선끼리의 단락 방지 및 평탄화에 의한 화소 전극의 파열 등의 저감과 같은 효과가 얻어진다. 또한 이 경우에는 예를 들어 도 30의 점선부로 나타내는 영역에서, 도 4에 도시한 바와 같이 유기 게이트 절연막(21)에 대해서는 용량 전극(37a·38a) 하에 위치하는 부분을 도려내어 관통해 두고, 유기 층간 절연막(26)에 대해서는 용량 전극(37a·38a) 상에 위치하는 부분을 도려내어 관통해 두는 것이 바람직하다. 이렇게 하면, 결합 용량(Cab1·Cab2)의 용량값 및 유지 용량(Cha1·Cha2·Chb)의 용량값을 충분히 확보하면서, 상기한 효과를 얻을 수 있다.
- [0161] 또한, 도 30에 있어서의 유기 층간 절연막(26)의 도려냄 관통부(박막부(51a))는, 도 45에 도시한 바와 같이 제1 변(J1) 내지 제4변(J4)에 의해 직사각 형상으로 형성되고, 용량 전극(37a)이 제1변(J1)을 넘고, 용량 전극(37a)과 행방향으로 배열되어 배치되는 용량 전극(38a)이 제1변(J1)에 대향하는 제3변(J3)을 넘고 있기 때문에, 용량 전극(37a·38a)이 행방향으로 어긋난 경우에도 용량 전극(37a) 및 화소 전극(17b)의 겹침 면적과, 용량 전극(38a) 및 화소 전극(17b)의 겹침 면적이 서로 보상하게 되어, 2개의 용량(결합 용량)의 총량이 변화하기 어렵다는 효과가 얻어진다.
- [0162] 또한, 도 30의 박막부(51a)는, 도 46에 도시한 바와 같이 화소 전극(17b)과만 겹치도록 화소 전극(17b)의 영역 내에 형성되어 있어도 좋다. 즉, 직사각 형상의 박막부(51a)를 형성하는 제1변(J1) 내지 제4변(J4)이 화소 전극(17b)의 영역 내에 위치하도록 구성된다. 이에 의해, 상기한 도 30의 구성에 의해 얻어지는 효과(2개의 용량의 총량이 변화하기 어렵다) 외에, 용량 전극(37a·38a)과 화소 전극(17b)의 겹침 면적이 적어지기 때문에, 용량 전극(37a·38a)과 화소 전극(17b)의 단락의 가능성을 저감할 수 있다는 효과가 얻어진다.
- [0163] [실시 형태 3]
- [0164] 도 31은 실시 형태 3에 관한 액정 패널의 일부를 나타내는 등가 회로도이다. 도 31에 도시한 바와 같이, 본 액정 패널에서는, 열방향(도면 중 상하 방향)으로 연신되는 데이터 신호선(15x·15y), 행방향(도면 중 좌우 방향)으로 연신되는 주사 신호선(16x·16y), 행 및 열방향으로 배열된 화소(101 내지 104), 유지 용량 배선(18p 내지 18s) 및 공통 전극(대향 전극)(com)을 구비하고, 각 화소의 구조는 동일하다. 또한, 화소(101·102)가 포함되는 화소열과, 화소(103·104)가 포함되는 화소열이 인접하고, 화소(101·103)가 포함되는 화소행과, 화소(102·104)가 포함되는 화소행이 인접하고 있다.
- [0165] 본 액정 패널에서는, 1개의 화소에 대응하여 1개의 데이터 신호선과 1개의 주사 신호선과 2개의 유지 용량 배선이 설치된다. 또한, 1화소에, 3개의 화소 전극이 설치되어 있고, 화소(101)에는 화소 전극(17a·17b·17a')이 설치되고, 화소(102)에는 화소 전극(17c·17d·17c')이 설치되고, 화소(103)에는 화소 전극(17A·17B·17A')이 설치되고, 화소(104)에는 화소 전극(17C·17D·17C')이 설치되어 있다.
- [0166] 도 31의 화소(101)의 구체예를 도 32에 나타낸다. 동도에 도시된 바와 같이, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에 사다리꼴 형상을 이루는 화소 전극(17a)과, 유지 용량 배선(18p)의 행방향에 대하여 대략 315°의 위치에, 화소 전

극(17a)을 180° 회전한 상태의 형상과 대략 일치하는 사다리꼴 형상을 이루는 화소 전극(17a')과, 이들 화소 전극(17a·17a')을 제외한 영역에서, 화소 전극(17a·17a')의 형상에 대응하도록(맞물리도록) 배치되는 화소 전극(17b)을 갖는다. 또한, 유지 용량 배선(18p·18r)은 서로 평행하게 배치되고, 유지 용량 배선(18p)이 화소 전극(17a·17b)을 가로질러 행방향으로 연신되고, 유지 용량 배선(18r)이 화소 전극(17b·17a')을 가로질러 행 방향으로 연신되어 있다.

[0167] 이와 같은 구성에 의해, 화소 전극(17a·17b·17a')은, 각각 화소 전극(17a)의 일부가 주사 신호선(16x)에 근접하고, 화소 전극(17a')의 일부가 주사 신호선(16y)에 근접하고, 화소 전극(17b)의 한쪽 단부가 주사 신호선(16x)에 근접함과 함께, 다른 쪽의 단부가 주사 신호선(16y)에 근접하도록 배치되어 있다. 환언하면, 화소 전극(17a·17a') 각각의 적어도 일부가 주사 신호선(16x·16y) 각각에 근접하여 배치됨과 함께, 화소 전극(17b)은, 주사 신호선(16x·16y)끼리를 연결하도록 열방향으로 연장되어 배치되어 있다. 용량 전극(37a)은, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치도록 배치되고, 용량 전극(38a)은, 유지 용량 배선(18r) 및 화소 전극(17b·17a')에 겹치도록 배치되어 있다.

[0168] 보다 상세하게는, 용량 전극(37a)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹쳐 있다. 용량 전극(38a)은, 용량 전극(37a)을 180° 회전한 상태의 형상과 대략 일치하는 형상을 이루고, 용량 전극(37a)과 평행하게 배치되고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17b·17a')에 겹쳐 있다.

[0169] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 화소 전극(17a)에는 콘택트 홀(11a)을 통하여 중계 배선(110a)이 접속되고, 중계 배선(110a)은 콘택트 홀(112a)을 통하여 화소 전극(17a')에 접속된다. 또한, 용량 전극(37a)이, 콘택트 홀(67a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 31 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a')에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a'·17b) 사이의 결합 용량(Cab2)(도 31 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 31 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18r)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 31 참조)의 대부분이 형성된다. 또한, 화소 전극(17b)과 유지 용량 배선(18p)이 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 31 참조)의 대부분이 형성되고, 화소 전극(17b)과 유지 용량 배선(18r)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 31 참조)이 형성된다.

[0170] 도 32의 액정 패널에서는, 화소 전극(17a·17a')을 포함하는 부화소는 「명」, 화소 전극(17b)을 포함하는 부화소는 「암」이 된다.

[0171] 도 32의 액정 패널에서는, 화소 전극(17a·17a')과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 32의 P에서, 용량 전극(37a)과 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37a)을, 콘택트 홀(67a) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b·17a')의 용량 결합을 유지할 수 있다. 또한, 제조 공정 등에서 콘택트 홀(67a)이 형성 불량인 경우에도 화소 전극(17a·17b·17a')의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38a)과 화소 전극(17b)이 단락한 경우에는 용량 전극(38a)을 콘택트 홀(68a) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0172] 또한, 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락되어 버린 경우에, 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리함으로써 화소 전극(17a·17b·17a')의 용량 결합을 유지할 수 있다.

[0173] 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기판의 제조 수율을 높일 수 있다.

[0174] 또한, 도 32의 액정 패널에서는, 용량 전극(37a)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치고, 용량 전극(38a)은, 용량 전극(37a)을 180° 회전

한 상태의 형상과 대략 일치하는 형상을 이루고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17b·17a')에 걸쳐 있다. 그로 인해, 화소 전극(17a·17b·17a')의 얼라인먼트가 용량 전극(37a·38a)에 대하여 행방향으로 어긋난 경우에도 용량 전극(37a) 및 화소 전극(17b)의 겹침 면적과, 용량 전극(38a) 및 화소 전극(17b)의 겹침 면적이 서로 보상하게 되어, 2개의 결합 용량(Cab1·Cab2)의 총량이 변화하기 어렵다는 장점이 있다.

[0175] 또한, 도 32의 액정 패널에서는, 용량 전극(37a)은, 화소 전극(17b) 및 유지 용량 배선(18p)과 겹치고, 용량 전극(38a)은, 화소 전극(17b') 및 유지 용량 배선(18r)과 겹쳐 있다. 이와 같이, 결합 용량을 형성하기 위하여 설치한 용량 전극(37a·38a)을, 유지 용량을 형성하기 위한 전극으로서도 기능시킴으로써 개구율을 높일 수 있다.

[0176] 또한, 용량 전극(37a·38a)을 행방향으로 연신되는 형상으로 하고, 또한 이들을 유지 용량 배선(18p·18r)과 겹치도록 배치하고 있기 때문에, 유지 용량 배선(18p·18r)의 선 폭을 작게 할 수 있다. 이에 의해, 개구율을 한층 높일 수 있다.

[0177] 도 32의 화소(101)를 도 33과 같이 변형해도 좋다. 도 33의 구성에서는, 주사 신호선(16x) 상에 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 용량 전극(37a)은, 일단부가 콘택트 홀(67a)을 통하여 화소 전극(17a)에 접속됨과 함께, 타단부가 콘택트 홀(112a)을 통하여 화소 전극(17a')에 접속된다. 또한, 용량 전극(37a)은, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17a') 및 화소 전극(17b) 사이의 결합 용량(Cab1·Cab2)(도 31 참조)이 형성된다. 용량 전극(38a)은, 일단부가 콘택트 홀(111a)을 통하여 화소 전극(17a)에 접속됨과 함께, 타단부가 콘택트 홀(68a)을 통하여 화소 전극(17a')에 접속된다. 또한, 용량 전극(38a)은, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17a' 및 17b) 사이의 결합 용량(Cab1·Cab2)(도 31 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 31 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18r)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 31 참조)의 대부분이 형성된다. 또한, 화소 전극(17b)과 유지 용량 배선(18p)이 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 31 참조)의 대부분이 형성되고, 화소 전극(17b)과 유지 용량 배선(18r)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 31 참조)이 형성된다.

[0178] 도 32의 화소(101)를 도 34와 같이 변형해도 좋다. 도 34의 구성에서는, 도 32의 화소 전극(17a·17a')끼리 화소 전극(17b)의 외주 영역에서 ITO 등으로 이루어지는 접속부(17aa)를 통하여 서로 접속되어 있다. 즉, 화소 전극(17a·17a')에 의해 일체적으로 형성되는 화소 전극이 화소 전극(17b)을 둘러싸도록 설치되어 있다. 이에 의해, 도 32에 도시한, 화소 전극(17a·17a')끼리를 접속하기 위한 콘택트 홀(111a·112a) 및 중계 배선(110a)이 불필요해지기 때문에, 개구율을 높일 수 있다.

[0179] 또한, 전기적으로 플로팅이 되는 화소 전극(17b)을 화소 전극(17a·17a')이 둘러싸고 있기 때문에, 화소 전극(17a·17a')이 실드 전극으로서 기능하여, 화소 전극(17b)에 대한 전하의 인입 등을 억제할 수 있다. 이에 의해, 화소 전극(17b)을 포함하는 부화소(암 부화소)의 스티킹을 억제할 수 있다.

[0180] 여기서, 상술한 액정 패널에서는, 용량 전극이, 명 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이지만, 이것에 한정되지 않는다. 본 액정 패널은, 용량 전극이, 암 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이어도 좋다. 이 구성의 화소의 구체예 101을 도 35에 나타낸다.

[0181] 도 35의 액정 패널에서는, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에, 사다리꼴 형상을 이루는 화소 전극(17a)과, 유지 용량 배선(18p)의 행방향에 대하여 대략 315°의 위치에, 화소 전극(17a)을 180°회전한 상태의 형상과 대략 일치하는 사다리꼴 형상을 이루는 화소 전극(17a')과, 이들 화소 전극(17a·17a')을 제외한 영역에서, 화소 전극(17a·17a')의 형상에 대응하도록(맞물리도록) 배치되는 화소 전극(17b)을 갖는다. 또한, 유지 용량 배선(18p·18r)은 서로 평행하게 배치되고, 유지 용량 배선(18p)이 화소 전극(17a·17b)을 가로질러 행방향으로 연신되고, 유지 용량 배선(18r)이 화소 전극(17b·17a')을 가로질러 행방향으로 연신되어 있다.

[0182] 이와 같은 구성에 의해, 화소 전극(17a·17b·17a')은, 각각 화소 전극(17a)의 일부가 주사 신호선(16x)에 근접

하고, 화소 전극(17a')의 일부가 주사 신호선(16y)에 근접하고, 화소 전극(17b)의 한쪽 단부가 주사 신호선(16x)에 근접함과 함께, 다른 쪽의 단부가 주사 신호선(16y)에 근접하도록 배치되어 있다. 환언하면, 화소 전극(17a·17a') 각각의 적어도 일부가 주사 신호선(16x·16y) 각각에 근접하여 배치됨과 함께, 화소 전극(17b)은 주사 신호선(16x·16y)끼리를 연결하도록 열방향으로 연장되어 배치되어 있다. 용량 전극(37b)은, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치도록 배치되고, 용량 전극(38b)은, 유지 용량 배선(18r) 및 화소 전극(17b·17a')에 겹치도록 배치되어 있다. 보다 상세하게는, 용량 전극(37b)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹쳐 있다. 용량 전극(38b)은, 용량 전극(37b)을 180° 회전한 상태의 형상과 대략 일치하는 형상을 이루고, 용량 전극(37b)과 평행하게 배치되고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17b·17a')에 겹쳐 있다.

[0183] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 화소 전극(17a)에는 콘택트 홀(11a)을 통하여 중계 배선(110a)이 접속되고, 중계 배선(110a)은 콘택트 홀(112a)을 통하여 화소 전극(17a')에 접속된다. 또한, 용량 전극(37b)이 콘택트 홀(67b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 31 참조)이 형성된다. 또한, 용량 전극(38b)이, 콘택트 홀(68b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a')과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a'·17b) 사이의 결합 용량(Cab2)(도 31 참조)이 형성된다. 또한, 용량 전극(37b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 31 참조)의 대부분이 형성되고, 용량 전극(38b)이 게이트 절연막을 개재하여 유지 용량 배선(18r)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 31 참조)의 대부분이 형성된다. 또한, 화소 전극(17a)과 유지 용량 배선(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 31 참조)이 형성되고, 화소 전극(17a')과 유지 용량 배선(18r)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 31 참조)이 형성된다.

[0184] 도 35의 액정 패널에서는, 화소 전극(17a·17a')을 포함하는 부화소는 「명」, 화소 전극(17b)을 포함하는 부화소는 「암」이 된다.

[0185] 도 35의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b)을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 35의 P에서, 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을, 콘택트 홀(67b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17a·17b·17a')의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a')이 단락된 경우에는 용량 전극(38b)을 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0186] 또한, 도 35에 도시된 바와 같은, 암 부화소가 되는 부화소에 대응하는 화소 전극에 용량 전극을 전기적으로 접속하는 구성은, 상술한 각 액정 패널에도 적용 가능한 것은 말할 필요도 없다.

[0187] [실시 형태 4]

[0188] 도 36은 실시 형태 4에 관한 액정 패널의 일부를 나타내는 등가 회로도이다. 도 36에 도시한 바와 같이, 본 액정 패널에서는 열방향(도면 중 상하 방향)으로 연신되는 데이터 신호선(15x·15y), 행방향(도면 중 좌우 방향)으로 연신되는 주사 신호선(16x·16y), 행 및 열방향으로 배열된 화소(101 내지 104), 유지 용량 배선(18p 내지 18s) 및 공통 전극(대향 전극)(com)을 구비하고, 각 화소의 구조는 동일하다. 또한, 화소(101·102)가 포함되는 화소열과, 화소(103·104)가 포함되는 화소열이 인접하고, 화소(101·103)가 포함되는 화소행과, 화소(102·104)가 포함되는 화소행이 인접하고 있다.

[0189] 본 액정 패널에서는, 1개의 화소에 대응하여 1개의 데이터 신호선과 1개의 주사 신호선과 2개의 유지 용량 배선이 설치된다. 또한, 1화소에, 3개의 화소 전극이 설치되어 있고, 화소(101)에는 화소 전극(17b·17a·17b')이 설치되고, 화소(102)에는 화소 전극(17d·17c·17d')이 설치되고, 화소(103)에는 화소 전극(17B·17A·17B')이 설치되고, 화소(104)에는 화소 전극(17D·17C·17D')이 설치되어 있다.

[0190] 도 36의 화소(101)의 구체예를 도 37에 나타낸다. 동도에 도시된 바와 같이, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에 사다

리플 형상을 이루는 화소 전극(17b)과, 유지 용량 배선(18p)의 행방향에 대하여 대략 315°의 위치에 화소 전극(17b)을 180°회전한 상태의 형상과 대략 일치하는 사다리꼴 형상을 이루는 화소 전극(17b')과, 이들 화소 전극(17b·17b')을 제외한 영역에서, 화소 전극(17b·17b')의 형상에 대응하도록(맞물리도록) 배치되는 화소 전극(17a)을 갖는다. 또한, 유지 용량 배선(18p·18r)은 서로 평행하게 배치되고, 유지 용량 배선(18p)이 화소 전극(17a·17b)을 가로질러 행방향으로 연신되고, 유지 용량 배선(18r)이 화소 전극(17a·17b')을 가로질러 행방향으로 연신되어 있다.

[0191] 이와 같은 구성에 의해, 화소 전극(17b·17a·17b')은, 각각 화소 전극(17b)의 일부가 주사 신호선(16x)에 근접하고, 화소 전극(17b')의 일부가 주사 신호선(16y)에 근접하고, 화소 전극(17a)의 한쪽 단부가 주사 신호선(16x)에 근접함과 함께, 다른 쪽의 단부가 주사 신호선(16y)에 근접하도록 배치되어 있다. 환언하면, 화소 전극(17b·17b') 각각의 적어도 일부가 주사 신호선(16x·16y) 각각에 근접하여 배치됨과 함께, 화소 전극(17a)은, 주사 신호선(16x·16y)끼리를 연결하도록 열방향으로 연장되어 배치되어 있다. 용량 전극(37a)은, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치도록 배치되고, 용량 전극(38a)은, 유지 용량 배선(18r) 및 화소 전극(17a·17b')에 겹치도록 배치되어 있다. 보다 상세하게는, 용량 전극(37a)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹쳐 있다. 용량 전극(38a)은, 용량 전극(37a)을 180°회전한 상태의 형상과 대략 일치하는 형상을 이루고, 용량 전극(37a)과 평행하게 배치되고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17a·17b')에 겹쳐 있다.

[0192] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37a)이, 콘택트 홀(67a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 36 참조)이 형성된다. 또한, 용량 전극(38a)이, 콘택트 홀(68a)을 통하여 화소 전극(17a)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17b')과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b') 사이의 결합 용량(Cab2)(도 36 참조)이 형성된다. 또한, 용량 전극(37a)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 36 참조)의 대부분이 형성되고, 용량 전극(38a)이 게이트 절연막을 개재하여 유지 용량 배선(18r)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 36 참조)의 대부분이 형성된다. 또한, 화소 전극(17b)과 유지 용량 배선(18p)이 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 36 참조)이 형성되고, 화소 전극(17b')과 유지 용량 배선(18r)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 36 참조)이 형성된다.

[0193] 도 37의 액정 패널에서는, 화소 전극(17a)을 포함하는 부화소는 「명」, 화소 전극(17b·17b')을 포함하는 부화소는 「암」이 된다.

[0194] 도 37의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b·17b')을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 37의 P에서, 용량 전극(37a)과 화소 전극(17b)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37a)을, 콘택트 홀(67a) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17b·17a·17b')의 용량 결합을 유지할 수 있다. 또한, 제조 공정 등에서 콘택트 홀(67a)이 형성 불량인 경우에도 화소 전극(17b·17a·17b')의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38a)과 화소 전극(17b')이 단락한 경우에는 용량 전극(38a)을 콘택트 홀(68a) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0195] 또한, 용량 전극(37a)과 유지 용량 배선(18p) 혹은 화소 전극(17b)이 단락되어 버린 경우에, 화소 전극(17a) 중 콘택트 홀(67a) 내의 부분을 레이저 등에 의해 제거(트리밍)하여 화소 전극(17a)과 용량 전극(37a)을 전기적으로 분리함으로써 화소 전극(17b·17a·17b')의 용량 결합을 유지할 수 있다.

[0196] 이상으로부터, 본 실시 형태에 의하면, 액정 패널이나 이에 사용되는 액티브 매트릭스 기관의 제조 수율을 높일 수 있다.

[0197] 또한, 도 37의 액정 패널에서는, 용량 전극(37a)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치고, 용량 전극(38a)은, 용량 전극(37a)을 180°회전한 상태의 형상과 대략 일치하는 형상을 이루고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17a·17b')에 겹쳐 있다.

- [0198] 또한, 도 37의 액정 패널에서는, 용량 전극(37a)은, 화소 전극(17b) 및 유지 용량 배선(18p)과 겹치고, 용량 전극(38a)은, 화소 전극(17b') 및 유지 용량 배선(18r)과 겹쳐 있다. 이와 같이, 결합 용량을 형성하기 위하여 설치한 용량 전극(37a·38a)을, 유지 용량을 형성하기 위한 전극으로서도 기능시킴으로써, 개구율을 높일 수 있다.
- [0199] 또한, 용량 전극(37a·38a)을 행방향으로 연신되는 형상으로 하고, 또한 이들을 유지 용량 배선(18p·18r)과 겹치도록 배치하고 있기 때문에, 유지 용량 배선(18p·18r)의 선 폭을 작게 할 수 있다. 이에 의해, 개구율을 한층 높일 수 있다.
- [0200] 또한, 유지 용량(Chb1·Chb2)의 용량값은 신뢰성의 관점에서 큰 쪽이 바람직하다. 따라서, 유지 용량(Chb1·Chb2)은, 도 38에 도시한 구성에 의해 형성되어 있어도 좋다. 즉, 도 38에 도시한 바와 같이, 용량 전극(37a)과 동일층에 형성된 유지 용량 전극(39b)이 콘택트 홀(69b)을 통하여 화소 전극(17b)에 접속됨으로써, 유지 용량 전극(39b)과 유지 용량 배선(18p) 사이에서 유지 용량(Chb1)이 형성되고, 용량 전극(38a)과 동일층에 형성된 유지 용량 전극(39b')이 콘택트 홀(69b')을 통하여 화소 전극(17b')에 접속됨으로써, 유지 용량 전극(39b')과 유지 용량 배선(18r) 사이에서 유지 용량(Chb2)이 형성된다. 이 구성의 경우에는 도 37과 같이 화소 전극(17b·17')과 유지 용량 배선(18p·18r) 사이에서 유지 용량(Chb1·Chb2)을 형성하는 경우에 비하여, 그들 사이에 개재하는 절연막을 적게(얇게) 할 수 있기 때문에, 유지 용량값을 벌 수 있다. 또한, 유지 용량(Chb1·Chb2)을 형성하는 절연막을 얇게 할 수 있기 때문에, 유지 용량값의 크기를 바꾸지 않고 유지 용량 배선(18p·18r)의 폭을 좁게 할 수도 있고, 신뢰성을 저하시키지 않고 개구율의 향상이 도모된다는 효과도 얻어진다.
- [0201] 여기서, 상술한 액정 패널에서는, 용량 전극이, 명 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이지만, 이것에 한정되지 않는다. 본 액정 패널은, 용량 전극이, 암 부화소가 되는 부화소에 대응하는 화소 전극에 전기적으로 접속되는 구성이어도 좋다. 이 구성의 화소의 구체에 101을 도 39에 나타낸다.
- [0202] 도 39의 액정 패널에서는, 데이터 신호선(15x) 및 주사 신호선(16x)의 교차부 근방에 트랜지스터(12a)가 배치되고, 양쪽 신호선(15x·16x)으로 구획되는 화소 영역에 사다리꼴 형상을 이루는 화소 전극(17b)과, 유지 용량 배선(18p)의 행방향에 대하여 대략 315°의 위치에 화소 전극(17b)을 180°회전한 상태의 형상과 대략 일치하는 사다리꼴 형상을 이루는 화소 전극(17b')과, 이들 화소 전극(17b·17b')을 제외한 영역에서, 화소 전극(17b·17b')의 형상에 대응하도록(맞물리도록) 배치되는 화소 전극(17a)을 갖는다. 또한, 유지 용량 배선(18p·18r)은 서로 평행하게 배치되고, 유지 용량 배선(18p)이 화소 전극(17a·17b)을 가로질러 행방향으로 연신되고, 유지 용량 배선(18r)이 화소 전극(17a·17b')을 가로질러 행방향으로 연신되어 있다.
- [0203] 이와 같은 구성에 의해, 화소 전극(17b·17a·17b')은, 각각 화소 전극(17b)의 일부가 주사 신호선(16x)에 근접하고, 화소 전극(17b')의 일부가 주사 신호선(16y)에 근접하고, 화소 전극(17a)의 한쪽 단부가 주사 신호선(16x)에 근접함과 함께, 다른 쪽의 단부가 주사 신호선(16y)에 근접하도록 배치되어 있다. 환언하면, 화소 전극(17b·17b') 각각의 적어도 일부가 주사 신호선(16x·16y) 각각에 근접하여 배치됨과 함께, 화소 전극(17a)은, 주사 신호선(16x·16y)끼리를 연결하도록 열방향으로 연장되어 배치되어 있다. 용량 전극(37b)은, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹치도록 배치되고, 용량 전극(38b)은, 유지 용량 배선(18r) 및 화소 전극(17a·17b')에 겹치도록 배치되어 있다. 보다 상세하게는, 용량 전극(37b)은, 유지 용량 배선(18p)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18p) 및 화소 전극(17a·17b)에 겹쳐 있다. 용량 전극(38b)은, 용량 전극(37b)을 180°회전한 상태의 형상과 대략 일치하는 형상을 이루고, 용량 전극(37b)과 평행하게 배치되고, 유지 용량 배선(18r)의 연신 방향과 동일한 방향으로 연신되어, 유지 용량 배선(18r) 및 화소 전극(17a·17b')에 겹쳐 있다.
- [0204] 주사 신호선(16x) 상에는 트랜지스터(12a)의 소스 전극(8a) 및 드레인 전극(9a)이 형성되고, 소스 전극(8a)은 데이터 신호선(15x)에 접속된다. 드레인 전극(9a)은 드레인 인출 배선(27a)에 접속되고, 드레인 인출 배선(27a)은, 콘택트 홀(11a)을 통하여 화소 전극(17a)에 접속된다. 또한, 용량 전극(37b)이 콘택트 홀(67b)을 통하여 화소 전극(17b)에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b) 사이의 결합 용량(Cab1)(도 36 참조)이 형성된다. 또한, 용량 전극(38b)이, 콘택트 홀(68b)을 통하여 화소 전극(17b')에 접속됨과 함께, 층간 절연막을 개재하여 화소 전극(17a)과 겹쳐 있고, 양자의 겹침 부분에 화소 전극(17a·17b') 사이의 결합 용량(Cab2)(도 36 참조)이 형성된다. 또한, 용량 전극(37b)이 게이트 절연막을 개재하여 유지 용량 배선(18p)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb1)(도 36 참조)의 대부분이 형성되고, 용량 전극(38b)이 게이트 절연막을 개재하여 유지 용량 배선(18r)과 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Chb2)(도 36 참조)의 대부분이 형성된다. 또한, 화소 전극(17a)과 유지 용량 배선

(18p)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha1)(도 36 참조)이 형성되고, 화소 전극(17a)과 유지 용량 배선(18r)이, 층간 절연막 및 게이트 절연막을 개재하여 겹쳐 있고, 양자의 겹침 부분에 유지 용량(Cha2)(도 36 참조)이 형성된다.

[0205] 도 39의 액정 패널에서는 이에 의해, 화소 전극(17a)을 포함하는 부화소는 「명」, 화소 전극(17b·17b')을 포함하는 부화소는 「암」이 된다.

[0206] 도 39의 액정 패널에서는, 화소 전극(17a)과 화소 전극(17b·17b')을, 병렬하는 2개의 결합 용량(Cab1·Cab2)에 의해 접속(용량 결합)하고 있기 때문에, 예를 들어 도 39의 P에서, 용량 전극(37b)과 화소 전극(17a)이(제조 공정 등에 있어서) 단락되어 버린 경우에는 용량 전극(37b)을 콘택트 홀(67b) 및 단락 개소 사이에서 레이저 절단하는 수정 공정을 행함으로써, 화소 전극(17b·17a·17b')의 용량 결합을 유지할 수 있다. 또한, 용량 전극(38b)과 화소 전극(17a)이 단락된 경우에는 용량 전극(38b)을 콘택트 홀(68b) 및 단락 개소 사이에서 레이저 절단하면 된다.

[0207] 또한, 도 39에 도시된 바와 같은, 암 부화소가 되는 부화소에 대응하는 화소 전극에 용량 전극을 전기적으로 접속하는 구성은, 상술한 각 액정 패널에도 적용 가능한 것은 말할 필요도 없다.

[0208] 마지막으로, 본 발명의 액정 표시 유닛 및 액정 표시 장치의 구성예에 대하여 설명한다. 상기 각 실시 형태에서는 이하와 같이 하여 본 액정 표시 유닛 및 액정 표시 장치를 구성한다. 즉, 본 액정 패널의 양면에, 2매의 편광판(A·B)을 편광판(A)의 편광축과 편광판(B)의 편광축이 서로 직교하도록 부착한다. 또한, 편광판에는 필요에 따라, 광학 보상 시트 등을 적층해도 좋다. 이어서, 도 40의 (a)에 도시한 바와 같이, 드라이버(게이트 드라이버(202), 소스 드라이버(201))를 접속한다. 여기에서는, 일례로서 드라이버를 TCP(Tape Career Package) 방식에 의한 접속에 대하여 설명한다. 우선, 액정 패널의 단자부에 ACF(Anisotropic Conductive Film)을 가압착한다. 계속해서, 드라이버가 탑재된 TCP를 캐리어 테이프로부터 편칭하고, 패널 단자 전극에 위치 정렬하고, 가열, 본 압착을 행한다. 그 후, 드라이버 TCP끼리 연결하기 위한 회로 기판(203)(PWB: Printed Wiring Board)과 TCP의 입력 단자를 ACF에 의해 접속한다. 이에 의해, 액정 표시 유닛(200)이 완성된다. 그 후, 도 40의 (b)에 도시한 바와 같이 액정 표시 유닛의 각 드라이버(201·202)에 회로 기판(203)을 개재하여 표시 제어 회로(209)를 접속하고, 조명 장치(백라이트 유닛)(204)와 일체화함으로써 액정 표시 장치(210)로 된다.

[0209] 또한, 본원에서 말하는 「전위의 극성」이란, 기준이 되는 전위 이상(플러스) 혹은 기준이 되는 전위 이하(마이너스)를 의미한다. 여기서, 기준이 되는 전위는, 공통 전극(대향 전극)의 전위인 Vcom(공통 전위)이어도 좋고, 기타 임의의 전위이어도 좋다.

[0210] 도 41은, 본 액정 표시 장치의 구성을 도시하는 블록도이다. 동도에 도시된 바와 같이, 본 액정 표시 장치는, 표시부(액정 패널)와, 소스 드라이버(SD)와, 게이트 드라이버(GD)와, 표시 제어 회로를 구비하고 있다. 소스 드라이버는 데이터 신호선을 구동하고, 게이트 드라이버는 주사 신호선을 구동하고, 표시 제어 회로는, 소스 드라이버 및 게이트 드라이버를 제어한다.

[0211] 표시 제어 회로는, 외부의 신호원(예를 들어 튜너)으로부터, 표시해야 할 화상을 나타내는 디지털 비디오 신호(Dv)와, 당해 디지털 비디오 신호(Dv)에 대응하는 수평 동기 신호(HSY) 및 수직 동기 신호(VSY)와, 표시 동작을 제어하기 위한 제어 신호(Dc)를 수취한다. 또한, 표시 제어 회로는, 수취한 이들 신호(Dv, HSY, VSY, Dc)에 기초하여, 그 디지털 비디오 신호(Dv)가 나타내는 화상을 표시부에 표시시키기 위한 신호로서, 데이터 스타트 펄스 신호(SSP)와, 데이터 클럭 신호(SCK)와, 차지 웨어 신호(sh)와, 표시해야 할 화상을 나타내는 디지털 화상 신호(DA)(비디오 신호(Dv)에 대응하는 신호)와, 게이트 스타트 펄스 신호(GSP)와, 게이트 클럭 신호(GCK)와, 게이트 드라이버 출력 제어 신호(주사 신호 출력 제어 신호)(GOE)를 생성하여, 이들을 출력한다.

[0212] 보다 상세하게는, 비디오 신호(Dv)를 내부 메모리에서 필요에 따라 타이밍 조정 등을 행한 후에, 디지털 화상 신호(DA)로서 표시 제어 회로로부터 출력하고, 그 디지털 화상 신호(DA)가 나타내는 화상의 각 화소에 대응하는 펄스로 이루어지는 신호로서 데이터 클럭 신호(SCK)를 생성하고, 수평 동기 신호(HSY)에 기초하여 1수평 주사 기간마다 소정 기간만 하이 레벨(H 레벨)이 되는 신호로서 데이터 스타트 펄스 신호(SSP)를 생성하고, 수직 동기 신호(VSY)에 기초하여 1프레임 기간(1 수직 주사 기간)마다 소정 기간만 H 레벨이 되는 신호로서 게이트 스타트 펄스 신호(GSP)를 생성하고, 수평 동기 신호(HSY)에 기초하여 게이트 로크 신호(GCK)를 생성하고, 수평 동기 신호(HSY) 및 제어 신호(Dc)에 기초하여 차지 웨어 신호(sh), 및 게이트 드라이버 출력 제어 신호(GOE)를 생성한다.

[0213] 상기와 같이 하여 표시 제어 회로에 있어서 생성된 신호 중, 디지털 화상 신호(DA), 차지 웨어 신호(sh), 신호

전위(데이터 신호 전위)의 극성을 제어하는 신호(POL), 데이터 스타트 펄스 신호(SSP) 및 데이터 클록 신호(SCK)는, 소스 드라이버에 입력되고, 게이트 스타트 펄스 신호(GSP)와 게이트 클록 신호(GCK)와 게이트 드라이버 출력 제어 신호(GOE)는 게이트 드라이버에 입력된다.

- [0214] 소스 드라이버는, 디지털 화상 신호(DA), 데이터 클록 신호(SCK), 차지 셰어 신호(sh), 데이터 스타트 펄스 신호(SSP) 및 극성 반전 신호(POL)에 기초하여, 디지털 화상 신호(DA)가 나타내는 화상의 각 주사 신호선에 있어서의 화소값에 상당하는 아날로그 전위(신호 전위)를 1수평 주사 기간마다 순차 생성하고, 이들 데이터 신호를 데이터 신호선(예를 들어, 15x · 15X)에 출력한다.
- [0215] 게이트 드라이버는, 게이트 스타트 펄스 신호(GSP) 및 게이트 클록 신호(GCK)와, 게이트 드라이버 출력 제어 신호(GOE)에 기초하여, 게이트 온 펄스 신호를 생성하여, 이들을 주사 신호선에 출력하고, 이에 의해 주사 신호선을 선택적으로 구동한다.
- [0216] 상기와 같이 소스 드라이버 및 게이트 드라이버에 의해 표시부(액정 패널)의 데이터 신호선 및 주사 신호선이 구동됨으로써, 선택된 주사 신호선에 접속된 트랜지스터(TFT)를 통하여, 데이터 신호선에 의해 화소 전극에 신호 전위가 기입된다. 이에 의해 각 부화소의 액정층에 전압이 인가되고, 이에 의해 백라이트로부터의 광의 투과량이 제어되어, 디지털 비디오 신호(Dv)가 나타내는 화상이 각 부화소에 표시된다.
- [0217] 이어서, 본 액정 표시 장치를 텔레비전 수신기에 적용할 때의 일 구성예에 대하여 설명한다. 도 42는, 텔레비전 수신기용의 액정 표시 장치(800)의 구성을 도시하는 블록도이다. 액정 표시 장치(800)는, 액정 표시 유닛(84)과, Y/C 분리 회로(80)와, 비디오 크로마 회로(81)와, A/D 컨버터(82)와, 액정 컨트롤러(83)와, 백라이트 구동 회로(85)와, 백라이트(86)와, 마이크로컴퓨터(87)와, 계조 회로(88)를 구비하고 있다. 또한, 액정 표시 유닛(84)은, 액정 패널과, 이것을 구동하기 위한 소스 드라이버 및 게이트 드라이버로 구성된다.
- [0218] 상기 구성의 액정 표시 장치(800)에서는, 우선 텔레비전 신호로서의 복합 컬러 영상 신호(Scv)가 외부로부터 Y/C 분리 회로(80)에 입력되고, 거기에서 휘도 신호와 색신호로 분리된다. 이들 휘도 신호와 색신호는, 비디오 크로마 회로(81)에 의해 광의 3원색에 대응하는 아날로그 RGB 신호로 변환되고, 또한 이 아날로그 RGB 신호는 A/D 컨버터(82)에 의해, 디지털 RGB 신호로 변환된다. 이 디지털 RGB 신호는 액정 컨트롤러(83)에 입력된다. 또한, Y/C 분리 회로(80)에서는, 외부로부터 입력된 복합 컬러 영상 신호(Scv)로부터 수평 및 수직 동기 신호도 취출되어, 이들 동기 신호도 마이크로컴퓨터(87)를 통하여 액정 컨트롤러(83)에 입력된다.
- [0219] 액정 표시 유닛(84)에는, 액정 컨트롤러(83)로부터 디지털 RGB 신호가, 상기 동기 신호에 기초하는 타이밍 신호와 함께 소정의 타이밍에 입력된다. 또한, 계조 회로(88)에서는, 컬러 표시의 3원색 R, G, B 각각의 계조 전위가 생성되고, 그들의 계조 전위도 액정 표시 유닛(84)에 공급된다. 액정 표시 유닛(84)에서는, 이들 RGB 신호, 타이밍 신호 및 계조 전위에 기초하여 내부의 소스 드라이버나 게이트 드라이버 등에 의해 구동용 신호(데이터 신호=신호 전위, 주사 신호 등)가 생성되고, 이들 구동용 신호에 기초하여, 내부의 액정 패널에 컬러 화상이 표시된다. 또한, 이 액정 표시 유닛(84)에 의해 화상을 표시하기 위해서는, 액정 표시 유닛 내의 액정 패널의 후방으로부터 광을 조사할 필요가 있고, 이 액정 표시 장치(800)에서는, 마이크로컴퓨터(87)의 제어 하에 백라이트 구동 회로(85)가 백라이트(86)를 구동함으로써, 액정 패널의 이면에 광이 조사된다. 상기한 처리를 포함하여, 시스템 전체의 제어는 마이크로컴퓨터(87)가 행한다. 또한, 외부로부터 입력되는 영상 신호(복합 컬러 영상 신호)로서는, 텔레비전 방송에 기초하는 영상 신호뿐만 아니라, 카메라에 의해 촬영된 영상 신호나, 인터넷 회선을 통하여 공급되는 영상 신호 등도 사용 가능하고, 이 액정 표시 장치(800)에서는, 여러 영상 신호에 기초한 화상 표시가 가능하다.
- [0220] 액정 표시 장치(800)에 의해 텔레비전 방송에 기초하는 화상을 표시하는 경우에는 도 43에 도시한 바와 같이, 액정 표시 장치(800)에 튜너부(90)가 접속되고, 이에 의해 본 텔레비전 수상기(601)가 구성된다. 이 튜너부(90)는, 안테나(도시하지 않음)에 의해 수신한 수신파(고주파 신호) 중에서 수신해야 할 채널의 신호를 뽑아내어 중간 주파수 신호로 변환하고, 이 중간 주파수 신호를 검파함으로써 텔레비전 신호로서의 복합 컬러 영상 신호(Scv)를 취출한다. 이 복합 컬러 영상 신호(Scv)는, 전술과 같이 액정 표시 장치(800)에 입력되고, 이 복합 컬러 영상 신호(Scv)에 기초하는 화상이 상기 액정 표시 장치(800)에 의해 표시된다.
- [0221] 도 44는, 본 텔레비전 수상기의 일 구성예를 도시하는 분해 사시도이다. 동도에 도시한 바와 같이, 본 텔레비전 수상기(601)는, 그 구성 요소로서, 액정 표시 장치(800) 외에 제1 하우징(801) 및 제2 하우징(806)을 갖고 있으며, 액정 표시 장치(800)를 제1 하우징(801)과 제2 하우징(806)으로 감싸도록 하여 끼움 지지한 구성으로 되어 있다. 제1 하우징(801)에는 액정 표시 장치(800)로 표시되는 화상을 투과시키는 개구부(801a)가 형성되어

있다. 또한, 제2 하우징(806)은, 액정 표시 장치(800)의 배면측을 덮는 것이며, 당해 표시 장치(800)를 조작하기 위한 조작용 회로(805)가 설치됨과 함께, 하방에 지지용 부재(808)가 설치되어 있다.

[0222] 본 발명은 상기한 실시 형태에 한정되는 것이 아니라, 상기 실시 형태를 기술 상식에 기초하여 적절히 변경한 것이나 그들을 조합하여 얻어지는 것도 본 발명의 실시 형태에 포함된다.

[0223] <산업상의 이용가능성>

[0224] 본 발명의 액티브 매트릭스 기관 및 이것을 구비한 액정 패널은, 예를 들어 액정 텔레비전에 적합하다.

부호의 설명

[0225] 101 내지 104: 화소

12a · 12c · 12A · 12C: 트랜지스터

15x · 15y · 15z: 데이터 신호선

16x · 16y: 주사 신호선

17a · 17b · 17c · 17d: 화소 전극

17A · 17B · 17C · 17D: 화소 전극

17a' · 17b' · 17c' · 17d': 화소 전극

17A' · 17B' · 17C' · 17D': 화소 전극

18p · 18q · 18r · 18s: 유지 용량 배선

21: 유기 게이트 절연막

22: 무기 게이트 절연막

24: 반도체층

25: 무기 층간 절연막

26: 유기 층간 절연막

27a: 드레인 인출 배선

37a · 37b · 38a · 38b: 용량 전극

39b · 39b': 유지 용량 전극

51a: 박막부

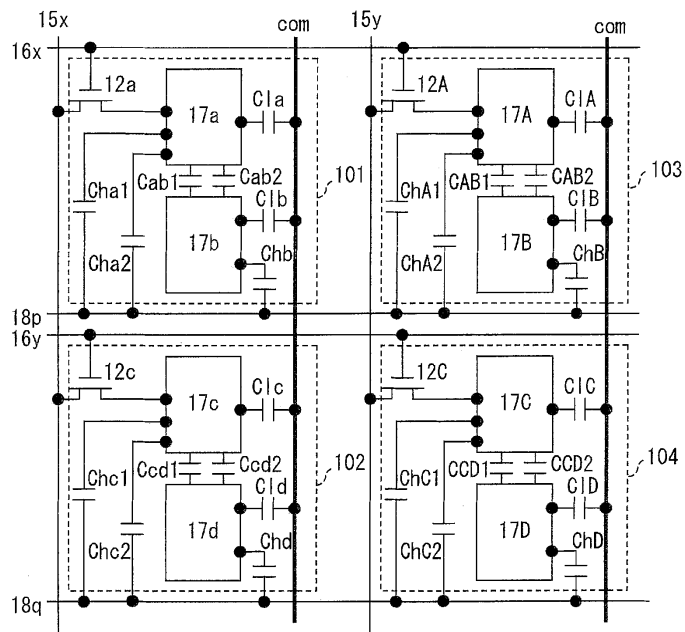
84: 액정 표시 유닛

601: 텔레비전 수상기

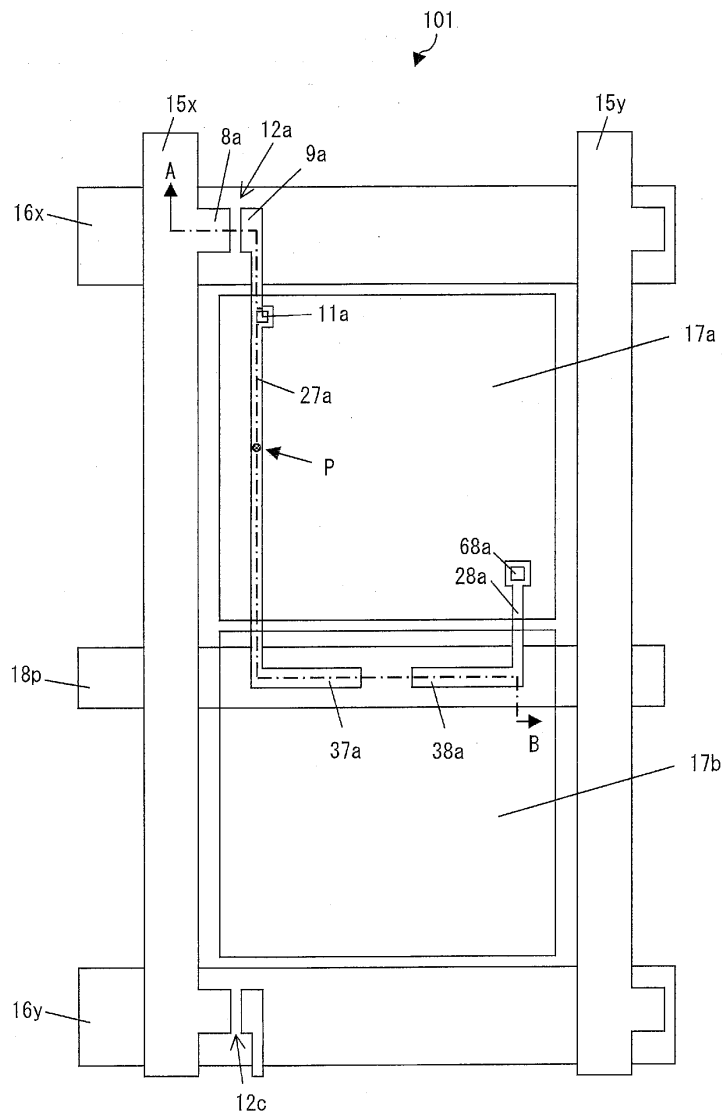
800: 액정 표시 장치

도면

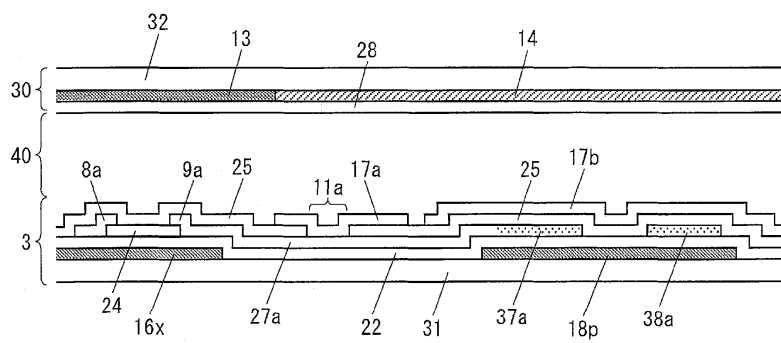
도면1



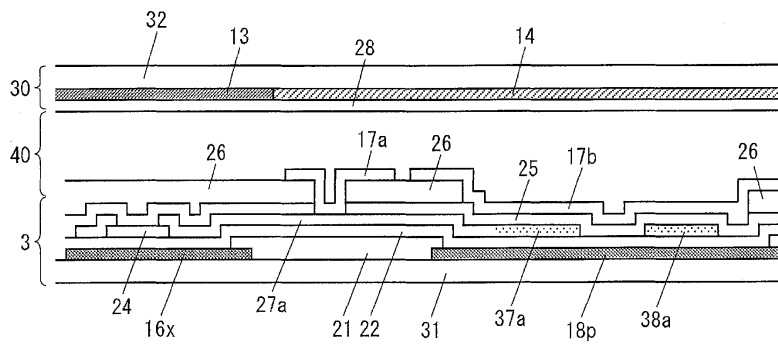
도면2



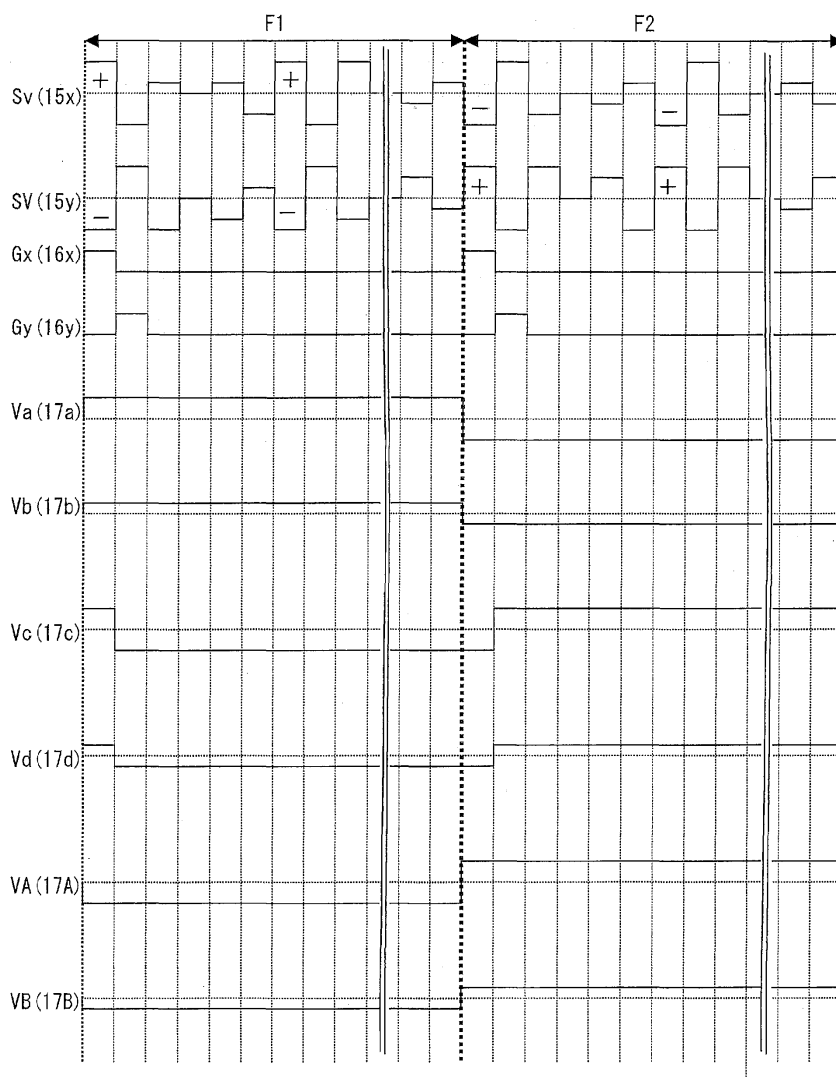
도면3



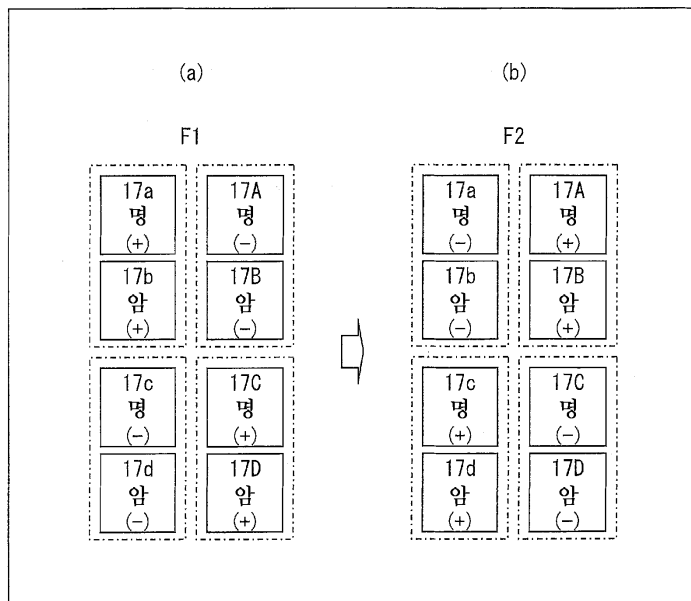
도면4



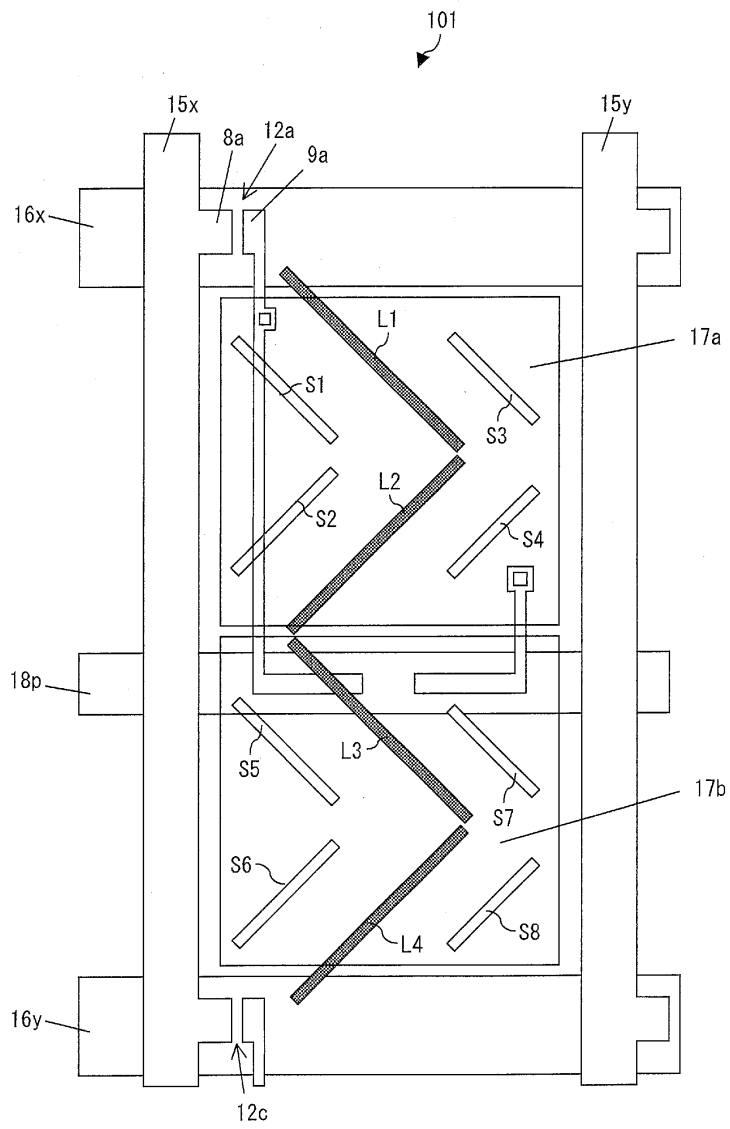
도면5



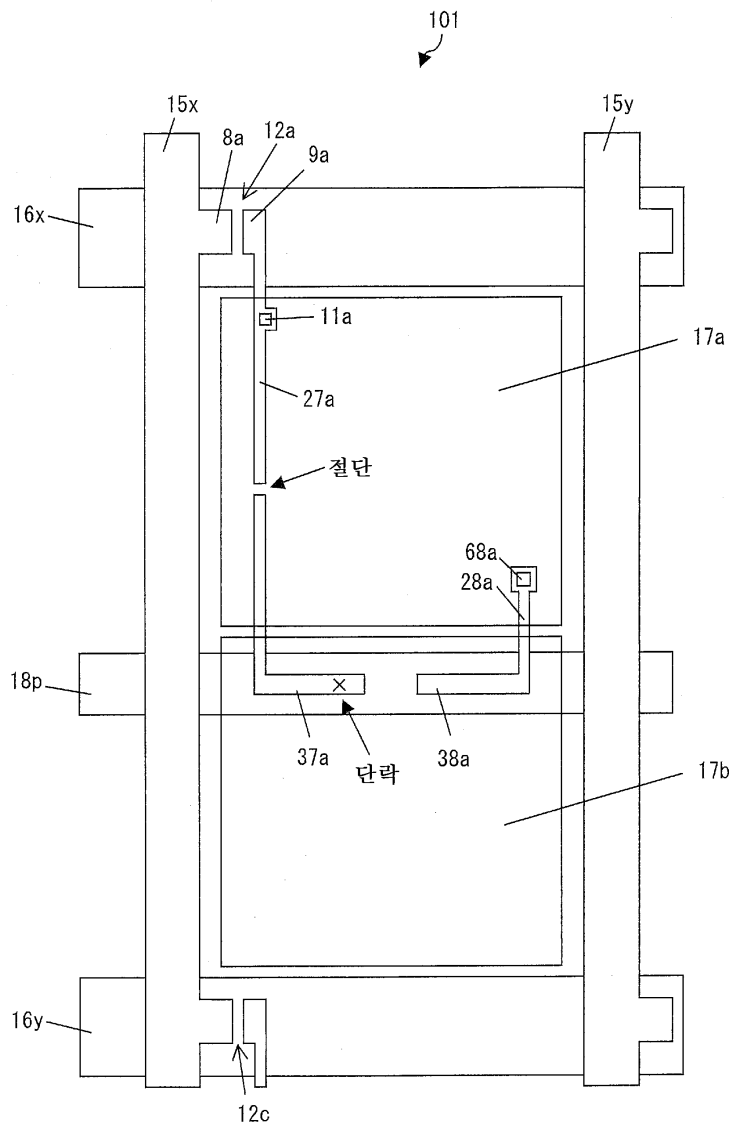
도면6



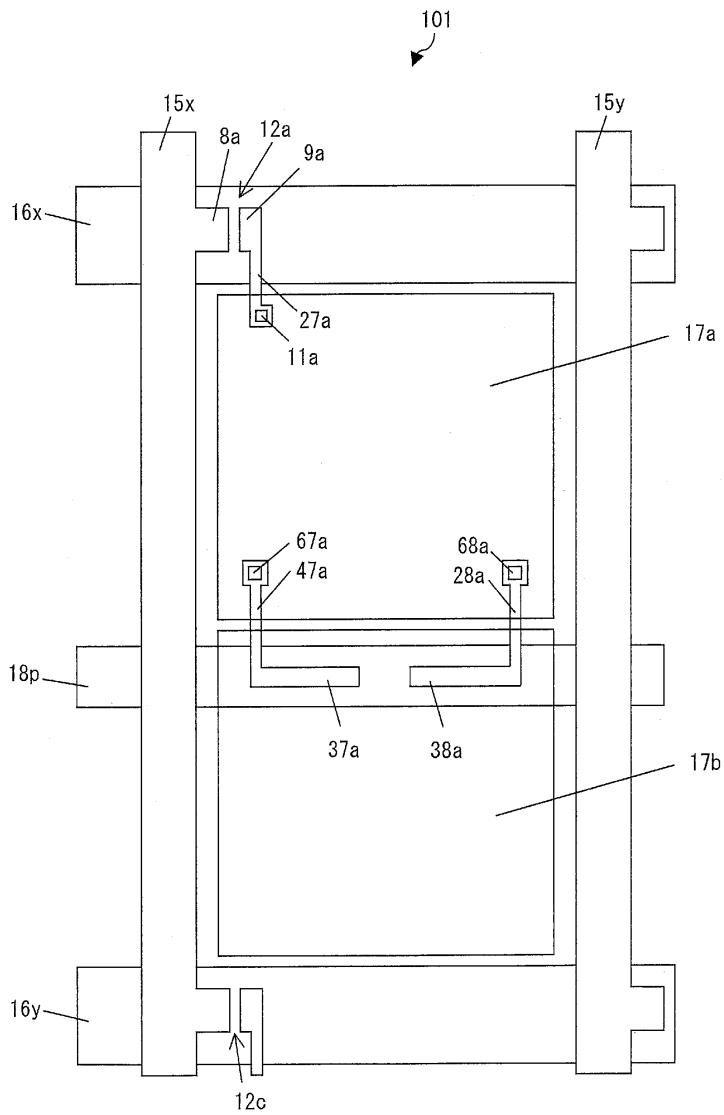
도면7



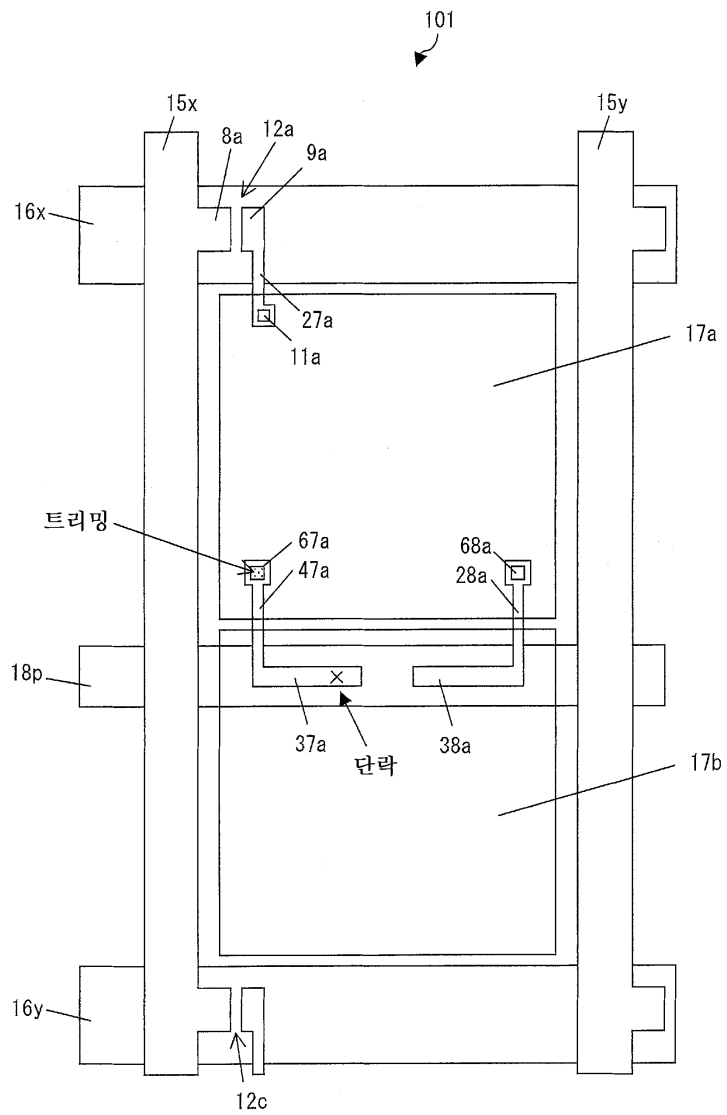
도면8



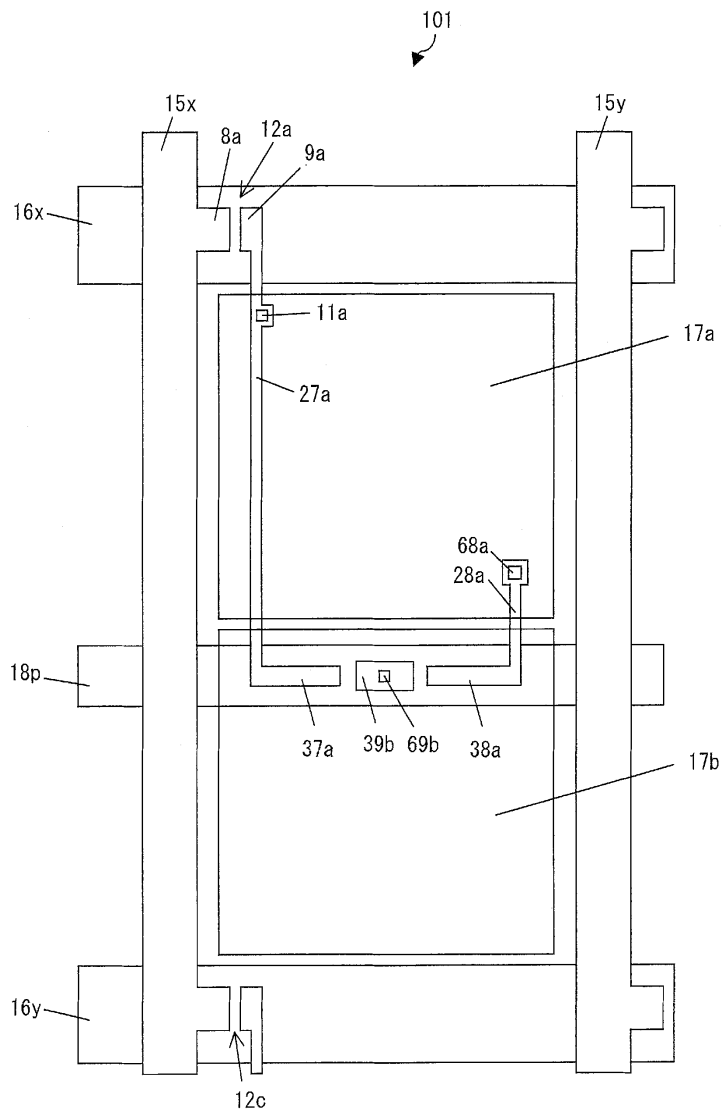
도면9



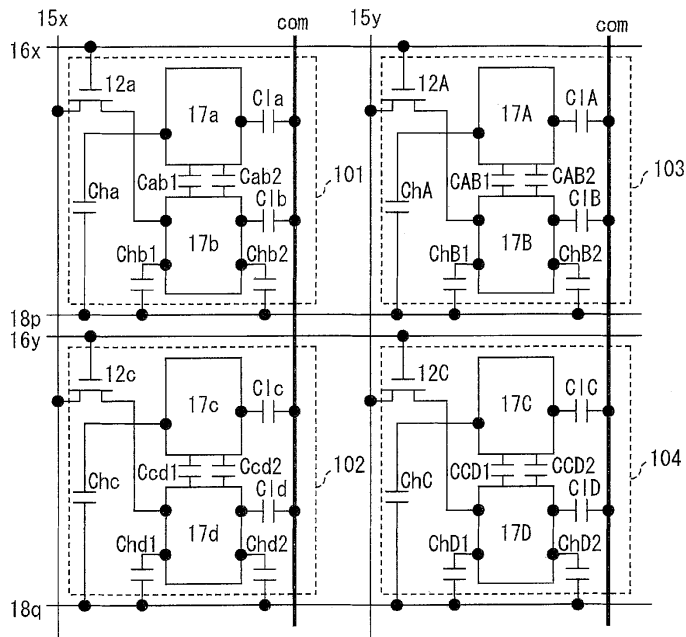
도면10



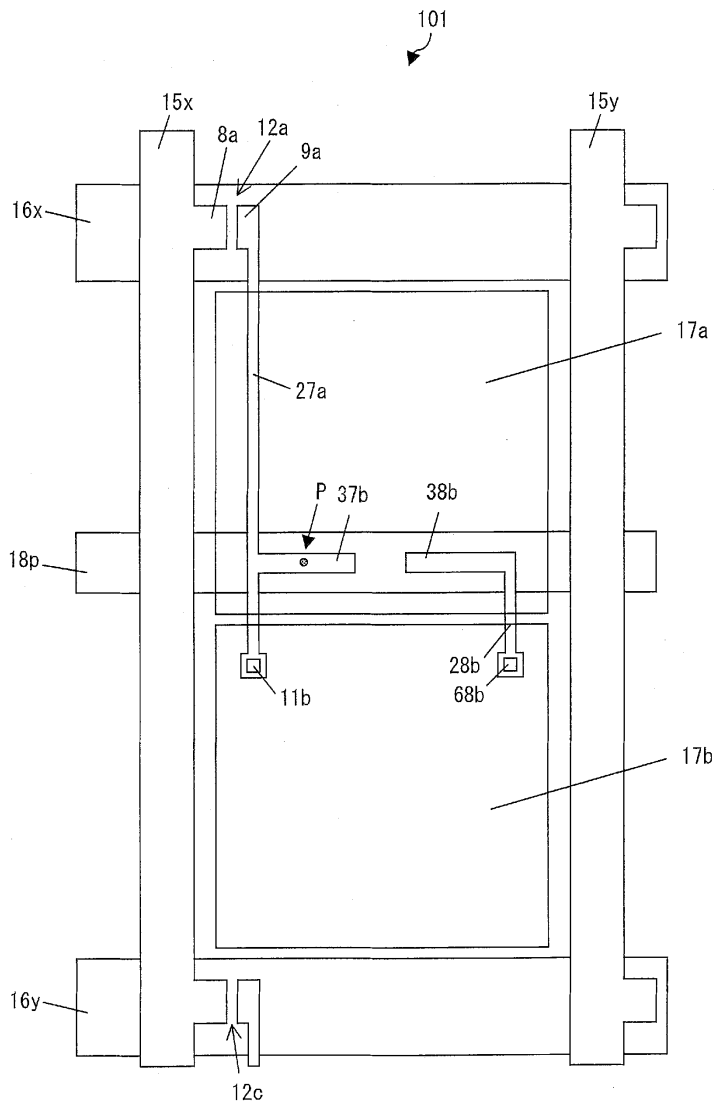
도면11



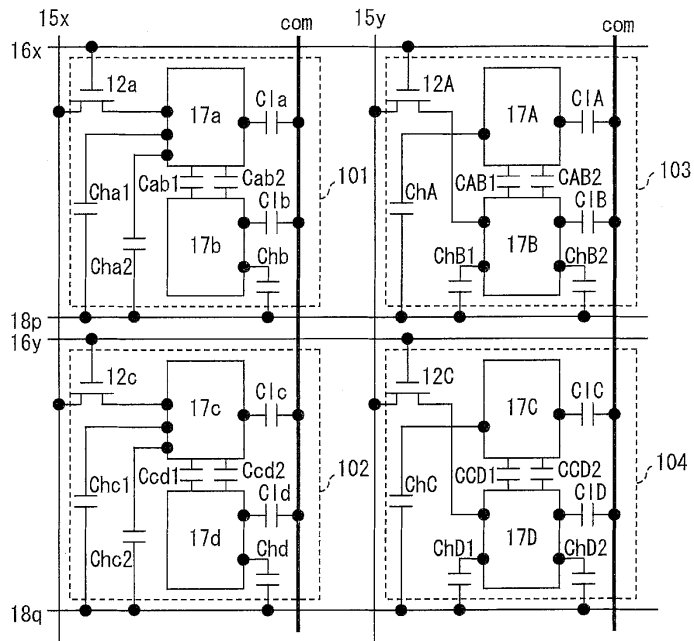
도면12



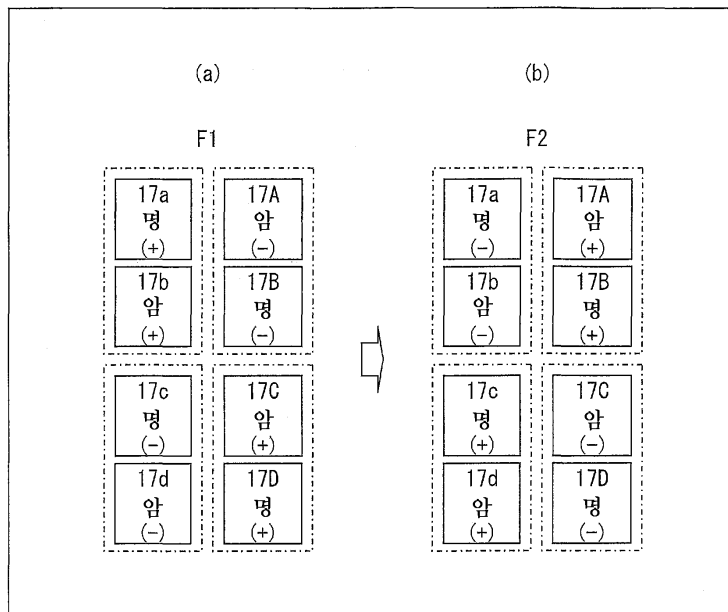
도면13



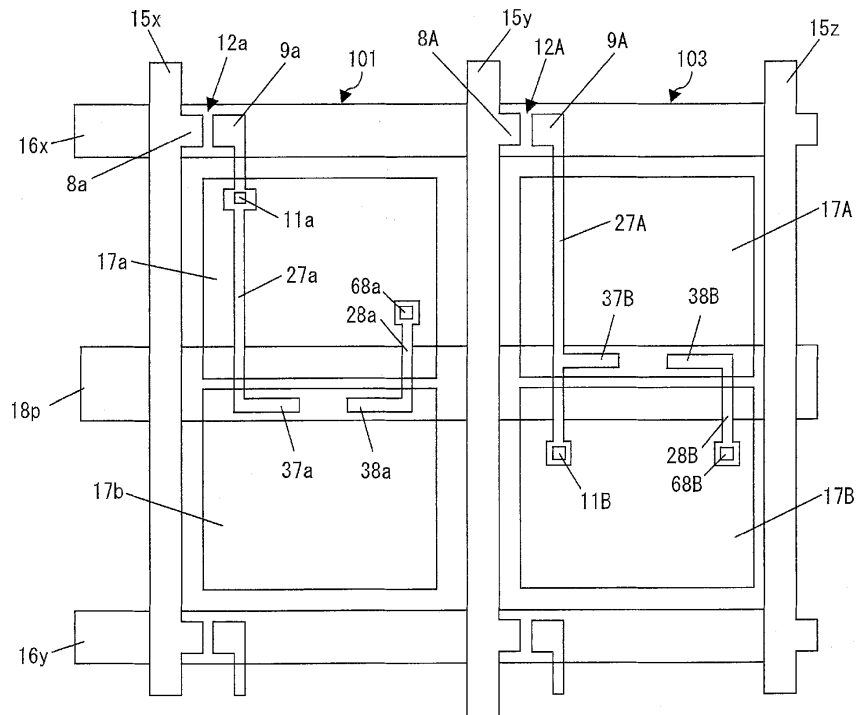
도면14



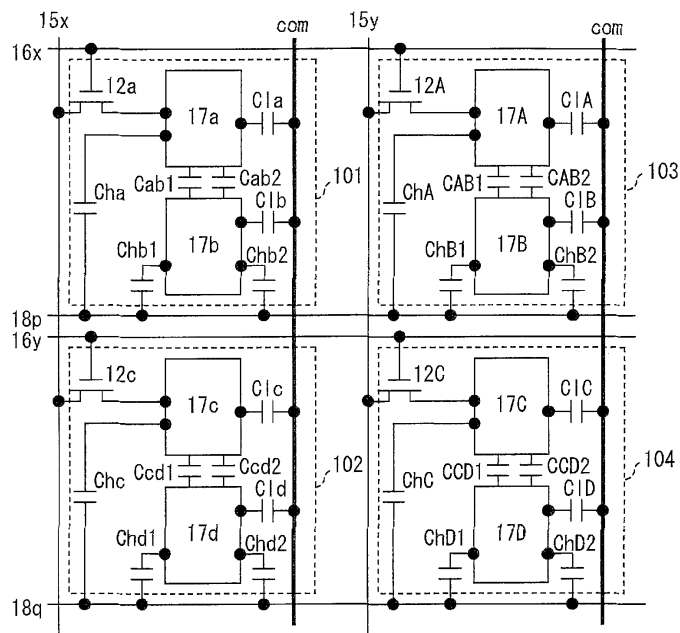
도면15



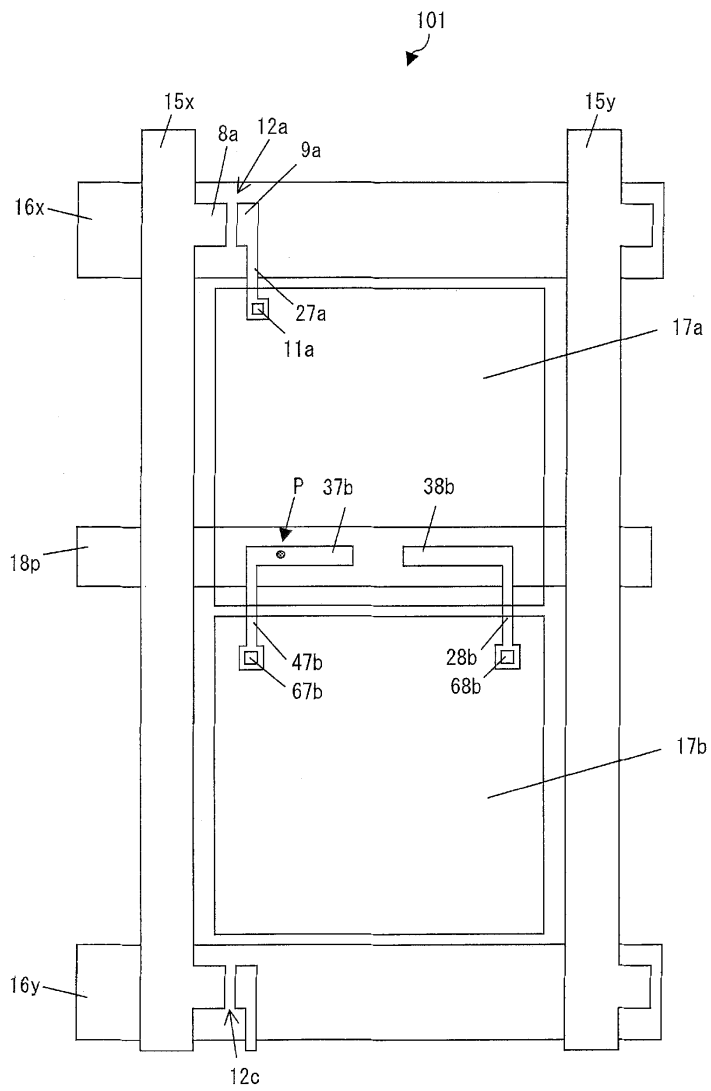
도면16



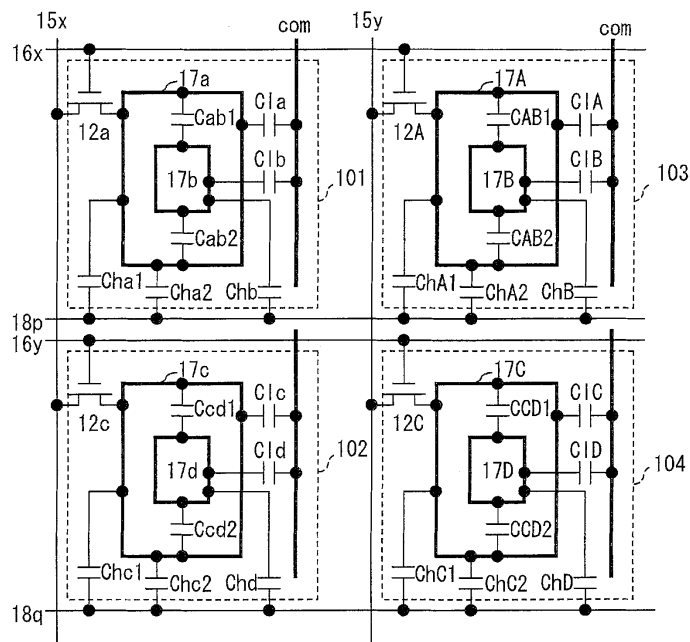
도면17



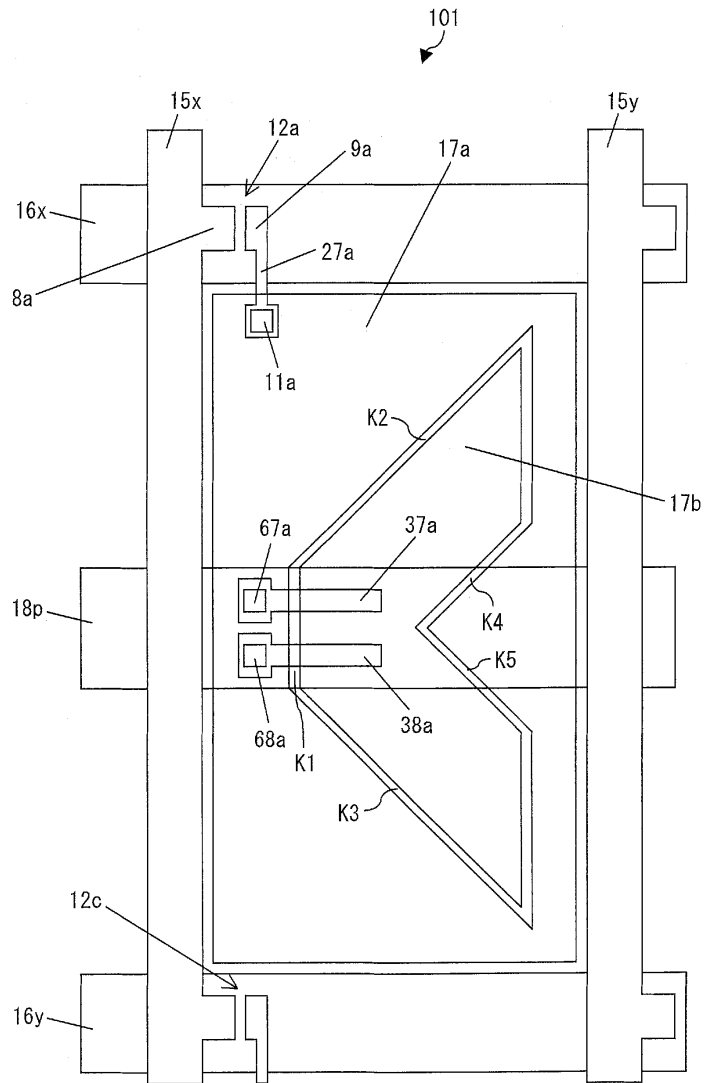
도면18



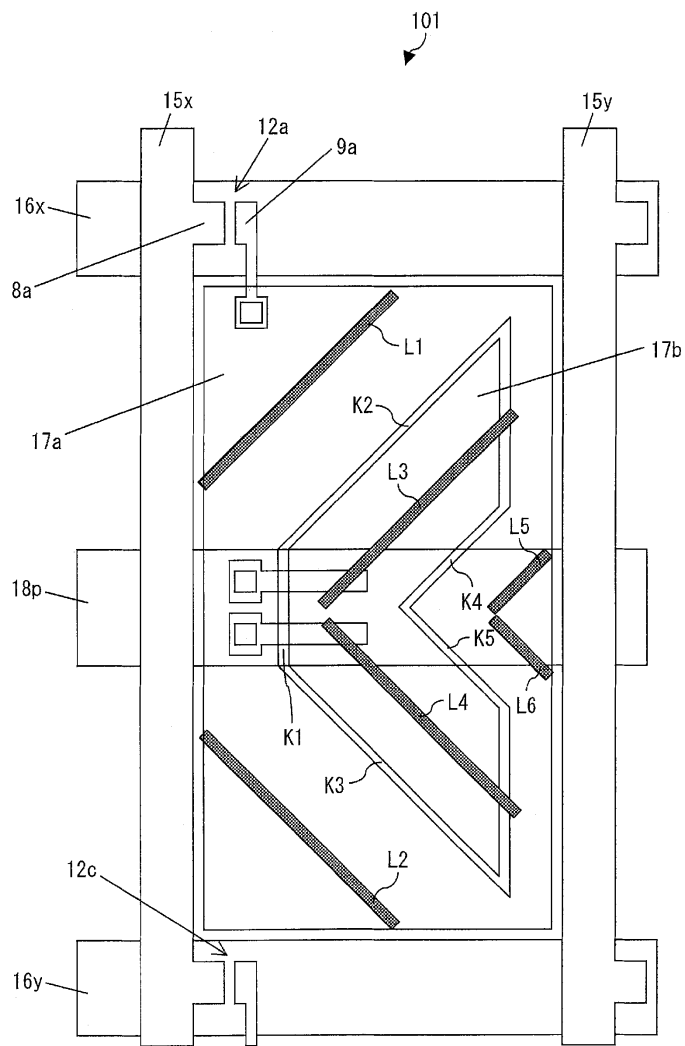
도면19



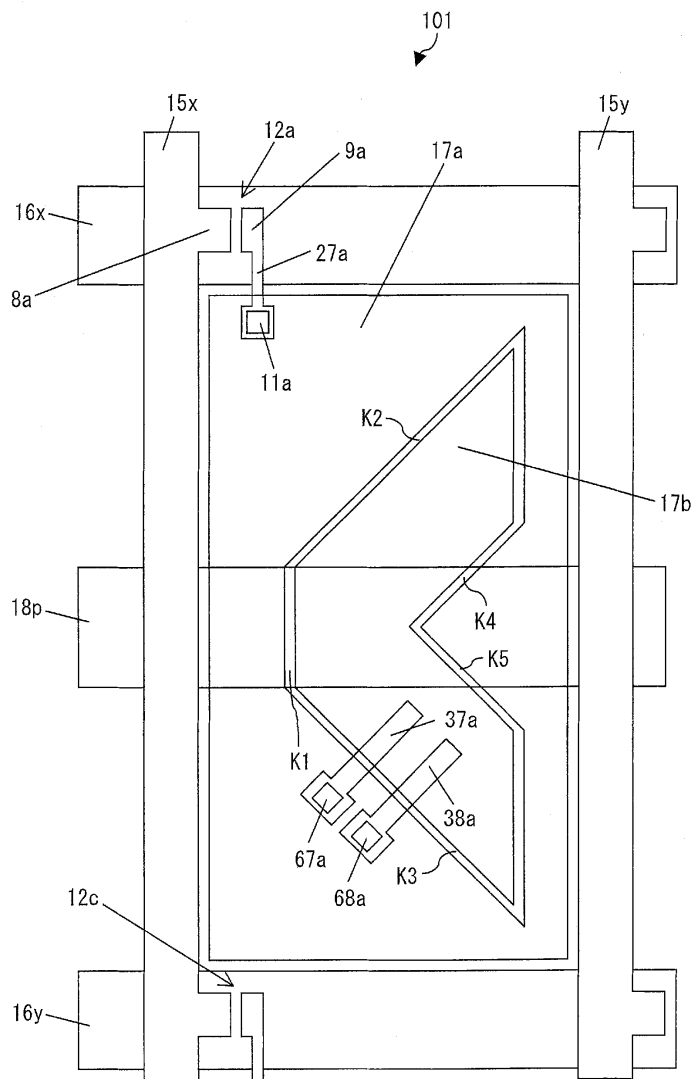
도면20



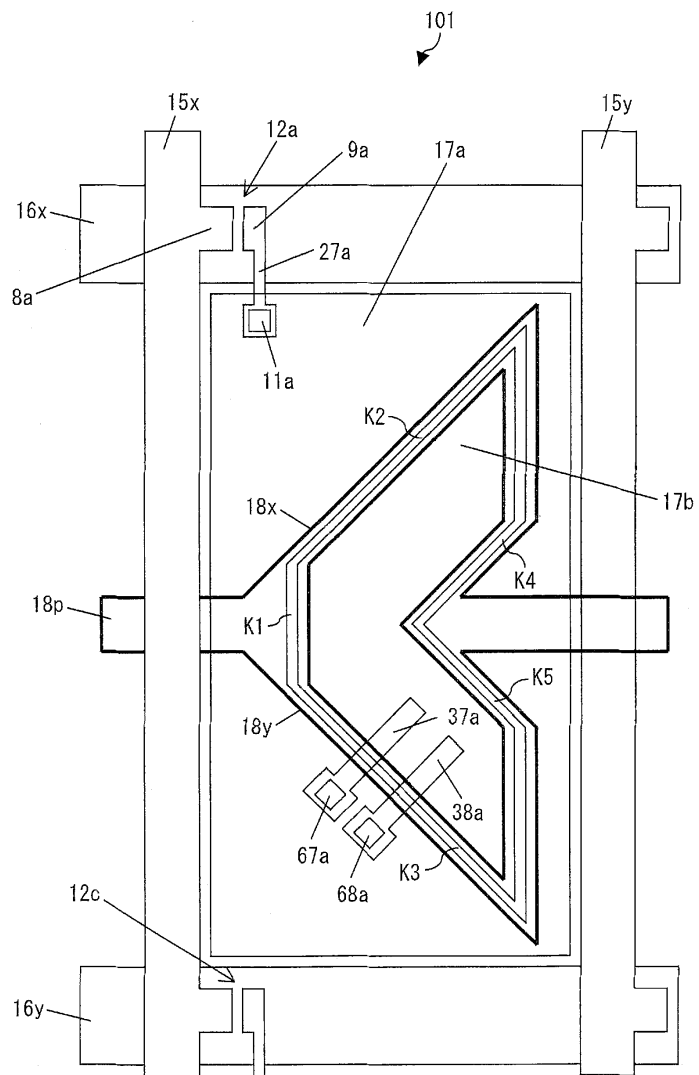
도면21



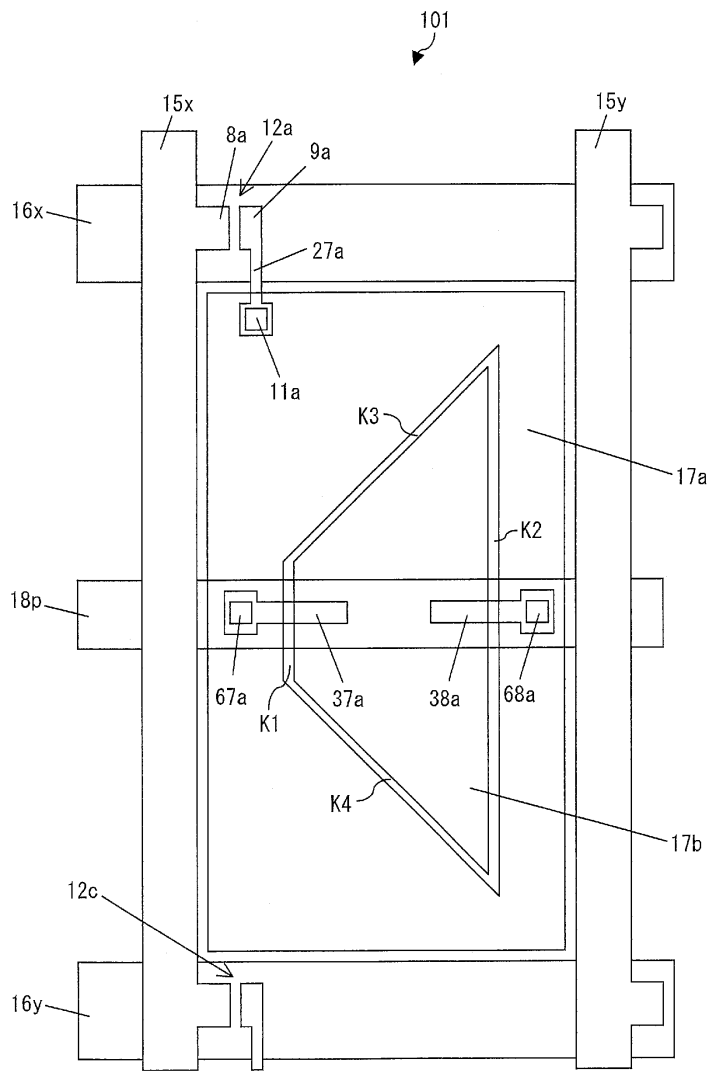
도면22



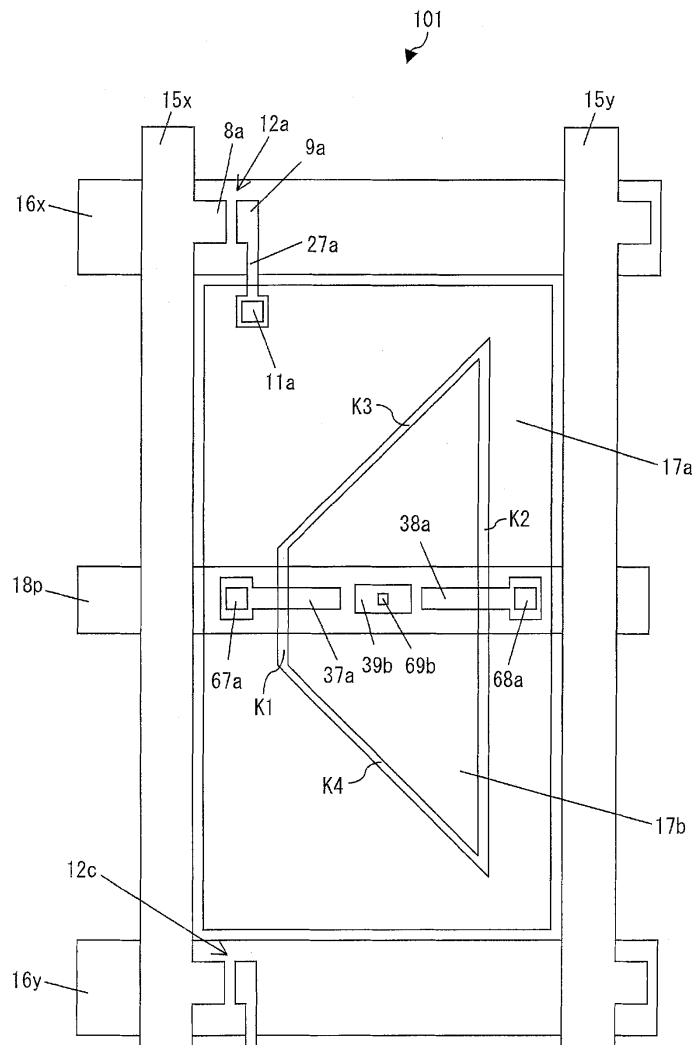
도면23



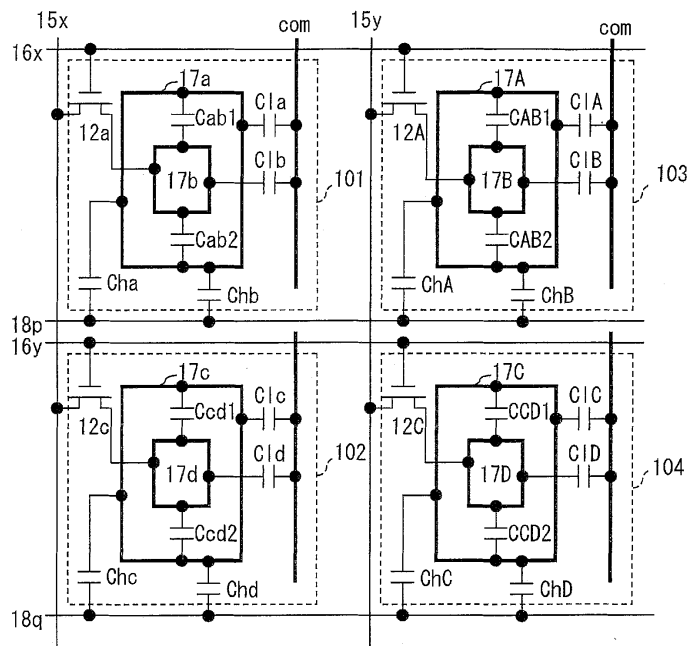
도면24



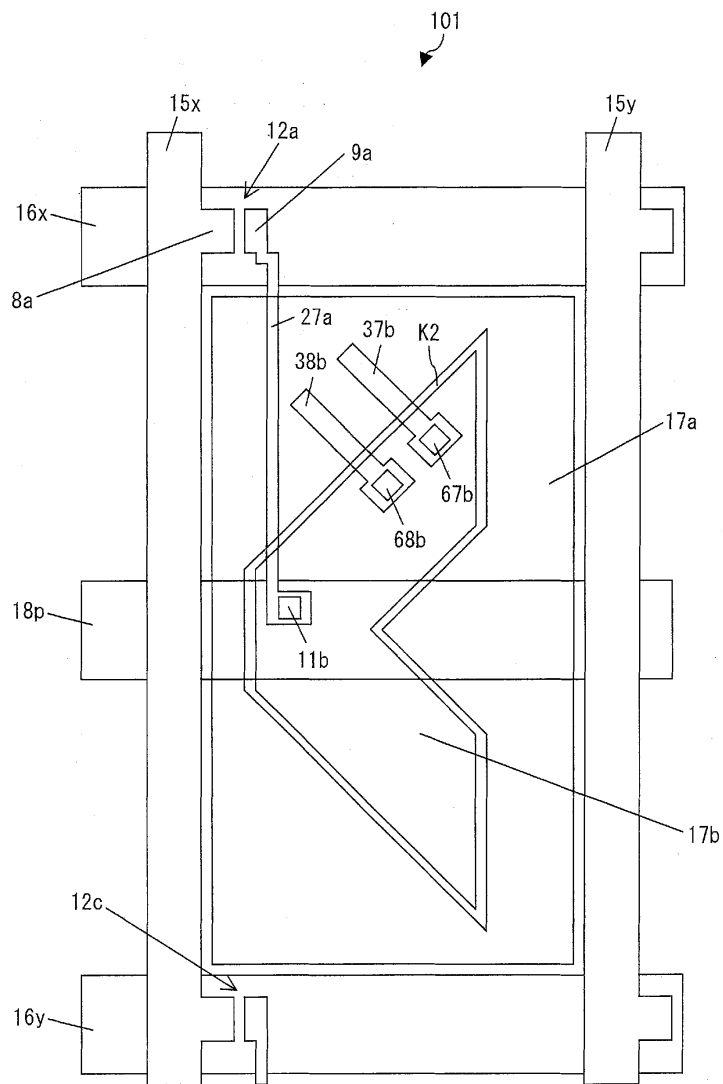
도면25



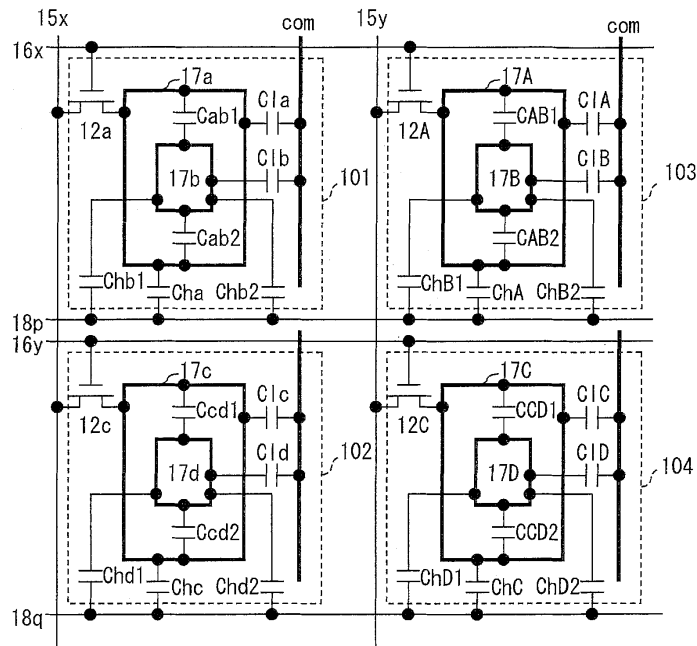
도면26



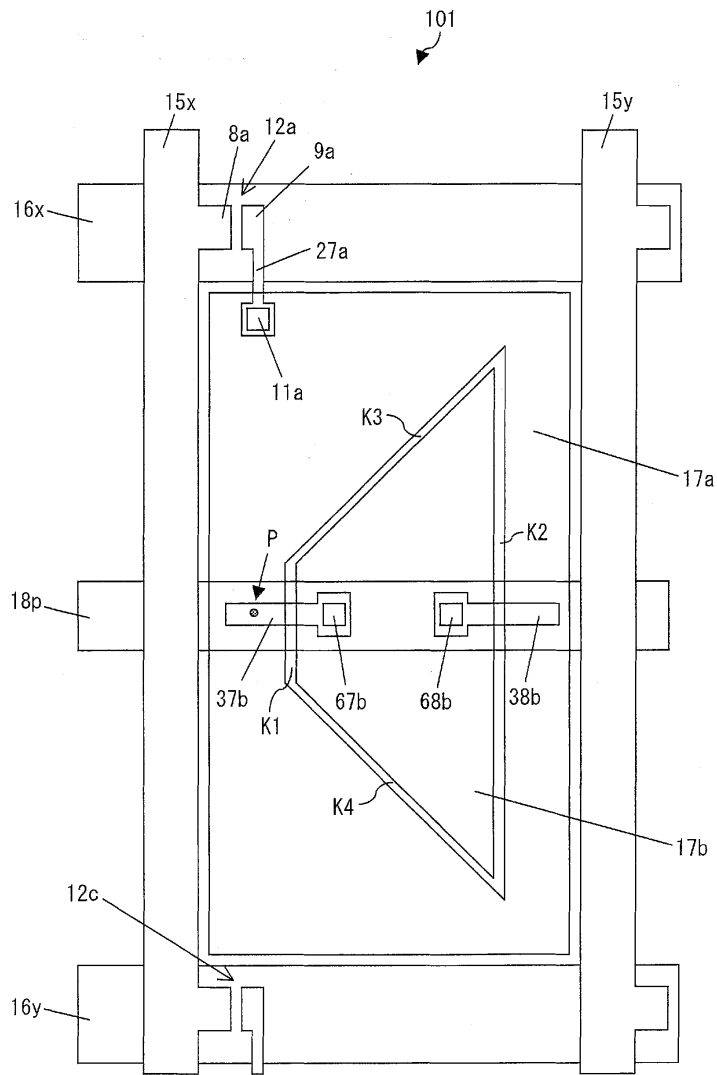
도면27



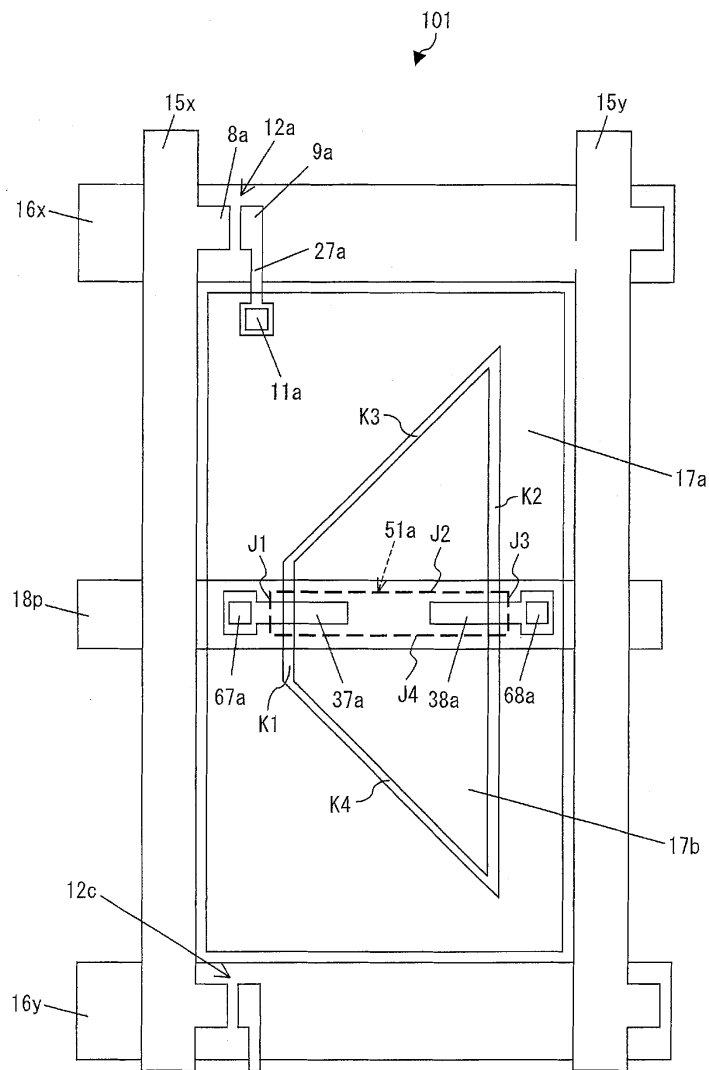
도면28



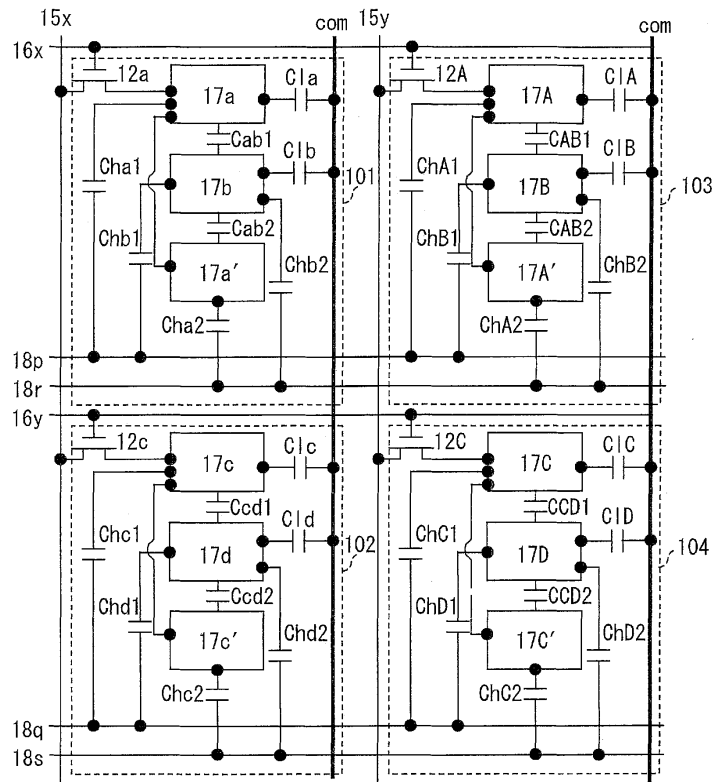
도면29



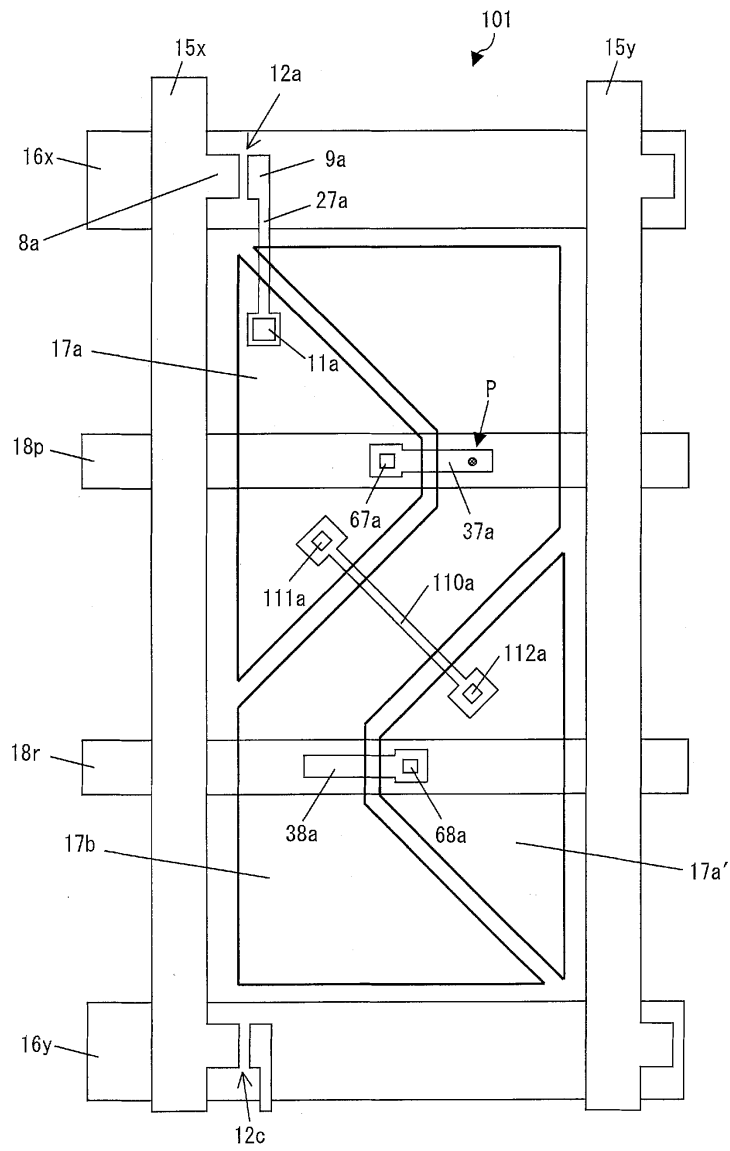
도면30



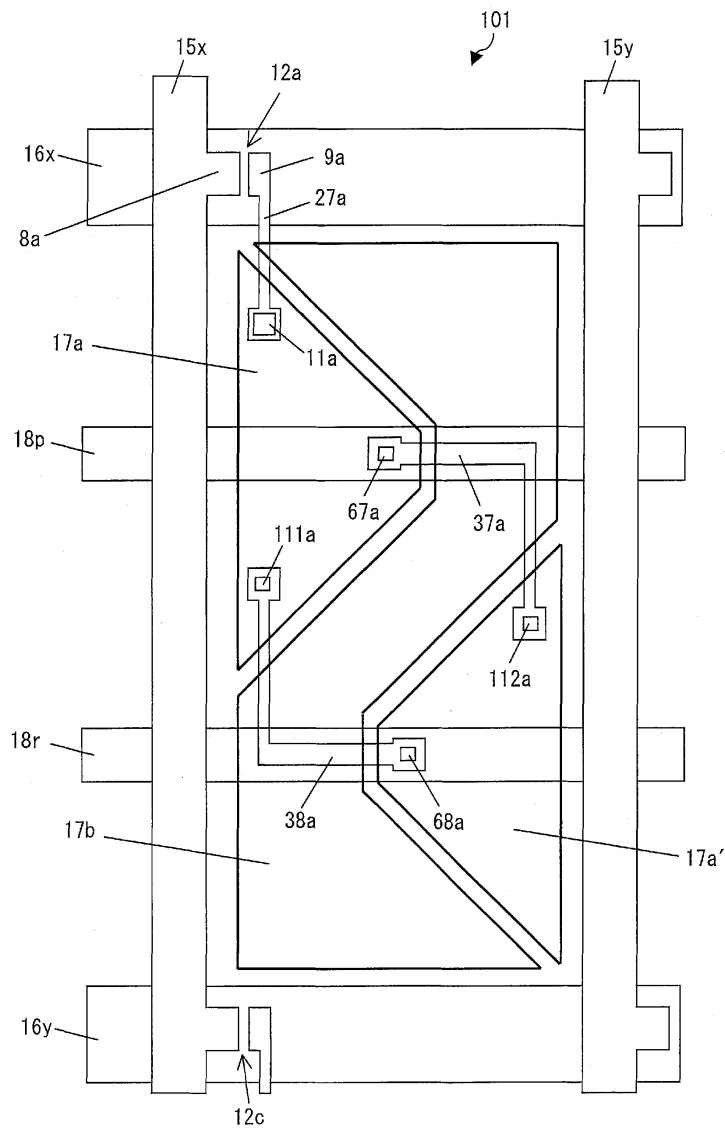
도면31



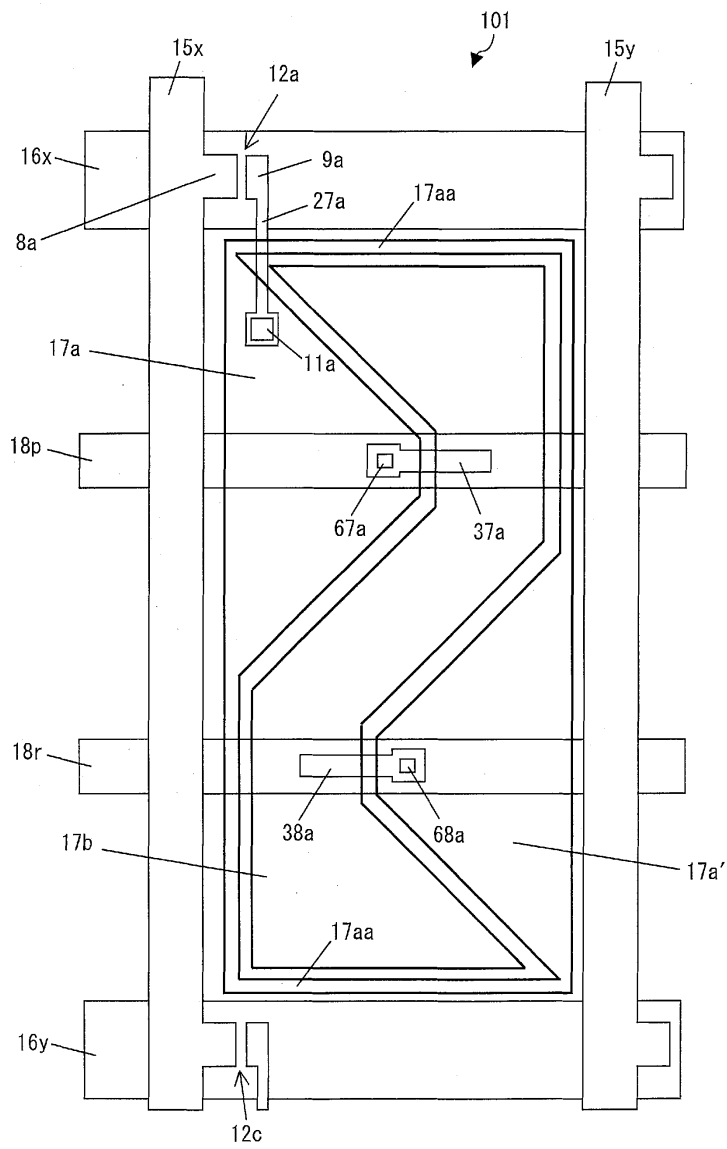
도면32



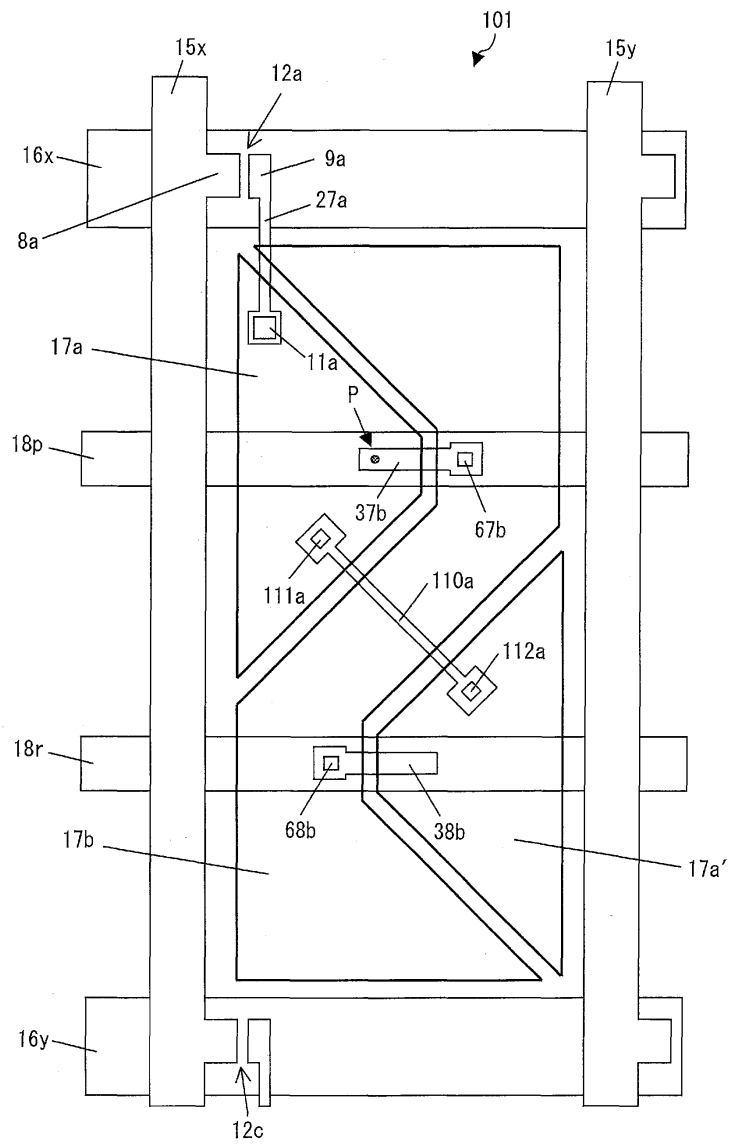
도면33



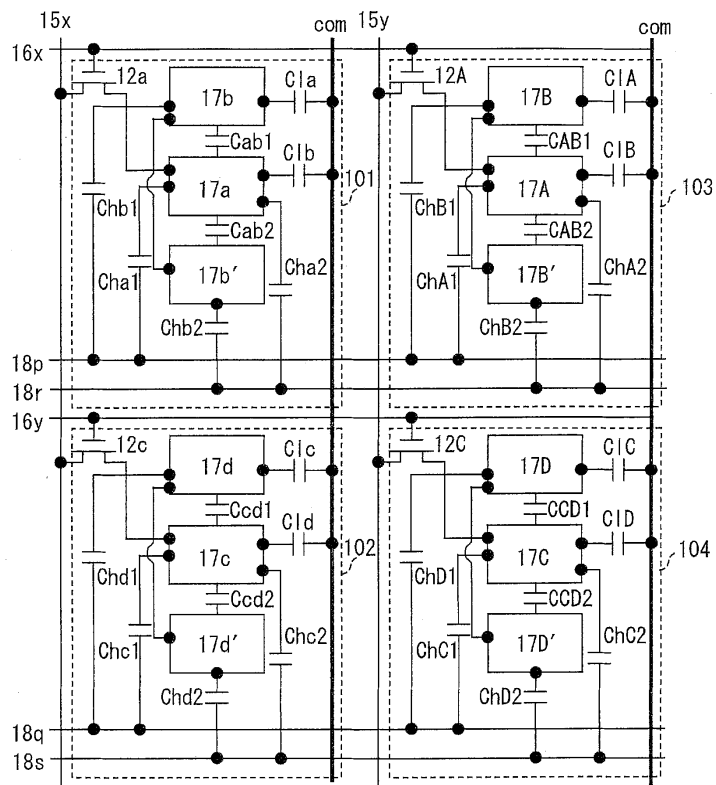
도면34



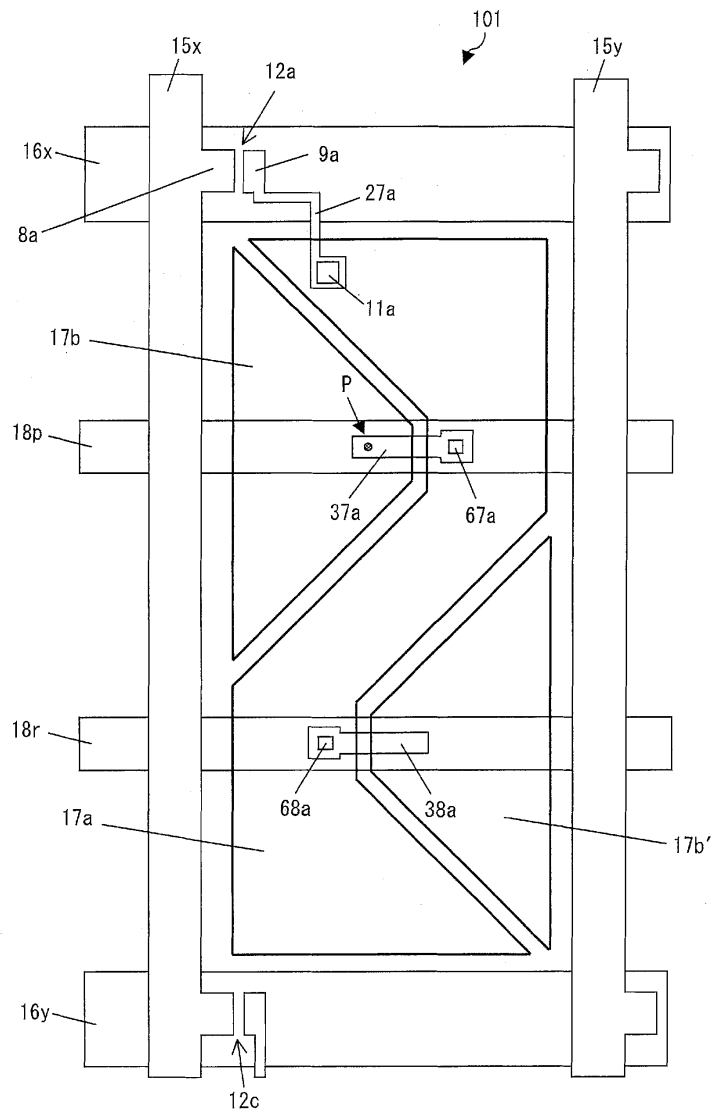
도면35



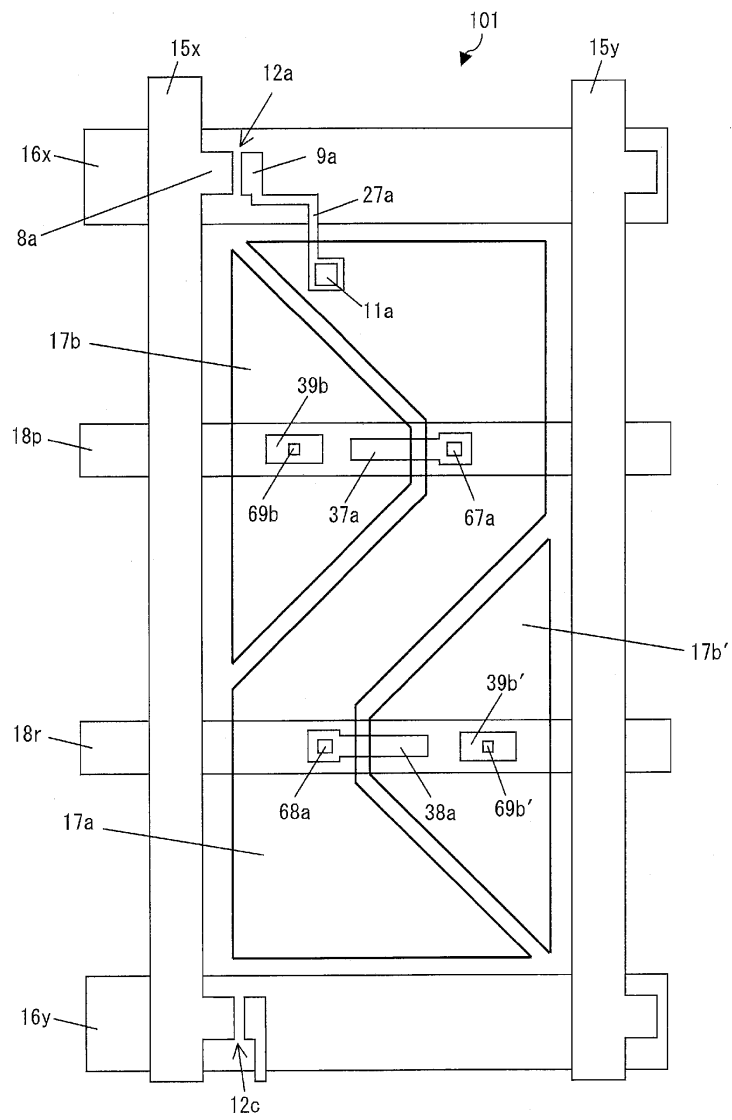
도면36



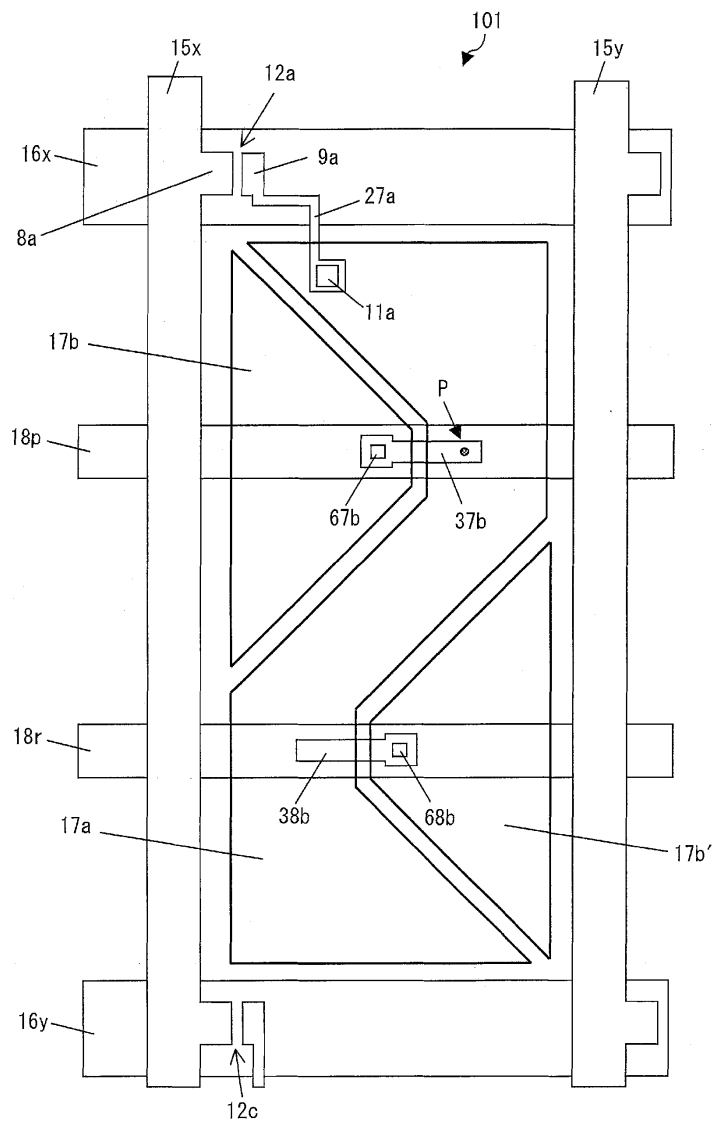
도면37



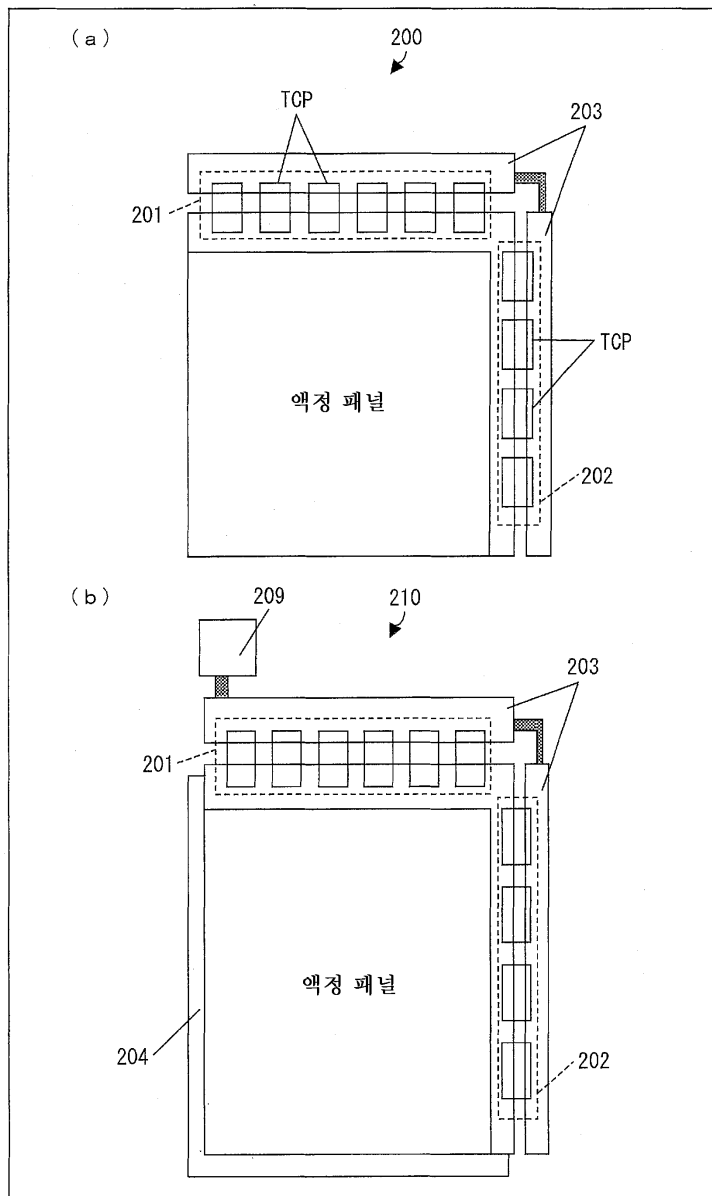
도면38



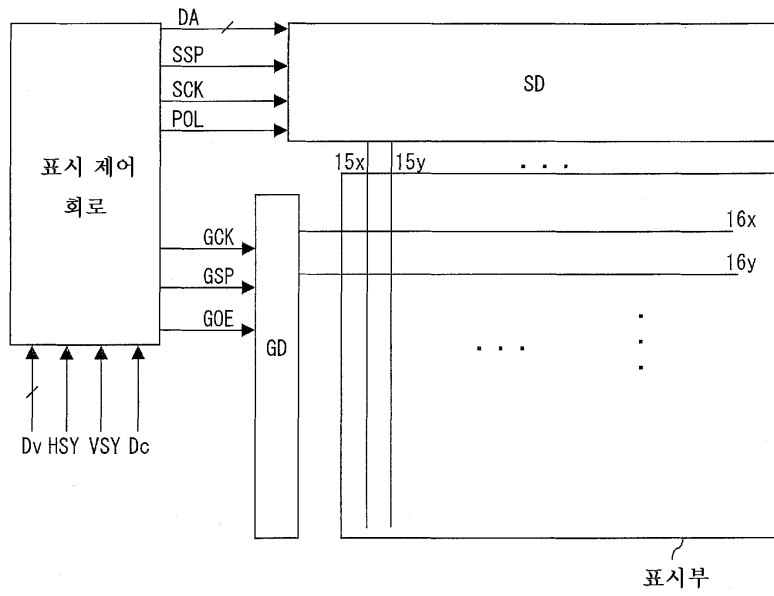
도면39



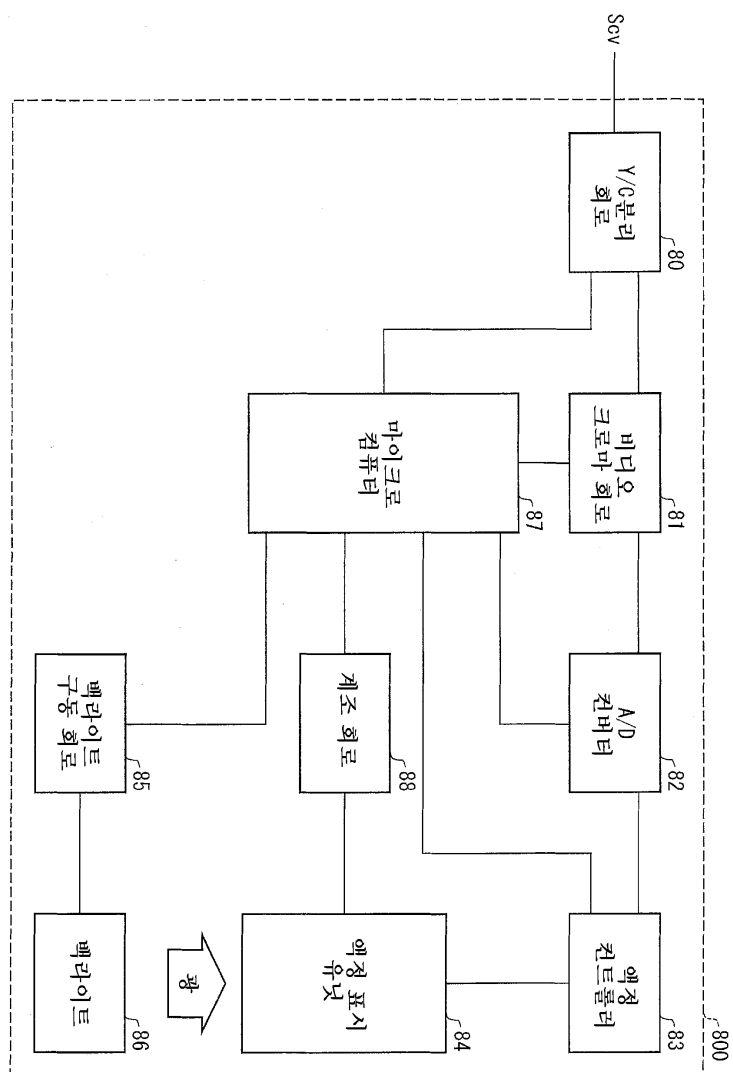
도면40



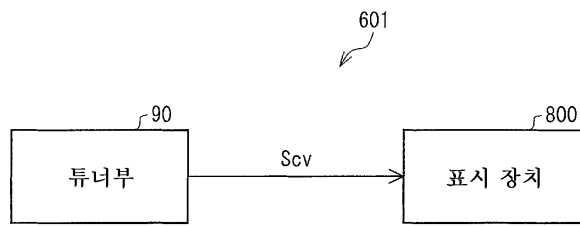
도면41



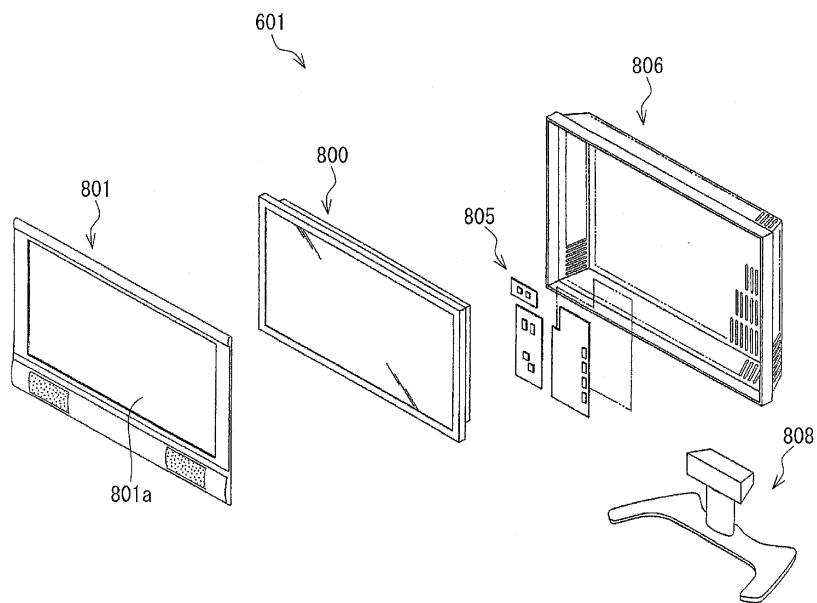
도면42



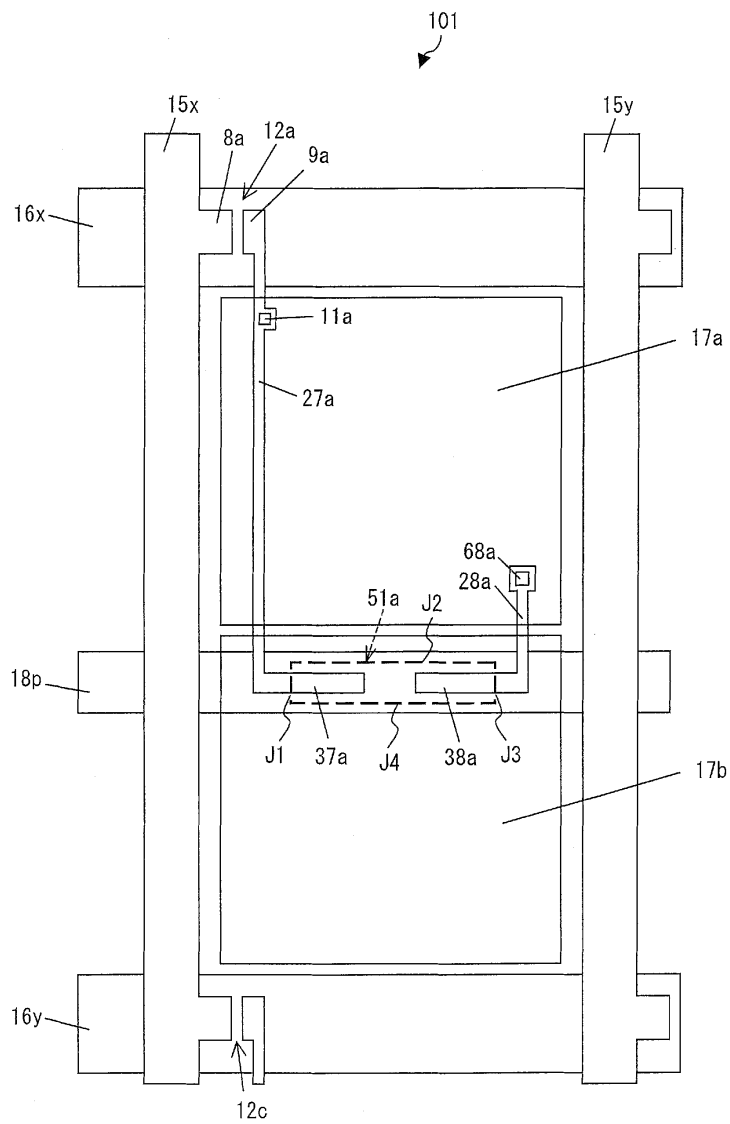
도면43



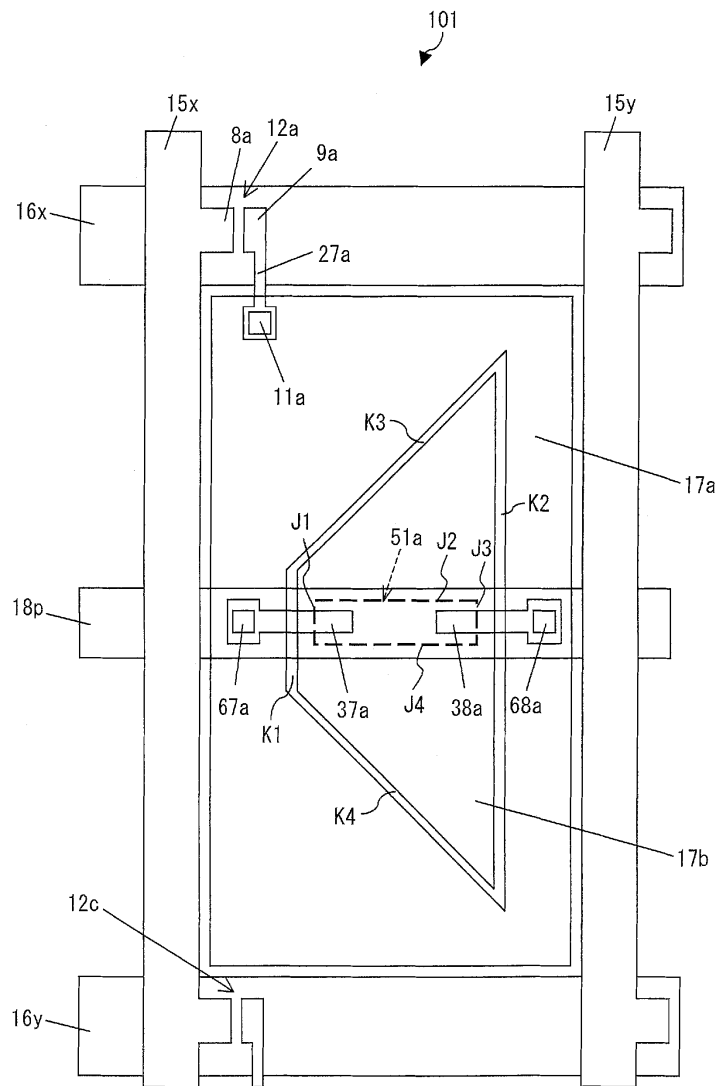
도면44



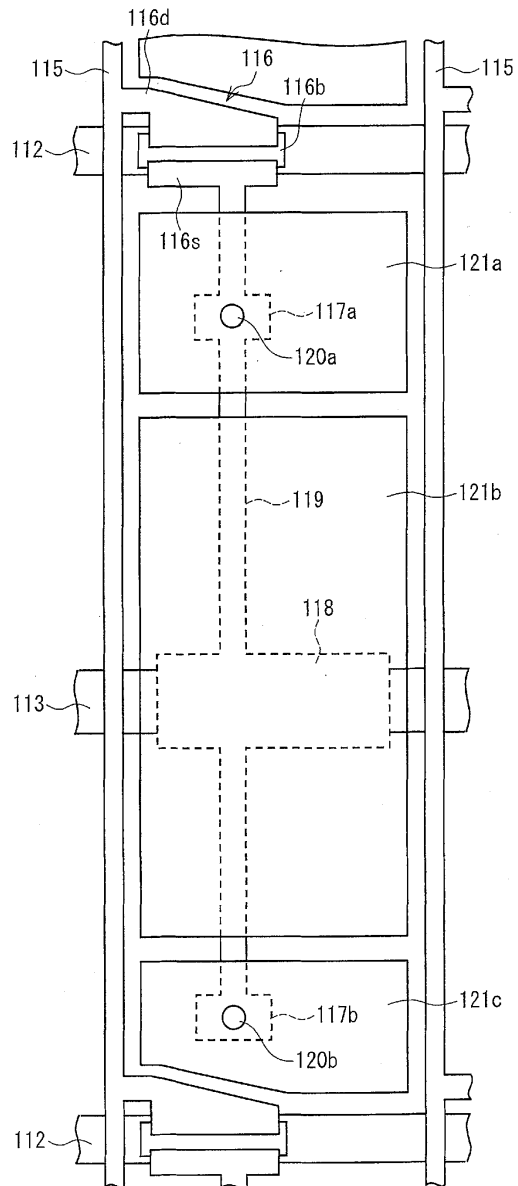
도면45



도면46



도면47



专利名称(译)	有源矩阵基板，有源矩阵基板的制造方法，液晶面板，液晶面板的制造方法，液晶显示器		
公开(公告)号	KR1020110073571A	公开(公告)日	2011-06-29
申请号	KR1020117010869	申请日	2009-07-23
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	TSUBATA TOSHIHIDE 쯔바다도시히데		
发明人	쯔바다도시히데		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/136213 G02F1/136259 G02F2001/134345		
代理人(译)	Jangsugil Bakchungbeom Yijunhui		
优先权	2008314685 2008-12-10 JP		
其他公开文献	KR101247092B1		
外部链接	Espacenet		

摘要(译)

用于本发明的液晶面板的有源矩阵基板包括扫描信号线16x，数据信号线15x和连接到扫描信号线16x和数据信号线15x的晶体管12a，两个像素电极17a和17b设置在像素101中，并且一个像素电极17a通过晶体管12a连接到数据信号线15x并且电连接到像素电极17a并且在电容器电极37a和38a与另一侧的像素电极17b之间形成电容。结果，在电容耦合型像素分割型的有源矩阵基板和具有有源矩阵基板的液晶面板中，可以提高其产量。

