

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2011-0054725 (43) 공개일자 2011년05월25일
(51) Int. Cl. <i>G02F 1/1343</i> (2006.01) <i>G06F 3/041</i> (2006.01) (21) 출원번호 10-2009-0111480 (22) 출원일자 2009년11월18일 심사청구일자 없음	(71) 출원인 엘지디스플레이 주식회사 서울 용산구 한강로3가 65-228 (72) 발명자 송인혁 경기도 고양시 일산서구 탄현동 탄현마을12단지아파트 1203동 504호 (74) 대리인 특허법인천문	

전체 청구항 수 : 총 10 항

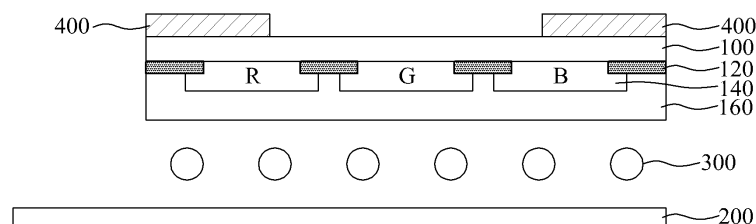
(54) 액정표시장치

(57) 요약

본 발명은, 서로 대향하는 제1 기판 및 제2 기판; 상기 제1 기판 및 제2 기판 사이에 형성되는 액정층; 및 상기 제2 기판과 마주하지 않는 상기 제1 기판의 일면에 형성되어 정전기를 방지함과 더불어 터치 감도를 향상시키기 위해서 소정의 형상으로 패턴 형성된 투명전극 패턴층을 포함하는 것을 특징으로 하는 액정표시장치에 관한 것으로서,

본 발명은 제1 기판의 일면에 투명전극 패턴층을 형성함으로써 제조공정 중 발생하는 정전기를 방지함과 더불어 투명전극 패턴층을 제1 기판의 일면 전체에 형성하지 않고 소정 형상으로 패턴화함으로써 전극의 저항이 증가되어 사용자의 터치 감도를 향상시키는 효과가 있다.

대표도 - 도2



특허청구의 범위

청구항 1

서로 대향하는 제1 기관 및 제2 기관;

상기 제1 기관 및 제2 기관 사이에 형성되는 액정층; 및

상기 제2 기관과 마주하지 않는 상기 제1 기관의 일면에 형성되어 정전기를 방지함과 더불어 터치 감도를 향상시키기 위해서 소정의 형상으로 패턴 형성된 투명전극 패턴층을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 투명전극 패턴층은 제1 방향으로 형성된 복수 개의 제1 패턴들이 소정 간격으로 이격 배열되어 형성된 것을 특징으로 하는 액정표시장치.

청구항 3

제2항에 있어서,

상기 제1 패턴들은 상기 제1 방향과 상이한 제2 방향으로 배열된 제2 패턴을 통해 서로 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 4

제2항에 있어서,

상기 제1 패턴들은 제1 폭을 구비한 영역과 상기 제1 폭과 상이한 제2 폭을 구비한 영역을 포함하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서,

상기 투명전극 패턴층의 패턴 폭은 5 ~ 100 μm 범위인 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서,

상기 투명전극 패턴층은 상기 제2 기관에 구비된 접지패드와 연결되어 접지된 것을 특징으로 하는 액정표시장치.

청구항 7

제6항에 있어서,

상기 투명전극 패턴층은 도전성 테이프에 의해서 상기 접지패드와 연결된 것을 특징으로 하는 액정표시장치.

청구항 8

제1항에 있어서,

상기 제1 기관 및 제2 기관 중 어느 하나의 기관 상에는 사용자의 터치를 감지하기 위한 센싱 전극이 형성된 것을 특징으로 하는 액정표시장치.

청구항 9

제8항에 있어서,

상기 제2 기관 상에는 화소전극 및 공통전극이 서로 평행하게 배열되어 있고, 상기 센싱 전극은 상기 제2 기관 상에 형성된 공통전극으로 이루어진 것을 특징으로 하는 액정표시장치.

청구항 10

제8항에 있어서,

상기 제1 기관 상에는 차광층 및 컬러필터층이 형성되어 있고, 상기 센싱 전극은 상기 제1 기관 상에 형성된 차광층으로 이루어진 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 구체적으로는 사용자의 터치 신호를 감지할 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 액정표시장치는 동작 전압이 낮아 소비 전력이 적고 휴대용으로 쓰일 수 있는 등의 이점으로 노트북 컴퓨터, 모니터, 우주선, 항공기 등에 이르기까지 응용분야가 넓고 다양하다.

[0003] 액정표시장치는 하부기관, 상부기관, 및 상기 양 기관 사이에 형성된 액정층을 포함하여 구성되며, 전계 인가 유무에 따라 액정층의 배열이 조절되고 그에 따라 광의 투과도가 조절되어 화상이 표시되는 장치이다.

[0004] 한편, 노트북 컴퓨터 등과 같이 사용자의 터치를 감지되는 액정표시장치가 개발되었고, 그와 같은 액정표시장치에는 사용자의 터치를 감지하기 위해서 센싱 전극과 같은 위치감지소자가 구비되어 있다.

[0005] 이와 같은 위치감지소자가 구비된 액정표시장치는 위치감지방식에 따라 저항막 방식, 정전용량 방식, 자계 방식 등으로 분류될 수 있다. 상기 저항막 방식은 사용자의 터치에 의한 압력으로 발생하는 전류량 변화를 감지하는 방식이고, 상기 정전용량 방식은 사용자의 터치시 발생하는 커패시턴스 변화를 감지하는 방식이고, 상기 자계 방식은 자계를 인가한 상태에서 선택된 위치를 전압의 변화로써 감지하는 방식이다.

[0006] 이하, 도면을 참조로 종래의 일반적인 액정표시장치에 대해서 설명하기로 한다.

[0007] 도 1은 종래의 액정표시장치의 개략적인 단면도이다.

[0008] 도 1에서 알 수 있듯이, 종래의 액정표시장치는 상부기관(10), 하부기관(20), 및 상기 상부기관(10)과 하부기관(20) 사이에 형성된 액정층(30)을 포함하여 이루어진다.

[0009] 상기 상부기관(10)의 일면, 보다 구체적으로는 상기 하부기관(20)과 대향하는 상기 상부기관(10)의 일면에는 빛샘을 방지하기 위한 차광층(12)이 형성되어 있고, 상기 차광층(12) 사이의 영역에는 색상 구현을 위한 적색(R), 녹색(G), 및 청색(B)의 컬러필터층(14)이 각각 형성되어 있고, 상기 컬러필터층(14) 상에는 기관 평탄화를 위한 오버 코트층(16)이 형성되어 있다.

[0010] 상기 하부기관(20) 일면, 보다 구체적으로는 상기 상부기관(10)과 대향하는 상기 하부기관(20)의 일면에는, 도시하지는 않았지만, 스위칭 소자로서 박막 트랜지스터가 형성되어 있고, 상기 박막 트랜지스터와 연결되는 화소 전극이 형성되어 있고, 그리고, 상기 화소전극과 함께 평행한 전계를 형성하기 위해서 상기 화소전극과 평행하게 배열된 공통전극이 형성되어 있다.

[0011] 또한, 상기 상부기관(10)의 타면, 보다 구체적으로는 상기 하부기관(20)과 대향하지 않는 상기 상부기관(10)의 타면에는 ITO(Indium Tin Oxide)층(40)이 형성되어 있다.

[0012] 상기 ITO층(40)은 제조공정 중에 발생하는 정전기를 방지하기 위해 형성된 것이다. 즉, 액정표시장치의 제조 과정에서 기관이 다수의 공정장비 및 운송장비와의 접촉하게 되는데 그때에 기관에 정전기가 발생할 수 있으며, 이와 같은 정전기 발생을 방지하기 위해서 상기 상부기관(10)의 타면에 도전성 물질층인 ITO층(40)을 형성한 것이다.

[0013] 그러나, 이와 같은 종래의 액정표시장치는, 상기 ITO층(40)을 형성함으로써 제조공정 중 발생하는 정전기를 방지할 수 있는 장점이 있지만, 위치감지소자가 구비된 액정표시장치에서는 상기 ITO층(40)으로 인해서 사용자의 터치 감도가 떨어지는 단점이 있다. 즉, 사용자가 액정표시장치에 터치를 할 때 액정표시장치의 상부쪽에 위치

하는 상기 IT0층(40)이 사용자의 터치 감도를 방해하는 역할을 하기 때문에, 결국 위치감지가 원활히 이루어지지 않게 된다. 특히, 사용자의 터치시 발생하는 커패시턴스 변화를 감지하는 정전용량 방식의 액정표시장치에서 그와 같은 문제가 두드러지게 된다.

발명의 내용

해결 하고자하는 과제

[0014] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 제조공정 중 발생하는 정전기를 방지함과 더불어 사용자의 터치 감도 저하를 방지할 수 있는 액정표시장치를 제공하는 것을 목적으로 한다.

과제 해결수단

[0015] 본 발명은 상기 목적을 달성하기 위해서, 서로 대향하는 제1 기판 및 제2 기판; 상기 제1 기판 및 제2 기판 사이에 형성되는 액정층; 및 상기 제2 기판과 마주하지 않는 상기 제1 기판의 일면에 형성되어 정전기를 방지함과 더불어 터치 감도를 향상시키기 위해서 소정의 형상으로 패턴 형성된 투명전극 패턴층을 포함하는 것을 특징으로 하는 액정표시장치를 제공한다.

[0016] 이때, 상기 투명전극 패턴층은 제1 방향으로 형성된 복수 개의 제1 패턴들이 소정 간격으로 이격 배열되어 형성될 수 있으며, 이 경우, 상기 제1 패턴들은 상기 제1 방향과 상이한 제2 방향으로 배열된 제2 패턴을 통해 서로 연결될 수 있다. 또한, 상기 제1 패턴들은 제1 폭을 구비한 영역과 상기 제1 폭과 상이한 제2 폭을 구비한 영역을 포함할 수 있다.

[0017] 상기 투명전극 패턴층의 패턴 폭은 5 ~ 100 μm 범위일 수 있다.

[0018] 상기 투명전극 패턴층은 상기 제2 기판에 구비된 접지패드와 연결되어 접지될 수 있으며, 이 경우, 상기 투명전극 패턴층은 도전성 테이프에 의해서 상기 접지패드와 연결될 수 있다.

[0019] 상기 제1 기판 및 제2 기판 중 어느 하나의 기판 상에는 사용자의 터치를 감지하기 위한 센싱 전극이 형성될 수 있으며, 이 경우, 상기 센싱 전극은 상기 제2 기판 상에 형성된 공통전극으로 이루어질 수도 있고, 상기 제1 기판 상에 형성된 차광층으로 이루어질 수도 있다.

효과

[0020] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0021] 본 발명은 제1 기판의 일면에 투명전극 패턴층을 형성함으로써 제조공정 중 발생하는 정전기를 방지함과 더불어 투명전극 패턴층을 제1 기판의 일면 전체에 형성하지 않고 소정 형상으로 패턴화함으로써 전극의 저항이 증가되어 사용자의 터치 감도를 향상시키는 효과가 있다.

[0022] 특히, 본 발명은 사용자의 터치시 발생하는 커패시턴스 변화를 감지하는 정전용량 방식의 액정표시장치에서 센싱 전극의 터치 감도 향상에 유용하게 적용할 수 있다.

발명의 실시를 위한 구체적인 내용

[0023] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 설명하기로 한다.

[0024] 도 2는 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 단면도이다.

[0025] 도 2에서 알 수 있듯이, 본 발명의 일 실시예에 따른 액정표시장치는, 서로 대향하는 제1 기판(100)과 제2 기판(200), 및 상기 제1 기판(100)과 제2 기판(200) 사이에 형성된 액정층(300)을 포함하여 이루어진다.

[0026] 상기 제1 기판(100)의 일면, 보다 구체적으로는, 상기 제2 기판(200)과 마주하지 않는 상기 제1 기판(100)의 일면에는 투명전극 패턴층(400)이 형성되어 있다.

[0027] 상기 투명전극 패턴층(400)은 기본적으로 제조공정 중 발생하는 정전기를 방지하는 역할을 하며, 또한 상기 제1 기판(100)의 일면 전체에 형성되지 않고 소정 형상으로 패턴화됨으로써 사용자의 터치 감도를 향상시키게 된다. 즉, 도시된 바와 같이, 상기 제1 기판(100)의 일면에 소정 형상으로 상기 투명전극 패턴(400)을 형성하게 되면, 종래와 같이 상기 제1 기판(100)의 일면 전체에 IT0층을 형성하는 경우에 비하여 전극의 저항이 증가하게 되고, 그에 따라 액정표시장치의 센싱 전극에서의 터치감도가 향상되는 효과가 있다. 특히, 사용자의 터치시 발생하는

커패시턴스 변화를 감지하는 정전용량 방식의 액정표시장치의 경우 전극의 저항이 증가됨으로 인해서 센싱 전극의 터치 감도 향상효과가 두드러진다.

- [0028] 상기 투명전극 패턴층(400)의 구체적인 형상은 다양하게 변경할 수 있으며, 그 예를 도 3a 및 도 3b에 도시하였다. 다만, 본 발명에 따른 투명전극 패턴층(400)의 형상이 도 3a 및 도 3b에 한정되는 것은 아니다.
- [0029] 도 3a 및 도 3b는 본 발명의 다양한 실시예에 따른 투명전극 패턴층(400)의 개략적인 평면도이다.
- [0030] 도 3a 및 도 3b에서 알 수 있듯이, 상기 투명전극 패턴층(400)은 제1 방향(y 방향)으로 형성된 복수 개의 제1 패턴들(400a) 및 상기 제1 방향과 상이한 제2 방향(x 방향)으로 형성된 복수 개의 제2 패턴들(400b)을 포함하여 이루어질 수 있다.
- [0031] 상기 제1 패턴들(400a)은 소정 간격으로 이격 배열되어 있고, 각각의 제1 패턴들(400a)은 상기 제2 패턴들(400b)과 연결되어 있다. 즉, 상기 제1 패턴들(400a)과 상기 제2 패턴들(400b)은 전체적으로 연결된 구조로 형성된다.
- [0032] 또한, 도 3b에서 알 수 있듯이, 상기 제1 패턴들(400a)은 제1 폭(W1)을 구비한 영역과 상기 제1 폭(W1)과 상이한 제2 폭(W2)을 구비한 영역을 포함하여 이루어질 수 있다.
- [0033] 이상과 같은 제1 패턴들(400a) 및 제2 패턴들(400b)로 이루어진 투명전극 패턴층(400)은 제조과정 중 발생하는 정전기를 방지함과 더불어 터치 감도를 향상시키기 위해서 그 패턴들의 폭을 적절히 조절할 필요가 있다.
- [0034] 구체적으로 설명하면, 제조과정 중 발생하는 정전기를 방지하기 위해서는 전극의 저항이 작은 것이 유리하고 터치 감도를 향상시키기 위해서는 전극의 저항이 큰 것이 유리하기 때문에 양자를 적절히 조절하여 전극의 저항을 설정하는 것이 바람직하는데, 전극의 저항은 전극의 폭에 반비례하는 특성이 있으므로, 결국, 설정된 전극의 저항에 맞도록 전극의 폭을 적절히 조절할 필요가 있다.
- [0035] 이와 같은 점을 고려할 때, 상기 투명전극 패턴층(400), 보다 구체적으로는 상기 제1 패턴들(400a) 및 제2 패턴들(400b)의 패턴 폭은 5 ~ 100 μm 범위로 설정할 수 있다. 만약, 상기 투명전극 패턴층(400)의 패턴 폭이 5 μm 미만일 경우에는 전극이 저항이 너무 커져 제조과정 중 발생하는 정전기 방지효과가 떨어질 수 있고, 상기 투명전극 패턴층(400)의 패턴 폭이 100 μm 를 초과할 경우에는 전극이 저항이 너무 작아져 터치 감도 향상 효과가 떨어질 수 있다.
- [0036] 한편, 상기 투명전극 패턴층(400)을 구성하는 패턴들 사이의 이격 거리, 예로서 상기 제1 패턴들(400a) 사이의 이격 거리는 적절히 조절할 수 있는데, 시인성 측면을 고려할 때 그 이격 거리가 너무 큰 것은 바람직하지 않을 수 있다. 보다 구체적으로 설명하면, 상기 투명전극 패턴층(400)을 구성하는 패턴들 영역을 투과하는 광과 상기 투명전극 패턴층(400)을 구성하는 패턴들 사이의 영역을 투과하는 광 사이에는 투과율이 상이하게 되는데, 상기 투명전극 패턴층(400)을 구성하는 패턴들 사이의 이격 거리가 너무 크게 되면, 투과율 차이가 커져서 시인성 측면에서 바람직하지 않을 수 있고, 따라서, 사용자가 인식하지 못할 정도로 상기 이격 거리를 소정 거리 내로 설정하는 것이 바람직하다.
- [0037] 이와 같은 투명전극 패턴층(400)은 ITO 등과 같은 투명도전물을 쉐도우 마스크(shadow mask)를 이용하여 증착함으로써 패턴 형성할 수 있다.
- [0038] 한편, 상기 제1 기판(100)의 일면에 형성된 투명전극 패턴층(400)은 상기 제2 기판(200)을 통해 접지될 수 있는데, 이에 대해서 도 4a 및 도 4b를 참고하여 설명하기로 한다.
- [0039] 도 4a 및 도 4b는 각각 본 발명에 따른 투명전극 패턴층(400)이 제2 기판(200)을 통해 접지되는 모습을 도시한 개략적인 평면도 및 단면도이다.
- [0040] 도 4a 및 도 4b에서 알 수 있듯이, 상기 제1 기판(100)의 일면에는 투명전극 패턴층(400)이 형성되어 있고, 상기 제2 기판(200)의 일면에는 접지패드(201)가 형성되어 있다.
- [0041] 또한, 상기 투명전극 패턴층(400)은 도전성 테이프와 같은 도전체(500)를 통해 상기 접지패드(201)와 연결되어 있다. 이와 같이 상기 투명전극 패턴층(400)이 상기 제2 기판(200)을 통해 접지되어 있기 때문에 공정 중에 기판에 정전기가 발생하는 것이 방지된다.
- [0042] 다시 도 2를 참조하면, 상기 제1 기판(100)의 타면, 보다 구체적으로는, 상기 제2 기판(200)과 마주하는 상기 제1 기판(100)의 타면에는 차광층(120)이 형성되어 있다.

- [0043] 상기 차광층(120)은 화소영역 이외의 영역으로 광이 누설되는 것을 차단하는 역할을 하는 것으로서, 매트릭스(matrix)구조로 패턴형성되어 있다. 또한, 상기 차광층(120)은 센싱 전극으로 기능할 수도 있으며, 이 경우는 상기 차광층(120)이 도전물질을 포함하여 이루어지고, 또한 터치 신호를 인가하기 위한 신호인가부가 상기 차광층(120)에 연결된다.
- [0044] 상기 차광층(120) 사이에는 적색(R), 녹색(G), 및 청색(B)의 컬러필터층(140)이 형성되어 있다. 상기 컬러필터층(140)은 도시된 바와 같이, 적색(R), 녹색(G), 및 청색(B)의 필터층 이외에 황색(Y), 백색(W) 또는 시안(CYAN)색의 필터층이 추가로 형성될 수도 있다.
- [0045] 상기 컬러필터층(140) 상에는 기판 평탄화를 위한 오버코트층(160)이 형성되어 있다.
- [0046] 상기 제2 기판(200) 상에는 화소영역을 정의하는 게이트 라인과 데이터 라인이 서로 교차되도록 형성되어 있고, 상기 게이트 라인과 데이터 라인이 교차하는 영역에 스위칭 소자로서 박막 트랜지스터가 형성되어 있고, 상기 화소영역에는 화소전극과 공통전극이 서로 평행하게 배열되어 있는데, 이와 같은 제2 기판(200)의 구성에 대해서 설명하면 하기와 같다. 이하에서 설명하는 제2 기판(200)의 구성은 일 예에 해당하는 것으로서, 본 발명에 따른 액정표시장치의 제2 기판(200)이 반드시 이에 한정되는 것은 아니다.
- [0047] 도 5a는 본 발명의 일 실시예에 따른 제2 기판의 평면도이고, 도 5b는 도 5a의 I-I라인에 해당하는 단면도이다. 도 5a 및 도 5b는 액정표시장치의 하나의 화소만을 도시한 것이다.
- [0048] 도 5a에서 알 수 있듯이, 제2 기판(200) 상에는 게이트 라인(210) 및 데이터 라인(230)이 서로 교차하도록 형성되어 있다. 상기 게이트 라인(210)과 데이터 라인(230)이 교차하는 영역에는 박막 트랜지스터(T)가 형성되어 있다.
- [0049] 상기 박막 트랜지스터(T)는 게이트 전극(212), 반도체층(220), 소스 전극(232), 드레인 전극(234)을 포함하여 이루어진다.
- [0050] 상기 게이트 전극(212)은 상기 게이트 라인(210)에서 분지되어 돌출형성되어 있고, 상기 소스 전극(232)은 상기 데이터 라인(230)에서 분지되어 돌출형성되어 있고, 상기 드레인 전극(234)은 상기 소스 전극(232)과 소정 간격으로 이격되어 있다.
- [0051] 이와 같은 박막 트랜지스터(T)에는 화소 전극(240)이 연결되어 있는데, 구체적으로, 상기 화소 전극(240)은 상기 박막 트랜지스터(T)의 드레인 전극(234)과 연결되어 있다.
- [0052] 또한, 상기 화소 전극(240)과 함께 수평 전계를 형성하기 위해서 상기 화소 전극(240)과 평행하게 공통 전극(250)이 배열되어 있다. 상기 공통전극(250)은 공통라인(252)에서 분지되어 있다. 상기 공통전극(250)은 센싱 전극으로 기능할 수도 있으며, 이 경우는 터치 신호를 인가하기 위한 신호인가부가 상기 공통전극(250)과 연결된다.
- [0053] 도 5b에서 알 수 있듯이, 상기 제2 기판(200) 상에는 게이트 전극(212)이 형성되어 있고, 상기 게이트 전극(212)을 포함한 제2 기판(200) 상에는 게이트 절연막(215)이 형성되어 있다. 상기 게이트 절연막(215) 상에는 반도체층(220)이 형성되어 있고, 상기 반도체층(220) 상에는 소스/드레인 전극(232, 234)이 소정 간격으로 이격형성되어 있다. 또한, 상기 반도체층(220)은 상기 소스/드레인 전극(232, 234)과 접촉하는 영역에 불순물이 도핑된 오믹 콘택층(222)이 구비되어 있다. 상기 소스/드레인 전극(232, 234) 상에는 보호막(245)이 형성되어 있다.
- [0054] 한편, 화소영역에는 화소전극(240)과 공통전극(250)이 형성되어 있다.
- [0055] 상기 화소전극(240)은 상기 게이트 절연막(215) 상에 형성되어 있다. 즉, 상기 화소전극(240)은 상기 소스/드레인 전극(232, 234)과 동일층에 형성되어 있으며, 특히 상기 드레인 전극(234)에서 연장되어 형성되어 있다.
- [0056] 상기 공통전극(250)은 상기 게이트 절연막(215) 하부의 제2 기판(200) 상에 형성되어 있다. 즉, 상기 공통전극(250)은 상기 게이트 전극(212)과 동일층에 형성되어 있다.
- [0057] 도 6a는 본 발명의 다른 실시예에 따른 제2 기판의 평면도이고, 도 6b는 도 6a의 I-I라인에 해당하는 단면도로서, 이는 공통전극(250) 및 공통라인(252)의 형성 위치만을 제외하고 전술한 도 5a 및 도 5b에 따른 제2 기판과 동일하다. 따라서, 동일한 구성에 대해서 동일한 도면부호를 부여하였고, 동일한 구성에 대한 구체적인 설명은 생략하기로 한다.

[0062] 도 1은 종래의 액정표시장치의 개략적인 단면도이다.

[0063] 도 2는 본 발명의 일 실시예에 따른 액정표시장치의 개략적인 단면도이다.

[0064] 도 3a 및 도 3b는 본 발명의 다양한 실시예에 따른 투명전극 패턴층의 개략적인 평면도이다.

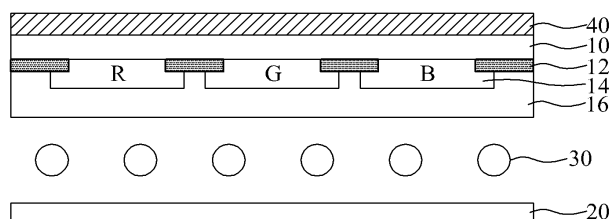
[0065] 도 4a 및 도 4b는 각각 본 발명에 따른 투명전극 패턴층이 제2 기판을 통해 접지되는 모습을 도시한 개략적인 평면도 및 단면도이다.

[0066] 도 5a는 본 발명의 일 실시예에 따른 제2 기판의 평면도이고, 도 5b는 도 5a의 I-I라인에 해당하는 단면도이다.

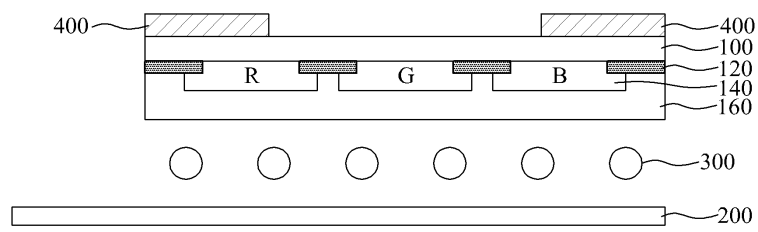
[0067] 도 6a는 본 발명의 다른 실시예에 따른 제2 기판의 평면도이고, 도 6b는 도 6a의 I-I라인에 해당하는 단면도이다.

[0068] <도면의 주요부 구성에 대한 부호의 설명>

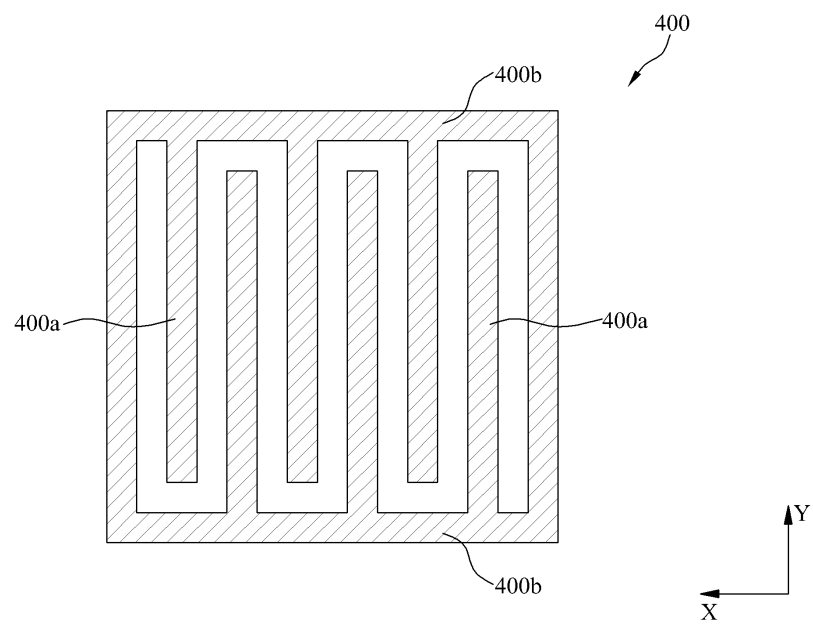
[0069] 100: 제1 기판	120: 차광층
[0070] 140: 컬러필터층	160: 오버 코트층
[0071] 200: 제2 기판	201: 접지패드
[0072] 300: 액정층	400: 투명전극 패턴층



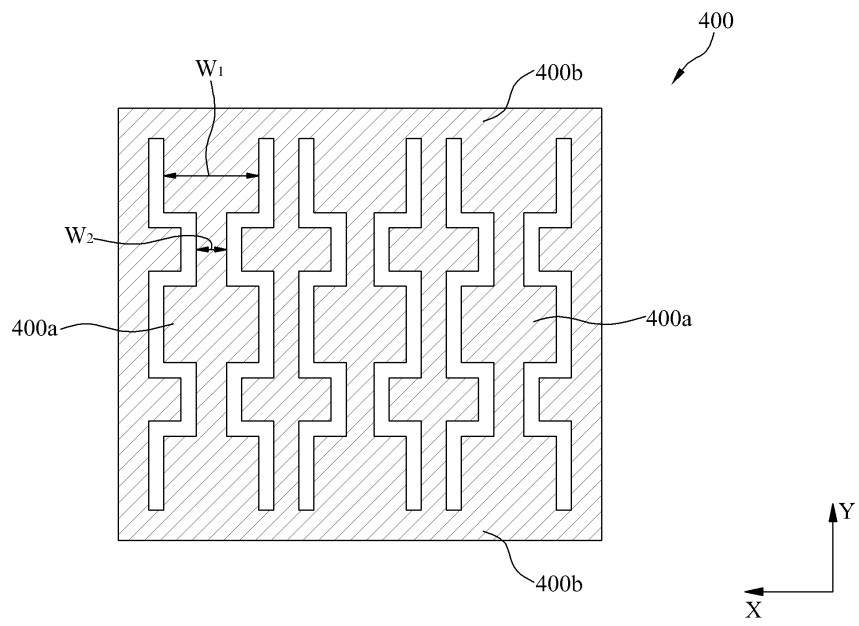
도면2



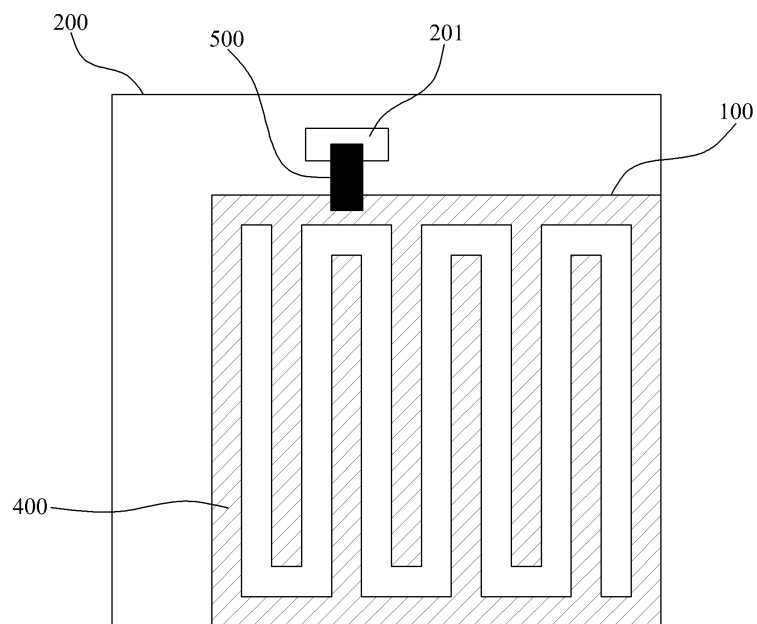
도면3a



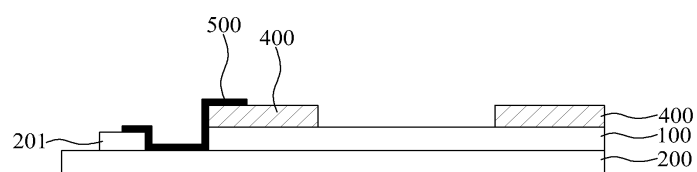
도면3b



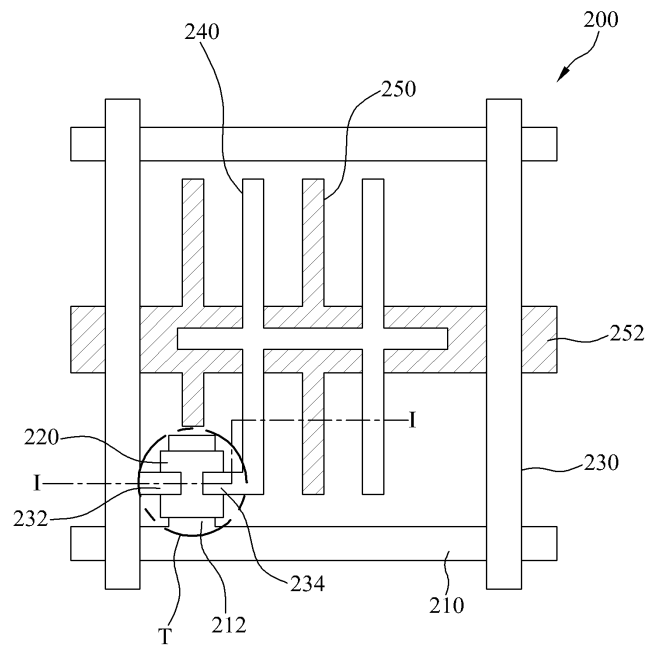
도면4a



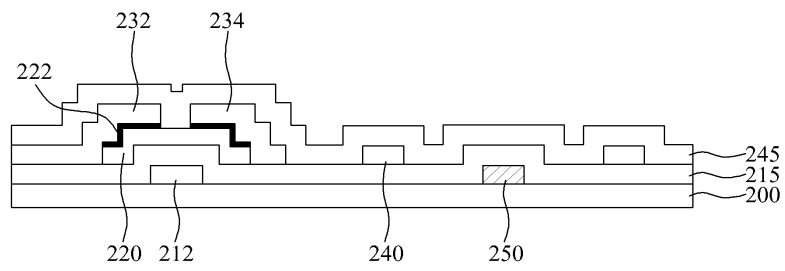
도면4b



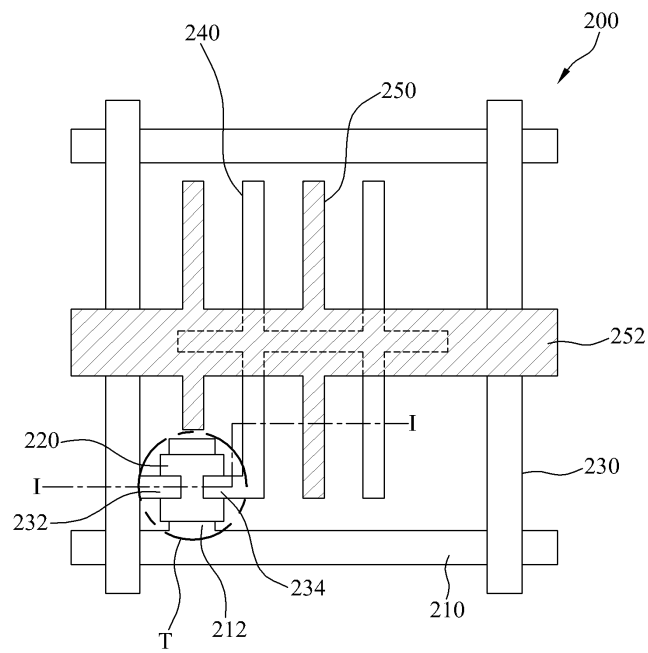
도면5a



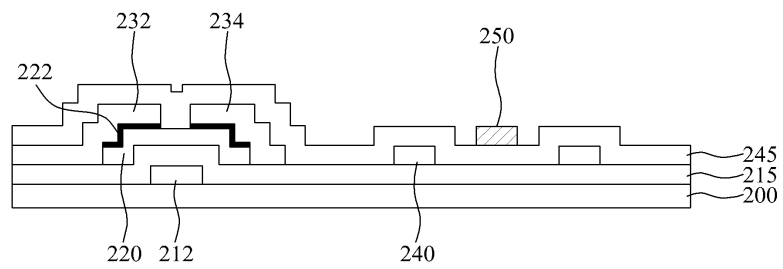
도면5b



도면6a



도면6b



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110054725A	公开(公告)日	2011-05-25
申请号	KR1020090111480	申请日	2009-11-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG IN HYUK		
发明人	SONG, IN HYUK		
IPC分类号	G02F1/1343 G06F3/041		
CPC分类号	G06F3/041 G02F1/134363 G02F2001/134318 G02F2001/133334 G06F2203/04107 G02F1/13338		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示装置，以防止用户的触摸灵敏度降低，防止在制造过程中产生静电并增加用户的触摸灵敏度。组成：第一基板（100）面对第二基板（200）。在第一基板和第二基板之间形成液晶层（300）。图案化透明电极图案层（400）以预定图案形成，以增加触摸灵敏度并防止形成在第一基板中的用户的触摸灵敏度。

