



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0035047
(43) 공개일자 2011년04월06일

(51) Int. Cl.

G02F 1/133 (2006.01) G06F 3/044 (2006.01)

(21) 출원번호 10-2009-0092595

(22) 출원일자 2009년09월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 용산구 한강로3가 65-228

(72) 발명자

김철세

대구광역시 달서구 도원동 강산타운아파트 409동 205호

(74) 대리인

박영복, 김용인

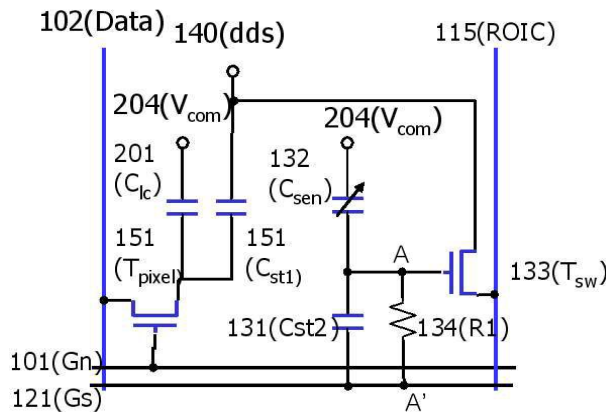
전체 청구항 수 : 총 10 항

(54) 액정 표시 장치

(57) 요약

본 발명은 터치에 따른 액정 정전 용량의 변화를 인식하여 터치의 유무 및 터치 위치를 감지할 수 있는 액정 표시 장치에 관한 것으로, 서로 대향된 제 1 기판 및 제 2 기판;과, 상기 제 1 기판 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인 및 데이터 라인;과, 상기 게이트 라인과 데이터 라인의 각 교차부에 형성된 픽셀 트랜지스터 및 상기 화소 영역에 형성된 화소 전극;과, 상기 제 2 기판 전면에 형성된 공통 전극;과, 상기 제 1, 제 2 기판 사이에 충전된 액정층;과, 상기 화소 전극과 공통 전극 사이에 형성된 액정 캐패시터;와, 상기 제 1 기판 상에 형성된 스토리지 라인;과, 상기 게이트 라인과 평행하게 형성된 스위칭 라인;과, 상기 데이터 라인과 평행한 리드 아웃 배선;과, 상기 스토리지 라인과 상기 픽셀 트랜지스터 사이에 형성된 제 1 스토리지 캐패시터;과, 상기 스위칭 라인과 상기 공통 전극 사이에 직렬로 형성된 제 2 스토리지 캐패시터 및 센싱 캐패시터; 및 상기 제 2 스토리지 캐패시터와 센싱 캐패시터의 접점에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터를 포함하여 이루어진 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

서로 대향된 제 1 기관 및 제 2 기관;

상기 제 1 기관 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인 및 데이터 라인;

상기 게이트 라인과 데이터 라인의 각 교차부에 형성된 픽셀 트랜지스터 및 상기 화소 영역에 형성된 화소 전극;

상기 제 2 기관 전면에 형성된 공통 전극;

상기 제 1, 제 2 기관 사이에 충전된 액정층;

상기 화소 전극과 공통 전극 사이에 형성된 액정 캐패시터;

상기 제 1 기관 상에 형성된 스토리지 라인;

상기 게이트 라인과 평행하게 형성된 스위칭 라인;

상기 데이터 라인과 평행한 리드 아웃 배선;

상기 스토리지 라인과 상기 픽셀 트랜지스터 사이에 형성된 제 1 스토리지 캐패시터;

상기 스위칭 라인과 상기 공통 전극 사이에 직렬로 형성된 제 2 스토리지 캐패시터 및 센싱 캐패시터; 및

상기 제 2 스토리지 캐패시터와 센싱 캐패시터의 접점에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터를 포함하여 이루어진 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1항에 있어서,

상기 스위칭 트랜지스터의 소오스 전극이 상기 스토리지 라인에 연결되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1항에 있어서,

상기 스위칭 트랜지스터의 소오스 전극이 별도의 전원 전압 라인에 연결되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1항에 있어서,

상기 제 2 스토리지 캐패시터와 병렬로, 상기 스위칭 라인과 상기 스위칭 트랜지스터의 게이트 전극 사이에, 저항이 더 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 4항에 있어서,

상기 저항의 저항 값과 상기 제 2 스토리지 캐패시터, 센싱 캐패시터 및 스위칭 트랜지스터의 정전용량 값으로 정의되는 시정수는, 1프레임 시간보다 작고, 상기 스위칭 라인에 인가되는 하이 신호의 온타임(on-time) 기간보다 큰 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 1항에 있어서,

상기 센싱 캐패시터가 정의되는 상기 공통 전극 상에 상기 제 1 기관 상의 최상부면과 이격되는 센싱 스페이스가 더 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 7

서로 대향된 제 1 기관 및 제 2 기관;

상기 제 1 기관 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인 및 데이터 라인;

상기 게이트 라인과 데이터 라인의 각 교차부에 형성된 픽셀 트랜지스터 및 상기 화소 영역에 형성된 화소 전극;

상기 제 2 기관 전면에 형성된 공통 전극;

상기 제 1, 제 2 기관 사이에 충전된 액정층;

상기 화소 전극과 공통 전극 사이에 형성된 액정 캐패시터;

상기 제 1 기관 상에 형성된 스토리지 라인;

상기 데이터 라인과 평행한 리드 아웃 배선;

상기 스토리지 라인과 상기 픽셀 트랜지스터 사이에 형성된 제 1 스토리지 캐패시터;

상기 게이트 라인과 상기 공통 전극 사이에 직렬로 형성된 제 2 스토리지 캐패시터 및 센싱 캐패시터; 및

상기 제 2 스토리지 캐패시터와 센싱 캐패시터의 접점에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터를 포함하여 이루어진 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 7항에 있어서,

상기 스위칭 트랜지스터의 소오스 전극이 상기 스토리지 라인에 연결되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 9

제 7항에 있어서,

상기 제 2 스토리지 캐패시터와 병렬로, 상기 게이트 라인과 상기 스위칭 트랜지스터의 게이트 전극 사이에, 저항이 더 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 10

제 9항에 있어서,

상기 저항의 저항 값과 상기 제 2 스토리지 캐패시터, 센싱 캐패시터 및 스위칭 트랜지스터의 정전용량 값으로 정의되는 시정수는, 1프레임 시간보다 작고, 상기 게이트 라인에 인가되는 게이트 하이 신호의 온타임(on-time) 시간보다 큰 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로 특히, 터치에 따른 액정 정전 용량의 변화를 인식하여 터치 유무 및 터치 위치를 감지할 수 있는 액정 표시 장치에 관한 것이다.

배경기술

[0002] 최근, 본격적인 정보화 시대로 접어들어 따라 전기적 정보신호를 시각적으로 표현하는 디스플레이(display)분야가 급속도로 발전해 왔고, 이에 부응하여 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 여러 가지 다양한 평판 표시장치(Flat Display Device)가 개발되어 기존의 브라운관(Cathode Ray Tube : CRT)을 빠르게 대체하고 있다.

- [0003] 이 같은 평판 표시장치의 구체적인 예로는 액정표시장치(Liquid Crystal Display device: LCD), 플라즈마표시장치(Plasma Display Panel device: PDP), 전계방출표시장치(Field Emission Display device: FED), 전기발광표시장치(Electro luminescence Display Device : ELD) 등을 들 수 있는데, 이들은 공통적으로 화상을 구현하는 평판 표시패널을 필수적인 구성요소로 하는 바, 평판 표시패널은 고유의 발광 또는 편광물질층을 사이에 두고 한 쌍의 투명 절연기판을 대면 합착시킨 구성을 갖는다.
- [0004] 이중 액정 표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 화상 표시장치는 액정셀을 가지는 표시패널과, 표시패널에 광을 조사하는 백 라이트 유닛 및 액정셀을 구동하기 위한 구동회로를 포함하여 구성된다.
- [0005] 표시패널은 복수의 게이트 라인과 복수의 데이터 라인이 교차하여 복수의 단위 화소영역이 정의 되도록 형성된다. 이때, 각 화소영역에는 서로 대향하는 박막 트랜지스터 어레이 기관과 컬러필터 어레이 기관과, 두 기관 사이에 일정한 셀갭 유지를 위해 위치하는 스페이서와, 그 셀갭에 채워진 액정을 구비한다.
- [0006] 박막 트랜지스터 어레이 기관은 게이트 라인들 및 데이터 라인들과, 그 게이트 라인들과 데이터 라인들의 교차부마다 스위치소자로 형성된 박막 트랜지스터와, 액정셀 단위로 형성되어 박막 트랜지스터에 접속된 화소 전극 등과, 그들 위에 도포된 배향막으로 구성된다. 게이트 라인들과 데이터 라인들은 각각의 패드부를 통해 구동회로들로부터 신호를 공급받는다.
- [0007] 박막 트랜지스터는 게이트 라인에 공급되는 스캔신호에 응답하여 데이터 라인에 공급되는 화소 전압신호를 화소 전극에 공급한다.
- [0008] 컬러필터 어레이 기관은 액정셀 단위로 형성된 컬러필터들과, 컬러필터들간의 구분 및 외부광 반사를 위한 블랙 매트릭스와, 액정셀들에 공통적으로 기준전압을 공급하는 공통 전극 등과, 그들 위에 도포되는 배향막으로 구성된다.
- [0009] 이렇게 별도로 제작된 박막 트랜지스터 기관과 컬러필터 어레이 기관을 정렬한 후 서로 대향 합착한 다음 액정을 주입하고 봉입함으로써 완성하게 된다.
- [0010] 이와 같이, 형성된 액정 표시 장치에, 최근 사람의 손이나 별도의 입력 수단을 통해 터치 부위를 인식하고 이에 대응하여 별도의 정보를 전달할 수 있는 터치 패널을 부가하는 요구가 늘고 있다. 현재 이러한 터치 패널은 액정 표시 장치의 외부 표면에 부착하는 형태로 적용되고 있어, 이를 액정 표시 장치 내의 패널 내부로 장착하고자 하는 노력이 제기되고 있다.
- [0011] 이하에서 설명하는 예는 상기 터치 패널을 액정 표시 장치 내부에 형성하여 터치 패널의 별도 부착에 수반되는 부피 증가를 방지하는 예를 나타낸 것이다.
- [0012] 이하, 첨부된 도면을 참조하여 종래의 액정 표시 장치를 설명하면 다음과 같다.
- [0013] 도 1은 종래의 정전용량 방식을 나타낸 개략 회로도이며, 도 2는 도 1의 정전 용량 센서 및 이의 구동 방식을 나타낸 회로도이다.
- [0014] 도 1 및 도 2와 같이, 종래의 액정 표시 장치는 서로 대향된 제 1, 제 2 기관(미도시)과, 그 사이에 충전된 액정층(미도시)과, 상기 제 1 기관 상에 서로 교차하여 화소 영역을 정의하는 게이트 라인(Gate)(11) 및 데이터 라인(Data)(12)과, 상기 게이트 라인(11)과 데이터 라인(12)의 교차부에 형성되는 박막 트랜지스터(TFT)를 포함하여 이루어진다. 그리고, 상기 제 2 기관 상에는 전면에 공통 전극(미도시, Vcom(인가전압))이 형성되고, 상기 제 1 기관 상의 상기 화소 영역에는 화소 전극(13)이 형성된다.
- [0015] 여기서, 화소 영역 외측에 정전용량 센싱을 위해 상기 게이트 라인(11)과 평행하게 위치한 제 1 배선(21)과, 상기 데이터 라인(12)과 평행하게 위치한 제 2 배선(22)이 더 형성되며, 각각 제 1 배선(21) 및 제 2 배선(22)에 평행한 제 1 기준 전압선(Vref1)과 제 2 기준 전압선(Vref2)이 더 형성된다.
- [0016] 그리고, 상기 제 1 기준 전압선(Vref1)과, 상기 제 1 배선(21) 사이에 제 1 보조 캐패시터(Cref1), 제 1 기준 전압선(Vref1)과 공통 전극(Vcom) 사이에 제 1 정전 용량 캐패시터(C1c1)가 형성된다. 이 경우, 상기 제 1 보조 캐패시터(Cref1) 및 제 1 정전 용량 캐패시터(C1c1)는 직렬로 형성된다. 이러한 직렬 연결의 제 1 보조 캐패시터(Cref1)와 제 1 정전 용량 캐패시터(C1c1)는 각 화소별로 대응되어 형성된다.

[0017] 마찬가지로, 상기 제 2 기준 전압선(Vref2)과, 상기 제 2 배선(22) 사이에 제 2 보조 캐패시터(Cref2)가 형성되고, 공통 전극(Vcom)과 상기 제 2 배선(22) 사이에 제 2 정전 용량 캐패시터(C1c2)가 형성된다. 상기 제 2 보조 캐패시터(Cref2)와 제 2 정전 용량 캐패시터(C1c2) 역시 직렬로 연결되어 형성된다.

[0018] 여기서, 제 1 배선(21)에서 감지되는 신호는 그 단부에 도 2와 같은 앰플리파이어(Amplifier)(31)을 두어, 각각의 정전 용량 캐패시터(C1c)(32)와 보조 캐패시터(Cref)(33)와의 사이의 노드(Vn1)에 걸리는 전압을 증폭시킨 값을 얻으며, 이 값에 따라 터치 여부와 터치 위치를 감지한다. 즉, 상기 노드(Vn1)에서의 전압 값은, 상기 정전 용량 캐패시터(C1c)(32)의 값이 터치의 여부에 따라 가변되며, 터치시 상기 정전 용량 캐패시터(C1c)(32)의 값은 터치시 초기 상태와 상이하게 상기 노드(Vn1)로부터 상기 앰플리파이어(31)를 통해 출력되는 전압(Vout) 값을 측정되는 경우, 터치상태임을 알 수 있고, 이에 해당 터치 위치를 감지한다.

[0019] 그리고, 정전용량 캐패시터와 보조 캐패시터의 노드(Vn1)의 출력측의 반대인 타측에 제 1, 제 2 스위치(sw1, sw2)를 두어, 제1, 제 2 스위치별 선택적 신호를 인가한다.

[0020] 상기 제 1, 제 2 보조 캐패시터(Cref1, Cref2)(33)의 일측에 연결되는 제 1 및 제 2 기준 전압선(Vref1, Vref2)에는 각각 두 개의 공통 전압 값(Vcomh, Vcoml)이 서로 교차하여 인가된다. 그리고, 공통 전압이 VcomH인 경우, 제 1 스위치(sw1)을 통해 전압 Va가 인가되어 C1c(32)에 저장되었다가 공통 전압이 VcomL일 때, 앰플리파이어(amplifier)(31)로 출력된다. 결국, 출력되는 전압은 터치시 변화된 C1c(32) 값의 정보를 포함하게 된다. 정전 용량에 변화에 따른 출력 전압 변화는 다음과 같다.

$$\frac{\partial V_{n1}}{\partial C_{LC}} = -\frac{C_{ref}}{(C_{ref} + C_{LC})^2} \cdot (V_{comH} - V_{comL})$$

[0021]

[0022] 이러한 구성의 경우, X축 및 Y축의 교차 배치의 배선이 요구되며, 이에 따라 기생 캐패시터 증가가 예상된다.

발명의 내용

해결 하고자하는 과제

[0023] 그러나, 상기와 같은 종래의 정전용량 방식으로 터치를 인식하는 액정 표시 장치는 다음과 같은 문제점이 있다.

[0024] 첫째, 선택적으로 일 화소에 해당하는 지점의 전압 변화를 감지하여 터치여부를 알 수 있는 것으로, 동시에 여러 점을 터치시 인식이 불가능하다.

[0025] 둘째, 터치를 감지하기 위해 각각 X축 위치, Y축 위치를 감지하기 위해 서로 교차로 배선을 형성하게 되며, 패널의 크기 증가가 예상되고, 이와 같은 패널 사이즈 증가에 따라 배선이 갖는 라인 저항, 배선과 배선 사이의 기생 캐패시터가 부가되어, 커플링 캐패시턴스(coupling capacitance)가 증가하고 이에 따라 S/N(Signal to Noise)비가 낮아져 신호의 신뢰성이 떨어져 터치 인식이 어려워 질 수 있다.

[0026] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 터치에 따른 액정 정전 용량의 변화를 인식하여 터치의 유무 및 터치 위치를 감지할 수 있는 액정 표시 장치를 제공하는 데, 그 목적이 있다.

과제 해결수단

[0027] 상기와 같은 목적을 달성하기 위한 본 발명의 액정 표시 장치는, 서로 대향된 제 1 기판 및 제 2 기판;과, 상기 제 1 기판 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인 및 데이터 라인;과, 상기 게이트 라인과 데이터 라인의 각 교차부에 형성된 픽셀 트랜지스터 및 상기 화소 영역에 형성된 화소 전극;과, 상기 제 2 기판 전면에 형성된 공통 전극;과, 상기 제 1, 제 2 기판 사이에 충전된 액정층;과, 상기 화소 전극과 공통 전극 사이에 형성된 액정 캐패시터;와, 상기 제 1 기판 상에 형성된 스토리지 라인;과, 상기 게이트 라인과 평행하게 형성된 스위칭 라인;과, 상기 데이터 라인과 평행한 리드 아웃 배선;과, 상기 스토리지 라인과 상기 픽셀 트랜지스터 사이에 형성된 제 1 스토리지 캐패시터;과, 상기 스위칭 라인과 상기 공통 전극 사이에 직렬로 형성된 제 2 스토리지 캐패시터 및 센싱 캐패시터; 및 상기 제 2 스토리지 캐패시터와 센싱 캐패시터의 접점에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터를 포함하여 이루어진 것에 그 특징이 있다.

[0028] 한편, 상기 스위칭 트랜지스터의 소오스 전극이 상기 스토리지 라인에 연결되어 있다. 혹은, 상기 스위칭 트랜

지스터의 소오스 전극이 별도의 전원 전압 라인에 연결되어 있을 수 있다.

- [0029] 상기 제 2 스토리지 캐패시터와 병렬로, 상기 스위칭 라인과 상기 스위칭 트랜지스터의 게이트 전극 사이에, 저항이 더 형성될 수 있다. 이 때, 상기 저항의 저항 값과 상기 제 2 스토리지 캐패시터, 센싱 캐패시터 및 스위칭 트랜지스터의 정전용량 값으로 정의되는 시정수는, 1프레임 시간보다 작고, 상기 스위칭 라인에 인가되는 하이 신호의 온타임(on-time) 기간보다 큰 것이 바람직하다.
- [0030] 또한, 동일한 목적을 달성하기 위한 본 발명의 액정 표시 장치는, 서로 대향된 제 1 기관 및 제 2 기관;과, 상기 제 1 기관 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인 및 데이터 라인;과, 상기 게이트 라인과 데이터 라인의 각 교차부에 형성된 픽셀 트랜지스터 및 상기 화소 영역에 형성된 화소 전극;과, 상기 제 2 기관 전면에 형성된 공통 전극;과, 상기 제 1, 제 2 기관 사이에 증진된 액정층;과, 상기 화소 전극과 공통 전극 사이에 형성된 액정 캐패시터;와, 상기 제 1 기관 상에 형성된 스토리지 라인;과, 상기 데이터 라인과 평행한 리드 아웃 배선;과, 상기 스토리지 라인과 상기 픽셀 트랜지스터 사이에 형성된 제 1 스토리지 캐패시터;와, 상기 게이트 라인과 상기 공통 전극 사이에 직렬로 형성된 제 2 스토리지 캐패시터 및 센싱 캐패시터; 및 상기 제 2 스토리지 캐패시터와 센싱 캐패시터의 접점에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터를 포함하여 이루어진 것에 또 다른 특징이 있다.
- [0031] 이 때, 상기 스위칭 트랜지스터의 소오스 전극이 상기 스토리지 라인에 연결되어 있을 수 있다.
- [0032] 상기 제 2 스토리지 캐패시터와 병렬로, 상기 게이트 라인과 상기 스위칭 트랜지스터의 게이트 전극 사이에, 저항이 더 형성될 수 있으며, 이 때, 상기 저항의 저항 값과 상기 제 2 스토리지 캐패시터, 센싱 캐패시터 및 스위칭 트랜지스터의 정전용량 값으로 정의되는 시정수는, 1프레임 시간보다 작고, 상기 게이트 라인에 인가되는 게이트 하이 신호의 온타임(on-time) 기간보다 큰 것이 바람직하다.
- [0033] 한편, 상술한 구조들에서, 상기 센싱 캐패시터가 정의되는 상기 공통 전극 상에 상기 제 1 기관 상의 최상부면과 이격되는 센싱 스페이서가 더 형성될 수도 있다.

효 과

- [0034] 상기와 같은 본 발명의 액정 표시 장치는 다음과 같은 효과가 있다.
- [0035] 첫째, 종래의 X,Y축 방향으로 위치한 배선(리드 아웃 배선)을 구비한 정전용량 방식에 비해 데이터 라인에 평행한 방향의 리드 아웃 배선만을 구비하여, 구조상의 최적화를 이룰 수 있고, 또한, 배선간의 기생 용량을 줄일 수 있다. 이에 따라 대면적에서 보다 기생 용량에 대한 영향이 적어, 안정적으로 터치 감지를 꾀할 수 있다.
- [0036] 둘째, 액정 패널과 일체형으로 형성하여, 별도의 터치 패널 부착없이 터치센싱이 가능하며, 터치 기능 수행이 가능하며 터치 센서를 액정 패널 내에 내장함에 따라 외부 부착형 대비 경량 박형화가 가능하며, 제조 코스트를 낮출 수 있다.
- [0037] 셋째, 터치 감지를 위한 센싱 캐패시터를 형성함에 있어서, 액정 셀 내에 형성되는 스페이서를 이용하여, 그 상부에 공통 전극을 형성하고 하부 기관 상의 구조물을 변경하여, 센싱 캐패시터를 형성한다. 따라서, 센싱 캐패시터 정의를 위한 별도 공정이나 형성 부위를 늘리지 않고, 형성이 가능하다.
- [0038] 넷째, 포토 방식과 달리 외부광에 의한 영향없이 안정적으로 사용 가능하다.

발명의 실시를 위한 구체적인 내용

- [0039] 이하, 첨부된 도면을 참조하여 본 발명의 액정 표시 장치 및 이의 터치 감지 방법을 상세히 설명하면 다음과 같다.
- [0040] *제 1 실시예*
- [0041] 도 3은 본 발명의 제1 실시예에 따른 액정 표시 장치를 나타낸 회로도이며, 도 4는 도 3의 시간 경과에 따른 전압 변화를 게이트 전극 및 A 노드에서 본 타이밍도이다.
- [0042] 도 3과 같이, 본 발명의 제 1 실시예에 따른 액정 표시 장치는, 서로 대향된 제 1 기관(도 8의 100 참조) 및 제 2 기관(도 8의 200 참조)과, 상기 제 1 기관(100) 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인(Gn)(101) 및 데이터 라인(data)(102)과, 상기 게이트 라인(Gn)(101)과 데이터 라인(data)(102)의 각 교차부에 형성된 픽셀 트랜지스터(Tpixel)(151) 및 상기 화소 영역에 형성된 화소 전극(미도시)과, 상기 제 2 기관

(도 8의 200 참조) 전면에 형성된 공통 전극(204)(Vcom)과, 상기 제 1, 제 2 기관(100, 200) 사이에 층진된 액정층(미도시, 도 8의 300 참조)과, 상기 화소 전극과 공통 전극(204) 사이에 형성된 액정 캐패시터(C1c)(152)와, 상기 제 1 기관(100) 상에 형성된 스토리지 라인(dds)(140)과, 상기 게이트 라인(Gn)(101)과 평행하게 형성된 스위칭 라인(Gs)(121)과, 상기 데이터 라인(data)(102)과 평행한 리드 아웃 배선(ROIC)(115)과, 상기 스토리지 라인(dds)(140)과 상기 픽셀 트랜지스터(Tpixe) 사이에 형성된 제 1 스토리지 캐패시터(Cst1)(153)과, 상기 스위칭 라인(Gs)(121)과 상기 공통 전극(204) 사이에 직렬로 형성된 제 2 스토리지 캐패시터(Cst2)(131) 및 센싱 캐패시터(Csen)(132) 및 상기 제 2 스토리지 캐패시터(Cst2)(131)와 센싱 캐패시터(Csen)(132)의 접점인 노드 A에 게이트 전극이, 상기 리드 아웃 배선에 드레인 전극이 연결된 스위칭 트랜지스터(Tsw)(133)를 포함하여 이루어진다. 여기서, 상기 스위칭 트랜지스터의 나머지 소오스 전극은 상기 스토리지 라인(140)에 연결되어 있다.

[0043] 또한, 상기 제 2 스토리지 캐패시터(Cst2)(131)와 병렬로, 상기 스위칭 라인(Gs)(121)과 상기 스위칭 트랜지스터(Tsw)(133)의 게이트 전극 사이에, 저항(134)이 형성된다. 이 때, 상기 저항의 저항 값(R1)과 상기 제 2 스토리지 캐패시터(Cst2), 센싱 캐패시터(Csen) 및 스위칭 트랜지스터(Csw)의 정전용량 값으로 정의되는 시정수(R1x(Csen+Cst2+Csw))는, 1프레임 시간보다 작고, 상기 스위칭 라인(Gs)에 인가되는 하이 신호의 온타임(on-time) 기간보다 크게 한다. 이는, 상기 스위칭 트랜지스터(Tsw)(133)에 인가되는 스위칭 라인(121)으로부터의 게이트 전압 신호의 온타임(on-time) 이상 상기 스위칭 트랜지스터(Tsw)(133)에 인가되는 게이트 전압 값을 유지시켜 터치 감지시 인식을 적어도 상기 스위칭 트랜지스터의 온타임 이상 안정적으로 유지하기 위함이다.

[0044] 여기서, Csw 는 스위칭 트랜지스터(133)의 게이트 전극과 채널 사이의 정전 용량, Cst2는 제 2 스토리지 캐패시터(131)의 정전용량, Csen는 센싱 캐패시터(132)의 정전용량을 나타낸다.

[0045] 그리고, 상기 제 1 스토리지 캐패시터(153)의 일측 전극은 화소 전극(미도시)이 되며, 타측 전극은 상기 스토리지 라인(140)이다. 상기 스토리지 라인(140)은 상기 터치 감지부의 스위칭 트랜지스터(133)의 구동을 위한 전압이 인가되는 라인으로, 예를 들어, 별도로 제 1 기관(100) 외곽에 형성되는 라인형상으로 게이트 라인에 평행하게 형성될 수 있으며, 게이트 라인과 평행하게 형성될 수도 있다.

[0046] 또한, 상기 리드 아웃 배선(Read Out line)(ROIC)은 상기 스위칭 트랜지스터(133)(Tsw)에 흐르는 전류를 감지하는 것으로, 그 단부에 앰플리파이어를 더 구비하여, 감지된 전류를 증폭시켜 감도를 향상시킬 수 있다.

[0047] 한편, 상기 제 2 스토리지 캐패시터(131), 센싱 캐패시터(132), 스위칭 트랜지스터(133)를 포함한 구성을 터치 감지부라 하며, 이러한 터치 감지부는 매 화소마다 위치할 수도 있고, 경우에 따라, 복수개의 화소마다 이격시켜 배치시킬 수 있다. 바람직한 경우는 일 터치 지점에 해당하는 면적에 대응하여 적어도 하나 이상 상기 터치 감지부를 포함하는 것이다.

[0048] 이러한 상기 터치 감지부의 동작은 다음과 같다. 먼저, 노드 A에는 R1 을 통해 스위칭 라인(121)과 연결되어 로우 전압(Vg1)이 인가된다. n번째 스위칭 라인(121)이 켜지면, 게이트 전압은 로우 전압(Vg1)에서 하이 전압(Vgh)으로 바뀌게 되며, 이 때, 스위칭 트랜지스터의 게이트 전극의 전압은 하기 도 4와 같다.

[0049] 즉, 터치를 하는 동안 센싱 캐패시터(Csen)의 정전 용량이 증가하여, 스위칭 트랜지스터(Tsw)의 게이트 전극측의 게이트 전압이 감소하게 되고 이에 따라, 리드아웃 배선(ROIC) 에 흐르는 전류가 감소하게 된다. 따라서, 상기 단위 시간당 리드 아웃 배선에 흐른 전류 값으로부터 터치 유무 및 위치를 파악할 수 있다.

[0050] 여기서, 상기 스토리지 라인(140)에 걸리는 전원 전압((Vdds)은, 스위칭 라인(121)에 하이 신호가 인가될 때, 상기 스위칭 트랜지스터(133)(Tsw)에 전류가 흐르게 하기 위해 일정 양전압 이상의 DC 전압 값으로 인가되며, 이에 따라 상기 스위칭 라인(121)에 하이신호가 인가되면 상기 스위칭 트랜지스터(133)(Tsw)가 동작하여 상기 리드 아웃 배선(115)(ROIC)으로 상기 스위칭 트랜지스터(133)에 흐르는 전류가 흐르게 되어 감지된다.

[0051] 여기서, 초기 상태에서 상기 노드 A에서 저항(134)(R1)을 통해 상기 스위칭 라인(121)과 연결되어 로우 전압(Vg1, 게이트 로우 전압과 동일)이 인가된다. 이 때, 상기 스위칭 라인(121)에 인가되는 신호는 게이트 라인에 인가되는 신호와 유사하게, 스캔 펄스가 각 라인별로 인가된다. 그리고, 특정 라인의 스위칭 라인(121)에서 상기 스위칭 라인(121)에 인가되는 게이트 전압은 게이트 로우 전압(Vg1)에서 게이트 하이 전압(Vgh)으로 바뀌게 되며, 이 때, 스위칭 트랜지스터(133)(Tsw)의 게이트 전압(Vgs)에 인가되는 전압은 아래와 같다.

$$V_A = \frac{C_{sen}}{C_{sen} + C_{st2}} V_{gl} + \frac{C_{st2}}{C_{sen} + C_{st2}} V_{gh}$$

[0052]

- [0053] 터치시 터치 감지부의 동작을 살펴보면, 도 4와 같이, 터치를 하는 경우, 터치 지점에서 상기 공통 전극(204)과 상기 노드 A에서 거리 차이가 줄게 되고, 이에 따라 상기 센싱 캐패시터(132)의 정전 용량(Csen)이 증가하게 되고, 상기 스위칭 트랜지스터(133)에 인가되는 게이트 전압이 감소하게 되어, 결과적으로 상기 리드 아웃 배선(115)에 흐르는 전류가 감소하게 된다.
- [0054] 따라서, 단위 시간당 상기 리드아웃 라인(115)에 흐르는 전류 값으로부터 터치 유무 및 위치를 파악할 수 있게 된다. 즉, 터치 전의 초기 상태보다 전류 값이 감소했을 때를 터치로 보고, 초기 상태와 감지되는 바가 유사한 경우는 터치하지 않았다고 판단한다. 이 때, 터치 위치는 센싱이 이루어지는 스위칭 라인, 리드 아웃 배선으로 각각 X축, Y축 위치를 판단한다.
- [0055] 도 5는 도 3의 회로를 포함한 본 발명의 액정 표시 장치에 멀티 터치를 수행했을 때의 모습을 나타낸 사진이다.
- [0056] 도 5와 같이, 본 발명의 액정 표시 장치는 복수개의 지점을 터치하는 멀티 터치를 수행시, 액정 패널 내의 화소들 내에 위치한 터치 감지부와 이들에 연결된 리드 아웃 배선들의 구비에 의해, 이들의 검출이 이상없이 가능함을 알 수 있다.
- [0057] *제 2 실시예*
- [0058] 도 6은 본 발명의 제 2 실시예에 따른 액정 표시 장치를 나타낸 회로도이다.
- [0059] 도 6의 본 발명의 제 2 실시예에 따른 액정 표시 장치는, 제 1 실시예와 비교하여, 제 1 스토리지 캐패시터에 연결된 스토리지 라인과 별개로, 상기 스위칭 트랜지스터(Tsw)의 소오스 전극측에 전원 전압 라인을 인가한 것만이 차이이고, 나머지는 동일한 구성을 갖는다. 이와 같이 구성한 이유는, 상기 터치 감지부측의 스위칭 트랜지스터(Tsw)를 거쳐 리드아웃배선(ROIC)을 통해 돌출되는 전압값의 게인 조절을 위해서이다. 이 경우, 별도의 전원 전압 라인이 더 필요하지만, 상기 터치 감지부에서 돌출되는 출력 값의 감도를 높일 수 있다.
- [0060] *제 3 실시예*
- [0061] 도 7은 본 발명의 제 3 실시예에 따른 액정 표시 장치를 나타낸 회로도이다.
- [0062] 도 7과 같이, 본 발명의 제 3 실시예에 따른 액정 표시 장치는, 제 1 실시예와 비교하여, 게이트 라인(Gn)과 스위칭 라인(Gs)을 공유하여 형성한 예를 나타낸 것이다.
- [0063] 즉, 서로 대향된 제 1 기관(도 8의 100 참조) 및 제 2 기관(도 8의 200 참조)과, 상기 제 1 기관(100) 상에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 라인(101) 및 데이터 라인(102)과, 상기 게이트 라인(101)과 데이터 라인(102)의 각 교차부에 형성된 픽셀 트랜지스터(Vpixel) 및 상기 화소 영역에 형성된 화소 전극(미도시)과, 상기 제 2 기관(200) 전면에 형성된 공통 전극(204)과, 상기 제 1, 제 2 기관(100, 200) 사이에 충전된 액정층(도 8의 300 참조)과, 상기 화소 전극과 공통 전극(204) 사이에 형성된 액정 캐패시터(C1c)와, 상기 제 1 기관(100) 상에 형성된 스토리지 라인(140)(dds)과, 상기 데이터 라인(102)과 평행한 리드 아웃 배선(ROIC)(115)과, 상기 스토리지 라인(140)(dds)과 상기 픽셀 트랜지스터(Tpixel)(151) 사이에 형성된 제 1 스토리지 캐패시터(Cst1)(153)와, 상기 게이트 라인(101)과 상기 공통 전극(204) 사이에 직렬로 형성된 제 2 스토리지 캐패시터(Cst2)(171) 및 센싱 캐패시터(Csen)(172) 및 상기 제 2 스토리지 캐패시터(Cst2)(171)와 센싱 캐패시터(172)의 접점인 노드 A에 게이트 전극이, 상기 리드 아웃 배선(115)에 드레인 전극이 연결된 스위칭 트랜지스터(Tsw)(173)를 포함하여 이루어진다. 여기서, 상기 스위칭 트랜지스터(Tsw)(173)의 소오스 전극이 상기 스토리지 라인(dds)(140)에 연결된다.
- [0064] 또한, 상기 제 2 스토리지 캐패시터(171)와 병렬로, 상기 게이트 라인(101)과 상기 스위칭 트랜지스터(173)의 게이트 전극인 노드 A 사이에, 저항(174)이 더 형성된다. 앞서 설명한 바와 같이, 상기 저항의 저항 값(R1)과 상기 제 2 스토리지 캐패시터(Cst2), 센싱 캐패시터(Csen) 및 스위칭 트랜지스터(Csw)의 정전용량 값으로 정의되는 시정수는, 1프레임 시간보다 작고, 상기 게이트 라인에 인가되는 게이트 하이 신호의 온타임(on-time) 기간보다 크게 설정하여, 터치시 충분한 시간내에 검출이 가능하게 한다.
- [0065] 여기서, 상기 노드 A에서 저항(171)을 통해 상기 게이트 라인(101)과 연결되어 게이트 로우 전압(Vgl)이 인가된

다. n 번째 게이트 라인이 켜지면 상기 게이트 라인(101)에 인가되는 게이트 전압은 게이트 로우 전압(V_{gl})에서 게이트 하이 전압(V_{gh})로 바뀌게 되며, 이 때, 스위칭 트랜지스터(173)(T_{sw})의 게이트 전압(V_{g_sw})은 아래와 같다.

$$V_{g_sw} = \frac{C_{st2}}{C_{sen} + C_{st2} + C_{sw}} (V_{gh} - V_{gl}) + V_{gl}$$

[0066]

도 8은 본 발명의 액정 표시 장치의 센싱 캐패시터 및 제 2 스토리지 캐패시터의 구성을 나타낸 단면도이다.

[0067]

한편, 상술한 본 발명의 액정 표시 장치의 센싱 캐패시터(C_{sen})는 제 2 기판(200) 상의 공통 전극(204)과 이에 대향되는 제 1 기판(100) 측의 금속 패턴(125c)으로 정의되는 것으로, 상기 금속 패턴(125c)은 픽셀 트랜지스터 및 스위칭 트랜지스터들을 형성하는 공정에서 데이터 라인 및 소오스/드레인 전극의 형성시 함께 정의되는 패턴이다. 경우에 따라, 반도체층이 그 하측에 더 형성되어 정의될 수 있다.

[0068]

본 발명의 액정 표시 장치를 도 8의 단면도를 근거로 설명하면, 상기 서로 대향된 제 1, 제 2 기판(100, 200)과, 그 사이에 액정층(300)이 개재되며, 상기 제 2 기판(200) 상에는 비화소 영역에 대응하여 블랙 매트릭스층(201)이 형성되고, 적어도 화소 영역들에 대응하여 컬러 필터층(203)이 형성된다. 여기서는 상기 컬러 필터층(203)이 블랙 매트릭스층(201)에 오버랩되어 형성된 바를 도시하였으나, 경우에 따라 상기 블랙 매트릭스층(201)을 제외한 영역에 컬러 필터층(203)이 형성될 수 있다.

[0069]

또한, 상기 금속 패턴(125c)에 대응된 상기 컬러 필터층(203) 상에는 상기 대향하는 제 1 기판(100) 상의 최상면과 닿지 않는 정도의 두께로 센싱 캐패시터(210)가 형성되고, 상기 센싱 캐패시터(210)를 덮도록 공통 전극(204)이 형성된다.

[0070]

이 때, 센싱 캐패시터(210)는 상기 제 1, 제 2 기판(100, 200) 사이에서 액정층(300)의 두께를 지지하는 셀갭 스페이서(미도시)의 형성시 함께 형성되며, 그 높이는 상대적으로 작게하여 형성한다.

[0071]

이 경우, 터치시의 접촉시와 그렇지 않은 경우에 따라 상기 센싱 캐패시터(210)와 상기 금속 패턴(125c)간의 이격 간격의 차이가 있어, 그 차이를 통해 터치 여부를 검출하는 것이다. 즉, 센싱 캐패시터(C_{sen})에 저장된 전하를 상기 스위칭 트랜지스터를 통해 리드 아웃 배선에 독출할 때, 그 변화 값으로 터치 여부가 감지된다.

[0072]

한편, 상기 금속 패턴(125c)의 하측에는 게이트 절연막(107)을 개재하여 스위칭 라인(111a)이 더 형성되어 있다. 경우에 따라, 제 3 실시예와 같이, 상기 스위칭 라인(111a)과 게이트 라인을 공유하는 경우에, 상기 스위칭 라인(111a)은 게이트 라인으로 대체된다.

[0073]

또한, 상기 금속 패턴(125c)을 덮도록 보호막(108)이 더 형성되어, 상기 제 1 기판(100)의 최상부면이 된다.

[0074]

[0075]

상술한 구조의 터치 감지부를 구비하는 액정 표시 장치의 경우, 선택적으로 해당 게이트 라인이 온 되었을 경우에 해당 터치 감지부측의 리드 아웃 배선에서 전류가 감지되는 것으로, 리드 아웃 배선은 선택적으로 데이터 라인 방향에서만 구비되어도, 센싱된 전류 값이 어느 게이트 라인에서 감지되는지에 따라 X, Y 위치 모두의 위치 감지가 가능하다.

[0076]

이 경우, 상기 터치 감지부에 있어서, 스위칭 트랜지스터의 전류 감지시 터치로 판단하는 기준은 상기 액정 표시 장치에 구비된 소자의 기생 용량을 감안하여 정한다. 예를 들어, SN비(Signal to Noise Ratio)가 높은 경우, 상기 센싱 캐패시터의 정전용량 변화 (ΔC_{sen})가 10~20%의 낮은 수준에도 터치로 판단할 수 있으나, 그렇지 않고, SN비가 낮은 경우 20% 이상의 높은 수준인 경우여야 터치로 판단한다. 본 발명의 액정 표시 장치에 있어서, 상기 터치 감지부 및 리드 아웃 배선의 구성을 최적화한 것으로, 기생 용량 수준을 낮추어 패널의 SN비를 높아져 약 10~20% 수준인 경우에 터치로 판단할 수 있다.

[0077]

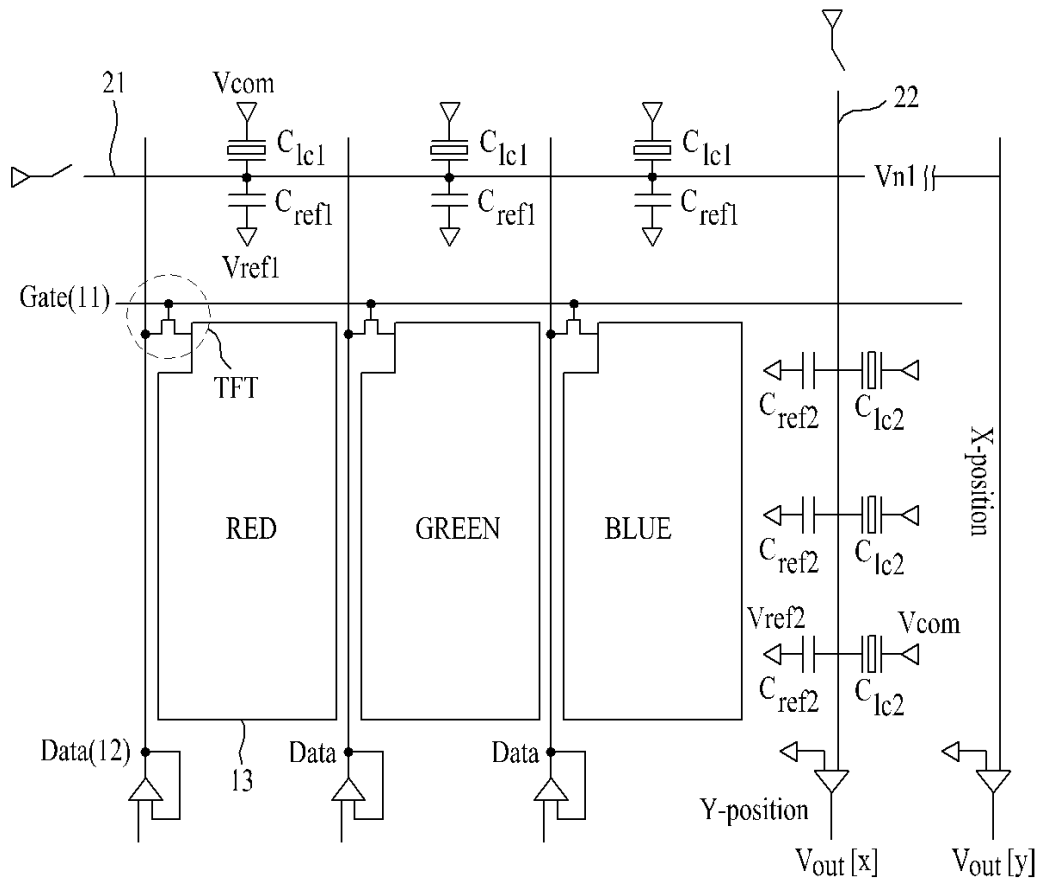
한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

[0078]

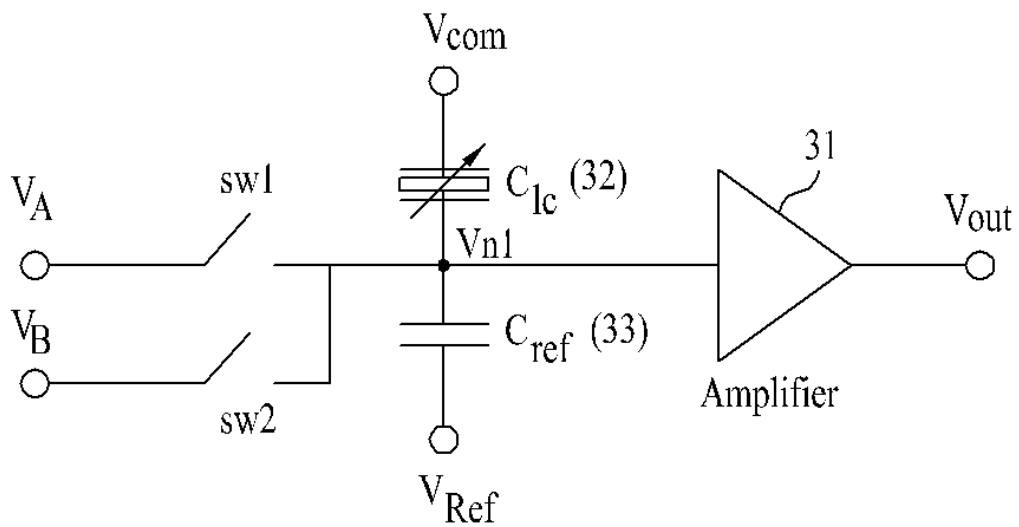
도면의 간단한 설명

도면

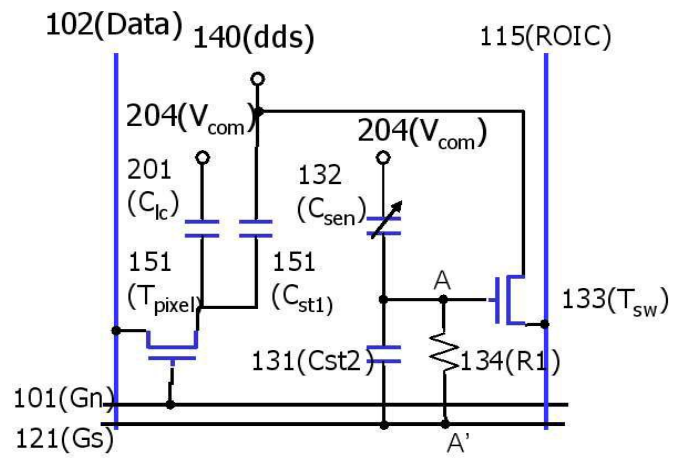
도면1



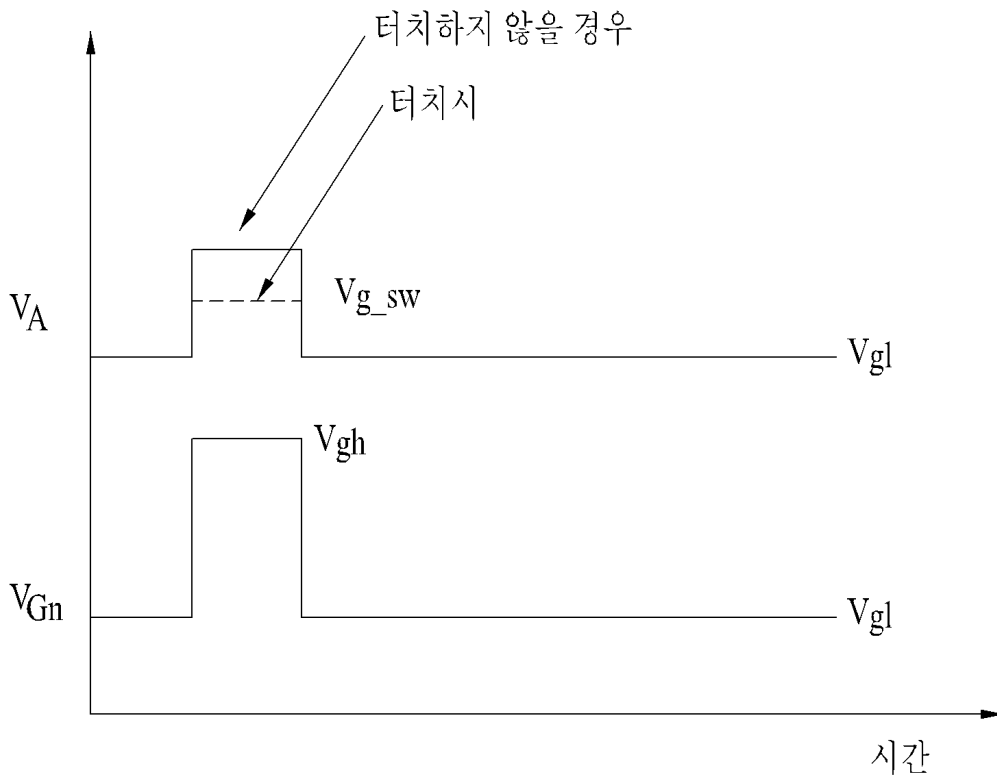
도면2



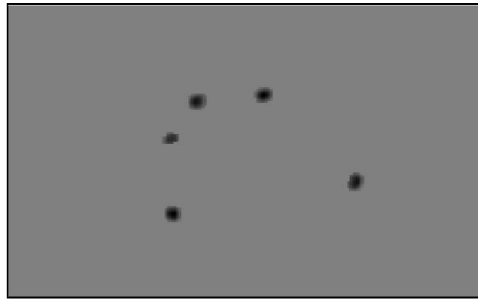
도면3



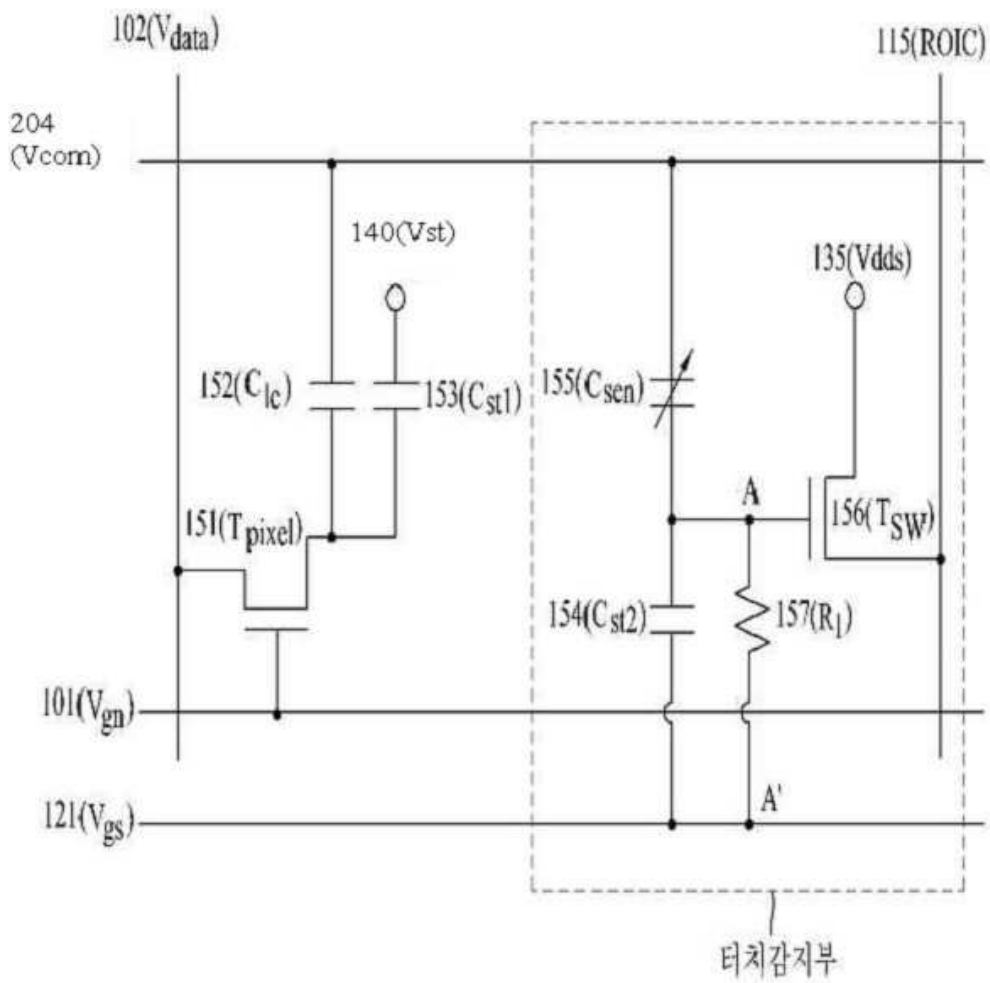
도면4



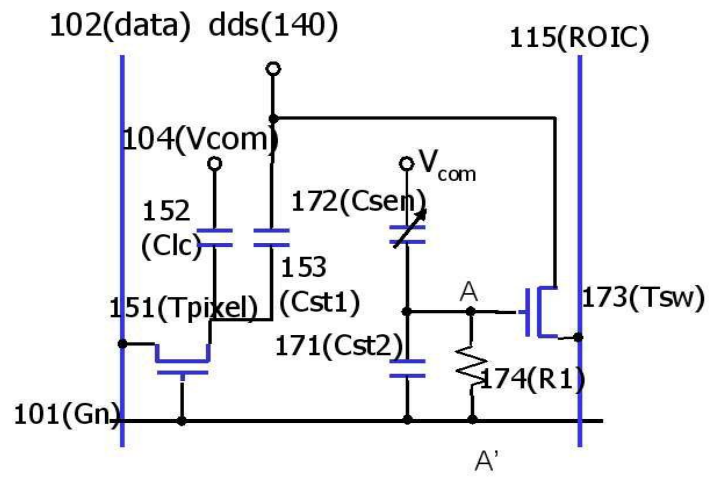
도면5



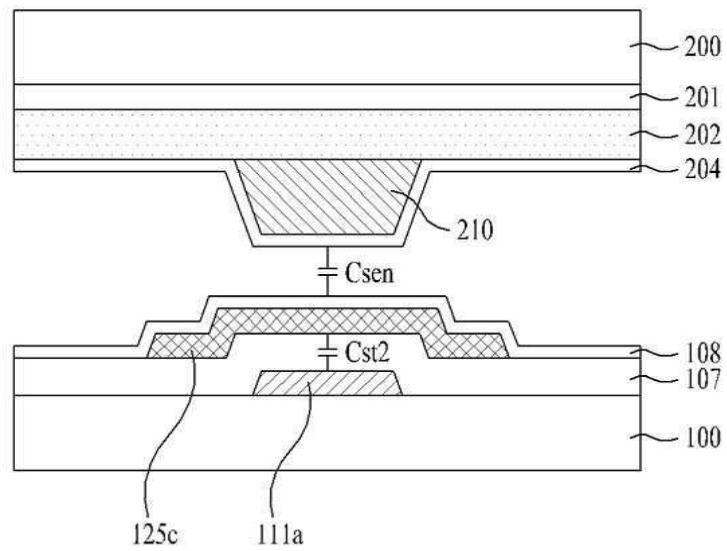
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110035047A	公开(公告)日	2011-04-06
申请号	KR1020090092595	申请日	2009-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM CHEOL SE 김철세		
发明人	김철세		
IPC分类号	G02F1/133 G06F3/044		
CPC分类号	G06F3/044 G06F3/0412		
代理人(译)	Gimyongin Bakyounbok		
其他公开文献	KR101255283B1		
外部链接	Espacenet		

摘要(译)

本发明认识到液晶电容的变化为第一基板和彼此相对，可以检测存在或不存在和所述触摸的触摸的触摸位置的液晶显示装置上的第二基板；以及，所述第一衬底形成在栅极线和数据线的每个交叉点处的像素晶体管和形成在像素区域中的像素电极；填充在第一和第二基板之间的液晶层，形成在像素电极和公共电极之间的液晶电容器，形成在第一基板上的存储线，并且在存储线和像素晶体管之间形成数据线，数据线，第一存储电容器；以及第二存储电容器和所述感测电容器在开关线和公共电极，所述栅电极的接触点，并且所述第二存储电容器和所述感测电容器，并在引出线漏电极之间形成的一系列的并且连接有开关晶体管。

