



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0106074
(43) 공개일자 2009년10월08일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0031571

(22) 출원일자 2008년04월04일

심사청구일자 2008년04월04일

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

정영민

경기 과천시 교하읍 동문2차아파트 201동 1002호

이수용

경상북도 구미시 구평동 429 부영아파트 206동 701호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 6 항

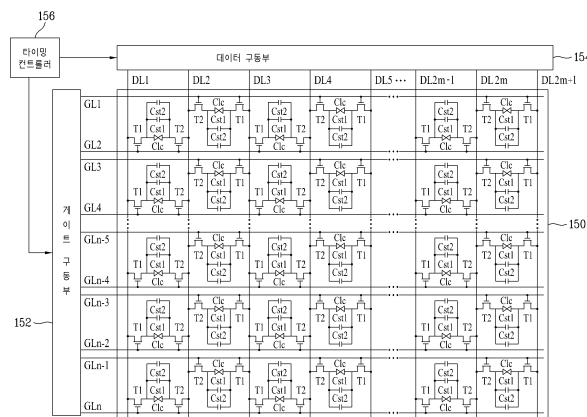
(54) 액정 표시 장치

(57) 요약

본 발명은 화질을 향상시킬 수 있는 액정 표시 장치에 관한 것이다.

본 발명에 따른 액정 표시 장치는 액정셀을 가지는 액정 패널과; 상기 액정 패널의 게이트 라인을 구동하는 게이트 구동부와; 상기 액정 패널의 제1 내지 제2m+1 데이터 라인을 구동하는 데이터 구동부를 구비하며, 상기 액정 패널은 상기 데이터 라인 중 기수번째 데이터 라인에 접속되며 수평 라인마다 상기 기수번째 데이터 라인을 기준으로 지그재그 형태로 배치되는 제1 박막트랜지스터와; 상기 데이터 라인 중 우수번째 데이터 라인에 접속되며 수평 라인마다 상기 우수번째 데이터 라인을 기준으로 지그재그 형태로 배치되는 제2 박막트랜지스터와; 상기 제1 박막트랜지스터와 접속되어 상기 기수번째 데이터 라인을 통해 제1 데이터 신호가 공급되는 화소 전극과; 상기 제2 박막트랜지스터와 접속되어 상기 우수번째 데이터 라인을 통해 제2 데이터 신호가 공급되며 상기 화소 전극과 수평 전계를 이루는 공통 전극을 구비하는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

액정셀을 가지는 액정 패널과;

상기 액정 패널의 게이트 라인을 구동하는 게이트 구동부와;

상기 액정 패널의 제1 내지 제 $2m+1$ 데이터 라인을 구동하는 데이터 구동부를 구비하며,

상기 액정 패널은

상기 데이터 라인 중 기수번째 데이터 라인에 접속되며 수평 라인마다 상기 기수번째 데이터 라인을 기준으로 지그재그 형태로 배치되는 제1 박막트랜지스터와;

상기 데이터 라인 중 우수번째 데이터 라인에 접속되며 수평 라인마다 상기 우수번째 데이터 라인을 기준으로 지그재그 형태로 배치되는 제2 박막트랜지스터와;

상기 제1 박막트랜지스터와 접속되어 상기 기수번째 데이터 라인을 통해 제1 데이터 신호가 공급되는 화소 전극과;

상기 제2 박막트랜지스터와 접속되어 상기 우수번째 데이터 라인을 통해 제2 데이터 신호가 공급되며 상기 화소 전극과 수평 전계를 이루는 공통 전극을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 액정셀에는 상기 제1 및 제2 데이터 신호의 차전압이 충전되며, 상기 제1 및 제2 데이터 신호는 수평 기간마다 교류 구동하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1 항에 있어서,

상기 제1 데이터 신호는 1 수평 기간 중 $1/2$ 수평 기간 동안 상기 제3 내지 제 $2m+1$ 번째 데이터 라인에 공급되며, 상기 1 수평 기간 중 나머지 $1/2$ 수평 기간 동안 상기 제1 내지 제 $2m-1$ 번째 데이터 라인에 공급되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 j 번째 수평 라인의 액정셀들 중 기수 및 우수번째 액정셀들 중 어느 액정셀들은 제 $2i-1$ 번째 게이트 라인에 접속되며, 상기 나머지 액정셀들은 제 $2i$ 번째 게이트 라인에 접속되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 1 항에 있어서,

상기 화소 전극은

상기 게이트 라인과 나란한 제1 화소 수평부와;

상기 제1 화소 수평부와 마주보는 제2 화소 수평부와;

상기 제1 및 제2 화소 수평부 중 어느 하나와 접속된 화소 평거부를 구비하며,

상기 공통 전극은

상기 제2 화소 수평부와 적어도 하나의 절연막을 사이에 두고 중첩되어 제1 스토리지 캐패시터를 형성하는 제1 공통 수평부와;

상기 1 화소 수평부와 적어도 하나의 절연막을 사이에 두고 중첩되어 제1 스토리지 캐패시터와 병렬로 연결된

제2 스토리지 캐패시터를 형성하는 제2 공통 수평부와;

상기 제1 및 제2 공통 수평부 중 어느 하나와 접속되어 상기 화소 핑거부와 교번적으로 위치하는 공통 핑거부를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 5 항에 있어서,

상기 화소 핑거부 및 공통 핑거부는 투명 도전막으로 형성되며 상기 제1 및 제2 화소 수평부와 상기 제1 및 제2 공통 수평부는 상기 화소 핑거부 및 공통 핑거부와 같거나 다른 재질로 형성되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 액정 표시 장치에 관한 것으로, 특히 화질을 향상시킬 수 있는 액정 표시 장치에 관한 것이다.

배경 기술

- <2> 액정 표시 장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이러한 액정 표시 장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다.
- <3> 액정 표시 장치 중 수평 전계형 액정 표시 장치는 하부 기판에 나란하게 배치된 화소 전극과 공통 전극 간의 수평 전계에 의해 인 플레인 스위치 모드의 액정을 구동하게 된다.
- <4> 이러한 수평 전계형 액정 표시 장치는 서로 대향하여 합착된 박막 트랜지스터 기판 및 칼라 필터 기판과, 두 기판 사이에서 셀갭을 일정하게 유지시키기 위한 스페이서와, 그 셀갭에 채워진 액정을 구비한다.
- <5> 칼라 필터 기판은 칼라 구현을 위한 칼라 필터 및 빛샘 방지를 위한 블랙 매트릭스와, 그들 위에 액정 배향을 위해 도포된 배향막으로 구성된다.
- <6> 박막 트랜지스터 기판은 화소 단위의 수평 전계 형성을 위해 기판 상에 나란하게 형성된 화소 전극 및 공통 전극과, 화소 전극과 접속된 박막 트랜지스터와, 그들 위에 액정 배향을 위해 도포된 배향막으로 구성된다.
- <7> 이러한 수평 전계형 액정 표시 장치는 도 1에 도시된 바와 같이 게이트 라인과 나란한 공통 라인을 통해 공통 전극에 직류 형태의 공통 전압(Vcom)을 공급하고, 화소 전극에 공통 전압과 전위차를 발생시키는 데이터 전압(Vdata)을 공급한다.
- <8> 종래 공통 전극은 액정셀의 위치에 상관없이 일정한 공통 전압이 공급된다. 이 경우, 킥백 전압 또는 공통 라인의 라인 저항 등에 의해 액정셀 위치별로 액정셀에 충전된 화소 전압에 차이가 발생하더라도 공통 전압을 위치별로 조절할 수 없으므로 플리커 등과 같은 화질 저하가 발생하게 된다.

발명의 내용

해결 하고자하는 과제

<9> 상기와 같은 문제점을 해결하기 위하여, 본 발명은 화질을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.

과제 해결수단

<10> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치는 액정셀을 가지는 액정 패널과; 상기 액정 패널의 게이트 라인을 구동하는 게이트 구동부와; 상기 액정 패널의 제1 내지 제2m+1 데이터 라인을 구동하는 데이터 구동부를 구비하며, 상기 액정 패널은 상기 데이터 라인 중 기수번째 데이터 라인에 접속되며 수평 라인마다 상기 기수번째 데이터 라인을 기준으로 지그재그 형태로 배치되는 제1 박막트랜지스터와; 상기 데이터 라인 중 우수번째 데이터 라인에 접속되며 수평 라인마다 상기 우수번째 데이터 라인을 기준으로 지그재그 형태

로 배치되는 제2 박막트랜지스터와; 상기 제1 박막트랜지스터와 접속되어 상기 기수번째 데이터 라인을 통해 제1 데이터 신호가 공급되는 화소 전극과; 상기 제2 박막트랜지스터와 접속되어 상기 우수번째 데이터 라인을 통해 제2 데이터 신호가 공급되며 상기 화소 전극과 수평 전계를 이루는 공통 전극을 구비하는 것을 특징으로 한다.

효 과

<11> 본 발명에 따른 액정 표시 장치는 데이터 전압을 생성하는 데 필요로 하는 기준 전압(VDD)을 종래의 1/2 수준으로 줄일 수 있어 데이터 드라이버의 소비전력을 줄일 수 있음과 아울러 가격을 낮출 수 있다. 또한, 위치별로 액정셀의 충전 전압의 차이를 보상할 수 있어 플리커 등과 같은 화질 저하를 방지할 수 있다. 뿐만 아니라, 본 발명에 따른 액정 표시 장치는 별도의 공통 라인이 불필요하므로 개구율이 향상된다.

발명의 실시를 위한 구체적인 내용

- <12> 이하, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.
- <13> 도 2은 본 발명에 따른 액정 표시 장치를 나타내는 블록도이다.
- <14> 도 2에 도시된 액정 표시 장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널(150)과, 액정패널(150)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(152)와, 액정패널(150)의 데이터라인들(DL1 내지 DL2m+1)을 구동하기 위한 데이터 드라이버(154)와, 게이트 드라이버(152) 및 데이터 드라이버(154)를 제어하기 위한 타이밍 컨트롤러(156)를 구비한다.
- <15> 타이밍 컨트롤러(156)는 게이트 드라이버(152) 및 데이터 드라이버(154)의 구동을 제어하는 제어신호들을 발생함과 아울러 데이터 드라이버(154)에 화소데이터신호를 공급하게 된다. 특히 타이밍 컨트롤러(156)는 1수평라인분의 화소데이터를 기수번째 화소데이터 우수번째 화소데이터로 분리하여 데이터 드라이버(154)로 출력하게 된다.
- <16> 데이터 드라이버(154)는 입력되는 화소데이터를 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여 아날로그신호인 제1 및 제2 데이터신호로 변환한다. 변환된 제1 및 제2 데이터 신호는 게이트라인(GL1 내지 GLn)에 게이트 하이전압이 공급되는 1/2수평기간마다 데이터라인들(DL1 내지 DL2m+1)에 공급된다. 특히, 데이터 드라이버(154)가 수평기간마다 1 수평라인에서 해당 게이트라인을 기준으로 상하 지그재그형으로 배치된 액정셀들(C1c)에 제1 및 제2 데이터신호를 공급해야만 한다.
- <17> 게이트 드라이버(152)는 게이트라인들(GL1 내지 GLn)에 순차적으로 스캔신호, 즉 게이트 하이전압을 공급하여 해당 게이트라인에 접속되어진 제1 및 제2 박막트랜지스터들(T1, T2)이 구동되게 한다. 여기서, 동일 수평 라인에 위치하는 기수번째 액정셀 및 우수번째 칼럼 액정셀들은 동일한 1개의 게이트 라인(GL)에 의해 구동되거나 서로 다른 2개의 게이트 라인(GL)에 의해 구동된다.
- <18> 동일한 1개의 게이트 라인(GL)에 의해 도 3a에 도시된 바와 같이 기수번째 액정셀 및 우수번째 액정셀이 구동하게 되면, 게이트 라인(GL) 수는 종래와 동일하여 게이트 드라이버(152)의 수를 종래와 동일하게 유지할 수 있으나 데이터 전압이 상승하게 된다.
- <19> 반면에 서로 다른 2개의 게이트 라인(GL)에 의해 도 3b에 도시된 바와 같이 기수번째 액정셀 및 우수번째 액정셀이 구동하게 되면, 게이트 라인(GL) 수의 증가로 게이트 드라이버(152)의 수가 종래에 비해 2배 증가하게 되지만 동일 게이트 라인(GL)에 의해 구동되는 경우에 비해 데이터 전압의 레벨을 낮출 수 있다. 따라서, 이하에서는 서로 다른 2 개의 게이트 라인을 이용하여 동일 수평 라인에 위치하는 기수번째 액정셀과 우수번째 액정셀을 구동하는 경우를 예로 들어 설명하기로 한다.
- <20> 데이터 드라이버(154)에 비해 비용이 저렴한 게이트 드라이버(152)의 수를 종래보다 2배 증가시키더라도 데이터 전압의 상승으로 인해 데이터 드라이버(154)의 소비전력 증가 및 비용이 상승하는 것에 비해 비용을 절감할 수 있으므로 서로 다른 게이트 라인(GL)으로 동일 수평 라인의 액정셀을 구동하는 것이 바람직하다.
- <21> 따라서, 본 발명에 따른 액정 표시 장치는 종래에 비해 2배의 게이트 라인이 필요하므로 1/2 수평 주기로 게이트 라인을 구동한다. 따라서, 본 발명에 따른 게이트 드라이버(152)는 1/2 수평기간 단위로 스캔 신호를 순차적으로 출력하여 게이트 라인(GL)에 공급한다.
- <22> 액정패널(150)은 게이트라인들(GL1 내지 GLn), 데이터 라인들(DL1 내지 DL2m+1), 액정셀(C1c), 제1 및 제2 박

막트랜지스터(T1,T2) 및 제1 및 제2 스토리지 캐패시터(Cst1,Cst2)를 구비한다.

- <23> 게이트 라인들(GL1 내지 GLn)은 도 2 및 도 4에 도시된 바와 같이 제1 및 제2 박막트랜지스터(T1,T2) 각각의 게이트 전극(106,136)에 스캔 신호를 공급한다.
- <24> 데이터 라인들(DL1 내지 DL2m+1)은 게이트 라인(GL1 내지 GLn)과 게이트 절연막(112)을 사이에 두고 교차되게 형성되어 서브 화소 영역을 마련한다. 이러한 데이터 라인들(DL1 내지 DL2m+1)은 제1 및 제2 박막트랜지스터(T1,T2) 각각의 소스 전극(108,140)에 데이터 신호를 공급한다. 구체적으로, 기수번째 데이터 라인들(DL1,DL3,...,DL2m+1)은 제1 박막트랜지스터(T1)의 소스 전극(108)에 제1 데이터 신호를 공급하고, 우수번째 데이터 라인들(DL2,DL4,...,DL2m)은 제2 박막트랜지스터(T2)의 소스 전극(108)에 기수번째 데이터 라인(DL1,DL3,...,DL2m+1)을 통해 공급되는 제1 데이터 신호와 전위차를 발생하는 제2 데이터 신호를 공급한다. 예를 들어, 제1 데이터 신호가 고전위 데이터 신호이면, 제2 데이터 신호는 저전위 데이터 신호이며, 제1 데이터 신호가 저전위 데이터 신호이면, 제2 데이터 신호는 고전위 데이터 신호이다.
- <25> 제1 박막트랜지스터(T1)는 게이트 라인(GL)에 공급되는 스캔 신호에 응답하여 기수번째 데이터 라인(DL1,DL3,...,DL2m+1)에 공급되는 제1 데이터 신호가 화소 전극(122)에 충전되어 유지되게 한다. 이를 위하여, 제1 박막 트랜지스터(T1)는 게이트 라인(GL)에 접속된 게이트 전극(106), 기수번째 데이터 라인(DL1,DL3,...,DL2m+1)과 접속된 소스 전극(108), 화소 전극(122)에 접속된 드레인 전극(110), 소스 및 드레인 전극(108,110) 사이의 채널을 형성하는 활성층(114) 및 오믹 접촉층(116)을 구비한다.
- <26> 제2 박막트랜지스터(T2)는 게이트 라인(GL)에 공급되는 스캔 신호에 응답하여 우수번째 데이터 라인(DL2,DL4,...,DL2m)에 공급되는 제2 데이터 신호를 공통 전극(124)에 공급한다. 이를 위해, 제2 박막트랜지스터(T2)는 게이트 라인(GL)에 접속된 게이트 전극(136), 우수번째 데이터 라인(DL2,DL4,...,DL2m)에 접속된 소스 전극(138), 공통 전극(124)에 접속된 드레인 전극(140), 소스 및 드레인 전극(138,140) 사이의 채널을 형성하는 활성층(144) 및 오믹 접촉층(146)을 구비한다.
- <27> 액정셀(C1c)은 각 서브 화소 영역에 형성되며, 제1 박막트랜지스터(T1)에 접속된 화소 전극(122)과, 제2 박막트랜지스터(T2)에 접속된 공통 전극(124)으로 이루어진다.
- <28> 화소 전극(122)은 보호막을 관통하는 화소 콘택홀(120)을 통해 제1 박막트랜지스터(T1)에 접속된다. 이 화소 전극(122)은 제1 박막트랜지스터(T1)를 통해 기수번째 데이터 라인(DL1,DL3,...,DL2m+1)으로부터의 제1 데이터 신호가 공급된다. 이러한 화소 전극(122)은 게이트 라인(GL)과 나란한 제1 화소 수평부(122a)와, 제1 화소 수평부(122a)와 나란하도록 마주보는 제2 화소 수평부(122b)와, 제1 및 제2 화소 수평부(122a,122b) 중 어느 하나에서 서브 화소 영역으로 신장된 화소 핑거부(122c)를 구비한다. 여기서, 제1 화소 수평부(122a)는 게이트 절연막(112) 상에 드레인 전극(110)과 동일 금속으로 드레인 전극(110)으로부터 신장되어 형성되며, 화소 핑거부(122c)는 개구율을 향상시키기 위해 보호막(118) 상에 투명 도전막으로 형성되며, 제2 화소 수평부(122b)는 드레인 전극(110) 또는 화소 핑거부(122c)와 동일 재질로 형성된다.
- <29> 공통 전극(124)은 제2 박막트랜지스터(T2)를 통해 우수번째 데이터 라인(DL2,DL4,...,DL2m)으로부터의 공통 전압이 공급된다. 이러한 공통 전극(124)은 제2 박막트랜지스터(T2)의 드레인 전극(140)으로부터 신장되며 게이트 라인(GL)과 나란한 제1 공통 수평부(124a)와, 제1 공통 수평부(124a)와 나란하도록 마주보는 제2 공통 수평부(124b)와, 제1 및 제2 공통 수평부(124a,124b) 중 어느 하나에서 서브 화소 영역으로 신장된 공통 핑거부(124c)를 구비한다. 여기서, 제1 공통 수평부(124a)는 게이트 절연막(112) 상에 드레인 전극(110)과 동일 금속으로 드레인 전극(140)으로부터 신장되어 형성되며, 공통 핑거부(124c)는 개구율을 향상시키기 위해 보호막(118) 상에 투명 도전막으로 형성되며, 제2 공통 수평부(124b)는 드레인 전극(140) 또는 화소 핑거부(122c)와 동일 재질로 형성된다. 한편, 제1 및 제2 공통 수평부(124a,124b), 제1 및 제2 화소 수평부(122a,122b), 공통 핑거부(124c) 및 화소 핑거부(122c)는 동일 평면 상에 동일 재질로 형성되거나 적어도 어느 하나가 다른 평면 상에 다른 재질로 형성될 수 있다.
- <30> 이와 같은 본 발명에 따른 액정 표시 장치는 제1 데이터 신호가 공급된 화소 전극(122)의 화소 핑거부(122c)와 제2 데이터 신호가 공급된 공통 전극(124)의 공통 핑거부(124c) 사이에는 수평 전계를 형성한다. 이 수평 전계에 의해 박막트랜지스터 기판과 컬러필터 기판 사이에서 수평 방향으로 배열된 액정 분자들이 유전 이방성에 의해 회전하게 된다. 그리고, 액정 분자들의 회전 정도에 따라 서브 화소 영역을 투과하는 광 투과율이 달라지게 됨으로써 화상을 구현하게 된다.
- <31> 제1 및 제2 스토리지 캐패시터(Cst1,Cst2)는 액정셀에 충전된 데이터 전압을 다음 데이터전압이 충전될 때까지

유지시키기 위한 역할을 한다. 이러한 제1 및 제2 스토리지 캐패시터(Cst1, Cst2)는 병렬로 연결되어 전체 스토리지 캐패시터의 용량값은 증대되어 개구율을 향상시킬 수 있다.

- <32> 제1 스토리지 캐패시터(Cst1)는 제1 화소 수평부(122a)와 제2 공통 수평부(124b)가 보호막(118)을 사이에 두고 중첩됨으로써 형성되며, 제2 스토리지 캐패시터는 제2 화소 수평부(122b)와 제1 공통 수평부(124a)가 보호막(118)을 사이에 두고 중첩됨으로써 형성된다.
- <33> 이와 같은 본 발명에 따른 액정 표시 장치의 각 액정셀과 접속된 제1 박막트랜지스터(T1)는 도 2에 도시된 바와 같이 기수번째 데이터 라인(DL3, DL5, ...)을 기준으로 지그재그 형태로 배치되며, 제2 박막트랜지스터(T2)는 우수번째 데이터 라인(DL2, DL4, ..., DL2m)을 기준으로 지그재그 형태로 배치된다. 이에 따라, 동일 수평라인을 구성하는 액정셀들은 칼럼마다 교번하여 서로 다른 게이트라인(GL)에 의해 구동된다. 다시 말하여, j(여기서, j는 자연수)번째 수평라인의 액정셀들 중 기수번째 칼럼의 액정셀들은 2j번째 게이트라인(GL2i)에 의해 구동되는 반면에 우수번째 칼럼의 액정셀들은 2j-1번째 게이트라인(GL2i-1)에 의해 구동된다.
- <34> 구체적으로, 동일 수평 라인에 위치하는 기수번째 칼럼 액정셀들은 우수번째 게이트 라인들(GL2, GL4, ...)에 의해 구동된다. 즉, 기수번째 칼럼 액정셀들과 접속된 제1 및 제2 박막트랜지스터(T1, T2)는 우수번째 게이트 라인들(GL2, GL4, ...)에 의해 턴온되어 제2i-1(여기서, i는 자연수)번째 데이터 라인(DL1, DL3, ..., DL2m-1)으로부터의 제1 데이터 전압을 액정셀의 화소 전극에 공급하고, 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)으로부터의 제2 데이터 전압을 액정셀의 공통 전극에 공급한다.
- <35> 그리고, 동일 수평 라인에 위치하는 우수번째 칼럼 액정셀들은 기수번째 게이트 라인들(GL1, GL3, ...)에 의해 구동된다. 즉, 우수번째 칼럼 액정셀들과 접속된 제1 및 제2 박막트랜지스터(T1, T2)는 기수번째 게이트 라인(GL1, GL3, ...)에 의해 턴온되어 제2i+1번째 데이터 라인(DL3, DL5, ..., DL2m+1)으로부터의 제1 데이터 전압을 액정셀의 화소 전극에 공급하고, 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)으로부터의 제2 데이터 전압을 액정셀의 공통 전극에 공급한다.
- <36> 한편, 본 발명에 따른 액정 표시 장치가 도트 인버전 방식으로 구동되는 경우에 대해서 설명하기로 한다.
- <37> 한 프레임기간에서 제1 게이트라인(GL1)이 구동되는 1/2수평 기간 동안 도 6에 도시된 바와 같이 제1 수평 라인의 우수번째 액정셀에는 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)을 통해 제2 데이터 전압(Vd2)이, 제2i+1번째 데이터 라인(DL3, DL5..., DL2m+1)을 통해 제1 데이터 전압(Vd1)이 공급된다. 그러면, 제1 수평 라인의 우수번째 액정셀에는 제2 데이터 전압(Vd2)에서 제1 데이터 전압(Vd1)을 뺀 전압에 해당하는 부극성의 화소 전압 신호가 충전된다.
- <38> 제2 게이트 라인(GL2)이 구동되는 1/2 수평 기간 동안 제1 수평 라인의 기수번째 액정셀에는 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)을 통해 제2 데이터 전압(Vd2)이, 제2i-1번째 데이터 라인(DL1, DL3, ..., DL2m-1)을 통해 제1 데이터 전압(Vd1)이 공급된다. 그러면, 제1 수평 라인의 기수번째 액정셀에는 제1 데이터 전압(Vd1)에서 제2 데이터 전압(Vd2)을 뺀 전압에 해당하는 정극성의 화소 전압 신호가 충전된다.
- <39> 제3 게이트 라인(GL3)이 구동되는 1/2 수평 기간 동안 제2 수평 라인의 우수번째 액정셀에는 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)을 통해 제2 데이터 전압이, 제2i+1번째 데이터 라인(DL3, DL5..., DL2m+1)을 통해 제1 데이터 전압(Vd1)이 공급된다. 그러면, 제2 수평 라인의 우수번째 액정셀에는 제2 데이터 전압(Vd2)에서 제1 데이터 전압(Vd1)을 뺀 전압에 해당하는 부극성의 화소 전압 신호가 충전된다.
- <40> 제4 게이트 라인(GL4)이 구동되는 1/2 수평 기간 동안 제2 수평 라인의 기수번째 액정셀에는 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)을 통해 제2 데이터 전압이, 제2i-1번째 데이터 라인(DL1, DL3, ..., DL2m-1)을 통해 제1 데이터 전압(Vd1)이 공급된다. 그러면, 제2 수평 라인의 기수번째 액정셀에는 제1 데이터 전압(Vd1)에서 제2 데이터 전압(Vd2)을 뺀 전압에 해당하는 정극성의 화소 전압 신호가 충전된다. 이에 따라, 액정 패널은 도트 인버전 방식으로 구동된다.
- <41> 그 다음, 프레임기간에서는 제1 게이트라인(GL1)이 구동되는 1/2 수평 기간 동안 제1 수평 라인의 우수번째 액정셀에는 제2i번째 데이터 라인(DL2, DL4, ..., DL2m)을 통해 제1 데이터 전압(Vd1)이, 제2i+1번째 데이터 라인(DL3, DL5..., DL2m+1)을 통해 제2 데이터 전압(Vd2)이 공급된다. 그러면, 제1 수평 라인의 우수번째 액정셀에는 제1 데이터 전압(Vd1)에서 제2 데이터 전압(Vd2)을 뺀 전압에 해당하는 정극성의 화소 전압 신호가 충전된다.
- <42> 제2 게이트 라인(GL2)이 구동되는 1/2 수평 기간 동안 제1 수평 라인의 기수번째 액정셀에는 제2i번째 데이터

라인(DL2,DL4,...,DL2m)을 통해 제1 데이터 전압(Vd1)이, 제2i-1번째 데이터 라인(DL1,DL3,...,DL2m-1)을 통해 제2 데이터 전압(Vd2)이 공급된다. 그러면, 제1 수평 라인의 기수번째 액정셀에는 제2 데이터 전압(Vd2)에서 제1 데이터 전압(Vd1)을 뺀 전압에 해당하는 부극성의 화소 전압 신호가 충전된다.

<43> 제3 게이트 라인(GL3)이 구동되는 1/2 수평 기간 동안 제2 수평 라인의 우수번째 액정셀에는 제2i 번째 데이터 라인(DL2,DL4,...,DL2m)을 통해 제1 데이터 전압(Vd1)이, 제2i+1번째 데이터 라인(DL3,DL5,...,DL2m+1)을 통해 제2 데이터 전압(Vd2)이 공급된다. 그러면, 제2 수평 라인의 우수번째 액정셀에는 제1 데이터 전압(Vd1)에서 제2 데이터 전압(Vd2)을 뺀 전압에 해당하는 정극성의 화소 전압 신호가 충전된다.

<44> 제4 게이트 라인(GL4)이 구동되는 1/2 수평 기간 동안 제2 수평 라인의 기수번째 액정셀에는 제2i 번째 데이터 라인(DL2,DL4,...,DL2m)을 통해 제1 데이터 전압(Vd1)이, 제2i-1번째 데이터 라인(DL1,DL3,...,DL2m-1)을 통해 제2 데이터 전압(Vd2)이 공급된다. 그러면, 제2 수평 라인의 기수번째 액정셀에는 제2 데이터 전압(Vd2)에서 제1 데이터 전압(Vd1)을 뺀 전압에 해당하는 부극성의 화소 전압 신호가 충전된다. 이에 따라,액정 패널은 도트 인버전 방식으로 구동된다.

<45> 이와 같이, 본 발명에 따른 액정 표시 장치는 종래 공통 전압에 해당하는 제2 데이터 전압이 교류 구동함으로써 종래 데이터 전압에 해당하는 제1 데이터 전압의 레벨을 1/2 수준으로 줄일 수 있다. 따라서, 데이터 전압을 생성하는 데 필요로 하는 기준 전압(VDD)을 종래의 1/2 수준으로 줄일 수 있어 데이터 드라이버의 소비전력을 줄일 수 있음과 아울러 가격을 낮출 수 있다.

<46> 또한, 본 발명에 따른 액정 표시 장치는 종래 공통 전압에 해당하는 제2 데이터 전압을 펄스 형태로 구동하므로 액정셀의 위치별로 제2 데이터 전압을 조절할 수 있다. 이에 따라, 위치별로 액정셀의 충전 전압의 차이를 보상할 수 있어 플리커 등과 같은 화질 저하를 방지할 수 있다.

<47> 뿐만 아니라, 본 발명에 따른 액정 표시 장치는 우수번째 데이터 라인을 통해 액정셀에 공통 전압에 해당하는 제2 데이터 전압을 공급함으로써 별도의 공통 라인이 불필요하다. 이에 따라, 본 발명에 따른 액정 표시 장치는 개구율을 상승시킬 수 있다.

<48> 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

<49> 도 1은 종래 수평 전계형 액정 표시 장치의 데이터 전압 및 공통 전압을 나타내는 파형도이다.

<50> 도 2는 본 발명에 따른 수평 전계형 액정 표시 장치를 나타내는 회로도이다.

<51> 도 3a는 본 발명에 따른 수평 전계형 액정 표시 장치에 있어서, 동일한 수평 라인에 위치하는 기수번째 및 우수번째 액정셀이 동일한 게이트 라인에 의해 구동되는 경우를 설명하기 위한 도면이며, 도 3b는 본 발명에 따른 수평 전계형 액정 표시 장치에 있어서, 동일한 수평 라인에 위치하는 기수번째 및 우수번째 액정셀이 서로 다른 게이트 라인에 의해 구동되는 경우를 설명하기 위한 도면이다.

<52> 도 4는 도 2에 도시된 액정 표시 패널을 나타내는 평면도이다.

<53> 도 5는 도 3에서 선 I-I', II-II'를 따라 절취한 액정 표시 패널을 나타는 단면도이다.

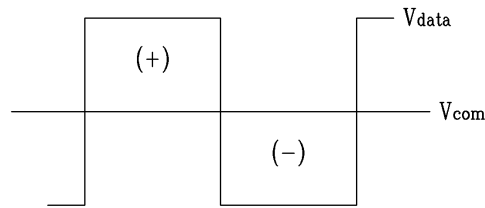
<54> 도 6은 본 발명에 따른 수평 전계형 액정 표시 장치의 구동 방법을 설명하기 위한 파형도이다.

<55> < 도면의 주요 부분에 대한 부호의 설명 >

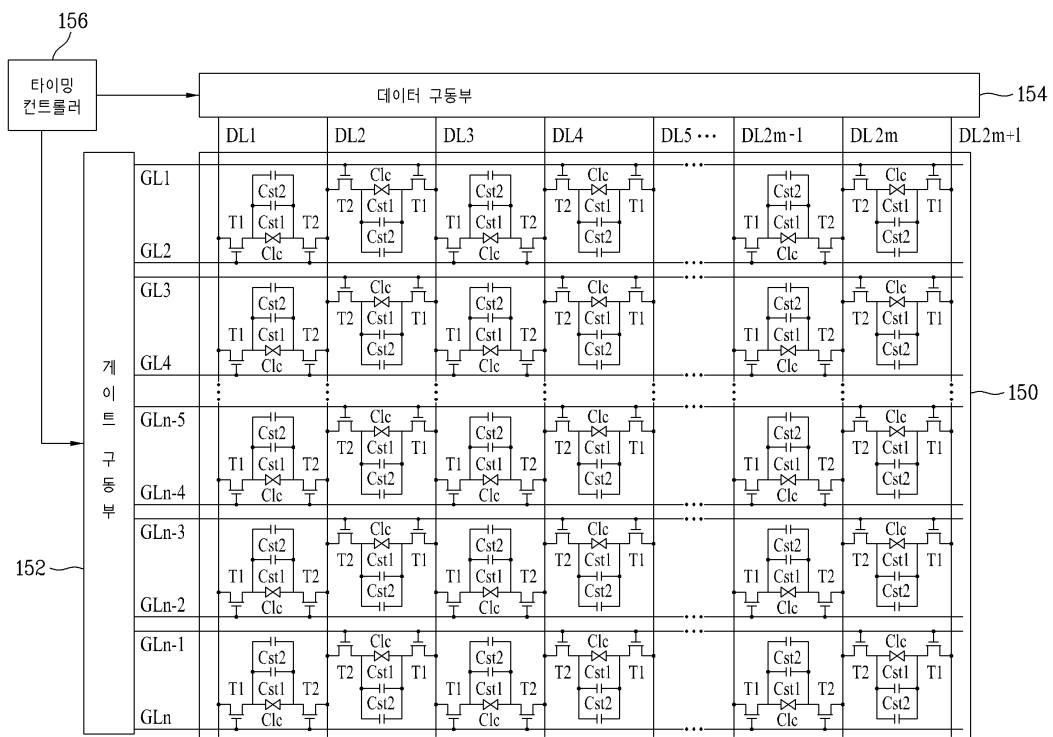
<56> 150 : 액정 표시 패널	152 : 게이트 구동부
<57> 154 : 데이터 구동부	156 : 타이밍 컨트롤러

도면

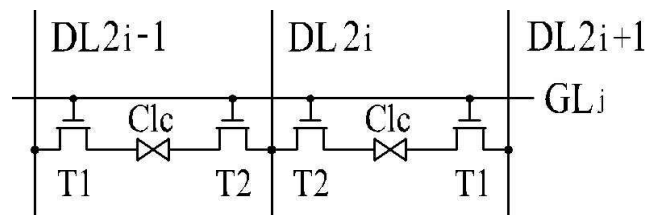
도면1



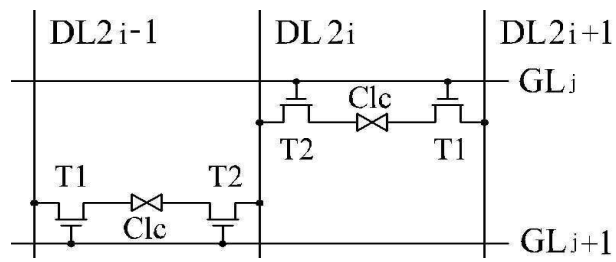
도면2



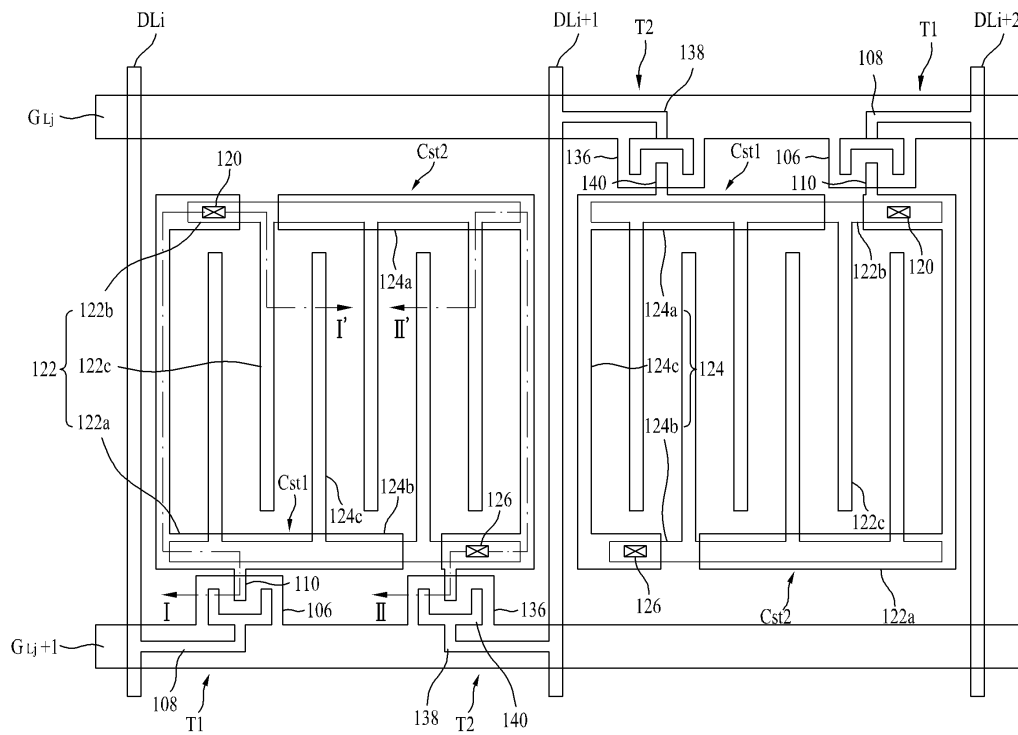
도면3a



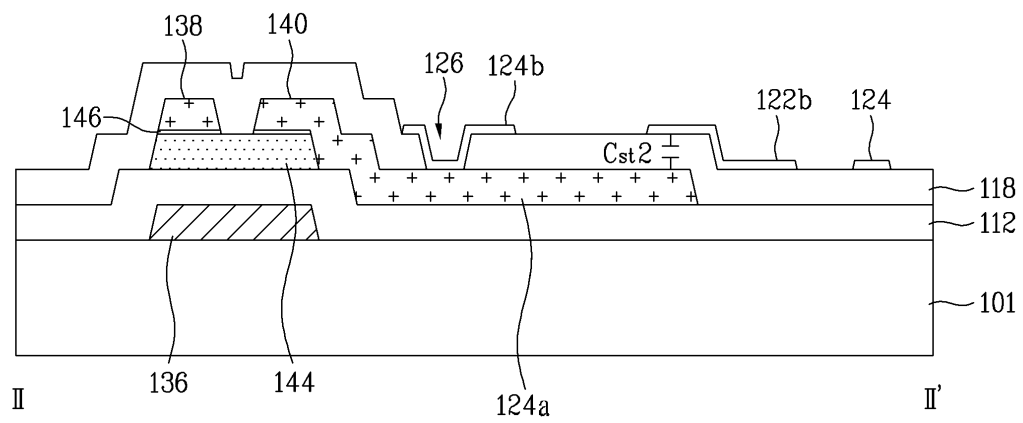
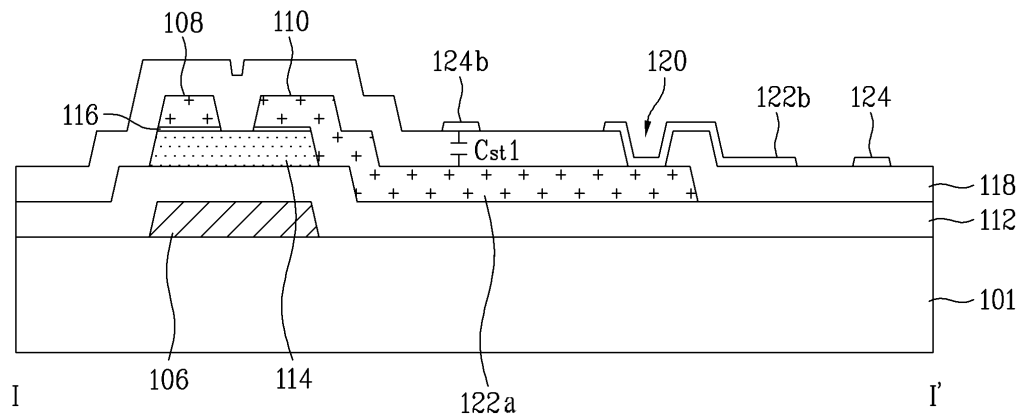
도면3b



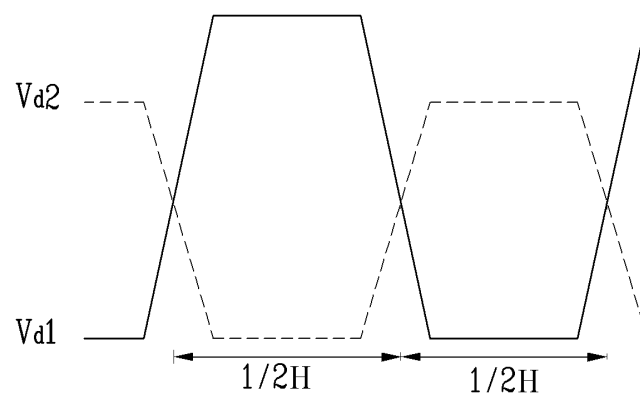
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020090106074A	公开(公告)日	2009-10-08
申请号	KR1020080031571	申请日	2008-04-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEONG YOUNG MIN 정영민 LEE SU WOONG 이수웅		
发明人	정영민 이수웅		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2300/0434 G09G2300/0465 G09G2300/0814 G02F1/134363 G09G3/3659 G09G3/3655 G09G2320/0219 G02F1/13624 G09G2310/0297 G09G3/3614		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR100937850B1		
外部链接	Espacenet		

摘要(译)

本发明涉及提高图像质量的液晶显示器。根据本发明的液晶显示器包括具有液晶单元的液晶面板，用于驱动液晶面板的栅极线的栅极驱动单元和用于通过第二m驱动第一液晶面板的数据驱动器。（这里，m是自然数）+1数据线，液晶面板包括薄膜晶体管：，它根据连接的基数数字线在水平线上排列成Z字形数据线上的基数数量数据线第二薄膜晶体管：基于偶数数据线在水平线上排列为Z字形，同时连接到数据线和薄数据线之间的偶数数据线薄膜晶体管和像素电极，其中第一数据信号通过其连接的基数数字线提供，并且公共电极包括像素电极a当横向电场连接到第二薄膜晶体管时，第二数据信号通过偶数数据线提供。横向电场，以及第一和第二数据信号。

