(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년05월04일
(11) 등록번호 10-2106004
(24) 등록일자 2020년04월23일

(51) 국제특허분류(Int. Cl.)
G02F 1/1339 (2019.01) *G02F 1/1343* (2006.01)
G02F 1/136 (2006.01)
(21) 출원번호 10-2013-0126048
(22) 출원일자 2013년10월22일
심사청구일자 2018년10월15일
(65) 공개번호 10-2015-0046607
(43) 공개일자 2015년04월30일
(56) 선행기술조사문헌
US20090141214 A1*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
윤해주
경기 화성시 삼성전자로 12, 702호 (석우동, 프리언스오피스텔)
원병희
경기도 화성시 동탄중앙로 시범다은마을 월드메르디앙 반도유보라 337동 2101호
(74) 대리인
팬코리아특허법인

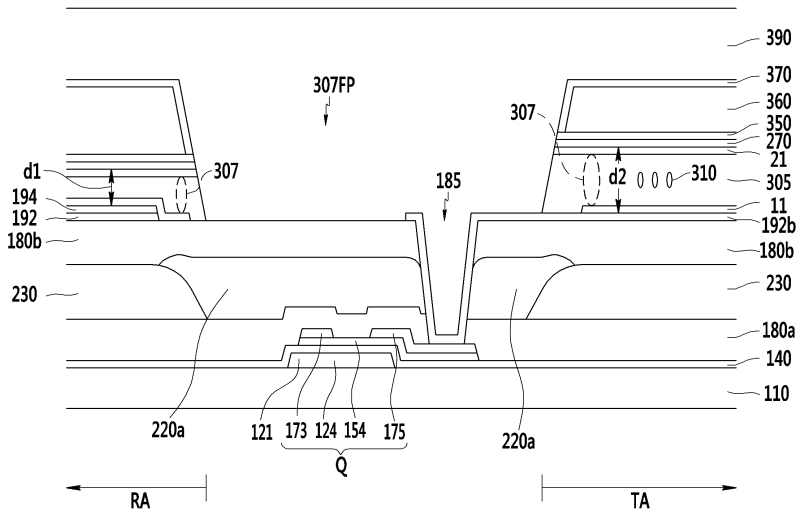
전체 청구항 수 : 총 6 항 심사관 : 박정근

(54) 발명의 명칭 **액정 표시 장치 및 그 제조 방법**

(57) 요 약

액정 표시 장치를 제공한다. 본 발명의 일실시예에 따른 액정 표시 장치는 반사 영역 및 투과 영역을 포함하는 기판, 상기 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터 위에 위치하는 화소 전극 그리고 상기 화소 전극과 마주보는 루프층을 포함하고, 상기 화소 전극과 상기 루프층 사이에 복수의 미세 공간(Microcavity)이 형성되어 있고, 상기 미세 공간은 액정 물질을 포함하고, 상기 반사 영역에서 제1 셀 갭을 가지고, 상기 투과 영역에서 제2 셀 갭을 가지며, 상기 제1 셀 갭과 상기 제2 셀 갭은 서로 다르다.

대 표 도 - 도2



(56) 선행기술조사문헌
US20060119771 A1*
US05539546 A*
US20120062448 A1*
US20080316402 A1*
*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

기판 위에 박막 트랜지스터를 형성하는 단계,

상기 박막 트랜지스터의 한 단자와 연결되도록 화소 전극을 형성하는 단계,

상기 화소 전극 위에 제1 두께를 갖는 제1 부분과 제2 두께를 갖는 제2 부분을 포함하는 희생층을 형성하는 단계로서, 상기 제1 부분과 상기 제2 부분은 액정 주입구 형성 영역에 의해 나뉘어지는 단계,

상기 희생층 위에 루프층을 형성하는 단계,

상기 희생층을 제거하여 액정 주입구가 형성된 복수의 미세 공간을 형성하는 단계,

상기 복수의 미세 공간에 배향 물질을 주입하는 단계,

상기 복수의 미세 공간에 액정 물질을 주입하는 단계, 그리고

상기 루프층 위에 상기 액정 주입구와 상기 액정 주입구 형성 영역을 덮도록 캐핑층을 형성하는 단계

를 포함하며,

상기 액정 주입구 형성 영역은 상기 복수의 미세 공간 중 인접하는 미세 공간 사이에 위치하고,

상기 희생층의 상기 제1 부분은 반사 영역에 대응하고, 상기 희생층의 상기 제2 부분은 투과 영역에 대응하는 액정 표시 장치의 제조 방법.

청구항 12

제11항에서,

상기 제1 두께는 상기 반사 영역의 셀 갭에 대응하고, 상기 제2 두께는 상기 투과 영역의 셀 갭에 대응하는 액정 표시 장치의 제조 방법

청구항 13

제12항에서,

상기 반사 영역에서의 상기 루프층의 두께가 상기 투과 영역에서의 상기 루프층의 두께보다 두꺼운 액정 표시 장치의 제조 방법.

청구항 14

제13항에서,

상기 희생층을 형성하는 단계는 상기 박막 트랜지스터에 연결되는 게이트선 방향을 따라 상기 제1 부분과 상기 제2 부분을 교대로 형성하는 액정 표시 장치의 제조 방법.

청구항 15

제13항에서,

상기 희생층을 형성하는 단계는 상기 박막 트랜지스터에 연결되는 데이터선 방향을 따라 상기 제1 부분과 상기 제2 부분을 교대로 형성하는 액정 표시 장치의 제조 방법.

청구항 16

제13항에서,

상기 루프층을 형성하는 단계 이전에 상기 희생층 위에 공통 전극 및 하부 절연층을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 17

삭제

청구항 18

삭제

발명의 설명

기 술 분 야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것이다.

배 경 기 술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003] 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] 액정 표시 장치 가운데 하나로써 픽셀 단위로 캐비티(cavity)를 형성하고, 여기에 액정을 채워 디스플레이를 구현하는 기술이 개발되고 있다. 이 기술은 하판 위에 상판을 형성하는 것 대신에 유기 물질 등으로 희생층을 형성하고 상부에 지지 부재를 형성한 후에 희생층을 제거하고 희생층 제거로 형성된 빈 공간에 액정 주입구를 통해 액정을 채워 디스플레이를 만드는 장치이다.

[0005] 이러한 디스플레이 장치 가운데 백라이트를 사용하는 투과형 액정 표시 장치는 건물 내부 같은 실내에서 높은 휘도와 명암 대비비를 가지는 반면에 건물 외부 같은 실외에서는 높은 휘도 및 명암 대비비를 나타낼 수 없다. 반대로, 반사형 액정 표시 장치는 대기 중의 빛을 광원으로 사용하므로 실외 혹은 밝은 곳에서의 전기 광학 특성이 양호하지만, 실내에서는 이러한 특성을 잘 나타낼 수 없다.

[0006] 따라서, 이 두가지의 장점을 결합하여 주변 환경에 제한 받지 않는 반투과형 액정 표시 장치를 제조할 수 있는데 캐비티 내에 액정을 채워 디스플레이를 구현하는 기술에 적용할 수 있는 새로운 반투과형 액정 표시 장치의 제조 방법이 요구된다.

발명의 내용

해결하려는 과제

[0007] 본 발명이 해결하고자 하는 과제는 이중 셀갭을 이용한 반투과형 액정 표시 장치 및 그 제조 방법을 제공하는데 있다.

과제의 해결 수단

[0008] 본 발명의 일실시예에 따른 액정 표시 장치는 반사 영역 및 투과 영역을 포함하는 기판, 상기 기판 위에 위치하는 박막 트랜지스터, 상기 박막 트랜지스터 위에 위치하는 화소 전극 그리고 상기 화소 전극과 마주보는 루프층을 포함하고, 상기 화소 전극과 상기 루프층 사이에 복수의 미세 공간(Microcavity)이 형성되어 있고, 상기 미세 공간은 액정 물질을 포함하고, 상기 반사 영역에서 제1 셀 갭을 가지고, 상기 투과 영역에서 제2 셀 갭을 가지며, 상기 제1 셀 갭과 상기 제2 셀 갭은 서로 다르다.

[0009] 상기 제1 셀 갭은 상기 반사 영역에 대응하는 상기 미세 공간의 높이에 대응하고, 상기 제2 셀 갭은 상기 투과 영역에 대응하는 상기 미세 공간의 높이에 대응할 수 있다.

[0010] 상기 제1 셀 갭은 상기 제2 셀 갭보다 작을 수 있다.

[0011] 상기 반사 영역에서의 상기 루프층의 두께와 상기 투과 영역에서의 상기 루프층의 두께가 서로 다를 수 있다.

[0012] 상기 화소 전극은 투명 전극과 상기 투명 전극의 일부 위에 위치하는 반사 전극을 포함하고, 상기 반사 영역에는 상기 투명 전극과 상기 반사 전극이 위치하고, 상기 투과 영역에는 상기 투명 전극이 위치할 수 있다.

[0013] 상기 반사 영역 및 상기 투과 영역 각각은 하나의 단위 화소 영역에 대응할 수 있다.

[0014] 복수의 화소 영역 가운데 가로 방향으로 이웃하는 화소 영역 또는 세로 방향으로 이웃하는 화소 영역 가운데 하나는 상기 반사 영역이고, 다른 하나는 투과 영역일 수 있다.

[0015] 상기 미세 공간과 상기 루프층 사이에 위치하는 공통 전극 및 하부 절연층을 더 포함하고, 상기 하부 절연층은 상기 공통 전극 위에 위치할 수 있다.

[0016] 상기 루프층 위에 위치하는 캐핑층을 더 포함하고, 상기 복수의 미세 공간 사이에 액정 주입구 형성 영역이 위치하며, 상기 캐핑층은 상기 액정 주입구 형성 영역을 덮을 수 있다.

[0017] 상기 액정 주입구 형성 영역은 상기 박막 트랜지스터에 연결된 게이트선과 평행한 방향을 따라 뻗을 수 있다.

[0018] 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법은 기판 위에 박막 트랜지스터를 형성하는 단계, 상기 박막 트랜지스터의 한 단자와 연결되도록 화소 전극을 형성하는 단계, 상기 화소 전극 위에 제1 두께를 갖는 부분과 제2 두께를 갖는 부분을 포함하는 희생층을 형성하는 단계, 상기 희생층 위에 루프층을 형성하는 단계, 상기 희생층을 제거하여 액정 주입구가 형성된 복수의 미세 공간(Microcavity)을 형성하는 단계, 상기 미세 공간에 배향 물질을 주입하는 단계 그리고 상기 복수의 미세 공간에 액정 물질을 주입하는 단계를 포함하고, 상기 희생층에서 상기 제1 두께를 갖는 부분은 반사 영역에 대응하고, 상기 제2 두께를 갖는 부분은 투과 영역에 대응한다.

[0019] 상기 제1 두께는 상기 반사 영역의 셀 갭에 대응하고, 상기 제2 두께는 상기 투과 영역의 셀 갭에 대응할 수 있다.

[0020] 상기 반사 영역에서의 상기 루프층의 두께가 상기 투과 영역에서의 상기 루프층의 두께보다 두껍게 형성할 수 있다.

[0021] 상기 희생층을 형성하는 단계는 상기 박막 트랜지스터에 연결되는 게이트선 방향을 따라 상기 제1 두께를 갖는 부분과 상기 제2 두께를 갖는 부분을 교대로 형성할 수 있다.

[0022] 상기 희생층을 형성하는 단계는 상기 박막 트랜지스터에 연결되는 데이터선 방향을 따라 상기 제1 두께를 갖는 부분과 상기 제2 두께를 갖는 부분을 교대로 형성할 수 있다.

[0023] 상기 루프층을 형성하는 단계 이전에 상기 희생층 위에 공통 전극 및 하부 절연층을 형성하는 단계를 더 포함할 수 있다.

[0024] 상기 액정 주입구를 덮도록 상기 루프층 위에 캐핑층을 형성하는 단계를 더 포함할 수 있다.

[0025] 상기 복수의 미세 공간 사이에 액정 주입구 형성 영역이 형성되며, 상기 캐핑층은 상기 액정 주입구 형성 영역을 덮도록 형성할 수 있다.

발명의 효과

[0026] 본 발명의 일실시예에 따르면, 희생층의 두께를 다르게 형성하여 반투과형 액정 표시 장치에서 이중 셀 갭 구조를 구현할 수 있다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 평면도이다.

도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다.

도 3은 도 1의 절단선 III-III을 따라 자른 단면도이다.

도 4는 도 1에서 반사 영역과 투과 영역을 개략적으로 나타내는 평면도이다.

도 5는 도 4에서 반사 영역과 투과 영역의 배치를 변형한 실시예를 나타내는 평면도이다.

도 6은 도 4에서 반사 영역과 투과 영역의 배치를 변형한 실시예를 나타내는 평면도이다.

도 7 내지 도 17은 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0028] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0029] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "위"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.

[0030] 도 1은 본 발명의 일실시예에 따른 액정 표시 장치를 나타내는 평면도이다. 도 2는 도 1의 절단선 II-II를 따라 자른 단면도이다. 도 3은 도 1의 절단선 III-III을 따라 자른 단면도이다. 도 4는 도 1에서 반사 영역과 투과 영역을 개략적으로 나타내는 평면도이다.

[0031] 도 1 내지 도 3을 참고하여, 표시 영역(DA)에 위치한 화소(PX)에 대해서 구체적으로 설명하기로 한다.

[0032] 도 1 내지 도 3을 참고하면, 투명한 유리 또는 플라스틱 등으로 만들어진 기판(110) 위에 게이트선(121)이 및 유지 전극선(131)이 형성되어 있다. 게이트선(121)은 게이트 전극(124)을 포함한다. 유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(131)은 게이트선

(121a)과 실질적으로 수직하게 뻗은 한 쌍의 세로부(135a) 및 한 쌍의 세로부(135a)의 끝을 서로 연결하는 가로부(135b)를 포함한다. 유지 전극(135a, 135b)은 화소 전극(191)을 둘러싸는 구조를 가진다.

[0033] 게이트선(121) 및 유지 전극선(131) 위에 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 데이터선(171) 하부에 위치하는 반도체층(151), 소스/드레인 전극의 하부 및 박막 트랜지스터(Q)의 채널 부분에 위치하는 반도체층(154)이 형성되어 있다.

[0034] 각 반도체층(151, 154) 위이며, 데이터선(171), 소스/드레인 전극의 사이에는 복수의 저항성 접촉 부재가 형성되어 있을 수 있는데, 도면에서는 생략되어 있다.

[0035] 각 반도체층(151, 154) 및 게이트 절연막(140) 위에 소스 전극(173) 및 소스 전극(173)과 연결되는 데이터선(171), 드레인 전극(175)을 포함하는 데이터 도전체(171, 173, 175)가 형성되어 있다.

[0036] 게이트 전극(124), 소스 전극(173), 및 드레인 전극(175)은 반도체층(154)과 함께 박막 트랜지스터(Q)를 형성하며, 박막 트랜지스터(Q)의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 반도체층 부분(154)에 형성된다.

[0037] 데이터 도전체(171, 173, 175) 및 노출된 반도체층(154) 부분 위에는 제1 층간 절연막(180a)이 형성되어 있다. 제1 층간 절연막(180a)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다.

[0038] 제1 층간 절연막(180a) 위에는 색필터(230) 및 차광 부재(220a, 220b)가 형성되어 있다.

[0039] 먼저, 차광 부재(220a, 220b)는 화상을 표시하는 영역에 대응하는 개구부를 가지는 격자 구조로 이루어져 있으며, 빛이 투과하지 못하는 물질로 형성되어 있다. 차광 부재(220a, 220b)의 개구부에는 색필터(230)가 형성되어 있다. 차광 부재는 게이트선(121)과 평행한 방향을 따라 형성된 가로 차광 부재(220a)와 데이트선(171)과 평행한 방향을 따라 형성된 세로 차광 부재(220b)를 포함한다.

[0040] 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 중 하나를 표시할 수도 있다. 색필터(230)는 인접하는 화소마다 서로 다른 색을 표시하는 물질로 형성되어 있을 수 있다.

[0041] 색필터(230) 및 차광 부재(220a, 220b)의 위에는 이를 덮는 제2 층간 절연막(180b)이 형성되어 있다. 제2 층간 절연막(180b)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다. 도 2의 단면도에서 도시된 바와 달리 색필터(230)와 차광 부재(220a, 220b)의 두께 차이로 인하여 단차가 발생된 경우에는 제2 층간 절연막(180b)을 유기 절연물을 포함하도록 하여 단차를 줄이거나 제거할 수 있다.

[0042] 색필터(230), 차광 부재(220a, 220b) 및 층간 절연막(180a, 180b)에는 드레인 전극(175)을 노출하는 접촉 구멍(185)이 형성되어 있다.

[0043] 제2 층간 절연막(180b) 위에는 화소 전극(191)이 형성되어 있다.

[0044] 화소 전극(191)은 전체적인 모양이 사각형이며 가로 줄기부(192a, 194a) 및 이와 교차하는 세로 줄기부(192b, 194b)로 이루어진 십자형 줄기부를 포함한다. 또한 가로 줄기부(192a, 194a)와 세로 줄기부(192b, 194b)에 의해 네 개의 부영역으로 나뉘어지며 각 부영역은 복수의 미세 가지부(192c, 194c)를 포함한다. 또한, 본 실시예에서 화소 전극(191)의 외곽을 둘러싸는 외곽 줄기부를 더 포함할 수 있다.

[0045] 화소 전극(191)의 미세 가지부(191c)는 게이트선(121) 또는 가로 줄기부와 대략 40도 내지 45도의 각을 이룬다. 또한, 이웃하는 두 부영역의 미세 가지부는 서로 직교할 수 있다. 또한, 미세 가지부의 폭은 점진적으로 넓어지거나 미세 가지부(192c, 194c)간의 간격이 다를 수 있다.

[0046] 화소 전극(191)은 세로 줄기부(192b, 194b)의 하단에서 연결되고, 세로 줄기부(192b, 194b)보다 넓은 면적을 갖는 연장부(197)를 포함하고, 연장부(197)에서 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.

[0047] 본 실시예에서 화소 전극(191)은 투명 전극(192)과 투명 전극(191)의 일부 위에 위치하는 반사 전극(194)을 포함한다. 본 발명의 일실시예에 따른 액정 표시 장치는 반투과형 액정 표시 장치이고, 기판(110) 위에 반사 영역(PA)과 투과 영역(TA)이 형성된다.

[0048] 반사 영역(PA)에서 화소 전극(191)은 투명 전극(192)과 투명 전극(192) 위에 위치하는 반사 전극(193)을 포함한다. 투과 영역(TA)에서 화소 전극(191)은 투명 전극(192)의 하나의 층으로 형성될 수 있다. 투명 전극(192)은 ITO 또는 IZO 등의 투명한 도전 물질로 만들어질 수 있고, 반사 전극(194)은 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다. 그러나, 반사 전극(194)은 알루미늄, 은 또는 그 합금 등 저저항 반사성 상부막(미도시)과 몰리브덴 계열의 금속, 크롬, 탄탈륨 및 티타늄 등 ITO 또는 IZO와 접촉 특성이 우수한 하부막(미도시)의 이중막 구조를 가질 수 있다.

[0049] 도시하지 않았으나, 반사 영역(RA)에 대응하는 부분에 위치하는 제2 층간 절연막(180b)의 상부면은 굴곡진 면을 가질 수 있고, 제2 층간 절연막(180b) 위에 위치하는 투명 전극(192)과 반사 전극(194)도 제2 층간 절연막(180b)의 상부면을 따라 굴곡지게 형성될 수 있다.

[0050] 투과 영역(TA)에서는 기판(110)의 뒷면에서 입사된 빛이 미세 공간(305)의 액정 분자(310)를 통과하여 앞면, 즉 캐핑층(390) 쪽으로 나옴으로써 화면 표시를 수행한다. 반사 영역(RA)에서는 앞면에서 들어온 외부 빛이 미세 공간(305)으로 들어왔다가 반사 전극(194)에 의해 반사되어 미세 공간(305)의 액정 분자(310)를 다시 통과하여 앞면으로 나옴으로써 화면 표시를 수행한다. 이 때, 반사 전극(194)의 굴곡진 면은 빛의 난반사를 유도하여 화면에 물체가 비치는 현상을 방지한다.

[0051] 본 실시예에서 반사 영역(RA)과 투과 영역(TA) 각각은 하나의 단위 화소 영역에 대응할 수 있다. 도 1 및 도 4를 참고하면, 왼쪽 상단에 있는 단위 화소 영역과 이와 대각선에 위치하는 단위 화소 영역은 투과 영역(TA)이고, 왼쪽 하단에 있는 단위 화소 영역과 이와 대각선에 위치하는 단위 화소 영역은 반사 영역(RA)일 수 있다. 도 1 및 도 4는 전체 화소 영역 가운데 일부분인 2 X 2 화소 영역을 나타낸 것이고, 앞에서 설명한 반사 영역(RA) 및 투과 영역(TA)의 배치는 전체 화소 영역에서 반복될 수 있다.

[0052] 지금까지 설명한 박막 트랜지스터(Q) 및 화소 전극(191)에 관한 설명은 하나의 예시이고, 측면 시인성을 향상시키기 위해 박막 트랜지스터 구조 및 화소 전극 디자인을 변형할 수 있다.

[0053] 화소 전극(191) 위에는 하부 배향막(11)이 형성되어 있고, 하부 배향막(11)은 수직 배향막일 수 있다. 하부 배향막(11)은 폴리 아믹산(Polyamic acid), 폴리 실록산(Polysiloxane) 또는 폴리 이미드(Polyimide) 등의 액정 배향막으로써 일반적으로 사용되는 물질들 중 적어도 하나를 포함하여 형성될 수 있다.

[0054] 하부 배향막(11)과 대향하는 부분에 상부 배향막(21)이 위치하고, 하부 배향막(11)과 상부 배향막(21) 사이에는 미세 공간(305)이 형성되어 있다. 미세 공간(305)에는 액정 분자(310)를 포함하는 액정 물질이 주입되어 있고, 미세 공간(305)은 액정 주입구(307)를 갖는다. 미세 공간(305)은 화소 전극(191)의 열 방향 다시 말해 세로 방향을 따라 형성될 수 있다. 본 실시예에서 배향막(11, 21)을 형성하는 배향 물질과 액정 분자(310)를 포함하는 액정 물질은 모관력(capillary force)을 이용하여 미세 공간(305)에 주입될 수 있다.

[0055] 본 실시예에서 반사 영역(RA)에서의 제1 셀 갭은 투과 영역(TA)에서의 제2 셀 갭과 서로 다르다. 제1 셀 갭은 미세 공간(305)의 제1 높이(d1)에 대응하고, 제2 셀 갭은 투과 영역(TA)에서의 미세 공간(305)의 제2 높이(d2)에 대응할 수 있다. 제1 셀 갭은 제2 셀 갭보다 작다.

[0056] 반사 영역(RA)은 λ/4 파장 설계를 하게 되고, 투과 영역(TA)은 λ/2 파장 설계를 하기 위해 반사 영역(RA)의 제1 셀 갭을 투과 영역(TA)의 제2 셀 갭의 1/2로 형성할 수 있다. 반사 영역(RA)과 투과 영역(TA)에서 각각 λ/4 및 λ/2 파장 설계를 하는 이유는 반사 영역(RA)과 투과 영역(TA)의 최종 편광판에 도달하는 빛의 편광 상태를 동일하게 만들기 위함이다.

[0057] 미세 공간(305)은 게이트선(121)과 중첩하는 부분에 위치하는 복수의 액정 주입구 형성 영역(307FP)에 의해 세로 방향으로 나누어지며, 또한 게이트선(121)이 뻗어 있는 방향을 따라 복수개 형성되어 있다. 복수개 형성된 미세 공간(305) 각각은 화소 영역 하나 또는 둘 이상에 대응할 수 있고, 화소 영역은 화면을 표시하는 영역에 대응할 수 있다.

[0058] 상부 배향막(21) 위에는 공통 전극(270), 하부 절연층(350)이 위치한다. 공통 전극(270)은 공통 전압을 인가받고, 데이터 전압이 인가된 화소 전극(191)과 함께 전기장을 생성하여 두 전극 사이의 미세 공간(305)에 위치하는 액정 분자(310)가 기울어지는 방향을 결정한다. 공통 전극(270)은 화소 전극(191)과 축전기를 이루어 박막 트랜지스터가 턴 오프(turn-off)된 후에도 인가된 전압을 유지한다. 하부 절연층(350)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성될 수 있다.

[0059] 본 실시예에서는 공통 전극(270)이 미세 공간(305) 위에 형성되는 것으로 설명하였으나, 다른 실시예로 공통 전

극(270)이 미세 공간(305) 하부에 형성되어 수평 전계 모드에 따른 액정 구동도 가능하다.

[0060] 하부 절연층(350) 위에 루프층(Roof Layer; 360)이 위치한다. 루프층(360)은 화소 전극(191)과 공통 전극(270)의 사이 공간인 미세 공간(305)이 형성될 수 있도록 지지하는 역할을 한다. 루프층(360)은 포토 레지스트 또는 그 밖의 유기 물질을 포함할 수 있다. 본 실시예에서 루프층(360)은 반사 영역(RA) 및 투과 영역(TA)에 따라 두께가 다를 수 있다. 셀 갭이 작은 반사 영역(RA)에 대응하는 부분의 루프층(360)의 두께가 셀 갭이 큰 투과 영역(TA)에 대응하는 부분의 루프층(360)의 두께 대비하여 두꺼울 수 있다.

[0061] 루프층(360) 위에 상부 절연층(370)이 위치한다. 상부 절연층(370)은 루프층(360)의 상부면과 접촉할 수 있다. 상부 절연층(370)은 질화 규소(SiNx) 또는 산화 규소(SiO2)로 형성될 수 있다.

[0062] 본 실시예에서 캐핑층(390)은 액정 주입구 형성 영역(307FP)을 채우면서 액정 주입구 형성 영역(307FP)에 의해 노출된 미세 공간(305)의 액정 주입구(307)를 덮는다. 캐핑층(390)은 유기 물질 또는 무기 물질을 포함한다.

[0063] 본 실시예에서는 도 3에 도시한 바와 같이, 가로 방향으로 이웃하는 미세 공간(305) 사이에 격벽 형성부(PWP)가 형성되어 있다. 격벽 형성부(PWP)는 데이터선(171)이 뻗어 있는 방향을 따라 형성될 수 있고, 루프층(360)에 의해 덮일 수 있다. 격벽 형성부(PWP)에는 하부 절연층(350), 공통 전극(270), 상부 절연층(370) 및 루프층(360)이 채워져 있는데 이러한 구조물이 격벽(Partition Wall)을 형성함으로써 미세 공간(305)을 구획 또는 정의할 수 있다. 본 실시예에서는 미세 공간(305)사이에 격벽 형성부(PWP)와 같은 격벽 구조가 있기 때문에 절연 기판(110)이 휘더라도 발생하는 스트레스가 적고, 셀 갭(Cell Gap)이 변경되는 정도가 훨씬 감소할 수 있다.

[0064] 도 5는 도 4에서 반사 영역과 투과 영역의 배치를 변형한 실시예를 나타내는 평면도이다.

[0065] 도 5를 참고하면, 본 실시예에서는 도 4의 실시예와 달리 게이트선(121)이 뻗어 있는 방향을 따라서 동일한 반사 영역(RA) 또는 투과 영역(TA)이 배치되어 있고, 데이터선(171)이 뻗어 있는 방향을 따라서 반사 영역(RA)과 투과 영역(TA)이 교대로 배치될 수 있다.

[0066] 도 6은 도 4에서 반사 영역과 투과 영역의 배치를 변형한 실시예를 나타내는 평면도이다.

[0067] 도 6을 참고하면, 본 실시예에서는 도 5의 실시예와 달리 데이터선(171)이 뻗어 있는 방향을 따라서 동일한 반사 영역(RA) 또는 투과 영역(TA)이 배치되어 있고, 게이트선(121)이 뻗어 있는 방향을 따라서 반사 영역(RA)과 투과 영역(TA)이 교대로 배치될 수 있다.

[0068] 이하에서는 도 7 내지 도 17을 참고하여 앞에서 설명한 액정 표시 장치를 제조하는 방법에 대한 일실시예를 설명하기로 한다. 하기에 설명하는 실시예는 제조 방법의 일실시예로 다른 형태로 변형 실시 가능하다.

[0069] 도 7 내지 도 17은 본 발명의 일실시예에 따른 액정 표시 장치의 제조 방법을 나타내는 단면도들이다. 도 7, 9, 11, 13, 14, 16은 도 1의 절단선 II-II를 따라 자른 단면도를 순서대로 나타낸 것이다. 도 8, 10, 12, 15, 17은 도 1의 절단선 III-III을 따라 자른 단면도이다.

[0070] 도 1, 도 7 및 도 8을 참고하면, 기판(110) 위에 일반적으로 알려진 스위칭 소자를 형성하기 위해 가로 방향으로 뻗어 있는 게이트선(121), 게이트선(121) 위에 게이트 절연막(140)을 형성하고, 게이트 절연막(140) 위에 반도체층(151, 154)을 형성하고, 소스 전극(173) 및 드레인 전극(175)을 형성한다. 이 때 소스 전극(173)과 연결된 데이터선(171)은 게이트선(121)과 교차하면서 세로 방향으로 뻗도록 형성할 수 있다.

[0071] 소스 전극(173), 드레인 전극(175) 및 데이터선(171)을 포함하는 데이터 도전체(171, 173, 175) 및 노출된 반도체층(154) 부분 위에는 제1 층간 절연막(180a)을 형성한다.

[0072] 제1 층간 절연막(180a) 위에 화소 영역에 대응하는 위치에 색필터(230)를 형성하고, 색필터(230) 사이에 차광 부재(220a, 220b)를 형성한다.

[0073] 색필터(230) 및 차광 부재(220a, 220b) 위에 이를 덮는 제2 층간 절연막(180b)을 형성하고, 제2 층간 절연막(180b)은 화소 전극(191)과 드레인 전극(175)을 전기적, 물리적으로 연결하는 접촉 구멍(185)을 갖도록 형성한다. 여기서, 도시하지 않았으나 반사 영역(RA)이 되는 부분에 위치하는 제2 층간 절연막(180b)의 상부면이 굴곡진 면을 가질 수 있도록 요철 처리를 할 수 있다.

[0074] 이후, 제2 층간 절연막(180b) 위에 화소 전극(191)을 형성한다.

[0075] 반사 영역(RA)에는 화소 전극(191)이 투명 전극(192)과 반사 전극(194)을 포함하도록 형성하고, 투과 영역(TA)에는 화소 전극(191)이 투명 전극(192)의 하나의 층으로 형성되도록 한다.

[0076] 화소 전극(191) 위에 희생층(300)을 형성한다. 희생층(300)에는 도 8에 도시한 바와 같이 데이터선(171)과 평행한 방향을 따라 오픈부(OPN)가 형성되어 있다. 오픈부(OPN)에는 이후 공정에서 공통 전극(270), 하부 절연층(350), 루프층(360) 및 상부 절연층(370)이 채워져 격벽 형성부(PWP)를 형성할 수 있다.

[0077] 이 때, 본 실시예에서는 희생층(300)이 반사 영역(RA)과 투과 영역(TA)에서 서로 다른 두께를 갖도록 형성한다. 여기서, 서로 다른 두께를 갖는 희생층(300)을 형성하기 위해 슬릿 마스크 또는 하프톤 마스크 등을 사용할 수 있다.

[0078] 도 9 및 도 10을 참고하면, 희생층(300) 위에 공통 전극(270), 하부 절연층(350) 및 루프층(360)을 차례로 형성한다. 루프층(360)은 노광 및 현상 공정에 의해 세로 방향으로 이웃하는 화소 영역 사이에 위치하는 가로 차광 부재(220a)와 대응하는 영역에서 제거될 수 있다. 루프층(360)은 가로 차광 부재(220a)와 대응하는 영역에서 하부 절연층(350)을 외부로 노출시킨다. 이 때, 공통 전극(270), 하부 절연층(350) 및 루프층(360)은 세로 차광 부재(220b)의 오픈부(OPN)를 채우면서 격벽 형성부(PWP)를 형성한다.

[0079] 여기서, 루프층(360)은 공통 전극(270)이나 하부 절연층(350) 대비하여 충분히 두꺼운 두께로 형성하여 평탄화 역할을 할 수 있다. 다시 말해, 두께가 다른 희생층(300)으로 인해 반사 영역(RA)과 투과 영역(TA) 사이에 발생한 층간 단차를 제거할 수 있다. 결과적으로 도 9에 도시한 바와 같이 반사 영역(RA)에서의 루프층(360) 두께는 투과 영역(TA)에서의 루프층(360) 두께보다 두껍게 형성할 수 있다.

[0080] 도 11 및 도 12를 참고하면, 루프층(360)과 노출된 하부 절연층(350) 위를 덮도록 상부 절연층(370)을 형성한다.

[0081] 도 13을 참고하면, 상부 절연층(370), 하부 절연층(350) 및 공통 전극(270)을 건식 식각하여 상부 절연층(370), 하부 절연층(350) 및 공통 전극(270)이 부분적으로 제거됨으로써 액정 주입구 형성 영역(307FP)을 형성한다. 이 때, 상부 절연층(370)이 루프층(360)의 측면을 덮는 구조를 가질 수 있으나, 이에 한정되지 않고 루프층(360)의 측면을 덮고 있던 상부 절연층(370)이 제거되어 루프층(360)의 측면이 외부로 노출되도록 할 수도 있다.

[0082] 도 14 및 도 15를 참고하면, 액정 주입구 형성 영역(307FP)을 통해 희생층(300)을 산소(O2) 애싱(Ashing) 처리 또는 습식 식각법 등으로 제거한다. 이 때, 액정 주입구(307)를 갖는 미세 공간(305)이 형성된다. 미세 공간(305)은 희생층(300)이 제거되어 빈 공간 상태이다.

[0083] 도 16 및 도 17을 참고하면, 액정 주입구(307)를 통해 배향 물질을 주입하여 화소 전극(191) 및 공통 전극(270) 위에 배향막(11, 21)을 형성한다. 구체적으로, 액정 주입구(307)를 통해 고형분과 용매를 포함하는 배향 물질을 주입한 후에 베이크 공정을 수행한다.

[0084] 그 다음, 액정 주입구(307)를 통해 미세 공간(305)에 잉크젯 방법 등을 사용하여 액정 분자(310)를 포함하는 액정 물질을 주입한다.

[0085] 이후, 상부 절연층(370) 위에 액정 주입구(307) 및 액정 주입구 형성 영역(307FP)을 덮도록 캐핑층(390)을 형성하면 도 2 및 도 3과 같은 액정 표시 장치를 형성할 수 있다.

[0086] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

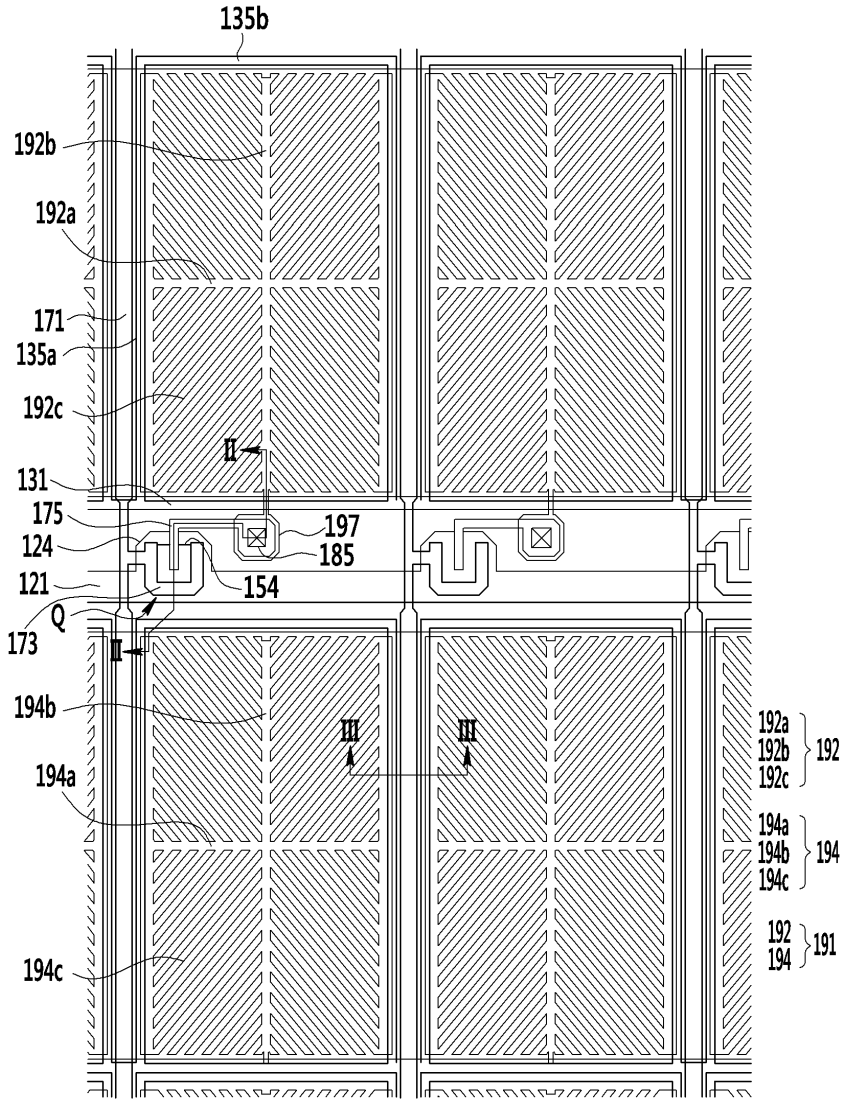
부호의 설명

[0087]

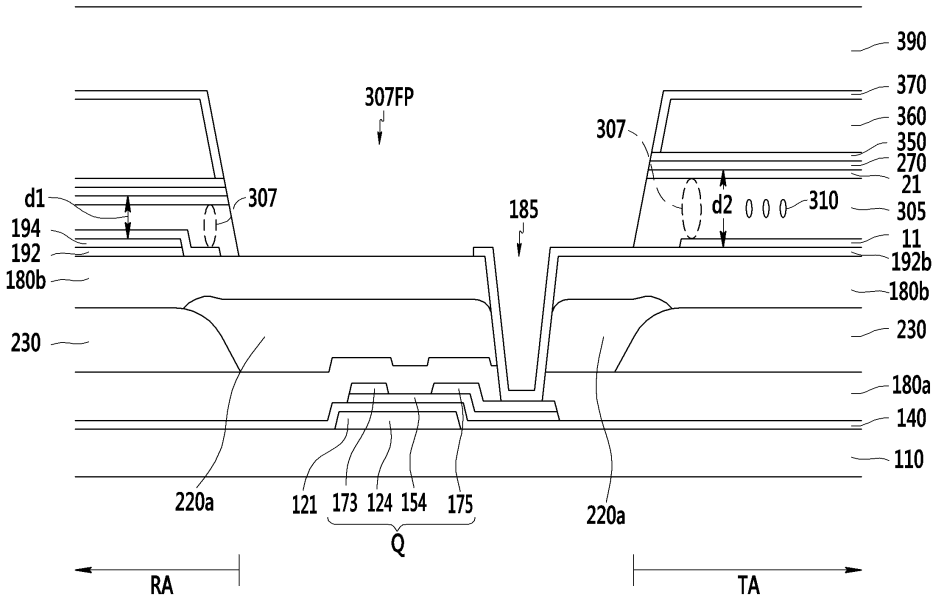
192	투명 전극	194	반사 전극
300	희생층	305	미세 공간(microcavity)
307	액정 주입구	350	하부 절연층
360	루프층	370	상부 절연층
390	캐핑층		

도면

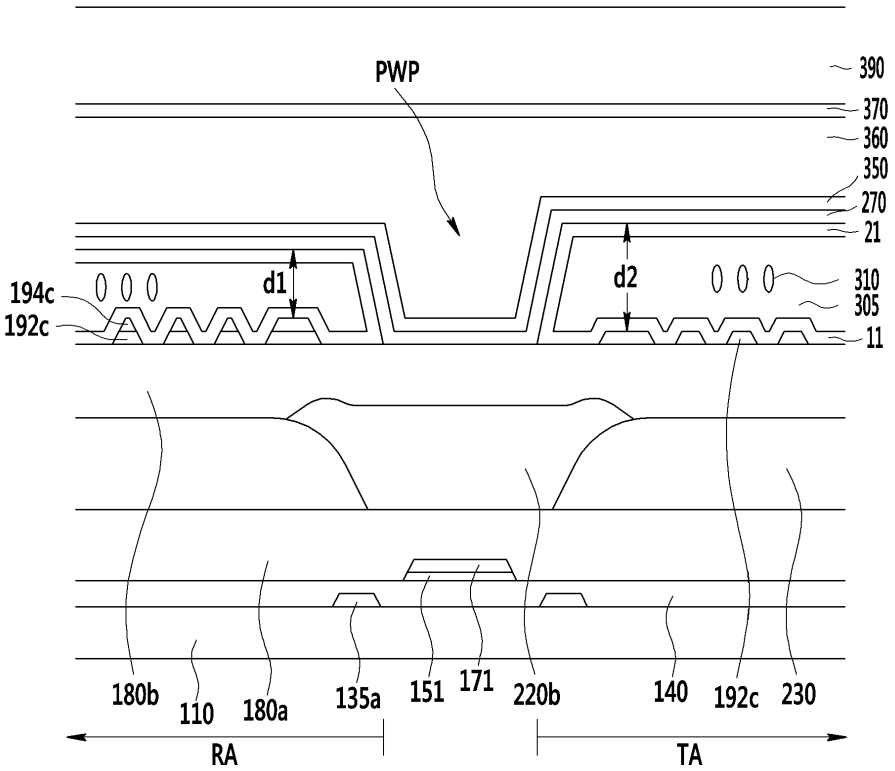
도면1


135b
192b
192a
171
135a
192c
II
131
175
124
121
Q
173
II
194b
194a
194c
197
185
154
III
III
192a
192b
192c
192
194a
194b
194c
194
192
194
191

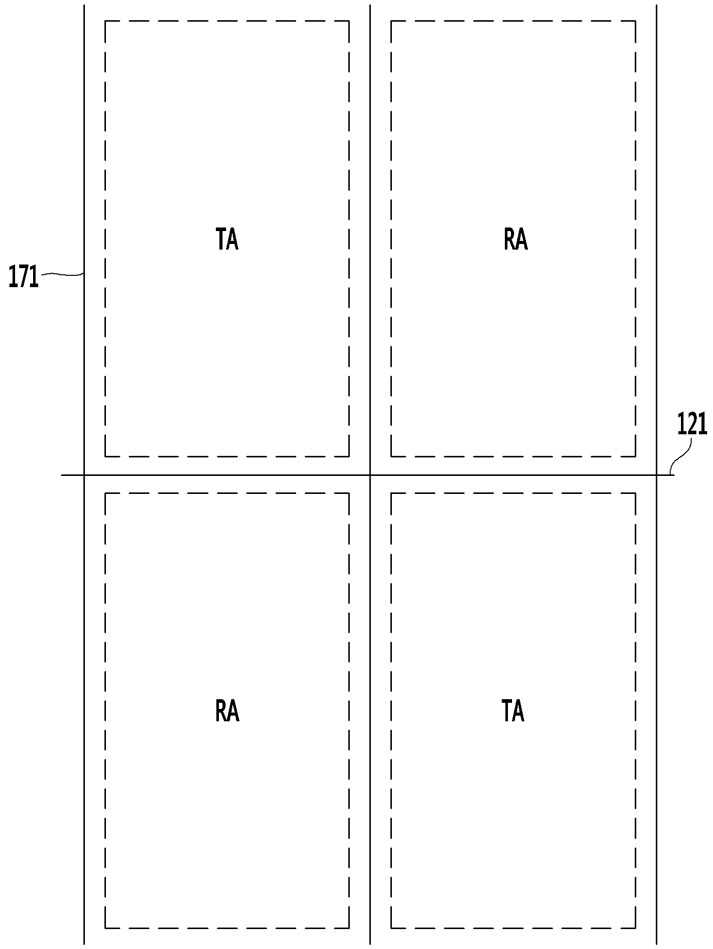
도면2


390
370
360
350
270
21
305
11
192b
180b
230
180a
140
110
307FP
307
185
d1
d2
194
192
180b
230
307
310
220a
121
173
124
154
175
Q
220a
RA
TA

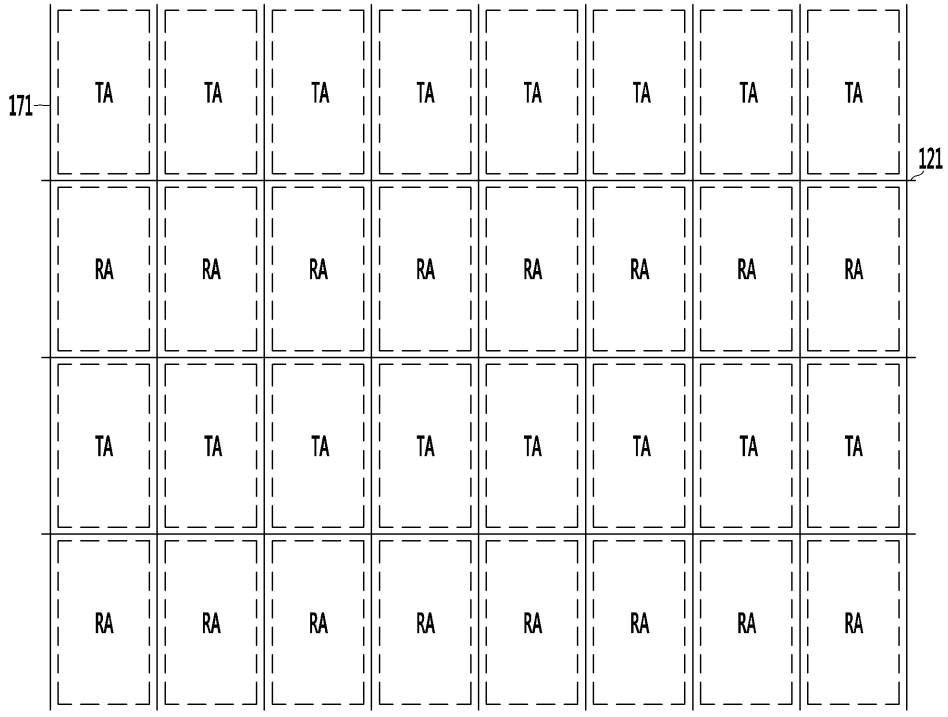
도면3


PWP
390
370
360
350
270
21
310
305
11
d1
d2
194c
192c
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

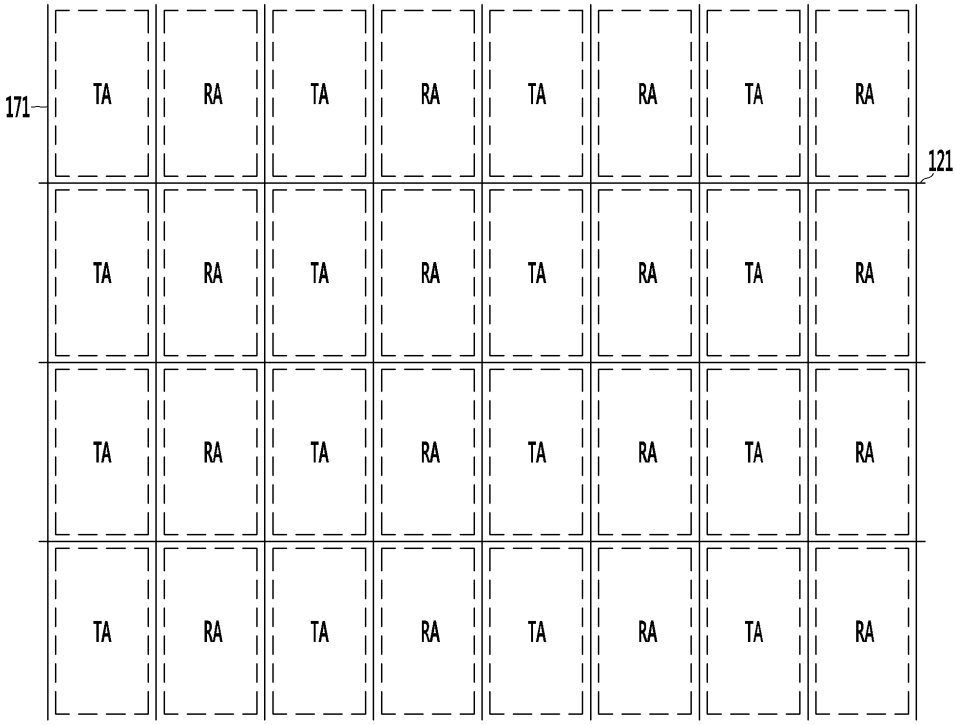
도면4



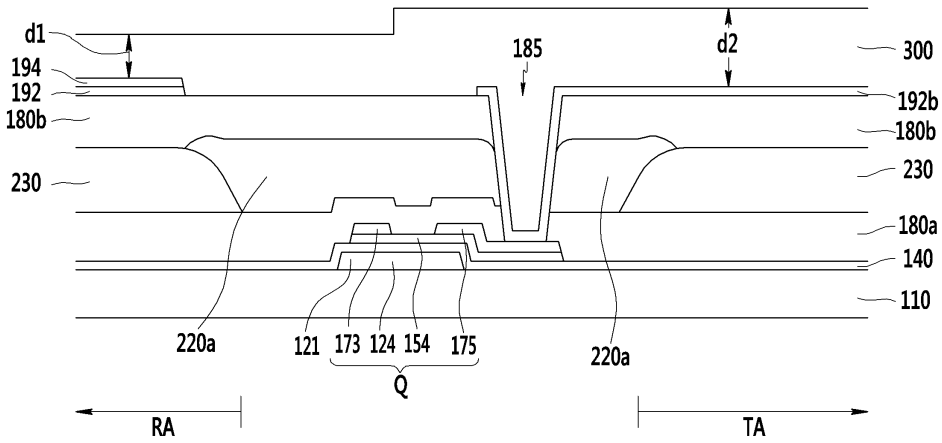
도면5



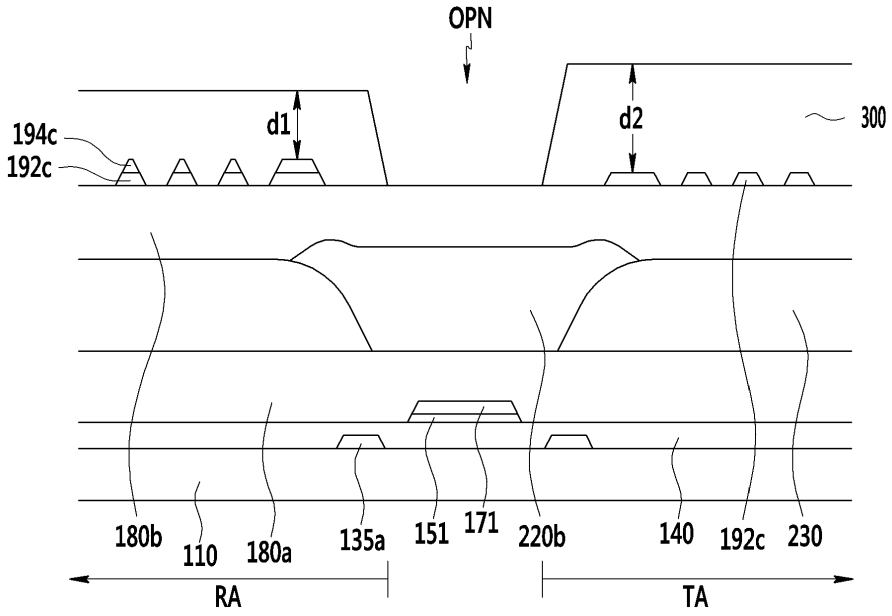
도면6


171
121
TA
RA

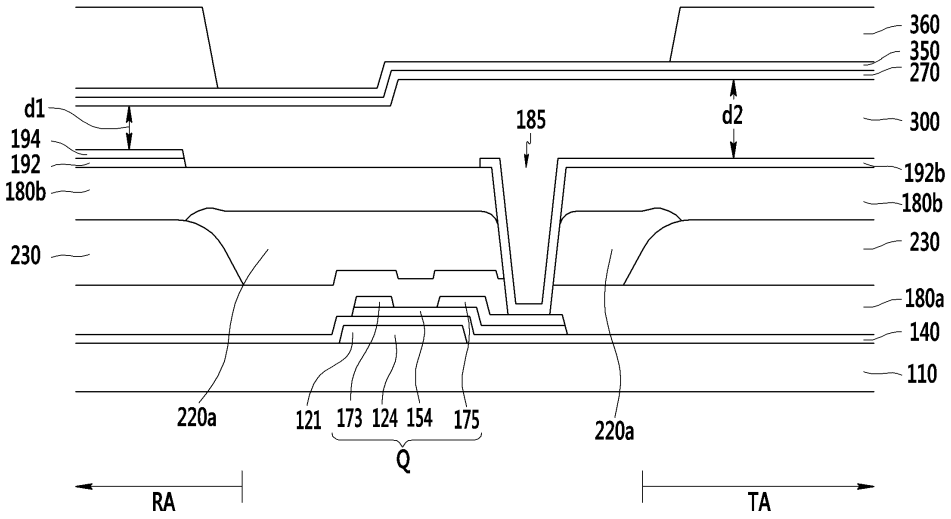
도면7


d1
194
192
180b
230
185
d2
300
192b
180b
230
180a
140
110
220a
121
173
124
154
175
Q
220a
RA
TA

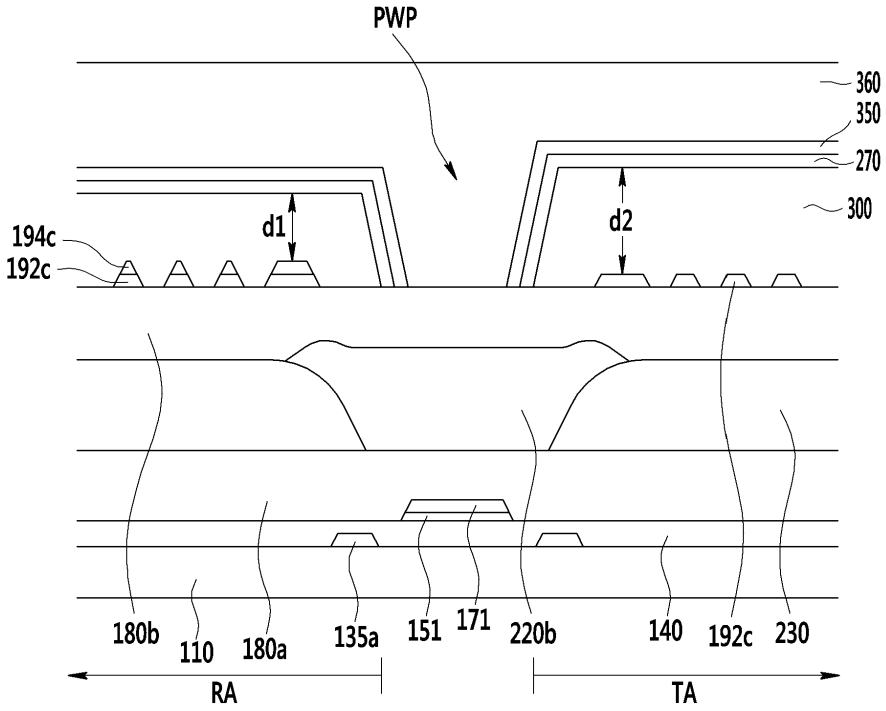
도면8


OPN
d1
d2
300
194c
192c
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

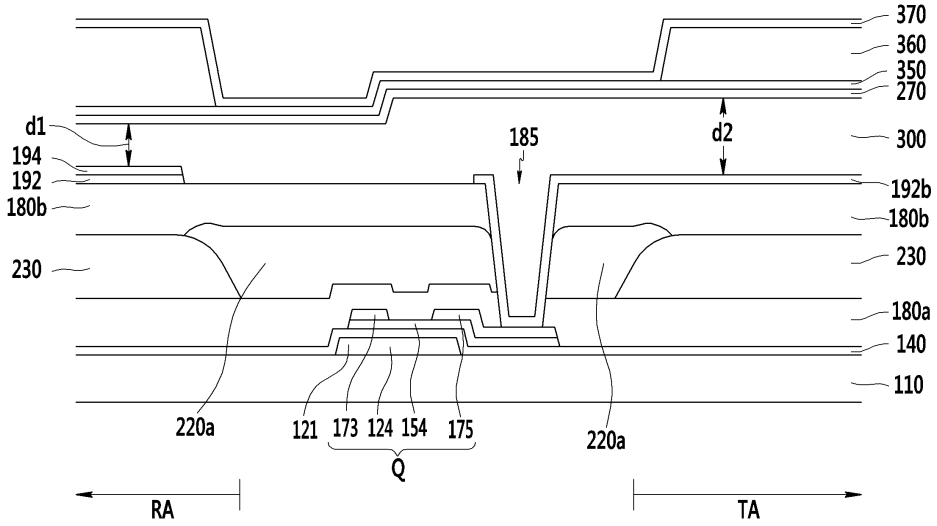
도면9


360
350
270
d1
d2
185
300
194
192
192b
180b
180b
230
230
180a
140
110
220a
121
173
124
154
175
Q
220a
RA
TA

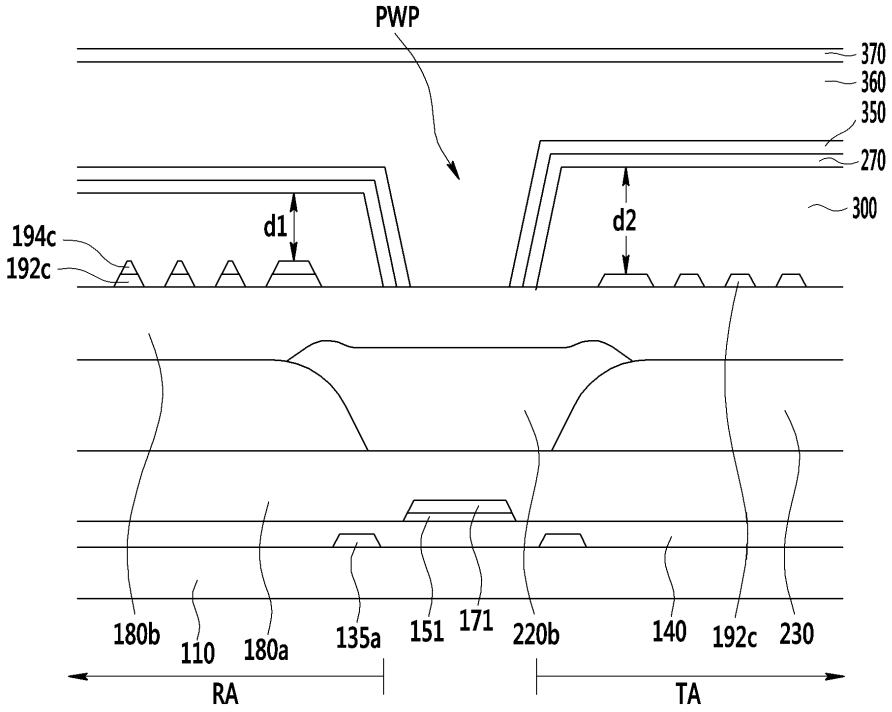
도면10


PWP
360
350
270
300
d1
d2
194c
192c
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

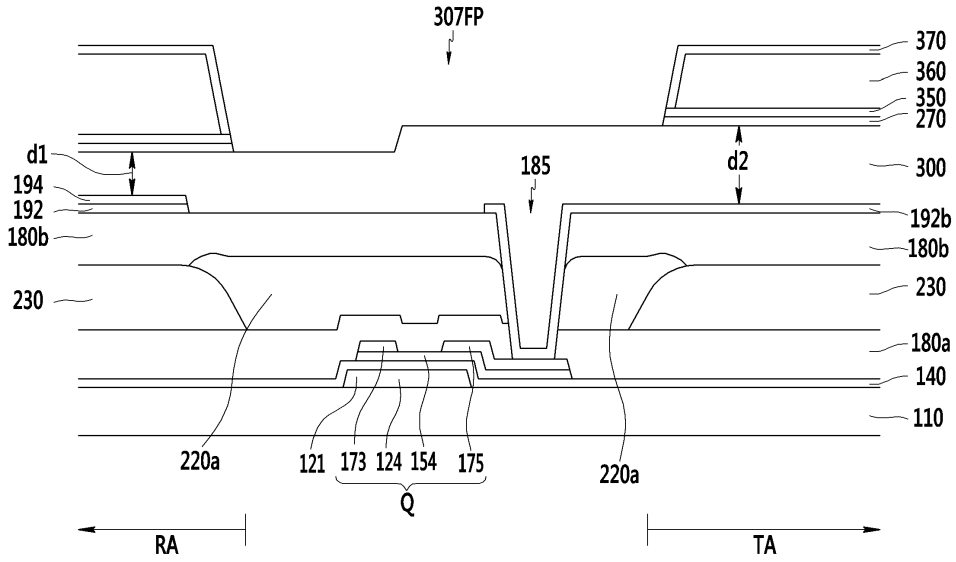
도면11


370
360
350
270
d1
194
192
180b
230
185
d2
300
192b
180b
230
180a
140
110
220a
121
173
124
154
175
Q
220a
RA
TA

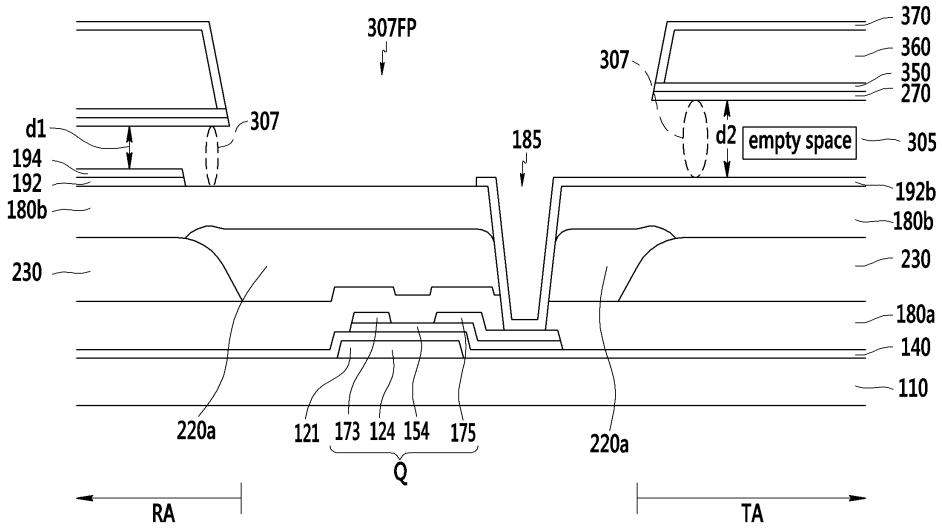
도면12


PWP
370
360
350
270
300
d1
d2
194c
192c
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

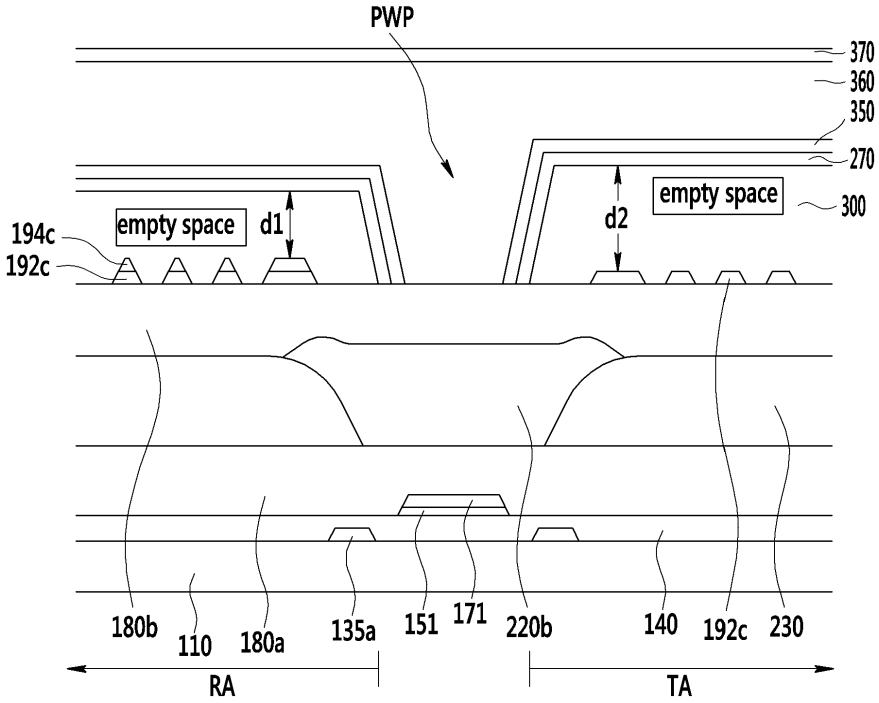
도면13


307FP
370
360
350
270
d1
d2
185
300
194
192
192b
180b
180b
230
230
180a
140
110
220a
121
173
124
154
175
220a
Q
RA
TA

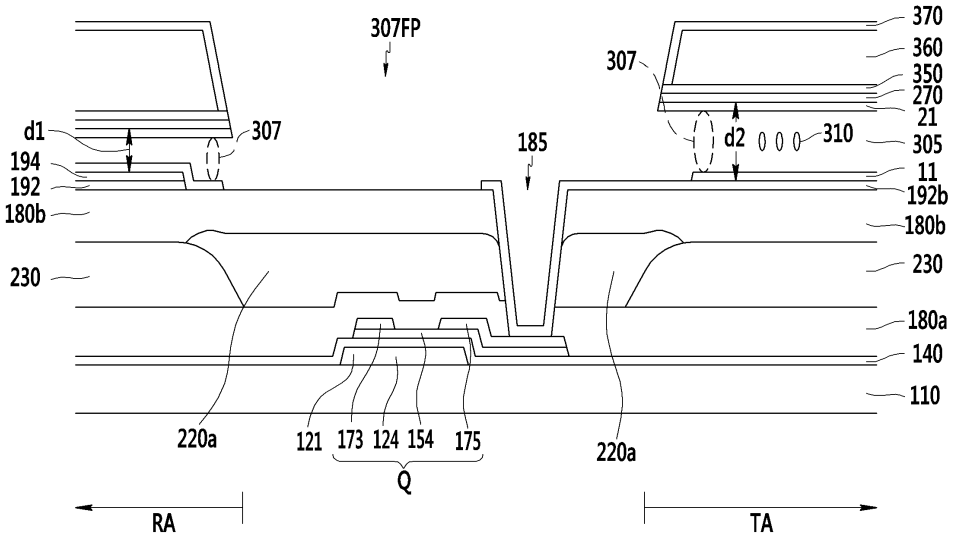
도면14


307FP
307
370
360
350
270
d1
194
192
180b
230
185
d2
empty space
305
192b
180b
230
180a
140
110
220a
121
173
124
154
175
Q
220a
RA
TA

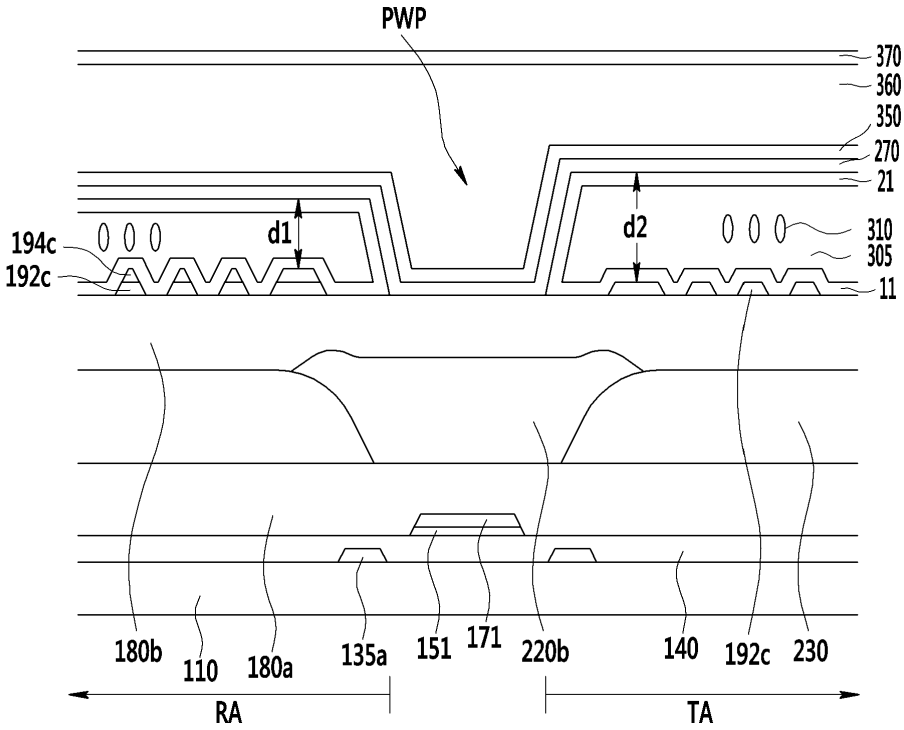
도면15


PWP
370
360
350
270
empty space
d2
300
194c
192c
empty space
d1
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

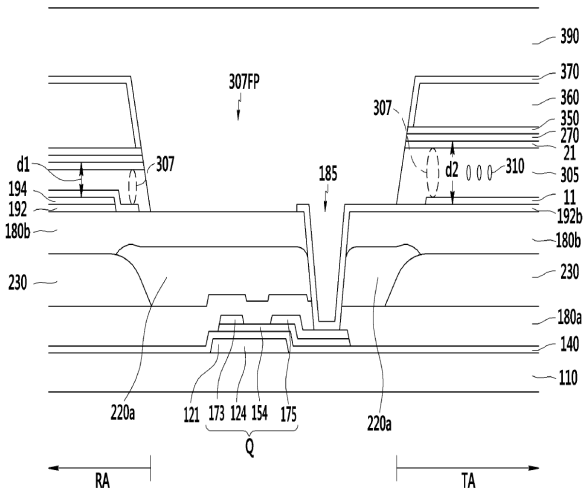
도면16


307FP
307
370
360
350
270
21
d1
307
185
d2
310
305
194
192
11
192b
180b
180b
230
230
180a
140
110
220a
121
173
124
154
175
220a
Q
RA
TA

도면17


PWP
370
360
350
270
21
d1
d2
310
305
194c
192c
11
180b
110
180a
135a
151
171
220b
140
192c
230
RA
TA

专利名称(译)	液晶显示器及其制造方法		
公开(公告)号	KR102106004B1	公开(公告)日	2020-05-04
申请号	KR1020130126048	申请日	2013-10-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	윤해주 원병희		
发明人	윤해주 원병희		
IPC分类号	G02F1/1339 G02F1/1343 G02F1/136		
CPC分类号	G02F1/133371 G02F1/133377 G02F1/133555 G02F2001/133368 G02F1/133345 G02F1/1341 G02F1/13439 G02F1/1368 G02F2201/121 G02F2201/123		
审查员(译)	朴贞根		
其他公开文献	KR1020150046607A		
外部链接	Espacenet		

摘要(译)

提供一种液晶显示器。 液晶显示器包括：基板，其包括反射区域和透射区域；薄膜晶体管，其布置在该基板上；像素电极，其布置在该薄膜晶体管上；以及顶层，其面对像素电极而布置。 液晶显示器还包括形成在像素电极和顶层之间的多个微腔，以及设置在多个微腔中的液晶材料。 反射区域包括第一单元间隙，并且透射区域包括与第一单元间隙不同的第二单元间隙。