



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0110392  
(43) 공개일자 2013년10월10일

(51) 국제특허분류(Int. Cl.)  
G02F 1/1343 (2006.01) G06F 3/041 (2006.01)  
(21) 출원번호 10-2012-0032333  
(22) 출원일자 2012년03월29일  
심사청구일자 2013년04월18일

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이선정  
서울특별시 마포구 서교동 382-9  
송인혁  
경기도 고양시 일산서구 탄현동 탄현마을12단지아파트 1203동 504호  
신희선  
경기도 파주시 월롱면 덕은리 1253 LG디스플레이  
정다운마을 G동 1212호  
(74) 대리인  
특허법인천문

전체 청구항 수 : 총 10 항

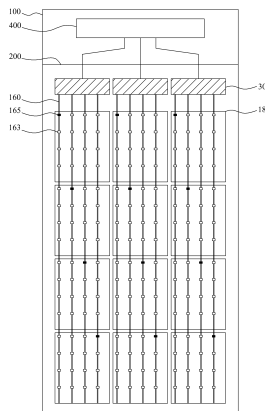
(54) 발명의 명칭 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 하부기판 위에서 서로 교차 배열되어 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인; 상기 복수 개의 화소 각각에 형성된 화소 전극; 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위해서 패턴 형성된 복수의 공통 전극 블록; 상기 공통 전극 블록 중 하나와 전기적으로 연결되면 다른 공통 전극 블록과는 전기적으로 절연을 유지하는 복수의 센싱 라인; 상기 센싱 라인을 따라 사전에 설정된 일정한 간격으로 이격되어 형성되며 상기 센싱 라인보다 굵은 선폭을 갖는 복수의 패드부; 및 상기 패드부 및 공통 전극 블록 사이에 형성되어 상기 센싱 라인 및 상기 공통 전극 블록을 전기적으로 연결하는 콘택부를 포함하고, 상기 콘택부는 상기 복수의 공통 전극 블록 중 하나와 전기적으로 연결된 상기 센싱 라인에 포함된 복수의 패드부 중 적어도 하나 이상의 상기 패드부에 접촉되어 형성되는 것을 특징으로 하는 액정표시장치에 관한 것으로,

본 발명에 따르면 액정 구동을 위한 전계 형성을 위해 이용되는 공통 전극을 사용자의 터치를 센싱하기 위한 센싱 전극으로 활용함으로써, 종래와 같이, 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소되는 효과가 있다.

대 표 도 - 도2



## 특허청구의 범위

### 청구항 1

하부기관 위에서 서로 교차 배열되어 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인;

상기 복수 개의 화소 각각에 형성된 화소 전극;

상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위해서 패턴 형성된 복수의 공통 전극 블록;

상기 공통 전극 블록 중 하나와 전기적으로 연결되면 다른 공통 전극 블록과는 전기적으로 절연을 유지하는 복수의 센싱 라인;

상기 센싱 라인을 따라 사전에 설정된 일정한 간격으로 이격되어 형성되며 상기 센싱 라인보다 굵은 선폭을 갖는 복수의 패드부; 및

상기 패드부 및 공통 전극 블록 사이에 형성되어 상기 센싱 라인 및 상기 공통 전극 블록을 전기적으로 연결하는 콘택부를 포함하고,

상기 콘택부는 상기 복수의 공통 전극 블록 중 하나와 전기적으로 연결된 상기 센싱 라인에 포함된 상기 복수의 패드부 중 적어도 하나 이상의 상기 패드부에 접촉되어 형성되는 것을 특징으로 하는 액정표시장치.

### 청구항 2

제 1항에 있어서,

상기 센싱 라인에 형성된 상기 패드부는 이웃한 상기 센싱 라인에 형성된 상기 패드부와 대칭된 위치에 형성된 것을 특징으로 하는 액정표시장치.

### 청구항 3

제 1항에 있어서,

상기 센싱 라인은 상기 데이터 라인 또는 상기 게이트 라인 상에 오버랩되도록 형성된 것을 특징으로 하는 액정표시장치.

### 청구항 4

제 1항에 있어서,

상기 센싱 라인은 상기 게이트 라인에 평행한 방향 또는 상기 데이터 라인에 평행한 방향 중 어느 한 방향으로 형성된 것을 특징으로 하는 액정표시장치.

### 청구항 5

제 1항에 있어서,

상기 패드부는 상기 콘택부와 전기적으로 연결되었는지와 무관하게 일정한 선폭으로 형성하는 것을 특징으로 하는 액정표시장치.

### 청구항 6

제 1항에 있어서,

상기 콘택부는 개구율이 줄어드는 것을 방지하기 위해서 비투과 영역에 형성된 것을 특징으로 하는 액정표시장치.

### 청구항 7

제 1항에 있어서,

상기 복수의 공통 전극 블록은 제 2보호층을 사이에 두고 상기 화소 전극 상에 형성되며, 그 내부에 적어도 하나의 슬릿을 구비하는 것을 특징으로 하는 액정표시장치.

#### 청구항 8

제 1항에 있어서,

상기 화소 전극은 제 2보호층을 사이에 두고 상기 공통 전극 블록 상에 형성되며, 그 내부에 적어도 하나의 슬릿을 구비하는 것을 특징으로 하는 액정표시장치.

#### 청구항 9

제 1항에 있어서,

상기 센싱 라인의 말단은 멀티플렉서(Multiplexer : MUX)가 연결된 것을 특징으로 하는 액정표시장치.

#### 청구항 10

하부기관 상에 게이트 전극, 게이트 절연막, 반도체층, 소스 전극, 드레인 전극, 제 1보호층을 차례로 형성하는 단계; 및

상기 드레인 전극과 전기적으로 연결된 화소 전극, 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위해서 패턴 형성된 복수의 공통 전극 블록, 상기 공통 전극 블록 중 하나와 전기적으로 연결되면 다른 공통 전극 블록과는 전기적으로 절연을 유지하는 복수의 센싱 라인, 상기 센싱 라인에서 사전에 설정된 일정한 간격으로 이격되며 상기 센싱 라인보다 굵은 선폭을 갖도록 형성된 복수의 패드부, 및 상기 패드부 및 공통 전극 블록 사이에 형성되어 상기 센싱 라인 및 공통 전극 블록을 전기적으로 연결하는 콘택부를 형성하는 단계를 포함하고,

상기 콘택부는 전기적으로 연결된 상기 공통 전극 블록 및 센싱 라인과 중첩되는 영역에 형성된 상기 복수의 패드부 중 적어도 하나 이상의 상기 패드부에 접촉하여 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

### 명세서

#### 기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 구체적으로는 사용자의 터치를 센싱하기 위한 센싱 전극을 구비한 액정표시장치에 관한 것이다.

#### 배경기술

[0002] 액정표시장치는 동작 전압이 낮아 소비 전력이 적고 휴대용으로 쓰일 수 있는 등의 이점으로 노트북 컴퓨터, 모니터, 우주선, 항공기 등에 이르기까지 응용분야가 넓고 다양하다.

[0003] 액정표시장치는 하부기관, 상부기관, 및 상기 양 기관 사이에 형성된 액정층을 포함하여 구성되며, 전계 인가 유무에 따라 액정층의 배열이 조절되고 그에 따라 광의 투과도가 조절되어 화상이 표시되는 장치이다.

[0004] 이와 같은 액정표시장치는 그 입력 수단으로서 마우스나 키보드가 일반적이지만, 네비게이션(navigation), 휴대용 단말기 및 가전 제품 등의 경우에는 손가락이나 펜을 이용하여 직접 정보를 입력할 수 있는 터치 스크린이 많이 적용되고 있다.

[0005] 이하에서는, 터치 스크린이 적용된 종래의 액정표시장치에 대해서 상세히 설명하기로 한다.

[0006] 도 1은 종래의 액정표시장치의 개략적인 단면도이다.

[0007] 도 1에서 알 수 있듯이, 종래의 액정표시장치는, 액정 패널(10) 및 터치 스크린(20)을 포함하여 이루어진다.

[0008] 상기 액정 패널(10)은 화상을 디스플레이하는 것으로서, 하부 기관(12), 상부 기관(14) 및 양 기관(12, 14) 사이에 형성된 액정층(16)을 포함하여 이루어진다.

[0009] 상기 터치 스크린(20)은 상기 액정 패널(10)의 상면에 형성되어 사용자의 터치를 센싱하는 것으로서, 터치 기관(22), 상기 터치 기관(22)의 하면에 형성된 제1 센싱 전극(24), 및 상기 터치 기관(22)의 상면에 형성된 제2 센

상 전극(26)을 포함하여 이루어진다.

[0010] 상기 제1 센싱 전극(24)은 상기 터치 기관(22)의 하면에서 가로 방향으로 배열되고, 상기 제2 센싱 전극(26)은 상기 터치 기관(22)의 상면에서 세로 방향으로 배열되어 있다. 따라서, 사용자가 소정 위치를 터치하게 되면, 터치된 위치에서 상기 제1 센싱 전극(24)과 제2 센싱 전극(26) 사이의 커패시턴스(capacitance)가 변화되고, 결국, 커패시턴스가 변화된 위치를 센싱함으로써 사용자의 터치 위치를 센싱할 수 있게 된다.

[0011] 그러나, 이와 같은 종래의 액정표시장치는 상기 액정 패널(10)의 상면에 별도의 터치 스크린(20)이 형성된 구조이기 때문에, 상기 터치 스크린(20)으로 인해서 전체 두께가 증가되고, 제조 공정이 복잡하고, 또한 제조 단가가 증가되는 단점이 있다.

## 발명의 내용

### 해결하려는 과제

[0012] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 사용자의 터치를 센싱하기 위한 센싱 전극을 액정 패널 내부에 내장함으로써, 종래와 같이 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소될 수 있는 액정표시장치 및 그 제조방법을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

[0013] 본 발명은 상술한 바와 같은 목적을 달성하기 위해서, 하부기관 위에서 서로 교차 배열되어 복수 개의 화소를 정의하는 게이트 라인 및 데이터 라인; 상기 복수 개의 화소 각각에 형성된 화소 전극; 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위해서 패턴 형성된 복수의 공통 전극 블록; 상기 공통 전극 블록 중 하나와 전기적으로 연결되면 다른 공통 전극 블록과는 전기적으로 절연을 유지하는 복수의 센싱 라인; 상기 센싱 라인을 따라 사전에 설정된 일정한 간격으로 이격되어 형성되며 상기 센싱 라인보다 굵은 선폭을 갖는 복수의 패드부; 및 상기 패드부 및 공통 전극 블록 사이에 형성되어 상기 센싱 라인 및 상기 공통 전극 블록을 전기적으로 연결하는 콘택부를 포함하고, 상기 콘택부는 상기 복수의 공통 전극 블록 중 하나와 전기적으로 연결된 상기 센싱 라인에 포함된 복수의 패드부 중 적어도 하나 이상의 상기 패드부에 접촉되어 형성되는 것을 특징으로 하는 액정표시장치를 제공한다.

[0014] 또한, 본 발명은 상술한 바와 같은 목적을 달성하기 위해서, 하부기관 상에 게이트 전극, 게이트 절연막, 반도체층, 소스 전극, 드레인 전극, 제 1보호층을 차례로 형성하는 단계; 및 상기 드레인 전극과 전기적으로 연결된 화소 전극, 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위해서 패턴 형성된 복수의 공통 전극 블록, 상기 공통 전극 블록 중 하나와 전기적으로 연결되면 다른 공통 전극 블록과는 전기적으로 절연을 유지하는 복수의 센싱 라인, 상기 센싱 라인에서 사전에 설정된 일정한 간격으로 이격되며 상기 센싱 라인보다 굵은 선폭을 갖도록 형성된 복수의 패드부, 및 상기 패드부 및 공통 전극 블록 사이에 형성되어 상기 센싱 라인 및 공통 전극 블록을 전기적으로 연결하는 콘택부를 형성하는 단계를 포함하고, 상기 콘택부는 전기적으로 연결된 상기 공통 전극 블록 및 센싱 라인과 중첩되는 영역에 형성된 상기 복수의 패드부 중 적어도 하나 이상의 상기 패드부에 접촉하여 형성되는 것을 특징으로 하는 액정표시장치의 제조방법을 제공한다.

### 발명의 효과

[0015] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0016] 본 발명은 액정 구동을 위한 전계 형성을 위해 이용되는 공통 전극(또는, 공통 전극 블록)을 사용자의 터치를 센싱하기 위한 센싱 전극으로 활용함으로써, 종래와 같이, 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소되는 효과가 있다.

[0017] 또한, 본 발명에 따르면, 하부기관의 일 방향으로만 연장되어 형성된 센싱 라인만으로도 X-Y 평면 상에서 사용자의 터치 위치를 검출할 수 있어, X축과 Y축의 두 방향으로 센싱 라인을 형성하는 액정표시장치에 비해 구조가 단순해지고 비용을 절감할 수 있는 효과가 있다.

[0018] 또한, 본 발명에 따르면, 멀티플렉서를 사용하여 센싱 회로부로 입력되는 센싱 라인의 배선 수를 줄일 수 있으며, 이에 따라 베젤(Bezel)의 폭을 감소시키거나 외곽부의 개구율을 증가시킬 수 있는 효과가 있다.

[0019] 또한, 본 발명에 따르면, 콘택부와 무관하게 일정한 선폭을 갖는 패드부를 포함하는 센싱 라인을 형성하여 디스플레이 패널 표면의 얼룩을 개선하는 효과가 있다.

### 도면의 간단한 설명

[0020] 도 1은 종래의 액정표시장치의 개략적인 단면도이다.

도 2는 본 발명에 따른 액정표시장치의 개략적인 평면도이다.

도 3은 본 발명에 따른 액정표시장치의 센싱 라인에서 사용자의 터치 위치를 감지하는 원리를 설명하기 위한 도면이다.

도 4는 본 발명에 따른 액정표시장치의 일 실시예를 나타내는 도면이다.

도 5는 도 4의 A-A라인의 단면에 해당하는 제 1실시예에 따른 도면이다.

도 6은 도 4의 B-B라인의 단면에 해당하는 제 1실시예에 따른 도면이다.

도 7은 도 4의 A-A라인의 단면에 해당하는 제 2실시예에 따른 도면이다.

도 8은 도 4의 B-B라인의 단면에 해당하는 제 2실시예에 따른 도면이다.

도 9는 도 4의 A-A라인의 단면에 해당하는 제 3실시예에 따른 도면이다.

도 10은 도 4의 B-B라인의 단면에 해당하는 제 3실시예에 따른 도면이다.

도 11a 내지 도 11c는 본 발명의 일 실시예에 따른 액정표시장치의 제조방법을 나타내는 공정 단면도이다.

도 12a 내지 도 12d는 본 발명의 다른 실시예에 따른 액정표시장치의 제조방법을 나타내는 공정 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0021] 이하에서는 본 발명에 따른 액정표시장치 및 그 제조방법을 도면을 참조하여 상세하게 설명한다.

[0022] 본 발명의 실시예를 설명함에 있어서 어떤 구조물이 다른 구조물의 "상에" 또는 "아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.

[0023] <액정표시장치>

[0024] 도 2는 본 발명에 따른 액정표시장치의 개략적인 평면도이고, 도 3은 본 발명에 따른 액정표시장치의 센싱 라인에서 사용자의 터치 위치를 감지하는 원리를 설명하기 위한 도면이고, 도 4는 본 발명에 따른 액정표시장치의 일 실시예를 나타내는 도면이다.

[0025] 도 2 내지 도 4에서 알 수 있듯이, 본 발명에 따른 액정표시장치는 하부기관(100), 게이트 라인(102), 데이터 라인(104), 게이트 전극(110), 반도체층(130), 소스 전극(135), 드레인 전극(137), 화소 전극(150), 센싱 라인(160), 패드부(163), 콘택부(165), 공통 전극 블록(180), 슬릿(190), 상부기관(200), 멀티플렉서(300), 및 센싱 회로부(400)를 포함한다.

[0026] 하부기관(100)은 유리 또는 투명한 플라스틱으로 이루어질 수 있다.

[0027] 게이트 라인(102)은 상기 하부기관(100) 상에서 가로 방향으로 배열되어 있고, 데이터 라인(104)은 상기 하부기관(100) 상에서 세로 방향으로 배열되어 있으며, 상기 게이트 라인(102)과 데이터 라인(104)이 서로 교차 배열되어 복수 개의 화소가 정의된다.

[0028] 상기 게이트 라인(102)은 곧은 직선 형태로 배열되어 있고, 상기 데이터 라인(104)도 곧은 직선 형태로 도시하였지만, 반드시 그에 한정되는 것은 아니다. 예로서, 상기 데이터 라인(104)은 굽은 직선 형태로 배열될 수 있다.

[0029] 한편, 상기 복수 개의 화소 각각에는 스위칭 소자로서 박막 트랜지스터가 형성되어 있다. 상기 박막 트랜지스터는 게이트 전극(110), 반도체층(130), 소스 전극(135), 드레인 전극(137)을 포함한다. 박막 트랜지스터는 게이트 전극(110)이 반도체층(130) 아래에 위치하는 바텀 게이트(bottom gate) 구조로 이루어질 수도 있고, 게이트 전극(110)이 반도체층(130) 위에 위치하는 탑 게이트(top gate) 구조로 이루어질 수도 있다.

- [0030] 화소 전극(150)은 상기 화소 각각에 형성되어 있으며, 특히 상기 화소의 형태에 대응하는 형태로 이루어진다.
- [0031] 센싱 라인(160)은 패드부(163)를 포함하고, 상기 공통 전극 블록(180)에 전기적 신호를 인가하는 역할을 한다. 센싱 라인(160)은 공통 전극 블록(180)과 전기적으로 연결되어 있고, 상기 센싱 라인(160)의 말단에는 센싱 회로부(400)가 연결되어 있으므로, 사용자가 공통 전극 블록(180)을 터치하면 전기적 신호가 센싱 라인(160)을 통해 센싱 회로부(400)로 인가되어 사용자의 터치 위치를 감지하게 된다.
- [0032] 센싱 라인(160)은 상기 공통 전극 블록(180) 중 하나와 전기적으로 연결되면 다른 공통 전극 블록(180)과는 전기적으로 절연을 유지하여 사용자의 터치 위치를 검출한다.
- [0033] 이를 상세하게 설명하기 위해 도 3을 참조하면, 도 3에는 4 개의 공통 전극 블록(180) A, B, C, D와 4 개의 센싱 라인(160) L1 내지 L4가 도시되어 있다.
- [0034] 도 3에서 알 수 있듯이, 센싱 라인(160) L1은 콘택부(165)를 통해 공통 전극 블록(180) A와 연결되어 있고 다른 공통 전극 블록(180)인 B, C, D 와는 전기적으로 절연을 유지한다. 따라서, 공통 전극 블록(180) A를 사용자가 터치하면 이 신호는 센싱 라인(160) L1으로 전달되고, 이로써 사용자의 터치 위치를 검출할 수 있다.
- [0035] 같은 방법으로 센싱 라인(160) L2는 콘택부(165)를 통해 공통 전극 블록(180) B와 연결되어 있고 다른 공통 전극 블록(180)인 A, C, D 와는 전기적으로 절연을 유지한다. 따라서, 공통 전극 블록(180) B를 사용자가 터치하면 이 신호는 센싱 라인(160) L2로 전달되고, 이로써 사용자의 터치 위치를 검출할 수 있다.
- [0036] 센싱 라인(160) L3는 콘택부(165)를 통해 공통 전극 블록(180) C와 연결되어 있고 다른 공통 전극 블록(180)인 A, B, D 와는 전기적으로 절연을 유지한다. 따라서, 공통 전극 블록(180) C를 사용자가 터치하면 이 신호는 센싱 라인(160) L3으로 전달되고, 이로써 사용자의 터치 위치를 검출할 수 있다.
- [0037] 센싱 라인(160) L4는 콘택부(165)를 통해 공통 전극 블록(180) D와 연결되어 있고 다른 공통 전극 블록(180)인 A, B, C 와는 전기적으로 절연을 유지한다. 따라서, 공통 전극 블록(180) D를 사용자가 터치하면 이 신호는 센싱 라인(160) L4로 전달되고, 이로써 사용자의 터치 위치를 검출할 수 있다.
- [0038] 상술한 바와 같은 공통 전극 블록(180) 및 센싱 라인(160)의 구조를 이용하면, 하부기관(100)의 일 방향으로만 연장되어 형성된 센싱 라인(160)만으로도 X-Y 평면 상에서 사용자의 터치 위치를 검출할 수 있는 효과가 있다.
- [0039] 따라서, X축과 Y축의 두 방향으로 센싱 라인(160)을 형성하는 액정표시장치에 비해 구조가 단순해지고 비용을 절감할 수 있다.
- [0040] 한편, 상기 센싱 라인(160)은 상기 공통 전극 블록(180)에 전기적 신호를 인가함과 더불어 상기 공통 전극의 저항을 감소시키는 역할을 수행할 수 있다.
- [0041] 상기 공통 전극 블록(180)은 일반적으로 ITO와 같은 투명한 도전물질을 이용하는데, 이와 같은 투명한 도전물질은 저항이 큰 단점이 있다. 따라서, 상기 공통 전극 블록(180)에 전도성이 우수한 금속물질로 이루어진 센싱 라인(160)을 연결시킴으로써 공통 전극 블록(180)의 저항을 감소시킬 수 있다. 예를 들면, 상기 센싱 라인(160)은 몰리브덴(Mo), 알루미늄(Al), 구리(Cu) 중에 선택되는 어느 하나 또는 이를 포함하는 합금으로 형성될 수 있다.
- [0042] 한편, 상기 센싱 라인(160)은 상기 게이트 라인(102)에 평행한 방향 또는 상기 데이터 라인(104)에 평행한 방향 중 어느 한 방향으로 형성될 수 있다. 본 발명에 따르면 상기 센싱 라인(160)은 게이트 라인(102)에 평행한 방향 또는 데이터 라인(104)에 평행한 방향 중 어느 한 방향으로 형성되더라도 X-Y 좌표평면에서 사용자의 터치 위치를 검출할 수 있다.
- [0043] 다만, 이때 상기 센싱 라인(160)으로 인해서 개구율이 줄어드는 것을 방지할 필요가 있는 바, 상기 데이터 라인(104)과 평행하게 형성된 센싱 라인(160)은 상기 데이터 라인(104)과 오버랩되도록 형성하는 것이 바람직하다. 또한, 상기 게이트 라인(102)과 평행하게 형성된 센싱 라인(160)은 상기 게이트 라인(102)과 오버랩되도록 형성하는 것이 바람직하다.
- [0044] 패드부(163)는 상기 센싱 라인(160)을 따라 사전에 설정된 일정한 간격으로 이격되어 복수 개 형성된다. 패드부(163)는 상기 센싱 라인(160)보다 굵은 선폭을 갖도록 형성할 수 있다. 즉, 센싱 라인(160)은 패드부(163)와 접촉되어 형성되는 콘택부(165)를 통하여 공통 전극 블록(180)과 전기적으로 연결되는데, 이를 원활하게 하기 위해 센싱 라인(160)은 센싱 라인(160)의 선폭보다 굵은 선폭을 갖는 패드부(163)를 포함할 수 있다.
- [0045] 이때, 상기 패드부(163)는 상기 콘택부(165)와 연결되었는지 여부와 상관없이 일정한 선폭으로 형성할 수 있다.



즉, 패드부(163)는 센싱 라인(160) 및 공통 전극 블록(180)을 연결하기 위해 센싱 라인(160) 상에 형성되는 것이지만, 상기 패드부(163) 상에(또는 하에) 콘택부(165)가 형성되었는지와 무관하게 일정한 선폭으로 형성된다.

[0046] 이를 예를 들어 설명하면, 도 3에서 알 수 있듯이, 공통 전극 블록(180) A에 중첩되는 영역에는 센싱 라인(160) L1을 따라 패드부(163)가 일정한 간격으로 4개 형성되어 있고, 이 4개의 패드부(163) 중 단 하나에만 콘택부(165)가 형성되어 있지만, 모두 같은 선폭으로 형성되어 있다.

[0047] 패드부(163)는 센싱 라인(160)을 따라 일정한 간격으로 이격되어 복수 개가 형성된다. 도 3에서 알 수 있듯이, 일 실시예에 있어서 패드부(163)는 일정한 간격으로 이격되어 화소당 하나씩 형성될 수 있다. 또한, 도 4에서 알 수 있듯이, 패드부(163)는 게이트 라인(102) 바로 아래 형성될 수 있다. 다만, 상술한 일 실시예에 있어서, 패드부(163)의 갯수 및 위치를 화소당 하나씩 게이트 라인(102) 바로 아래 형성되는 것으로 설명하였지만, 본 발명에 따른 액정표시장치의 패드부(163)가 반드시 이에 한정되는 것은 아니다.

[0048] 한편, 하나의 센싱 라인(160)은 일정한 간격으로 이격되어 형성된 복수의 패드부(163)를 포함하는데, 이러한 복수의 패드부(163)는 이웃한 센싱 라인(160)에 포함된 복수의 패드부(163)와 대칭된 위치에 형성된다.

[0049] 일 실시예에 있어서, 도 3에서 알 수 있듯이, 센싱 라인(160) L1에 포함된 복수의 패드부(163)는 이웃한 센싱 라인(160) L2에 포함된 복수의 패드부(163)와 대칭된 위치에 형성되어 있다. 즉, 센싱 라인(160)의 길이방향에 수직한 방향으로 센싱 라인(160) L1의 첫번째 패드부(163)와 센싱 라인(160) L2의 첫번째 패드부(163)가 일직선 상에 형성되어 있다.

[0050] 한편, 콘택부(165)가 형성된 위치에 대응하는 센싱 라인(160)에만 패드부(163)를 형성하거나, 이웃한 센싱 라인(160)의 패드부(163)와 대칭되는 위치에 패드부(163)를 형성하지 않은 경우에는 균일하지 않은 센싱 라인(160)의 선폭에 따라 영상 재생시 디스플레이 패널 표면에 얼룩이 발생하는 문제가 있다. 이러한 얼룩은 화소 전극(150) 근처에 위치한 패드부(163)의 영향에 따라 기생 캐패시턴스가 불균일하게 분포하는 것 때문에 발생할 수 있으며, 그 형태는 깃발 모양 등 다양하게 발생할 수 있다.

[0051] 그러나, 센싱 라인(160)을 따라 일정한 간격으로 이격되어 형성된 복수의 패드부(163)를 이웃한 센싱 라인(160)의 패드부(163)와 대칭된 위치에 형성하면, 기생 캐패시턴스 등을 디스플레이 패널 전체에서 균일하게 하는 효과가 있으며, 이에 따라 영상 재생시 디스플레이 패널 표면 얼룩을 방지하는 효과가 있다.

[0052] 콘택부(165)는 상기 패드부(163) 및 공통 전극 블록(180) 사이에 형성되어 상기 센싱 라인(160) 및 공통 전극 블록(180)을 전기적으로 연결한다.

[0053] 센싱 라인(160)에는 일정한 간격으로 이격되어 형성된 복수의 패드부(163)가 존재하는데, 콘택부(165)는 복수의 패드부(163) 중 적어도 하나 이상의 패드부(163) 상에(또는 하에) 형성되어 센싱 라인(160) 및 공통 전극 블록(180)을 전기적으로 연결한다.

[0054] 이때, 상술한 바와 같이 하나의 센싱 라인(160)은 하나의 공통 전극 블록(180)과 전기적으로 연결되면 다른 공통 전극 블록(180)과는 전기적으로 절연을 이루어야 하므로, 콘택부(165)는 하나의 센싱 라인(160)을 기준으로 서로 다른 공통 전극 블록(180)에 동시에 형성되지 아니한다.

[0055] 이를 도 3을 예로 들어 설명하면, 하나의 센싱 라인(160) L1이 공통 전극 블록(180) A와 콘택부(165)를 통해 전기적으로 연결되면, 다른 공통 전극 블록(180)인 B, C, D 과 센싱 라인(160) L1이 중첩되는 영역에는 콘택부(165)가 형성되지 않는다.

[0056] 한편, 콘택부(165)는 상기 복수의 공통 전극 블록(180) 중 하나와 전기적으로 연결된 상기 센싱 라인(160)에 포함된 복수의 패드부(163) 중 적어도 하나 이상의 상기 패드부(163)에 접촉되어 형성될 수 있다.

[0057] 이를 도 3을 예로 들어 설명하면, 도 3에는 센싱 라인(160) L1이 공통 전극 블록(180) A와 하나의 콘택부(165)를 통해 전기적으로 연결되는 것으로 도시하였지만, 공통 전극 블록(180) A과 센싱 라인(160) L1이 중첩되는 영역에 형성된 패드부(163)는 총 4개이므로, 콘택부(165)는 4개의 패드부(163) 중 적어도 하나 이상의 패드부(163)와 접촉되어 형성될 수 있다.

[0058] 콘택부(165)의 형성 위치는 개구율이 줄어드는 것을 방지하기 위해서 비투과 영역에 형성할 수 있다. 비투과 영역은 화소에서 빛이 빠져나오는 부분을 제외한 부분으로서, 예를 들면 데이터 라인(104) 및 게이트 라인(102)이 형성된 영역을 말한다.

[0059] 도 4에서는 상기 콘택부(165)의 위치를 게이트 라인(102)에 인접하게 형성한 것으로 도시하였지만, 반드시 이에

한정되는 것은 아니고, 경우에 따라 데이터 라인(104) 및 소스 전극(135)에 인접하게 형성할 수도 있다.

[0060] 공통 전극 블록(180)은 상기 화소 전극(150)과 다른 층에 형성되어 상기 화소 전극(150)과 함께 전계를 형성시켜 액정을 구동시키는 역할을 함과 더불어 사용자의 터치 위치를 감지하는 센싱 전극의 역할을 한다.

[0061] 상기 공통 전극 블록(180)을 센싱 전극으로 이용하기 위해서, 상기 공통 전극 블록(180)은 소정의 패턴으로 이격된 복수 개의 블록으로 형성된다. 상기 복수 개의 공통 전극 블록(180)은 하나 이상의 화소에 대응하는 크기로 형성될 수 있으며, 몇 개의 화소에 대응하는 크기로 형성하는지는 액정표시장치의 터치 해상도와 연관된다.

[0062] 즉, 많은 수의 화소에 대응하는 영역을 하나의 공통 전극 블록(180)으로 형성하면 그만큼 터치 해상도는 감소하게 된다. 한편, 너무 작은 수의 화소에 대응하는 영역을 하나의 공통 전극 블록(180)으로 형성하면, 터치 해상도는 증가되나 이에 따라 센싱 라인(160)의 수가 증가하게 된다.

[0063] 슬릿(190)은 상기 화소 전극(150) 또는 공통 전극 블록(180)의 내부에 적어도 하나 이상 형성될 수 있다.

[0064] 이와 같이 화소 전극(150) 또는 공통 전극 블록(180) 내부에 슬릿(190)을 구비할 경우, 상기 슬릿(190)을 통해서 상기 화소 전극(150)과 상기 공통 전극 블록(180) 사이에 프린지 필드(fringe field)가 형성되고, 이와 같은 프린지 필드에 의해서 액정이 구동될 수 있다. 즉, 프린지 필드 스위칭 모드(fringe field switching mode) 액정표시장치가 구현될 수 있다.

[0065] 공통 전극 블록(180) 내부에 슬릿(190)을 구비하는 경우, 상기 복수의 공통 전극 블록(180)은 제 2보호층(170)을 사이에 두고 상기 화소 전극(150) 상에 형성된다(도 7참조).

[0066] 반대로 화소 전극(150) 내부에 슬릿(190)을 구비하는 경우, 상기 화소 전극(150)은 제 2보호층(170)을 사이에 두고 상기 공통 전극 블록(180) 상에 형성된다(도 5참조).

[0067] 상부기관(200)은 하부기관(100)과 대향 합착되며, 상기 상부기관(200) 및 하부기관(100) 사이에는 액정층이 형성된다.

[0068] 한편, 도시하지 않았지만 상기 상부기관(200)의 배면에는 고저항 도전층(미도시)이 형성될 수 있다. 고저항 도전층은 광학적으로는 액정 패널에서 출사되는 광을 투과시키기 위해 투명 재질이며, 전기적으로는 패널 상에서 정전기에 의해 형성된 전하를 하부기관(100)에 형성된 그라운드 패드(미도시)로 그라운드(GND) 시키기 위해 도전성을 가지는 전도성 재질로 형성된다. 고저항 도전층은 사용자의 터치 검출 성능을 향상시키기 위해 고 저항(일 예로서,  $50\text{M}\Omega/\text{sqr} \sim 5\text{G}\Omega/\text{sqr}$ )을 가지도록 형성된다.

[0069] 고저항 도전층은 액정 패널에 형성된 전하가 그라운드(GND)로 빠져나갈 수 있도록 하여, 터치 전극이 내장된 액정표시장치의 정전기 방지(ESD shielding) 성능을 향상시킬 수 있는 효과가 있다.

[0070] 즉, 고저항 도전층은 상술한 바와 같이,  $50\text{M}\Omega/\text{sqr} \sim 5\text{G}\Omega/\text{sqr}$ 의 저항 값을 가지는 고저항 물질로 형성되어 사용자 손가락의 영향을 쉴드(shield)시키는 현상을 방지하여 터치 스크린이 내장된 액정 표시장치의 터치 검출 성능을 향상시킬 수 있다.

[0071] 멀티플렉서(300)(Multiplexer : MUX)는 상기 센싱 라인(160) 및 센싱 회로부(400)의 사이에 결합되어 센싱 회로부(400)로 입력되는 센싱 라인(160)의 배선 수를 줄일 수 있다.

[0072] 도 2에서는 4:1의 멀티플렉서(300)를 일 실시예로 도시하였지만 이에 한정되는 것은 아니며 8:1 또는 16:1 등 다양한 조합의 멀티플렉서(300)를 사용할 수 있다.

[0073] 상기 멀티플렉서(300)를 사용하게 되면 센싱 회로부(400)로 입력되는 센싱 라인(160)의 배선 수를 줄일 수 있으며, 이에 따라 베젤(Bezel)의 폭을 감소시키거나 외곽부의 개구율을 증가시킬 수 있는 효과가 있다.

[0074] 상기 멀티플렉서(300)는 상기 센싱 라인(160)이 형성된 하부기관(100) 상에 형성하거나, 드라이브 IC 내부에 내장하거나, 별도의 멀티플렉서(300) 칩으로 형성할 수 있다.

[0075] 센싱 회로부(400)는 센싱 라인(160)에 직접 연결되거나 또는 멀티플렉서(300)를 통하여 연결되어, 공통 전극 블록(180)을 사용자가 터치하면 센싱 라인(160)을 따라 인가되는 신호로 사용자의 터치여부 및 그 위치를 감지한다.

[0076] 이하에서는 본 발명에 따른 액정표시장치의 단면구조를 도시한 도 5 내지 도 10을 참조하여, 본 발명의 다양한 실시예에 대해서 보다 상세히 설명하기로 한다.



- [0077] 도 5는 도 4의 A-A라인의 단면에 해당하는 제 1실시예에 따른 도면이고, 도 6은 도 4의 B-B라인의 단면에 해당하는 제 1실시예에 따른 도면이다.
- [0078] 도 5 및 도 6에서 알 수 있듯이, 본 발명에 따른 액정표시장치의 제 1실시예는 하부기관(100), 게이트 전극(110), 게이트 절연막(120), 반도체층(130), 에치스토퍼(133), 소스 전극(135), 드레인 전극(137), 제 1보호층(140), 화소 전극(150), 센싱 라인(160, 도 4참조), 패드부(163), 콘택부(165), 제 2보호층(170), 및 공통 전극 블록(180)을 포함하며, 화소 전극(150)이 공통 전극 블록(180) 상에 형성된 화소 전극 탑 구조이다.
- [0079] 하부기관(100)은 유리 또는 투명한 플라스틱으로 형성될 수 있다.
- [0080] 게이트 전극(110)은 상기 하부기관(100) 상에 게이트 라인(102)에서 분기되어 형성되며, 도전성 물질로 구성된다.
- [0081] 게이트 절연막(120)은 상기 게이트 전극 상에 형성되며, 실리콘 산화막( $\text{SiO}_x$ ) 또는 실리콘 질화막( $\text{SiN}_x$ )으로 형성될 수 있다.
- [0082] 반도체층(130)은 상기 게이트 절연막(120) 상에서 상기 게이트 전극(110) 상의 대응되는 부분에 형성되며, 상기 게이트 전극(110)에 게이트 전압이 인가되면, 소스 전극(135)과 드레인 전극(137) 사이에서 전류가 흐를 수 있는 채널을 형성한다. 상기 반도체층(130)은 산화물(Oxide), 또는 비정질(amorphous) 반도체일 수 있다.
- [0083] 에치스토퍼(133)는 상기 반도체층(130) 상에 형성되어 반도체층(130)을 보호하며, 실리콘 산화막( $\text{SiO}_x$ ) 또는 실리콘 질화막( $\text{SiN}_x$ )으로 형성될 수 있다. 하지만, 경우에 따라 에치스토퍼(133)는 생략될 수 있다.
- [0084] 소스 전극(135)은 데이터 라인(104)에서 연장되어 형성되며, 패널로드(Panel Load)에 의한 박막 트랜지스터의 동작 지연(delay)을 최소화하기 위하여 저항이 낮은 도전체로 형성한다.
- [0085] 드레인 전극(137)은 상기 반도체층(130) 상에서 소스 전극(135)과 이격되어 형성되며, 도전체로 형성된다. 상기 도전체는 ITO(Indium Tin Oxide)와 같은 투명도전체일 수 있다.
- [0086] 제 1보호층(140)은 상기 소스 전극(135) 및 드레인 전극(137) 상에 형성되며, 실리콘 산화막( $\text{SiO}_x$ ) 또는 실리콘 질화막( $\text{SiN}_x$ )으로 형성될 수 있다.
- [0087] 공통 전극 블록(180)은 제 1보호층(140) 상에 형성된다. 이때 공통 전극 블록(180)은 향후 화소 전극 콘택홀(155)의 위치에서 화소 전극(150)과 전기적으로 쇼트되는 것을 방지하기 위해 소정의 간격으로 이격되어 형성될 수 있다.
- [0088] 제 2보호층(170)은 상기 공통 전극 블록(180) 상에 형성되며, 실리콘 산화막( $\text{SiO}_x$ ) 또는 실리콘 질화막( $\text{SiN}_x$ )으로 형성될 수 있다.
- [0089] 센싱 라인(160, 도 4참조), 패드부(163), 및 콘택부(165)는 제 2보호층(170) 상에 형성되며, 센싱 라인(160, 도 4참조)에 포함된 패드부(163) 및 공통 전극 블록(180)은 콘택부(165)를 통해 전기적으로 연결된다.
- [0090] 이때, 도 4의 A-A라인의 단면도인 도 5에는 패드부(163) 하에 콘택부(165)가 형성되어 있으나, 도 4의 B-B라인의 단면도인 도 6에는 콘택부(165)가 형성되어 있지 않은 것을 알 수 있다. 이는 상술한 바와 같이 하나의 센싱 라인은 하나의 공통 전극 블록(180)과 전기적으로 연결되면 다른 공통 전극 블록(180)과는 전기적으로 절연을 이루어야 하므로 모든 패드부(163) 하에 콘택부(165)가 형성되는 것은 아니기 때문이다.
- [0091] 한편, 콘택부(165) 형성 여부에 관계없이 패드부(163)의 선평인 D1 및 D2는 서로 동일한 선평으로 형성할 수 있다. 이는 상술한 바와 같이 센싱 라인을 따라 형성된 패드부(163)가 대칭된 위치에 있지 아니하거나 그 선평이 다른 경우 디스플레이 패널 상에 얼룩이 형성될 수 있기 때문이다.
- [0092] 화소 전극(150)은 제 2보호층(170) 상에 형성되며, 상기 패드부(163)와는 이격되어 형성된다. 화소 전극(150)은 화소 전극 콘택홀(155)을 통해 드레인 전극(137)과 전기적으로 연결된다.
- [0093] 이때, 상기 화소 전극(150)은 내부에 슬릿(190)을 구비하는데, 상기 슬릿(190)을 통해서 상기 화소 전극(150)과 상기 공통 전극 블록(180) 사이에 프린지 필드(fringe field)가 형성되고, 이와 같은 프린지 필드에 의해서 액정이 구동될 수 있다. 즉, 프린지 필드 스위칭 모드(fringe field switching mode) 액정표시장치가 구현될 수 있다.
- [0094] 도 7은 도 4의 A-A라인의 단면에 해당하는 제 2실시예에 따른 도면이고, 도 8은 도 4의 B-B라인의 단면에 해당

하는 제 2실시예에 따른 도면이다.

- [0095] 도 7 및 도8에서 알 수 있듯이, 본 발명에 따른 액정표시장치는 하부기관(100), 게이트 전극(110), 게이트 절연막(120), 반도체층(130), 에치스토퍼(133), 소스 전극(135), 드레인 전극(137), 제 1보호층(140), 화소 전극(150), 센싱 라인(160, 도 4참조), 패드부(163), 콘택부(165), 제 2보호층(170), 공통 전극 블록(180)을 포함하며, 공통 전극 블록(180)이 화소 전극(150) 상에 형성된 공통 전극 블록(180) 탑 구조이다. 도 7 및 도 8의 실시예는 공통 전극 블록(180) 탑 구조인 것을 제외하고 도 5 및 도 6의 실시예와 동일한 바, 중복 설명은 생략하기로 한다.
- [0096] 화소 전극(150)은 상기 제 1보호층(140) 상에 형성되며, ITO(Indium Tin Oxide)와 같은 투명도전체로 형성될 수 있다. 화소 전극(150)은 제 1보호층(140)에 형성된 화소 전극 콘택홀(155)을 통하여 드레인 전극(137)과 전기적으로 연결된다.
- [0097] 패드부(163)는 상기 화소 전극(150)과 같은 층에서 화소 전극(150)과 이격되어 형성되며, 몰리브덴(Mo), 알루미늄(Al), 구리(Cu) 중에 선택되는 어느 하나 또는 이를 포함하는 합금으로 형성될 수 있다.
- [0098] 제 2보호층(170)은 상기 화소 전극(150) 및 패드부(163) 상에 형성되며, 실리콘 산화막(SiO<sub>x</sub>) 또는 실리콘 질화막(SiN<sub>x</sub>)으로 형성될 수 있다.
- [0099] 공통 전극 블록(180)은 상기 제 2보호층(170) 상에 형성되며, ITO(Indium Tin Oxide)와 같은 투명도전체로 형성될 수 있다. 공통 전극 블록(180)은 콘택부(165)를 통하여 패드부(163)와 전기적으로 연결된다.
- [0100] 이때, 도 7에는 패드부(163) 상에 콘택부(165)가 형성되어 있으나, 도 8에는 콘택부(165)가 형성되어 있지 않은 것을 알 수 있다. 상술한 바와 같이 하나의 센싱 라인은 하나의 공통 전극 블록(180)과 전기적으로 연결되면 다른 공통 전극 블록(180)과는 전기적으로 절연을 이루어야 하므로 모든 패드부(163) 상에 콘택부(165)가 형성되는 것은 아니다.
- [0101] 한편, 콘택부(165) 형성 여부에 관계없이 패드부(163)의 선평인 D3 및 D4는 서로 동일한 선평으로 형성할 수 있다. 이는 상술한 바와 같이 센싱 라인을 따라 형성된 패드부(163)가 대칭된 위치에 있지 아니하거나 그 선평이 다른 경우 디스플레이 패널 상에 얼룩이 형성될 수 있기 때문이다.
- [0102] 상기 공통 전극 블록(180)은 내부에 슬릿(190)을 구비하는데, 상기 슬릿(190)을 통해서 상기 화소 전극(150)과 상기 공통 전극 블록(180) 사이에 프린지 필드(fringe field)가 형성되고, 이와 같은 프린지 필드에 의해서 액정이 구동될 수 있다. 즉, 프린지 필드 스위칭 모드(fringe field switching mode) 액정표시장치가 구현될 수 있다.
- [0103] 도 9는 도 4의 A-A라인의 단면에 해당하는 제 3실시예에 따른 도면이고, 도 10은 도 4의 B-B라인의 단면에 해당하는 제 3실시예에 따른 도면이다.
- [0104] 도 9 및 도 10에서 알 수 있듯이, 본 발명에 따른 액정표시장치는 하부기관(100), 게이트 전극(110), 게이트 절연막(120), 반도체층(130), 에치스토퍼(133), 소스 전극(135), 드레인 전극(137), 제 1보호층(140), 화소 전극(150), 센싱 라인(160, 도 4참조), 패드부(163), 콘택부(165), 제 2보호층(170), 공통 전극 블록(180)을 포함하며, 공통 전극 블록(180)이 화소 전극(150) 상에 형성된 공통 전극 블록(180) 탑 구조이다. 도 9 및 도 10의 실시예는 도 7 및 도 8의 실시예와 화소 전극(150) 및 패드부(163)의 수직 구조를 제외하고 동일한 바, 중복 설명은 생략하기로 한다.
- [0105] 패드부(163) 하에는 화소 전극(150)이 형성되어 있다. 즉, 패드부(163)은 화소 전극(150) 상에 형성되나 패드부(163)와 오버랩되어 형성된 화소 전극(150)은 드레인 전극(137)과 전기적으로 연결된 화소 전극(150)과는 전기적으로 절연을 유지한다.
- [0106] 이러한 구조는 화소 전극(150)을 포토리소그래피 공정으로 형성한 후에 별도의 포토리소그래피 공정으로 센싱 라인(160, 도 4참조) 및 패드부(163)를 포토리소그래피 공정으로 형성하여 구현할 수도 있지만, 하프톤 마스크 공정을 사용하여 효율적으로 구현할 수도 있다.
- [0107] 즉, 하프톤 마스크 공정을 사용하여 화소 전극(150) 및 센싱 라인(160)을 동시에 하나의 포토리소그래피 공정으로 형성할 경우, 화소 전극(150) 및 센싱 라인(160) 형성을 위해 2마스크 공정을 사용하던 것을 1마스크 공정으로 단순화 할 수 있다.
- [0108] 따라서, 2번의 노광 공정을 1번의 노광 공정으로 수행할 수 있어 택타임(tact time)이 감소되고, 노광 공정에

소요되는 재료비가 줄어드는 효과가 있다.

- [0109] <액정표시장치의 제조방법>
- [0110] 도 11a 내지 도 11c는 본 발명의 일 실시예에 따른 액정표시용 하부기판의 제조공정을 나타내는 공정 단면도이다.
- [0111] 우선, 도 11a에서 알 수 있듯이, 하부기판(100) 상에 게이트 전극(110), 게이트 절연막(120), 반도체층(130), 에치스토퍼(133), 소스 전극(135), 드레인 전극(137), 제 1보호층(140)을 차례로 형성한다. 도시하지 않았지만, 상기 하부기판(100)에 게이트 라인(102) 및 데이터 라인(104)이 형성되어 있다.
- [0112] 다음, 도 11b에서 알 수 있듯이, 상기 제 1보호층(140) 상에 화소 전극 콘택홀(155)을 형성한 후 화소 전극(150)을 형성하여 드레인 전극(137)과 전기적으로 연결한다. 또한, 소정의 위치에 센싱 라인(160)을 형성한다.
- [0113] 상기 센싱 라인(160)은 상기 게이트 라인(102)에 평행한 방향 또는 상기 데이터 라인(104)에 평행한 방향 중 어느 한 방향으로 형성될 수 있다. 본 발명에 따르면 상기 센싱 라인(160)은 게이트 라인(102)에 평행한 방향 또는 데이터 라인(104)에 평행한 방향 중 어느 한 방향으로 형성되더라도 X-Y 좌표평면에서 사용자의 터치 위치를 검출할 수 있다.
- [0114] 이때 상기 센싱 라인(160)으로 인해서 개구율이 줄어드는 것을 방지할 필요가 있는 바, 상기 데이터 라인(104)과 평행하게 형성된 센싱 라인(160)은 상기 데이터 라인(104)과 오버랩되도록 형성하는 것이 바람직하다. 또한, 상기 게이트 라인(102)과 평행하게 형성된 센싱 라인(160)은 상기 게이트 라인(102)과 오버랩되도록 형성하는 것이 바람직하다.
- [0115] 센싱 라인(160)은 일정한 간격으로 이격되며 센싱 라인(160)의 선폭보다 두꺼운 선폭을 갖는 패드부(163, 도 3참조)를 복수 개 포함하도록 형성한다.
- [0116] 다음, 도 11c에서 알 수 있듯이, 상기 화소 전극(150) 및 센싱 라인(160) 상에 제 2보호층(170)을 형성한 후 센싱 라인(160)과 공통 전극 블록(180)이 전기적으로 연결될 수 있도록 콘택부(165)을 형성한다.
- [0117] 이때, 센싱 라인(160)은 상기 공통 전극 블록(180) 중 하나와 전기적으로 연결되면 다른 공통 전극 블록(180)과는 전기적으로 절연을 유지해야 하는 바, 콘택부(165)는 하나의 센싱 라인(160)이 하나의 공통 전극 블록과 전기적으로 연결되도록 하는 위치에 형성되어야 한다.
- [0118] 상기 제 2보호층(170) 상에는 공통 전극 블록(180)을 형성하여 센싱 라인(160)과 공통 전극 블록(180)을 전기적으로 연결한다.
- [0119] 공통 전극 블록(180)은 센싱 전극으로 이용되는 바, 상기 공통 전극 블록(180)은 소정의 패턴으로 복수 개가 형성된다. 상기 공통 전극 블록(180)은 하나 이상의 화소에 대응하는 크기로 형성될 수 있으며, 몇 개의 화소에 대응하는 크기로 형성하나는 액정표시장치의 터치 해상도와 연관된다.
- [0120] <하프톤 마스크를 이용해 형성한 액정표시장치의 제조방법>
- [0121] 도 12a 내지 도 12d는 본 발명의 다른 실시예에 따른 액정표시용 하부기판의 제조공정을 나타내는 공정 단면도이다. 이하, 도 11a 내지 도 11c와 중복되지 않는 내용을 위주로 설명한다.
- [0122] 우선, 도 12a에서 알 수 있듯이, 하부기판(100) 상에 게이트 전극(110), 게이트 절연막(120), 반도체층(130), 에치스토퍼(133), 소스 전극(135), 드레인 전극(137), 제 1보호층(140)을 차례로 형성하고, 상기 제 1보호층(140) 상에 화소 전극 콘택홀(155)을 형성한다.
- [0123] 다음, 도 12b에서 알 수 있듯이, 상기 제 1보호층(140) 상에 화소 전극층(150a) 및 센싱 라인층(140a)을 차례로 적층한다.
- [0124] 상기 화소 전극층(150a) 및 센싱 라인층(140a) 상에 포토 레지스트를 적층하고 하프톤 마스크(700)(Half Tone Mask)를 사용하여 광을 조사한다. 이때 상기 하프톤 마스크는 광이 투과하지 못하는 비투과영역(710), 광이 일부만이 투과하는 반투과영역(720), 및 광이 전부 투과하는 투과영역(730a, 730b, 730c)을 구비한다.
- [0125] 이후, 상기 포토 레지스트를 현상하여 포토 레지스트 패턴을 형성한다. 상기 포토 레지스트 패턴은 상기 하프톤

마스크(700)의 비투과 영역(710)에 대응하는 포토 레지스트층은 그대로 잔존하고, 상기 하프톤 마스크(700)의 반투과영역(720)에 대응하는 포토 레지스트층은 일부만이 잔존하고, 상기 하프톤 마스크(700)의 투과영역(730a, 730b, 730c)에 대응하는 포토 레지스트층은 모두 제거된다.

[0126] 다음, 도 12c에서 알 수 있듯이, 상기 포토 레지스트 패턴을 마스크로하여, 상기 화소 전극층(150a) 및 센싱 라인층(140a)을 식각한다. 상기 포토 레지스트 패턴을 애싱(ashing) 처리한 후, 다시 식각 공정을 수행한 후 최종적으로 포토 레지스트 패턴을 제거한다.

[0127] 이와 같은 방식으로 화소 전극(150) 및 센싱 라인(160)을 형성하면, 광을 조사하는 공정을 2번 수행하지 않고 1번에 끝낼 수 있는 바, 제조 시간과 원가를 절약할 수 있는 효과가 있다.

[0128] 다음, 도 12d에서 알 수 있듯이, 상기 화소 전극(150) 및 센싱 라인(160) 상에 제 2보호층(170)을 형성하고, 상기 제 2보호층(170) 상에 공통 전극 블록(180)을 패턴 형성한다.

[0129] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 구성을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

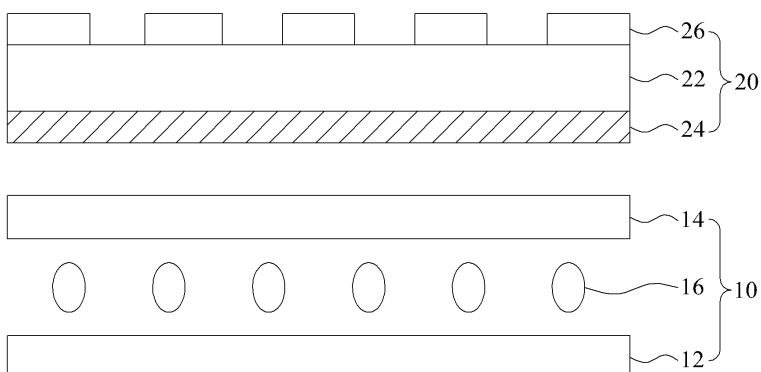
[0130] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해하여야 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

## 부호의 설명

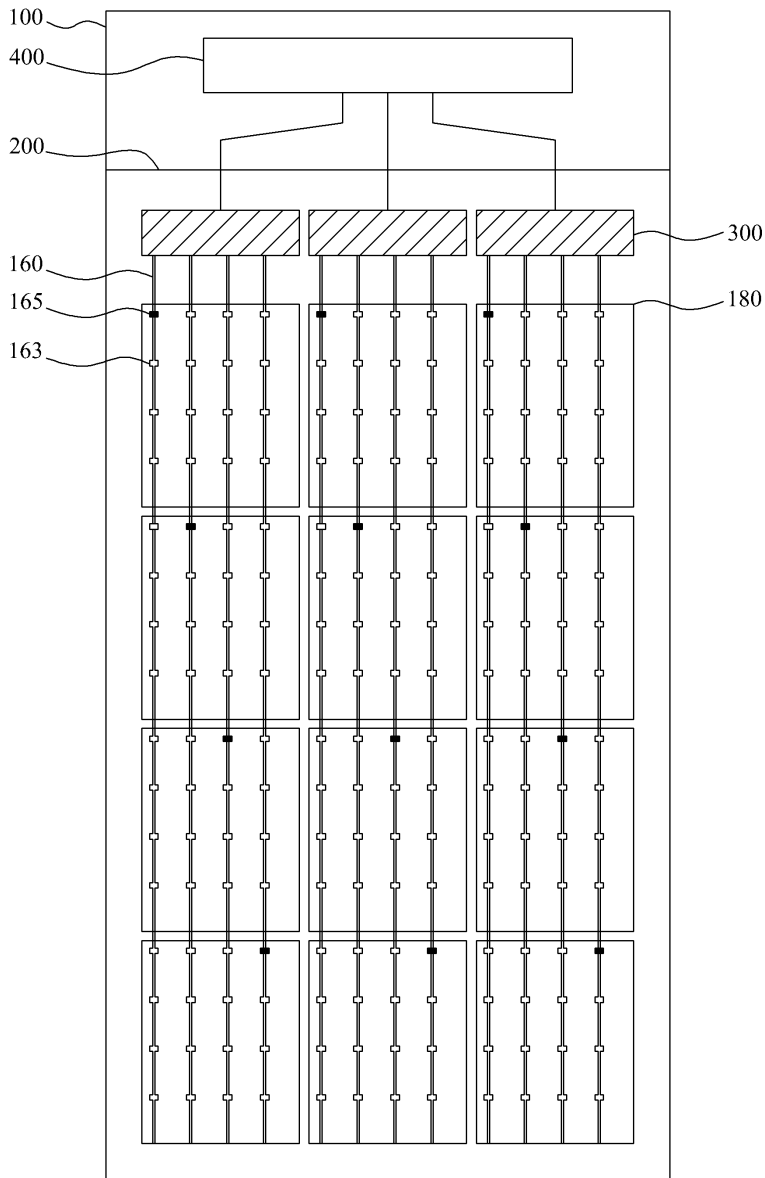
[0131]	100 - 하부기관	102 - 게이트 라인
	104 - 데이터 라인	110 - 게이트 전극
	130 - 반도체층	135 - 소스 전극
	137 - 드레인 전극	140 - 제 1보호층
	145 - 제 3보호층	150 - 화소 전극
	160 - 센싱 라인	163 - 패드부
	165 - 콘택부	170 - 제 2보호층
	180 - 공통 전극 블록	190 - 슬릿
	200 - 상부기관	300 - 멀티플렉서
	400 - 센싱 회로부	

도면

도면1

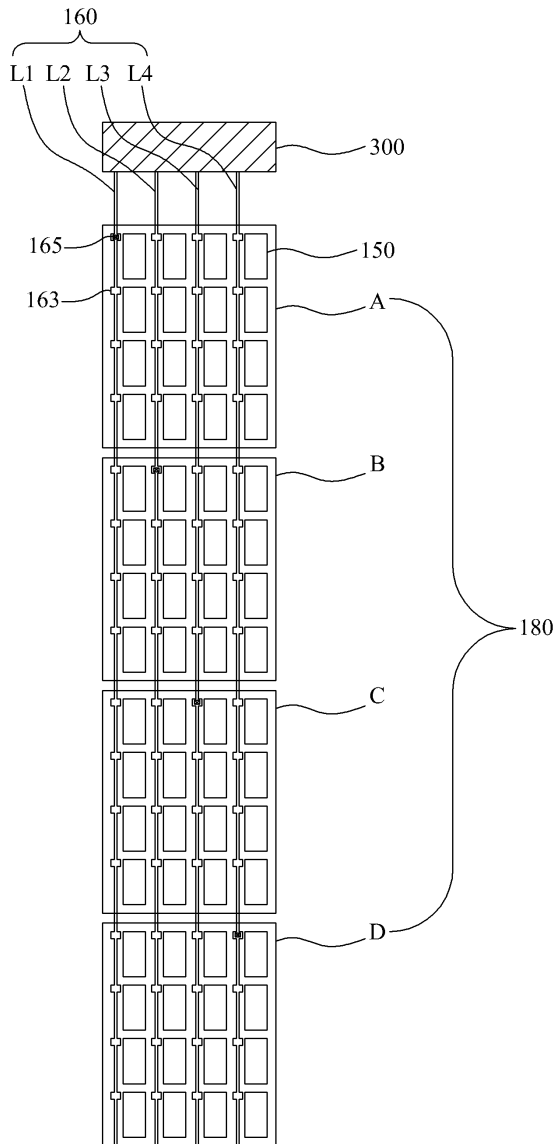


도면2

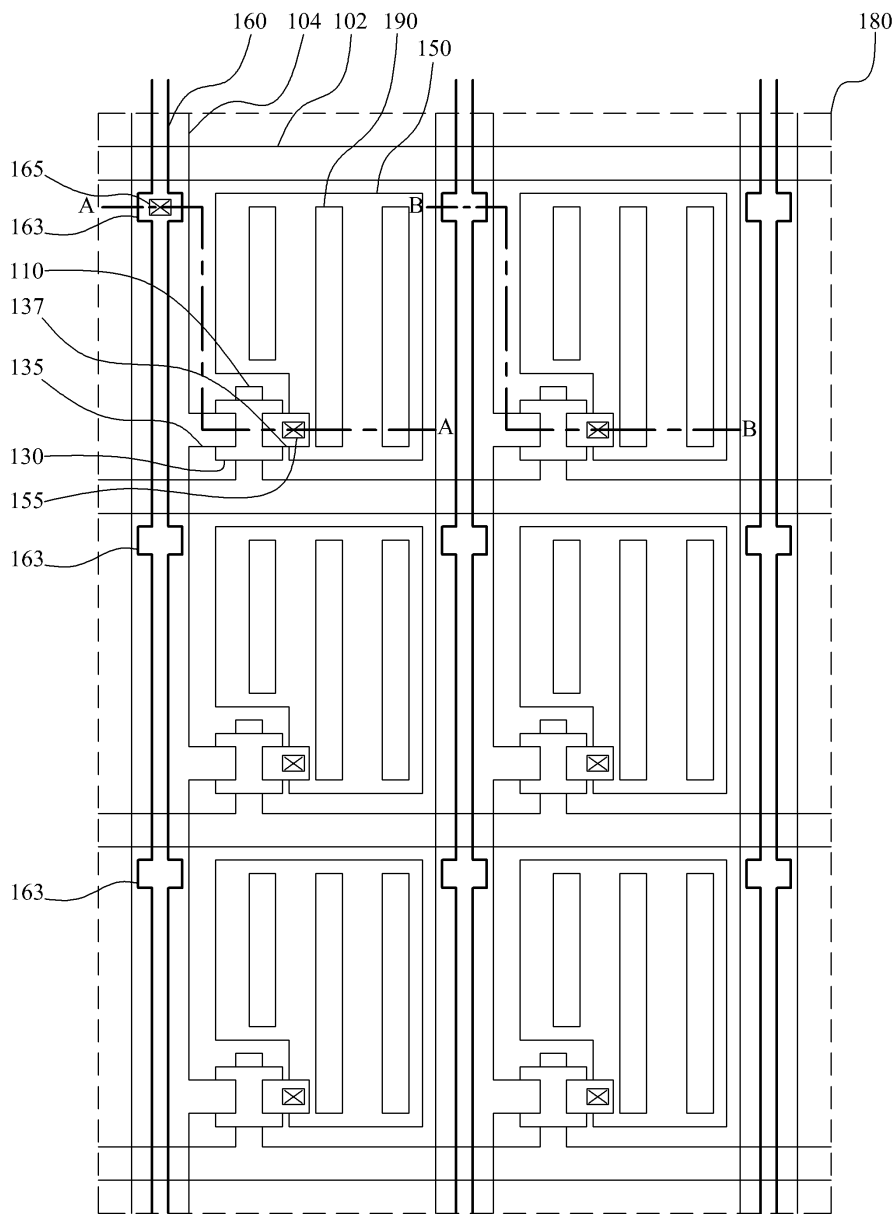




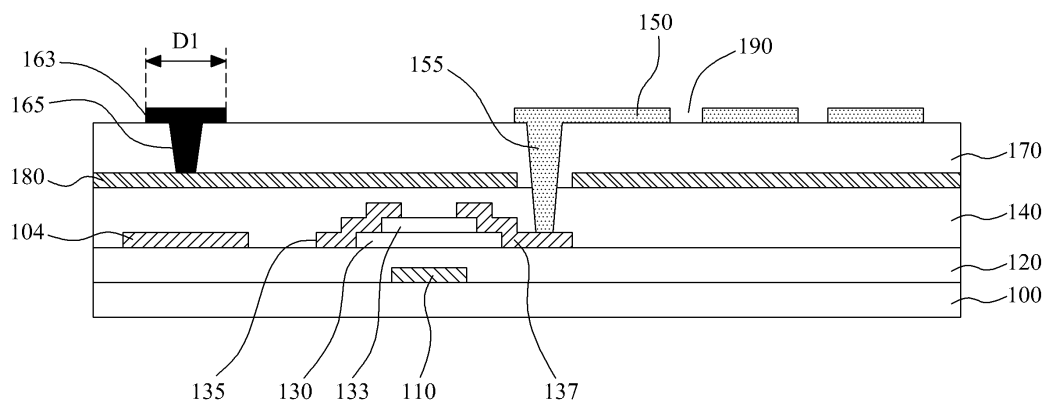
도면3



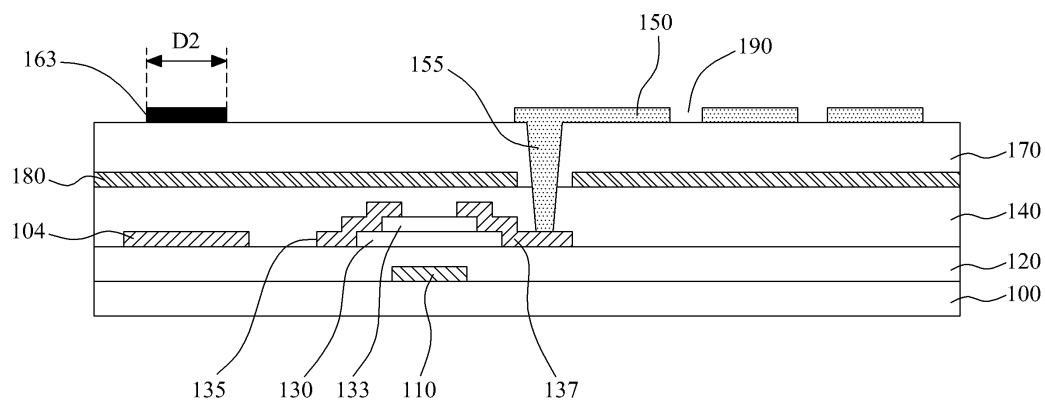
도면4



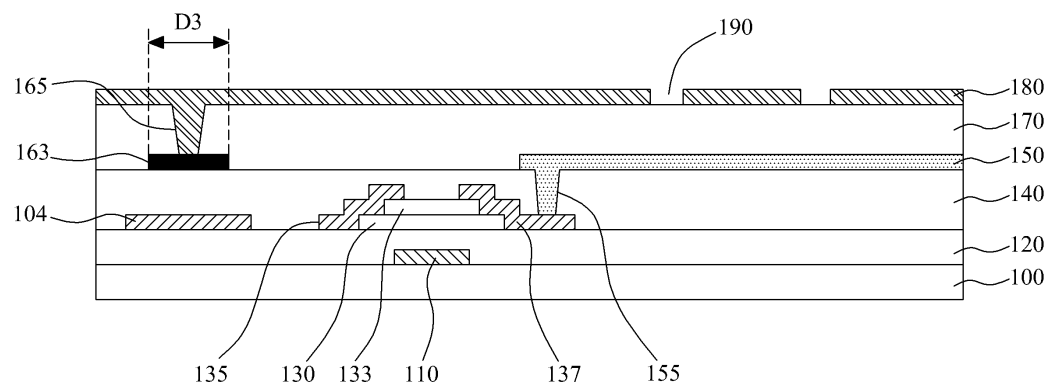
도면5



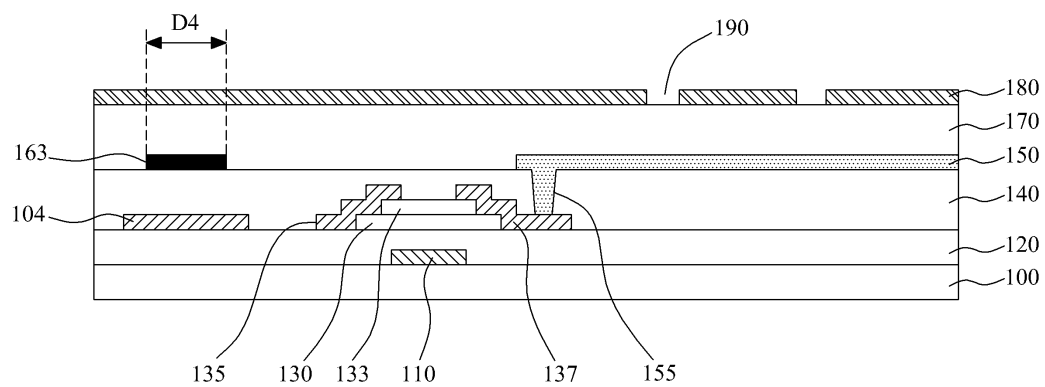
도면6



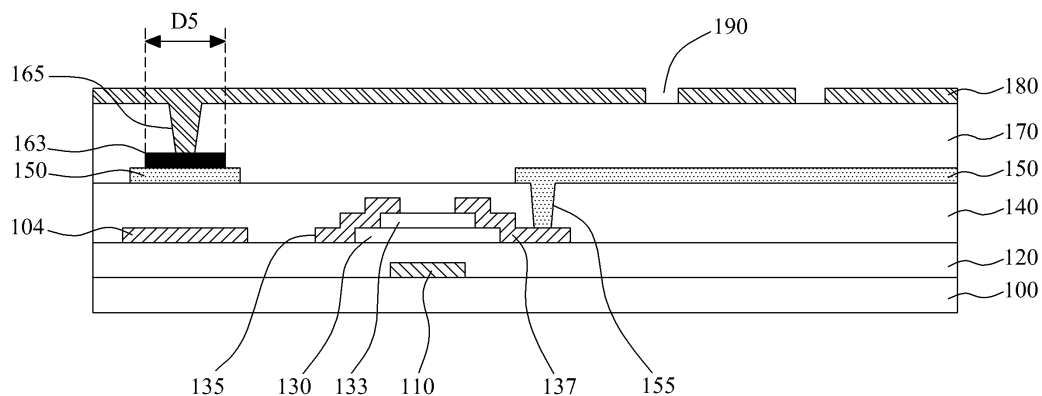
도면7



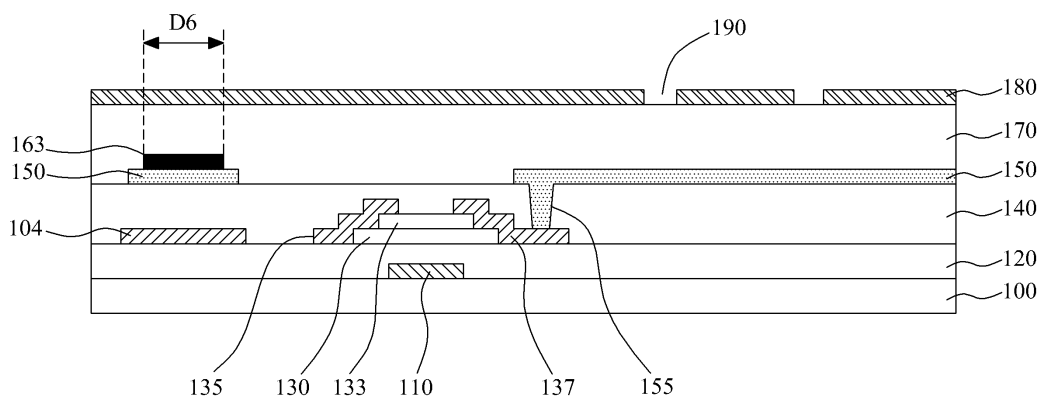
도면8



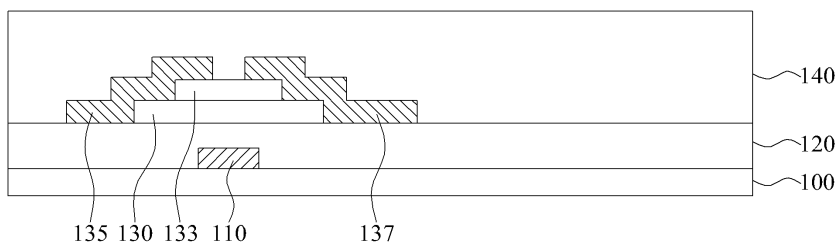
도면9



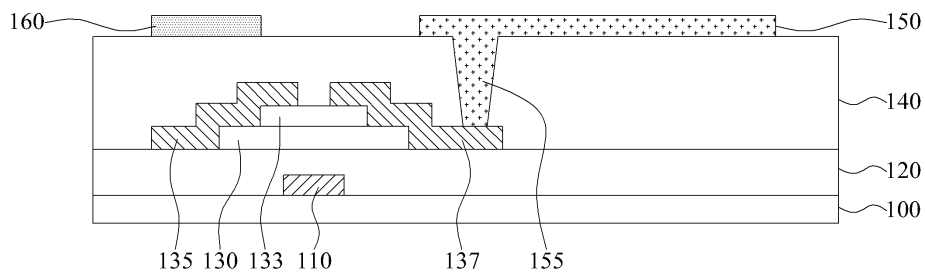
도면10



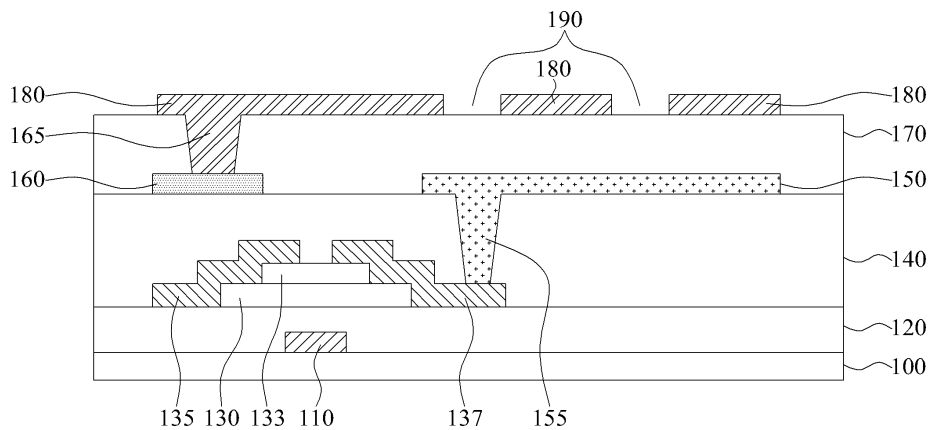
도면11a



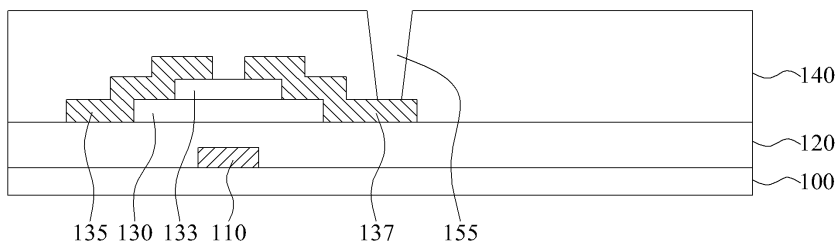
도면11b



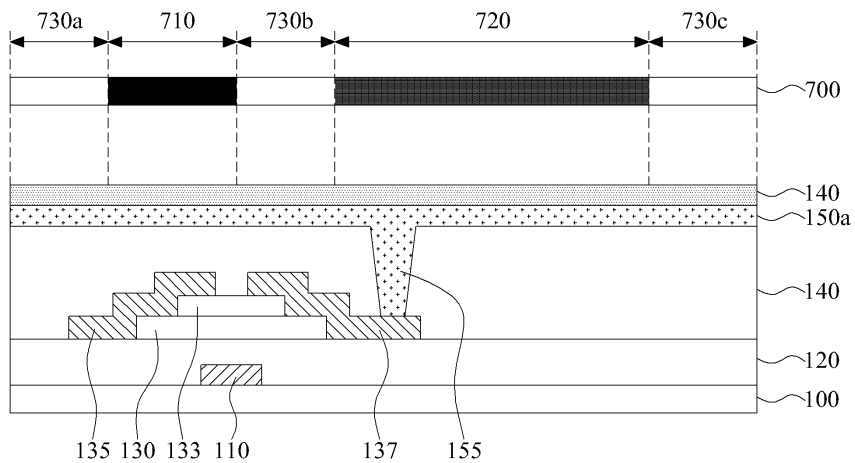
도면11c



도면12a

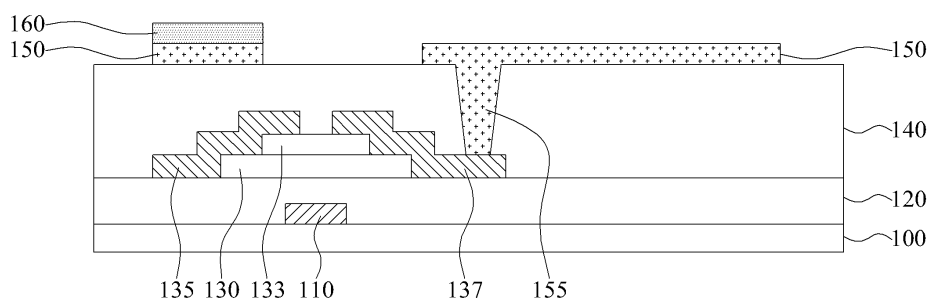


도면12b

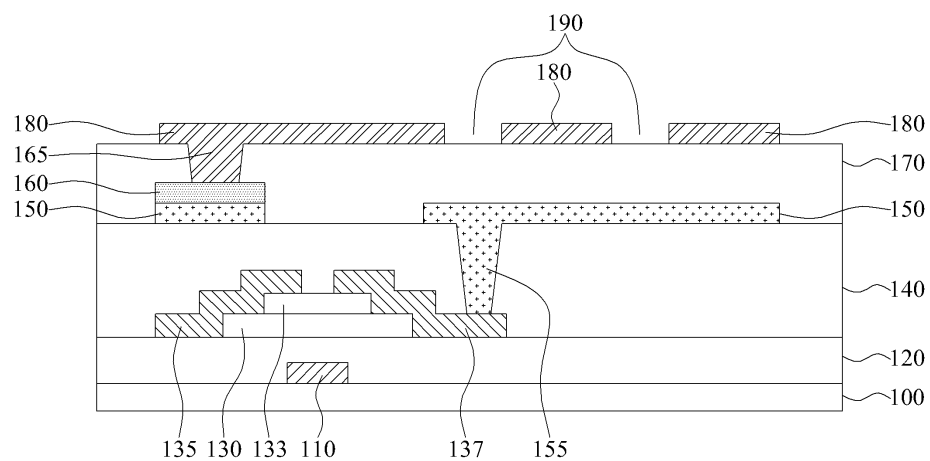




도면12c



도면12d



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020130110392A</a>	公开(公告)日	2013-10-10
申请号	KR1020120032333	申请日	2012-03-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SUNJUNG LEE 이선정 SONG IN HYUK 송인혁 HEESUN SHIN 신희선		
发明人	이선정 송인혁 신희선		
IPC分类号	G02F1/1343 G06F3/041		
CPC分类号	G02F1/1333 G06F2203/04103 G06F3/044 G06F3/041 G06F3/0412 G02F1/13338 G02F1/136286 G02F2001/134372 G06F3/0445 B32B2457/208		
其他公开文献	KR101466556B1		
外部链接	<a href="#">Espacenet</a>		

# 摘要(译)

本发明涉及沿着像素电极的规定的规则间隙：多个公共电极块：其他公共电极块被图案化，它感测用户的触摸，它与像素电极和多个感测线形成电场：感测线电保持绝缘体在公共电极块之间电连接，其中一个分别与栅极线和数据线形成：多个像素在下板中限定多个像素，它们具有间同立构。并且形成具有比其感测线的粗线宽的多个焊盘部分，并且形成接触元件，并且在焊盘部分和焊盘部分之间形成接触元件。公共电极块并电连接传感线和公共电极块。接触元件具有如下效果：根据本发明的用于液体驱动的场形成的公共电极被用作作用于感测用户的触摸的感测电极，作为与至少接触的液晶显示器。包括在感测线中的多个焊盘部分中的一个焊盘部分与多个公共电极块中的一个电连接并形成。以这种方式，单独的触摸屏不必像液晶面板上侧的惯例那样布置。厚度减少。制造过程简化了。制造成本是降低。

