

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2010-0064267 (43) 공개일자 2010년06월14일
(51) Int. Cl. <i>G02F 1/1343</i> (2006.01) <i>G02F 1/136</i> (2006.01) (21) 출원번호 10-2008-0122794 (22) 출원일자 2008년12월04일 심사청구일자 없음	(71) 출원인 엘지디스플레이 주식회사 서울 영등포구 여의도동 20번지 (72) 발명자 박대립 경상북도 칠곡군 석적읍 중리 141번지 3공단부영 아파트 113동 808호 (74) 대리인 허용록	

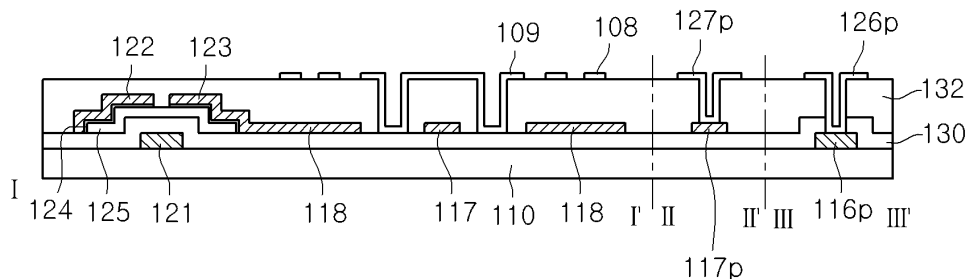
전체 청구항 수 : 총 6 항

(54) 횡전계형 액정표시장치 및 그의 제조방법

(57) 요약

본 발명은 횡전계형 액정표시장치 및 그의 제조방법에 관한 것으로, 본 발명에 따른 횡전계형 액정표시장치의 제조방법은 화소영역과 데이터 패드부와 게이트 패드부로 구분되는 제1 기판을 제공하는 단계와, 상기 제1 기판의 화소영역에 게이트 전극, 게이트 라인 및 게이트 패드부에 게이트 패드라인을 형성하는 단계와, 상기 제1 기판상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막이 형성된 기판상의 화소영역에 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인, 데이터 패드부에 데이터 패드라인을 형성하는 단계와, 상기 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인이 형성된 기판상에 보호막을 형성하는 단계와, 상기 보호막이 형성된 기판상의 데이터 패드부에 제1 콘택홀, 게이트 패드부에 제2 콘택홀, 화소영역의 경계영역에 제3 콘택홀을 형성하는 단계와, 상기 기판상의 제1 콘택홀에 데이터 패드전극, 제2 콘택홀에 게이트 패드전극, 제3 콘택홀에 공통라인을 형성하고, 화소영역의 중심부에 공통전극을 형성하는 단계를 포함한다.

대표도 - 도2e



특허청구의 범위

청구항 1

화소영역과 데이터 패드부와 게이트 패드부로 구분되는 제1 기판을 제공하는 단계와,

상기 제1 기판의 화소영역에 게이트 전극, 게이트 라인 및 게이트 패드부에 게이트 패드라인을 형성하는 단계와,

상기 제1 기판 상에 게이트 절연막을 형성하는 단계와,

상기 게이트 절연막이 형성된 기판상의 화소영역에 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인, 데이터 패드부에 데이터 패드라인을 형성하는 단계와,

상기 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인이 형성된 기판상에 보호막을 형성하는 단계와,

상기 보호막이 형성된 기판상의 데이터 패드부에 제1 콘택홀, 게이트 패드부에 제2 콘택홀, 화소영역의 경계영역에 홀을 형성하는 단계와,

상기 기판상의 제1 콘택홀에 데이터 패드전극, 제2 콘택홀에 게이트 패드전극, 홀에 공통라인을 형성하고, 화소영역의 중심부에 공통전극을 형성하는 단계를 포함하는 횡전계형 액정표시장치의 제조방법.

청구항 2

제1 항에 있어서, 상기 홀은

상기 데이터 라인과 화소전극의 사이 영역에 형성되는 것을 특징으로 하는 횡전계형 액정표시장치의 제조방법.

청구항 3

제1 항에 있어서, 상기 공통라인은

상기 홀 내부와 상기 데이터라인에 상응하는 상기 보호막상 형성되어 상기 화소영역의 경계영역까지 연장 형성되는 것을 특징으로 하는 횡전계형 액정표시장치의 제조방법.

청구항 4

화소영역과 데이터 패드부와 게이트 패드부로 구분되는 제1 기판,

상기 제1 기판에 일방향으로 배열되는 게이트 라인 및 상기 게이트 라인과 수직으로 교차하여 상기 화소영역을 정의하는 데이터라인과,

상기 게이트 라인과 데이터라인의 교차영역에 배치되는 박막 트랜지스터와,

상기 박막 트랜지스터의 드레인전극과 일체형으로 형성되면서 동시에 플레이트형으로 상기 화소영역 방향으로 연장된 화소전극과,

상기 화소영역 내로 핑거형으로 분기된 공통전극과,

일부가 상기 데이터라인과 오버랩되고, 다른 일부가 상기 게이트 라인과 오버랩되면서 상기 화소영역내로 분기된 상기 공통전극과 연결된 공통라인과,

상기 데이터 라인과 상기 화소전극 사이 영역에 형성된 제1 콘택홀을 포함하고,

상기 데이터라인과 오버랩되는 공통라인은 상기 제1 콘택홀 내부와 상기 화소영역의 경계영역까지 연장형성되는 것을 특징으로 하는 횡전계형 액정표시장치.

청구항 5

제4 항에 있어서, 상기 데이터 패드부에는

상기 데이터라인으로부터 연장되는 데이터 패드라인과,

상기 데이터 패드라인과 제2 콘택홀을 통해 전기적으로 접속하는 데이터 패드전극을 더 구비하는 것을 특징으로 하는 횡전계형 액정표시장치.

청구항 6

제4 항에 있어서, 상기 게이트 패드부에는

상기 게이트라인으로부터 연장되는 게이트 패드라인과,

상기 게이트 패드라인과 홀을 통해 전기적으로 접속하는 게이트 패드전극을 더 구비하는 것을 특징으로 하는 횡전계형 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치 및 그의 제조방법에 관한 것으로, 더욱 상세하게는 횡전계형 액정표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 최근에는 시야각이 좁은 기존의 액정표시장치의 단점을 극복하기 위한 횡전계형(IPS mode: In-Plane Switching mode) 액정 표시 장치가 개발되고 있다.

[0003] 일반적인 횡전계형 액정 표시 장치는, 서로 교차하여 화소 영역을 정의하는 상기 게이트 라인과 데이터 라인의 교차지점에서 전압의 온/오프를 스위칭하는 박막 트랜지스터와, 상기 화소 영역에 서로 교번하여 형성되는 공통 전극 및 화소 전극과, 상기 게이트 라인과 평행한 방향으로 형성되는 공통 라인과, 상기 박막 트랜지스터의 드레인 전극과 전기적으로 연결되며, 상기 분기되는 화소 전극을 일체형으로 연결하는 인출부와, 상기 분기되는 공통 전극을 일체형으로 연결하여 형성된 공통라인를 포함하여 이루어진다.

[0004] 이러한 횡전계형 액정 표시 장치는, 상기 서로 이격되며 교번하여 형성된 공통 전극과 화소 전극의 사이에 횡전계가 조성되어 상기 횡전계에 의해 액정이 구동된다.

[0005] 상기와 같은 횡전계형 액정표시장치는 데이터 라인과, 그 데이터 라인과 보호막을 사이에 두고 위치하는 화소전극 사이에는 기생 커패시턴스(Cdp)가 형성되고, 이 기생 커패시터(Cdp)에 의해, 데이터 라인과 인접한 화소전극 사이의 영역에 위치하는 액정의 배열이 데이터 신호에 영향을 받아 그 영역에서 투과율이 변하게 되면서 수직 크로스토크현상이 발생하는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0006] 상술한 목적을 달성하기 위한 본 발명의 목적은 데이터 라인과 화소 전극 사이의 기생 커패시턴스를 감소시킬 수 있도록 하는 횡전계형 액정표시장치 및 그의 제조방법을 제공함에 있다.

과제 해결수단

[0007] 상술한 목적을 달성하기 위한 본 발명에 따른 횡전계형 액정표시장치의 제조방법은 화소영역과 데이터 패드부와 게이트 패드부로 구분되는 제1 기판을 제공하는 단계와, 상기 제1 기판의 화소영역에 게이트 전극, 게이트 라인 및 게이트 패드부에 게이트 패드라인을 형성하는 단계와, 상기 제1 기판 상에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막이 형성된 기판상의 화소영역에 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인, 데이터 패드부에 데이터 패드라인을 형성하는 단계와, 상기 액티브층, 오믹콘택층, 소스/드레인전극, 화소전극 및 데이터라인이 형성된 기판상에 보호막을 형성하는 단계와, 상기 보호막이 형성된 기판상

의 데이터 패드부에 제1 콘택홀, 게이트 패드부에 제2 콘택홀, 화소영역의 경계영역에 홀을 형성하는 단계와, 상기 기판상의 제1 콘택홀에 데이터 패드전극, 제2 콘택홀에 게이트 패드전극, 홀에 공통라인을 형성하고, 화소영역의 중심부에 공통전극을 형성하는 단계를 포함한다.

[0008] 상기 홀은 상기 데이터 라인과 화소전극의 사이 영역에 형성되고, 상기 공통라인은 상기 홀 내부와 상기 데이터 라인에 상응하는 상기 보호막상 형성되어 상기 화소영역의 경계영역까지 연장 형성된다.

[0009] 상술한 목적을 달성하기 위한 본 발명에 따른 횡전계형 액정표시장치는 화소영역과 데이터 패드부와 게이트 패드부로 구분되는 제1 기판과, 상기 제1 기판에 일방향으로 배열되는 게이트 라인 및 상기 게이트 라인과 수직으로 교차하여 상기 화소영역을 정의하는 데이터라인과, 상기 게이트 라인과 데이터라인의 교차영역에 배치되는 박막 트랜지스터와, 상기 박막 트랜지스터의 드레인전극과 일체형으로 형성되면서 동시에 플레이트형으로 상기 화소영역 방향으로 연장된 화소전극과, 상기 화소영역 내로 핑거형으로 분기된 공통전극과, 일부가 상기 데이터라인과 오버랩되고, 다른 일부가 상기 게이트 라인과 오버랩되면서 상기 화소영역내로 분기된 상기 공통전극과 연결된 공통라인과, 상기 데이터 라인과 상기 화소전극 사이 영역에 형성된 제1 콘택홀을 포함하고, 상기 데이터라인과 오버랩되는 공통라인은 상기 제1 콘택홀 내부와 상기 화소영역의 경계영역까지 연장형성된다.

[0010] 상기 데이터 패드부에는 상기 데이터라인으로부터 연장되는 데이터 패드라인과, 상기 데이터 패드라인과 제2 콘택홀을 통해 전기적으로 접속하는 데이터 패드전극을 더 구비하고, 상기 게이트 패드부에는 상기 게이트라인으로부터 연장되는 게이트 패드라인과, 상기 게이트 패드라인과 홀을 통해 전기적으로 접속하는 게이트 패드전극을 더 구비한다.

효 과

[0011] 상술한 바와 같은 횡전계형 액정표시장치 및 그의 제조방법은 데이터라인과 화소전극사이의 영역에 콘택홀을 형성하고, 그 콘택홀 내부에 공통라인용 금속을 형성함으로써, 데이터라인과 화소전극사이에서 발생하는 기생 커패시턴스를 차폐하여 기생 커패시턴스를 감소시킬 수 있고, 이에 따라 수직 크로스토크 현상이 감소되어 화질 불량이 발생하는 것을 방지할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0012] 이하, 첨부한 도면을 참조하여 본 발명에 따른 횡전계형 액정표시장치 및 그의 제조방법의 바람직한 실시예를 상세히 설명한다.

[0013] 도 1은 본 발명의 실시예에 따른 횡전계형 액정표시장치의 어레이기판 일부를 개략적으로 나타내는 평면도로서, 설명의 편의를 위해 게이트 패드부와 데이터 패드부 및 이웃하는 두 개의 화소영역을 도시하고 있다.

[0014] 도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 횡전계형 액정표시장치의 어레이 기판(110)에는 상기 기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있다. 또한, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터(T)가 형성되고, 상기 화소영역 내에는 횡전계를 발생시켜 액정(미도시)을 구동시키는 공통전극(108)과 화소전극(118)이 배치되고 있다.

[0015] 상기 박막 트랜지스터는 상기 게이트라인(116)과 일체형으로 형성된 게이트전극(121), 상기 데이터라인(117)에 연결된 소스전극(122) 및 상기 화소전극(118)과 일체형으로 형성된 드레인전극(123)으로 구성되어 있다. 또한, 상기 박막트랜지스터는 상기 게이트전극(121)에 공급되는 게이트 전압에 의해 상기 소스소스전극(122)과 드레인전극(123)간에 채널영역을 형성하는 액티브층(미도시)을 포함한다.

[0016] 한편, 상기 화소전극(118)의 일부는 소스전극(122)과 대응되도록 배치되는 드레인전극(123)이 되고, 다른 일부는 플레이트(plate)형으로 화소영역 쪽으로 연장된다. 상기 공통전극(108)은 공통라인(109)으로부터 화소영역 내로 핑거(finger)형으로 분기되고, 공통라인(109)의 일부는 데이터라인(117)과 오버랩되고, 다른 일부는 게이트라인(116)과 오버랩되면서 화소영역 내로 분기된 공통전극(108)과 연결된다.

[0017] 이와 같이 구성된 상기 어레이 기판(110)의 가장자리 영역에는 상기 게이트라인(116)과 데이터라인(117)에 각각 전기적으로 접속하는 게이트 패드전극(126p)과 데이터 패드전극(127p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 상기 게이트라인(116)과 데이터라인(117)에 전달하게 된다.

[0018] 즉, 상기 게이트라인(116)과 데이터라인(117)은 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드라인

(116p)과 데이터패드라인(117p)에 연결되며, 상기 게이트패드라인(116p)과 데이터패드라인(117p)은 상기 게이트패드라인(116p)과 데이터패드라인(117p)에 각각 전기적으로 접속된 게이트패드전극(126p)과 데이터패드전극(127p)을 통해 구동회로로부터 각각 주사신호와 데이터신호를 인가 받게 된다.

- [0019] 참고로, 도면부호 140a 및 140b는 각각 제1 콘택홀 및 제2 콘택홀을 나타내며, 이때 상기 데이터패드전극(127p)은 상기 제1 콘택홀(140a)을 통해 상기 데이터패드라인(117p)과 전기적으로 접속하고 상기 게이트패드전극(126p)은 상기 제2 콘택홀(140b)을 통해 상기 게이트패드라인(116p)과 전기적으로 접속하게 된다.
- [0020] 그리고, 데이터라인(117)과 화소전극(118)사이 영역에 홀(140c)을 형성하고, 상기 데이터라인(117)과 오버랩되는 공통라인(109)이 상기 홀(140c) 내부와 화소영역의 경계영역까지 연장 형성된다.
- [0021] 이로써, 데이터라인(117)과 화소전극(118)사이 영역에 콘택홀을 형성하고, 그 콘택홀 내부에 공통라인(109)용 금속을 형성함으로써, 데이터라인(117)과 화소전극(118)사이에서 발생하는 기생 커패시턴스를 차폐하여 기생 커패시턴스를 감소시킬 수 있고, 이에 따라 수직 크로스토크 현상이 감소되어 화질 불량이 발생하는 것을 방지할 수 있게 된다.
- [0022] 도 2a 내지 도 2e는 도 1에 도시된 어레이 기판의 I-I'선과 II-II'선 및 III-III'선에 따른 제조공정을 순차적으로 나타내는 단면도로서, 좌측에는 화소영역의 어레이 기판을 제조하는 공정을 나타내며 우측에는 차례대로 데이터패드부와 게이트패드부의 어레이 기판을 제조하는 공정을 나타내고 있다.
- [0023] 도 2a에 도시된 바와 같이, 기판(110)의 화소영역에 게이트전극(121)과 게이트라인(도 1의 116), 게이트패드부에 게이트패드라인(116p)을 형성한다.
- [0024] 상기 게이트전극(121), 게이트라인(116) 및 게이트패드라인(116p)은 게이트용 금속막을 기판(110) 전면에서 증착한 후 제1 마스크를 이용하여 패터닝함으로써 형성한다.
- [0025] 이어, 상기 게이트전극(121), 게이트라인(116) 및 게이트패드라인(116p)이 형성된 기판(110) 전면에서 게이트절연막(130)을 형성한다.
- [0026] 도 2b에 도시된 바와 같이, 게이트절연막(130)이 형성된 기판(110)상에 화소영역에 액티브층(125), 오믹콘택층(124), 소스/드레인전극(122, 123), 화소전극(118) 및 데이터라인(117), 데이터패드부에 데이터패드라인(117p)을 형성한다.
- [0027] 상기 액티브층(125), 오믹콘택층(124), 소스/드레인전극(122, 123), 화소전극(118), 데이터라인(117), 데이터패드라인(117p)은 게이트절연막(132)이 형성된 기판(110) 전면에서 비정질실리콘막, n+ 비정질실리콘막 및 데이터용 금속막을 형성한 후, 제2 마스크를 이용하여 패터닝함으로써 형성된다.
- [0028] 상기 소스/드레인전극(122, 123), 화소전극(118), 데이터라인(117), 데이터패드라인(117p)은 제2 도전막이 패터닝됨으로써 형성되고, 액티브층(125)은 소스/드레인전극(122, 123)의 하부에 비정질실리콘막이 패터닝됨으로써 형성되고, 소스/드레인전극(122, 123)과 동일한 형태로 패터닝된 오믹콘택층(124)은 오믹콘택층(124)은 n+비정질실리콘막이 패터닝됨으로써 형성된다.
- [0029] 또한, 상기 데이터라인(117) 및 데이터패드라인(117p) 하부 각각에는 상기 데이터라인(117) 및 데이터패드라인(117p)과 동일한 형태로 패터닝된 비정질실리콘패드와 n+비정질실리콘패드(미도시)이 적층 형성된다.
- [0030] 한편, 액티브층(125), 오믹콘택층(124)과 소스/드레인전극(122, 123), 화소전극(118) 및 데이터라인(117)은 회절마스크를 이용하여 하나의 마스크공정(제2 마스크공정)으로 동시에 형성할 수도 있고, 두 장의 마스크공정(액티브층(125) 및 오믹콘택층(124)을 형성하는 하나의 마스크공정과 소스/드레인전극(122, 123), 화소전극(118) 및 데이터라인(117)을 형성하는 하나의 마스크공정)으로 형성할 수도 있다.
- [0031] 이어, 도 2c에 도시된 바와 같이, 상기 액티브층(125), 오믹콘택층(124)과 소스/드레인전극(122, 123), 화소전극(118) 및 데이터라인(117)이 형성된 기판(110)상에 보호막(132)을 형성한다.
- [0032] 다음으로, 도 2d에 도시된 바와 같이, 보호막(132)이 형성된 기판(110)상의 데이터패드부에 제1 콘택홀(140a), 게이트패드부에 제2 콘택홀(140b), 화소영역에 홀(140c)을 형성한다.
- [0033] 제1 콘택홀(140a), 제2 콘택홀(140b) 및 홀(140c)은 기판(110)상에 형성된 보호막(132) 또는 보호막(132) 및 게이트절연막(130)을 제3 마스크를 이용하여 패터닝함으로써 형성된다.
- [0034] 이때, 제1 콘택홀(140a)은 게이트절연막(130) 및 보호막(132)을 패터닝하여 게이트패드라인(116p)의 일부를

노출시키고, 제2 콘택홀(140b)은 보호막(132)을 패터닝하여 데이터 패드라인(117p)의 일부를 노출시킨다. 그리고, 홀(140c)은 게이트절연막(130). 보호막(132)을 패터닝하여 기판(110)의 일부를 노출시키고, 데이터라인(117)과 화소전극(118)사이 영역에 형성한다.

[0035] 마지막으로, 도 2e에 도시된 바와 같이, 제1, 제2 및 홀(140a, 140b, 140c)가 형성된 기판(110)상에 공통라인(109), 공통전극(108), 데이터 패드전극(127P), 게이트 패드전극(126p)을 형성한다.

[0036] 상기 공통라인(109), 공통전극(108), 데이터 패드전극(127P), 게이트 패드전극(126p)은 제1, 제2, 홀(140a, 140b, 140c)이 형성된 기판(110) 전면에 투명 금속막을 형성한 후, 제4 마스크를 이용하여 패터닝함으로써 형성된다.

[0037] 상기 데이터 패드전극(127P)은 제1 콘택홀(140a)내부에 형성되어 데이터 패드라인(117p)과 접속되고, 상기 게이트 패드전극(126p)은 제2 콘택홀(140b)내부에 형성되어 게이트 패드라인(116P)과 접속되고, 상기 공통라인(109)은 홀(140c) 내부와 상기 데이터라인(117)에 상응하는 보호막(132)상에 형성되어 화소영역의 경계영역까지 연장 형성된다.

[0038] 상술한 바와 같이, 본 발명에 따른 횡전계형 액정표시장치의 제조방법은 데이터라인(117)과 화소전극(118)사이 영역에 콘택홀을 형성하고, 그 콘택홀 내부에 공통라인(109)용 금속을 형성함으로써, 데이터라인(117)과 화소전극(118)사이에서 발생하는 기생 커패시턴스를 차폐하여 기생 커패시턴스를 감소시킬 수 있고, 이에 따라 수직 크로스토크 현상이 감소되어 화질 불량이 발생하는 것을 방지할 수 있게 된다.

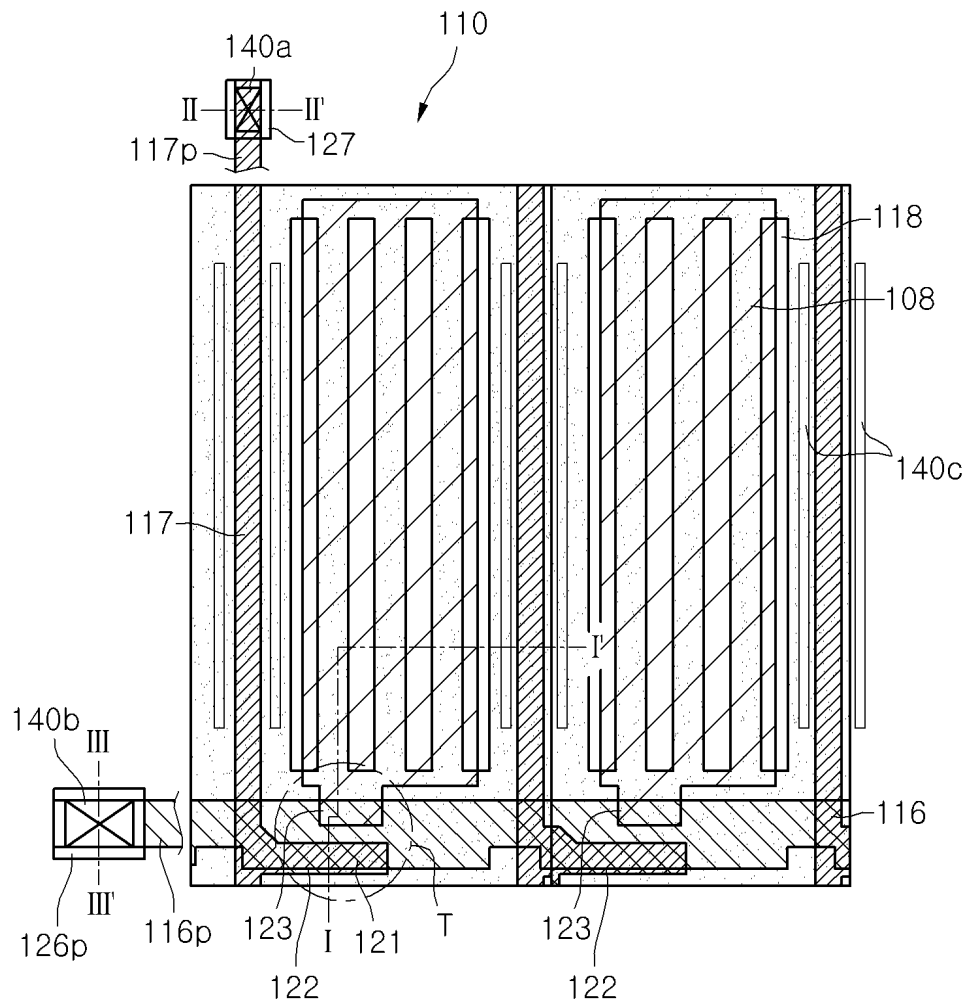
도면의 간단한 설명

[0039] 도 1은 본 발명의 실시예에 따른 횡전계형 액정표시장치의 어레이기판 일부를 개략적으로 나타내는 평면도

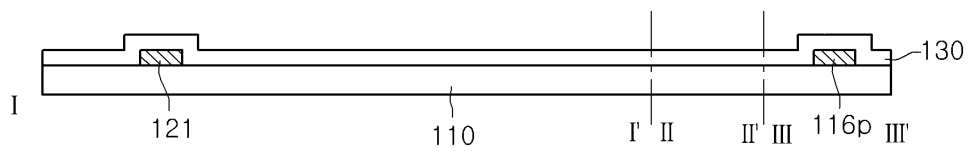
[0040] 도 2a 내지 도 2e는 도 1에 도시된 어레이 기판의 I-I'선과 II-II'선 및 III-III'선에 따른 제조공정을 순차적으로 나타내는 단면도

도면

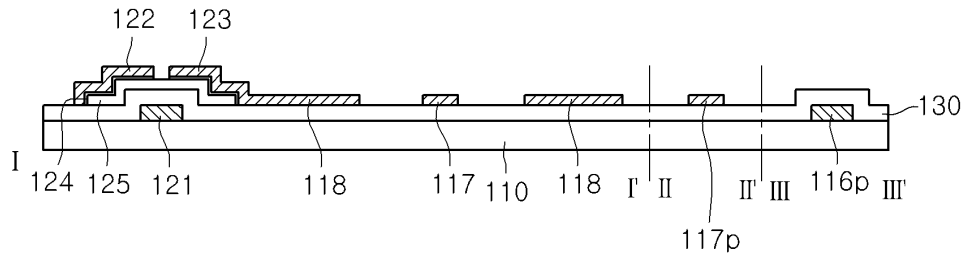
도면1



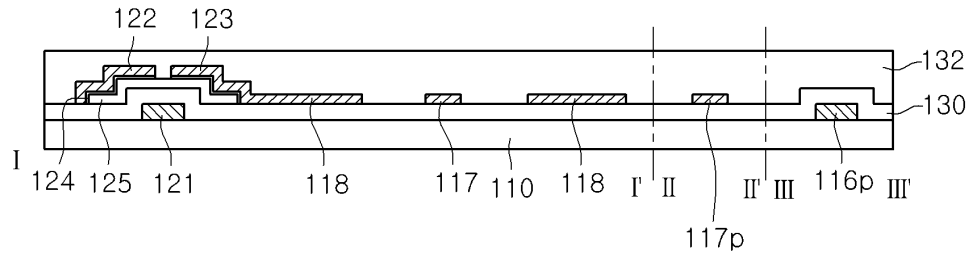
도면2a



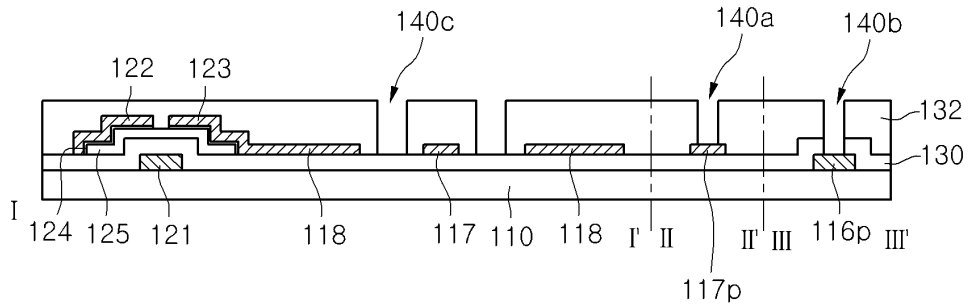
도면2b



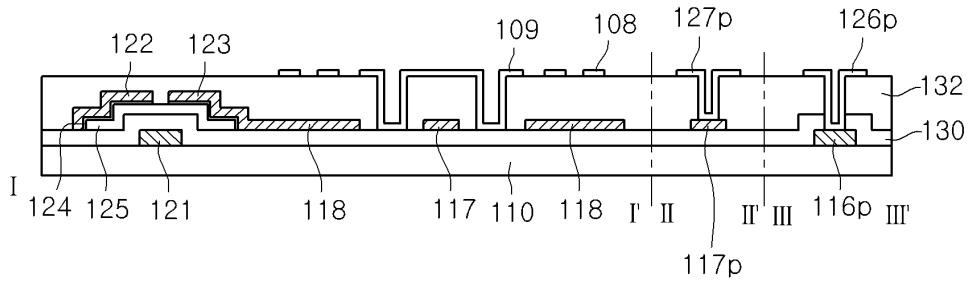
도면2c



도면2d



도면2e



专利名称(译)	横向电场型液晶显示装置及其制造方法		
公开(公告)号	KR1020100064267A	公开(公告)日	2010-06-14
申请号	KR1020080122794	申请日	2008-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DAE LIM		
发明人	PARK, DAE LIM		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/134363 G02F1/136286 G02F2001/13606 G02F2001/136295 G02F2201/123		
外部链接	Espacenet		

摘要(译)

本发明涉及面内切换模式液晶显示装置及其制造方法和根据本发明的面内切换模式液晶显示装置的制造方法，包括提供分类为像素的第一基板的步骤区域，数据焊盘部分和栅极焊盘，在第一基板的像素区域中形成栅电极的步骤，以及在栅极线和栅极焊盘中的栅极焊盘线，在第一基板上形成栅极绝缘层的步骤，在形成有栅极绝缘层的基板上的像素区域中形成有源层，欧姆接触，源/漏电极，像素电极的步骤，数据线和数据焊盘部分中的数据焊盘线，在基板上形成保护膜的步骤，其中形成有源层，欧姆接触，源/漏电极，像素电极和数据线，步骤在基板上的数据焊盘部分中形成第一接触孔，其中保护膜形成在栅极焊盘中的第二接触孔，以及在像素区域的边界区域中形成第三接触孔，形成公共电极的步骤在像素区域的中心部分中，公共线形成在栅极焊盘电极上，第三接触孔形成在数据焊盘电极上的基板上的第一接触孔和第二接触孔上。在平面切换和寄生电容器。

